



(12) 发明专利申请

(10) 申请公布号 CN 115114216 A

(43) 申请公布日 2022. 09. 27

(21) 申请号 202210223368.9

(22) 申请日 2022.03.09

(30) 优先权数据

21163343.3 2021.03.18 EP

(71) 申请人 安讯士有限公司

地址 瑞典,浪德

(72) 发明人 丹尼尔·比约克曼

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

专利代理师 康泉 宋志强

(51) Int. Cl.

G06F 13/42 (2006.01)

G06F 13/40 (2006.01)

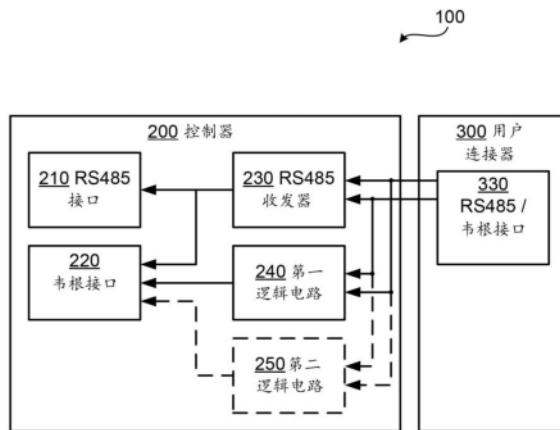
权利要求书2页 说明书8页 附图6页

(54) 发明名称

读取RS485数据信号和韦根数据信号的控制器、方法和介质

(57) 摘要

提供了读取RS485数据信号和韦根数据信号的控制器、方法和介质。控制器包括RS485收发器,具有:两个输入端口,两个输入端口中的每一个连接到用户连接器的两个输出端口中的相应一个,以从用户连接器的输出端口中的每一个上读取一个数据信号;以及输出端口,用于提供由在两个输出端口上读取的数据信号所定义的RS485数据信号。控制器包括具有RS485数据端口的RS485接口,RS485数据端口连接到RS485收发器的输出端口,以接收RS485数据信号。控制器包括具有韦根数据端口和数据就绪端口的韦根接口,韦根数据端口连接到RS485收发器的输出端口,以接收RS485数据信号,并且数据就绪端口经由第一逻辑电路连接到两个输入端口,以确定RS485数据信号是否要在韦根数据端口上被读取为韦根数据信号。



1. 一种用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的控制器,所述控制器包括:

RS485收发器,具有:两个输入端口,所述两个输入端口中的每一个连接到所述用户连接器的所述两个输出端口中的相应一个,以用于从所述用户连接器的所述输出端口中的每一个上读取一个数据信号;以及输出端口,用于提供由在所述两个输出端口上读取的所述数据信号所定义的RS485数据信号;

具有RS485数据端口的RS485接口,所述RS485数据端口连接到所述RS485收发器的所述输出端口,以用于接收所述RS485数据信号;

具有韦根数据端口和数据就绪端口的韦根接口,所述韦根数据端口连接到所述RS485收发器的所述输出端口,以用于接收所述RS485数据信号,并且所述数据就绪端口经由包括在所述控制器中的第一逻辑电路连接到所述两个输入端口,以用于确定所述RS485数据信号是否要在所述韦根数据端口上被读取为韦根数据信号。

2. 根据权利要求1所述的控制器,其中,所述数据就绪端口是低电平有效。

3. 根据权利要求1所述的控制器,其中,所述第一逻辑电路是逻辑与电路。

4. 根据权利要求1的组合所述的控制器,其中,所述数据就绪端口是低电平有效,其中,所述第一逻辑电路是逻辑与电路,并且其中,仅当来自所述逻辑与电路的输出是低电平时,所述RS485数据信号要在所述韦根数据端口上被读取为所述韦根数据信号。

5. 根据权利要求1所述的控制器,其中,所述韦根接口具有经由第二逻辑电路连接到所述两个输入端口的故障指示器端口,以用于确定所述RS485数据信号是否处于故障状态。

6. 根据权利要求5所述的控制器,其中,所述故障指示器端口是低电平有效。

7. 根据权利要求5所述的控制器,其中,所述第二逻辑电路是逻辑或电路。

8. 根据权利要求5的组合所述的控制器,其中,所述故障指示器端口是低电平有效,其中,所述第二逻辑电路是逻辑或电路,并且其中,当来自所述逻辑或电路的输出是低电平时,所述RS485数据信号处于故障状态,并且所述RS485数据信号不在所述韦根数据端口上被读取为所述韦根数据信号。

9. 一种包括根据权利要求1所述的控制器以及用户连接器的系统。

10. 根据权利要求9所述的系统,其中,所述控制器是电子访问控制单元。

11. 根据权利要求9所述的系统,其中,所述用户连接器是电子读卡器。

12. 根据权利要求12所述的系统,其中,所述用户连接器包括所述读卡器的单个韦根安装。

13. 根据权利要求12所述的系统,其中,所述用户连接器包括所述读卡器的至少一个RS485安装。

14. 一种用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的方法,所述方法由包括RS485收发器、RS485接口和韦根接口的控制器执行,所述方法包括:

在所述RS485收发器的两个输入端口处从所述用户连接器的所述输出端口中的每一个上读取一个数据信号,其中所述两个输入端口中的每一个连接到所述用户连接器的所述两个输出端口中的相应一个;

在所述RS485收发器的输出端口处提供由在所述两个输出端口上读取的所述数据信号

所定义的所述RS485数据信号；

在所述RS485接口的RS485数据端口处接收所述RS485数据信号，所述RS485数据端口连接到所述RS485收发器的所述输出端口；

在所述韦根接口的韦根数据端口处接收所述RS485数据信号，所述韦根数据端口连接到所述RS485收发器的所述输出端口；以及

在所述韦根接口的数据就绪端口处确定所述RS485数据信号是否要在所述韦根数据端口上被读取为韦根数据信号，所述数据就绪端口经由包括在所述控制器中的第一逻辑电路连接到所述两个输入端口。

15. 一种非暂时性计算机可读存储介质，其上存储有包含计算机代码的计算机程序，当所述计算机代码在包括RS485收发器、RS485接口和韦根接口的控制器的处理电路上运行时，使得所述控制器：

在所述RS485收发器的两个输入端口处从用户连接器的两个输出端口中的每一个上读取一个数据信号，其中所述两个输入端口中的每一个连接到所述用户连接器的所述两个输出端口中的相应一个；

在所述RS485收发器的输出端口处提供由在所述两个输出端口上读取的所述数据信号所定义的RS485数据信号；

在所述RS485接口的RS485数据端口处接收所述RS485数据信号，所述RS485数据端口连接到所述RS485收发器的所述输出端口；

在所述韦根接口的韦根数据端口处接收所述RS485数据信号，所述韦根数据端口连接到所述RS485收发器的所述输出端口；以及

在所述韦根接口的数据就绪端口处确定所述RS485数据信号是否要在所述韦根数据端口上被读取为韦根数据信号，所述数据就绪端口经由包括在所述控制器中的第一逻辑电路连接到所述两个输入端口。

读取RS485数据信号和韦根数据信号的控制器、方法和介质

技术领域

[0001] 本文呈现的实施例涉及用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的方法、控制器、计算机程序和计算机程序产品。

背景技术

[0002] 出于不同的原因,一些电子产品需要支持多个接口和/或协议来与其他电子产品进行通信。作为非限制性说明性示例,一些物理访问控制系统(PACS)需要针对基于开放监督装置协议(OSDP)的读卡器支持通过RS485接口的通信,以及针对晶体管-晶体管逻辑(TTL)信号的信号传输支持韦根接口的通信。

[0003] 这可以通过在电子产品处具有针对所有不同接口的专用连接器来实现。例如,对于PACS,在电子访问控制单元处的控制器和在读卡器处的用户连接器可以具有两个独立的接口,控制器和用户连接器可以通过这两个接口进行通信。图1的(a)以框图的形式示意性地图示了根据第一示例的系统100。根据该示例,用户连接器300包括RS485接口310和韦根接口320。控制器200进而包括用于从RS485接口310接收RS485数据信号的相应的RS485接口210和用于从韦根接口320接收韦根数据信号的相应的韦根接口220。因此,该示例要求用户连接器300包括两个独立的接口。

[0004] 降低用户连接器300复杂性的一种方式是用组合的RS485/韦根接口来代替RS485接口310和韦根接口320。图1的(b)以框图的形式示意性地图示了根据第二示例的系统100。根据该示例,用户连接器300仅包括一个单独的接口;组合的RS485/韦根接口330被配置成选择性地输出RS485数据信号或韦根数据信号。这需要在用户连接器300和控制器200之间放置切换器400。当从组合的RS485/韦根接口330输出RS485数据信号时,切换器进入使在控制器200处的RS485接口210读取RS485数据信号的位置。当从组合的RS485/韦根接口330输出韦根数据信号时,切换器进入使在控制器200处的韦根接口220读取韦根数据信号的位置。因此需要切换器400和组合的RS485/韦根接口330之间的同步,使得从组合的RS485/韦根接口330输出的信号到达控制器200处的正确接口。

[0005] 鉴于上述情况,仍然需要控制器和用户控制器之间的复杂性更低的通信。

发明内容

[0006] 本文的实施例的目的是通过提供用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的控制器、方法、计算机程序和计算机程序产品来解决上述问题。

[0007] 根据第一方面,提出了一种用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的控制器。控制器包括RS485收发器,具有:两个输入端口,两个输入端口中的每一个连接到用户连接器的两个输出端口中的相应一个,以用于从用户连接器的输出端口中的每一个上读取一个数据信号;以及输出端口,用于提供由在两个输出端口上读取的数据信号所定义的RS485数据信号。控制器包括具有RS485数据端口的RS485接

口,RS485数据端口连接到RS485收发器的输出端口,以用于接收RS485数据信号。控制器包括具有韦根数据端口和数据就绪端口的韦根接口,韦根数据端口连接到RS485收发器的输出端口,以用于接收RS485数据信号,并且数据就绪端口经由包括在控制器中的第一逻辑电路连接到两个输入端口,以用于确定RS485数据信号是否要在韦根数据端口上被读取为韦根数据信号。

[0008] 根据第二方面,提出了一种用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的方法。方法由控制器执行。控制器包括RS485收发器、RS485接口和韦根接口。方法包括在RS485收发器的两个输入端口处从用户连接器的输出端口中的每一个上读取一个数据信号,其中两个输入端口中的每一个连接到用户连接器的两个输出端口中的相应一个。方法包括在RS485收发器的输出端口处提供由在两个输出端口上读取的数据信号所定义的RS485数据信号。方法包括在RS485接口的RS485数据端口处接收RS485数据信号。RS485数据端口连接到RS485收发器的输出端口。方法包括在韦根接口的韦根数据端口处接收RS485数据信号。韦根数据端口连接到RS485收发器的输出端口。方法包括在韦根接口的数据就绪端口处确定RS485数据信号是否要在韦根数据端口上被读取为韦根数据信号。数据就绪端口经由包括在控制器中的第一逻辑电路连接到两个输入端口。

[0009] 根据第三方面,提供了一种非暂时性计算机可读存储介质,其上存储有用于从具有两个输出端口的用户连接器读取RS485数据信号和韦根数据信号两者的计算机程序,计算机程序包括当其在控制器上运行时使控制器执行根据第二方面的方法的计算机程序代码。

[0010] 根据第四方面,提供了一种包括根据第一方面的控制器和用户连接器的系统。

[0011] 有利地,与图1的(a)和图1的(b)所图示的示例相比,这些方面实现了控制器和用户控制器之间的复杂性更低的通信。

[0012] 有利地,所提出的控制器不需要用户连接器同时具有如图1的(a)所图示的RS485和韦根接口两者。

[0013] 有利地,所提出的控制器不需要使用如图1的(b)所图示的切换器来同步从用户连接器到控制器处的正确接口的通信。

[0014] 从以下详细公开内容、所附从属权利要求以及附图中,所附实施例的其他目的、特征和优点将变得显而易见。

[0015] 一般而言,除非在本文明确定义,否则权利要求中使用的术语应当根据它们在技术领域中的普通含义来解释。除非另有明确说明,否则对“一/该元件、装置、部件、手段、模块、步骤等”的所有引用将被公开解释为指代元件、装置、部件、手段、模块、步骤等的至少一个实例。除非明确说明,否则本文公开的任何方法的步骤不一定以所公开的确切顺序执行。

附图说明

[0016] 现在参照附图通过示例的方式描述本发明构思,在附图中:

[0017] 图1以框图的形式示意性图示了根据示例的系统;

[0018] 图2、图3、图4和图5是根据实施例的系统的框图;

[0019] 图6是根据实施例的方法的流程图;

[0020] 图7是示出了根据实施例的控制器的功能单元的示意图；

[0021] 图8示出了根据实施例的包括计算机可读存储介质的计算机程序产品的一个示例。

具体实施方式

[0022] 现在将参照附图在下文中更全面地描述本发明构思，在附图中示出了本发明构思的某些实施例。但是，本发明构思可以以多种不同的形式实施，并且不应该被解释为限于本文阐述的实施例；相反，这些实施例是以示例的方式提供的，以使本公开是全面和完整的，并且将向本领域技术人员充分传达本发明构思的范围。在整个描述中相同的附图标记指代相同的元件。虚线所示的任何步骤或者特征都应当被视为可选的。

[0023] 如上所述，仍然需要在控制器和用户控制器之间的复杂性更低的通信。

[0024] 在控制器200和用户连接器两者处具有单独的RS485接口210、310和韦根接口220、320是昂贵的，因为连接器是昂贵的，并且对系统的物理尺寸有负面影响。

[0025] 本文公开的实施例的发明人已经意识到，由于RS485接口210和韦根接口220通常不同时使用，所以在用户连接器300处针对这两个接口使用相同的连接器引脚可能是有利的。但是，如图1的(b)所示，当前这需要将切换器400放置在用户连接器300和控制器200之间。

[0026] 因此，本文公开的实施例涉及用于从具有两个输出端口的用户连接器300读取RS485数据信号和韦根数据信号两者的机制。为了获得这种机制，提供了控制器200、由控制器200执行的方法、包括例如计算机程序形式的代码的计算机程序产品，当该代码在控制器200上运行时使得控制器200执行该方法。

[0027] 现在参照图2和图3的框图。图2和图3图示了包括控制器200和用户连接器300的系统100。用户连接器300具有两个输出端口。控制器200被配置成从这样的用户连接器300读取RS485数据信号和韦根数据信号两者。为了这样做，第一逻辑电路240连接在RS485收发器230处的两个输入端口A、B和韦根接口220处的数据就绪端口 **WG_DATA_READY** 之间。来自第一逻辑电路240的输出确定来自RS485收发器230的输出端口R0的信号（其被表示为RS485数据信号）是否要在韦根数据端口WIEGAND DATA处被读取为韦根数据信号。

[0028] 具体地，控制器200包括RS485收发器230。RS485收发器230具有两个输入端口A、B。两个输入端口A、B中的每一个被连接到用户连接器300的两个输出端口中的相应一个，以用于从用户连接器300的输出端口（在图3中分别表示为“RS485A/WIEGAND DATA0”和“RS485B/WIEGAND DATA1”）中的每一个上读取一个数据信号。RS485收发器230具有输出端口R0，以用于提供由在两个输出端口上所读取的数据信号定义的RS485数据信号。

[0029] 控制器200进一步包括RS485接口210。RS485接口210具有RS485数据端口RS485_RX。RS485数据端口RS485_RX被连接到RS485收发器230的输出端口R0，以用于接收RS485数据信号。

[0030] 控制器200进一步包括韦根接口220。韦根接口220具有连接到RS485收发器230的输出端口R0的韦根数据端口WIEGAND DATA，以用于接收RS485数据信号。韦根接口220具有数据就绪端口 **WG_DATA_READY**，数据就绪端口 **WG_DATA_READY** 通过第一逻辑电路

240连接到两个输入端口A、B,以用于确定RS485数据信号是否要在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。

[0031] 现在将公开控制器200的进一步细节。

[0032] 在用户连接器300的两个输出端口处的信号输出可以是韦根数据信号或者RS485数据信号。控制器200对此是透明的,并且因此使得信号能够在RS485接口210处被读取为RS485数据信号,并且在韦根接口220处被读取为韦根数据信号,而不管在用户连接器300的两个输出端口处输出的信号是韦根数据信号还是RS485数据信号。

[0033] 这是因为韦根数据信号都是使用伪差分信号发送的,而RS485数据信号是使用差分信号发送的。这进而表示当没有故障或者空闲时,在用户连接器300的两个输出端口处的值始终相对于彼此反相,以表示二进制值0或者二进制值1信号传输(即,当在用户连接器300的两个输出端口之一处的信号输出为低时,例如二进制值0,在用户连接器300的两个输出端口中的另一个处的信号输出为高,例如二进制值1)。

[0034] RS485收发器230的输出(即在RS485收发器230的输出端口R0处提供的RS485数据信号)将因此正确地表示韦根数据信号的数据。但是,当韦根数据线空闲时,两条数据线都取高值。这是RS485规范中未定义的状态。这意味着如果在两个输入端口A、B处读取的信号都为高,则RS485收发器230将无法解释来自用户连接器300的信号。这意味着韦根接口220不能决定是否要在韦根数据端口WIEGAND DATA上读取数据。这一问题通过使用如上所述的第一逻辑电路240来解决。

[0035] 这意味着当在用户连接器300的两个输出端口处的值的空闲状态被第一逻辑电路240检测到时,RS485数据信号不在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。这还意味着当第一逻辑电路240没有检测到用户连接器300的两个输出端口处的值的空闲状态时,RS485数据信号将在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。

[0036] 第一逻辑电路240可以有不同的类型或者实施方式。在一些示例中,当用户连接器300的两个输出端口处的值都为高时,第一逻辑电路240检测到用户连接器300的空闲状态。进一步地,当用户连接器300的两个输出端口中的一个或者两个的值为低时,第一逻辑电路240不会检测到用户连接器300的两个输出端口的值的空闲状态。这意味着第一逻辑电路240表现出逻辑与(AND)门的功能。因此,在一些实施例中,第一逻辑电路240是逻辑与电路。逻辑与电路可以由单个逻辑与门、两个逻辑与非(NAND)门或者三个逻辑或非(NOR)门来实现。

[0037] 在韦根接口220处可以存在不同类型或者实施方式的数据就绪端口 **WG_DATA_READY**。在一些实施例中,数据就绪端口 **WG_DATA_READY**是低电平有效。这意味着当数据就绪端口 **WG_DATA_READY**的输入为低时(诸如二进制值0时),韦根接口220被配置成准备将数据(即,RS485数据信号)在韦根数据端口WIEGAND DATA上读取为韦根数据信号。当数据就绪端口 **WG_DATA_READY**是低电平有效时,仅当逻辑与电路的输出是低电平时,RS485数据信号要在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。

[0038] 在一些方面,当检测到故障状态时,韦根接口220不将数据(即,RS485数据信号)在韦根数据端口WIEGAND DATA上读取为韦根数据信号。在一些方面,控制器200因此被配置成区分RS485数据信号是否处于故障状态。具体地,在一些实施例中,韦根接口220具有经由第

二逻辑电路250连接到两个输入端口A、B的故障指示器端口 **WG_FAULT IO**，以用于确定RS485数据信号是否处于故障状态。

[0039] 第二逻辑电路250可以存在不同的类型或者实施方式。在这方面，当用户连接器300的两个输出端口处的值均为低时，用户连接器300处于故障状态。这意味着第二逻辑电路250表现出逻辑或(OR)门的功能。因此，在一些实施例中，第二逻辑电路250是逻辑或电路。逻辑或电路可以由单个逻辑或门、三个逻辑与非门或者两个逻辑或非门来实现。

[0040] 在韦根接口220处可以存在不同类型或实施方式的故障指示器端口 **WG_FAULT IO**。在一些实施例中，故障指示器端口 **WG_FAULT IO**是低电平有效。这意味着当故障指示器端口 **WG_FAULT IO**的输入为低时(例如二进制值0时)，韦根接口220被配置成不准将数据(即，RS485数据信号)在韦根数据端口WIEGAND DATA上读取为韦根数据信号。当故障指示器端口 **WG_FAULT IO**是低电平有效并且逻辑或电路的输出是低电平时，RS485数据信号处于故障状态，并且RS485数据信号不在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。

[0041] 表1以真值表的形式总结了 **WG_DATA_READY**和**WG_FAULT IO**的值随两个输入端口A和B的值的变化的变化。相应地，由于数据就绪端口 **WG_DATA_READY**是低电平有效，因此当**WG_DATA_READY**=0时，RS485数据信号将在韦根数据端口WIEGAND DATA处被读取为韦根数据信号。进一步地，由于故障指示器端口 **WG_FAULT IO**是低电平有效，因此当**WG_FAULT IO**=0时，RS485数据信号处于故障状态。这意味着对于组合： $\{A=0, B=1\}$ 和 $\{A=1, B=0\}$ ，RS485数据信号将在韦根数据端口WIEGAND DATA处被读取为韦根数据信号。

	A	B	WG_DATA_READY	WG_FAULT IO
[0042]	0	0	0	0
	0	1	0	1
	1	0	0	1
[0043]	1	1	1	1

[0044] 表1：**WG_DATA_READY**和**WG_FAULT IO**随A和B变化的真值表。

[0045] 如上所述，系统100包括控制器200和用户连接器300两者。可以存在不同类型的这种系统100。

[0046] 在一些实施例中，控制器200包括、配置有或集成有电子访问控制单元，并且用户连接器300包括、配置有或集成有用于从用户的电子访问卡读取信息的电子读卡器。在这方面，从用户连接器300的输出端口中的每一个上读取的数据信号可以表示来自电子读卡器的信号。来自电子读卡器的信号表示由电子读卡器从电子访问卡读取的信息，该信息通常是数字代码或者其他类型的凭证。根据本文公开的控制单元200，该信号然后被传递到RS485接口210和韦根接口220作为RS485数据信号(其将在韦根接口220的韦根数据端口WIEGAND

DATA处被读取为韦根数据信号)。取决于电子访问控制单元的实施方式,从电子访问卡读取的信息然后可以从RS485接口210或韦根接口220传递到电子访问控制单元。然后,电子访问控制单元可以基于所呈现的凭证(可选地结合通过用户对电子访问控制单元的输入而提供的个人标识号(PIN))来授权或拒绝用户的访问。

[0047] 在一些实施例中,控制器200包括、配置有或集成有销售点(POS)终端(提供为独立装置或者提供为另一装置或诸如电子票务系统的系统的一部分),并且用户连接器300包括、配置有或集成有电子读卡器,以用于从用户的采用智能卡形式的信用卡或借记卡读取信息。在这方面,从用户连接器300的输出端口中的每一个上读取的数据信号可以表示来自电子读卡器的信号。来自电子读卡器的信号表示由电子读卡器从信用卡或借记卡读取的信息,该信息通常是数字代码或其他类型的凭证。根据本文公开的控制器200,该信号然后被传递到RS485接口210和韦根接口220作为RS485数据信号(其将在韦根接口220的韦根数据端口WIEGAND DATA处被读取为韦根数据信号)。取决于POS单元的实施方式,从信用卡或借记卡读取的信息然后可以从RS485接口210或韦根接口220传递到POS终端。然后,POS单元可以基于所呈现的凭证(可能结合通过用户输入而提供给POS单元的PIN)来授权或拒绝用户所请求的金融交易(诸如服务或购买的支付)。

[0048] 在一些实施例中,控制器200包括、配置有或集成有自动柜员机(ATM)终端(也称为取款机终端),并且用户连接器300包括、配置有或集成有电子读卡器,以用于从用户的以智能卡形式的银行卡读取信息。在这方面,从用户连接器300的输出端口中的每一个上读取的数据信号可以表示来自电子读卡器的信号。来自电子读卡器的信号表示由电子读卡器从银行卡读取的信息,该信息通常是数字代码或其他类型的凭证。根据本文公开的控制器200,该信号然后被传递到RS485接口210和韦根接口220作为RS485数据信号(其将在韦根接口220的韦根数据端口WIEGAND DATA处被读取为韦根数据信号)。然后,取决于ATM终端的实施方式,从银行卡读取的信息然后可以从RS485接口210或韦根接口220传递到ATM终端。然后,ATM终端可以基于所呈现的凭证并结合通过用户输入而提供给ATM终端的PIN来授权或拒绝用户所请求的服务(诸如提现、现金存款、资金转账或账户信息查询)。

[0049] 一般而言,同一个控制器200可以连接到一个或多个用户连接器300。附加地或替代地,用户连接器300可以包括读卡器的一个或多个安装。图4示意性地图示了包括具有电子访问控制单元的控制器200的系统100,其中控制器200连接到单个用户连接器300,单个用户连接器300包括读卡器的单个韦根安装。图5示意性地图示了包括具有电子访问控制单元的控制器200的系统100,其中控制器200连接到至少一个用户连接器300,其中用户连接器300中的每一个包括读卡器的单个RS485安装,或其中一个单个用户连接器300包括读卡器的至少一个RS485安装。在图4和图5中,电子访问控制单元可以由如上所述的POS终端或ATM终端代替。

[0050] 图6是图示了用于从具有两个输出端口的用户连接器300读取RS485数据信号和韦根数据信号两者的方法的实施例的流程图。该方法由控制器200执行。该方法有利地被提供为计算机程序320。

[0051] 如上参照图2和图3所公开的,控制器200包括RS485收发器230、RS485接口210和韦根接口220。

[0052] S102:从用户连接器300的输出端口中的每一个上读取RS485收发器230的两个输

入端口A、B中的一个数据信号,其中两个输入端口A、B中的每一个连接到用户连接器300的两个输出端口中的相应一个。

[0053] S104:在RS485收发器230的输出端口R0处提供由在两个输出端口上所读取的数据信号定义的RS485数据信号。

[0054] S106:在RS485接口210的RS485数据端口RS485_RX处接收RS485数据信号。RS485数据端口RS485_RX连接到RS485收发器230的输出端口R0。

[0055] S108:在韦根接口220的韦根数据端口WIEGAND DATA处接收RS485数据信号。韦根数据端口WIEGAND DATA连接到RS485收发器230的输出端口R0。

[0056] S110:在韦根接口220的数据就绪端口 **WG_DATA_READY**处确定RS485数据信号是否要在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。数据就绪端口 **WG_DATA_READY**通过第一逻辑电路240连接到两个输入端口A、B。

[0057] 一般而言,以上参照控制器200公开的所有实施例、方面和示例也适用于所公开的从用户连接器300读取RS485数据信号和韦根数据信号两者的方法。

[0058] 为了本公开的完整性,接下来将公开上文参照控制器200(其应用于所公开的从用户连接器300读取RS485数据信号和韦根数据信号两者的方法)所公开的实施例、方面和示例中的一些的概述。

[0059] 根据所公开的方法,数据就绪端口 **WG_DATA_READY**可以是低电平有效。

[0060] 根据所公开的方法,第一逻辑电路240可以是逻辑与电路。

[0061] 根据所公开的方法,只有当逻辑与电路的输出为低时,RS485数据信号才可以在韦根数据端口WIEGAND DATA上被读取为韦根数据信号。

[0062] 在一些实施例中,该方法包括使用韦根接口220的故障指示器端口 **WG_FAULT IO**来确定RS485数据信号是否处于故障状态,其中故障指示器端口 **WG_FAULT IO**经由第二逻辑电路250连接到两个输入端口A、B。

[0063] 根据所公开的方法,故障指示器端口 **WG_FAULT IO**可以是低电平有效。

[0064] 根据所公开的方法,第二逻辑电路250可以是逻辑或电路。

[0065] 在一些实施例中,该方法包括识别RS485数据信号处于故障状态,并且当来自逻辑或电路的输出为低时,不将RS485数据信号在韦根数据端口WIEGAND DATA上读取为韦根数据信号。

[0066] 图7从多个功能单元的角度示意性地图示了根据实施例的控制器200的部件。处理电路710使用能够执行存储在例如采用存储介质730的形式的计算机程序产品810(如图8所示)中的软件指令的合适的中央处理单元(CPU)、多处理器、微控制器、数字信号处理器(DSP)等中的一个或多个的任意组合来提供。处理电路710可以另外被提供为至少一个专用集成电路(ASIC)或现场可编程门阵列(FPGA)。

[0067] 特别地,处理电路710被配置成使控制器200执行如上所述的一组操作或步骤。例如,存储介质730可以存储该组操作,并且处理电路710可以被配置成从存储介质730获取该组操作,以使控制器200执行该组操作。该组操作可以被提供为一组可执行指令。

[0068] 因此,处理电路710由此被布置成执行本文公开的方法。存储介质730还可以包括

永久存储,该永久存储例如可以是以下中的任意一个或组合:磁存储器、光存储器、固态存储器或甚至远程安装的存储器。控制器200可以进一步包括通信接口720,通信接口720至少被配置用于与诸如用户连接器300的其他实体、功能、节点和装置进行通信。这样,通信接口720可以包括包含模拟和数字部件的一个或多个发射机和接收机。例如,通信接口720可以包括RS485接口210和韦根接口220。在一些示例中,通信接口720可以进一步包括RS485收发器230、第一逻辑电路240和/或第二逻辑电路250。处理电路710例如通过向通信接口720和存储介质730发送数据和控制信号、通过从通信接口720接收数据和报告以及通过从存储介质730获取数据和指令来控制控制器200的一般操作。控制器200的其他部件以及相关功能被省略,以免模糊本文所呈现的构思。

[0069] 控制器200可以提供为独立装置或至少一个其他装置的一部分。因此,由控制器200执行的指令的第一部分可以在第一装置中执行,并且由控制器200执行的指令的第二部分可以在第二装置中执行;本文公开的实施例不限于可以在其上执行由控制器200执行的指令的任何特定数量的装置。因此,根据本文公开的实施例的方法适合于由驻留在云计算环境中的控制器200来执行。因此,尽管图7中图示了单个处理电路710,但是处理电路710可以分布在多个装置或节点中。这同样适用于图8的计算机程序820。

[0070] 图8示出了包括计算机可读存储介质830的计算机程序产品810的一个示例。在该计算机可读存储介质830上,可以存储计算机程序820,计算机程序820可以使处理电路710以及与其可操作地耦接的诸如通信接口720和存储介质730的实体和装置执行根据本文描述的实施例的方法。计算机程序820和/或计算机程序产品810可以因此提供用于执行本文公开的任何步骤的手段。

[0071] 在图8的示例中,计算机程序产品810被图示为诸如CD(光盘)或DVD(数字多功能盘)或蓝光光盘的光盘。计算机程序产品810还可以实施为存储器,诸如随机存取存储器(RAM)、只读存储器(ROM)、可擦除可编程只读存储器(EPROM)或电可擦除可编程只读存储器(EEPROM),并且更具体地,计算机程序产品810可以以外部存储器的形式实施为装置的非易失性存储介质,诸如USB(通用串行总线)存储器或诸如紧凑型闪存的闪存。因此,虽然计算机程序820在此被示意性地示出为所描绘的光盘上的轨道,但是计算机程序820可以以适合于计算机程序产品810的任何方式存储。

[0072] 上文主要参照几个实施例描述了本发明构思。但是,如本领域技术人员容易理解的,在由所附专利权利要求限定的发明构思的范围内,除了上面公开的实施例之外的其他实施例同样是可能的。

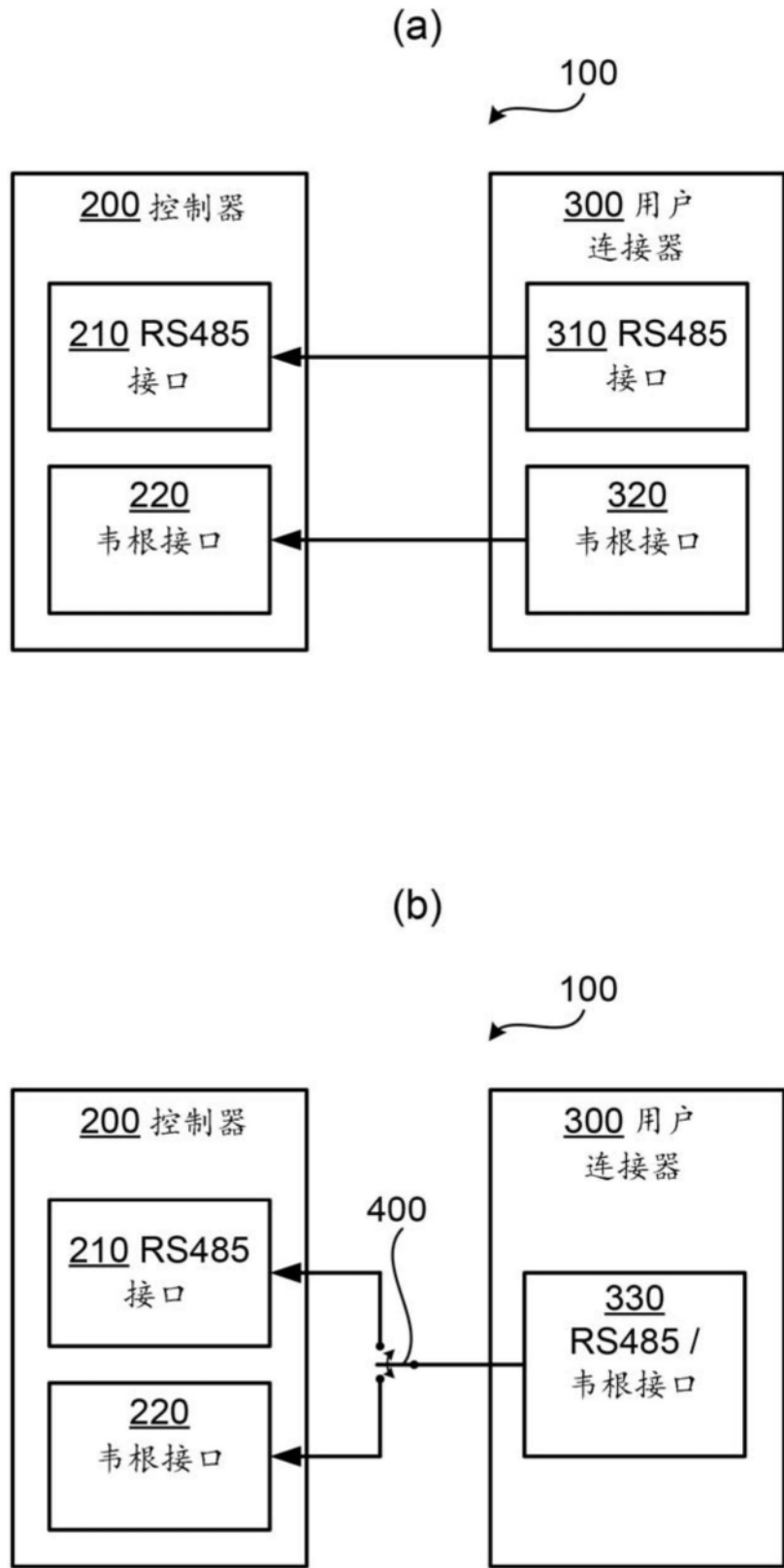


图1

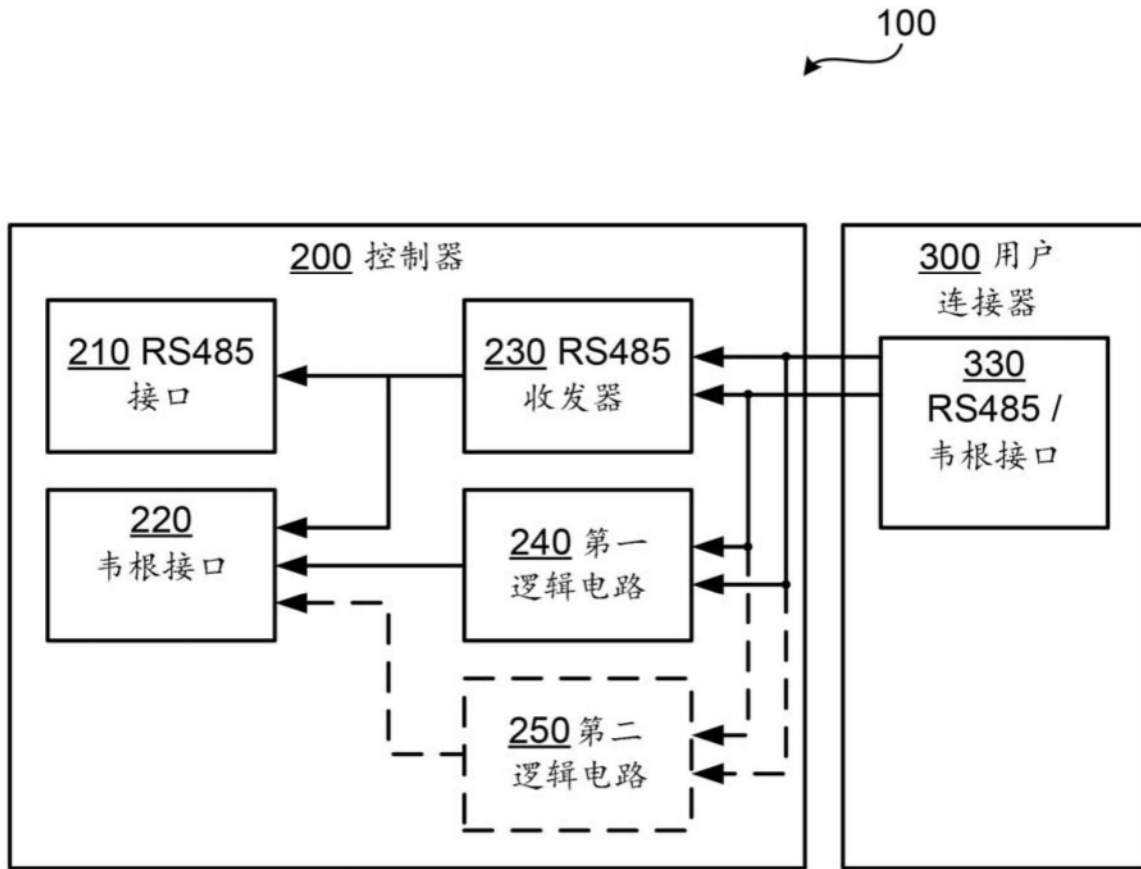


图2

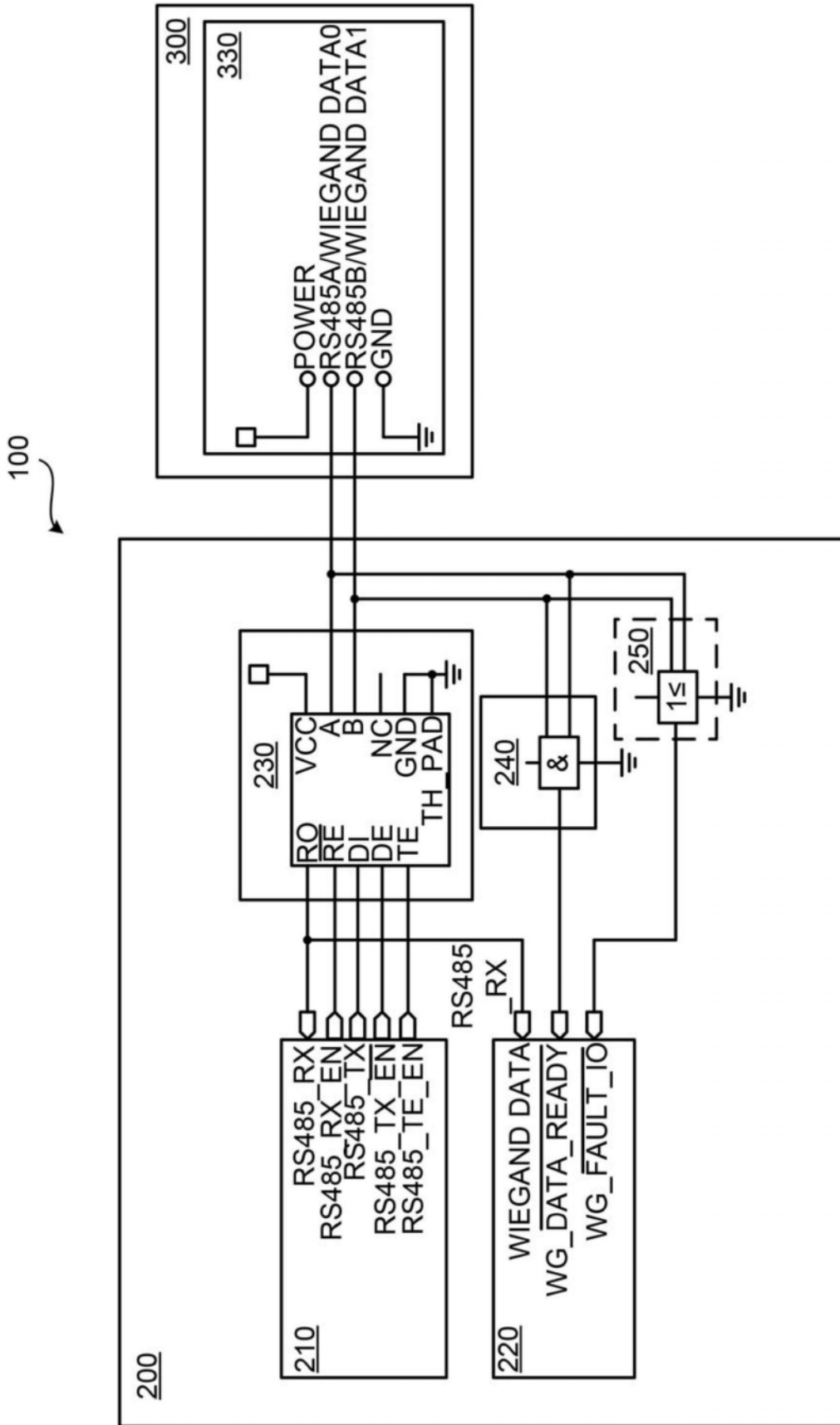


图3

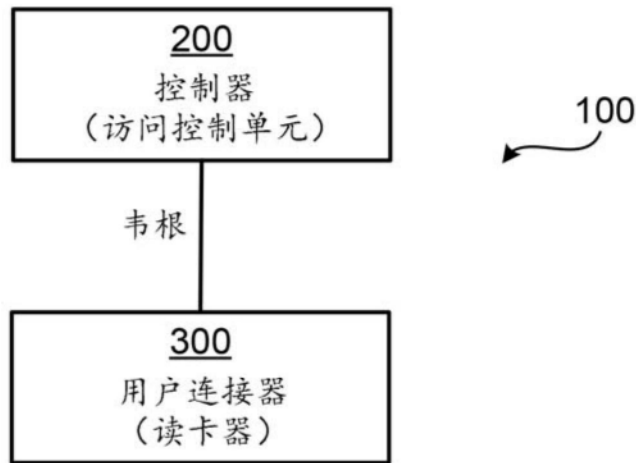


图4

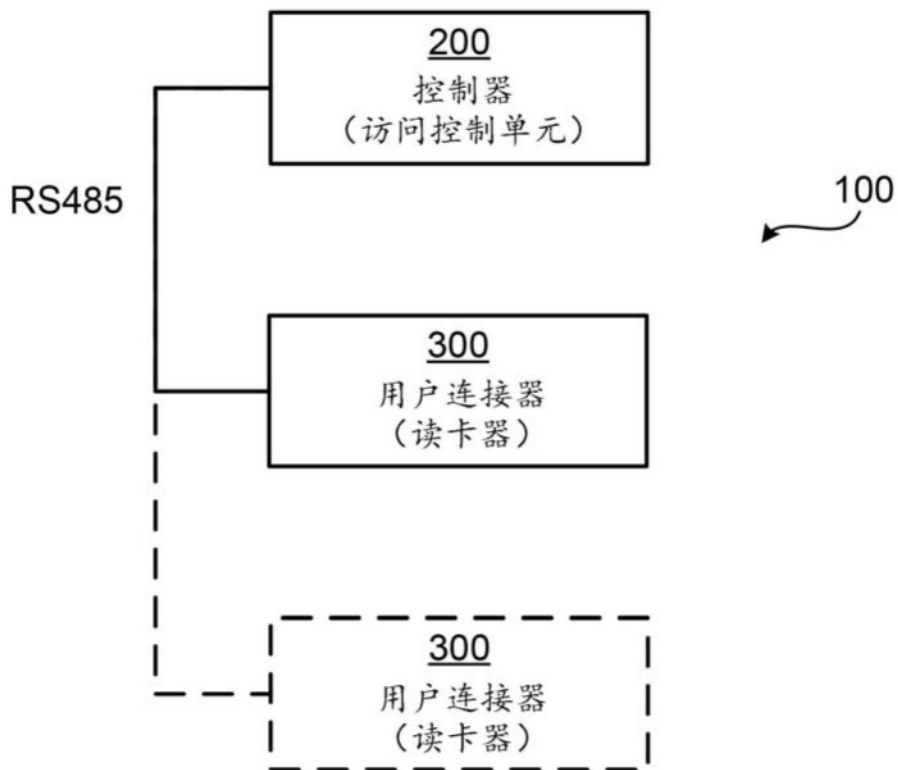


图5

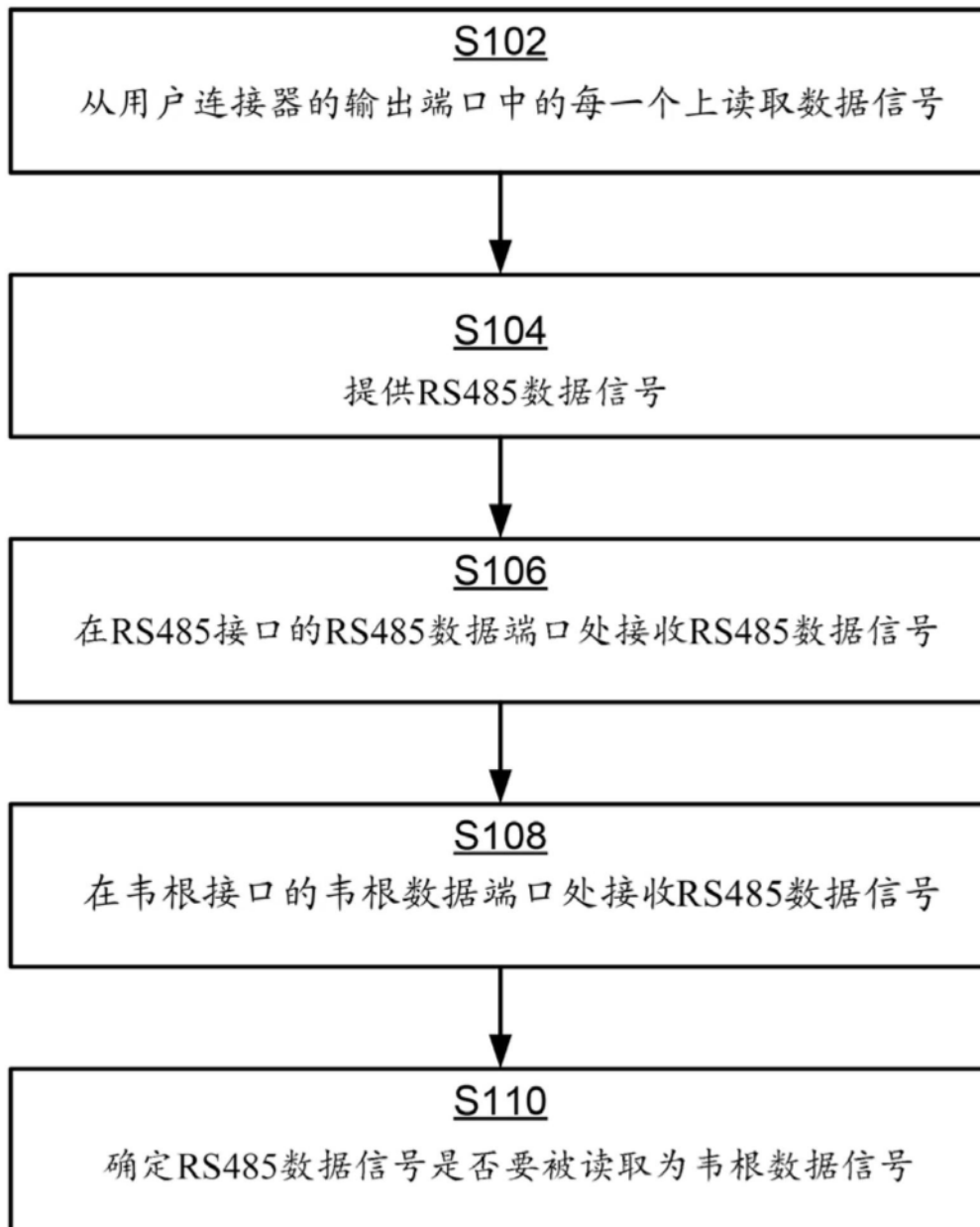


图6

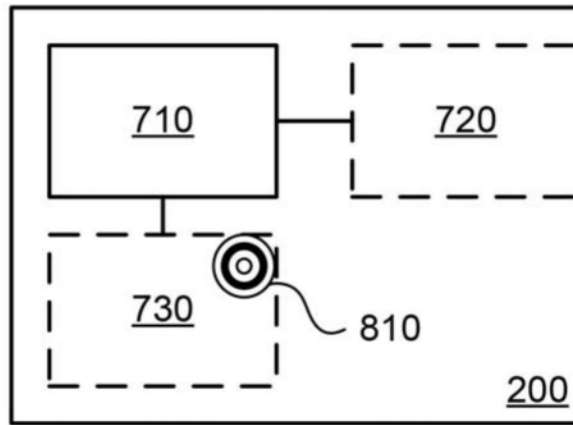


图7

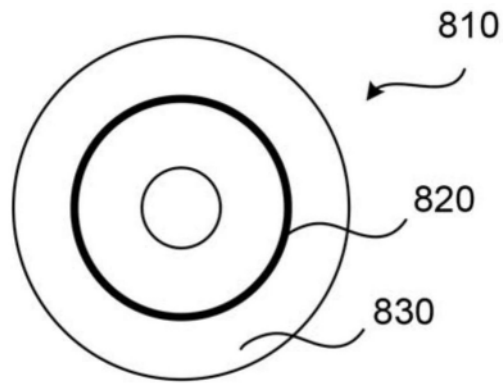


图8