

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4559163号
(P4559163)

(45) 発行日 平成22年10月6日(2010.10.6)

(24) 登録日 平成22年7月30日(2010.7.30)

(51) Int.Cl. F I
H O 1 L 23/12 (2006.01) H O 1 L 23/12 5 O 1 B

請求項の数 20 (全 26 頁)

(21) 出願番号	特願2004-252568 (P2004-252568)	(73) 特許権者	302062931 ルネサスエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成16年8月31日(2004.8.31)	(73) 特許権者	000004260 株式会社デンソー 愛知県刈谷市昭和町1丁目1番地
(65) 公開番号	特開2006-73622 (P2006-73622A)	(74) 代理人	100123788 弁理士 宮崎 昭夫
(43) 公開日	平成18年3月16日(2006.3.16)	(74) 代理人	100106138 弁理士 石橋 政幸
審査請求日	平成19年7月6日(2007.7.6)	(72) 発明者	林 映守 神奈川県川崎市中原区下沼部1753番地 NECエレクトロニクス株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置用パッケージ基板およびその製造方法と半導体装置

(57) 【特許請求の範囲】

【請求項1】

厚さ方向に貫通する導電性のビアを有する熱可塑性樹脂層が複数積層され互いに固着されて形成されており、少なくとも1つの前記熱可塑性樹脂層の表面に設けられている金属層からなる導電パターンを内蔵している半導体装置用パッケージ基板において、

一方の最外層では、フリップチップ接続型集積回路素子を搭載して電氣的に接続するための接続端子が露出しており、

反対側の最外層では、ボールグリッドアレイ構造を構成する導電性のボール端子が露出しており、

前記各熱可塑性樹脂層の厚さ方向の線膨張係数が140ppm以下であり、前記表面に平行な方向の線膨張係数が40ppm以下である

ことを特徴とする半導体装置用パッケージ基板。

【請求項2】

前記熱可塑性樹脂層が16層以上あり、それらが積層されて固着された状態の厚さが0.8mm~2.0mmであり、

全ての前記熱可塑性樹脂層、または最外層以外の全ての前記熱可塑性樹脂層にはそれぞれ1個以上の前記ビアが設けられており、

前記導電パターンが17層以上設けられている、請求項1に記載の半導体装置用パッケージ基板。

【請求項3】

10

20

前記導電パターンとそれに当接する前記ビアとは金属間化合物結合によって接続されている、請求項 2 に記載の半導体装置用パッケージ基板。

【請求項 4】

前記一方の最外層で、前記集積回路素子とのフリップチップ接続用の複数の前記接続端子が露出し、熱可塑性樹脂が前記各接続端子の間に介在して前記接続素子の側面の少なくとも一部を覆って前記各接続端子同士の短絡を防いでいるか、または、前記反対側の最外層で、前記ボール端子がそれぞれ配置される複数の金属パッドが露出し、熱可塑性樹脂が前記各金属パッドの間に介在して前記金属パッドの側面の少なくとも一部を覆って前記各金属パッド同士の短絡を防いでいるか、または、前記一方の最外層で、前記集積回路素子とのフリップチップ接続用の複数の前記接続端子が露出し、熱可塑性樹脂が前記各接続端子の間に介在して前記接続素子の側面の少なくとも一部を覆って前記各接続端子同士の短絡を防ぐとともに、前記反対側の最外層で、前記ボール端子がそれぞれ配置される複数の金属パッドが露出し、熱可塑性樹脂が前記各金属パッドの間に介在して前記金属パッドの側面の少なくとも一部を覆って前記各金属パッド同士の短絡を防いでいる、請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置用パッケージ基板。

10

【請求項 5】

前記一方の最外層に露出している前記接続端子が、その直下に設けられている前記ビアと当接して、該ビアを介して前記導電パターンと電気的に接続されているか、または、前記反対側の最外層で、前記ボール端子がそれぞれ配置される複数の金属パッドが露出し、該金属パッドが、その直下に設けられている前記ビアと当接して、該ビアを介して前記導電パターンと電気的に接続されているか、または、前記一方の最外層に露出している前記接続端子が、その直下に設けられている前記ビアと当接して、該ビアを介して前記導電パターンと電気的に接続されるとともに、前記反対側の最外層で、前記ボール端子がそれぞれ配置される複数の金属パッドが露出し、該金属パッドが、その直下に設けられている前記ビアと当接して、該ビアを介して前記導電パターンと電気的に接続されている、請求項 1 ~ 4 のいずれか 1 項に記載の半導体装置用パッケージ基板。

20

【請求項 6】

少なくとも 3 層以上の前記導電パターンが、少なくとも 2 つの前記熱可塑性樹脂層の平面的に同じ位置にそれぞれ設けられて厚さ方向に一列に並んで位置している少なくとも 2 つの前記ビアによって電気的に接続されている、請求項 1 ~ 5 のいずれか 1 項に記載の半導体装置用パッケージ基板。

30

【請求項 7】

全ての前記熱可塑性樹脂層、または最外層以外の全ての前記熱可塑性樹脂層が、平面的に同じ位置に設けられている前記ビアをそれぞれ有しており、該ビアが厚さ方向に一列に並んで位置して、全ての前記熱可塑性樹脂層にわたる電気接続構造を構成している、請求項 1 ~ 5 のいずれか 1 項に記載の半導体装置用パッケージ基板。

【請求項 8】

前記各熱可塑性樹脂層の線膨張係数と弾性率の積が、厚さ方向において $0.6 \text{ MPa} /$ 以下であり、前記表面に平行な方向において $0.18 \text{ MPa} /$ 以下である、請求項 1 ~ 7 のいずれか 1 項に記載の半導体装置用パッケージ基板。

40

【請求項 9】

前記熱可塑性樹脂層が、ポリエーテルエーテルケトン、ポリエーテルイミド、液晶ポリマー、ポリフェニレンスルフィド、熱可塑性ポリイミド、ポリエーテルサルフォン、ポリフェニレンエーテル、およびシンジオタクティックポリスチレンのうちのいずれか 1 つ、またはこれらのうちの少なくとも 1 つを含む混合物からなる、請求項 1 ~ 8 のいずれか 1 項に記載の半導体装置用パッケージ基板。

【請求項 10】

前記導電パターンは、微細な信号配線パターンと、前記信号配線パターンよりも広い面積に形成されている平面状パターンとを含み、

前記信号配線パターンの一部が、該信号配線パターンよりも上層に位置する前記平面状

50

パターンと下層に位置する前記平面状パターンとに平面的に重なって、前記両平面状パターンに挟まれる位置にあり、

前記信号配線パターンと平面的に重なる前記両平面状パターンのうちの一方または両方が、前記信号配線パターンが形成されている前記熱可塑性樹脂層の表面から、厚さ方向に少なくとも前記熱可塑性樹脂層の2層分の厚さ以上離れた表面に形成されており、

前記信号配線パターンが形成されている表面と、少なくとも前記熱可塑性樹脂層の2層分の厚さ以上離れた、前記平面状パターンが形成されている表面との間には、少なくとも1つの中間層となる表面が存在し、

前記中間層となる表面の、前記信号配線パターンと前記平面状パターンとに挟まれる領域には導電パターンが形成されておらず、該領域の外側には平面状パターンが形成されて

10

おり、
前記信号配線パターンが形成されている表面には、前記信号配線パターンの外側に、該信号配線パターンとは直接接続されていない平面状パターンが形成されている、請求項1～9のいずれか1項に記載の半導体装置用パッケージ基板。

【請求項11】

前記信号配線パターンの一部に平面的に重なる1対の前記平面状パターンと、前記中間層となる表面に形成されている前記平面状パターンと、前記信号配線パターンの外側に形成されている前記平面状パターンのうちの、少なくとも1つは電源用パターンであり、他の前記平面状パターンは接地用パターンであり、

少なくとも1つの前記電源用パターンと少なくとも1つの前記接地用パターンが互いに対向してキャパシタを構成している、請求項10に記載の半導体装置用パッケージ基板。

20

【請求項12】

少なくとも1つの前記熱可塑性樹脂層の表面には、該表面内の金属の分布の偏りを補正するための接地用パターン、電源用パターン、または電氣的接続に寄与しない独立した金属製ダミーパターンが形成されている、請求項1～11のいずれか1項に記載の半導体装置用パッケージ基板。

【請求項13】

前記熱可塑性樹脂層の表面の全面における金属の面積割合と、前記熱可塑性樹脂層の表面内の任意の平面領域における金属の面積割合のいずれか一方または両方の、各々の前記表面ごとのばらつきを補正するための接地用パターン、電源用パターン、または電氣的接続に寄与しない独立した金属製ダミーパターンが、少なくとも1つの前記熱可塑性樹脂層の表面に形成されている、請求項1～12のいずれか1項に記載の半導体装置用パッケージ基板。

30

【請求項14】

前記接地用パターン、電源用パターン、または金属製ダミーパターンが、少なくとも前記ビアの周囲に形成されている、請求項12または13に記載の半導体装置用パッケージ基板。

【請求項15】

前記熱可塑性樹脂層の前記ビアの周囲に設けられている平面状の前記導電パターンには、前記ビアを中心として対称に配置されている複数のガス抜き穴が設けられている、請求項1～14のいずれか1項に記載の半導体装置用パッケージ基板。

40

【請求項16】

前記ビアの周囲以外の部分に設けられている平面状の前記導電パターンには、マトリクス状に配置されている複数のガス抜き穴が設けられている、請求項15に記載の半導体装置用パッケージ基板。

【請求項17】

前記ビアの周囲は、前記ビアを中心として半径300μmの円内の領域である、請求項15または16に記載の半導体装置用パッケージ基板。

【請求項18】

前記一方の最外層に露出している前記接続端子に接続されている前記ビアは、前記接続

50

端子の、前記熱可塑性樹脂層の中心側の位置に当接するように配置されており、

前記反対側の最外層に露出している前記ボール端子が載置される金属パッドを有し、該金属パッドに接続されている前記ビアは、前記金属パッドの、前記熱可塑性樹脂層の中心側の位置に当接するように配置されている、請求項 1 ~ 17 のいずれか 1 項に記載の半導体装置用パッケージ基板。

【請求項 19】

請求項 1 ~ 18 のいずれか 1 項に記載の半導体装置用パッケージ基板と、

前記一方の最外層に搭載され、前記接続端子に電氣的に接続されているフリップチップ接続型集積回路素子と、

前記反対側の最外層に取り付けられ、前記ボール端子に電氣的に接続されている外部基板とを有する半導体装置。

10

【請求項 20】

複数の熱可塑性樹脂層を形成し、全ての前記熱可塑性樹脂層、または最外層を除く全ての前記熱可塑性樹脂層に、それらの厚さ方向に貫通する導電性のビアを形成し、少なくとも 1 つの前記熱可塑性樹脂層の表面に、導電パターンを構成する金属層を設けた後に、前記複数の熱可塑性樹脂層を積層して一括して加熱および加圧して互いに固着させて一体化する、半導体装置用パッケージ基板の製造方法において、

前記各熱可塑性樹脂層として、厚さ方向の線膨張係数が 140 ppm 以下であり、前記表面に平行な方向の線膨張係数が 40 ppm 以下である層を用い、

フリップチップ接続型集積回路素子を搭載して電氣的に接続するための接続端子を、一方の最外層に位置する前記熱可塑性樹脂層から外部に露出するように設け、

20

ボールグリッドアレイ構造を構成する導電性のボール端子を、反対側の最外層に位置する前記熱可塑性樹脂層から外部に露出するように設けることを特徴とする、半導体装置用パッケージ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路素子を搭載する半導体装置用パッケージ基板およびその製造方法と、その半導体装置用パッケージ基板を含む半導体装置に関する。

【背景技術】

30

【0002】

従来、LSIチップ等の集積回路素子を内蔵して、いわゆるマザーボード（回路基板）に接続させるためのパッケージが用いられている。このパッケージ内には、各種の信号配線や接地パターンや電源パターンが形成された多層基板が内蔵され、この多層基板を介して集積回路素子とマザーボードとが接続される構成になっている。

【0003】

従来のパッケージ用多層基板としては、例えば、特許文献 1 に開示されているように、ベースとなる厚いコア材 101 の両面にプリプレグ等からなる基板層（エポキシ樹脂等の有機材料層）102 を順番に積層して形成したビルドアップ型の多層基板（図 23 参照）がある。この多層基板の具体的な製造方法は、まず、例えばガラスクロスに熱硬化性のエポキシ樹脂を含浸させて硬化させるなどの方法でガラスエポキシ樹脂からなるコア材 101 を形成する。このコア材 101 は、必要に応じて、内部に銅箔層を有する多層構造になっている。そして、そのコア材 101 の両面に銅箔等によって導電パターンを形成し、さらに、コア材 101 を貫通するスルーホール 103 を形成することによって両面の導電パターン同士を接続させている。スルーホール 103 は、レーザー照射やドリル等によってコア材 101 に貫通穴を開け、その貫通穴の内壁に、メッキによって金属層を堆積させることによって形成される。そして、この金属層の一部をコア材 101 の両面の導電パターンにそれぞれ接触させることによって、コア材 101 の両面の導電パターンが電氣的に接続される。

40

【0004】

50

このようにして形成されたコア材 101 上に、銅箔等からなる導電パターン 105 を有するプリプレグ等の基板層（エポキシ樹脂等の有機材料層）102 を順次形成する（ビルドアップする）ことによって多層化する。基板層（エポキシ樹脂等の有機材料層）102 中には厚さ方向に貫通する貫通穴を形成し、この貫通穴内に金属を埋め込むことによってビア 104 を形成し、その基板層（エポキシ樹脂等の有機材料層）102 の上層に位置する導電パターン 105 と下層に位置する導電パターン 105 とを接続している。このような方法で、コア材 101 の両面に、プリプレグ等からなる基板層（エポキシ樹脂等の有機材料層）102 と銅箔等からなる導電パターン 105 を複数層形成し、各層の導電パターン 105 をビア 104 で接続することによって、多層基板を形成している。

【0005】

10

なお、特許文献 1 に記載の構成では、図 23 に示されている構成とは異なり、基板層（エポキシ樹脂等の有機材料層）102 にコア材 101 と同様なスルーホールを形成して、表裏両面の導電パターン 105 を接続させている。

【0006】

また、従来他のパッケージ基板としては、特許文献 2 に開示されているように、多数のセラミック層が積層された多層基板（図 24 参照）がある。その具体的な製造方法は、グリーンシートと呼ばれる焼成前のシート上に、銀やタングステン等の金属を印刷して導電パターン 106 を形成する。そして、グリーンシートの所望の位置にレーザー照射またはパンチング等によって貫通穴を形成し、その貫通穴内に金属を埋め込むことによってビア 107 を形成し、そのグリーンシートの上層に位置する導電パターン 106 と下層に位置する導電パターン 106 とを接続している。このように導電パターン 106 およびビア 107 が形成された多数のグリーンシートを積層した後に焼成して一度に硬化させる。このようにして、セラミック 108 からなる多層基板を形成することができる。

20

【0007】

以上説明したような多層基板を半導体装置用のパッケージ基板として用いる場合には、例えば、多層基板の一方の最外層に、フリップチップ接続型集積回路素子 109 を搭載してそのはんだバンプ 116 と電気的に接続するための複数の接続端子 110 を設け、これらの接続端子 110 を外部に露出させている。また、この多層基板の反対側の最外層には複数の金属パッド 111 を設け、この金属パッド 111 上にはんだボール（ボール端子）112 を搭載して固定し、マザーボードと接続するためのボールグリッドアレイ（BGA）構造を構成している。このようにして半導体装置用パッケージ基板を完成させることができる。

30

【0008】

特許文献 3 には、ポリアリールケトンとポリエーテルイミドからなるフィルム状絶縁体の表面に導電パターンを形成し、そのフィルム状絶縁体を複数積層することによって形成したプリント配線基板が開示されている。

【特許文献 1】特開 2004 - 158671 号公報

【特許文献 2】特開 2002 - 118194 号公報

【特許文献 3】特開 2000 - 38464 号公報

【発明の開示】

40

【発明が解決しようとする課題】

【0009】

特許文献 1 に例示されているようなビルドアップ型の多層基板は、コア材 101 を形成した後に複数の基板層（エポキシ樹脂等の有機材料層）102 を順番に形成していくため、製造工程に非常に長い時間を要し、製造コストも高いものである。例えば、10 層以上、特に 13 層以上の多層基板を構成することは効率が悪く、実用的ではなかった。

【0010】

特許文献 1 によると、多数の基板層（エポキシ樹脂等の有機材料層）102 を積層形成するために、コア材 101 には十分な強度および厚さが必要である。従って、コア材 101 は、単にエポキシ樹脂のみから形成するのでは強度が不十分であり、金属層を内蔵した

50

多層構造にし、ガラスクロスを内蔵させることによって十分な強度を得ている。しかし、コア材101を多層構造にすると製造時間および製造コストがさらに増大するため好ましくない。また、コア材101がガラスクロスを内蔵しているため、水分がしみ込んでデンドライトが発生するおそれがある。デンドライトによる不具合を防ぐためには、各スルーホール103間のピッチを少なくとも0.8mm以上にすることが必要であり、配線の高密度の妨げとなり、半導体装置用パッケージの小型化の要求に十分に答えられなくなる。

【0011】

また、コア材101が厚いため、貫通穴に金属を埋め込んだビアを形成するのは製造工程上の問題や金属材料の使用量の問題等から困難であり、貫通穴の内周面を金属箔で覆ったスルーホール103が形成される。すなわち、貫通穴が塞がれない構成であるため、このスルーホール103の直上および直下にはビア104等を形成することができない。従って、多数のビア104を厚さ方向に一直線になるように配置しようとしても、中間にスルーホール103の穴が位置するため、物理的に不可能である。そのため、各層のビア104の平面位置を全て同一にすることはできず、平面的にずらす必要があり、その結果、コア材101の一方の表面上の多層の導電パターン105と他方の表面上の多層の導電パターン105をスペース効率よく接続することはできない。このように設計の自由度が低いという欠点がある。

【0012】

また、この多層基板の一方の最外層にフリップチップ型集積回路素子109を搭載し、反対側の最外層にマザーボード(図示せず)を接続する場合には、この多層基板のビルドアップ部分の線膨張係数(厚さ方向約50ppm、面方向14~16ppm)と、集積回路素子109の主材料であるシリコンの線膨張係数(厚さ方向3~4ppm、面方向3~4ppm)とが大きく異なるため、集積回路素子109と多層基板との間に生じる熱応力が大きく、集積回路素子109と多層基板との接続の信頼性が低い。

【0013】

一方、特許文献2に例示されているようなセラミック多層基板では、グリーンシートをあまり薄型化することができず、例えば10層以上、特に13層以上の多層基板を構成した場合には、厚く(例えば2mm以上に)なってしまうため、半導体装置用パッケージ基板として用いるのは困難であった。

【0014】

さらに、グリーンシート上に金属を印刷することによって導電パターン106を形成し、その後グリーンシートを焼結して硬化させているが、この製法では、導電パターン106の最終的な寸法精度が悪く、そのために、所望のインピーダンスが得られるように導電パターン106の位置を適切に制御することは非常に困難であった。

【0015】

また、この多層基板の一方の最外層にフリップチップ型集積回路素子109を搭載し、反対側の最外層にマザーボード(図示せず)を接続する場合には、この多層基板の主材料であるセラミックの線膨張係数(厚さ方向4~6ppm、面方向4~6ppm)とマザーボードの主材料であるガラスエポキシ樹脂の線膨張係数(厚さ方向16~17ppm、面方向約60ppm)とが大きく異なるため、実装接続の信頼性が低い。しかも、半導体装置用パッケージに大きな応力が加わることになる。その上、セラミックの誘電率が有機材料等に比べて高いため、導電パターンを通る高周波信号の損失が大きい。

【0016】

そこで本発明の目的は、製造が簡単であるとともに従来以上の多層化が容易であり、電気的接続の信頼性が高い半導体装置用パッケージ基板およびその製造方法と、その半導体装置用パッケージ基板を含む半導体装置を提供することにある。

【課題を解決するための手段】

【0017】

本発明は、厚さ方向に貫通する導電性のビアを有する熱可塑性樹脂層が複数積層され互いに固着されて形成されており、少なくとも1つの熱可塑性樹脂層の表面に設けられてい

10

20

30

40

50

る金属層からなる導電パターンを内蔵している半導体装置用パッケージ基板において、一方の最外層では、フリップチップ接続型集積回路素子を搭載して電気的に接続するための接続端子が露出しており、反対側の最外層では、ボールグリッドアレイ構造を構成する導電性のボール端子が露出しており、各熱可塑性樹脂層の厚さ方向の線膨張係数が140 ppm以下であり、表面に平行な方向の線膨張係数が40 ppm以下であることを特徴とする。

【0018】

この構成によると、従来のパッケージ基板に比べて同程度の薄さではるかに（例えば層数を1.5倍程度に）多層化することができる。したがって、多数の層を利用して電気配線を形成できるため、信号配線パターンを無理に同一平面内で引き回さなくても容易に配線できる。したがって、配線設計の自由度が大きくなり、配線設計が非常に容易になる。例えば、異なる種類の導電パターン（信号配線パターンと電源用パターンと接地用パターンなど）をその種類ごとに異なる層に形成することができる。

10

【0019】

特に、熱可塑性樹脂層が16層以上あり、それらが積層されて固着された状態の厚さが0.8mm～2.0mmであり、全ての熱可塑性樹脂層、または最外層以外の全ての熱可塑性樹脂層にはそれぞれ1個以上のビアが設けられており、導電パターンが17層以上設けられている構成であると、従来に比べて薄型多層化の効果が非常に大きい。

【0020】

導電パターンとそれに当接するビアとは金属間化合物結合によって接続されていると、機械的接続および電氣的接続の信頼性が高い。

20

【0021】

一方の最外層で、集積回路素子とのフリップチップ接続用の複数の接続端子が露出し、熱可塑性樹脂が各接続端子の間に介在して接続素子の側面の少なくとも一部を覆って各接続端子同士の短絡を防いでいるか、または、反対側の最外層で、ボール端子がそれぞれ配置される複数の金属パッドが露出し、熱可塑性樹脂が各金属パッドの間に介在して金属パッドの側面の少なくとも一部を覆って各金属パッド同士の短絡を防いでいるか、または、一方の最外層で、集積回路素子とのフリップチップ接続用の複数の接続端子が露出し、熱可塑性樹脂が各接続端子の間に介在して接続素子の側面の少なくとも一部を覆って各接続端子同士の短絡を防ぐとともに、反対側の最外層で、ボール端子がそれぞれ配置される複数の金属パッドが露出し、熱可塑性樹脂が各金属パッドの間に介在して金属パッドの側面の少なくとも一部を覆って各金属パッド同士の短絡を防いでいることが好ましい。特に、高密度化のために接続端子と金属パッドのいずれか一方または両方のピッチが微細であると、マスキングしてコーティングすることによってソルダーレジスト等を接続端子同士の間と金属パッド同士の間のいずれか一方または両方に介在させることが困難になるが、前記した構成によると、熱可塑性樹脂を接続端子同士の間と金属パッド同士の間のいずれか一方または両方に介在させることが容易にでき、その熱可塑性樹脂がバリアとなって、はんだの、接続端子と金属パッドのいずれか一方または両方の側面における拡散や下層基材との界面への進入を防げる。

30

【0022】

一方の最外層に露出している接続端子が、その直下に設けられているビアと当接して、該ビアを介して導電パターンと電氣的に接続されているか、または、反対側の最外層で、ボール端子がそれぞれ配置される複数の金属パッドが露出し、該金属パッドが、その直下に設けられているビアと当接して、該ビアを介して導電パターンと電氣的に接続されているか、または、一方の最外層に露出している接続端子が、その直下に設けられているビアと当接して、該ビアを介して導電パターンと電氣的に接続されるとともに、反対側の最外層で、ボール端子がそれぞれ配置される複数の金属パッドが露出し、該金属パッドが、その直下に設けられているビアと当接して、該ビアを介して導電パターンと電氣的に接続されていることが好ましい。このようなパッド・オン・ビア構造であると、電氣的損失や遅延が小さい最短距離での接続が行える。そして、少なくとも3層以上の導電パターンが、

40

50

少なくとも2つの熱可塑性樹脂層の平面的に同じ位置にそれぞれ設けられて厚さ方向に
一列に並んで位置している少なくとも2つのビアによって電氣的に接続されている場合には
、より効果的である。さらに、全ての熱可塑性樹脂層、または最外層以外の全ての熱可塑
性樹脂層が、平面的に同じ位置に設けられているビアをそれぞれ有しており、該ビアが厚
さ方向に一列に並んで位置して、全ての熱可塑性樹脂層にわたる電氣的接続構造を構成し
ていると、電氣的損失および遅延を最小にすることができ、非常に効果的である。

【0023】

各熱可塑性樹脂層の線膨張係数と弾性率の積が、厚さ方向において0.6MPa/以下
であり、表面に平行な方向において0.18MPa/以下であることが好ましい。この
ような構成によると、集積回路素子とパッケージ基板と外部基板のそれぞれの線膨張係
数の差に起因する熱応力によるパッケージの破損や変形を抑えることができる。

10

【0024】

熱可塑性樹脂層は、ポリエーテルエーテルケトン、ポリエーテルイミド、液晶ポリマー
、ポリフェニレンスルフィド、熱可塑性ポリイミド、ポリエーテルサルフォン、ポリフェ
ニレンエーテル、およびシンジオタクティックポリスチレンのうちのいずれか1つ、また
はこれらのうちの少なくとも1つを含む混合物からなるものであってよい。このような熱
可塑性樹脂が用いられているため、高温時には、集積回路素子とパッケージ基板と外部基
板のそれぞれの線膨張係数の差に起因する熱応力を熱可塑性樹脂が吸収することができ
る。また、熱可塑性樹脂は誘電率が低く誘電損失が小さいので、高周波特性に優れた伝送線
路を形成でき、従来のエポキシ樹脂等の有機材層やセラミック層とは異なり、高周波でも
誘電損失の小さい線路が形成できる。

20

【0025】

導電パターンは、微細な信号配線パターンと、信号配線パターンよりも広い面積に形成
されている平面状パターンとを含み、信号配線パターンの一部が、該信号配線パターンよ
りも上層に位置する平面状パターンと下層に位置する平面状パターンとに平面的に重なっ
て、両平面状パターンに挟まれる位置にあり、信号配線パターンと平面的に重なる両平面
状パターンのうちの一方または両方が、信号配線パターンが形成されている熱可塑性樹脂
層の表面から、厚さ方向に少なくとも熱可塑性樹脂層の2層分の厚さ以上離れた表面に形
成されており、信号配線パターンが形成されている表面と、少なくとも熱可塑性樹脂層の
2層分の厚さ以上離れた、平面状パターンが形成されている表面との間には、少なくと
も1つの中間層となる表面が存在し、中間層となる表面の、信号配線パターンと平面状パ
ターンとに挟まれる領域には導電パターンが形成されておらず、該領域の外側には平面状パ
ターンが形成されており、信号配線パターンが形成されている表面には、信号配線パター
ンの外側に、該信号配線パターンとは直接接続されていない平面状パターンが形成されて
いてもよい。

30

【0026】

この構成によると、いわゆるオフセットライン構造によって信号配線パターンの所望の
電氣的特性を達成しつつ、スペースを有効に使うことで各種の導電パターンが形成できる。
すなわち、多数の層が利用できるため、電源用パターンや接地用パターンの平面状パター
ンを増やすことができる。

40

【0027】

信号配線パターンの一部に平面的に重なる1対の平面状パターンと、中間層となる表面
に形成されている平面状パターンと、信号配線パターンの外側に形成されている平面状パ
ターンのうちの、少なくとも1つは電源用パターンであり、他の平面状パターンは接地用
パターンであり、少なくとも1つの電源用パターンと少なくとも1つの接地用パターンが
互いに対向してキャパシタを構成していると、電源用パターンの特性を安定させること
ができる。また、電源用パターンおよび接地用パターンのインピーダンスを低下させるこ
とができる。

【0028】

少なくとも1つの熱可塑性樹脂層の表面には、該表面内の金属の分布の偏りを補正する

50

ための接地用パターン、電源用パターン、または電氣的接続に寄与しない独立した金属製ダミーパターンが形成されていることが好ましい。また、熱可塑性樹脂層の表面の全面における金属の面積割合と、熱可塑性樹脂層の表面内の任意の平面領域における金属の面積割合のいずれか一方または両方の、各々の表面ごとのばらつきを補正するための接地用パターン、電源用パターン、または電氣的接続に寄与しない独立した金属製ダミーパターンが、少なくとも1つの熱可塑性樹脂層の表面に形成されていることが好ましい。特に、接地用パターン、電源用パターン、または金属製ダミーパターンが、少なくともビアの周囲に形成されていることが好ましい。このようにして金属の分布を均一化することによって、特に加熱および加圧時に、金属の少ない部分で大きく変形して、全体の形状および寸法精度が狂ったり、電氣的接続に支障をきたすことが防げる。

10

【0029】

熱可塑性樹脂層のビアの周囲に設けられている平面状の導電パターンには、ビアを中心として対称に配置されている複数のガス抜き穴が設けられていることが好ましい。さらに、ビアの周囲以外の部分に設けられている平面状の導電パターンには、マトリクス状に配置されている複数のガス抜き穴が設けられていることが好ましい。これによって、ビアの材料となる金属ペーストに混合されている溶剤が気化したガスなど、基板内部で発生したガスを外部に逃がすことができる。なお、ビアの周囲とは、ビアを中心として半径300 μ mの円内の領域であればよい。

【0030】

一方の最外層に露出している接続端子に接続されているビアは、接続端子の、熱可塑性樹脂層の中心側の位置に当接するように配置されており、反対側の最外層に露出しているボール端子が載置される金属パッドを有し、金属パッドに接続されているビアは、金属パッドの、熱可塑性樹脂層の中心側の位置に当接するように配置されていることが好ましい。この構成によると、ビアが熱可塑性樹脂層内で倒れて電氣的接続が不確実になることが防げ、さらに、基板全体の変形を抑えることができる。

20

【0031】

本発明の半導体装置は、前記したいずれかの構成の半導体装置用パッケージ基板と、一方の最外層に搭載され、接続端子に電氣的に接続されているフリップチップ接続型集積回路素子と、反対側の最外層に取り付けられ、ボール端子に電氣的に接続されている外部基板とを有する。

30

【0032】

本発明の半導体装置用パッケージ基板の製造方法は、複数の熱可塑性樹脂層を形成し、全ての熱可塑性樹脂層、または最外層を除く全ての熱可塑性樹脂層に、それらの厚さ方向に貫通する導電性のビアを形成し、少なくとも1つの熱可塑性樹脂層の表面に、導電パターンを構成する金属層を設けた後に、複数の熱可塑性樹脂層を積層して一括して加熱および加圧して互いに固着させて一体化する、半導体装置用パッケージ基板の製造方法であって、各熱可塑性樹脂層として、厚さ方向の線膨張係数が140ppm以下であり、表面に平行な方向の線膨張係数が40ppm以下である層を用い、フリップチップ接続型集積回路素子を搭載して電氣的に接続するための接続端子を、一方の最外層に位置する熱可塑性樹脂層から外部に露出するように設け、ボールグリッドアレイ構造を構成する導電性のボール端子を、反対側の最外層に位置する熱可塑性樹脂層から外部に露出するように設けることを特徴とする。

40

【発明の効果】**【0033】**

本発明によると、ボールグリッドアレイ構造やフリップチップ接続用端子を有するパッケージ基板としては、従来は不可能であった薄型化と多層化の両立が可能になる。また、熱可塑性樹脂を用いることによって、基板の変形を防ぎつつ、電氣的接続の信頼性を高めることが可能になる。

【発明を実施するための最良の形態】**【0034】**

50

以下、本発明の実施の形態について図面を参照して説明する。

【0035】

本発明の半導体装置が図1に、この半導体装置用のパッケージ基板（多層基板）1が図2にそれぞれ示されている。まず、この半導体装置の基本的な構成について説明する。半導体装置は、多層基板1の一方の最外層に、LSIチップ2等のフリップチップ接続型集積回路素子が搭載され、多層基板1の反対側の最外層に、外部基板であるいわゆるマザーボード3が接続された構成である。多層基板1は、23層の導電パターン4を有する超多層基板であり、一方の最外層では、LSIチップ2の接続用バンプ5が固定される複数の接続端子6が外部に露出している。また、反対側の最外層では、多数の金属パッド7が設けられて各金属パッド7上にボール端子（はんだボール）8が固定されて、マザーボード3と接続するためのボールグリッドアレイ（BGA）構造が構成されている。

10

【0036】

この多層基板1の内層部分の基本的な構成および製造方法は、特許文献3に開示されている構成と実質的に同じである。その点について説明すると、図3(d)に示すように、少なくとも一方の表面に金属箔（例えば銅箔）からなる所望の形状の導電パターン4が形成され、厚さ方向に貫通する導電性のビア9が形成された熱可塑性樹脂層（フィルム状絶縁体）10を複数（図1, 2に示す例の場合には23枚）用意する。具体的には、図3(a)に示すように、予め成膜されているフィルム状絶縁体10の表面に銅箔を貼り付け、図3(b)に示すように、その銅箔をエッチングによって所望の形状にパターンングし、後述する信号配線パターンや平面状パターン（接地用パターンや電源用パターン）等の導電パターン4を形成する。それから、図3(c)に示すように、レーザー照射などによってフィルム状絶縁体10の所定の位置に貫通穴11を開け、図3(d)に示すように、その貫通穴11に金属粉を溶剤等で混練した金属ペーストを埋め込んでビア9を形成する。このようにして形成した複数のフィルム状絶縁体10を、図4(a)に示すように、互いに位置合わせして重ね合わせて、図4(b)に示すように、一括して加圧しながら加熱して、各フィルム状絶縁体10を互いに熱融着させて一体化する。なお、図1, 2に示す例では、23枚のフィルム状絶縁体10を重ね合わせた構成であるが、図4では見易くするために、6枚のフィルム状絶縁体10を重ね合わせた構成を示している。

20

【0037】

フィルム状絶縁体10は、65～35重量%程度のポリアリールケトン樹脂と、35～65重量%程度のポリエーテルイミド樹脂の組成物であり、示差走査熱量測定で昇温した時に測定されるガラス転移温度が150～230、結晶融解ピーク温度が260以上であり、結晶融解熱量 H_m と昇温中の結晶化により発生する結晶化熱量 H_c とが、 $[(H_m - H_c) / H_m] \geq 0.35$ の関係を満たすものであることが好ましい。なお、ポリアリールケトン樹脂は、その構造単位に芳香核結合、エーテル結合、およびケトン結合を含む熱可塑性樹脂であり、その代表例としては、ポリエーテルケトン、ポリエーテルエーテルケトン、ポリエーテルケトンケトン等が挙げられ、本発明においてはポリエーテルエーテルケトンが好適に使用される。一方、ポリエーテルイミド樹脂は、その構造単位に芳香核結合、エーテル結合、およびイミド結合を含む非晶性熱可塑性樹脂であり、本発明においては非晶性ポリエーテルイミドが好適に使用される。ただし、フィルム状絶縁体中に、他の樹脂や添加剤（例えば、熱安定剤、紫外線吸収剤、光安定剤、核剤、着色剤、滑剤、難燃剤、無機フィラー等の充填材等）を適宜配合してもよく、また、フィルム状絶縁体の表面に、ハンドリング性の改良等のために、エンボス加工やコロナ処理等を適宜に施しても構わない。

30

40

【0038】

フィルム状絶縁体10の製膜方法は特に限定されるものではなく、公知の方法、例えば押出キャスト法やカレンダー法等を採用することができ、中でも、シートの製膜性や安定生産性等の面から押出キャスト法が好ましい。押出キャスト法での成形温度は、組成物の流動特性や製膜性等によって適宜調整されるが、概ね融点以上、430以下である。また、フィルム状絶縁体10の厚さは、通常25～300 μm である。

50

【 0 0 3 9 】

フィルム状絶縁体 10 の表面の導電パターン 4 は、例えば銅、金、銀、アルミニウム、ニッケル、錫等の、厚さ 5 ~ 70 μm 程度の金属箔によって形成され、所望の形状にパターンニングされる。特に、銅箔の表面に黒色酸化処理等の化成処理を施したものが、好適に使用される。

【 0 0 4 0 】

複数のフィルム状絶縁体 10 を一体化する熱融着方法は特に限定されるものではなく、加熱および加圧できる方法であれば公知の方法を採用することができる。例えば、熱プレス法や熱ラミネートロール法、またはこれらを組み合わせた方法を好適に採用することができる。

10

【 0 0 4 1 】

このようにして形成される多層基板 1 において、本発明では、一方の最外層から複数の接続端子 6 が外部に露出しており、反対側の最外層から多数の金属パッド 7 が外部に露出し、各金属パッド 7 上にはんだボール 8 が固定されて BGA 構造が構成されている。一方の最外層の複数の接続端子 6 と、反対側の最外層の複数の金属パッド 7 はいずれも、前記した内層部分の導電パターン 4 と同様に形成されている。この接続端子 6 および金属パッド 7 を覆うフィルム状絶縁体 10 が存在する場合には、図 4 (c) に示すように、その外側に位置するフィルム状絶縁体 10 に穴を開けることによって、接続端子 6 および金属パッド 7 を外部に露出させている。ただし、図 1, 2 に示すように、接続端子 6 を覆うフィルム状絶縁体 10 が存在せず、接続端子 6 が最外層に位置して上面が露出している構成であつてもよい。なお、金属パッド 7 にはそれぞれはんだボール 8 (図 1, 2 参照) を搭載してリフローして固定している。

20

【 0 0 4 2 】

そして、この多層基板 1 のはんだボール 8 にマザーボード 3 の接続パッドをそれぞれ当接させてリフローして固定する。また、接続端子 6 に LSI チップ 9 の接続用のバンプ 5 を当接させて加熱して固定する。こうして、LSI チップ 9 とマザーボード 3 とが多層基板 1 を介して機械的に固定されてパッケージ化されるとともに、多層基板 1 内の各導電パターン 4 を介して電氣的に接続される (図 1 参照)。なお、接続端子 6 上に、LSI チップ 2 をフリップチップ接続するためのバンプ 5 を予め固定して BGA 構造を構成していてもよいが、LSI チップ 2 を接続するときにバンプ 5 を固定するようにしてもよい。

30

【 0 0 4 3 】

この多層基板 1 は、従来のビルドアップ多層基板のようにコア材 101 上に各基板層 (エポキシ樹脂等の有機材料層) 102 を順番に形成していくのではなく、多数のフィルム状絶縁体 10 を重ねた状態で一括して加圧および加熱して一度に固定するため、製造工程が簡単になるとともに、製造時間が短くなり製造コストを低く抑えられる。そして、各基板層 (エポキシ樹脂等の有機材料層) 102 を積層形成するベースとなる厚いコア材 101 を必要としないため、ビルドアップ型多層基板に比べて全体の厚さを非常に薄くでき、また、セラミック多層基板に比べて各層を薄くできるため、薄型化が図れる。特に、全てのフィルム状絶縁体 10 の積層体を厚さ 0.8 mm ~ 2.0 mm 程度に薄く保ちつつ、特許文献 1 および 2 に記載されているような従来の構成では困難であつた、16 層以上の超

40

【 0 0 4 4 】

各導電パターン 4 と、それらに当接するビア 9 とを、金属間化合物結合によって接続すると非常に強固な接続ができ、接続の信頼性が非常に高まるので好ましい。

【 0 0 4 5 】

フィルム状絶縁体 10 は、厚さ方向の線膨張係数を 140 ppm 以下に抑え、表面に平行な方向の線膨張係数を 40 ppm 以下に抑えることが好ましい。これらの点について以下に説明する。

【 0 0 4 6 】

一方の最外層を例にとつて説明すると、本実施形態では、図 5 (a) に示すように接続

50

端子6の直下にビア9が位置しており、接続距離を最短にして電氣的損失の低減やスペース効率の向上を図っている(このような構造をパッド・オン・ビア構造という)。このように、接続端子6の直下にビア9を配置する場合には、ビア9に発生する熱応力が、ビア9を構成する材料の強度より小さくなるようにしなければならない。そうでなければ、リフロー時の熱応力や使用環境に起因する熱応力によってビア9が破壊されて電氣的接続が断たれてしまう。

【0047】

ここで、ビア9の線膨張係数を23ppm(スズやアルミニウムなど、一般的なビアの材料としては最大レベルの線膨張係数)、フィルム状絶縁体10の弾性率を5000MPa(樹脂材料としては最小レベルの弾性率)と仮定して、フィルム状絶縁体10の厚さ方向(Z軸方向)の線膨張係数と、ビア9に加わる熱応力との関係を計算した結果を図5(b)に示している。ビア9の材料(金属)の引っ張り強度は100~200MPa程度であるため、このビア9が確実に耐え得る最大熱応力は100MPa程度であるとする。また、一般に、最大の熱応力が発生する最大温度差は170(一般的な使用温度は125~-45)程度であると考えられる。そこで、図5(b)のグラフを見ると、熱応力100MPaに対応するフィルム状絶縁体10の厚さ方向の線膨張係数は約140ppmである。以上の計算は、ビア9の線膨張係数を最大レベル(23ppm)、フィルム状絶縁体10の弾性率を最小レベル(5000MPa)、ビア9の引っ張り強度を最小レベル(100MPa)と仮定して行っているので、フィルム状絶縁体10の厚さ方向の線膨張係数が140ppm以下であると、熱応力によるビア9の破損をほとんど防止できる。ただし、より安全を期する場合には、フィルム状絶縁体10の厚さ方向の線膨張係数を100ppm以下にするとさらに好ましい。

【0048】

また、熱応力は、図5(c)に示すように弾性率と線膨張係数の積に比例し、弾性率と線膨張係数と温度差の積として表される。従って、前記したように最大温度差が170であって、フィルム状絶縁体10からビア9に加わる熱応力を100MPa以下に抑えるためには、図5(c)から明らかなように、フィルム状絶縁体10の厚さ方向の線膨張係数と弾性率の積を0.6MPa以下にすればよい。

【0049】

次に、フィルム状絶縁体10の表面に平行な方向(X軸およびY軸方向)の線膨張係数について説明する。

【0050】

前記の説明と同様に一方の最外層を例にとって説明すると、本実施形態では、図6(a)に示すように接続端子6上にLSIチップ2の接続用バンプ5が固定されて、フィルム状絶縁体10の表面に平行な方向の膨張はLSIチップ2によって拘束される。従って、フィルム状絶縁体10を構成する熱可塑性樹脂と、LSIチップ2を構成するシリコンの線膨張係数の差によって、フィルム状絶縁体10に引っ張り応力が生じてクラックが発生する。このクラックを防止するためには、フィルム状絶縁体10の線膨張係数を抑える必要がある。

【0051】

ここで、フィルム状絶縁体10の弾性率を最小レベル(5000MPa)として、フィルム状絶縁体10の表面に平行な方向(X軸およびY軸方向)の線膨張係数と、LSIチップ3との線膨張係数の差によってフィルム状絶縁体に加わる引っ張り応力との関係を計算した結果を図6(b)に示している。

【0052】

フィルム状絶縁体10が確実に耐え得る最大引っ張り応力が30MPa程度であり、一般に、最大の熱応力が発生する最大温度差は170(一般的な使用温度は125~-45)程度であると考えられる。そこで、図6(b)のグラフを見ると、引っ張り応力30MPaに対応する、フィルム状絶縁体10の表面に平行な方向の線膨張係数は約40ppmである。以上の計算は、フィルム状絶縁体10の弾性率を最小レベル(5000MP

10

20

30

40

50

a)、フィルム状絶縁体10の引っ張り強度を最小レベル(30MPa)と仮定して行っているので、フィルム状絶縁体10の表面に平行な方向の線膨張係数が40ppm以下であると、LSIチップ2との線膨張係数の差に起因する引っ張り応力によるフィルム状絶縁体10のクラックをほとんど防止できる。

【0053】

なお、このフィルム状絶縁体10の表面に平行な方向の弾性率の変動を考慮する場合には、最大温度差が170度であって、フィルム状絶縁体10の引っ張り応力を30MPa以下に抑えるためには、図6(c)から明らかのように、フィルム状絶縁体10の表面に平行な方向の線膨張係数と弾性率の積を0.18MPa/以下にすればよい。

【0054】

以上の説明は、一方の最外層を例にとって説明したが、反対側の最外層においても実質的に同様に考えられ、パッド・オン・ビア構造が採用され、フィルム状絶縁体10を構成する熱可塑性樹脂の厚さ方向の線膨張係数を140ppm以下(より好ましくは100ppm以下)、表面に平行な方向の線膨張係数を40ppm以下にすることが好ましい。また、フィルム状絶縁体10を構成する熱可塑性樹脂の厚さ方向の線膨張係数と弾性率の積を0.6MPa/以下、表面に平行な方向の線膨張係数と弾性率の積を0.18MPa/以下にすることが好ましい。

【0055】

さらに、他の観点からとらえると、フィルム状絶縁体10を構成する熱可塑性樹脂の線膨張係数を、LSIチップ9の主材料であるシリコンの線膨張係数(厚さ方向3~4ppm、面方向3~4ppm)とマザーボード3の主材料であるガラスエポキシの線膨張係数(厚さ方向約60ppm、面方向16~17ppm)の中間の値にすると、LSIチップ9と多層基板1とマザーボード3の3部材の線膨張係数の差に起因する熱応力を小さく抑えることができ、相対的な寸法誤差を小さく抑えて接続の信頼性を高めることができるため好ましい。すなわち、フィルム状絶縁体10を構成する熱可塑性樹脂の厚さ方向の線膨張係数を4~60ppmの範囲内にして、表面に平行な方向の線膨張係数を4~16ppmの範囲内にするのが好ましい。

【0056】

図7に示すように、全てのフィルム状絶縁体10、または最外層以外の全てのフィルム状絶縁体10の、平面的に同じ位置にそれぞれビア9を形成して、これらのビア9を一方の最外層から反対側の最外層まで厚さ方向に一直線に並べて配置することによって、全てのフィルム状絶縁体10にわたる電気接続構造を最小限のスペースを利用して構成することができる。これは、図23に示すように、厚いコア材101にビアではなくスルーホール103を形成せざるを得ない構成では不可能であるが、本実施形態のように、各層が全て薄いフィルム状絶縁体10であると、製造工程上の問題も金属の使用量の問題も生じず、スペース効率が良好で容易な電気接続が可能である。

【0057】

図8には、本発明の多層基板1の一方の最外層における接続端子6の周辺の状態が拡大して示されている。この図8から明らかのように、一方の最外層においては、フリップチップ接続用の複数の接続端子6同士の間、フィルム状絶縁体10を構成している熱可塑性樹脂が介在して、接続端子6の側面の少なくとも一部をそれぞれ覆っている。これによって、例えば多数のフィルム状絶縁体10の積層体が加圧された際に接続端子6が位置ずれして互いに接触して電氣的に短絡することや、各接続端子6間の隙間にはんだや金属が入り込んで接続端子6同士を電氣的に短絡させることが防げる。なお、図1, 2, 5(a), 6(a), 7, 14, 15に示すように、接続端子6が最外層に位置し、熱可塑性樹脂が接続端子6の側面を覆うが接続端子6の上面の上には位置しない(上面は覆わない)構成であってもよいが、図4, 8, 21, 22等に示すように、接続端子6の形成されている層の外側に最外層のフィルム状絶縁体10がさらに設けられ、この最外層の熱可塑性樹脂が接続端子6の上面の上にも位置する(上面の一部も覆う)構成であってもよい。後者の場合には、接続端子6の上面の一部をも覆うように熱可塑性樹脂が設けられているた

10

20

30

40

50

め、短絡防止の信頼性がより高くなるとともに、接続端子6をよりしっかりと固定できる。なお、この場合、接続端子6の上面の一部を露出させるために最外層のフィルム状絶縁体10には穴が開けられている。

【0058】

図9には、多層基板の反対側の最外層における金属パッド7およびはんだボール8の周辺の状態が拡大して示されている。図8に示す構成と同様に、この金属パッド7同士の間にも、フィルム状絶縁体10を構成している熱可塑性樹脂が介在して、金属パッド7の側面の少なくとも一部をそれぞれ覆っている。これによって、金属パッド7が位置ずれして互いに接触して電氣的に短絡することや、各金属パッド7間の隙間にはんだや金属が入り込んで金属パッド7同士を電氣的に短絡させることが防げる。特に、はんだボール8を固定するリフロー時に、金属パッド7間の隙間にはんだボールのはんだが流れ込んで短絡することが防げるため、非常に効果的である。また、金属パッド7の上面の一部をも覆うように熱可塑性樹脂が設けられていると、短絡防止の信頼性がより高くなる。そして、従来の構成とは異なり、製造工程を煩雑にすることがなく、熱応力による変形や破損のおそれがない。

10

【0059】

さらに、はんだボール8を固定するリフロー時に加熱されることによって、熱可塑性樹脂は軟化するため、金属パッド7およびはんだボール8が、軟化した熱可塑性樹脂にめり込むような状態になる。この状態で固化されると、はんだボール8を非常にしっかりと固定することができる。

20

【0060】

これに対し、例えば特許文献1に記載の構成では、図10に拡大して示すように、はんだボール112が搭載される金属パッド111は熱硬化性のエポキシ樹脂上に配置されており、リフロー時の加熱によって熱硬化性のエポキシ樹脂は硬化するため、金属パッド111およびはんだボール112がめり込むことはなく、基板層（エポキシ樹脂等の有機材料層）102上に比較的不安定に載った状態になる。特許文献2に記載の構成でも、図11に拡大して示すように、はんだボール112が搭載される金属パッド111は硬化後のセラミック108上に配置されており、金属パッド111およびはんだボール112がめり込むことはなく、セラミック108上に比較的不安定に載った状態になる。なお、セラミック108の焼成とはんだボール112を固定するためのリフローは、それぞれ加熱温度やその他の条件が全く異なるので、セラミック108の焼成とはんだボール112の固定とを同時に行うことは困難である。はんだボール112を固定するためのリフロー時の加熱でセラミック108が軟化することはない。

30

【0061】

このように、本実施形態によると、特許文献1、2などの従来の方法では不可能であった、熱可塑性樹脂層であるフィルム状絶縁体10に金属パッド7およびはんだボール8をめり込ませて強固に固定することが可能になる。

【0062】

なお、従来の構成において、図10、11に一点鎖線で示すように、ソルダーレジスト113を塗布して、金属パッド111または接続端子110の側面および上面の一部を覆って、短絡防止と強固な固定とを達成している場合がある。しかし、その場合、ソルダーレジスト113の塗布を、別工程として全く新たに追加する必要があるため、製造工程を煩雑化させ、製造時間が長くなり、製造コストが高くなる。また、金属パッド111または接続端子110が固定されるベースとなる熱硬化性の基板層（エポキシ樹脂等の有機材料層）102またはセラミック108の線膨張係数（エポキシ樹脂：厚さ方向68ppm、面方向68ppm、セラミック：厚さ方向4~6ppm、面方向4~6ppm）と、ソルダーレジスト113の線膨張係数（厚さ方向65ppm、面方向10~12ppm）が大きく異なるため、大きな熱応力が生じて変形や破損の原因となる可能性がある。しかし、本実施形態では、金属パッド7または接続端子6が固定されるベースと、金属パッド7または接続端子6の側面および上面の一部を覆うカバー部分がいずれも同じ熱可塑性樹脂

40

50

からなるので、フィルム状絶縁体（熱可塑性樹脂層）10を一括して加圧および加熱して形成でき、製造工程を煩雑にすることがなく、しかも線膨張係数が同じであるため熱応力によって変形や破損が生じる可能性がない。さらに、本実施形態によると、接続端子6および金属パッド7が、マスクコートすることが困難なほど高密度に配置されているような場合であっても、各接続端子6間および各金属パッド7間に熱可塑性樹脂を介在させて、電氣的短絡を防ぎつつそれらをしっかりと固定することが容易にできる。

【0063】

なお、付言すると、特許文献1に記載されている従来のビルドアップ型の多層基板の場合には、コア材の線膨張係数（厚さ方向50ppm、面方向14~16ppm）と、ビルドアップ部分の線膨張係数（厚さ方向68ppm、面方向68ppm）の差が大きいため、温度変化によって多層基板の内部に内部応力が発生して変形や破損の原因となる可能性がある。

10

【0064】

なお、フィルム状絶縁体の材料としては、前記した例に限定されず、ポリエーテルエーテルケトン、ポリエーテルイミド、液晶ポリマー、ポリフェニレンスルフィド、熱可塑性ポリイミド、ポリエーテルサルフォン、ポリフェニレンエーテル、およびシンジオタクティックポリスチレンのうちのいずれか1つ（単体）、または、これらのうちの少なくとも1つを含む混合物であってよい。

【0065】

以上、本発明の多層基板1および半導体装置の基本構成について説明したが、本発明では、多層基板1および半導体装置を形成する上で、従来は行われていなかった全く新規な様々な設計上の工夫が凝らされている。これらの具体的な内容について、以下に詳細に説明する。

20

【0066】

[オフセットライン構造]

多層基板1内の導電パターン4の構成は様々な設計ルールに基づいて決定される。導電パターン4の種類としては、大まかに信号配線パターン4aと、電源用パターンと、接地用パターンとが存在し、信号配線パターン4aは微細なラインを引き回す形状であり、電源用パターンと接地用パターンは、少なくとも一部に、比較的大面積（少なくとも信号配線パターン4aよりも大面積）の平面状パターン4bを含んでいるのが一般的である。そして、従来から用いられていた設計手法の1つとして、図12に示すように、微細な信号配線パターン4aの一部を、電源用パターンまたは接地用パターンの1対の平面状パターン4b, 4b'で平面的に覆って上下から挟む形態にし、そして、1対の平面状パターン4b, 4b'のうち的一方を（または、図示しないが両方を）、信号配線パターン4aが形成された面S1の隣の面S2ではなく、それよりも遠ざけて形成した、いわゆるオフセットライン構造がある。この時、遠ざけられた平面状パターン4bと信号配線パターン4aとの間には、少なくともフィルム状絶縁体10の2層分の厚さ以上の間隔tが設けられることになる。これは、信号配線パターン4aを流れる電気信号を所望の電気特性にするために、フィルム絶縁体10の材料や信号配線パターン4aの幅等を考慮した上で、信号配線パターン4aとそれを平面的に覆う平面状パターン4b, 4b'の間隔を、実施可能な範囲内で任意に設定することに基づく設計手法である。

30

40

【0067】

このようなオフセットライン構造において、信号配線パターン4aと、それを平面的に覆う平面状パターン4bの間隔を広げた部分（フィルム状絶縁体の2層分の厚さ以上の間隔tが設けられた部分）の内部には、導電パターン4を形成可能なフィルム状絶縁体10の表面（ここでは「中間層となる表面」という）S2が位置しているにもかかわらず、前記した間隔tを確保するために何も形成されていない空きスペースとなっていた。そこで本発明では、図13に示すように、無駄な空きスペースを減らしてスペース効率を向上させるために、中間層となる表面S2にも導電パターン4b''を形成した。この場合、オフセットライン構造の効果を損なわないように、信号配線パターン4aと平面状パター

50

ン4bに挟まれる領域には導電パターン4を形成しないままにし、この領域の外側の、オフセットライン構造の効果に影響をほとんど及ぼさない位置に、平面状パターン4b''を形成する。さらに、1対の平面状パターン4b, 4b'に挟まれる信号配線パターン4aの外側にも、平面状パターン4b'''を同一面上に形成することによって、スペース効率をさらに向上させている。その場合、信号配線パターン4aを平面状パターン4b'''によってシールドする作用もある。

【0068】

なお、図示しないが、前記した構成において中間層となる表面S2と、信号配線パターン4aの外側の、いずれか一方または両方に、別の信号配線パターンを形成することも可能である。ただしその場合、その信号配線パターンの電気特性を考慮してオフセットライン構造やストリップライン構造等を構成すると、非常に複雑なパターン構造が必要となる。また、中間層となる表面S2に形成された平面状パターン4b''と、信号配線パターン4aの外側に形成された平面状パターン4b'''は、電源用パターンと接地用パターンのいずれであってもよい。このようにして、多層基板1中に、電源用パターンと接地用パターンのいずれか一方または両方が形成された層を増やすことによって、多層基板1中の各層に位置する、電源用パターンと接地用パターンのいずれか一方または両方に接続すべき様々な導電パターンから、これらに接続するまでの引き回し距離を短くすることが可能になり、それによって、損失の低減や電気特性の向上と、導電パターン4の設計の容易化が図れるという効果がある。

【0069】

前記したように、オフセットライン構造を構成する1対の平面状パターン4b, 4b'と、中間層となる表面S2に形成された平面状パターン4b''と、信号配線パターン4aの外側に形成された平面状パターン4b'''はいずれも、電源用パターンであっても接地用パターンであっても構わないものである。ただし、これらの平面状パターン4b, 4b', 4b'', 4b'''のいずれか(例えば平面状パターン4b'')を電源用パターンとし、その他の平面状パターン(例えば平面状パターン4b, 4b', 4b''')を接地用パターンとして、少なくとも1つの電源用パターン(例えば平面状パターン4b'')と少なくとも1つの接地用パターン(例えば平面状パターン4b)とを互いに対向させると、両パターン(例えば平面状パターン4b''と4b)の間にキャパシタを構成することができる。そうすると、このキャパシタの作用によって、インピーダンスを低下させて、電源電位の変動を抑えて安定化させることができる。したがって、これらの平面状パターン4b, 4b', 4b'', 4b'''は、電源電位を安定化させる効果を得られるような容量を有するキャパシタが構成できるように考慮して、電源用パターンにするか接地用パターンにするかをそれぞれ決定することが望ましい。なお、図13には、所望の容量のキャパシタを形成して電源電位を安定させるための導電パターン4の配置の一例が示されているが、もちろんこの配置に限定されるわけではない。

【0070】

[ダミーパターンの形成]

本発明では、熱可塑性樹脂からなるフィルム状絶縁体10を多数積層して、一括して加圧および加熱することによって多層基板1を形成し、この多層基板1の内層部分に様々な導電パターン4やビア9が形成されている。これらの導電パターン4やビア9は電気配線の都合を考慮した設計に基づいて形成されているが、導電パターン4やビア9の材料である金属の平面的な分布に偏りが生じる可能性がある。例えば、1つのフィルム状絶縁体10の表面内の金属の分布に偏りが生じる可能性がある。また、各々のフィルム状絶縁体10の表面ごとに、各表面内における金属の面積割合のばらつきが生じる可能性がある。その結果、例えば図14に示すように、導電パターン4やビア9をなす金属が少ない部分と、金属が多い部分とが混在した状態で、多数のフィルム状絶縁体10を一括して加圧および加熱すると、加えられた圧力と熱可塑性樹脂の軟化にともなって各層が多少位置ずれする可能性がある。これは、導電パターン4やビア9の金属が存在するところ(金属の多いところ)ではこれらの金属が補強材となって圧力に耐えるが、導電パターン4やビア9の

10

20

30

40

50

金属が存在しないところ（金属の少ないところ）では軟化した熱可塑性樹脂が圧力に耐えきれずに変形しやすいことが原因である。その結果、導電パターン４の一部も変形して寸法精度が悪くなり、所望の電気接続が得られなくなる可能性がある（図１４（b）参照）。

【 0 0 7 1 】

そこで、本実施形態では、図１５に示すように、金属製のダミーパターン１２（図１５（b）にはハッチングにて図示）を形成して、フィルム状絶縁体１０の表面内の金属の分布の偏りを補正している。それと同時に、これらのダミーパターン１２によって、フィルム状絶縁体１０の表面全面における金属の面積割合の、各表面ごとのばらつきを補正するとともに、その表面内の任意の平面領域における金属の面積割合の、各表面ごとのばらつきも補正している。こうして、図１，２にも示すように、多層基板１中に金属が概ね均等に分散され、加圧および加熱時の変形を抑え寸法精度を高く保つことができる。仮に、加圧および加熱時に各フィルム状絶縁体１０が多少変形したとしても、全体的に概ね均等に变形することによって、導電パターン４の局所的な変形（図１４（b）参照）が生じず、電気接続への影響を最小限に抑えることができ、接続の信頼性が高い。これらのダミーパターン１２は、単に金属の分布を均一化するのみならず、金属の面積割合を増やすことによって補強効果をもたらしている。

【 0 0 7 2 】

特に、比較的多層に重なって平面的に同じ位置に形成されることが多いビア９の周囲にダミーパターン１２を形成すると、金属の面積割合を均一化する上で効果的である。

【 0 0 7 3 】

なお、以上説明したダミーパターン１２は、電氣的接続に寄与しない独立した金属製ダミーパターンであるが、これらの一部または全てを電氣的に接続して、接地用パターンまたは電源用パターンとして利用することも可能である。

【 0 0 7 4 】

[ガス抜き穴の形成]

フィルム状絶縁体１０に形成される導電パターン４のうちの一部は、フィルム状絶縁体１０を厚さ方向に貫通するビア９に当接して導通しているが、この電気接続を確実にするために、ビア９の端面を覆うように比較的広い範囲に導電パターン４が形成されるのが一般的である。このように導電パターン４がビア９の端面を覆った状態であると、加熱時にビア９から発生するガス（例えばビア９を形成するために貫通孔１１に埋め込まれる金属に添加されている揮発性の溶剤が気化したガス）が、導電パターン４に塞がれて外部に排出されない。このように多層基板１の内部にガスが溜まってしまうと、内部応力が高まったり、化学的な変質が生じるなどの不具合の原因となる可能性がある。そこで本発明では、ビア９の周囲の導電パターン４には必ずガス抜き穴１３を形成するようにした。

【 0 0 7 5 】

従来、図１６に示すように、ある程度面積の大きい導電パターンに複数の穴（例えば直径５００μm）１１４を開けた構成は存在したが、それらの穴１１４はランダムに配置されるか、あるいは規則的なマトリクス状に配置されており、ビア１１５（図１６にはドットにて図示）との位置関係は特に考慮されていなかった。しかし、本出願人は、前記したようにビア９の溶剤が気化することによって発生したガスが、そのビア９の端面を覆う導電パターン４によって閉じ込められることに着目し、図１７（a），（c）に示すように、ビア９（図１７（a），（c）にはドットにて図示）の周囲に必ずガス抜き穴１３を形成するようにした。特に、ビアの周囲（例えば半径３００μmの円内の領域）に、ビアを中心として対称に複数の穴（例えば直径１００μm）を形成することによって、ガスを一部に滞留させずに、偏りなく良好に排出することができる。なお、図１７（b），（c）に示すように、ビア９の周囲以外の部分に設けられている平面状の導電パターン４にも、複数のガス抜き穴１３を、例えば５００μmのピッチでマトリクス状に配置しておくこと、ビア９以外から発生する様々なガスを排出することができるので好ましい。

【 0 0 7 6 】

〔ビアの配置〕

前記した通り、本実施形態では、多層基板 1 の一方の最外層では接続端子 6 が外部に露出しており、その直下のビア 9 が接続端子 6 に直接当接して接続されるパッド・オン・ビア構造が採用されている。多層基板 1 の反対側の最外層ではボール端子 8 が載置される金属パッド 7 が露出しており、その直下のビア 9 が金属パッド 7 に直接当接して接続されるパッド・オン・ビア構造が採用されている。そして、図 18, 19 に示すように、本発明では、ビア 9 を接続端子 6 および金属パッド 7 の、フィルム状絶縁体 10 の中心側の位置に当接するように配置している。

【0077】

この点について、一方の最外層におけるビア 9 と接続端子 6 の位置関係を例にとって説明する。仮に、図 20 に示すように、ビア 9 を接続端子 6 の中心部に当接するように形成すると、例えば LSI チップ 2 のパンプ 5 が接続端子 6 に当接して加わる圧力が直接ビア 9 に加わり、ビア 9 の損傷を生じる可能性がある。そのため、ビア 9 は接続端子 6 の中心部を外して形成するのが好ましい。

【0078】

そこで仮に、図 21 に示すように、ビア 9 を接続端子 6 の、フィルム状絶縁体 10 の外縁側の位置に当接するように配置した場合について説明する。複数のフィルム状絶縁体 10 を積層して一括して加圧および加熱する際には、通常、図 21 (a) に示すように、平面的に見ると積層体全体の中心側から外縁側に向かって力が加わる。すなわち、最外層において、まず、接続端子 6 の中心側端部から力を受けて、この接続端子 6 が、軟化した熱可塑性樹脂中を滑るように移動する。このように接続端子 6 が滑り、熱可塑性樹脂が外側に押し出されるように移動する力を、接続端子 6 の外縁側端部に当接するビア 9 が受けることになり、図 21 (b) に拡大して示すように、ビア 9 が外側に倒れるように傾く。このときに、ビア 9 の外側には軟化した熱可塑性樹脂のみが存在するのでビア 9 を支持することはできない。結果的に、ビア 9 が傾いて接続端子 6 との接続さえも不確実になる可能性がある。また、ビア 9 が外側に倒れるため、最も外縁側に位置している接続端子 6 のさらに外側に平面状の導電パターン 4 を形成すると、外側に倒れたビア 9 が外側の導電パターン 4 に接触して電氣的短絡を起こしてしまう可能性がある。

【0079】

そこで、本実施形態では、図 22 に示すように、ビア 9 を接続端子 6 の、フィルム状絶縁体 10 の中心側の位置に当接するように配置している。したがって、フィルム状絶縁体 10 を積層して一括して加圧および加熱する場合には、最外層において、まず、接続端子 6 の中心側端部とビア 9 が力を受ける。図 21 に示した構成と同様に接続端子 6 が滑るように移動しようとしても、ビア 9 が接続端子 6 を支持してその移動を抑える。その上、ビア 9 は軟化した熱可塑性樹脂に対するくさびとして作用して、外側に押し出されるように移動するのを抑える。一方、ビア 9 が外側に倒れるように傾くことは、接続端子 6 の外縁側端部が支持することによって防げる。すなわち、この構成では、ビア 9 と接続端子 6 (特に外縁側端部) が互い支持し合っただけで変形するのを防いでいる。その結果、ビア 9 と接続端子 6 との接続の信頼性が高い。また、ビア 9 が外側に倒れないため、電氣的短絡を起こすことなく、最も外縁側に位置している接続端子 6 のさらに外側に平面状の導電パターン 4 を形成することができる。

【0080】

なお、図 21, 22 には、見易くするために、接続端子 6 を露出させるために最外層のフィルム状絶縁体 10 に設けられている穴は図示省略している。図 21 に示すようにビア 9 が傾き熱可塑性樹脂が移動することによって、図示しない穴が変形すると、この穴を介して露出する接続端子 6 と外部の部材 (例えばパンプ 5) との接続が不確実になる可能性があるが、図 22 に示す本発明の実施形態のようにビア 9 の傾きや熱可塑性樹脂の移動を抑える構成であると、図示しない穴の変形も抑えられ、この穴を介して露出する接続端子 6 と外部の部材 (例えばパンプ 5) との接続の信頼性が高い。

【0081】

図18, 19に示す多層基板1の反対側の最外層の金属パッド7とビア9に関して、前記したのと全く同じ原理で、ビア9を金属パッド7の、フィルム状絶縁体10の中心側の位置に当接するように配置することが好ましい。

【図面の簡単な説明】

【0082】

【図1】本発明の半導体装置の全体を示す断面図である。
【図2】図1に示す半導体装置のパッケージ基板を示す断面図である。
【図3】本発明のパッケージ基板の熱可塑性樹脂層の製造工程を示す説明図である。
【図4】図3に示す熱可塑性樹脂層からパッケージ基板を製造する工程を示す説明図である。

10

【図5】(a)は図2に示すパッケージ基板の一方の最外層付近を示す拡大断面図、(b)は熱変形樹脂層の厚さ方向の線膨張係数と熱応力との関係を示すグラフ、(c)は熱変形樹脂層の厚さ方向の線膨張係数と弾性率の積と、熱応力との関係を示すグラフである。
【図6】(a)は図2に示すパッケージ基板の一方の最外層付近を示す拡大断面図、(b)は熱変形樹脂層の表面に平行な方向の線膨張係数と引っ張り応力との関係を示すグラフ、(c)は熱変形樹脂層の表面に平行な方向の線膨張係数と弾性率の積と、引っ張り応力との関係を示すグラフである。

【図7】図2に示すパッケージ基板の変形例の一部を示す断面図である。
【図8】本発明のパッケージ基板の一方の最外層付近を示す拡大断面図である。
【図9】本発明のパッケージ基板の反対側の最外層付近を示す拡大断面図である。

20

【図10】第1の従来例のパッケージ基板の最外層付近を示す拡大断面図である。
【図11】第2の従来例のパッケージ基板の最外層付近を示す拡大断面図である。
【図12】従来のパッケージ基板のオフセットライン構造を示す拡大断面図である。
【図13】本発明のパッケージ基板のオフセットライン構造を示す拡大断面図である。
【図14】(a)は従来のパッケージ基板の分解斜視図、(b)はその断面図である。
【図15】(a)は本発明のパッケージ基板の分解斜視図、(b)はその断面図である。
【図16】従来のパッケージ基板の平面状の導電パターンを示す平面図である。

【図17】(a)は本発明のパッケージ基板のビアの周囲の領域の平面状の導電パターンを示す平面図、(b)はその領域外の平面状の導電パターンを示す平面図、(c)はその平面状の導電パターン全体の平面図である。

30

【図18】(a)は本発明のパッケージ基板の、反対側の最外層付近の断面図、(b)は最外層の熱可塑性樹脂層を図示省略し、その内側に位置する熱可塑性樹脂層を想像線で示した斜視図、(c)は一部分解斜視図である。

【図19】本発明のパッケージ基板の反対側の最外層付近の断面図である。
【図20】ビアと接続端子の相対位置関係の一例を示す拡大断面図である。
【図21】(a)はビアと接続端子の相対位置関係の他の例を示す断面図、(b)はその要部拡大図である。

【図22】(a)は本発明のパッケージ基板のビアと接続端子の相対位置関係を示す断面図、(b)はその要部拡大図である。

【図23】第1の従来例の半導体装置の全体を示す断面図である。
【図24】第2の従来例の半導体装置の全体を示す断面図である。

40

【符号の説明】

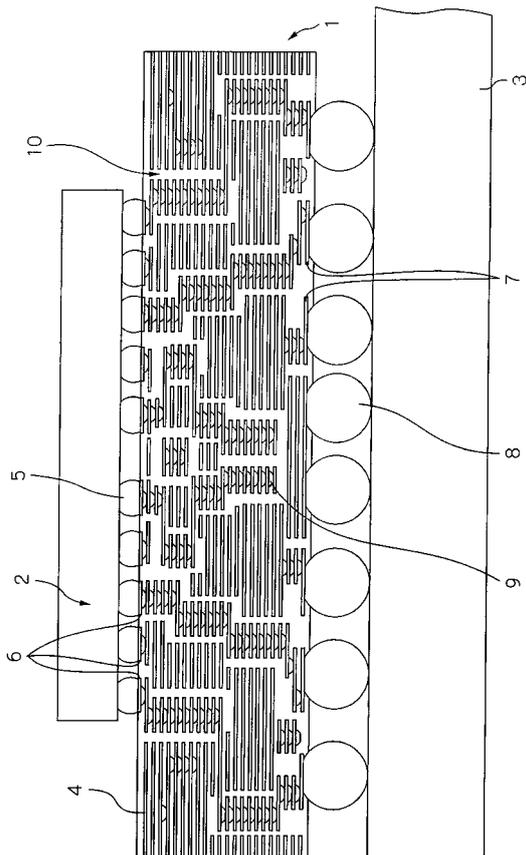
【0083】

- 1 多層基板(パッケージ基板)
- 2 LSIチップ(フリップチップ接続型集積回路素子)
- 3 マザーボード(外部基板)
- 4 導電パターン
- 4 a 信号配線パターン
- 4 b, 4 b', 4 b'', 4 b''' 平面状パターン
- 5 接続用バンブ

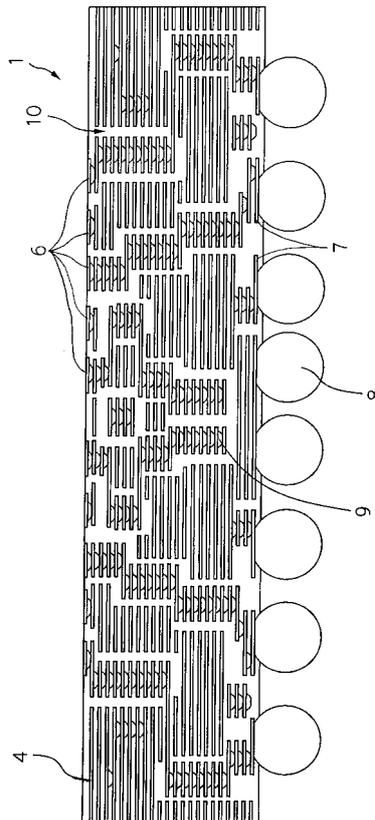
50

- 6 接続端子
- 7 金属パッド
- 8 はんだボール(ボール端子)
- 9 ビア
- 10 フィルム状絶縁体(熱可塑性樹脂層)
- 11 貫通穴
- 12 ダミーパターン
- 13 ガス抜き穴
- S1 信号配線パターンが形成された表面
- S2 中間層となる表面

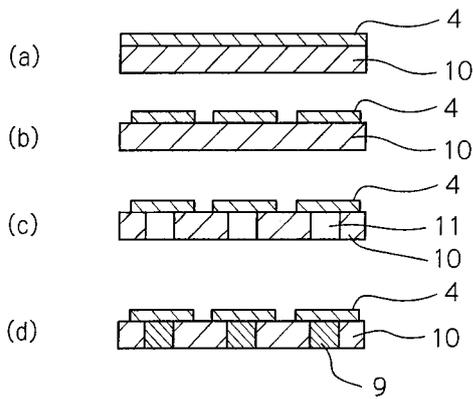
【図1】



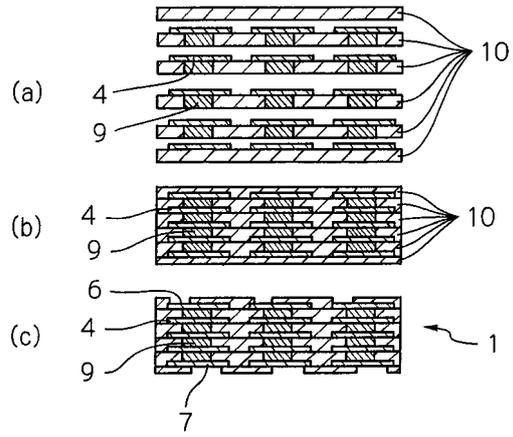
【図2】



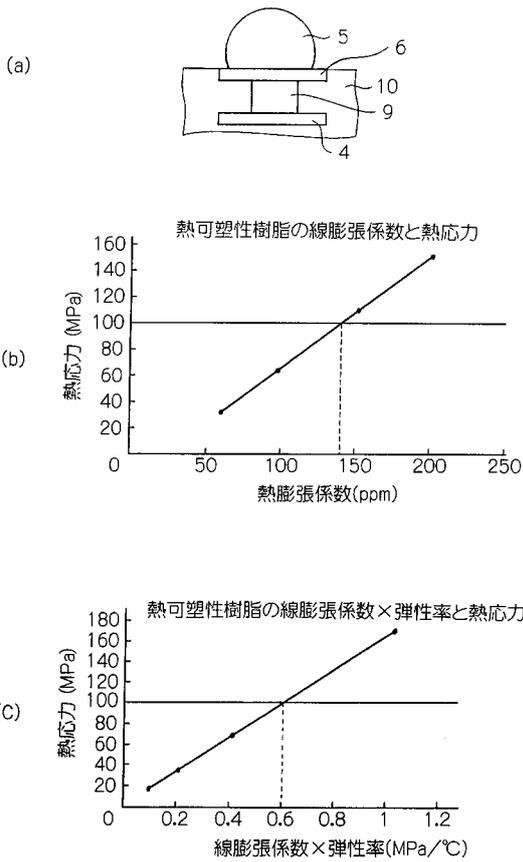
【図3】



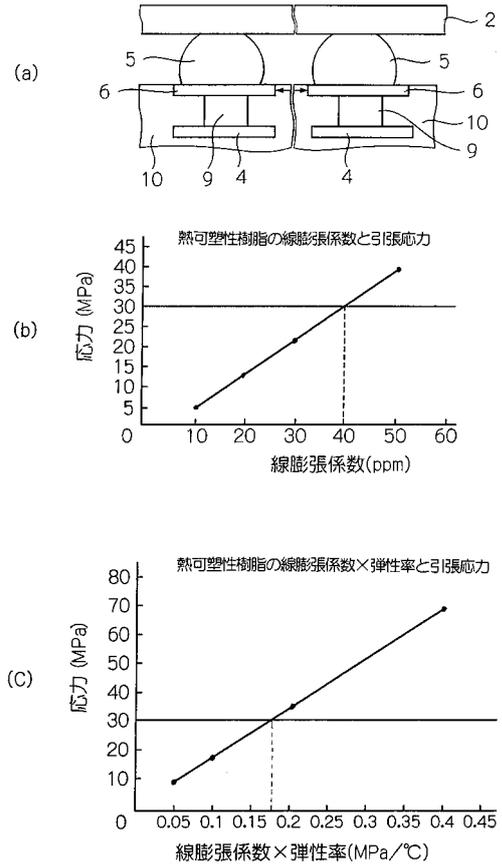
【図4】



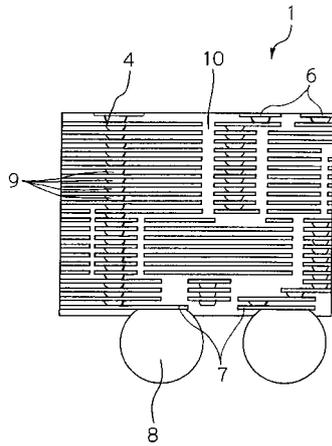
【図5】



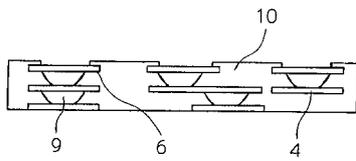
【図6】



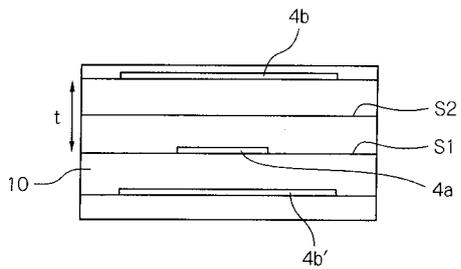
【図7】



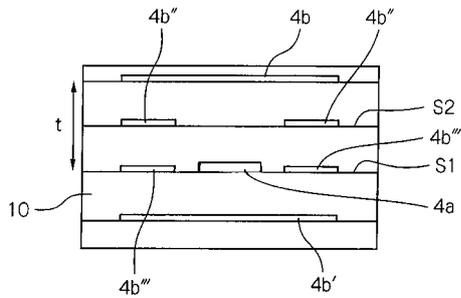
【図8】



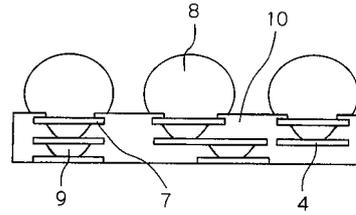
【図12】



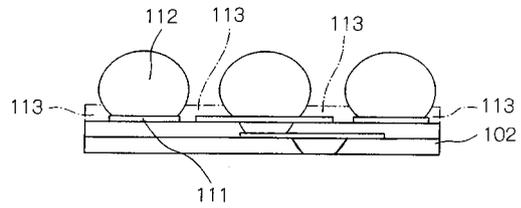
【図13】



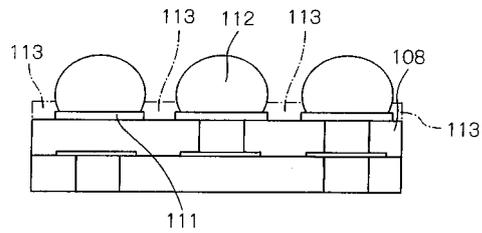
【図9】



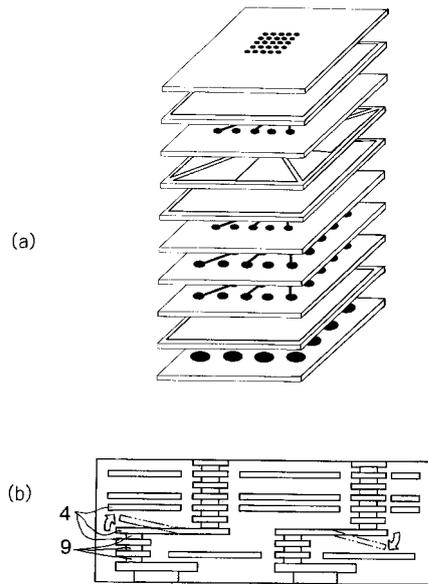
【図10】



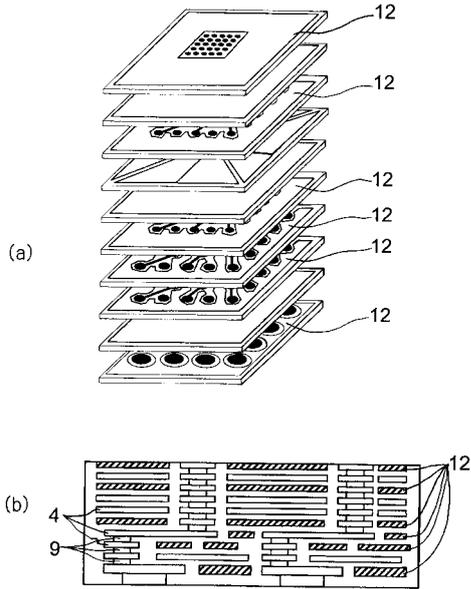
【図11】



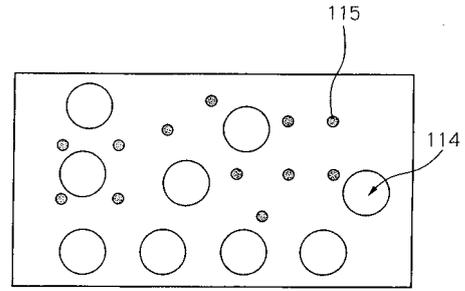
【図14】



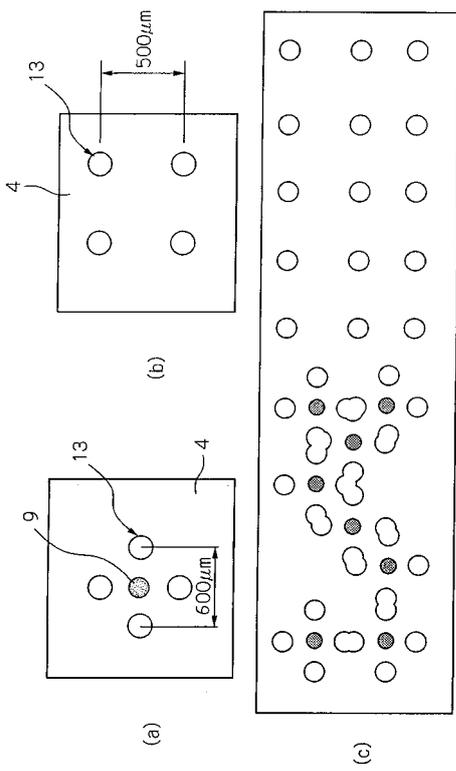
【 図 15 】



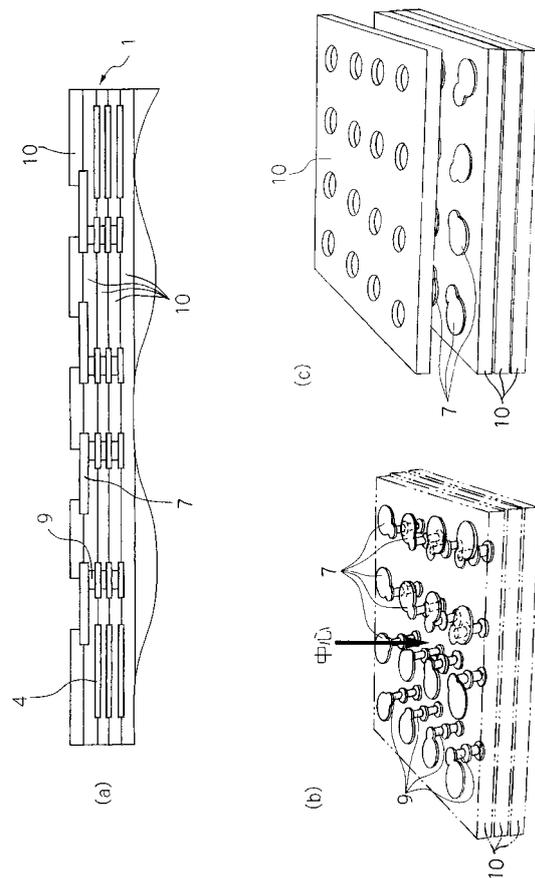
【 図 16 】



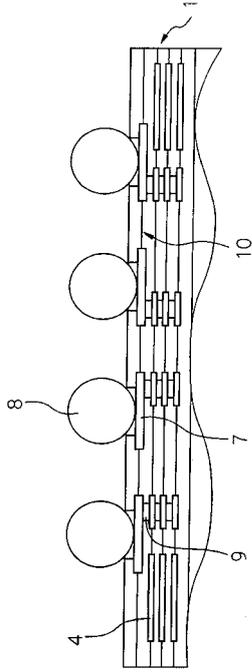
【 図 17 】



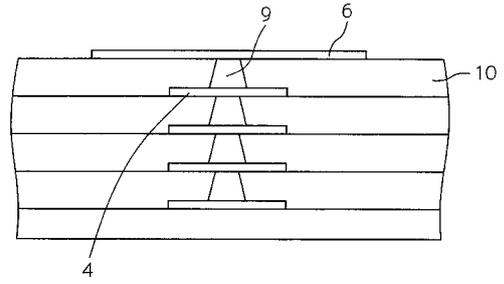
【 図 18 】



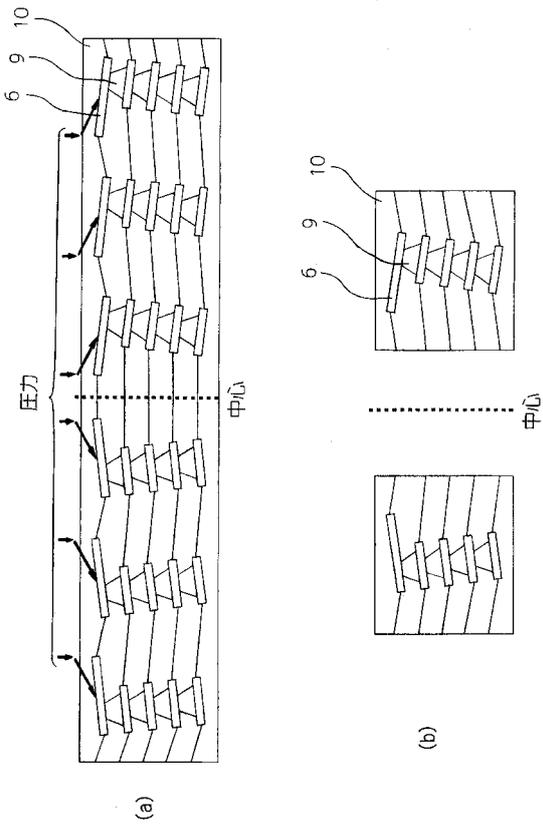
【図 19】



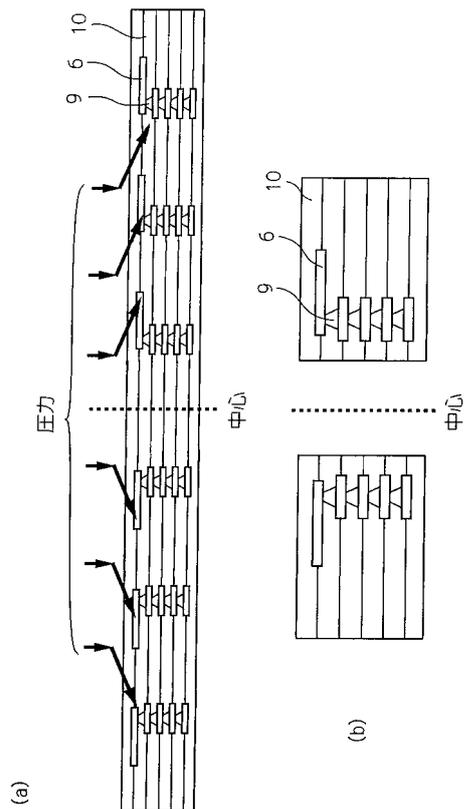
【図 20】



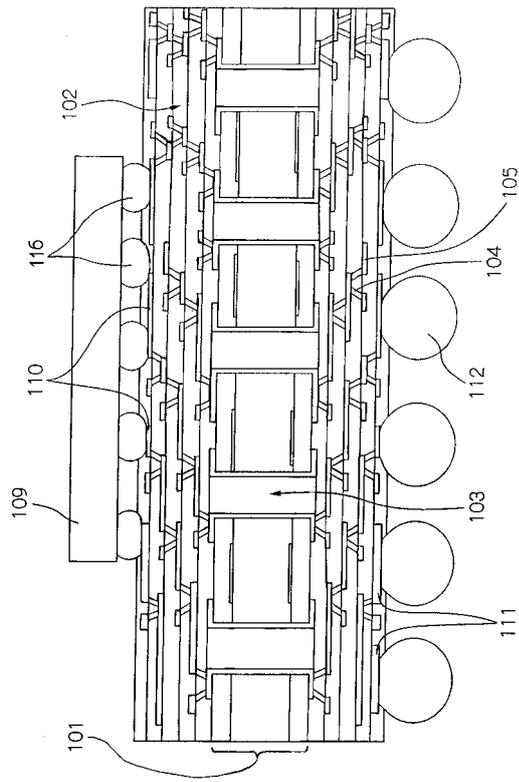
【図 21】



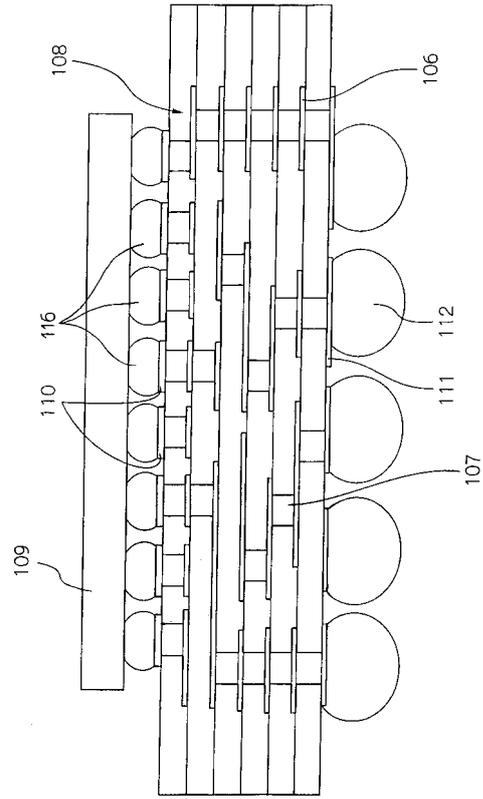
【図 22】



【図 23】



【図 24】



フロントページの続き

- (72)発明者 鈴木 克信
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 及川 隆一
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 中越 誠
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 瀬羅 直子
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 村井 唯
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 荻原 千穂
神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内
- (72)発明者 片岡 良平
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内
- (72)発明者 近藤 宏司
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内
- (72)発明者 横地 智宏
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

審査官 宮本 靖史

- (56)参考文献 特開 2 0 0 2 - 2 2 2 8 9 5 (J P , A)
特開 2 0 0 3 - 3 4 7 7 3 8 (J P , A)
特開 2 0 0 3 - 0 6 0 3 4 8 (J P , A)
特開 2 0 0 4 - 0 3 1 8 2 8 (J P , A)
特開 2 0 0 0 - 3 2 3 8 4 0 (J P , A)
特開 2 0 0 3 - 2 2 9 6 6 3 (J P , A)
特開 2 0 0 2 - 0 5 7 4 6 7 (J P , A)
特開 2 0 0 4 - 2 4 1 4 9 6 (J P , A)
特開 2 0 0 3 - 3 0 4 0 7 2 (J P , A)
特開 2 0 0 1 - 2 4 4 6 0 9 (J P , A)
特開 2 0 0 3 - 2 0 1 3 6 4 (J P , A)
特開 2 0 0 2 - 1 5 1 8 4 8 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

H 0 1 L 2 3 / 1 2