

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4325557号
(P4325557)

(45) 発行日 平成21年9月2日(2009.9.2)

(24) 登録日 平成21年6月19日(2009.6.19)

(51) Int.Cl.		F I			
HO4N	5/335	(2006.01)	HO4N	5/335	P
HO4N	5/225	(2006.01)	HO4N	5/335	E
			HO4N	5/225	G

請求項の数 7 (全 19 頁)

(21) 出願番号	特願2005-212 (P2005-212)	(73) 特許権者	000002185
(22) 出願日	平成17年1月4日(2005.1.4)		ソニー株式会社
(65) 公開番号	特開2006-191236 (P2006-191236A)		東京都港区港南1丁目7番1号
(43) 公開日	平成18年7月20日(2006.7.20)	(74) 代理人	100092152
審査請求日	平成18年3月9日(2006.3.9)		弁理士 服部 毅巖
		(72) 発明者	林 直樹
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	安里 成伸
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	田中 健二
			東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 撮像装置および撮像方法

(57) 【特許請求の範囲】

【請求項1】

XYアドレス方式で各画素信号を読み出す固体撮像素子を用いて画像を撮像する撮像装置において、

前記固体撮像素子の受光面に対する入射光を遮断するメカニカルシャッタと、

前記固体撮像素子からの出力信号に基づいて露光時間を算出する露光時間検出手段と、

前記固体撮像素子の各画素の検出信号を全行同時にリセットして前記固体撮像素子への露光を開始し、算出された前記露光時間の経過後に前記メカニカルシャッタを閉じ、その状態で前記固体撮像素子の各画素信号を行ごとに順次読み出すように制御する第1のシャッタ動作制御と、前記メカニカルシャッタを開いた状態で、前記各画素の検出信号をリセットして前記固体撮像素子の該当する行への露光を開始し、算出された前記露光時間の経過後にその行で検出された画素信号を読み出す動作を行ごとに実行する第2のシャッタ動作制御と、を実行可能であり、静止画像の撮像要求を受けたとき、算出された前記露光時間が所定のしきい値以下である場合には、前記第1のシャッタ動作制御により静止画像の撮像動作を制御し、算出された前記露光時間が前記しきい値を超えていた場合には、前記第2のシャッタ動作制御により静止画像の撮像動作を制御する制御手段と、

を有することを特徴とする撮像装置。

【請求項2】

前記固体撮像素子の各画素は、

受光量に応じた信号電荷を生成する光電変換素子と、

前記光電変換素子によって生成された信号電荷量を検出するフローティングディフュージョン部と、

前記光電変換素子によって生成された信号電荷を前記フローティングディフュージョン部に転送する転送トランジスタと、

前記フローティングディフュージョン部を一定電位にリセットするリセットトランジスタと、

を具備し、

前記制御手段は、前記第1のシャッタ動作制御を実行する場合、前記固体撮像素子への露光開始時には、前記転送トランジスタと前記リセットトランジスタをオンにして、前記光電変換素子の蓄積電荷と前記フローティングディフュージョン部の電位とをリセットし、前記メカニカルシャッタを閉じた後には、前記光電変換素子から転送された信号電荷に応じた電圧を前記フローティングディフュージョン部から行ごとに順次読み出す、

ことを特徴とする請求項1記載の撮像装置。

【請求項3】

前記第1のシャッタ動作制御を実行する場合、前記制御手段はさらに、前記メカニカルシャッタを閉じた後には、前記転送トランジスタを行ごとに順次オンにして、前記光電変換素子の信号電荷を前記フローティングディフュージョン部に転送し、転送された信号電荷に応じた電圧を前記フローティングディフュージョン部からその都度読み出すことを特徴とする請求項2記載の撮像装置。

【請求項4】

前記制御手段は、静止画像の連続撮像時または動画の撮像時の少なくとも一方で、前記第1のシャッタ動作制御を実行し、

前記メカニカルシャッタは、同一の中心軸を有して形状および大きさが同一な扇形状の2つの遮光部材を具備し、前記2つの遮光部材が重ねて配置されて前記中心軸の周りにそれぞれ逆方向に同一の一定速度で回転されることで、前記各遮光部材の通過領域の一部を通る前記固体撮像素子への入射光を選択的に遮断するように構成されている、

ことを特徴とする請求項1記載の撮像装置。

【請求項5】

XYアドレス方式で各画素信号を読み出す固体撮像素子を用いて画像を撮像するための撮像方法において、

露光時間検出手段が、前記固体撮像素子からの出力信号に基づいて露光時間を算出する算出ステップと、

制御手段が、静止画像の撮像要求を受けたとき、算出された前記露光時間が所定のしきい値以下である場合には、前記固体撮像素子の各画素の検出信号を全行同時にリセットして前記固体撮像素子への露光を開始させ、算出された前記露光時間の経過後に、メカニカルシャッタを閉じて前記固体撮像素子の受光面に対する入射光を遮断し、その状態で前記固体撮像素子の各画素信号を行ごとに順次読み出すように制御する第1の制御ステップと

前記制御手段が、静止画像の撮像要求を受けたとき、算出された前記露光時間が前記しきい値を超えていた場合には、前記メカニカルシャッタを開いた状態で、前記各画素の検出信号をリセットして前記固体撮像素子の該当する行への露光を開始し、算出された前記露光時間の経過後にその行で検出された画素信号を読み出す動作を行ごとに実行する第2の制御ステップと、

を含むことを特徴とする撮像方法。

【請求項6】

前記固体撮像素子の各画素が、

受光量に応じた信号電荷を生成する光電変換素子と、

前記光電変換素子によって生成された信号電荷量を検出するフローティングディフュージョン部と、

前記光電変換素子によって生成された信号電荷を前記フローティングディフュージョン

10

20

30

40

50

部に転送する転送トランジスタと、

前記フローティングディフュージョン部を一定電位にリセットするリセットトランジスタと、

を具備する構造とし、

前記第1の制御ステップでは、前記制御手段が、前記転送トランジスタと前記リセットトランジスタをオンにして、前記光電変換素子の蓄積電荷と前記フローティングディフュージョン部の電位とをリセットし、前記メカニカルシャッタを閉じた後には、前記光電変換素子から転送された信号電荷に応じた電圧を前記フローティングディフュージョン部から行ごとに順次読み出すように制御する、

ことを特徴とする請求項5記載の撮像方法。

10

【請求項7】

前記第1の制御ステップでは、さらに、前記制御手段が、前記メカニカルシャッタを閉じた後に、前記転送トランジスタを行ごとに順次オンにして、前記光電変換素子の信号電荷を前記フローティングディフュージョン部に転送し、転送された信号電荷に応じた電圧を前記フローティングディフュージョン部からその都度読み出すように制御することを特徴とする請求項6記載の撮像方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像素子を用いて画像を撮像する撮像装置および撮像方法に関し、特に、XYアドレス方式で各画素信号を読み出すCMOS型イメージセンサなどの固体撮像素子を用いて撮像する撮像装置および撮像方法に関する。

20

【背景技術】

【0002】

近年、デジタルスチルカメラやデジタルビデオカメラなど、固体撮像素子を用いて撮像し、撮像画像をデジタルデータとして保存することができる撮像装置が広く普及している。このような撮像装置に用いる撮像素子としては、CCD(Charge Coupled Device)型イメージセンサが最も一般的であったが、近年では、固体撮像素子の一層の多画素化が進むのに従って、CMOS(Complementary Metal Oxide Semiconductor)型イメージセンサが注目されている。CMOS型イメージセンサは、画素信号のランダムアクセスが可能である点や、CCD型イメージセンサと比較して読み出しが高速で、高感度、低消費電力といった特徴がある。

30

【0003】

ところで、多くのCMOS型イメージセンサは、電子シャッタ機能を備えている。しかしそのシャッタ機能は、CCD型イメージセンサと異なり、2次元配列された多数の画素を画素行ごとに順次走査して信号を行う、いわゆるローリングシャッタ(あるいはフォーカルプレーンシャッタとも呼ばれる)であるため、行ごとに露光期間がずれるという課題がある。

【0004】

図9は、ローリングシャッタを用いた従来の露光・電荷転送タイミングと、それによる撮像画像の例を示す図である。

40

【0005】

図9(A)に示すように、例えばL1行~Ln行(nは2以上の整数)の画素を備えるCMOS型イメージセンサでは、各行をリセットした後にフォトダイオードへの露光を開始し、所定の露光時間の経過後に蓄積された電荷を転送し、信号を出力する。そして、このような動作がL1行~Ln行に向かって順に遅延して行われる。このため、例えば上下方向に直線状の被写体Sが左右方向に移動している場合に、この被写体Sを撮像した静止画像では、図9(B)に示すように被写体Sが傾いた状態で写ってしまう。

【0006】

これに対して、全行に対して同時にシャッタを切り、露光期間を一致させるようにした

50

撮像素子があった。この撮像素子では、フォトダイオードをある時点で全行同時にリセットし、所定の露光時間の経過後にフォトダイオードの電荷をフローティングディフュージョン(FD)に転送する。そして、このFDの信号を1行ずつ順に出力する。さらに、フォトダイオードの信号電荷を全行同時にリセットするために、フォトダイオードの余剰電荷をFDを経由せずに直接ドレインに排出することができる排出トランジスタを具備する撮像素子もあった(例えば、特許文献1参照)。

【0007】

図10は、全行同時にシャッタを切ることが可能なCMOS型イメージセンサにおける各画素の回路構成例を示す図である。

【0008】

図10に示す画素回路は、フォトダイオードPD11、転送トランジスタM12、増幅トランジスタM13、選択トランジスタM14、リセットトランジスタM15、排出トランジスタM16を具備する。なおここでは、各トランジスタはnチャネルMOSFET(MOS Field-Effect Transistor)である。

【0009】

また、転送トランジスタM12、選択トランジスタM14およびリセットトランジスタM15の各ゲートには、行選択信号線211、転送信号線212、リセット信号線213がそれぞれ接続されている。これらの信号線は水平方向に延在して、同一行に含まれる画素を同時に駆動するようになっており、これによりローリングシャッタの駆動を制御可能になっている。さらに、選択トランジスタM14および排出トランジスタM16の各ゲートには、垂直信号線214および排出信号線217が接続されている。垂直信号線214の一方の端部は、定電流源215を介して接地されている。また、排出信号線217は全画素共通に設けられている。

【0010】

フォトダイオードPD11は、光電変換により生成された電荷を蓄積するものであり、そのP側が接地され、N側が転送トランジスタM12のソースに接続されている。転送トランジスタM12がONされると、フォトダイオードPD11の電荷がFD216に転送されるが、FD216には寄生容量があるので、この部分に電荷が蓄積される。

【0011】

増幅トランジスタM13のドレインは電源電圧Vddとされ、ゲートはFD216に接続されている。この増幅トランジスタM13はFD216の電位変動を電気信号に変換する。選択トランジスタM14は、信号を読み出す画素を行単位で選択するためのものであり、そのドレインは増幅トランジスタM13のソースに、ソースは垂直信号線214に接続されている。この選択トランジスタM14がONしたときには、増幅トランジスタM13と定電流源215とがソースフォロアを構成するので、FD216の電圧に連動する電圧が垂直信号線214に出力される。

【0012】

リセットトランジスタM15のドレインは電源電圧Vddとされ、ソースはFD216に接続されている。このリセットトランジスタM15はFD216の電位を電源電圧Vddにリセットする。排出トランジスタM16のドレインは電源電圧Vddとされ、ソースは転送トランジスタM12のソースに接続されている。この排出トランジスタM16は、フォトダイオードPD11の蓄積電荷を直接、電源電圧Vddでリセットする。

【0013】

図11は、図10の回路による露光・電荷転送タイミングと、それによる撮像画像の例を示す図である。

【0014】

始めに、図11(A)を利用して、上記の画素回路の動作について説明する。

【0015】

まず、全画素のリセットトランジスタM15をONして、全画素のFD216を電源電圧Vddにセットする。次にリセットトランジスタM15をOFFした後、全画素の転送

10

20

30

40

50

トランジスタM12をONして、全画素のフォトダイオードPD11から蓄積電荷に比例した電圧をFD216に伝達させる。さらに、転送トランジスタM12をOFFし、全画素の排出トランジスタM16をONし、全画素のフォトダイオードPD11を電源電圧V_{dd}にセットする。

【0016】

次に、排出トランジスタM16をOFFすると、これより全画素のフォトダイオードPD11で光信号の蓄積が同時に開始される(タイミングT21)。そして、所定の露光時間が経過した後、全画素の転送トランジスタM12をONすると、フォトダイオードPD11の蓄積電荷に比例した電圧がFD216に全行同時に転送される(タイミングT22)。その後、転送トランジスタM12をOFFした後、行選択信号線211を第1行から順次高電圧として、各行の選択トランジスタM14を順次ONすることで、光信号が読み出される。最初に、フォトダイオードPD11に応じたFD216の電圧を垂直信号線214に出力した後、さらに、リセットトランジスタM15をONして、FD216のリセット電位に対応する電圧を垂直信号線214に出力する。これらの差が信号電圧となる。

10

【0017】

また、全画素の信号転送が終わった後、再び全画素のリセットトランジスタM15をONしてFD216をリセットし、これをOFFした後に転送トランジスタM12をONして蓄積電荷をFD216に放出する。さらにこれをOFFした後に排出トランジスタM16をONすることで、フォトダイオードPD11が電源電圧V_{dd}にセットされ、フォトダイオードPD11の余剰電荷が排出トランジスタM16のドレインに直接排出される。そして、排出トランジスタM16をOFFすると、再びフォトダイオードPD11での光信号の蓄積が開始される(タイミングT23)。

20

【0018】

以上のように、排出トランジスタM16のON/OFFにより全行のフォトダイオードPD11が同時にリセットされて露光が開始された後、転送トランジスタM12がONされて蓄積電荷が全行同時にFD216に転送されるので、全画素の露光期間が一致する。このため、例えば上下方向に直線状の被写体Sが左右方向に移動している場合に、この被写体Sを撮像した静止画像では、図11(B)に示すように被写体Sを傾くことなく、直立した状態で写すことができるようになる。

【0019】

さらに、排出トランジスタM16をONしたときのチャネル電位と転送トランジスタM12をONしたときのチャネル電位の両方を、フォトダイオードPD11の完全空乏化電位よりも高く設定することで、露光時間が受ける制約を軽減して十分な露光時間を確保し、出力画像の画質を向上させた撮像装置もあった(例えば、特許文献2参照)。

30

【特許文献1】特開2001-238132号公報(段落番号[0023]~[0030])、図2)

【特許文献2】特開2004-140149号公報(段落番号[0029]~[0042])、図4)

【発明の開示】

【発明が解決しようとする課題】

40

【0020】

しかし、図10で説明した全行同時シャッタ方式のCMOS型イメージセンサでは、FD216に対して信号電圧を全行同時に転送した後、信号電圧を行ごとに順に出力するまでの間に、FD216に対して光が漏れ込み、その量が先に出力する行と後で出力する行との間で異なるために、撮像画像を劣化させてしまうという問題があった。

【0021】

ここで、図12は、従来のCMOS型イメージセンサのフォトダイオード周辺部の構造を示す断面図である。以下、この図12を利用して、上記問題点を詳しく説明する。

【0022】

図12に示すCMOS型イメージセンサは、半導体基板(N型シリコン基板)10の上

50

層部に素子形成領域としてのPウェル領域11および12が形成され、Pウェル領域11および12にフォトダイオード13や各種のゲート素子が形成されている。なお、この例では、Pウェル領域11にフォトダイオードPD13、転送ゲート(MOSTランジスタ)14、FD15が形成され、Pウェル領域12に周辺回路部のMOSTランジスタ16が形成されている。

【0023】

また、半導体基板10の上には、ゲート絶縁膜21を介して各ゲートのポリシリコン転送電極22が形成され、さらにその上層にそれぞれ層間絶縁膜を介して多層配線層23, 24, 25が形成されている。そして、上層の多層配線層25の配線膜が遮光膜として形成されている。また、多層配線層の上には、保護膜(SiN)30を介して色フィルタ41およびマイクロレンズ42が配置されている。

10

【0024】

このように、CMOS型イメージセンサでは、画素も周辺回路と同じCMOSプロセスを用いて製造するために、フォトダイオード13の直近まで遮光膜(多層配線層25)を落とし込むことができず、フォトダイオード13にだけ光を入射させる構造をつくることができない。CCD型イメージセンサでは、アルミなどの金属層により遮光膜を形成するので、遮光膜をフォトダイオードの直近まで落とし込み、垂直転送レジスタに漏れ込む光を比較的抑制することができる。さらに、CMOS型イメージセンサでは、金属配線層が何層もあるので、各層で光が乱反射してしまうため、FD15にはCCD型固体撮像素子の場合と比べて多量の光が漏れ込んでしまうという問題もある。

20

【0025】

このように、CMOS型固体撮像素子では、FDに対する入射光の漏れ込み量が比較的多い。FDでも光電変換が行われるため、FDに転送された信号電圧に漏れ込み光量に応じた電荷が加わり、ノイズやシェーディングが発生し、撮像画像の画質を大きく劣化させてしまう。また、光が強い場合には飽和信号量を超え、いわゆる白飛びが発生することもある。そして、上記図10のCMOS型イメージセンサでは、フォトダイオードからFDに電荷が全画素同時に転送された後、FDから読み出されるまでの時間が、先頭行と最終行との間で1フレームの読み出し時間分だけ異なり、最終行に近いほどノイズの発生量が増加して画質劣化が激しくなってしまうという問題があった。

【0026】

さらに、上記図10のCMOS型イメージセンサのように、FDで信号電荷を保持する構造を持つ場合には、フォトダイオードで保持する場合と比較して、暗電流の影響を強く受けてダークノイズが増加し、画質が劣化するという問題もあった。

30

【0027】

また、図10に示した回路構成では、排出トランジスタが設けられているために、開口部の面積が小さくなり、感度が低下するという問題もあった。

【0028】

本発明はこのような点に鑑みてなされたものであり、XY読み出し方式の固体撮像素子による撮像画像の歪みが防止されるとともに、画素回路内への光の漏れ込みに起因するノイズの発生量が抑制された撮像装置を提供することを目的とする。

40

【0029】

また、本発明の他の目的は、XY読み出し方式の固体撮像素子による撮像画像の歪みを防止するとともに、画素回路内への光の漏れ込みに起因するノイズの発生量を抑制することが可能な撮像方法を提供することである。

【課題を解決するための手段】

【0030】

本発明では上記課題を解決するために、XYアドレス方式で各画素信号を読み出す固体撮像素子を用いて画像を撮像する撮像装置において、前記固体撮像素子の受光面に対する入射光を遮断するメカニカルシャッタと、前記固体撮像素子からの出力信号に基づいて露光時間を算出する露光時間検出手段と、前記固体撮像素子の各画素の検出信号を全行同時

50

にリセットして前記固体撮像素子への露光を開始し、算出された前記露光時間の経過後に前記メカニカルシャッタを閉じ、その状態で前記固体撮像素子の各画素信号を行ごとに順次読み出すように制御する第1のシャッタ動作制御と、前記メカニカルシャッタを開いた状態で、前記各画素の検出信号をリセットして前記固体撮像素子の該当する行への露光を開始し、算出された前記露光時間の経過後にその行で検出された画素信号を読み出す動作を行ごとに実行する第2のシャッタ動作制御と、を実行可能であり、静止画像の撮像要求を受けたとき、算出された前記露光時間が所定のしきい値以下である場合には、前記第1のシャッタ動作制御により静止画像の撮像動作を制御し、算出された前記露光時間が前記しきい値を超えていた場合には、前記第2のシャッタ動作制御により静止画像の撮像動作を制御する制御手段とを有することを特徴とする撮像装置が提供される。

10

【0031】

このような撮像装置では、第1のシャッタ動作制御が実行された場合、固体撮像素子の各画素の検出信号を全行同時にリセットして固体撮像素子への露光を開始し、その後メカニカルシャッタを閉じることで、全行の露光期間が一致する。また、メカニカルシャッタを閉じた後に、その状態で固体撮像素子の各画素信号を行ごとに順次読み出すように制御することで、その間に固体撮像素子の回路内部に光が漏れ込むことがなくなる。さらに、露光時間が所定のしきい値を超える場合には、メカニカルシャッタを動作させない第2のシャッタ動作制御が実行される。

【0032】

また、本発明では、XYアドレス方式で各画素信号を読み出す固体撮像素子を用いて画像を撮像するための撮像方法において、露光時間検出手段が、前記固体撮像素子からの出力信号に基づいて露光時間を算出する算出ステップと、制御手段が、静止画像の撮像要求を受けたとき、算出された前記露光時間が所定のしきい値以下である場合には、前記固体撮像素子の各画素の検出信号を全行同時にリセットして前記固体撮像素子への露光を開始させ、算出された前記露光時間の経過後に、メカニカルシャッタを閉じて前記固体撮像素子の受光面に対する入射光を遮断し、その状態で前記固体撮像素子の各画素信号を行ごとに順次読み出すように制御する第1の制御ステップと、前記制御手段が、静止画像の撮像要求を受けたとき、算出された前記露光時間が前記しきい値を超えていた場合には、前記メカニカルシャッタを開いた状態で、前記各画素の検出信号をリセットして前記固体撮像素子の該当する行への露光を開始し、算出された前記露光時間の経過後にその行で検出された画素信号を読み出す動作を行ごとに実行する第2の制御ステップとを含むことを特徴とする撮像方法が提供される。

20

30

【0033】

このような撮像方法では、第1の制御ステップにおいて、固体撮像素子の各画素の検出信号を全行同時にリセットして固体撮像素子への露光を開始し、その後メカニカルシャッタを閉じることで、全行の露光期間が一致する。また、メカニカルシャッタを閉じた後に、その状態で固体撮像素子の各画素信号を行ごとに順次読み出すように制御することで、その間に固体撮像素子の回路内部に光が漏れ込むことがなくなる。さらに、露光時間が所定のしきい値を超える場合には、メカニカルシャッタを動作させない第2の制御ステップが実行される。

40

【発明の効果】

【0034】

本発明によれば、固体撮像素子の各画素の検出信号を全行同時にリセットして固体撮像素子への露光を開始し、その後メカニカルシャッタを閉じることで、全行の露光期間が一致するので、撮像画像の歪みが生じなくなる。これとともに、メカニカルシャッタを閉じた後に、その状態で固体撮像素子の各画素信号を行ごとに順次読み出すように制御することで、その間に固体撮像素子の回路内部に光が漏れ込むことがなくなるので、漏れ込んだ光に起因するノイズが撮像信号に加わらなくなる。従って、XY読み出し方式の固体撮像素子による撮像画像の画質を向上させることができる。さらに、露光時間が長い場合にはメカニカルシャッタが動作しないので、消費電力が低減される。

50

【発明を実施するための最良の形態】**【0035】**

以下、本発明の実施の形態について図面を参照して詳細に説明する。以下の説明では、撮像装置の例としてデジタルスチルカメラを想定する。

【0036】

図1は、実施の形態に係る撮像装置の構成を示す図である。

【0037】

図1に示す撮像装置は、光学ブロック101、撮像素子102、CDS (Correlated Double Sampling) / AGC (Auto Gain Control) 回路103、ADコンバータ104、カメラ信号処理回路105、エンコーダ/デコーダ106、制御部107、入力部108、表示部109、および記録媒体110を具備する。

10

【0038】

光学ブロック101は、被写体からの光を撮像素子102に集光するためのレンズ、レンズを移動させてフォーカス合わせやズームを行うための駆動機構、メカニカルシャッター機構、アイリス機構(いずれも図示せず)などを具備している。これらのうちの可動部は、制御部107からの制御信号に基づいて駆動される。なお、メカニカルシャッター機構とアイリス機構とは共通に設けられていてもよい。

【0039】

撮像素子102は、CMOS型イメージセンサなどのXY読み出し方式の固体撮像素子からなり、制御部107からの制御信号に応じて、露光や信号読み出し、リセットなどのタイミングが制御される。

20

【0040】

CDS / AGC回路103およびADコンバータ104は、制御部107の制御の下で動作するフロントエンド回路である。CDS / AGC回路103は、撮像素子102の出力信号に対して、CDS処理により、画素回路内のトランジスタのしきい値のばらつきに起因する固定パターンノイズを除去して、S / N (Signal / Noise) 比を良好に保つようにサンプルホールドを行い、さらにAGC処理により利得を制御する。ADコンバータ104は、CDS / AGC回路103からのアナログ画像信号をデジタル画像信号に変換する。

30

【0041】

カメラ信号処理回路105は、制御部107の制御の下で、ADコンバータ104によりデジタル化された画像信号に対して、ホワイトバランス調整処理や色補正処理、AF (Auto Focus) 処理、AE (Auto Exposure) 処理などのカメラ信号処理を施す。

【0042】

エンコーダ/デコーダ106は、制御部107の制御の下で動作し、カメラ信号処理回路105からの画像信号に対して、JPEG (Joint Photographic Coding Experts Group) 方式などの所定の静止画像データフォーマットで圧縮符号化処理を行う。また、制御部107から供給された静止画像の符号化データを伸張復号化処理する。さらに、MPEG (Moving Picture Experts Group) 方式などにより動画像の圧縮符号化/伸張復号化処理を実行可能なようにしてもよい。

40

【0043】

制御部107は、例えば、CPU (Central Processing Unit)、ROM (Read Only Memory)、RAM (Random Access Memory) などから構成されるマイクロコントローラであり、ROMなどに記憶されたプログラムを実行することにより、この撮像装置の各部を統括的に制御する。

【0044】

入力部108は、例えばシャッターリリースボタンなどの各種操作キーやレバー、ダイヤルなどから構成され、ユーザによる入力操作に応じた制御信号を制御部107に出力する。

50

【 0 0 4 5 】

表示部 1 0 9 は、LCD (Liquid Crystal Display) などの表示デバイスや、これに対するインタフェース回路などからなり、制御部 1 0 7 から供給された画像信号から表示デバイスに表示させるための画像信号を生成し、この信号を表示デバイスに供給して画像を表示させる。

【 0 0 4 6 】

記録媒体 1 1 0 は、例えば、可搬型の半導体メモリや、光ディスク、HDD (Hard Disk Drive)、磁気テープなどとして実現され、エンコーダ/デコーダ 1 0 6 により符号化された画像データファイルを制御部 1 0 7 から受け取って記憶する。また、制御部 1 0 7 からの制御信号を基に指定されたデータを読み出し、制御部 1 0 7 に出力する。

10

【 0 0 4 7 】

ここで、上記の撮像装置における基本的な動作について説明する。

【 0 0 4 8 】

静止画像の撮像前には、撮像素子 1 0 2 から出力された画像信号が CDS / AGC 回路 1 0 3 に順次供給され、CDS 処理、AGC 処理が施された後、さらに AD コンバータ 1 0 4 においてデジタル信号に変換される。カメラ信号処理回路 1 0 5 は、AD コンバータ 1 0 4 からのデジタル画像信号に対して画質補正処理を施し、カメラスルー画像の信号として、制御部 1 0 7 を通じて表示部 1 0 9 に供給する。これにより、カメラスルー画像が表示され、ユーザは表示画像を見て画角合わせを行うことが可能となる。

【 0 0 4 9 】

20

この状態で、入力部 1 0 8 のシャッターリリースボタンが押下されると、制御部 1 0 7 の制御により、撮像素子 1 0 2 からの 1 フレーム分の撮像信号が、CDS / AGC 回路 1 0 3 および AD コンバータ 1 0 4 を介してカメラ信号処理回路 1 0 5 に取り込まれる。カメラ信号処理回路 1 0 5 は、取り込んだ 1 フレーム分の画像信号に画質補正処理を施し、処理後の画像信号をエンコーダ/デコーダ 1 0 6 に供給する。エンコーダ/デコーダ 1 0 6 は、入力された画像信号を圧縮符号化し、生成した符号化データを制御部 1 0 7 を通じて記録媒体 1 1 0 に供給する。これにより、撮像された静止画像のデータファイルが記録媒体 1 1 0 に記録される。

【 0 0 5 0 】

一方、記録媒体 1 1 0 に記録された静止画像のデータファイルを再生する場合には、制御部 1 0 7 は、入力部 1 0 8 からの操作入力に応じて、選択されたデータファイルを記録媒体 1 1 0 から読み込み、エンコーダ/デコーダ 1 0 6 に供給して伸張復号化処理を実行させる。復号化された画像信号は制御部 1 0 7 を介して表示部 1 0 9 に供給され、これにより静止画像が再生表示される。

30

【 0 0 5 1 】

また、動画を記録する場合には、カメラ信号処理回路 1 0 5 で順次処理された画像信号にエンコーダ/デコーダ 1 0 6 で圧縮符号化処理を施し、生成された動画の符号化データを順次記録媒体 1 1 0 に転送して記録する。また、記録媒体 1 1 0 から動画のデータファイルを読み出してエンコーダ/デコーダ 1 0 6 に供給し、伸張復号化処理させて、表示部 1 0 9 に供給することで、動画が表示される。

40

【 0 0 5 2 】

図 2 は、撮像素子 1 0 2 とその周辺のアナログ回路の概略構成例を示す図である。

【 0 0 5 3 】

本実施の形態の撮像素子 1 0 2 (CMOS 型イメージセンサ) は、図 2 に示すように、半導体素子基板 2 0 0 上に画素部 (撮像領域部) 2 1 0、定電流部 2 2 0、列信号処理部 2 3 0、垂直 (V) 選択部 2 4 0、水平 (H) 選択部 2 5 0、水平信号線 2 6 0、出力処理部 2 7 0、および TG (Timing Generator) 2 8 0 などを設けたものである。

【 0 0 5 4 】

画素部 2 1 0 は、多数の画素を 2 次元マトリクス状に配置したものであり、各画素には図 3 で後述するような画素回路が設けられている。この画素部 2 1 0 からの各画素の信号

50

は、画素列ごとに図示しない垂直信号線を通して列信号処理部 230 に出力される。

【0055】

定電流部 220 には、各画素にバイアス電流を供給するための定電流源が画素列ごとに配置されている。垂直選択部 240 は、画素部 210 の各画素を 1 行ずつ選択し、各画素のシャッタ動作や読み出し動作を駆動制御する。

【0056】

列信号処理部 230 は、各画素の信号を垂直信号線を通じて 1 行分ずつ受け取り、列ごとに所定の信号処理を行って、その信号を一時保持する。例えば CDS 処理、AGC 処理、AD 変換処理などを適宜行うものとする。水平選択部 250 は、列信号処理部 230 の信号を 1 つずつ選択し、水平信号線 260 に供給する。

10

【0057】

出力処理部 270 は、水平信号線 260 からの信号に所定の処理を行い、外部に出力するものであり、例えばゲインコントロール回路や色処理回路を有している。なお、列信号処理部 230 で AD 変換を行う代わりに、出力処理部 270 で行うようにしてもよい。TG 280 は、制御部 107 の制御の下で、基準クロックに同期して各部の動作に必要な各種のパルス信号などを出力する。

【0058】

図 3 は、撮像素子 102 の各画素部 210 の回路構成例を示す図である。

【0059】

図 3 に示すように、画素部 210 には、フォトダイオード PD 11、転送トランジスタ M 12、増幅トランジスタ M 13、選択トランジスタ M 14、およびリセットトランジスタ M 15 が設けられている。なおここでは、各トランジスタは n チャンネル MOSFET である。

20

【0060】

また、転送トランジスタ M 12、選択トランジスタ M 14 およびリセットトランジスタ M 15 の各ゲートには、行選択信号線 211、転送信号線 212、リセット信号線 213 がそれぞれ接続されている。これらの信号線は水平方向に延在して、同一行に含まれる画素を同時に駆動するようになっており、これによりライン順次動作型のローリングシャッタや、全画素同時動作型のグローバルシャッタの動作を制御することが可能になっている。さらに、選択トランジスタ M 14 のゲートには垂直信号線 214 が接続され、垂直信号線 214 の一方の端部は、定電流源 215 を介して接地されている。

30

【0061】

フォトダイオード PD 11 は、光電変換により生成された電荷を蓄積するものであり、その P 側が接地され、N 側が転送トランジスタ M 12 のソースに接続されている。転送トランジスタ M 12 が ON されると、フォトダイオード PD 11 の電荷が FD 216 に転送されるが、FD 216 には寄生容量があるので、この部分に電荷が蓄積される。

【0062】

増幅トランジスタ M 13 のドレインは電源電圧 V_{dd} とされ、ゲートは FD 216 に接続されている。この増幅トランジスタ M 13 は、FD 216 の電位変動を電気信号に変換する。選択トランジスタ M 14 は、信号を読み出す画素を行単位で選択するためのものであり、そのドレインは増幅トランジスタ M 13 のソースに、ソースは垂直信号線 214 に接続されている。この選択トランジスタ M 14 が ON したときには、増幅トランジスタ M 13 と定電流源 215 とがソースフォロアを構成するので、FD 216 の電圧に連動する電圧が垂直信号線 214 に出力される。

40

【0063】

リセットトランジスタ M 15 のドレインは電源電圧 V_{dd} とされ、ソースは FD 216 に接続されている。このリセットトランジスタ M 15 は、FD 216 の電位を電源電圧 V_{dd} にリセットする。

【0064】

以下、この画素部 210 の基本的な動作例について説明する。この回路では、ローリン

50

グシャッタおよびグローバルシャッタの２種類の電子シャッタ動作を行うことが可能となっている。

【 0 0 6 5 】

ローリングシャッタの動作を行う場合、各行の画素部 2 1 0 では、リセット信号線 2 1 3 および転送信号線 2 1 2 にパルス信号を供給してリセットトランジスタ M 1 5 および転送トランジスタ M 1 2 を ON し、FD 2 1 6 およびフォトダイオード PD 1 1 をリセットした後、これらを OFF した時点からフォトダイオード PD 1 1 の露光期間が開始される。

【 0 0 6 6 】

そして、露光期間の終了直前に、その行のリセット信号線 2 1 3 を高電位にしてリセットトランジスタ M 1 5 を ON し、FD 2 1 6 を電源電圧 V d d にセットする。この状態で、この行の行選択信号線 2 1 1 を高電位にして選択トランジスタ M 1 4 を ON し、FD 2 1 6 のリセット電圧に対応する電圧を垂直信号線 2 1 4 に出力する。次に、リセット信号線 2 1 3 を低電位にしてリセットトランジスタ M 1 5 を OFF した後、転送信号線 2 1 2 を高電位にして転送トランジスタ M 1 2 を ON する。これにより露光期間が終了して、フォトダイオード PD 1 1 の蓄積電荷に比例した電圧が FD 2 1 6 に転送され、この FD 2 1 6 の電圧が垂直信号線 2 1 4 に出力される。

10

【 0 0 6 7 】

リセット電圧および蓄積電荷の比例電圧にそれぞれ対応する電圧の差が信号電圧となり、この信号電圧は例えば対応する列の列信号処理部 2 3 0 の C D S 処理によって抽出される。そして、各列が H 選択部 2 5 0 により順次選択されて、1 行分の画素信号が出力される。

20

【 0 0 6 8 】

この後、上記の行の選択トランジスタ M 1 4 および転送トランジスタ M 1 2 を OFF した後、リセットトランジスタ M 1 5 および転送トランジスタ M 1 2 を ON し、これらを OFF した後に次の露光期間が開始される。以上の動作が、水平同期信号に同期して先頭行から 1 行ずつ遅延して行われ、各行の画素信号が順次出力される。従って、各行の露光期間が 1 行ずつずれていくことになる。

【 0 0 6 9 】

一方、グローバルシャッタの動作を行う場合は、リセットトランジスタ M 1 5 および転送トランジスタ M 1 2 を ON して、FD 2 1 6 およびフォトダイオード PD 1 1 をリセットする動作を、全行で一斉に行う。これにより全行で同時に露光期間が開始される。

30

【 0 0 7 0 】

また、その後の露光期間の終了時の動作は、後述するように本実施の形態ではメカニカルシャッタを使用することから、上記のローリングシャッタの場合と同様に、フォトダイオード PD 1 1 の蓄積電荷を行ごとに順次 FD 2 1 6 に転送し、信号電圧を行ごとに垂直信号線 2 1 4 に出力していく。

【 0 0 7 1 】

ところで、上述したように、ローリングシャッタ方式の電子シャッタ動作では、露光時間が各行で異なるため、この方式で静止画像を撮像すると画像が歪むという問題がある。例えば、画面上の水平方向に移動する被写体を撮像すると、本来垂直方向に伸びている直線が傾いた状態に写ってしまう。

40

【 0 0 7 2 】

これに対して、本実施の形態では、グローバルシャッタ方式で全行同時に露光を開始させ、その後に光学ブロック 1 0 1 のメカニカルシャッタ（またはアイリス）を閉じて露光を終了させることで、全行の露光期間を一致させる。また、露光終了時にメカニカルシャッタを閉じることで、露光終了後から画素信号を垂直信号線 2 1 4 に出力するまでの間に、フォトダイオード PD 1 1 や FD 2 1 6 に対して被写体からの入射光が漏れ込む現象を回避することができる。

【 0 0 7 3 】

50

〔シャッター動作の制御例 1〕

制御例 1 では、撮像画像のモニタリング時（カメラスルー画像の表示時）と、動画撮像時には、ローリングシャッター方式による電子シャッター動作を行い、静止画像の撮像時には、グローバルシャッター方式によるリセット動作と、メカニカルシャッターによる露光時間制御動作とを併用する。

【0074】

図 4 は、撮像画像のモニタリング時および動画撮像時におけるシャッター動作を示すタイミングチャートである。

【0075】

図 4 では例として、毎秒 30 フレーム（60 フィールド）のインタレース読み出しを行う場合を想定している。この場合、撮像素子 102 からは 1 / 60 秒の間に 1 フィールド分の画像信号が出力される。図 4 に示すように、垂直同期信号が立ち下がった後、露光時間に応じた所定タイミングで、ローリングシャッター方式により FD 216 およびフォトダイオード PD 11 のリセット動作を行ごとに順次行う。そして、次の垂直同期信号の立ち下がりタイミングで、蓄積電荷の行ごとの順次読み出しを開始する。なお、この例では、リセット動作および読み出し動作を 1 行おきに行い、垂直同期期間ごとに偶数行、奇数行の動作を交互に行うようにして、インタレース読み出しを行っている。

【0076】

このような動作により、撮像素子 102 の露光時間は行ごとにずれることになる。しかし、カメラスルー画像の表示時や、記録した動画の再生表示時には、画面の切り替わりが高速に行われるために画面垂直方向の画像の歪みは目立たない。従って、ローリングシャッター方式のシャッター動作を行い、メカニカルシャッターは使用しないようにする。

【0077】

図 5 は、静止画像撮像時におけるシャッター動作を示すタイミングチャートである。

【0078】

カメラスルー画像を表示している状態から、入力部 108 のシャッターリリースボタンが押下されると（タイミング T 11）、制御部 107 の露光制御モードは図 4 に示したモニタリング / 動画撮像モードから静止画像撮像モードに移行して、次の垂直同期タイミングで画素信号を行ごとに順次読み出した後、ローリングシャッター方式のリセット動作を行わずに次の垂直同期タイミングを待機する。

【0079】

そして、次の垂直同期信号を受信した後、露光時間に応じた所定のタイミングに、グローバルシャッター方式による全行同時のリセット動作を行う（タイミング T 12）。これにより露光期間が開始される。なお、電子シャッターを用いることで、例えばメカニカルシャッターの動作により露光を開始するよりも、露光時間をより細かく正確に制御することが可能となる。

【0080】

その後、露光期間の終了タイミングにおいて、制御部 107 は、メカニカルシャッターを閉じるか否かを制御するクローズ信号を高電位として、メカニカルシャッターを閉じる（タイミング T 13）。これにより、全画素のフォトダイオード PD 11 および FD 216 への入射光が完全に遮断される。そして、その後の垂直同期タイミングにおいて、蓄積電荷のフォトダイオード PD 11 から FD 216 への転送と、信号電荷の読み出しとを行ごとに順次行う（タイミング T 14 ~ T 15）。なお、このときは全行からの読み出しを連続的に行う。さらに、全行の信号読み出しが終了すると、クローズ信号を低電位に変化させて、メカニカルシャッターを開く。

【0081】

以上の動作では、グローバルシャッター方式での電子シャッターの開放動作により露光期間が開始され、メカニカルシャッターの閉塞動作により露光期間が終了される。このため、全行の露光時間が一致し、撮像画像の歪みが生じなくなる。

【0082】

10

20

30

40

50

これに加えて、露光期間の終了から画素信号がすべて読み出されるまでの間、メカニカルシャッタによってフォトダイオードPD11およびFD216への入射光が完全に遮断される。このため、フォトダイオードPD11やFD216に対する光の漏れ込みに起因するノイズが発生しなくなり、撮像画像の画質が向上する。

【0083】

なお、上記の静止画像撮像時のシャッタ動作において、メカニカルシャッタを閉じた後、フォトダイオードPD11の蓄積電荷をFD216に転送する際には、全行の蓄積電荷を同時に転送してもよい。この場合には、蓄積電荷に対応する電圧をFD216から垂直信号線214に出力した後、リセットトランジスタM15をONしてリセット電圧に対応する電圧をFD216から垂直信号線214に出力することで、信号電圧を抽出できる。

10

【0084】

しかし、FD216への転送を同時に行わずに行ごとに順次行い、転送後に短時間で信号を読み出すようにすることで、FD216における信号電圧の蓄積時間が短くなるため、画素信号に対する暗電流の影響が小さくなり、撮像画像上でのダークノイズの発生量が抑制されて、その画質を向上させることができる。

【0085】

さらに、このようにFD216への転送を行ごとに行うことで、図9に示した従来回路のように、露光開始前にフォトダイオードPD11の余剰電荷を排出するための排出トランジスタを設ける必要がなくなり、図3に示したような一般的な回路構成の画素回路を使用できるようになる。このため、回路素子数が減少して回路の製造コストを低減できるとともに、受光面の開口面積を大きくして入射光量を増加させることができ、より明るい画像を撮像できるようになる。

20

【0086】

なお、静止画像の撮像時において、露光時間が例えば0.1秒以上のように比較的長い場合には、移動する被写体を撮像するとその像はぶれてしまうので、このような場合には、ローリングシャッタ方式によるシャッタ動作を行っても、そのシャッタ動作に起因する撮像画像の歪みは画質に対して大きく影響しない。従って、シャッタリリースボタンが押下されたときに、カメラ信号処理回路105あるいは制御部107によって演算された露光時間が一定値以下の場合にのみ、図5に示したようなグローバルシャッタとメカニカルシャッタとを併用するシャッタ動作制御を行い、それ以外ではローリングシャッタ方式を用いて制御するようにしてもよい。これにより、メカニカルシャッタの余分な動作が抑えられ、消費電力を低減することができる。

30

【0087】

〔シャッタ動作の制御例2〕

ところで、図5に示したようなグローバルシャッタとメカニカルシャッタとを併用するシャッタ動作制御は、1フレームの静止画像撮像時に限らず、静止画像の連続撮像時や動画撮像時に行うようにしてもよい。

【0088】

図6は、1/30秒ごとの連続撮像時におけるシャッタ動作を示すタイミングチャートである。

40

【0089】

この図6の制御例では、露光時間を1垂直同期期間内(1/60秒以下)とし、次の1垂直同期期間に全行の画素信号を読み出すようにすることで、1/30秒ごとに1フレーム分の画素信号を出力している。すなわち、垂直同期信号を受信した後の所定のタイミングで、グローバルシャッタ方式による全行同時のリセット動作を行い、露光期間を開始する。そして、次の垂直同期信号の受信までの間にメカニカルシャッタを閉塞して、露光期間を終了させ、垂直同期信号を受信すると、フォトダイオードPD11からFD216への蓄積画素の転送と、FD216からの信号電圧の読み出しとを行ごとに順次行う。さらに、次の垂直同期信号を受信した後、所定のタイミングで再び露光を開始する。

【0090】

50

以上の動作により、静止画像の連続撮像時や動画像撮像時にも、歪みがなくノイズの少ない高画質な撮像画像を得ることが可能となる。

【0091】

このようなシャッタ動作を行うためには、約1/60秒ごとに高速かつ正確に動作することが可能なメカニカルシャッタを設ける必要がある。

【0092】

図7は、図6の動作に適するメカニカルシャッタの構成例を示す図である。

【0093】

図7に示すメカニカルシャッタは、中心軸301の周りを回転する2つの扇形の遮光部材311および312を具備している。遮光部材311および312はともに中心軸301からの半径や外周の曲線部の長さが同じであり、それぞれ逆方向に同じ速度で回転される。そして、各遮光部材311および312の通過領域の一部に光学系の光軸Cを配置して、その光軸Cを中心とした一定範囲が遮光部材311および312の回転に応じて開放状態/閉塞状態に切り替わるようにする。

【0094】

図8は、図7のメカニカルシャッタの動作を説明するための図である。

【0095】

図6の動作では、メカニカルシャッタを1/30秒ごとに一定時間だけ閉じるようにすればよい。このようなメカニカルシャッタの動作は、図8に示すように、遮光部材311および312を一定速度(1/30秒で1回転)でそれぞれ逆方向に回転することで実現できる。また、メカニカルシャッタの閉塞時間は、遮光部材311および312のそれぞれの両側直線部が中心軸301に対してなす角度に応じて決められる。このようなメカニカルシャッタにより、簡単な構造で安定的な高速シャッタ動作を実現することができる。

【0096】

なお、本発明は、上述したCMOSイメージセンサに限らず、他のMOS型イメージセンサなど、フォトダイオードの信号電荷をフローティングディフュージョンに蓄積し、XYアドレス方式で読み出すタイプの固体撮像素子に適用可能である。

【0097】

また、上記の各実施の形態では、本発明をデジタルスチルカメラに適用した場合について説明したが、これに限らず、例えば、デジタルビデオカメラをはじめ、静止画像や動画像の撮像機能を備えた携帯電話機およびPDA(Personal Digital Assistant)などにも、本発明を適用することができる。

【図面の簡単な説明】

【0098】

【図1】実施の形態に係る撮像装置の構成を示す図である。

【図2】撮像素子とその周辺のアナログ回路の概略構成例を示す図である。

【図3】撮像素子の各画素部の回路構成例を示す図である。

【図4】撮像画像のモニタリング時および動画像撮像時におけるシャッタ動作を示すタイミングチャートである。

【図5】静止画像撮像時におけるシャッタ動作を示すタイミングチャートである。

【図6】1/30秒ごとの連続撮像時におけるシャッタ動作を示すタイミングチャートである。

【図7】図6の動作に適するメカニカルシャッタの構成例を示す図である。

【図8】図7のメカニカルシャッタの動作を説明するための図である。

【図9】ローリングシャッタを用いた従来の露光・電荷転送タイミングと、それによる撮像画像の例を示す図である。

【図10】全行同時にシャッタを切ることが可能なCMOS型イメージセンサにおける各画素の回路構成例を示す図である。

【図11】図10の回路による露光・電荷転送タイミングと、それによる撮像画像の例を示す図である。

10

20

30

40

50

【図12】従来のCMOS型イメージセンサのフォトダイオード周辺部の構造を示す断面図である。

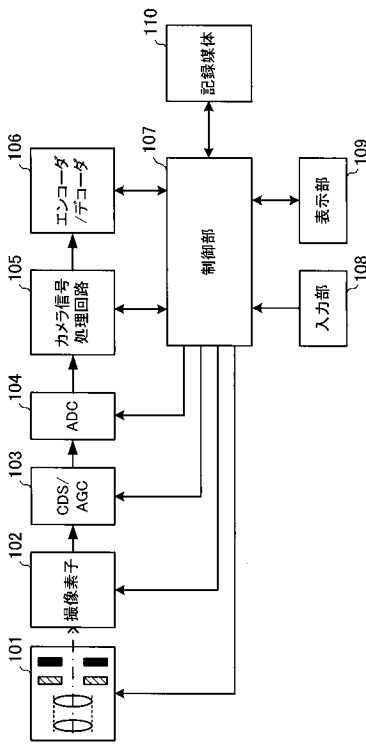
【符号の説明】

【0099】

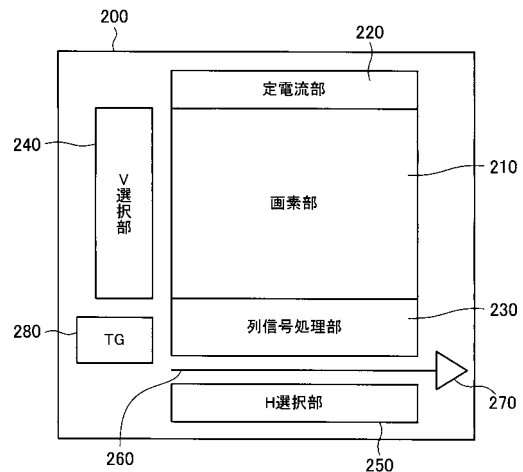
101.....光学ブロック、102.....撮像素子、103.....CDS/AGC回路、104.....ADコンバータ、105.....カメラ信号処理回路、106.....エンコーダ/デコーダ、107.....制御部、108.....入力部、109.....表示部、110.....記録媒体、200.....半導体素子基板、210.....画素部、211.....行選択信号線、212.....転送信号線、213.....リセット信号線、214.....垂直信号線、215.....定電流源、216.....FD、220.....定電流部、230.....列信号処理部、240.....垂直選択部、250.....水平選択部、260.....水平信号線、270.....出力処理部、280.....TG、PD11.....フォトダイオード、M12.....転送トランジスタ、M13.....増幅トランジスタ、M14.....選択トランジスタ、M15.....リセットトランジスタ

10

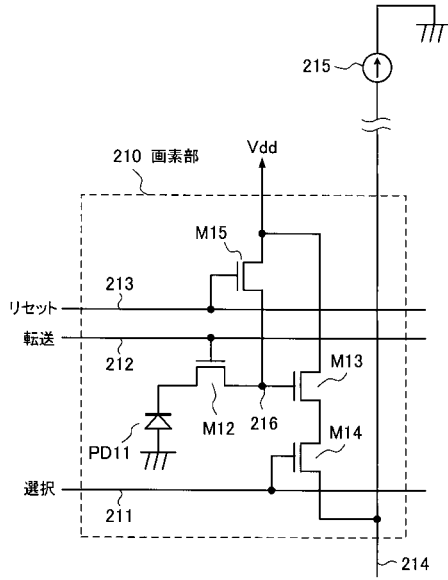
【図1】



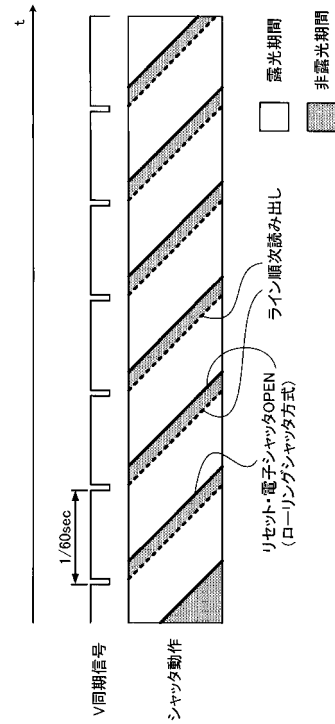
【図2】



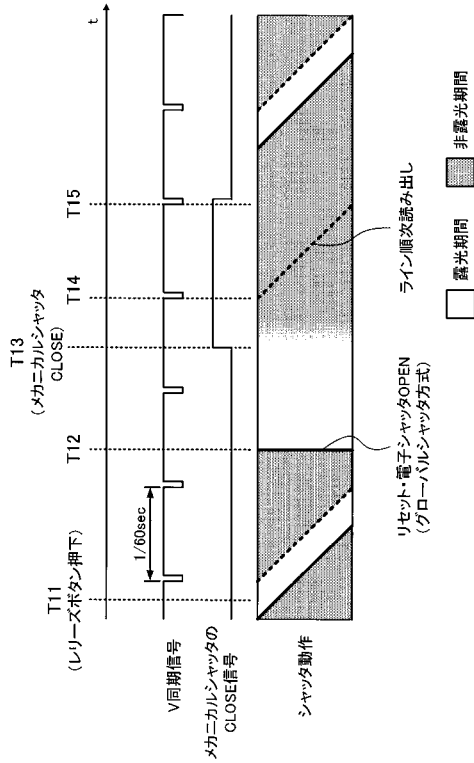
【 図 3 】



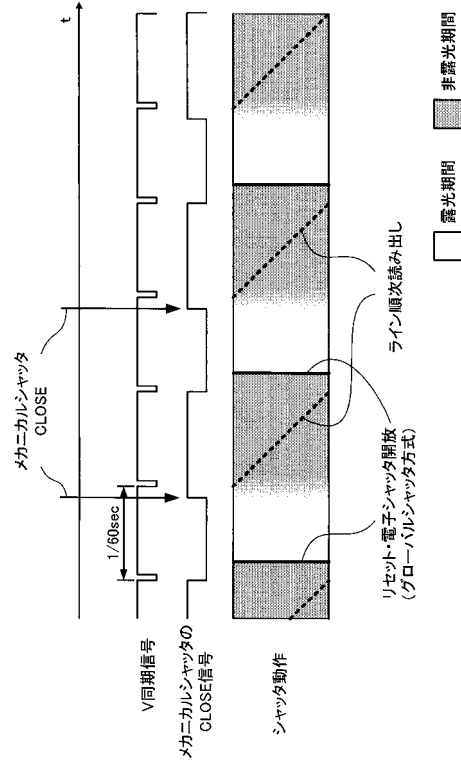
【 図 4 】



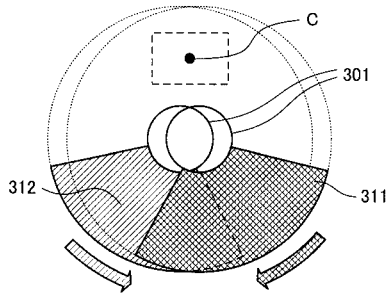
【 図 5 】



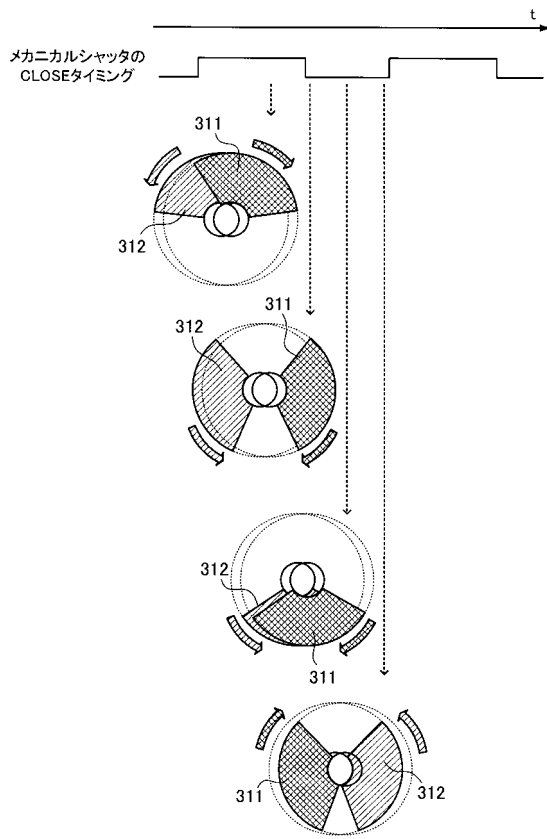
【 図 6 】



【図7】

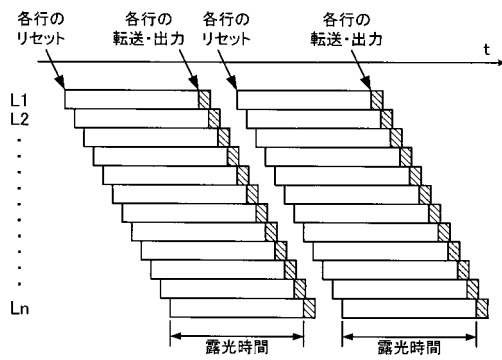


【図8】

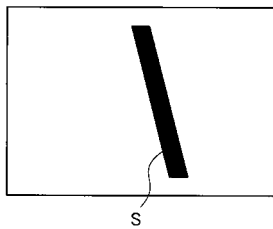


【図9】

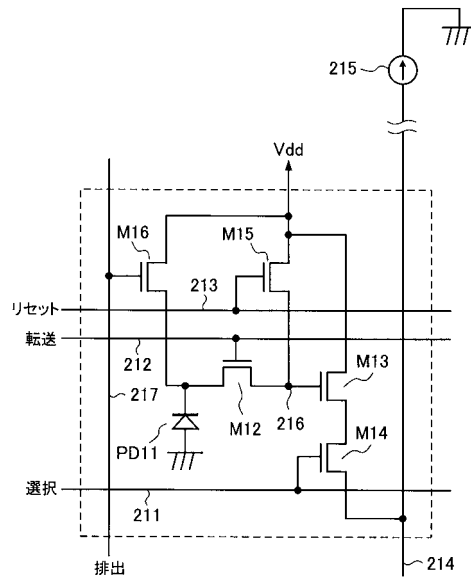
(A) フォーカルブレインシャッタによる露光・転送タイミング



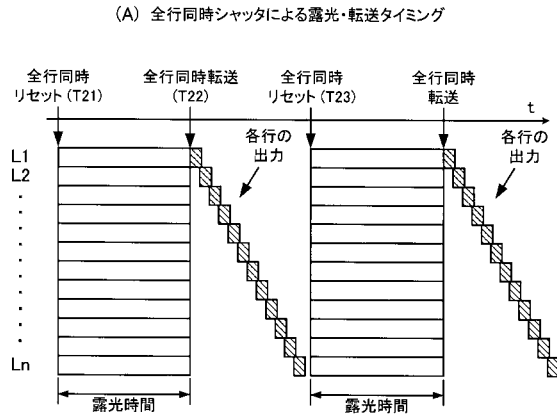
(B) フォーカルブレインシャッタによる撮像画像



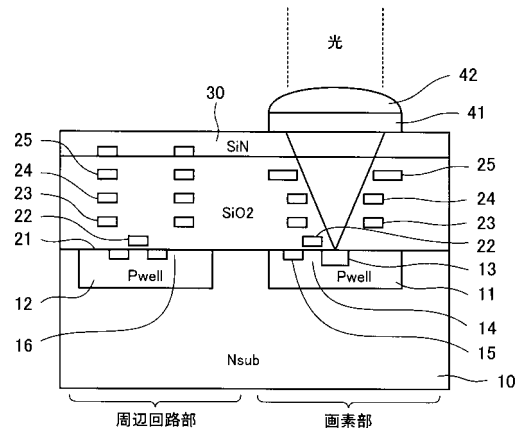
【図10】



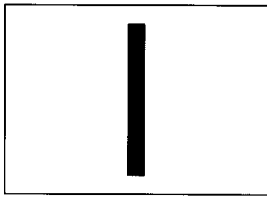
【図 1 1】



【図 1 2】



(B) 全行同時シャッタによる撮像画像



フロントページの続き

審査官 小田 浩

- (56)参考文献 特開平11-261899(JP,A)
特開平11-041523(JP,A)
特開昭58-117778(JP,A)
特開2001-086399(JP,A)
特開平1-200237(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04N 5/335
H04N 5/225