

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4224981号  
(P4224981)

(45) 発行日 平成21年2月18日(2009.2.18)

(24) 登録日 平成20年12月5日(2008.12.5)

(51) Int. Cl. F 1  
 HO 1 S 5/042 (2006.01) HO 1 S 5/042 6 1 2  
 HO 1 S 5/183 (2006.01) HO 1 S 5/183

請求項の数 6 (全 15 頁)

(21) 出願番号	特願2002-130845 (P2002-130845)	(73) 特許権者	000002185
(22) 出願日	平成14年5月2日(2002.5.2)		ソニー株式会社
(65) 公開番号	特開2003-324234 (P2003-324234A)		東京都港区港南1丁目7番1号
(43) 公開日	平成15年11月14日(2003.11.14)	(74) 代理人	100094053
審査請求日	平成17年4月11日(2005.4.11)		弁理士 佐藤 隆久
		(72) 発明者	汐先 政貴
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		審査官	櫃本 英吾

最終頁に続く

(54) 【発明の名称】 面発光半導体レーザ素子およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の反射多層膜と、  
 前記第1の反射多層膜に形成された第1のクラッド層と、  
 前記第1のクラッド層に形成され、発光領域をもつ活性層と、  
 前記活性層の発光領域に形成された第2のクラッド層と、  
 前記第2のクラッド層に形成された第2の反射多層膜と  
 が積層されて構成され、  
 積層方向において前記第1の反射多層膜を貫通して前記第1のクラッド層まで、かつ、  
 前記積層方向と直交する方向において前記発光領域を中心としてその外周領域に形成され  
 た第1の電極と、  
 前記積層方向において前記活性層および前記第1のクラッド層を挟んで前記第1の電極  
 と対向する位置、かつ前記積層方向と直交する方向において、前記第2の反射多層膜の外  
 周に、前記第2のクラッド層まで、同心円状または同心矩形状に形成された複数の電極を  
 有する第2の電極と  
 が形成され、  
 前記発光領域、前記第1のクラッド層、前記第2のクラッド層、前記第1の反射多層膜  
 および前記第2の反射多層膜が光共振器を構成している  
 面発光半導体レーザ素子。

【請求項2】

前記光共振器における前記第1の電極との接触部位および前記第2の電極との接触部位に、導電性不純物が導入されている

請求項1記載の面発光半導体レーザ素子。

【請求項3】

前記第1および第2の反射多層膜が、誘電体による多層膜、あるいは半導体によるブラッグリフレクタにより形成されている

請求項2記載の面発光半導体レーザ素子。

【請求項4】

第1の反射多層膜と、前記第1の反射多層膜に第1のクラッド層と、前記第1のクラッド層に、発光領域をもつ活性層と第2のクラッド層と第2の反射多層膜とを順次積層する工程と、

積層方向において前記活性層および前記第1のクラッド層を挟んで前記第1の電極と対向する位置、かつ前記積層方向と直交する方向において、前記第2の反射多層膜の外周に、前記第2のクラッド層まで、同心円状または同心矩形状に形成された複数の電極を有する第2の電極用の溝を形成する工程と、

前記第2の電極用の溝内を埋め込んで前記第2の反射多層膜上に第2の電極を形成する工程と、

前記積層方向において前記第1の反射多層膜を貫通して前記第1のクラッド層まで、かつ、前記積層方向と直交する方向において前記発光領域を中心としてその外周領域に第1の電極用の溝を形成する工程と、

前記第1の電極用の溝内を埋め込んで前記第1の反射多層膜上に第1の電極を形成する工程とを有する

面発光半導体レーザ素子の製造方法。

【請求項5】

前記第1の電極用の溝を形成する工程の後、前記第1の電極を形成する工程の前に、前記第1の電極用の溝内を含む前記光共振器用層における前記第1の電極との接触部分に、導電性不純物を拡散させる工程と、

前記第2の電極用の溝を形成する工程の後、前記第2の電極を形成する工程の前に、前記第2の電極用の溝内を含む前記光共振器用層における前記第2の電極との接触部分に、導電性不純物を拡散させる工程とをさらに有する

請求項4記載の面発光半導体レーザ素子の製造方法。

【請求項6】

前記第1および第2の反射多層膜は、誘電体による多層膜、あるいは半導体によるブラッグリフレクタにより形成される

請求項5記載の面発光半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、面発光半導体レーザ素子およびその製造方法に関し、特に、垂直共振器型の面発光半導体レーザ素子およびその製造方法に関する。

【0002】

【従来の技術】

半導体レーザでは、特開平8-139412号公報や、特開2000-174340号公報に開示されているような面発光半導体レーザ素子や、特開平11-54843号公報に開示されているような端面発光半導体レーザ素子がある。

【0003】

面発光半導体レーザ素子のうち、垂直共振器型の面発光半導体レーザ（Vertical Cavity Surface Emitting Laser：VCSEL）素子では、断面が円形の光ビームを得ることができるだけでなく、複数の発光部分を二次元的に単一基板上に高密度に集積することもできる。また、VCSELは、低い消費電力で動作し、低コストで製造することができる。

10

20

30

40

50

このような特徴のため、V C S E L は次世代の通信および光情報処理のための光源として注目され、これまでに様々な研究が行なわれている。

【 0 0 0 4 】

上記の面発光半導体レーザ素子は、基板の垂直方向に光共振器を持っており、D B R ( Distributed Bragg Reflector ) ミラーと称される 1 0 0 % 近い反射率をもつ高反射多層膜を反射鏡として、素子の発光領域においてレーザ光を増幅させる。

【 0 0 0 5 】

この D B R ミラーは、屈折率 (  $n$  ) が異なり、厚さが  $\lambda / 4$  (  $\lambda$  : 波長 ) からなる 2 つの薄い層をペアとして、それを 2 0 ~ 4 0 層にも積み重ねることによって反射率を 1 0 0 % 近くにしている。

10

【 0 0 0 6 】

しかし組成差を大きく取ると D B R ミラーを構成する 2 層間の接合部分に存在するヘテロ接合バリアが大きくなり、素子抵抗を大きくしてしまう。また、逆に、組成差を小さくすると、所望の反射率を確保するために D B R ミラーのペア数を増やす必要があり、ヘテロ接合バリアは小さくなるが、ミラー厚が厚くなることから素子抵抗を大きくする原因となってしまう。

【 0 0 0 7 】

この D B R ミラーに起因する素子抵抗は、1 0 0 から 2 0 0 と非常に高く、これからの光通信等に必要の高速度動作にとって不利なものとなってしまう。

上記の D B R ミラーの欠点を改善するため、従来の面発光半導体レーザ素子には、いくつかの構造があり、その代表的な例について以下に説明する。

20

【 0 0 0 8 】

図 1 2 ( a ) は、従来例に係る面発光半導体レーザ素子の断面図である。

図 1 2 ( a ) に示す面発光半導体レーザ素子は、n 型 G a A s 基板 1 0 1 上に、n 型 D B R ミラー 1 0 2、n 型クラッド層 1 0 3、活性層 1 0 4、p 型クラッド層 1 0 5、p 型 D B R ミラー 1 0 6 が積層されており、当該 p 型 D B R ミラー 1 0 6 上に p 型キャップ層 1 0 7 を介して p 側電極 1 0 9 が形成され、また、n 型 G a A s 基板 1 0 1 の n 型 D B R ミラー 1 0 2 の積層側とは反対側に n 側電極 1 1 1 が形成されている。

【 0 0 0 9 】

n 型 D B R ミラー 1 0 2 は、屈折率の異なる 2 種の半導体材料として、例えば、n 型の A l A s 層および n 型の G a A s 層が交互に積層された多層構造を有している。

30

【 0 0 1 0 】

p 型 D B R ミラー 1 0 6 は、図 1 2 ( b ) の拡大断面図に示すように、ミラーを構成するアルミニウムの組成比が小さく厚さ  $d_1$  の  $A l_x G a_{1-x} A s$  (  $x = 0 \sim 0.2$  ) 層 1 0 6 a と、アルミニウムの組成比が大きく厚さ  $d_2$  の  $A l_x G a_{1-x} A s$  (  $x = 0.8 \sim 1.0$  ) 層 1 0 6 b との間に、アルミニウムの組成比が  $A l_x G a_{1-x} A s$  層 1 0 6 a、1 0 6 b の中間程度で厚さ  $d_3$  の  $A l_x G a_{1-x} A s$  (  $x = 0.4 \sim 0.6$  ) 層 1 0 6 c が中間層として挿入されて一つの組を構成しており、上記の組を何十層も積み重ねることにより形成されている。

【 0 0 1 1 】

40

このとき、p 型 D B R ミラー 1 0 6 における p 型不純物のドーピング濃度は、p 型 D B R ミラー 1 0 6 の中間層の部分のみを  $1 \times 10^{18} \text{ atoms / cm}^3$  以上にすると高濃度ドーピングを行なうことが好ましい。p 型 D B R ミラー 1 0 6 に均一に p 型不純物をドーピングすると、p 型 D B R ミラー 1 0 6 全体に非発光再結合中心が発生してしまい無効電流が大きくなってしまふからである。

【 0 0 1 2 】

図 1 2 ( a ) および ( b ) に示す面発光半導体レーザ素子では、組成比を大きくとった層の間に中間の組成比をもつ中間層を挿入することにより、ヘテロ接合バリアが急峻となるのを防止することができることから、素子抵抗を低減することができる。

【 0 0 1 3 】

50

図13は、他の従来例に係る面発光半導体レーザ素子の断面図である。

図13に示す面発光半導体レーザ素子は、n型GaAs基板201上に、n型DBRミラー202、n型クラッド層203、活性層204、p型クラッド層205、p型DBRミラー206が積層されており、p型DBRミラー206を避けた領域におけるp型クラッド層205上に、p型キャップ層207を介してp側電極209が形成され、また、n型GaAs基板201のn型DBRミラー202の積層側とは反対側にn側電極211が形成されている。

【0014】

n型DBRミラー202は、屈折率の異なる2種の半導体材料として、例えば、n型のAlAs層およびn型のGaAs層が交互に積層された多層構造を有しており、p型DBRミラー206も同様に、例えば、p型のAlAs層およびp型のGaAs層が交互に積層された多層構造を有している。

10

【0015】

図13に示す構造では、p型DBRミラー206を避けた領域におけるp型クラッド層205上に、p型キャップ層207を介してp側電極209が形成されていることから、p型DBRミラー206の抵抗を考慮する必要はなく、活性層204へ電流を注入することができることから、素子抵抗を低減することができる。

【0016】

図12および図13に示す面発光半導体レーザ素子の構造により、面発光半導体レーザ素子の素子抵抗は10~15となり、飛躍的な素子の低抵抗化に成功している。

20

【0017】

【発明が解決しようとする課題】

しかしながら、上記の従来の面発光半導体レーザ素子にはそれぞれに問題がある。

図12(a)および(b)に示す面発光半導体レーザ素子では、p型DBRミラー106を形成するために、アルミニウム組成比の小さいAlGaAs層106aとアルミニウム組成比の大きいAlGaAs層106bとの間に、中間的なアルミニウム組成比をもつAlGaAs層106cを挿入しなければならず、エピタキシャルプロファイルが今までよりもずっと複雑化してしまい、エピタキシャル層の組成、膜厚、不純物のドーピングプロファイル等に精密な制御をほどこさなければならない。その結果、安定した構造を有する面発光レーザ素子を安価に製造することへの妨げとなる。

30

【0018】

また、図13に示す面発光半導体レーザ素子では、p側電極209がp型DBRミラー206から離れて形成されるため、電流注入領域が、活性層204の発光領域から10数 $\mu\text{m}$ 以上離れてしまい、p側電極209の直下の活性層204へ最短経路で流れる電流成分が大きくなり、活性層204の発光領域内で中央部よりも周辺部において発光が集中する。

このため、外部より観察される発光強度は、中央部が低く、周辺部が強い不均一なものになってしまっていた。また、さらに、従来技術では、しきい値電流低減やp型クラッド層205上への電極形成のために、p型DBRミラー206を10数 $\mu\text{m}$ に微細加工する必要があったため、このp型DBRミラー206の物理強度は非常に低くなってしまうという問題があった。

40

【0019】

また、特開平2000-261088号公報等に示すように、一般に温度の変化によって出力特性が変動することから端面発光半導体レーザ素子において放熱特性を改善することが行なわれており、このことは面発光半導体レーザ素子においても同様であり、活性層の発光領域の発光により発生した熱を外部へ放散させて温度特性に優れた面発光半導体レーザ素子を作製することが望まれている。

【0020】

本発明は上記の事情に鑑みてなされたものであり、その目的は、素子抵抗が低く温度特性に優れ、安定した構造を有する面発光半導体レーザ素子およびその製造方法を提供するこ

50

とにある。

【0021】

【課題を解決するための手段】

上記の目的を達成するため、本発明の面発光半導体レーザ素子は、第1の反射多層膜と、前記第1の反射多層膜に形成された第1のクラッド層と、前記第1のクラッド層に形成され、発光領域をもつ活性層と、前記活性層の発光領域に形成された第2のクラッド層と、前記第2のクラッド層に形成された第2の反射多層膜とが積層されて構成され、積層方向において前記第1の反射多層膜を貫通して前記第1のクラッド層まで、かつ、前記積層方向と直交する方向において前記発光領域を中心としてその外周領域に形成された第1の電極と、前記積層方向において前記活性層および前記第1のクラッド層を挟んで前記第1の電極と対向する位置、かつ前記積層方向と直交する方向において、前記第2の反射多層膜の外周に、前記第2のクラッド層まで、同心円状または同心矩形状に形成された複数の電極を有する第2の電極とが形成され、前記発光領域、前記第1のクラッド層、前記第2のクラッド層、前記第1の反射多層膜および前記第2の反射多層膜が光共振器を構成している。

10

【0022】

上記の本発明の面発光半導体レーザ素子によれば、第1および第2の電極の一部が、光共振器の光共振エリアを除く光共振エリアの近傍において、活性層に近づくように光共振器内に埋め込まれて形成されていることから、電極から活性層の発光領域へ電流注入する経路が短くなる。また、活性層の発光領域に電極が近づくことにより、活性層の発光領域において発光により発生した熱が当該電極に伝達され、電極を介して素子外へ放散される。さらに、活性層の発光領域に電極が近づくことにより、光共振エリアから外れた光が当該電極によって反射された場合に、再び活性層の発光領域へ戻されることとなる。

20

【0023】

さらに、上記の目的を達成するため、本発明の面発光半導体レーザ素子の製造方法は、第1の反射多層膜と、前記第1の反射多層膜に第1のクラッド層と、前記第1のクラッド層に、発光領域をもつ活性層と第2のクラッド層と第2の反射多層膜とを順次積層する工程と、積層方向において前記活性層および前記第1のクラッド層を挟んで前記第1の電極と対向する位置、かつ前記積層方向と直交する方向において、前記第2の反射多層膜の外周に、前記第2のクラッド層まで、同心円状または同心矩形状に形成された複数の電極を有する第2の電極用の溝を形成する工程と、前記第2の電極用の溝内を埋め込んで前記第2の反射多層膜上に第2の電極を形成する工程と、前記積層方向において前記第1の反射多層膜を貫通して前記第1のクラッド層まで、かつ、前記積層方向と直交する方向において前記発光領域を中心としてその外周領域に第1の電極用の溝を形成する工程と、前記第1の電極用の溝内を埋め込んで前記第1の反射多層膜上に第1の電極を形成する工程とを有する。

30

【0024】

上記の本発明の面発光半導体レーザ素子の製造方法によれば、第1および第2の電極を形成する際に、光共振器用層の光共振エリアを除く光共振エリアの近傍において、光共振器用層に溝を形成し、溝内を埋め込んで反射多層膜上に電極を形成することにより、上述した作用を有する面発光半導体レーザ素子が製造される。そして、電極から活性層の発光領域へ電流注入する経路が短くなることから、反射多層膜の製造において抵抗値による制限が緩和される。

40

【0025】

【発明の実施の形態】

以下に、本発明の面発光半導体レーザ素子およびその製造方法の実施の形態について、図面を参照して説明する。

【0026】

第1実施形態

図1は、本実施形態に係る面発光半導体レーザ素子の断面図である。

50

図 1 に示す面発光半導体レーザ素子では、 $n$  型  $GaAs$  基板 1 上に、 $n$  型反射多層膜 2、 $n$  型クラッド層 3、活性層 4、 $p$  型クラッド層 5、 $p$  型反射多層膜 6 および  $p$  型キャップ層 7 からなるエピタキシャル成長層が形成されている。

【0027】

$n$  型反射多層膜 2 より活性層 4 側のエピタキシャル成長層には、素子形成領域を除いてプロトンあるいは酸素イオン等がイオン注入されることで絶縁化されており、これによって素子分離絶縁膜 8 が形成されている。

【0028】

$n$  型  $GaAs$  基板 1 上に形成された  $n$  型反射多層膜 2、 $n$  型クラッド層 3、活性層 4、 $p$  型クラッド層 5、 $p$  型反射多層膜 6 が光共振器を構成しており、素子分離絶縁膜 8 に囲まれたエピタキシャル成長層の中央部が光共振エリア  $A_r$  となり、当該光共振エリア  $A_r$  における活性層 4 が実質的に発光する発光領域となる。光共振エリア  $A_r$  の径は、例えば、 $2 \sim 5 \mu m$  程度である。

10

【0029】

上記の  $p$  型キャップ層 7 から  $n$  型クラッド層 3 におけるエピタキシャル成長層には、光共振エリア  $A_r$  を避け、かつ光共振エリア  $A_r$  の近傍から外側へと複数の溝が形成されており、当該溝内に埋め込まれて断面が楕状の  $p$  側電極 9 が形成されている。エピタキシャル成長層において  $p$  側電極 9 と接続する部分には、 $p$  側電極 9 とのオーミック接触を達成するための亜鉛が導入された拡散領域 10 が形成されている。

20

【0030】

上記の溝は、光共振エリア  $A_r$  から同心円状に形成されており、図 2 の上面図に示すように、このエピタキシャル成長層内に埋め込まれた  $p$  側電極 9 の埋め込み部 91 は、レーザ光出射口  $C$  を中心として、同心円状に形成されている。

【0031】

$p$  型キャップ層 7 および  $p$  側電極 9 は、レーザ光出射口  $C$  において除去されており、また、 $n$  型  $GaAs$  基板 1 の  $n$  型反射多層膜 2 の積層側とは反対側に  $n$  側電極 11 が形成されている。

以下に、上記積層構造の構成の一例を詳細に説明する。

【0032】

$n$  型反射多層膜 2 は、屈折率の異なる 2 種の半導体材料、例えば、 $n$  型  $AlAs$  層と  $n$  型  $GaAs$  層をペアーとして繰り返し積層された構造を有しており、分布反射器 (Distributed Bragg Reflector: DBR) を構成している。DBR は、屈折率 ( $n$ ) が異なり、厚さが  $\lambda/4$  ( $\lambda$ : 波長) からなる 2 つの薄い層をペアーとして、それを何十層 ( $20 \sim 40$ ) にも積み重ねることによって反射率を  $100\%$  近くにしたミラーである。なお、 $n$  型反射多層膜 2 は、例えば  $SiO_2$  と  $Ti_2O$  をペアーとして誘電体層を複数積層させるような誘電体ミラーであってもよい。

30

【0033】

活性層 4 は、例えば、ウェル層として機能する  $In_{0.2}Ga_{0.8}As$  と、バリア層として機能する  $GaAs$  とを含む歪量子井戸構造を有し、この活性層 4 を挟み込んで  $n$  型クラッド層 3 および  $p$  型クラッド層 5 が形成され、例えば、 $n$  型クラッド層 3 は  $n$  型の  $Al_{0.5}Ga_{0.5}As$  からなり、 $p$  型クラッド層 5 は、 $p$  型の  $Al_{0.5}Ga_{0.5}As$  からなる。

40

【0034】

$p$  型反射多層膜 6 は、例えば、 $p$  型  $AlAs$  層と、 $p$  型  $GaAs$  層をペアーとして繰り返し積層された構造を有しており、上側の分布反射器 (DBR) として機能する。なお、 $p$  型反射多層膜 6 は、上述した誘電体ミラーにより構成されていてもよい。

【0035】

$p$  型キャップ層 7 は、 $p$  側電極 9 とオーミック接触を形成するために設けられており、例えば、 $p$  型の不純物である  $Zn$  が高濃度に導入された  $p$  型  $GaAs$  により構成され、そのレーザ光出射口  $C$  において開口が形成されている。

【0036】

50

p側電極9は、例えば、p型キャップ層7側から例えばTi層/Pt層/Au層が順に積層されて形成されており、n側電極11は、例えば、n型GaAs基板1側からAuGe合金層/Ni層/Au層が順に積層されて形成されている。

【0037】

次に、上記構成の本実施形態に係る面発光半導体レーザ素子の製造方法について、図3～図5を参照して説明する。

【0038】

まず、図3(a)に示すように、n型GaAs基板1上に、n型反射多層膜2、n型クラッド層3、活性層4、p型クラッド層5、p型反射多層膜6、p型キャップ層7を構成する複数の半導体層を、MBE法(分子線エピタキシー法)やMOCVD法(有機金属気相成長法)等によってエピタキシャル成長させる。

10

【0039】

次に、図3(b)に示すように、p型キャップ層7上に、レジストを塗布し、リソグラフィ技術により素子形成領域を保護するレジストマスク20を形成し、当該レジストマスク20をマスクとして、酸素イオンやプロトン等をイオン注入することにより、n型クラッド層3までのエピタキシャル成長層を絶縁化させて、素子分離絶縁膜8を形成する。その後、レジストマスク20を除去する。

【0040】

次に、図4(c)に示すように、p型キャップ層7上に再度レジストを塗布し、リソグラフィ技術により光共振エリアArを保護しかつ溝形成領域に開口をもつパターンでレジストマスク21を形成し、当該レジストマスク21をエッチングマスクとして、RIE(Reactive Ion Etching)等の異方性エッチングを行なうことにより、p型キャップ層7から活性層4を突き抜ける溝Mを形成する。その後、レジストマスク21を除去する。

20

【0041】

次に、図4(d)に示すように、p型キャップ層7上に再度レジストを塗布し、リソグラフィ技術により光共振エリアArを保護するパターンのレジストマスク22を形成し、当該レジストマスク22をマスクとして、エピタキシャル成長層に垂鉛を拡散させることにより、拡散領域10を形成する。

【0042】

次に、図5(e)に示すように、p側電極となる電極材料を溝M内に完全に埋め込んだ後、リフトオフ法により、レジストマスク22上に堆積した金属材料とともにレジストマスク22を除去して、溝Mに埋め込まれレーザ光出射口Cに開口を有するp側電極9を形成する。

30

【0043】

最後に、図5(f)に示すように、n型GaAs基板1上に、電極材料を堆積させて所定のパターンを形成することでn側電極11を形成し、p側電極9をマスクとしてレーザ光出射口Cに露出したp型キャップ層7をエッチングにより除去することにより、本実施形態に係る面発光半導体レーザ素子が製造される。

【0044】

上記構成の本実施形態に係る面発光半導体レーザ素子では、上記のようにp側電極9の一部をp型反射多層膜6内に埋め込むことにより、電流注入は、活性層4の発光領域近傍におけるp型クラッド層5に直接行なわれる。このことは、p型反射多層膜6内を電流が通らなくなることから、低抵抗化のためのp型反射多層膜6への不純物の注入が必要無くなり、不純物注入によるp型反射多層膜6内の非発光再結合中心の発生を抑制し、当該非発光再結合中心による無効電流を低減することができる。

40

【0045】

同時にp型反射多層膜6内を電流が通らなくなことは、従来、低抵抗化に不可欠であったDBRミラーのヘテロ接合バリア対策が不必要となるため、DBRミラーを構成する半導体材料の組成比を大きくとることができ、より小さいペア数で反射率を確保することができる等、DBRミラーの作製のための自由度を向上させることができ、簡易で制御しや

50

すいDBRミラーを製造することができる。

【0046】

また、p側電極9等の金属材料は、一般に面発光半導体レーザ素子を構成するGaAsやAlGaAs等の半導体材料に比べて熱抵抗が小さいことから、この熱抵抗の小さいp側電極9が、光共振エリアArにおける活性層4の発光領域に数 $\mu\text{m}$ 程度に近づくことにより、発光領域において発光により発生した熱がp側電極9に伝達されて、素子外へ放散されることとなるから、従来よりも効率的に放熱することができ、温度特性を向上させることができる。

【0047】

また、光共振エリアArにおける活性層4の発光領域を取り囲むように同心円状にp側電極9が複数埋め込まれていることから、この共振エリアArの周囲に形成された複数層の埋め込み部91により、p型反射多層膜6の光共振エリアArから漏れた光を反射させ、再び活性層4の発光領域に戻すことができ、漏れ光の再利用化により電流効率向上を図ることができ、その結果、しきい値や動作電流の低減を図ることができる。

【0048】

また、本実施形態では、数十 $\mu\text{m}$ から数百 $\mu\text{m}$ 程度のp型反射多層膜6に埋め込まれたp側電極9の埋め込み部91によって光共振エリアArが形成されることから、p型反射多層膜6の物理的強度を向上させることができ、製造におけるハンドリング性向上と歩留り向上を図ることができる。

【0049】

## 第2実施形態

図6は、本実施形態に係る面発光半導体レーザ素子の断面図である。なお、第1実施形態に係る面発光半導体レーザ素子と同じ構成要素には、同じ符号を付しており、ここではその説明を省略する。

【0050】

図6に示す面発光半導体レーザ素子では、p型キャップ層7からn型クラッド層3におけるエピタキシャル成長層には、光共振エリアArを避けた領域において、光共振エリアArの近傍を取り囲む一つの溝のみが形成されており、当該溝内に埋め込まれてp側電極9が形成されている。p側電極9は、図2に示したレーザ光出射口Cに最も近い埋め込み部91のみが形成されているような形状を有する。

【0051】

上記構成の面発光半導体レーザ素子の製造方法としては、第1実施形態において、図4(c)に示す溝形成工程におけるレジストマスク21の形状を変更することにより製造される。

【0052】

上記構成の面発光半導体レーザ素子によれば、光共振エリアAr周囲を囲む一つの埋め込み部91しか有さないが、第1実施形態と比較して、活性層4の発光領域で発生した熱の放散、漏れ光の再利用の効果に関しては低下するものの、素子抵抗や物理強度の点においては同等の効果を得ることができると考えられる。

【0053】

## 第3実施形態

図7は、本実施形態に係る面発光半導体レーザ素子の断面図である。なお、第1実施形態に係る面発光半導体レーザ素子と同じ構成要素には、同じ符号を付しており、ここではその説明を省略する。

【0054】

図7に示す面発光半導体レーザ素子では、第2実施形態と同様に、p型キャップ層7からn型クラッド層3におけるエピタキシャル成長層には、光共振エリアArを避けた領域において、光共振エリアArの近傍を取り囲む一つの溝のみが形成されており、当該溝内に埋め込まれてp側電極9が形成されている。p側電極9は、図2に示したレーザ光出射口Cに最も近い埋め込み部91のみが形成されているような形状を有する。

## 【 0 0 5 5 】

そして、本実施形態ではさらに、p型キャップ層7の表面に例えば第1実施形態と同様の同心円状の複数の溝が形成されており、当該p型キャップ層7に形成された溝に埋め込まれてp側電極9が形成されることで、p型キャップ層7内にも埋め込み部92を有する。

## 【 0 0 5 6 】

上記構成の面発光半導体レーザ素子の製造方法としては、第1実施形態において、図4(c)に示す溝形成工程におけるレジストマスク21による溝Mの形成工程の前あるいは後に、同様にしてレジストマスクを用いてp型キャップ層7に埋め込み部92の形成のための溝をエッチングによりパターン形成することにより、製造される。

## 【 0 0 5 7 】

上記構成の面発光半導体レーザ素子においては、第2実施形態と同様の効果を得るとともに、p型キャップ層7上に形成されたp型電極において電流の流れる断面積を大きくすることができることから、第2実施形態に比して、低抵抗化を図ることができる。

## 【 0 0 5 8 】

第4実施形態

図8は、本実施形態に係る面発光半導体レーザ素子の断面図である。なお、第1実施形態に係る面発光半導体レーザ素子と同じ構成要素には、同じ符号を付しており、ここではその説明を省略する。

## 【 0 0 5 9 】

図8に示す面発光半導体レーザ素子では、第2実施形態と同様に、エピタキシャル成長層には、光共振エリアArを避けた領域において、光共振エリアArの近傍を取り囲む一つの溝のみが形成されており、当該溝内に埋め込まれてp側電極9が形成されている。

## 【 0 0 6 0 】

本実施形態では、第2実施形態と異なり、溝内に埋め込まれたp型電極9の埋め込み部91aが、活性層4を貫かないでp型クラッド層5の途中まで埋め込まれて形成されている。

## 【 0 0 6 1 】

上記構成の面発光半導体レーザ素子の製造方法としては、第1実施形態において、図4(c)に示す溝形成工程におけるレジストマスク21の形状およびエッチング深さを変更することにより製造される。

## 【 0 0 6 2 】

上記構成の面発光半導体レーザ素子においては、第2実施形態に比して、埋め込み部91aと活性層4の発光領域との距離が遠ざかり、また、活性層4の発光領域の周囲は埋め込み部91aによって囲まれていないことから、活性層4の発光領域で発生した熱の放散、漏れ光の再利用に関しては第2実施形態に比して低下するものの、素子抵抗や物理強度の点においては同等の効果を得ることができると考えられる。

## 【 0 0 6 3 】

第5実施形態

図9は、本実施形態に係る面発光半導体レーザ素子の断面図である。なお、第1実施形態に係る面発光半導体レーザ素子と同じ構成要素には、同じ符号を付しており、ここではその説明を省略する。

## 【 0 0 6 4 】

図9に示す面発光半導体レーザ素子では、n型GaAs基板1からn型クラッド層3にかけて、光共振エリアArを避けた領域において、光共振エリアArの近傍を取り囲む溝が形成されており、当該溝内に埋め込まれて断面が櫛状のn側電極11が形成されており、n側電極11側にも埋め込み部11aを有する。

n型GaAs基板1からn型クラッド層3において、n側電極11と接続する部分には、n側電極11とのオーミック接触を達成するためn型不純物が導入された拡散領域12が形成されている。

また、本実施形態では、第4実施形態と同様の深さを有する埋め込み部91aが複数形成

10

20

30

40

50

され、断面が櫛状の p 側電極 9 が形成されている。

【0065】

上記構成の面発光半導体レーザ素子の製造方法としては、第1実施形態において、図5(f)に示す n 側電極堆積工程前に n 型 GaAs 基板 1 から n 型クラッド層 3 の途中まで達する溝を形成した後に、n 側電極を堆積させることにより製造される。

【0066】

上記構成の本実施形態に係る面発光半導体レーザ素子では、上記のように n 側電極 11 の一部をも n 型反射多層膜 2 内に埋め込むことにより、電流注入は、活性層 4 の発光領域近傍における n 型クラッド層 3 に直接行なわれることから、第1実施形態に比してさらに低抵抗化を図ることができる。

また、n 側電極 11 の埋め込み部 11a が、活性層 4 の発光領域に近づいていることから、発光領域において発光により発生した熱の素子外への放散に n 側電極 11 も機能することができ、さらに放熱特性を向上させることができる。

また、n 側電極 11 の埋め込み部 11a が、光共振エリア Ar における n 型反射多層膜 2 および n 型クラッド層 3 の一部を取り囲んでいることから、n 型反射多層膜 2 の光共振エリア Ar から漏れた光をも反射させて、再び活性層 4 の発光領域に戻すことができることから、第1実施形態に比してさらに、漏れ光の再利用化により電流効率向上を図ることができ、その結果、しきい値や動作電流の低減を図ることができる。

【0067】

本発明は、上記の実施形態の説明に限定されない。

例えば、本実施形態において、p 側電極 9 が同心円状に埋め込まれた例について説明したが、これに限られるものでなく、図10に示すように正方形状に埋め込まれていてもよく、図11に示すように長方形状に埋め込まれてよい。このように電極を円形でなく、矩形にすることで、偏光を制御することが可能になる。

また、p 側電極 9 や n 側電極 11 の埋め込み部の深さや数は、様々なバリエーションがあり、上記の実施形態において説明したものに限定されるものではない。

【0068】

また、本実施形態では、p 側電極 9 とのオーミック接触を実現するため p 側電極の堆積前に亜鉛を拡散する工程を有する例について説明したが、これに限られず、例えば、p 側電極 9 の材料として亜鉛と金の積層膜を用いた場合には、p 側電極の堆積後に熱処理を行なうことで、亜鉛が拡散して、上記の処理と同様の効果を得ることができる。

その他、本発明の要旨を逸脱しない範囲で、種々の変更が可能である。

【0069】

【発明の効果】

本発明によれば、素子抵抗が低減し温度特性に優れ、安定した構造を有する面発光半導体レーザ素子を実現することができる。

【図面の簡単な説明】

【図1】第1実施形態に係る面発光半導体レーザ素子の断面図である。

【図2】第1実施形態に係る面発光半導体レーザ素子の上面図である。

【図3】第1実施形態に係る面発光半導体レーザ素子の製造における工程断面図である。

【図4】第1実施形態に係る面発光半導体レーザ素子の製造における工程断面図である。

【図5】第1実施形態に係る面発光半導体レーザ素子の製造における工程断面図である。

【図6】第2実施形態に係る面発光半導体レーザ素子の断面図である。

【図7】第3実施形態に係る面発光半導体レーザ素子の断面図である。

【図8】第4実施形態に係る面発光半導体レーザ素子の断面図である。

【図9】第5実施形態に係る面発光半導体レーザ素子の断面図である。

【図10】本実施形態に係る面発光半導体レーザ素子の電極形状の他の例を示す上面図である。

【図11】本実施形態に係る面発光半導体レーザ素子の電極形状の他の例を示す上面図である。

10

20

30

40

50

【図12】図12(a)は従来例に係る面発光半導体レーザ素子の断面図であり、図12(b)は図12(a)に示すp型DBRミラーの拡大断面図である。

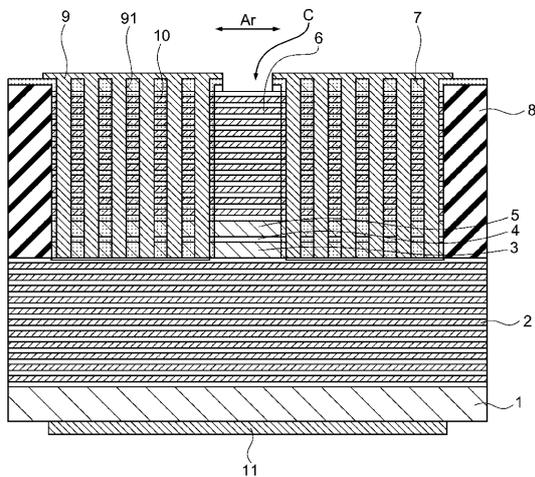
【図13】他の従来例に係る面発光半導体レーザ素子の断面図である。

【符号の説明】

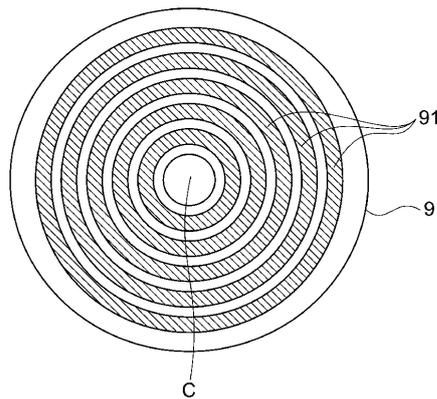
1...n型GaAs基板、2...n型反射多層膜、3...n型クラッド層、4...活性層、5...p型クラッド層、6...p型反射多層膜、7...p型キャップ層、8...素子分離絶縁膜、9...p側電極、91, 91a, 92...埋め込み部、10...拡散領域、11...n側電極、11a...埋め込み部、12...拡散領域、20, 21, 22...レジストマスク、101...n型GaAs基板、102...n型DBRミラー、103...n型クラッド層、104...活性層、105...p型クラッド層、106...p型DBRミラー、107...p型キャップ層、109...p側電極、111...n側電極、201...n型GaAs基板、202...n型DBRミラー、203...n型クラッド層、204...活性層、205...p型クラッド層、206...p型DBRミラー、207...p型キャップ層、209...p側電極、211...n側電極、C...レーザ光出射口、Ar...光共振エリア。

10

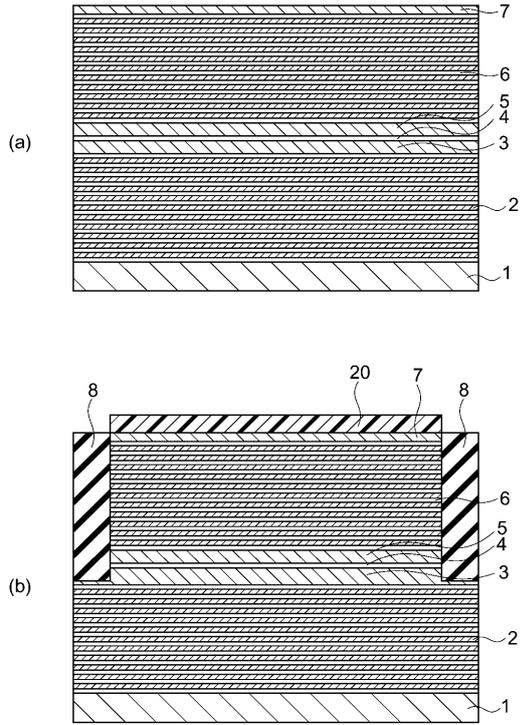
【図1】



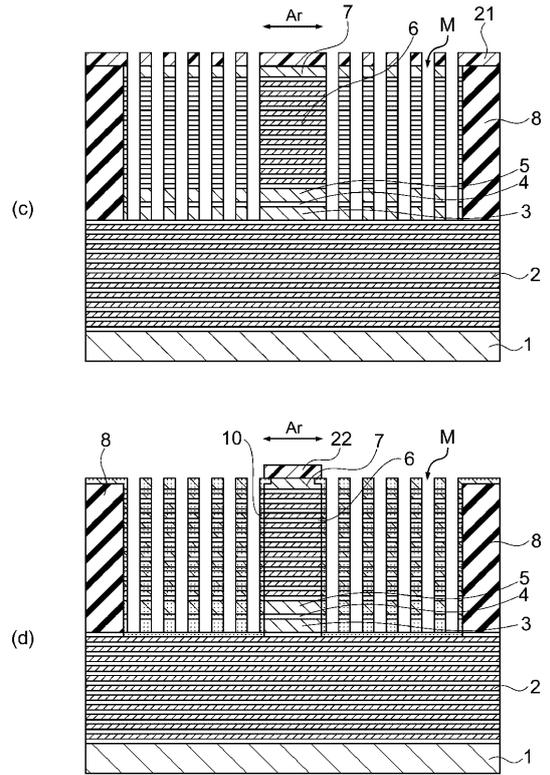
【図2】



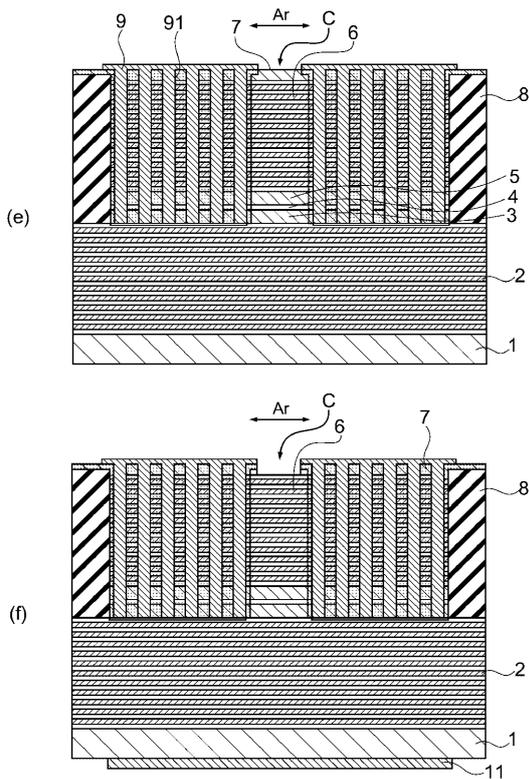
【 図 3 】



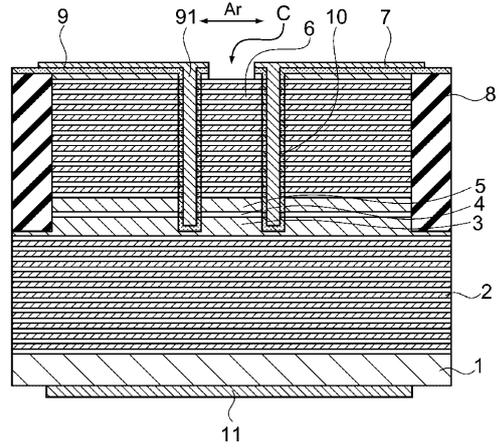
【 図 4 】



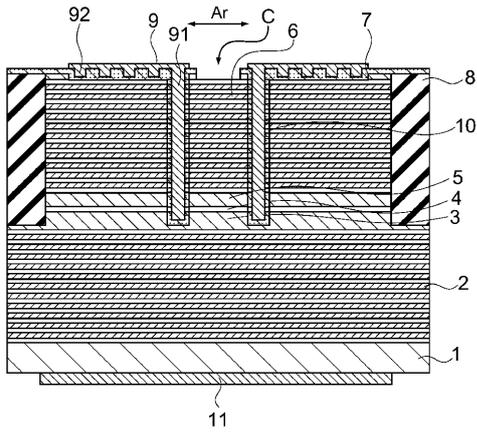
【 図 5 】



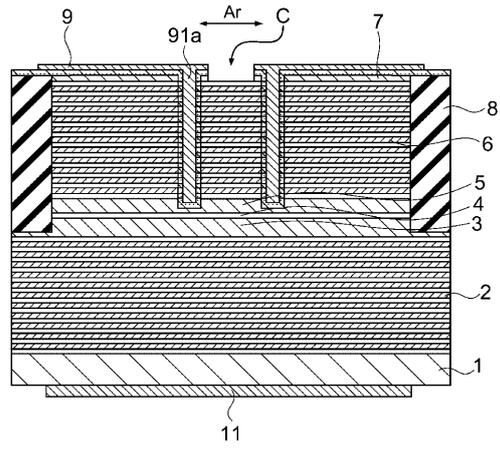
【 図 6 】



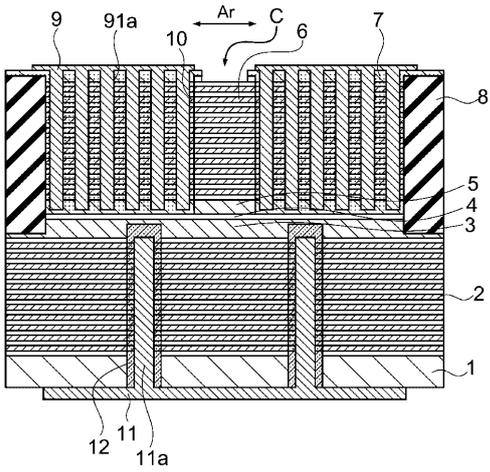
【図 7】



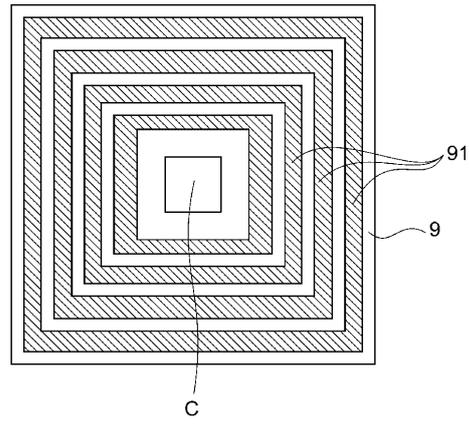
【図 8】



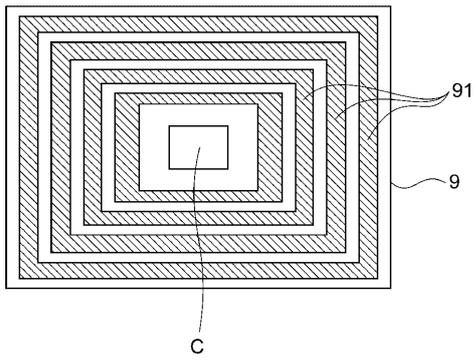
【図 9】



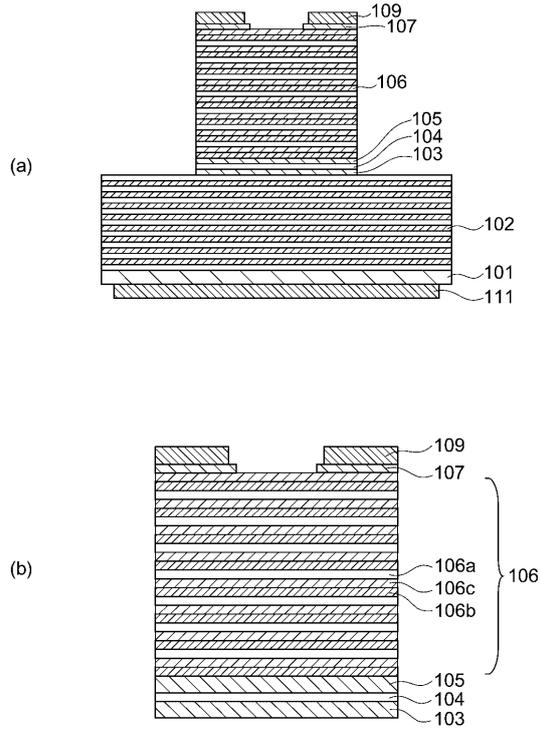
【図 10】



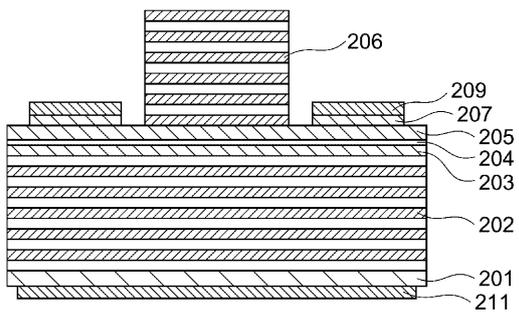
【図 1 1】



【図 1 2】



【図 1 3】



---

フロントページの続き

- (56)参考文献 特開平08-316573(JP,A)  
特開2000-294874(JP,A)  
特表平11-513534(JP,A)  
特開平05-167188(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
H01S 5/00-5/50