

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5524715号
(P5524715)

(45) 発行日 平成26年6月18日(2014.6.18)

(24) 登録日 平成26年4月18日(2014.4.18)

(51) Int.Cl.	F I		
H01G 4/232 (2006.01)	H01G 4/12	352	
H01G 4/30 (2006.01)	H01G 4/30	301B	
H01G 2/06 (2006.01)	H01G 1/035	C	
H05K 1/18 (2006.01)	H05K 1/18	J	
H05K 3/46 (2006.01)	H05K 3/46	Q	

請求項の数 11 (全 25 頁)

(21) 出願番号	特願2010-121051 (P2010-121051)	(73) 特許権者	000004547 日本特殊陶業株式会社
(22) 出願日	平成22年5月26日(2010.5.26)		愛知県名古屋市瑞穂区高辻町14番18号
(65) 公開番号	特開2011-14882 (P2011-14882A)	(74) 代理人	100114605 弁理士 渥美 久彦
(43) 公開日	平成23年1月20日(2011.1.20)	(72) 発明者	一▲柳▼ 星児 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
審査請求日	平成25年4月3日(2013.4.3)	(72) 発明者	村上 健二 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
(31) 優先権主張番号	特願2009-132289 (P2009-132289)	(72) 発明者	佐藤 元彦 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
(32) 優先日	平成21年6月1日(2009.6.1)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 セラミックコンデンサ、配線基板

(57) 【特許請求の範囲】

【請求項1】

厚さ方向において互いに反対側に位置する一対のコンデンサ主面と複数のコンデンサ側面とを有し、セラミック誘電体層を介して複数の内部電極が積層配置された構造を有するコンデンサ本体と、

前記複数の内部電極に電氣的に接続される複数のコンデンサ内ビア導体と、

前記複数のコンデンサ内ビア導体における前記コンデンサ主面側の端部に接続された複数の表層電極と

を備えるセラミックコンデンサであって、

前記コンデンサ本体が、複数の前記セラミック誘電体層と前記複数の内部電極とを交互に積層してなる第1積層部と、前記コンデンサ本体の前記一対のコンデンサ主面のうち少なくともいずれか一方にて露出するように配置された第2積層部とを含んで構成され、

前記第2積層部は、前記コンデンサ主面と前記コンデンサ側面との境界部分となる角部を有し、

前記コンデンサ本体の外表面上に、前記コンデンサ側面における前記コンデンサ主面側の端部を覆う側面被覆部を有することで少なくとも前記角部を覆う金属層を備え、

前記複数の内部電極の端面の少なくとも一部が前記コンデンサ側面に露出しており、前記コンデンサ本体の厚さ方向における前記側面被覆部の長さが、前記第2積層部の厚さと等しい

ことを特徴とするセラミックコンデンサ。

【請求項 2】

前記金属層は、前記複数の表層電極の少なくとも一部を避けて配置されつつ、前記コンデンサ主面を覆っていることを特徴とする請求項 1 に記載のセラミックコンデンサ。

【請求項 3】

前記コンデンサ本体は、前記複数の内部電極とは電氣的に絶縁されたダミー電極を備え

、前記ダミー電極の端面の少なくとも一部が前記コンデンサ側面に露出していることを特徴とする請求項 1 または 2 に記載のセラミックコンデンサ。

【請求項 4】

少なくとも一方の前記コンデンサ主面と前記コンデンサ側面との境界部分に、前記金属層によって覆われる面取り部が形成されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載のセラミックコンデンサ。

【請求項 5】

前記面取り部は、平面状の面取り部であり、

前記コンデンサ主面を基準とした前記面取り部の面取り深さは、前記コンデンサ本体の厚さの 2 分の 1 未満であることを特徴とする請求項 4 に記載のセラミックコンデンサ。

【請求項 6】

前記角部を覆う前記金属層の外表面は曲面状をなしていることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載のセラミックコンデンサ。

【請求項 7】

前記金属層は、外表面に樹脂絶縁材料が接した状態で用いられることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載のセラミックコンデンサ。

【請求項 8】

前記第 2 積層部における前記角部は、前記コンデンサ主面と前記コンデンサ側面とが垂直に交わる境界部分に存在していることを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載のセラミックコンデンサ。

【請求項 9】

前記金属層下に位置する前記面取り部の表面粗さは、前記金属層下に位置する前記コンデンサ主面の表面粗さ以上に設定されていることを特徴とする請求項 4 に記載のセラミックコンデンサ。

【請求項 10】

請求項 1 乃至 9 のいずれか 1 項に記載のセラミックコンデンサを内蔵したことを特徴とする配線基板。

【請求項 11】

基板主面を有し、その基板主面上に請求項 1 乃至 9 のいずれか 1 項に記載のセラミックコンデンサをフリップチップ方式にて表面実装したことを特徴とする配線基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板に内蔵または表面実装されるセラミックコンデンサ及びそのセラミックコンデンサを内蔵または表面実装した配線基板に関するものである。

【背景技術】

【0002】

コンピュータのマイクロプロセッサ等として使用される半導体集積回路素子（ICチップ）は、近年ますます高速化、高機能化しており、これに付随して端子数が増え、端子間ピッチも狭くなる傾向にある。一般的に ICチップの底面には多数の端子が密集してアレイ状に配置されており、このような端子群はマザーボード側の端子群に対してフリップチップの形態で接続される。ただし、ICチップ側の端子群とマザーボード側の端子群とでは端子間ピッチに大きな差があることから、ICチップをマザーボード上に直接的に接続することは困難である。そのため、通常は ICチップを ICチップ搭載用配線基板上に搭

10

20

30

40

50

載してなるパッケージを作製し、そのパッケージをマザーボード上に搭載するという手法が採用される。この種のパッケージを構成するICチップ搭載用配線基板においては、ICチップのスイッチングノイズの低減や電源電圧の安定化を図るために、コンデンサ（「キャパシタ」とも言う）を設けることが提案されている。その一例として、高分子材料製のコア基板に設けられた収容穴部内にセラミックコンデンサを収容するとともに、そのコア基板の表面及び裏面にビルドアップ層を形成した配線基板が従来提案されている（例えば特許文献1, 2参照）。

【0003】

図14は、従来のセラミックコンデンサ201の一例を示している。このセラミックコンデンサ201は、コンデンサ形成層部202とカバー層部203とを備える。コンデンサ形成層部202は、セラミック誘電体層205を介して第1内部電極206と第2内部電極207とを交互に積層配置した構造を有している。セラミック誘電体層205は、高誘電率セラミックの一種であるチタン酸バリウムの焼結体からなり、第1内部電極206及び第2内部電極207間の誘電体（絶縁体）として機能する。

10

【0004】

カバー層部203は、複数のセラミック誘電体層209を積層してなり、コンデンサ形成層部202を覆うようにセラミックコンデンサ201の表層部に設けられている。このカバー層部203を設けることによって、セラミックコンデンサ201の絶縁性、耐熱性、耐湿性等が確保される。

【0005】

また、セラミックコンデンサ201には多数のビア穴210が形成されている。これらのビア穴210は、セラミックコンデンサ201の一对のコンデンサ主面213間を貫通するとともに、全面にわたって格子状（アレイ状）に配置されている。そして、各ビア穴210内には複数のビア導体211, 212が形成されている。各第1ビア導体211は、各第1内部電極206を貫通しており、それら同士を互いに電気的に接続している。各第2ビア導体212は、各第2内部電極207を貫通しており、それら同士を互いに電気的に接続している。

20

【0006】

さらに、それぞれのコンデンサ主面213上には、第1表層電極215と第2表層電極216とが突設されている。第1表層電極215は、複数の第1ビア導体211の端面に対して直接接続されており、第2表層電極216は、複数の第2ビア導体212の端面に対して直接接続されている。なお、第2表層電極216は、コンデンサ主面213の略全体を覆うプレーン状導体であり、第1表層電極215を避けるための孔を複数有している。各第1表層電極215は、コンデンサ主面213に配置された円形状の導体である。

30

【0007】

ところで、図14に示す従来のセラミックコンデンサ201を特許文献1のように配線基板に内蔵した場合、セラミックコンデンサ201の表面には樹脂の硬化収縮や熱履歴（熱膨張差）に伴う外部応力が加わるようになる。具体的に言うと、コンデンサ主面213とコンデンサ側面214との境界部分となる角部200に外部応力が集中する 경우가多く、角部200付近に脆いセラミック（セラミック誘電体層205, 209）が露出している構造の場合、セラミックコンデンサ201の角部200付近からクラック221（図15参照）が発生し、図15に示す矢印F1方向に進展しやすくなる。このため、配線基板の信頼性が低下するおそれがある。

40

【0008】

そこで図16に示されるように、各セラミック誘電体層209間にダミー電極217を積層してカバー層部203の靱性を向上させることにより、上記のクラック221の発生及び進展を防止する技術が提案されている。

【先行技術文献】

【特許文献】

【0009】

50

【特許文献1】特開2005-39243号公報(図4など)

【特許文献2】特開2007-96262号公報(図1など)

【発明の概要】

【発明が解決しようとする課題】

【0010】

ところが、上記のダミー電極217は、カバー層部203の水平方向に形成されているため、コンデンサ形成層部202へのクラック221の進展を抑制することができるが、ダミー電極217のみでは、クラック221の発生を完全に防止することが困難である。ゆえに、この場合も、配線基板の信頼性が低下してしまう。

【0011】

本発明は上記の課題に鑑みてなされたものであり、その第1の目的は、配線基板に内蔵する際などに生じるクラックを防止することができるセラミックコンデンサを提供することにある。また、第2の目的は、上記セラミックコンデンサを内蔵または表面実装した好適な配線基板を提供することにある。

【課題を解決するための手段】

【0012】

そして上記課題を解決するための手段(手段1)としては、厚さ方向において互いに反対側に位置する一対のコンデンサ主面と複数のコンデンサ側面とを有し、セラミック誘電体層を介して複数の内部電極が積層配置された構造を有するコンデンサ本体と、前記複数の内部電極に電氣的に接続される複数のコンデンサ内ビア導体と、前記複数のコンデンサ内ビア導体における前記コンデンサ主面側の端部に接続された複数の表層電極とを備えるセラミックコンデンサであって、前記コンデンサ本体が、複数の前記セラミック誘電体層と前記複数の内部電極とを交互に積層してなる第1積層部と、前記コンデンサ本体の前記一対のコンデンサ主面のうち少なくともいずれか一方にて露出するように配置された第2積層部とを含んで構成され、前記第2積層部は、前記コンデンサ主面と前記コンデンサ側面との境界部分となる角部を有し、前記コンデンサ本体の外表面上に、前記コンデンサ側面における前記コンデンサ主面側の端部を覆う側面被覆部を有することで少なくとも前記角部を覆う金属層を備え、前記複数の内部電極の端面の少なくとも一部が前記コンデンサ側面に露出しており、前記コンデンサ本体の厚さ方向における前記側面被覆部の長さが、前記第2積層部の厚さと等しいことを特徴とするセラミックコンデンサがある。

【0013】

従って、手段1のセラミックコンデンサによると、少なくとも角部にある脆いセラミック誘電体層が金属層に覆われることによって、コンデンサ本体の靱性が向上する。このため、配線基板への内蔵時などに角部に外部応力が集中したとしても、セラミックコンデンサの角部付近を起点とするクラックの発生を抑制することができる。

【0014】

なお、セラミックコンデンサの長手方向の外形寸法が例えば5mm以上40mm以下であれば、上記手段1を適用する意義が大きくなるために好ましい。即ち、セラミックコンデンサの長手方向の外形寸法が5mm以上であれば、コンデンサ表面に加わる外部応力が大きくなって、セラミックコンデンサの角部付近を起点とするクラックが発生しやすくなるため、本発明の課題が生じやすくなる。なお、セラミックコンデンサの長手方向の外形寸法が5mm未満である場合、十分なコンデンサ容量を確保できなくなってしまう。一方、セラミックコンデンサの長手方向の外形寸法が40mmよりも大きい場合、セラミックコンデンサを内蔵する配線基板の大型化につながってしまう。また、金属層を、外表面に樹脂絶縁材料が接した状態で用いるようにすれば、上記手段1を適用する意義が大きくなるために好ましい。即ち、金属層の外表面に樹脂絶縁材料が接している場合に、角部に外部応力が集中するようになるため、本発明の課題が生じやすくなる。

【0015】

上記手段1のセラミックコンデンサは、複数の内部電極に電氣的に接続される複数のコンデンサ内ビア導体と、複数のコンデンサ内ビア導体におけるコンデンサ主面側の端部に

10

20

30

40

50

電氣的に接続された複数の表層電極とを備えるものであるため、配線基板における導体との接続を確実に行うことができる。なお、セラミックコンデンサは、複数のコンデンサ内ビア導体が全体としてアレイ状に配置されたビアアレイタイプのコンデンサであることが好ましい。このような構造であれば、セラミックコンデンサのインダクタンスの低減化が図られ、ノイズ吸収や電源変動平滑化のための高速電源供給が可能となる。

【0016】

セラミック誘電体層としては、チタン酸バリウム、チタン酸鉛、チタン酸ストロンチウムなどの誘電体セラミックの焼結体を使用することが好ましい。誘電体セラミックの焼結体を使用した場合、静電容量の大きなセラミックコンデンサを実現しやすくなる。また、用途に応じて、アルミナ、窒化アルミニウム、窒化ほう素、炭化珪素、窒化珪素などといった高温焼成セラミックの焼結体が好適に使用されるほか、ホウケイ酸系ガラスやホウケイ酸鉛系ガラスにアルミナ等の無機セラミックフィラーを添加したガラスセラミックのような低温焼成セラミックの焼結体も好適に使用される。

10

【0017】

なお、第2積層部を構成するセラミック誘電体層の厚さは、第1積層部を構成するセラミック誘電体層の厚さよりも厚いことが好ましい。このようにすれば、第2積層部の強度を十分に確保することができる。また、第2積層部を構成するセラミック誘電体層の厚さは、第1積層部を構成するセラミック誘電体層の厚さと等しくてもよい。この場合、同じ厚さのシート材を使用してそれぞれのセラミック誘電体層を形成することができるため、製造コストを低減することができる。

20

【0018】

内部電極、コンデンサ内ビア導体及び表層電極としては特に限定されないが、同時焼成法によってこれらの導体及びセラミック誘電体層を形成する場合、導体中の金属粉末は、セラミック誘電体層の焼成温度よりも高融点である必要がある。例えば、セラミック誘電体層が高誘電率セラミック（例えばチタン酸バリウム等）からなる場合には、ニッケル（Ni）、銅（Cu）、銀（Ag）、パラジウム（Pd）、白金（Pt）等やそれらの合金が選択可能である。また、セラミック誘電体層がいわゆる高温焼成セラミック（例えばアルミナ等）からなる場合には、導体中の金属粉末として、タングステン（W）、モリブデン（Mo）、マンガン（Mn）等やそれらの合金が選択可能である。セラミック誘電体層がいわゆる低温焼成セラミック（例えばガラスセラミック等）からなる場合には、導体中の金属粉末として、銅（Cu）または銀（Ag）等やそれらの合金が選択可能である。なお、内部電極や表層電極は、金属粉末を含む導体ペーストを用い、従来周知の手法、例えば印刷法等により塗布された後、焼成することで形成される。また、コンデンサ内ビア導体は、圧入法等により形成された後、焼成することで形成される。また、表層電極の一部に焼き付け導体を用いてもよい。具体的に言うと、焼成後のコンデンサ本体上（場合によっては表層電極上）に銅（Cu）や銀（Ag）を含む導体ペーストを塗布し、所定の雰囲気下で焼き付けることにより、表層電極を形成してもよい。

30

【0019】

また、金属層は、コンデンサ本体の外表面上において、少なくとも角部を覆っている。なお、金属層は、角部だけでなく、コンデンサ主面やコンデンサ側面も覆っていることが好ましい。このようにすれば、コンデンサ本体の靱性がよりいっそう向上するため、セラミックコンデンサの角部付近を起点とするクラックの発生をより確実に抑制することができる。

40

【0020】

ここで、金属層がコンデンサ主面を覆う場合、金属層は、複数の表層電極の少なくとも一部を避けて配置されつつ、コンデンサ主面を覆っていることが好ましい。このようにすれば、それぞれの表層電極が電氣的に接続されることに起因する不具合（短絡など）を防止しつつ、コンデンサ本体の靱性を向上させることができる。

【0021】

上記手段1のセラミックコンデンサでは、金属層が、コンデンサ側面におけるコンデン

50

サ主面側の端部を覆う側面被覆部を有しているので、セラミック誘電体層のみにて形成される可能性があるために比較的に靱性が低い第2積層部を、側面被覆部によって確実に補強することができる。その結果、コンデンサ本体の靱性がよりいっそう向上するため、セラミックコンデンサの角部付近を起点とするクラックの発生をより確実に抑制することができる。

【0022】

上記手段1のセラミックコンデンサでは、複数の内部電極の端面の少なくとも一部がコンデンサ側面に露出しており、コンデンサ本体の厚さ方向における側面被覆部の長さが、第2積層部の厚さと等しいため、それぞれの内部電極が側面被覆部を介して電氣的に接続されることに起因する不具合（短絡など）を防止しつつ、コンデンサ本体の靱性を向上させることができる。なお、コンデンサ本体が複数の内部電極とは電氣的に絶縁されたダミー電極を備え、ダミー電極の端面の少なくとも一部がコンデンサ側面に露出している場合、厚さ方向における側面被覆部の長さ特に制約はない。

10

【0023】

また、金属層の一部または全部の層を構成する金属材料としては、例えば銅、銀、鉄、コバルト、ニッケルなどが挙げられる。特に、配線基板内蔵用のセラミックコンデンサである場合、金属層の最表面を構成する金属材料としては、できれば銅や銀などの良導体を用いることが好ましい。

【0024】

ここで、金属層の一部は、複数の内部電極や複数の表層電極と同じ金属材料を用いて形成されていることが好ましい。このようにすれば、内部電極や表層電極と同じ金属材料を用いて、表層電極と同時に金属層を形成する場合に、その金属層の専用の金属材料を別途用意する必要がなく、同じ条件（温度、時間）で同時焼成を行うことができるため、製造コストを抑えることができる。なお、金属層の最表面に銅めっきや金めっきを適宜施してもよい。

20

【0025】

金属層の厚さは特に限定されないが、複数の内部電極の厚さ以上であることが好ましく、例えば5 μm 以上50 μm 以下であることが好ましい。即ち、金属層の厚さが5 μm 未満であると、金属層によってコンデンサ本体全面を覆うことができず、強度を十分に確保できない場合があり、コンデンサ本体で発生するクラックを確実に防止できなくなる。一方、金属層の厚さが50 μm よりも大きいと、金属層の一部分がコンデンサ本体、特にコンデンサ側面から剥れやすくなるため、角部付近にセラミックが露出してしまい、クラックが発生してしまう場合がある。

30

【0026】

また、角部を覆う金属層の外表面は曲面状をなしていることが好ましい。このようにすれば、外表面に樹脂絶縁材料が接した状態でセラミックコンデンサを配線基板に内蔵した場合に、樹脂絶縁材料に熱応力が加わったとしても、金属層への応力集中が、曲面状の外表面によって緩和される。しかも、金属層の外表面に「角」が存在しなくなるので、応力集中をより確実に緩和することができる。これにより、樹脂絶縁材料へのクラックの発生を確実に防止することができる。

40

【0027】

なお、少なくとも一方のコンデンサ主面とコンデンサ側面との境界部分には、金属層によって覆われる面取り部が形成されることが好ましい。このようにすれば、セラミックコンデンサを配線基板に内蔵した場合に、セラミックコンデンサの外表面に密着している樹脂絶縁材料に熱応力が加わったとしても、コンデンサ主面とコンデンサ側面との境界部分への応力集中が、面取り部を設けることによって緩和される。これにより、樹脂絶縁材料へのクラックの発生を確実に防止することができる。

【0028】

また、隣接する2つのコンデンサ側面の境界部分には、側部面取り部が形成されることがより好ましい。このようにすれば、外表面に樹脂絶縁材料が接した状態でセラミックコ

50

ンデンサを配線基板に内蔵した場合に、樹脂絶縁材料に熱応力が加わったとしても、隣接する2つのコンデンサ側面の境界部分への応力集中が、側部面取り部を設けることによって緩和される。これにより、樹脂絶縁材料へのクラックの発生をより確実に防止することができる。

【0029】

面取り部及び側部面取り部は、平面状の面取り部であってもよいが、応力緩和の観点から曲面状の面取り部であることが好ましい。しかし、平面状の面取り部である場合、曲面状の面取り部を形成する場合よりも、面取り部を高精度にかつ容易に形成することができる。

【0030】

なお、コンデンサ主面を基準とした面取り部の面取り深さは、コンデンサ本体の厚さの2分の1未満であることが好ましい。仮に、面取り部の面取り深さがコンデンサ本体の厚さの2分の1以上であると、一方のコンデンサ主面の外周部分に形成された面取り部と他方のコンデンサ主面の外周部分に形成された面取り部とがつながってしまい、2つの面取り部がなす角度が鋭角になる可能性がある。この場合、隣接する2つの面取り部の境界部分に応力が集中し、外表面に接する樹脂絶縁材料にクラックが発生するおそれがある。

また、面取り部を形成する場合において、金属層下に位置する面取り部の表面粗さ(Ra)は、金属層下に位置するコンデンサ主面の表面粗さ(Ra)以上に設定されていることが好ましい。この構成によると、微細な凹凸によるアンカー効果が得られることから、セラミック誘電体における面取り部に対する金属層の密着性を向上することができる。よって、クラックの発生を効果的に防止することが可能となる。例えば、金属層下に位置する面取り部の表面粗さ(Ra)は0.5µm以上3.0µm以下に設定されることが好ましく、金属層下に位置するコンデンサ主面の表面粗さ(Ra)は0.2µm以上0.3µm以下に設定されることが好ましい。未焼結のセラミック誘電体に対するレーザー加工により面取り部を形成したような場合には、比較的容易にコンデンサ主面に比べて表面粗さを大きくすることが可能である。

【0031】

また、上記課題を解決するための別の手段(手段2)としては、上記手段1に記載のセラミックコンデンサを内蔵したことを特徴とする配線基板がある。

【0032】

従って、上記手段2の配線基板によれば、少なくとも角部にある脆いセラミック誘電体層が金属層に覆われることによって、コンデンサ本体の靱性が向上する。このため、セラミックコンデンサの内蔵工程において角部に外部応力が集中したとしても、セラミックコンデンサの角部付近を起点とするクラックの発生を抑制することができる。その結果、配線基板の信頼性が向上する。

【0033】

配線基板は、手段1のセラミックコンデンサを収容するための収容穴部を有するコア基板と、そのコア基板のコア主面及びコア裏面上に形成される配線積層部とを備えることが好ましい。このコア基板を形成する材料は特に限定されないが、好ましいコア基板は高分子材料を主体として形成される。コア基板を形成するための高分子材料の具体例としては、例えば、EP樹脂(エポキシ樹脂)、PI樹脂(ポリイミド樹脂)、BT樹脂(ビスマレイミド・トリアジン樹脂)、PPE樹脂(ポリフェニレンエーテル樹脂)などがある。そのほか、これらの樹脂とガラス繊維(ガラス織布やガラス不織布)やポリアミド繊維等の有機繊維との複合材料を使用してもよい。

【0034】

また、上記課題を解決するための別の手段(手段3)としては、基板主面を有し、その基板主面上に上記手段1に記載のセラミックコンデンサをフリップチップ方式にて表面実装したことを特徴とする配線基板がある。

【0035】

従って、上記手段3の配線基板によれば、少なくとも角部にある脆いセラミック誘電体

10

20

30

40

50

層が金属層に覆われることによって、コンデンサ本体の靱性が向上する。このため、セラミックコンデンサの表面実装工程において角部に外部応力が集中したとしても、セラミックコンデンサの角部付近を起点とするクラックの発生を抑制することができる。その結果、配線基板の信頼性が向上する。

【0036】

なお、配線基板において、基板主面とセラミックコンデンサとの隙間を樹脂材にて封止してもよい。この樹脂材の封止工程において、熱硬化収縮による引っ張り応力がセラミックコンデンサに作用した場合でも、セラミックコンデンサの外周部でクラックが発生することを防止できる。

【図面の簡単な説明】

10

【0037】

【図1】本発明を具体化した第1実施形態の配線基板を示す概略断面図。

【図2】同じく、セラミックコンデンサを示す概略断面図。

【図3】同じく、セラミックコンデンサの第1コンデンサ主面側を示す概略平面図。

【図4】同じく、セラミックコンデンサの第2コンデンサ主面側を示す概略平面図。

【図5】同じく、コンデンサ形成層部において内部電極とコンデンサ内ビア導体との接続を説明するための概略説明図。

【図6】同じく、コンデンサ形成層部において内部電極とコンデンサ内ビア導体との接続を説明するための概略説明図。

【図7】同じく、カバー層部を示す概略説明図。

20

【図8】第2実施形態におけるセラミックコンデンサを示す概略断面図。

【図9】他の実施形態のセラミックコンデンサを示す要部断面図。

【図10】他の実施形態の配線基板を示す概略断面図。

【図11】他の実施形態の配線基板を示す概略断面図。

【図12】他の実施形態の配線基板を示す概略断面図。

【図13】他の実施形態の配線基板を示す概略断面図。

【図14】従来のセラミックコンデンサの一例を示す概略断面図。

【図15】従来のセラミックコンデンサにおけるカバー層部のクラックを示す拡大断面図。

。

【図16】従来のセラミックコンデンサの一例を示す拡大断面図。

30

【発明を実施するための形態】

【0038】

[第1実施形態]

【0039】

以下、本発明を具体化した第1実施形態を図面に基づき詳細に説明する。

【0040】

図1に示されるように、本実施形態の配線基板10は、ICチップ搭載用の配線基板である。配線基板10は、略矩形板状のコア基板11と、コア基板11のコア主面12上に形成される主面側ビルドアップ層31（配線積層部）と、コア基板11のコア裏面13上に形成される裏面側ビルドアップ層32（配線積層部）とからなる。

40

【0041】

本実施形態のコア基板11は、縦25mm×横25mm×厚さ1.0mmの平面視略矩形板状である。コア基板11は、平面方向（XY方向）における熱膨張係数が10～30ppm/程度（具体的には18ppm/）となっている。なお、コア基板11の熱膨張係数は、0～ガラス転移温度（Tg）間の測定値の平均値をいう。このコア基板11における複数箇所にはスルーホール導体16が形成されている。かかるスルーホール導体16は、コア基板11のコア主面12側とコア裏面13側とを接続導通している。なお、スルーホール導体16の内部は、例えばエポキシ樹脂などの閉塞体17で埋められている。また、コア基板11のコア主面12及びコア裏面13には、銅からなる導体層41がパターン形成されており、各導体層41は、スルーホール導体16に電氣的に接続されてい

50

る。

【 0 0 4 2 】

図 1 に示されるように、前記主面側ビルドアップ層 3 1 は、熱硬化性樹脂（エポキシ樹脂）からなる 2 層の樹脂層間絶縁層 3 3 , 3 5 と、銅からなる導体層 4 2 とを交互に積層した構造を有している。本実施形態において、樹脂層間絶縁層 3 3 , 3 5 の熱膨張係数は、1 0 ~ 6 0 p p m / 程度（具体的には 3 0 p p m / 程度）となっている。なお、樹脂層間絶縁層 3 3 , 3 5 の熱膨張係数は、3 0 ~ ガラス転移温度（T g）間の測定値の平均値をいう。また、第 2 層の樹脂層間絶縁層 3 5 の表面上における複数箇所には、端子パッド 4 4 がアレイ状に形成されている。さらに、樹脂層間絶縁層 3 5 の表面は、ソルダーレジスト 3 7 によってほぼ全体的に覆われている。ソルダーレジスト 3 7 の所定箇所には、端子パッド 4 4 を露出させる開口部 4 6 が形成されている。端子パッド 4 4 の表面上には、複数のはんだバンプ 4 5 が配設されている。各はんだバンプ 4 5 は、矩形平板状をなす IC チップ 2 1 の面接続端子 2 2 に電氣的に接続されている。なお、各端子パッド 4 4 及び各はんだバンプ 4 5 からなる領域は、IC チップ 2 1 を搭載可能な IC チップ搭載領域 2 3 である。IC チップ搭載領域 2 3 は、主面側ビルドアップ層 3 1 の表面に設定されている。また、樹脂層間絶縁層 3 3 , 3 5 内には、それぞれビア導体 4 3 , 4 7 が設けられている。これらのビア導体 4 3 , 4 7 は、導体層 4 2 及び端子パッド 4 4 を相互に電氣的に接続している。

10

【 0 0 4 3 】

図 1 に示されるように、前記裏面側ビルドアップ層 3 2 は、上述した主面側ビルドアップ層 3 1 とほぼ同じ構造を有している。即ち、裏面側ビルドアップ層 3 2 は、熱硬化性樹脂（エポキシ樹脂）からなる 2 層の樹脂層間絶縁層 3 4 , 3 6 と、導体層 4 2 とを交互に積層した構造を有しており、樹脂層間絶縁層 3 4 , 3 6 の熱膨張係数が 1 0 ~ 6 0 p p m / 程度（具体的には 3 0 p p m / 程度）となっている。第 2 層の樹脂層間絶縁層 3 6 の下面上における複数箇所には、ビア導体 4 7 を介して導体層 4 2 に電氣的に接続される B G A 用パッド 4 8 がアレイ状に形成されている。また、樹脂層間絶縁層 3 6 の下面は、ソルダーレジスト 3 8 によってほぼ全体的に覆われている。ソルダーレジスト 3 8 の所定箇所には、B G A 用パッド 4 8 を露出させる開口部 4 0 が形成されている。B G A 用パッド 4 8 の表面上には、図示しないマザーボードとの電氣的な接続を図るための複数のはんだバンプ 4 9 が配設されている。そして、各はんだバンプ 4 9 により、図 1 に示される配線基板 1 0 は図示しないマザーボード上に実装される。

20

30

【 0 0 4 4 】

図 1 に示されるように、前記コア基板 1 1 は、コア主面 1 2 の中央部及びコア裏面 1 3 の中央部にて開口する平面視で矩形状の收容穴部 9 1 を有している。即ち、收容穴部 9 1 は貫通穴である。收容穴部 9 1 内には、セラミックコンデンサ 1 0 1 が、埋め込まれた状態で收容されている。なお、セラミックコンデンサ 1 0 1 は、第 1 コンデンサ主面 1 0 2 をコア主面 1 2 と同じ側に向けた状態で收容され、裏面側ビルドアップ層 3 2 に接するように配置されている。また、本実施形態のセラミックコンデンサ 1 0 1 は、縦 1 5 . 0 m m × 横 1 5 . 0 m m × 厚さ 0 . 8 m m の矩形平板状である。

【 0 0 4 5 】

そして、收容穴部 9 1 の内面とセラミックコンデンサ 1 0 1 のコンデンサ側面 1 0 6 との隙間は、樹脂絶縁材料（本実施形態では熱硬化性樹脂）からなる充填剤 9 2 によって埋められている。この充填剤 9 2 は、セラミックコンデンサ 1 0 1 をコア基板 1 1 に固定するとともに、セラミックコンデンサ 1 0 1 及びコア基板 1 1 の面方向や厚さ方向への変形を自身の弾性変形により吸収する機能を有している。即ち、セラミックコンデンサ 1 0 1 は、外表面に充填剤 9 2 が接した状態で配線基板 1 0 に内蔵されている。なお本実施形態において、充填剤 9 2 の完全硬化状態での熱膨張係数は、1 0 ~ 6 0 p p m / 程度であり、具体的には 2 0 p p m / 程度となっている。ここで、充填剤 9 2 の完全硬化状態での熱膨張係数は、3 0 ~ ガラス転移温度（T g）間の測定値の平均値をいう。

40

【 0 0 4 6 】

50

図1に示されるように、セラミックコンデンサ101は、コア基板11において前記ICチップ搭載領域23の真下の領域に配置されている。なお、ICチップ搭載領域23の面積(ICチップ21において面接続端子22が形成される面の面積)は、セラミックコンデンサ101の第1コンデンサ主面102の面積よりも小さくなるように設定されている。セラミックコンデンサ101の厚さ方向から見た場合、ICチップ搭載領域23は、セラミックコンデンサ101の第1コンデンサ主面102内に位置している。

【0047】

図1, 図2に示されるように、本実施形態のセラミックコンデンサ101は、いわゆるピアアレイタイプのコンデンサである。セラミックコンデンサ101を構成するセラミック焼結体104(コンデンサ本体)は、1つの第1コンデンサ主面102(図1では上面)、1つの第2コンデンサ主面103(図1では下面)、及び、4つのコンデンサ側面106を有する略矩形板状をなしている。第1コンデンサ主面102及び第2コンデンサ主面103は、セラミック焼結体104の厚さ方向において互いに反対側に位置している。本実施形態において、セラミック焼結体104の熱膨張係数は、15ppm/未満、具体的には12~13ppm/程度となっている。なお、セラミック焼結体104の熱膨張係数は、30~250間の測定値の平均値をいう。

【0048】

セラミック焼結体104は、コンデンサ形成層部107(第1積層部)と、コンデンサ形成層部107の上面を覆う上側のカバー層部108(第2積層部)と、コンデンサ形成層部107の下面を覆う下側のカバー層部109(第2積層部)とを備える。コンデンサ形成層部107は、複数のセラミック誘電体層105と、複数の内部電極141, 142とを交互に積層した構造を有している。コンデンサ形成層部107に形成されている内部電極は電源用内部電極141及びグランド用内部電極142であり、セラミック誘電体層105を介してそれら電源用内部電極141とグランド用内部電極142とが交互に積層配置されている。セラミック誘電体層105は、高誘電率セラミックの一種であるチタン酸バリウムの焼結体からなり、電源用内部電極141及びグランド用内部電極142間の誘電体(絶縁体)として機能する。電源用内部電極141及びグランド用内部電極142は、いずれもニッケルを主成分として形成された導体である。なお本実施形態では、内部電極141, 142の厚さが2µmに設定されている。

【0049】

図5~図7に示されるように、セラミック焼結体104には、多数のピア穴130が形成されている。これらのピア穴130は、セラミック焼結体104の厚さ方向に沿って延びてセラミック焼結体104を貫通するとともに、全面にわたって格子状(アレイ状)に配置されている。本実施形態では、説明の便宜上、ピア穴130を4列×4列で図示したが、実際にはさらに多くの列が存在している。各ピア穴130内には、セラミック焼結体104の第1コンデンサ主面102及び第2コンデンサ主面103間を連通する複数のコンデンサ内ピア導体131, 132が、ニッケルを主材料として形成されている。各電源用コンデンサ内ピア導体131は、各電源用内部電極141を貫通しており、それら同士を互いに電氣的に接続している(図2, 図5参照)。各グランド用コンデンサ内ピア導体132は、各グランド用内部電極142を貫通しており、それら同士を互いに電氣的に接続している(図2, 図6参照)。

【0050】

図1, 図2に示されるように、前記カバー層部108, 109は、セラミック焼結体104の表層部にて露出するように配置されている。詳述すると、上側のカバー層部108は、前記第1コンデンサ主面102にて露出するように配置され、下側のカバー層部109は、前記第2コンデンサ主面103にて露出するように配置されている。各カバー層部108, 109は、複数のセラミック誘電体層153を積層した構造を有する。セラミック誘電体層153は、コンデンサ形成層部107におけるセラミック誘電体層105と同じ材料(具体的にはチタン酸バリウム)によって形成されるとともに、セラミック誘電体層105よりも厚く形成されている。これにより、セラミックコンデンサ101の絶縁性、

10

20

30

40

50

耐湿性等を十分に確保することができる。

【0051】

図3～図7に示されるように、セラミック焼結体104は、四隅（隣接する2つのコンデンサ側面106の境界部分）に平面状の側部面取り部161を有している。なお、隣接する2つのコンデンサ側面106のうち一方のコンデンサ側面106を基準とした側部面取り部161の面取り深さC1（図5参照）は、0.55mm以上（本実施形態では0.6mm）となっている。また、コンデンサ側面106を基準とした側部面取り部161の面取り角度 α_1 （図5参照）は45°である。従って、隣接するコンデンサ側面106と側部面取り部161とがなす角度は、鈍角（ $180^\circ - \alpha_1 = 135^\circ$ ）である。

【0052】

図2に示されるように、前記カバー層部108は、前記第1コンデンサ主面102とコンデンサ側面106との境界部分、及び、第1コンデンサ主面102と側部面取り部161との境界部分となる角部154を有し、角部154には平面状の面取り部162が形成されている。また、前記カバー層部109は、前記第2コンデンサ主面103とコンデンサ側面106との境界部分、及び、第2コンデンサ主面103と側部面取り部161との境界部分となる角部155を有し、角部155には平面状の面取り部163が形成されている。

【0053】

なお、第1コンデンサ主面102を基準とした面取り部162の面取り深さC2（図2参照）は、0.1mmとなっている。また、第2コンデンサ主面103を基準とした面取り部163の面取り深さC3（図2参照）も、面取り深さC2と同様に0.1mmとなっている。即ち、面取り深さC2、C3は、セラミック焼結体104の厚さ（本実施形態では0.8mm）の2分の1未満である。また、面取り深さC2、C3は、面取り深さC1（0.6mm）の6分の1である。

【0054】

図2に示されるように、第1コンデンサ主面102を基準とした面取り部162の面取り角度 α_2 、及び、第2コンデンサ主面103を基準とした面取り部163の面取り角度 α_3 は、それぞれ45°である。従って、隣接する第1コンデンサ主面102と面取り部162とがなす角度は、鈍角（ $180^\circ - \alpha_2 = 135^\circ$ ）であり、隣接する第2コンデンサ主面103と面取り部163とがなす角度も、鈍角（ $180^\circ - \alpha_3 = 135^\circ$ ）である。また、コンデンサ側面106を基準とした面取り部162の面取り角度 α_4 、及び、コンデンサ側面106を基準とした面取り部163の面取り角度 α_5 も、それぞれ45°である。従って、隣接するコンデンサ側面106と面取り部162とがなす角度は、鈍角（ $180^\circ - \alpha_4 = 135^\circ$ ）であり、隣接するコンデンサ側面106と面取り部163とがなす角度も、鈍角（ $180^\circ - \alpha_5 = 135^\circ$ ）である。さらに、側部面取り部161を基準とした面取り部162の面取り角度（図示略）、及び、側部面取り部161を基準とした面取り部163の面取り角度（図示略）も、それぞれ45°である。従って、隣接する側部面取り部161と面取り部162とがなす角度も、隣接する側部面取り部161と面取り部163とがなす角度も、鈍角（ $180^\circ - 45^\circ = 135^\circ$ ）である。なお本実施形態では、隣接する面取り部162同士がなす角度や、隣接する面取り部163同士がなす角度も、鈍角であるため、セラミック焼結体104において隣接する2つの面がなす角度は全て鈍角となっている。

【0055】

そして、図1～図4に示されるように、前記セラミック焼結体104の第1コンデンサ主面102上には、複数の第1電源用電極111（表層電極）と、第1グランド用電極112（表層電極）とが突設されている。第1電源用電極111は、前記各電源用コンデンサ内ビア導体131における第1コンデンサ主面102側の端面に対して直接接続されており、第1グランド用電極112は、前記各グランド用コンデンサ内ビア導体132における第1コンデンサ主面102側の端面に対して直接接続されている。また、セラミック焼結体104の第2コンデンサ主面103上には、複数の第2電源用電極121（表層電

10

20

30

40

50

極)と、第2グラウンド用電極122(表層電極)とが突設されている。第2電源用電極121は、各電源用コンデンサ内ビア導体131における第2コンデンサ主面103側の端面に対して直接接続されており、第2グラウンド用電極122は、各グラウンド用コンデンサ内ビア導体132における第2コンデンサ主面103側の端面に対して直接接続されている。よって、電源用電極111, 121は電源用コンデンサ内ビア導体131及び前記電源用内部電極141に導通しており、グラウンド用電極112, 122はグラウンド用コンデンサ内ビア導体132及び前記グラウンド用内部電極142に導通している。

【0056】

図1に示されるように、第1コンデンサ主面102側にある電極111, 112は、ビア導体43、導体層42、ビア導体47、端子パッド44、はんだバンプ45及びICチップ21の面接続端子22を介して、ICチップ21に電氣的に接続される。一方、第2コンデンサ主面103側にある電極121, 122は、図示しないマザーボードが有する電極(接触子)に対して、ビア導体43、導体層42、ビア導体47、BGA用パッド48及びはんだバンプ49を介して電氣的に接続される。

10

【0057】

図1~図4に示されるように、電極111, 112, 121, 122は、銅を主材料として形成され、表面が図示しない銅めっき層によって全体的に被覆されている。これら電極111, 112, 121, 122及びコンデンサ内ビア導体131, 132は、ICチップ21の略中心部の直下に配置されている。なお本実施形態では、電極111, 112, 121, 122の厚さが20µm以上40µm以下に設定されている。

20

【0058】

例えば、マザーボード側から電極121, 122を介して通電を行い、電源用内部電極141-グラウンド用内部電極142間に電圧を加えると、電源用内部電極141に例えばプラスの電荷が蓄積し、グラウンド用内部電極142に例えばマイナスの電荷が蓄積する。その結果、セラミックコンデンサ101がコンデンサとして機能する。また、セラミックコンデンサ101では、電源用コンデンサ内ビア導体131及びグラウンド用コンデンサ内ビア導体132がそれぞれ交互に隣接して配置され、かつ、電源用コンデンサ内ビア導体131及びグラウンド用コンデンサ内ビア導体132を流れる電流の方向が互いに逆向きになるように設定されている。これにより、インダクタンス成分の低減化が図られている。

30

【0059】

図2, 図3に示されるように、セラミック焼結体104の外表面上には、第1金属層171が設けられている。第1金属層171は、前記角部154(前記面取り部162)の全体と、前記第1コンデンサ主面102の略全体とを覆っている。即ち、第1金属層171は、セラミック焼結体104の厚さ方向における長さが、前記カバー層部108の厚さと等しくなっている。また、第1金属層171は、第1コンデンサ主面102側にある前記電極111, 112のうち第1電源用電極111を避けて配置される一方、第1グラウンド用電極112に一体化されている。よって、第1金属層171は、グラウンド用導体層としても機能するようになっている。詳述すると、第1金属層171(及び第1グラウンド用電極112)は、第1コンデンサ主面102の略全体を覆うプレーン状導体であり、第1電源用電極111を避けるためのクリアランス113(円形の抜きパターン)を複数有している。なお、各第1電源用電極111は、第1コンデンサ主面102に配置された円形状の導体であり、直径が約500µmに設定されている。

40

【0060】

また、図2, 図4に示されるように、セラミック焼結体104の外表面上には、第2金属層172が設けられている。第2金属層172は、前記角部155(前記面取り部163)の全体と、前記第2コンデンサ主面103の略全体とを覆っている。即ち、第2金属層172は、セラミック焼結体104の厚さ方向における長さが、前記カバー層部109の厚さと等しくなっている。また、第2金属層172は、第2コンデンサ主面103側にある前記電極121, 122のうち第2グラウンド用電極122を避けて配置される一方、第2電源用電極121に一体化されている。よって、第2金属層172は、電源用導体層

50

としても機能するようになっている。詳述すると、第2金属層172（及び第2電源用電極121）は、第2コンデンサ主面103の略全体を覆うプレーン状導体であり、第2グラウンド用電極122を避けるためのクリアランス114（円形の抜きパターン）を有している。なお、各第2グラウンド用電極122は、第2コンデンサ主面103に配置された円形状の導体であり、直径が約500 μmに設定されている。

【0061】

図2に示されるように、角部154、155を覆う金属層171、172の外表面は曲面状をなしている。詳述すると、角部154（前記面取り部162）を覆う第1金属層171の外表面と前記第1コンデンサ主面102を覆う第1金属層171の外表面との接続部分173は、曲面状（半径0.05 mm程度）をなしている。同様に、角部155（面取り部163）を覆う第2金属層172の外表面と第2コンデンサ主面103を覆う第2金属層172の外表面との接続部分174も、曲面状（半径0.05 mm程度）をなしている。これにより、温度変化に伴う前記充填剤92の変形時において、金属層171、172への応力集中を緩和できるため、充填剤92でのクラックの発生を防止する効果が期待できる。

10

【0062】

なお、金属層171、172は、前記電極111、112、121、122と同じ銅を主成分として形成された層であり、表面が図示しない銅めっき層によって被覆されている。また、金属層171、172の厚さは、5 μm以上40 μm以下（本実施形態では20 μm以上40 μm以下）であり、前記内部電極141、142の厚さよりも厚く、電極111、112、121、122の厚さと等しくなっている。なお、本実施形態の金属層171、172の厚さは均一になっていない。具体的に言うと、金属層171、172において曲面状をなす部分の厚さは、金属層171、172において曲面状をなさない部分の厚さよりも薄くなっている。また、面取り部162、163を覆う金属層171、172の厚さは、コンデンサ主面102、103を覆う金属層171、172の厚さと等しくなっている。なお、面取り部162、163を覆う金属層171、172は、コンデンサ主面102、103を覆う金属層171、172よりも厚くてもよいし、薄くてもよい。また、金属層171、172の厚さは均一であってもよい。

20

【0063】

本実施形態のセラミックコンデンサ101は、以下のように作製される。即ち、厚さが7 μm程度であるセラミックの第1グリーンシートを形成するとともに、厚さが30 μm程度であるセラミックの第2グリーンシートを形成する。そして、第1グリーンシートに内部電極用ニッケルペーストをスクリーン印刷して乾燥させる。これにより、後に電源用内部電極141となる電源用内部電極部と、グラウンド用内部電極142となるグラウンド用内部電極部とが形成される。

30

【0064】

次に、支持体（図示略）の上に第2グリーンシートを積層し、後に上側のカバー層部108となる部位を形成する。次に、第2グリーンシートの第1面側（即ちカバー層部108となる部位の下面）に、電源用内部電極部が形成された第1グリーンシートとグラウンド用内部電極部が形成された第1グリーンシートとを交互に積層し、後にコンデンサ形成層部107となる部位を形成する。さらに、第1グリーンシートの第2面側（即ちコンデンサ形成層部107となる部位の下面）に第2グリーンシートを積層し、後に下側のカバー層部109となる部位を形成する。これにより、各グリーンシートが一体化され、正方形の製品領域（セラミックコンデンサ101となるべき部分）が平面方向に沿って縦横に複数配列された構造のグリーンシート積層体が形成される（積層工程）。

40

【0065】

次に、レーザー加工機を用いてレーザー加工を行うことにより、グリーンシート積層体にビア穴130を多数個貫通形成する（穴開け工程）。次に、図示しないペースト圧入充填装置を用いて、各ビア穴130内にビア導体用ニッケルペースト（ビア導体形成用材料）を充填する。

50

【 0 0 6 6 】

この後、前記積層工程よりもさらに高い温度、圧力でシート積層方向に押圧力を付与することにより、グリーンシート積層体をより確実に一体化させる。次に、前記製品領域の外形線に沿ってレーザー加工を行うことにより、後の焼成工程後に製品領域同士を分割するためのブレイク溝を形成する。それと同時に、製品領域の外形線同士が交差する部分（即ち製品領域の角部）に対してレーザー加工を行うことにより、セラミックコンデンサ 1 0 1 において隣接する 2 つのコンデンサ側面 1 0 6 の境界部分に側部面取り部 1 6 1 を形成するための貫通孔を形成する。

【 0 0 6 7 】

次に、グリーンシート積層体を脱脂し、さらに還元雰囲気下にて所定時間で所定時間焼成を行う（焼成工程）。このときの焼成温度は、チタン酸バリウムが焼結しうる温度である 1 3 0 0 程度に設定される。その結果、第 1 グリーンシート中及び第 2 グリーンシート中のチタン酸バリウムが焼結してセラミック焼結体 1 0 4 となる。それと同時に、電源用内部電極部中及びグランド用内部電極中のニッケルが焼結して内部電極 1 4 1 , 1 4 2 となる。また、ビア導体用ニッケルペースト中のニッケルが焼結してコンデンサ内ビア導体 1 3 1 , 1 3 2 となる。

【 0 0 6 8 】

次に、サンドペーパーを取り付けた研磨機により、第 1 コンデンサ主面 1 0 2 と、コンデンサ側面 1 0 6 及び側部面取り部 1 6 1 との境界部分に面取り部 1 6 2 （角部 1 5 4 ）を形成するとともに、第 2 コンデンサ主面 1 0 3 と、コンデンサ側面 1 0 6 及び側部面取り部 1 6 1 との境界部分に面取り部 1 6 3 （角部 1 5 5 ）を形成する。なお、焼成後の研磨処理により側部面取り部 1 6 1 及び面取り部 1 6 2 , 1 6 3 を形成する代わりに、グリーンシート積層体に V 字刃や U 字刃を押し当てたり、レーザー加工を行ったりすることによって、側部面取り部 1 6 1 及び面取り部 1 6 2 , 1 6 3 を形成するようにしてもよい。

【 0 0 6 9 】

次に、セラミック焼結体 1 0 4 の第 1 コンデンサ主面 1 0 2 上に銅ペーストを印刷し、各電源用コンデンサ内ビア導体 1 3 1 の上端面を覆うように表層電極部を形成する。これと同時に、第 1 コンデンサ主面 1 0 2 上及び面取り部 1 6 2 （角部 1 5 4 ）上に銅ペーストを印刷し、各グランド用コンデンサ内ビア導体 1 3 2 の上端面及び角部 1 5 4 を覆うように表層電極部（金属層部）を形成する。また、セラミック焼結体 1 0 4 の第 2 コンデンサ主面 1 0 3 上及び面取り部 1 6 3 （角部 1 5 5 ）上に銅ペーストを印刷し、各電源用コンデンサ内ビア導体 1 3 1 の下端面及び角部 1 5 5 を覆うように表層電極部（金属層部）を形成する。これと同時に、第 2 コンデンサ主面 1 0 3 上に銅ペーストを印刷し、各グランド用コンデンサ内ビア導体 1 3 2 の下端面を覆うように表層電極部を形成する。この後、各表層電極部を乾燥してある程度固化させる。次に、各表層電極部を脱脂し、さらに酸化雰囲気下にて所定時間焼成を行う。このときの焼成温度は、8 0 0 ~ 1 0 0 0 に設定される。その結果、表層電極部中の銅が焼結して電極 1 1 1 , 1 1 2 , 1 2 1 , 1 2 2 （金属層 1 7 1 , 1 7 2 ）となる。

【 0 0 7 0 】

次に、得られたセラミック焼結体 1 0 4 が有する各電極 1 1 1 , 1 1 2 , 1 2 1 , 1 2 2 （金属層 1 7 1 , 1 7 2 ）に対して無電解銅めっき（厚さ 2 0 μ m 程度）を行う。その結果、各電極 1 1 1 , 1 1 2 , 1 2 1 , 1 2 2 （金属層 1 7 1 , 1 7 2 ）の上に銅めっき層が形成され、セラミックコンデンサ 1 0 1 が平面方向に沿って縦横に複数配列された構造の板状パネルが完成する。そして、板状パネルをブレイク溝に沿って切断することにより、製品領域どうしが分割され、複数ピースのセラミックコンデンサ 1 0 1 となる。

【 0 0 7 1 】

このセラミックコンデンサ 1 0 1 を配線基板 1 0 に内蔵する際には、まず、收容穴部 9 1 を有するコア基板 1 1 を従来周知の手法により作製して準備する。そして、そのコア基板 1 1 の收容穴部 9 1 内にセラミックコンデンサ 1 0 1 を收容し、その收容穴部 9 1 の内面とセラミックコンデンサ 1 0 1 のコンデンサ側面 1 0 6 との隙間に、熱硬化性樹脂製の

10

20

30

40

50

充填剤 92 を充填する。その後、加熱処理を行うと、充填剤 92 が硬化して、セラミックコンデンサ 101 が収容穴部 91 内に固定される。

【0072】

さらに、従来周知の手法に基づいてコア基板 11 のコア主面 12 及びセラミックコンデンサ 101 の第 1 コンデンサ主面 102 の上に主面側ビルドアップ層 31 を形成するとともに、コア基板 11 のコア裏面 13 及びセラミックコンデンサ 101 の第 2 コンデンサ主面 103 の上に裏面側ビルドアップ層 32 を形成する。その結果、コア基板 11 及びビルドアップ層 31, 32 からなる配線基板 10 が完成する。

【0073】

従って、本実施形態によれば以下の効果を得ることができる。

10

【0074】

(1) 本実施形態では、セラミックコンデンサ 101 の内蔵工程において、例えば、コア基板 11 の収容穴部 91 内に充填剤 92 でセラミックコンデンサ 101 を固定する際に、加熱処理により充填剤 92 が硬化して収縮する。さらに、コア基板 11 のコア主面 12 及びコア裏面 13 にビルドアップ層 31, 32 を積層する際には、加圧加熱処理を施すことによって、樹脂層間絶縁層 33 ~ 36 となるフィルム状絶縁樹脂材料が硬化して収縮する。これらの場合、セラミックコンデンサ 101 の表面に外部応力が加わるようになる。特に、セラミックコンデンサ 101 のサイズが大きくなると、コンデンサ主面 102, 103 における樹脂層間絶縁層 33, 34 との接触面積が大きくなる。この場合、コンデンサ主面 102, 103 に加わる外部応力が増大し、セラミックコンデンサ 101 の角部 154, 155 付近にその大きな応力が集中してしまう。

20

【0075】

そこで本実施形態のセラミックコンデンサ 101 では、角部 154, 155 にある脆いセラミック誘電体層 153 が金属層 171, 172 に覆われることによって、セラミック焼結体 104 の靱性が向上する。このため、配線基板 10 への内蔵後の熱履歴により角部 154, 155 に外部応力が集中したとしても、セラミックコンデンサ 101 の角部 154, 155 付近を起点とするクラック 221 (図 13 参照) の発生を抑制することができる。

【0076】

(2) 本実施形態では、第 1 金属層 171 が面取り部 162 (角部 154) だけでなく第 1 コンデンサ主面 102 も覆っているため、第 1 コンデンサ主面 102 に凹凸が生じにくくなる。同様に、第 2 金属層 172 が面取り部 163 (角部 155) だけでなく第 2 コンデンサ主面 103 も覆っているため、第 2 コンデンサ主面 103 に凹凸が生じにくくなる。その結果、セラミックコンデンサ 101 と樹脂層間絶縁層 33, 34 との密着強度が向上する。また、ビルドアップ層 31, 32 の表面の平坦性がよくなり、IC チップ 21 を搭載しやすくなる。以上のことから、熱膨張などに起因したビルドアップ層 31, 32 の浮きやデラミネーションの発生を防止できるため、高い信頼性を付与することができる。

30

【0077】

(3) 本実施形態の第 1 金属層 171 は、セラミック焼結体 104 の外表面にある第 1 グランド用電極 112 に一体化され、グランド用導体層としても機能するようになっている。また、本実施形態の第 2 金属層 172 は、セラミック焼結体 104 の外表面にある第 2 電源用電極 121 に一体化され、電源用導体層としても機能するようになっている。その結果、金属層 171, 172 を電極 121, 122 と同時に形成できる。換言すると、金属層 171, 172 を電極 121, 122 と別々に形成しなくても済むため、セラミックコンデンサ 101 を容易に形成できる。また、グランド用導体層や電源用導体層の面積が大きくなるため、低抵抗化を図ることができる。

40

【0078】

(4) 本実施形態のセラミック焼結体 104 では、隣接する 2 つの面がなす角度が全て鈍角となっている。このため、セラミック焼結体 104 の外表面に応力が集中しやすい部

50

分が存在しなくなる。これにより、充填剤 9 2 へ進展するクラックの発生が抑制されるため、配線基板 1 0 の信頼性が向上する。

【 0 0 7 9 】

(5) 本実施形態では、セラミックコンデンサ 1 0 1 が IC チップ搭載領域 2 3 に搭載された IC チップ 2 1 の直下に配置されるため、セラミックコンデンサ 1 0 1 と IC チップ 2 1 とをつなぐ配線が短くなり、配線のインダクタンス成分の増加が防止される。従って、セラミックコンデンサ 1 0 1 による IC チップ 2 1 のスイッチングノイズを確実に低減できるとともに、電源電圧の確実な安定化を図ることができる。また、IC チップ 2 1 とセラミックコンデンサ 1 0 1 との間で侵入するノイズを極めて小さく抑えることができるため、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

10

【 0 0 8 0 】

(6) 本実施形態では、IC チップ搭載領域 2 3 がセラミックコンデンサ 1 0 1 の真上の領域内に位置しているため、IC チップ搭載領域 2 3 に搭載される IC チップ 2 1 は高剛性で熱膨張率が小さいセラミックコンデンサ 1 0 1 によって支持される。よって、上記 IC チップ搭載領域 2 3 においては、主面側ビルドアップ層 3 1 が変形しにくくなるため、IC チップ搭載領域 2 3 に搭載される IC チップ 2 1 をより安定的に支持できる。ゆえに、IC チップ 2 1 として、発熱量が大きいために熱応力の影響が大きい 1 0 mm 角以上の大型の IC チップや、Low - k (低誘電率) の IC チップを用いることができる。

[第 2 実施形態]

【 0 0 8 1 】

以下、本発明を具体化した第 2 実施形態を図面に基づき詳細に説明する。なお、第 1 実施形態と共通している構成については、同一の部材番号を付す代わりに、その詳細な説明を省略する。

20

【 0 0 8 2 】

図 8 に示されるように、本実施形態のセラミックコンデンサ 3 0 1 では、カバー層部 1 0 8 , 1 0 9 が有する角部が、面取り部 1 6 2 , 1 6 3 (図 2 参照) を有しない角部 3 0 2 , 3 0 3 である点が、前記第 1 実施形態と異なっている。また、角部 3 0 2 , 3 0 3 を覆う金属層が、形状が異なる金属層 3 0 4 , 3 0 5 である点も、前記第 1 実施形態と異なっている。

【 0 0 8 3 】

詳述すると、第 1 金属層 3 0 4 は、コンデンサ側面 1 0 6 におけるコンデンサ主面 1 0 2 側の端部を覆う第 1 側面被覆部 3 0 6 を有し、第 2 金属層 3 0 5 は、コンデンサ側面 1 0 6 における第 2 コンデンサ主面 1 0 3 側の端部を覆う第 2 側面被覆部 3 0 7 を有している。また、セラミック焼結体 1 0 4 の厚さ方向における第 1 側面被覆部 3 0 6 の長さは、カバー層部 1 0 8 の厚さよりも大きく、セラミック焼結体 1 0 4 の厚さ方向における第 2 側面被覆部 3 0 7 の長さは、カバー層部 1 0 9 の厚さよりも大きくなっている。

30

【 0 0 8 4 】

なお本実施形態では、角部 3 0 2 , 3 0 3 を覆う金属層 3 0 4 , 3 0 5 の外表面は曲面状をなしている。詳述すると、角部 3 0 2 を覆う第 1 金属層 3 0 4 の外表面 3 0 8 は、半径 0 . 0 5 mm 程度のアールを有している。同様に、角部 3 0 3 を覆う第 2 金属層 3 0 5 の外表面 3 0 9 も、半径 0 . 0 5 mm 程度のアールを有している。これにより、温度変化に伴う前記充填剤 9 2 の変形時において、金属層 3 0 4 , 3 0 5 への応力集中を緩和できるため、充填剤 9 2 でのクラックの発生を防止する効果が期待できる。

40

【 0 0 8 5 】

従って、本実施形態では、金属層 3 0 4 , 3 0 5 が側面被覆部 3 0 6 , 3 0 7 を有し、側面被覆部 3 0 6 , 3 0 7 の長さがカバー層部 1 0 8 , 1 0 9 の厚さよりも大きくなっている。これにより、セラミック誘電体層 1 5 3 のみにて形成されるために比較的に靱性が低いカバー層部 1 0 8 , 1 0 9 を、側面被覆部 3 0 6 , 3 0 7 によって確実に補強することができる。その結果、セラミック焼結体 1 0 4 の靱性がよりいっそう向上するため、セラミックコンデンサ 3 0 1 の角部 3 0 2 , 3 0 3 付近を起点とするクラック 2 2 1 (図 1

50

3参照)の発生をより確実に抑制することができる。

【0086】

なお、本実施形態を以下のように変更してもよい。

【0087】

・上記各実施形態では、第1金属層171(または第1金属層304)が第1グラウンド用電極112に一体化され、第2金属層172(または第2金属層305)が第2電源用電極121に一体化されていた。しかし、第1金属層171(または第1金属層304)を第1グラウンド用電極112とは別体に形成するとともに、第2金属層172(または第2金属層305)を第2電源用電極121とは別体に形成してもよい。この場合、金属層171,172(または金属層304,305)は、角部154,155(または角部302,303)のみを覆っていてもよい。また、金属層171,172(または金属層304,305)は、角部154,155(または角部302,303)に加えて、電極111,112,121,122の全てを避けて配置しつつ、コンデンサ主面102,103を覆っていてもよい。

10

【0088】

・上記第2実施形態のセラミックコンデンサ301では、セラミック焼結体104の厚さ方向における側面被覆部306,307の長さが、カバー層部108,109の厚さよりも大きくなってはいたが、これに限定されるものではない。例えば図9に示すセラミックコンデンサ311のように、セラミック焼結体104の厚さ方向における側面被覆部(第1側面被覆部314,第2側面被覆部315)の長さが、カバー層部108,109の厚さと等しくなってもよい。なお図9において、端面の一部がコンデンサ側面106に露出する内部電極(電源用内部電極312,グラウンド用内部電極313)がコンデンサ形成層部107に設けられていてもよい。このようにすれば、それぞれの内部電極312,313が側面被覆部314,315を介して電氣的に接続されることに起因する不具合(短絡など)を防止しつつ、セラミック焼結体104の靱性を向上させることができる。また、内部電極312,313の露出部分を表面粗化して微小な凹凸316を形成すれば、配線基板10に内蔵した場合に、セラミック焼結体104の外表面に接する充填剤92が凹凸316に入り込みやすくなる。その結果、セラミックコンデンサ311と充填剤92との接合強度が向上し、ひいては配線基板10の信頼性がよりいっそう向上する。また、内部電極312,313の端面の一部をコンデンサ側面106にて露出させることで、内部電極312,313の面積を大きくすることができるため、セラミックコンデンサ311の高容量化を図ることができる。また図示しないが、内部電極312,313が形成されるセラミック誘電体層105上に、内部電極312,313とは電氣的に絶縁されたダミー電極を内部電極312,313の周囲を覆うように形成し、ダミー電極の端面をコンデンサ側面106に露出させてもよい。この場合、側面被覆部314,315の長さを、カバー層部108,109の厚さと等しくしてもよいし、それよりも長くしてもよい。

20

30

【0089】

・上記各実施形態の配線基板10では、コア基板11のコア主面12及びコア裏面13にて開口する収容穴部91にセラミックコンデンサ101が内蔵されていたが、これに限定されるものではない。例えば、収容穴部91をコア基板11のコア主面12のみにて開口する有底の凹部(非貫通穴)とし、そこにセラミックコンデンサ101を内蔵してもよい。

40

【0090】

・上記各実施形態のセラミックコンデンサ101,301はコア基板11内に收容されていた。しかし、上記実施形態のセラミックコンデンサ101,301などよりも薄いセラミックコンデンサ(例えば、厚さ0.08mm)を形成し、そのセラミックコンデンサを例えば主面側ビルドアップ層31内に收容してもよい。

【0091】

この場合、コア基板11のコア主面12上に樹脂シート(未硬化状態の樹脂層間絶縁層33)をラミネートし、樹脂シートが硬化する前に、マウント装置(ヤマハ発動機株式会

50

社製)を用いて、セラミックコンデンサを樹脂シート上に配置する。このとき、加圧しながらセラミックコンデンサの一部(第2コンデンサ主面103側の電極121, 122)を樹脂シート内に潜り込ませるようにする。これにより、セラミックコンデンサが位置決めされる。その後、樹脂シートを硬化させて樹脂層間絶縁層33とする。さらに、樹脂層間絶縁層35及び導体層42を交互に形成すれば、主面側ビルドアップ層31が完成する。

【0092】

このようにすれば、セラミックコンデンサがコア基板11内に収容される場合に比べて、ICチップ21とセラミックコンデンサとを電氣的に接続する導通経路(コンデンサ接続配線)が短くなる。これにより、配線のインダクタンス成分の増加が防止されるため、セラミックコンデンサによりICチップ21のスイッチングノイズを確実に低減できるとともに、電源電圧の確実な安定化を図ることができる。また、ICチップ21とセラミックコンデンサとの間で侵入するノイズを極めて小さく抑えることができるため、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

10

【0093】

・上記各実施形態のセラミックコンデンサ101では、セラミック焼結体104の第1コンデンサ主面102側にカバー層部108が設けられるとともに、セラミック焼結体104の第2コンデンサ主面103側にカバー層部109が設けられていた。しかし、カバー層部108, 109は、第1コンデンサ主面102側にのみ設けられていてもよいし、第2コンデンサ主面103側にのみ設けられていてもよい。

20

【0094】

・上記実施形態の面取り部162, 163及び側部面取り部161は、平面状の面取り部であったが、曲面状の面取り部であってもよい。このようにすれば、面取り部に「角」が存在しなくなるので、応力集中をより確実に緩和することができる。しかし、平面状の面取り部であれば、曲面状の面取り部を形成する場合よりも面取り部を高精度にかつ容易に形成できるという利点がある。

【0095】

・上記第1実施形態のセラミックコンデンサ101では、第1コンデンサ主面102と、コンデンサ側面106及び側部面取り部161との境界部分に面取り部162が形成されるとともに、第2コンデンサ主面103と、コンデンサ側面106及び側部面取り部161との境界部分に面取り部163が形成されていた。しかし、面取り部162, 163のいずれか一方を省略してもよいし、両方を省略してもよい。

30

【0096】

・上記各実施形態のカバー層部108, 109は、複数のセラミック誘電体層153のみを積層した構造を有していた。しかし、カバー層部108, 109は、複数のセラミック誘電体層153と、コンデンサ内ビア導体131, 132に電氣的に接続されていないダミー電極217(図14参照)とを交互に積層した構造を有していてもよい。なお、ダミー電極217は、広面積の電極であることが好ましく、例えば、コンデンサ内ビア導体131, 132の周囲にてクリアランスを隔てて配置されたプレーン状導体パターン(ベタパターン)としてもよい。このようにすれば、金属層171, 172(または金属層304, 305)とダミー電極217との両方によって、セラミック焼結体104のカバー層部108, 109における靱性を向上させることができる。これにより、カバー層部108, 109の外周部において、クラック221(図13参照)の発生をより確実に抑制することができる。

40

【0097】

・上記各実施形態では、配線基板10のパッケージ形態はBGA(ボールグリッドアレイ)であるが、BGAのみに限定されず、例えばPGA(ピングリッドアレイ)やLGA(ランドグリッドアレイ)等であってもよい。

【0098】

・上記各実施形態は、配線基板10にセラミックコンデンサ101, 301を内蔵する

50

ものであったが、配線基板 10 の基板主面上にセラミックコンデンサ 101, 301 を表面実装してもよい。図 10 はその具体例を示している。図 10 の配線基板 341 は、基板主面 342 上にセラミックコンデンサ 301 がフリップチップ方式にて表面実装されている。この配線基板 341 において、はんだを用いてセラミックコンデンサ 301 を表面実装する際には、配線基板 341 とセラミックコンデンサ 301 との熱膨張差により、セラミックコンデンサ 301 の表層付近に圧縮応力が加わる。セラミックコンデンサ 301 は、少なくとも角部 302, 303 にある脆いセラミック誘電体層 153 が金属層 304, 305 に覆われることによってその靱性が十分に確保されている。このため、セラミックコンデンサ 301 の表面実装工程において角部 302, 303 に外部応力が集中したとしても、セラミックコンデンサ 301 の角部 302, 303 付近を起点とするクラックの発生を抑制することができる。その結果、配線基板 341 の信頼性が向上する。

10

【0099】

さらに、図 11 の配線基板 343 のように、基板主面 344 とセラミックコンデンサ 301 との間をアンダーフィル材 345 (樹脂材) にて封止してもよい。この配線基板 343 において、アンダーフィル材 345 による封止工程では、アンダーフィル材 345 の熱硬化収縮による引っ張り応力がセラミックコンデンサ 301 に作用する。セラミックコンデンサ 301 は、少なくとも角部 302, 303 にある脆いセラミック誘電体層 153 が金属層 304, 305 に覆われることによってその靱性が十分に確保されている。このため、このアンダーフィル材 345 の封止工程において、熱硬化収縮による引っ張り応力がセラミックコンデンサ 101 に作用した場合でも、セラミックコンデンサ 101 の外周部でクラックが発生することを防止できる。

20

【0100】

・上記第 1 実施形態のセラミックコンデンサ 101 では、第 1 コンデンサ主面 102 とコンデンサ側面 106 との境界部分に面取り部 162 を形成し、かつ、第 2 コンデンサ主面 103 とコンデンサ側面 106 との境界部分に面取り部 163 を形成した。これに対して、図 11 に示す別の実施形態のセラミックコンデンサ 301 A では、とりわけ面取り加工を施しているわけではなく、コンデンサ主面 102, 103 の外周部にてテーパ状の段差部 162 a, 163 a を有したものとなっている。かかるテーパ状の段差部 162 a, 163 a は、内層における導体の有無などに起因して生じうるが、意図的に形成したものであってもよい。従って、このセラミックコンデンサ 301 A のカバー層部 108, 019 における角部 302, 303 自体は、コンデンサ主面 102, 103 とコンデンサ側面 106 とが垂直に交わる境界部分に存在している。よって、セラミックコンデンサ 301 A の角部 302, 303 と、第 1 実施形態のセラミックコンデンサ 101 の角部 154, 155 とを比較すると、存在位置が若干異なるばかりでなく、その角度も異なっている。即ち、角部 154, 155 が鈍角であるのに対し、角部 302, 303 が直角となっている。そして、セラミックコンデンサ 301 A では、このような直角状の角部 302, 303 を金属層 304, 305 で覆っているため、その部分を起点としたクラックの発生を防止することができる。この場合、図 11 に示す別の実施形態のセラミックコンデンサ 301 B のように、角部 302, 303 付近を覆う金属層 304, 305 に面取り加工を施してもよい(図 11 の面取り部 411 を参照)。この構成によれば、より確実にクラックの発生を防止することができる。なお、図 12 及び図 13 ではコンデンサ側面 106 の一部を金属層 304, 305 で覆うようにしたが、コンデンサ側面 106 の全体を覆うようにしてもよい。

30

40

【0101】

次に、特許請求の範囲に記載された技術的思想のほかに、前述した各実施形態によって把握される技術的思想を以下に列挙する。

【0102】

(1) 厚さ方向において互いに反対側に位置する一対のコンデンサ主面と複数のコンデンサ側面とを有し、セラミック誘電体層を介して複数の内部電極が積層配置された構造を有するコンデンサ本体を備えるセラミックコンデンサであって、前記コンデンサ本体は、

50

隣接する2つの前記コンデンサ側面の境界部分に側部面取り部を有し、少なくとも一方の前記コンデンサ主面と、前記複数のコンデンサ側面及び前記側部面取り部との境界部分に、前記金属層によって覆われる面取り部が形成され、前記コンデンサ本体が、複数の前記セラミック誘電体層と前記複数の内部電極とを交互に積層してなる第1積層部と、前記コンデンサ本体の前記一对のコンデンサ主面のうち少なくともいずれか一方にて露出するように配置された第2積層部とを含んで構成され、前記第2積層部は、前記コンデンサ主面と前記コンデンサ側面との境界部分となる角部を有し、前記コンデンサ本体の外表面上に、少なくとも前記角部を覆う金属層を備えることを特徴とするセラミックコンデンサ。

【0103】

(2) 厚さ方向において互いに反対側に位置する一对のコンデンサ主面と複数のコンデンサ側面とを有し、セラミック誘電体層を介して複数の内部電極が積層配置された構造を有するコンデンサ本体を備えるセラミックコンデンサであって、前記コンデンサ本体が、複数の前記セラミック誘電体層と前記複数の内部電極とを交互に積層してなる第1積層部と、前記コンデンサ本体の前記一对のコンデンサ主面のうち少なくともいずれか一方にて露出するように配置された第2積層部とを含んで構成され、前記第2積層部は、前記コンデンサ主面と前記コンデンサ側面との境界部分となる角部を有し、前記コンデンサ本体の外表面上に、少なくとも前記角部を覆う金属層を備え、前記金属層の厚さは、前記複数の内部電極の厚さ以上であることを特徴とするセラミックコンデンサ。

10

【0104】

(3) 技術的思想(1)または(2)において、前記金属層の厚さは、5 μm以上40 μm以下であることを特徴とするセラミックコンデンサ。

20

【0105】

(4) 技術的思想(1)乃至(3)のいずれか1つにおいて、前記金属層の一部は、前記複数の内部電極と同じ材料を用いて形成されていることを特徴とするセラミックコンデンサ。

【符号の説明】

【0106】

- 10, 341, 343 ... 配線基板
- 101, 301, 301A, 301B, 311 ... セラミックコンデンサ
- 102 ... コンデンサ主面としての第1コンデンサ主面
- 103 ... コンデンサ主面としての第2コンデンサ主面
- 104 ... コンデンサ本体としてのセラミック焼結体
- 105 ... セラミック誘電体層
- 106 ... コンデンサ側面
- 107 ... 第1積層部としてのコンデンサ形成層部
- 108, 109 ... 第2積層部としてのカバー層部
- 111 ... 表層電極としての第1電源用電極
- 112 ... 表層電極としての第1グランド用電極
- 121 ... 表層電極としての第2電源用電極
- 122 ... 表層電極としての第2グランド用電極
- 131 ... コンデンサ内ビア導体としての電源用コンデンサ内ビア導体
- 132 ... コンデンサ内ビア導体としてのグランド用コンデンサ内ビア導体
- 141, 312 ... 内部電極としての電源用内部電極
- 142, 313 ... 内部電極としてのグランド用内部電極
- 154, 155, 302, 303 ... 角部
- 162, 163 ... 面取り部
- 171, 304 ... 金属層としての第1金属層
- 172, 305 ... 金属層としての第2金属層
- 306, 314 ... 側面被覆部としての第1側面被覆部
- 307, 315 ... 側面被覆部としての第2側面被覆部

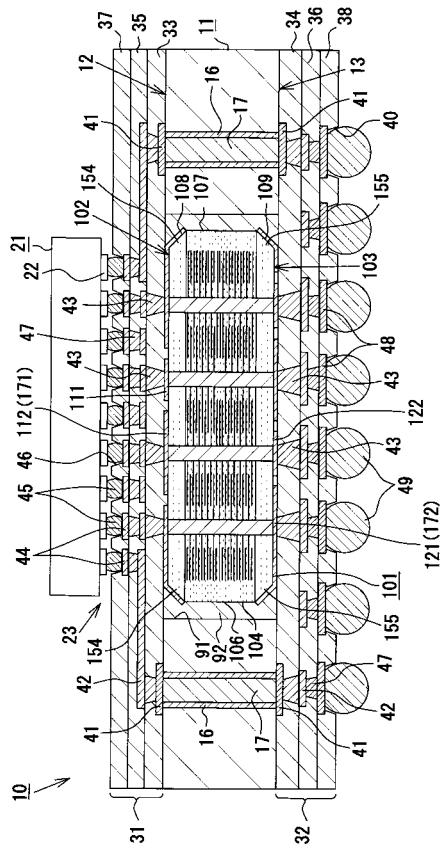
30

40

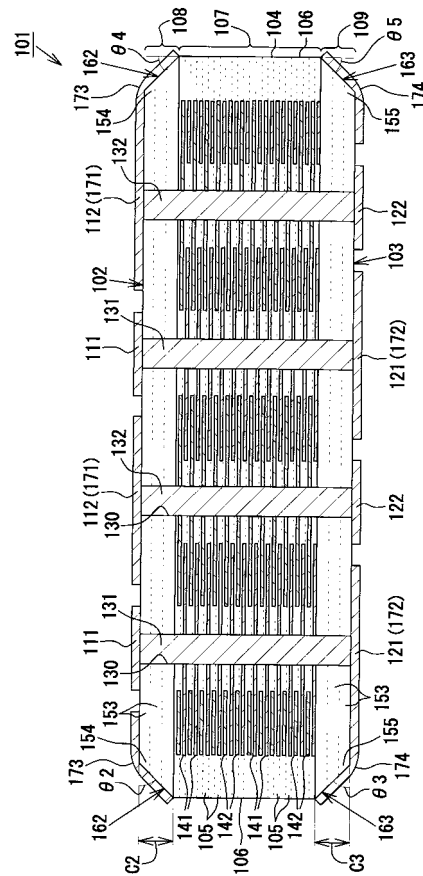
50

308, 309...金属層の外表面
342, 344...基板主面
C2, C3...面取り部の面取り深さ

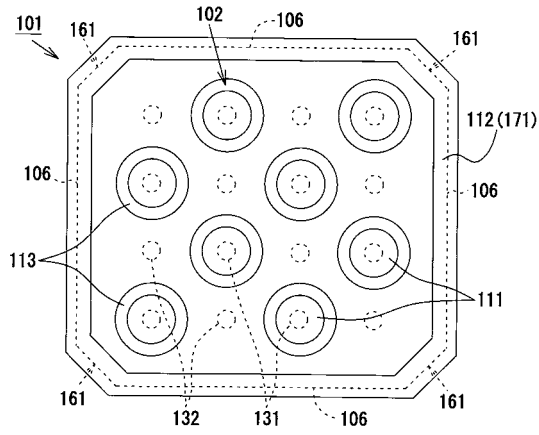
【図1】



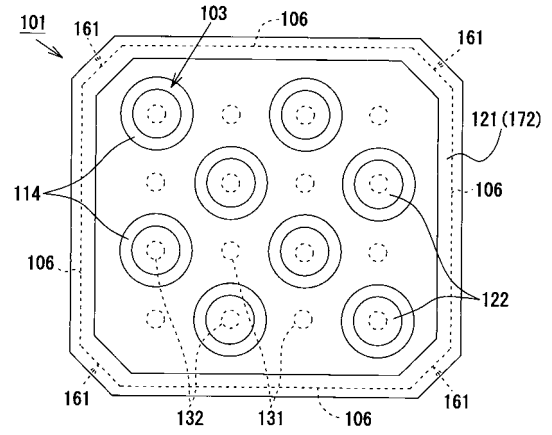
【図2】



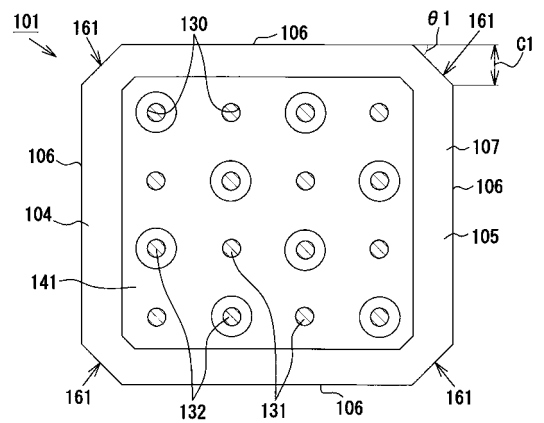
【 図 3 】



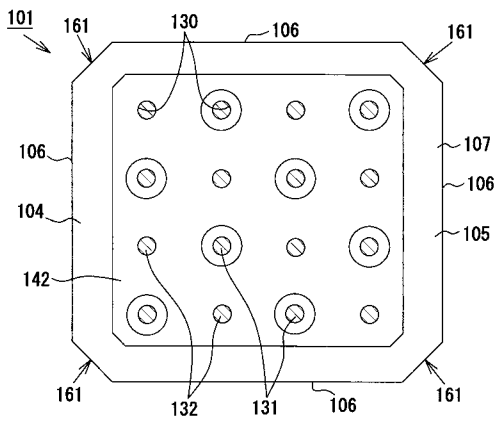
【 図 4 】



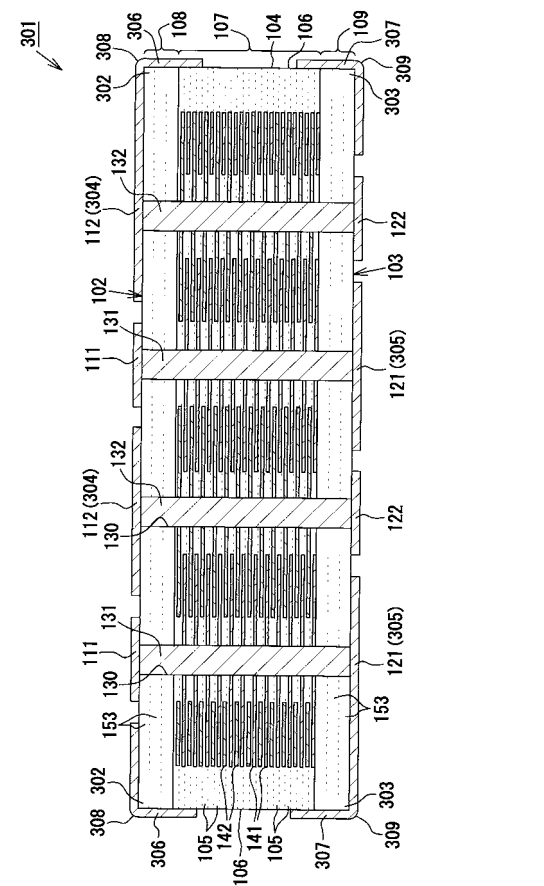
【 図 5 】



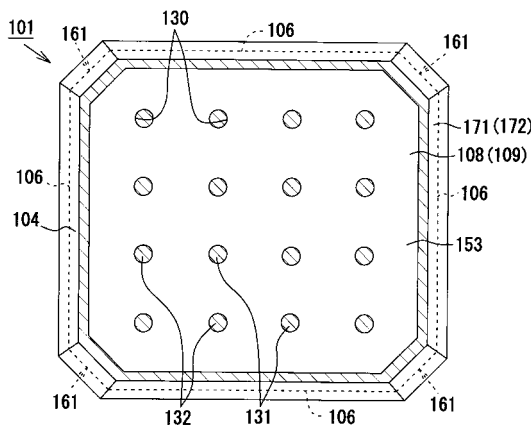
【 図 6 】



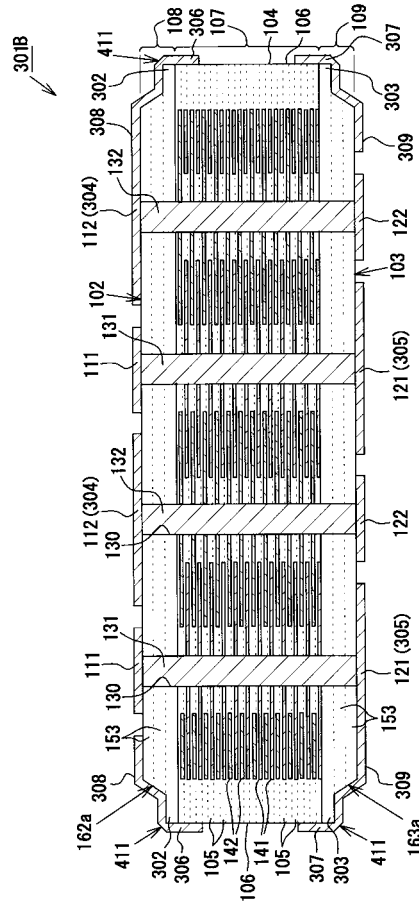
【 図 8 】



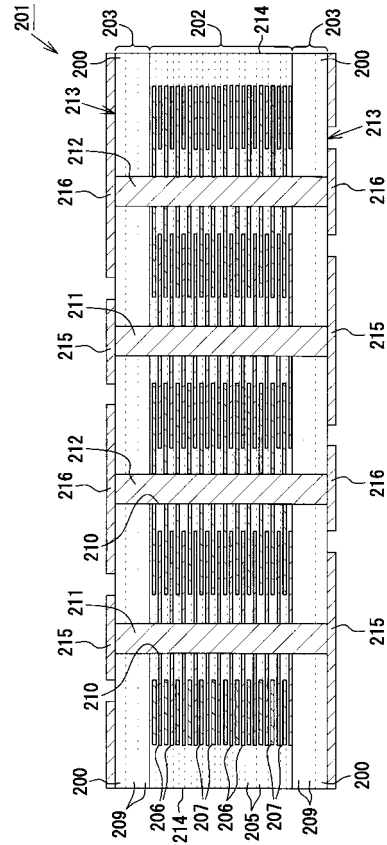
【 図 7 】



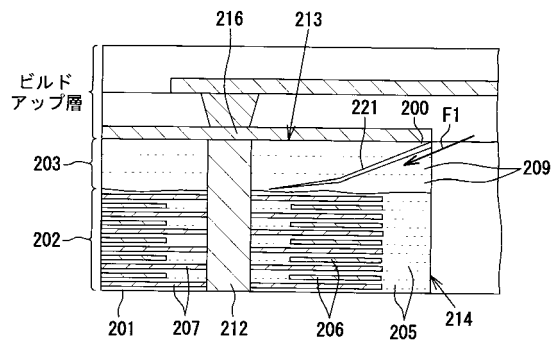
【図13】



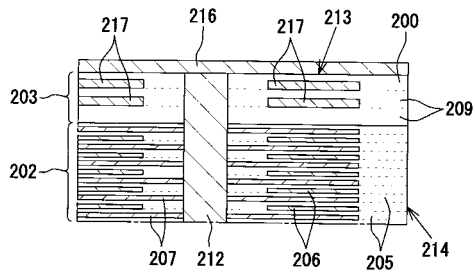
【図14】



【図15】



【図16】



フロントページの続き

- (72)発明者 大塚 淳
名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
- (72)発明者 奥山 雅彦
名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内

審査官 小林 大介

- (56)参考文献 特開平08-107037(JP,A)
特開2008-021980(JP,A)
特開2008-283166(JP,A)
特開2007-096262(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G	2/06
H01G	4/12
H01G	4/232
H01G	4/30
H05K	1/18
H05K	3/46