



# (12) 发明专利申请

(10) 申请公布号 CN 114600369 A

(43) 申请公布日 2022. 06. 07

(21) 申请号 202080047841.1

(74) 专利代理机构 北京市柳沈律师事务所

(22) 申请日 2020.05.29

11105

专利代理师 胡琪

(30) 优先权数据

62/855,764 2019.05.31 US

(51) Int.Cl.

H03F 1/02 (2006.01)

(85) PCT国际申请进入国家阶段日

H03F 1/22 (2006.01)

2021.12.29

(86) PCT国际申请的申请数据

PCT/US2020/035377 2020.05.29

(87) PCT国际申请的公布数据

WO2020/243606 EN 2020.12.03

(71) 申请人 MACOM技术解决方案控股公司

地址 美国马萨诸塞州

(72) 发明人 W.凯南 B.阮

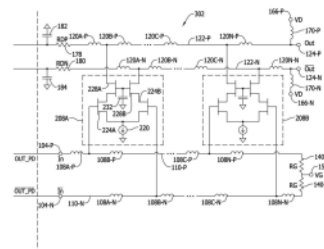
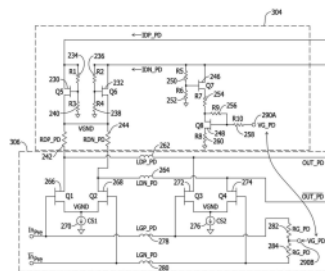
权利要求书2页 说明书8页 附图10页

## (54) 发明名称

具有前置驱动器和偏置控制的DC耦合放大器

## (57) 摘要

一种DC耦合放大器,包括前置驱动器、放大器和偏置控制电路。该前置驱动器被配置为接收一个或多个输入信号并放大该一个或多个输入信号以产生一个或多个预放大信号。该放大器具有共源共栅配置的晶体管,该晶体管被配置为接收并放大该一个或多个预放大信号以产生一个或多个放大信号,该放大器还具有输出驱动器终端元件。该偏置控制电路连接在该前置驱动器和该放大器之间,该偏置控制电路从该放大器的该输出驱动器终端元件接收至少一个偏置电流,其中该前置驱动器、该放大器和该偏置控制电路都形成在同一晶粒上。



1. 一种放大器系统,包括:

前置驱动器,被配置为接收一个或多个输入信号,并且放大所述一个或多个输入信号以产生一个或多个预放大信号;

放大器,被配置为接收并放大所述一个或多个预放大器输入信号以产生一个或多个放大信号,所述放大器还具有输出驱动器终端元件;和

偏置控制电路,连接在所述前置驱动器和所述放大器之间,所述偏置控制电路从所述放大器的所述输出驱动器终端元件接收至少一个偏置控制电路输入电流,其中所述前置驱动器、偏置控制电路和所述放大器形成在同一晶粒上。

2. 根据权利要求1所述的放大器系统,其中所述偏置控制电路包括被配置为电平转换器的一个或多个晶体管,所述电平转换器控制提供给所述前置驱动器的电压。

3. 根据权利要求1所述的放大器系统,其中所述晶粒为砷化镓晶粒。

4. 根据权利要求1所述的放大器系统,其中所述偏置控制电路包括一个或多个晶体管,所述一个或多个晶体管被配置为确保所述前置驱动器偏置电流对工艺变化和偏置电压变化不敏感。

5. 根据权利要求1所述的放大器系统,其中所述前置驱动器包括一个或多个放大器部分,每个放大器部分从所述偏置控制电路接收偏置信号。

6. 根据权利要求5所述的放大器系统,其中每个放大器部分由公共源极配置中的两个晶体管形成。

7. 根据权利要求1所述的放大器系统,其中所述放大器是具有共源共栅连接的晶体管的DC耦合放大器。

8. 根据权利要求1所述的放大器系统,还包括配置有所述前置驱动器的增益控制电路,所述增益控制电路基于增益控制信号来控制所述前置驱动器的增益。

9. 一种用放大器放大信号的方法,包括:

在同一晶粒上提供前置驱动器、放大器和偏置控制电路;

向所述前置驱动器提供一个或多个输入信号;

用所述前置驱动器放大所述一个或多个输入信号,以产生一个或多个预放大信号;

向所述放大器提供所述一个或多个预放大信号;

放大一个或多个放大器输入信号以产生一个或多个放大信号和一个或多个偏置控制电路输入电流,

向所述偏置控制电路提供所述一个或多个偏置控制电路输入电流;和

用所述偏置控制电路生成一个或多个偏置控制信号。

10. 根据权利要求9所述的方法,其中所述偏置控制电路包括被配置为电平转换器的一个或多个晶体管,所述电平转换器控制提供给所述前置驱动器的电压。

11. 根据权利要求9所述的方法,其中所述晶粒为砷化镓晶粒。

12. 根据权利要求9所述的方法,进一步包括:

提供增益控制电路;和

在所述增益控制电路处接收增益控制信号,从而控制所述前置驱动器的增益。

13. 根据权利要求9所述的方法,其中所述前置驱动器包括一个或多个放大器部分,每个放大器部分从所述偏置控制电路接收偏置信号。

14. 根据权利要求13所述的方法,其中每个放大器部分由公共源极配置中的两个晶体管形成。

15. 根据权利要求9所述的方法,其中所述放大器还包括输出驱动器终端元件,并且所述偏置控制电路从所述放大器的所述输出驱动器终端元件接收所述一个或多个偏置控制电路输入电流。

16. 一种放大器系统,包括:

前置驱动器,被配置为接收一个或多个输入信号,并且预放大所述一个或多个输入信号以产生一个或多个预放大信号;

增益控制系统,被配置为所述前置驱动器的一部分;所述增益控制系统响应于提供给所述增益控制系统的增益控制信号来控制所述前置驱动器增益;

放大器,被配置为接收并放大所述一个或多个预放大信号,以产生一个或多个放大信号;和

偏置控制电路,连接在所述前置驱动器和所述放大器之间,所述偏置控制电路从所述放大器接收至少一个偏置控制电路输入电流,其中所述前置驱动器、所述增益控制电路、所述偏置控制电路和所述放大器形成在一个晶粒上。

17. 根据权利要求16所述的放大器系统,其中所述偏置控制电路包括被配置为电平转换器的一个或多个晶体管,所述电平转换器控制提供给所述前置驱动器的电压。

18. 根据权利要求16所述的放大器系统,其中所述偏置控制电路包括一个或多个晶体管,所述一个或多个晶体管被配置为确保所述前置驱动器偏置电流对工艺变化和偏置电压变化不敏感。

19. 根据权利要求16所述的放大器系统,其中所述前置驱动器包括三个放大部分,每个放大部分从所述偏置控制电路接收偏置信号。

20. 根据权利要求19所述的放大器系统,其中每个放大器部分由公共源极配置中的两个晶体管形成。

## 具有前置驱动器和偏置控制的DC耦合放大器

### 技术领域

[0001] 本发明的领域涉及放大器,尤其涉及改进的分布式放大器和改进的DC耦合放大器。

### 背景技术

[0002] 分布式放大器,也称为行波放大器,是用于宽带应用的常见放大器配置。图1示出了示例性现有技术分布式放大器的示例电路。图1的分布式放大器是单端配置。如图所示,输入节点104被配置为接收待放大的数据信号。输入节点104连接到电感器108A。电感器108A的相对端子连接到电感器108B和第一放大器部分112A。电感器108位于在本文中被定义为输入线的电路部分中。

[0003] 如图所示,放大器部分112A包括将源极连接到漏极的两个晶体管。场效应晶体管(FET) 154的栅极端子连接到电感器108A和108B。电容器162将FET150的栅极端子接地。如图所示,FET 150的漏极端子连接到电感器120A、120B。电感器120A的相对端子连接到输出终端电阻器RD 130,输出终端电阻器RD 130又连接到电容器134。电阻器RD 130也可以称为漏极电阻器,其用于阻抗匹配和设置输出阻抗。电容器134的相对端子接地。输出终端电阻器RD 130和电容器134建立从输出节点124处看到的输出阻抗。电感器120A、120B位于被定义为输出线122的电路部分中。

[0004] 该放大器部分112的FET 150、154具有寄生电容,并且布置在该电路中的电感器108A、108B、120A、120B被选择以消除或抵消与该放大器部分相关联的寄生电容。

[0005] 放大器部分112A和电感器108A、108B、120A、120B的布置与一个或多个附加放大部分112B和电感器108C、108N和120C和120N重复,其中N是任何整数。输出节点124连接到电感器120N。电感器170也连接到输出节点124和电源电压VD 166。电源电压166向该电路提供DC电源电压,用于偏置。

[0006] 此外,该分布式放大器的一部分是输入终端电阻器140和电容器144,其串联接地以提供输入阻抗匹配。在输入终端电阻器140和电容器144之间的节点处提供电源电压VG 150。

[0007] 尽管示出了两个放大器部分112A、112B,但是可以设想,可以实施任何数量的部分来增加增益或建立其他电路特性。

[0008] 在操作中,输入信号被提供给输入节点104,又被提供给第一放大器部分112A,该输入信号在第一放大器部分112A处被放大,并且放大信号呈现在输出线122上。该过程通过一个或多个附加放大器部分112重复,使得放大的输出信号呈现在输出节点124上。输入阻抗至少部分由输入终端电阻器RG140和电容器144设置。电阻器RG 140也可以被称为栅极电阻器用于设置输入阻抗。输出阻抗至少部分由输出终端电阻器130和电容器134设置。电感器108A、108B、120A、120B消除了该放大器部分的寄生电容。

[0009] 图2示出了差模配置中的示例性现有技术分布式放大器的示例电路布置。与图1相比,相似的元件用相似的附图标记标明。但是,由于差分配置,该布置是组件的镜像集合。如

本领域中所理解的,该差分配置包括两个输入104-P和104-N。输入104-P、104-N接收相对于彼此180度反相的差分信号。感兴趣信号是输入104-P、104-N上呈现的差分信号之间的差值。-P和-N标记反映了元件的两个独立但相似的布置,其通常被镜像以形成差分配置。同样,电感器108用附图标记-P和-N来分隔。由于该差分配置的一般相似但重复的性质,在图2中只讨论了图2中不同于图1的方面。

[0010] 图2包括如图所示连接到输入线110-P、110-N和输出线122-P、122-N的差分放大器部分208A、208B。每个差分放大器部分208都包括几个组件。如图1所示,连接在电感器108A-P和电感器108B-P之间的是FET 224A的栅极端子。FET 224A的漏极端子连接到FET 228A的源极端子。如图所示,该配置与FET 224B和228B成镜像,使得FET 228A、228B的栅极端子连接,FET 224A、224B的源极端子连接。这被称为FET 224的公共源极配置和FET228的公共栅极布置。FET 228A和228B的漏极端子连接到输出线122-P和122-N。电容器232连接在地和FET 228A、228B的栅极端子之间。电流源220连接在地和FET 224A、224B的源极端子之间。当被提供差分信号时,电流源220和FET 224的源极端子之间的节点变成虚拟地。一个或多个附加差分放大部分208B被类似地配置。

[0011] 在操作中,差分信号呈现在输入104-P和104-N上,并因此呈现给差分放大器部分208A, … 208B, 而该输入信号的放大版呈现在输出124-P和124-N上。类似于图1,电源电压VD 166-P通过电感器170-P为该放大器的正侧提供偏置。电压VD 166-N和电感器170-N为该放大器的负侧提供偏置。在差分放大器配置中,电压VD 166-P和166-N的任一个具有相等的值,或者可以连接到同一DC电压源。此外,在该实施例中,电感器170-P和电感器170-N是相同的,但是在其他实施例中可以是不同的值。在电阻器140-P和电阻器140-N之间的节点处提供电压源VG 150,从而为该差分放大器的两侧提供栅极偏置。

[0012] 虽然现有技术的设计,例如图1和图2中所示的那些设计适用于某些应用,但是改进将有益于现有技术。本文公开的是对放大器和前置放大器的改进,如下所述。

## 发明内容

[0013] 为了克服现有技术的缺点并提供附加的益处,公开了一种包括前置驱动器、放大器和偏置控制电路的DC耦合放大器。该前置驱动器被配置为接收一个或多个输入信号并放大该一个或多个输入信号以产生一个或多个预放大信号。该放大器具有共源共栅布置的晶体管,其被配置为接收并放大该一个或多个预放大信号以产生一个或多个放大信号,该放大器还具有输出驱动器终端元件。在其他实施例中,不使用共源共栅设计,因此允许除共源共栅配置之外的任何放大器配置。该偏置控制电路连接在该前置驱动器和该放大器之间,该偏置控制电路从该放大器的该输出驱动器终端元件接收至少一个偏置电流,其中该前置驱动器、该放大器和该偏置控制电路都形成在同一晶粒上。

[0014] 本文公开了一种放大器系统,包括前置驱动器,其被配置为接收一个或多个输入信号,并放大该一个或多个输入信号以产生一个或多个预放大信号。该实施例的另一部分是放大器,其被配置为接收并放大该一个或多个前置放大器输入信号,以产生一个或多个放大信号。该放大器可以包括输出驱动器终端元件。偏置控制电路连接在该前置驱动器和该放大器之间。该偏置控制电路从该放大器的输出驱动器终端元件接收至少一个偏置控制电路输入电流。在该实施例中,该前置驱动器、偏置控制电路和该放大器形成在同一晶粒

上。

[0015] 在一个实施例中,该放大器系统包括偏置控制电路,其包括被配置为电平转换器的一个或多个晶体管,该电平转换器控制提供给该前置驱动器的电压。该放大器系统晶粒可以是砷化镓晶粒。该偏置控制电路包括一个或多个晶体管,其被配置为确保该前置驱动器偏置电流对工艺变化和偏置电压变化不敏感。在一种配置中,该前置驱动器包括一个或多个放大器部分,每个放大器部分从该偏置控制电路接收偏置信号。每个放大器部分可以由公共源极配置中的两个晶体管形成。在一个实施例中,该放大器是具有共源共栅连接的晶体管的DC耦合放大器。该放大器系统还可以包括配置有该前置驱动器的增益控制电路,使得该增益控制电路基于增益控制信号来控制该前置驱动器的增益。

[0016] 本文还公开了一种用放大器放大信号的方法。该方法包括在同一晶粒上提供前置驱动器、放大器和偏置控制电路,并向该前置驱动器提供一个或多个输入信号。然后,用该前置驱动器放大该一个或多个输入信号以产生一个或多个预放大信号,并将一个或多个预放大信号提供给该放大器,随后放大该一个或多个放大器输入信号以产生一个或多个放大信号和一个或多个偏置控制电路输入电流。然后该方法向该偏置控制电路提供该一个或多个偏置控制电路输入电流,并用该偏置控制电路生成该一个或多个偏置控制信号。

[0017] 该偏置控制电路可以包括被配置为电平转换器的一个或多个晶体管,该电平转换器控制提供给该前置驱动器的电压。在一个实施例中,该晶粒是砷化镓晶粒。该方法还可以包括提供增益控制电路,并在该增益控制电路处接收增益控制信号,从而控制该前置驱动器的增益。在一个实施例中,该前置驱动器包括一个或多个放大器部分,每个放大器部分从该偏置控制电路接收偏置信号。在一种配置中,每个放大器部分由公共源极配置中的两个晶体管形成。该放大器可以包括输出驱动器终端元件,并且该偏置控制电路从该放大器的输出驱动器终端元件接收该一个或多个偏置控制电路输入电流。

[0018] 本文还公开了一种放大器系统,包括前置驱动器,其被配置为接收一个或多个输入信号,并且预放大该一个或多个输入信号以产生一个或多个预放大信号。增益控制系统是该放大器系统的一部分,被配置为该前置驱动器的一部分。该增益控制系统响应于提供给该增益控制系统的增益控制信号来控制该前置驱动器增益。放大器被配置为接收并放大该一个或多个预放大信号,以产生一个或多个放大信号。偏置控制电路连接在该前置驱动器和该放大器之间。该偏置控制电路从该放大器接收至少一个偏置控制电路输入电流,使得该前置驱动器、该增益控制电路、该偏置控制电路和该放大器形成在同一晶粒上。

[0019] 在一种配置中,该偏置控制电路包括被配置为电平转换器的一个或多个晶体管,该电平转换器控制提供给该前置驱动器的电压。该偏置控制电路包括一个或多个晶体管,其被配置为确保该前置驱动器偏置电流对工艺变化和偏置电压变化不敏感。在一个实施例中,该前置驱动器包括三个放大部分,每个放大部分从该偏置控制电路接收偏置信号。每个放大器部分可以由公共源极配置中的两个晶体管形成。

## 附图说明

[0020] 附图中的组件不一定是按比例,重点在于说明本发明的原理。在附图中,相同的附图标记在不同的视图中标记相应的部件。

[0021] 图1示出了示例性现有技术分布式放大器的示例电路;

- [0022] 图2示出了差模配置中的示例性现有技术分布式放大器的示例电路布置；
- [0023] 图3A是根据本发明实施例的DC耦合放大器的框图；
- [0024] 图3B是根据本发明另一实施例的DC耦合放大器的框图；
- [0025] 图4是显示图3所示DC耦合放大器的细节的电路图；
- [0026] 图5A是示出使用本文公开的创新示例环境的框图；
- [0027] 图5B是示出使用本文公开的创新的另一示例环境的框图；
- [0028] 图6A是示出具有增益控制的前置驱动器的示例实施例的框图；
- [0029] 图6B是示出具有增益控制的前置驱动器的替代实施例的框图；和
- [0030] 图7示出了具有可变增益的放大器系统的增益与频率的关系图。

### 具体实施方式

[0031] 如图1和图2所示的分布式放大器通常由砷化镓、硅锗、两者的组合或任何其他材料或工艺制成。硅锗具有许多性能优势，如更高的增益和带宽，但砷化镓固有地提供更高的输出电压和更低的功耗。对于需要相对高输出电压和增益的应用，典型的现有技术应用在一个封装中使用了硅锗前置驱动器级和砷化镓输出驱动器级。

[0032] 对现有技术应用的改进是可能的。相对于现有技术的一个改进领域是显著减小放大器（驱动器和前置驱动器）的尺寸和降低放大器的成本。该系统通过减小分布式放大器（驱动器和前置驱动器）的尺寸和降低放大器的成本，同时保持相同或更高的增益水平，同时还保持或增加带宽来改进现有技术。与现有技术相比，这是通过在单个高增益砷化镓晶粒上结合前置驱动器和输出驱动器来实现的。这显著减小了放大器的尺寸，降低了放大器的成本，并且集成驱动器级和前置驱动器级更易于使用。

[0033] 图3A示出了改进的DC耦合放大器300的框图，该放大器例如可以用来代替图2的分布式放大器。DC耦合放大器300包括输出驱动器302、偏置控制部分304和前置驱动器部分306。前置驱动器部分306和输出驱动器部分302都是差分放大器，因此包括如图所示的差分输入。在偏置控制下，通过偏置控制部分304，前置驱动器部分306放大其差分输入 $IN_{Pre}$ 和 $\overline{IN}_{Pre}$ 以输出放大差分输入 $IN$ 和 $\overline{IN}$ 。偏置控制部分304从输出驱动部分302接收偏置电流，这将结合图4进行解释。在一个实施例中，偏置控制304，前置驱动器306和输出驱动器302都在同一晶粒上。通过将所有这些元件放置在同一晶粒上，可以避免独立晶粒之间原本需要的晶粒外AC耦合电容器，从而节省单位空间和成本，同时保持理想的电压电平并降低电容值和电感值。现有技术中所需的电容器可以是10000皮法的电容器。优选地，该前置驱动器输出的电压与该驱动器电路输入的电压相同。在现有技术中，该输出前置驱动器电压可以是3伏，该驱动器放大器的输入可以是1伏。为了连接这两个元件，利用该晶粒外电容器来传递射频（RF）信号，同时阻挡DC信号。

[0034] 图3B示出了DC耦合放大器300的替代实施例的框图。与图3A相比，相似的元件用相同的附图标记标明。在该实施例中，前置驱动器306包括增益控制模块308，其在控制输入312上接收增益控制信号。该增益控制信号和该增益控制模块允许手动或自动调节该前置驱动器的增益。下面结合图6更详细地讨论增益控制模块308。

[0035] 前置驱动器部分

[0036] 图4中示出了前置驱动器部分306。前置驱动器部分306放大差分输入 $IN_{Pre}$ 和

$\overline{IN}_{Pre}$ ,  $IN_{Pre}$  连接到电感器278和FET Q1 266的栅极,  $\overline{IN}_{Pre}$  连接到电感器280和FET Q2 268的栅极。FET Q1 266和FET Q2 268形成该放大器的第一级。可以使用任何数量的级。在一个实施例中, 利用三个级。FET 266和FET 268的源极端子以公共源极配置连接。电流源270连接在地和FET 266、FET 268的源极端子之间。电流源270可以是固定电流源或可变电流量。在一个实施例中, 电流源270是电阻器。与电流源270相关联的节点VGND是虚拟地, 因此不存在信号。标明为VG\_PD的节点也是虚拟地, 因此这些节点上不存在信号。这个标记是通过图4的实施例找到的。Q1 266的漏极连接到电感器262和电阻器242, 而晶体管Q2 268的漏极连接到电感器264和电阻器244。

[0037] 前置驱动器306的第二级放大由晶体管Q3 272、Q4 274和电流源276提供, 其以与晶体管Q1 266、Q2 268和电流源270提供的第一级放大相同的配置连接。虽然示出了两级放大, 但是前置驱动器306内可以包括任意数量的级的放大, 以提供附加的增益。

[0038] 电压源VG\_PD被提供在电阻器RG\_PD 282和284之间的电压源VG\_PD节点290B处, 从而为晶体管Q1-Q4 266、268、272、274提供栅极偏置。前置驱动器部分306产生放大输出OUT\_PD和  $\overline{OUT\_PD}$ , 其被提供给输出驱动器302的输入端子104-P和104-N。

#### [0039] 偏置控制部分

[0040] 偏置控制部分304在图4中详细示出。偏置控制部分304接收电流IDP\_PD和IDN\_PD, 偏置控制部分304使用这些电流为前置驱动器306生成偏置电流。

[0041] IDP\_PD被引导到晶体管Q5 230的漏极和电阻器R1 234的第一端子。电阻器R1 234的第二端子连接到晶体管Q5 230的栅极和电阻器R3 240的第一端子。电阻器R3 240的第二端子接地。晶体管Q5的源极连接到电阻器RDP\_PD 242的第一端子, 电阻器RDP\_PD的第二端子连接到晶体管Q1 266和Q3 272的漏极, 以提供偏置控制。

[0042] IDN\_PD被引导到晶体管Q6 232的漏极和电阻器R2 236的第一端子。电阻器R2 236的第二端子连接到晶体管Q6 232的栅极和电阻器R4 238的第一端子。电阻器R4 238的第二端子接地。晶体管Q6 232的源极连接到电阻器RDN\_PD 244的第一端子, 电阻器RDN\_PD 244的第二端子连接到晶体管Q2268和Q4 274的漏极, 以提供偏置控制。

[0043] 晶体管Q5 230和Q6 232的栅极电压被分压电阻器R1-R4箝位, 并用于降低前置驱动器部分306中晶体管Q1-Q4的漏极上的DC电压。附加地, 该偏置控制部分中的晶体管Q5-Q7确保该前置驱动器偏置电流对工艺变化和偏置电压变化不敏感。FETS Q5 230和Q6 232可以被称为电平转换器, 该电平转换器是偏置电路304的一部分。Q8 248是电流镜。在晶体管Q8 248上建立偏置电压, 并且通过将晶体管Q8 248的栅极电压VG\_PD连接到其他晶体管, 晶体管Q8 248将相同的偏置条件镜像到具有相同VG电压的其他晶体管Q1-Q4。

[0044] 该偏置控制部分还包括晶体管Q7 246, 其漏极端子连接到接收偏置电流IDP\_PD的线和晶体管R5 250的第一端子。晶体管Q7 246的栅极连接到电阻器R5 250的第二端子和电阻器R6 252的第一端子。电阻器R6 252的第二端子接地。晶体管Q7 246的源极连接到电阻器R7 254的第一端子。电阻器R7254的第二端子连接到晶体管Q8的漏极和电阻器R9 256的第一端子。电阻器R9 256的第二端子连接到晶体管Q8 248的栅极和电阻器R10 258的第一端子。电阻器R10的第二端子是设置电压VG\_PD的输入端子290A, 该电压与在电阻器282和284之间的节点290B处施加在前置驱动器部分306中的电压VG\_PD相同。晶体管Q8 248的源



极连接到电阻器R8 260的第一端子,电阻器R8 260的第二端子接地。

[0045] 晶体管Q7 246和相关联的电阻器R5-R7用作电平转换器,其以类似于晶体管Q5和Q6的方式起作用,以降低施加到前置驱动器部分306中的晶体管的漏极的电压。晶体管Q8和相关联的电阻器R8-R10充当电流镜像器,以设置前置驱动器部分306中的晶体管Q1-Q4上的栅极电压。

[0046] 电阻器RDP\_PD 242和RDN\_PD 244的值可以被调节以控制施加到前置驱动器306的偏置电流。在优选实施例中,电流IDP\_PD和IDN\_PD可以被设置为15mA,尽管在其他实施例中可以使用其他前置驱动器电流。

[0047] 输出驱动器部分

[0048] 输出驱动器部分302在图4右侧详细示出。输出驱动器部分302与图2的放大器共享大多数组件,并且与图2的放大器共享附图标记的类似组件将不再进一步描述。除了这些元件之外,该输出驱动器部分还包括分别连接到电感器120A-P和120A-N的电阻器RDP 178和RDN 180,以及连接在电阻器178、180和地之间的电容器182、184。电阻器RDP 178和RDN 180用于设置到前置驱动器部分306的电流,其中晶体管Q5 230和Q6 232基于跨电阻器RDP 178和RDN 180的电压降来接收电流。

[0049] 通过将前置驱动器部分306和偏置控制部分304添加到输出驱动器部分302并在同一砷化镓晶粒上生产它们,减小了DC耦合放大器300的尺寸,同时仍然用简化的电路装置产生所需的增益,从而避免了与较大的FET尺寸相关联的带宽减小。此外,可以添加两个或更多个前置驱动器部分,以实现显著更高的增益,同时保持相同的带宽和极小的芯片尺寸的增加。这些是对现有技术的改进。

[0050] 在操作中,差分输入信号被提供给前置驱动器部分306并被放大。施加到前置驱动器部分306的偏置电流是使用输出驱动器终端电阻器获得的,然后该偏置控制使用单个公共源极FET,以允许前置驱动器部分306在低漏极偏置电压(在优选实施例中约为1V)下工作。前置驱动器部分306将放大信号输出到输出驱动器部分302,输出驱动器部分302提供进一步的放大。

[0051] 许多使用环境利用分布式放大器。分布式放大器通常出现在光发射器中,以在两个位置之间以高数据速率传输数据。许多其他使用环境依赖于分布式放大器和增益控制元件。光通信系统的基础是驱动器放大器,其将调制信号放大到光调制器上或直接放大到激光二极管上。图5A示出了示例使用环境的框图,即光学信号发射器。这仅仅是一种可能的使用环境,并且可以设想其他使用环境。

[0052] 如图5A所示,数据源504为最终通过光纤108传输提供数据。为了实现驱动器的偏置,提供电源电压源512来向系统输送功率。电源电压源512可以是任何源,包括硬线公用事业供应的电源、电源供应器、电池或任何其他源。电源电压源512向前置驱动器和驱动器放大器520提供电源电压。前置驱动器和驱动器放大器520还从数据源504接收要以光学格式传输的数据。前置驱动器和驱动器放大器520包括一个或多个放大器,其被配置为将该数据放大和调制到适合于驱动光调制器524或激光二极管526的电平。响应于来自驱动器520的信号,光调制器524或激光二极管526生成光学信号528,光学信号528被呈现给光纤电缆108,用于传输到远程位置,例如数据中心的另一个设备或长程应用中的远程位置。在图5A的示例配置中,虚线530内的元件在一个或多个集成电路上。

[0053] 图5B示出了替代实施例(即,光学信号发射器)的示例使用环境的框图。与图5A相比,相似的元件用相同的附图标记标明。在该示例性实施例中,前置驱动器和驱动器放大器520包括增益控制输入536,其将增益控制信号运载到该前置驱动器和驱动器放大器。图6更详细地显示了该配置。

[0054] 图6A示出了在图4的配置中使用的前置驱动器的替代实施例。其只是具有增益控制的前置驱动器的一种可能配置。在图6A中,示出了具有增益控制的前置驱动器。该增益控制系统包括被配置为接收增益控制信号 $V_{gain}$ 的增益控制节点604。增益控制节点604连接到电阻器608。电阻器608的相对端子连接到FET Q9 616的栅极612和FET Q10 624的栅极620。还示出了电流源CS1-CS4,其按如图所示连接,使得每个FET Q1、Q2、Q3和Q4具有其自己的电流源。固定或可变电阻器可以用作电流源。在一个实施例中,CS1和CS3可以被单个电流源代替,同时CS2和CS4可以被单个电流源代替。

[0055] 该增益控制信号向FET 616、624的栅极612、620呈现电压,从而控制跨FET 616、624的电阻值。这样,FET 616、624作为可变电阻器工作,其电阻值由该增益控制信号的值设置。这种布置可以被称为退化(或源退化),因为其降低了该放大器的增益。例如,FET Q9 616表现为电阻器,并且电阻值由施加到栅极612的电压的值控制。当开启时,该栅极处为高电压,建立低电阻值,这提供了最大增益。当FET Q9由于在栅极处呈现的低增益控制电压而关断时,会增加电阻值并提供最小增益。此外,由于FET 612、620的漏极端子和源极端子之间的寄生电容,晶体管Q9、Q10提供频率均衡。均衡的增益响应有效地抵消了外部传输线或该电路的其他方面的高频衰减性。

[0056] 图6A中还示出了节点640A和节点640B之间的互连630。同样,互连634位于节点644A和644B之间。如图所示,这些互连桥接该FET的源极。这些连接是可选的,并且可以有利于实施该增益控制电路装置。

[0057] 在一个实施例中,使用单个晶体管代替晶体管Q9 616和Q10 624。虽然示出了两个前置驱动器级,但三个点指示可以启用附加的前置驱动器级。在一个实施例中,该前置驱动器具有三个级。应当注意,晶体管Q9和Q10充当可变电阻器,但是可以被模式化为与电容器并联的可变电阻器。因此,随着该增益控制信号的改变,晶体管Q9和Q10的电阻值改变,但是这些元件的电容值或者不改变,或者改变不显著。这提供了在低增益水平和高增益水平下不降低输入信号的高频分量的增益的好处。这反过来又抵消了传输线和电路的固有特性(即高频信号分量比低频信号分量衰减得更多)。因此,低频比高频的增益变化更大,从而提供了附加的优点。

[0058] 图6B是示出具有增益控制的前置驱动器的替代实施例的框图。在图6B的实施例中,节点644A和644B之间不存在图6A的互连634。同样,节点640A和节点640B之间的互连630也不存在。这些连接是可选的,并且可以有利于实施增益控制电路装置。

[0059] 图7示出了具有可变增益的放大器系统的增益与频率的关系图。这只是本文公开的放大器的增益与频率的一个可能的关系图。横轴704表示频率,而纵轴708表示增益。示出了不同增益水平的曲线712。曲线734表示低增益水平的信号,而曲线730表示高增益水平的信号。可以看出,增益在低频时的改变比高频时的改变更大,这是该增益控制电路的附加特征。这是所希望的,因为在低增益水平下,优选不降低高频分量720的增益,因为这样做会使高频分量不希望地衰减。这提供了当增益降低时,在高频处衰减较小的频率非独立均衡的

好处。

[0060] 通过研究以下附图和详细描述,本发明的其他系统、方法、特征和优点对于本领域技术人员来说将变得显而易见。所有这些附加的系统、方法、特征和优点都应包括在本说明书内、在本发明的范围内,并受所附权利要求的保护。

[0061] 虽然已经描述了本发明的各种实施例,但是对于本领域的普通技术人员来说显而易见的是,在本发明的范围内,更多的实施例和实施方式都是可能的。此外,本文描述的各种特征、元件和实施例可以要求在任何组合或布置中被保护或结合在任何组合或布置中。

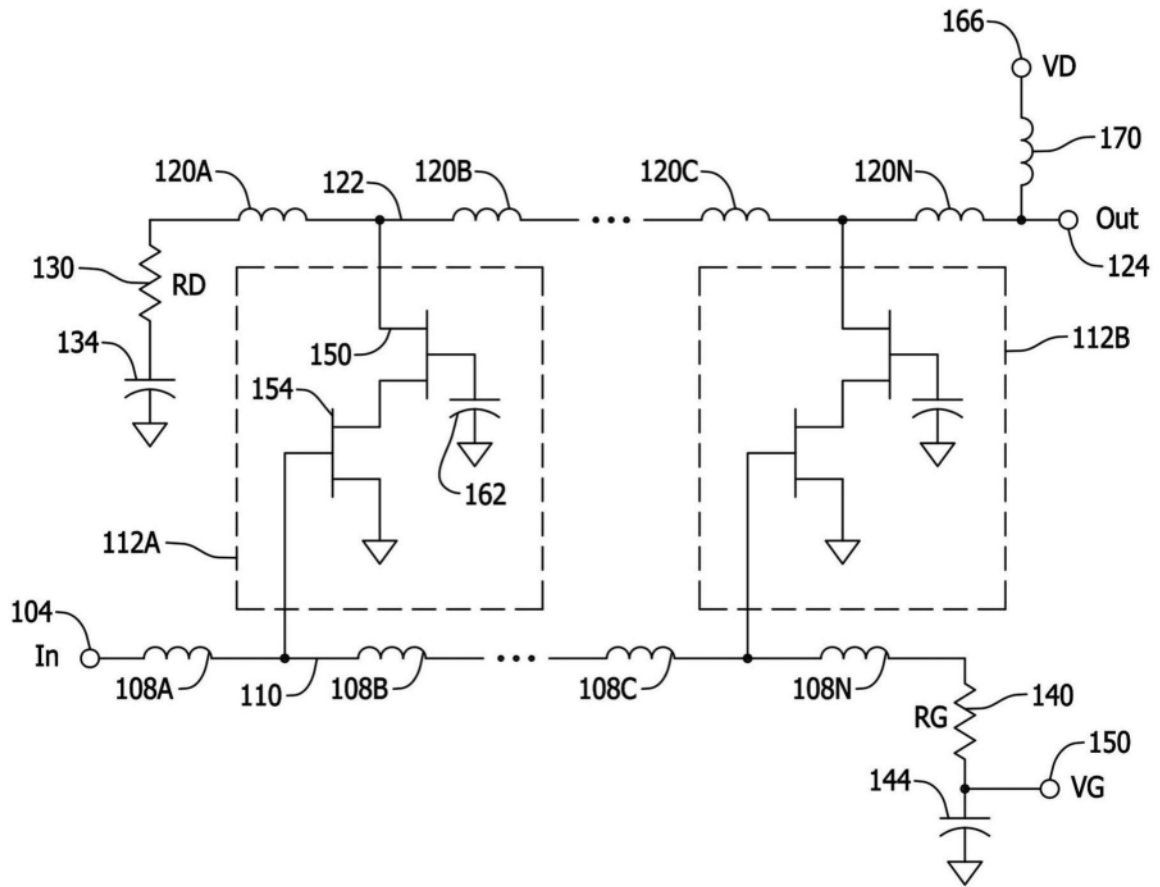


图1



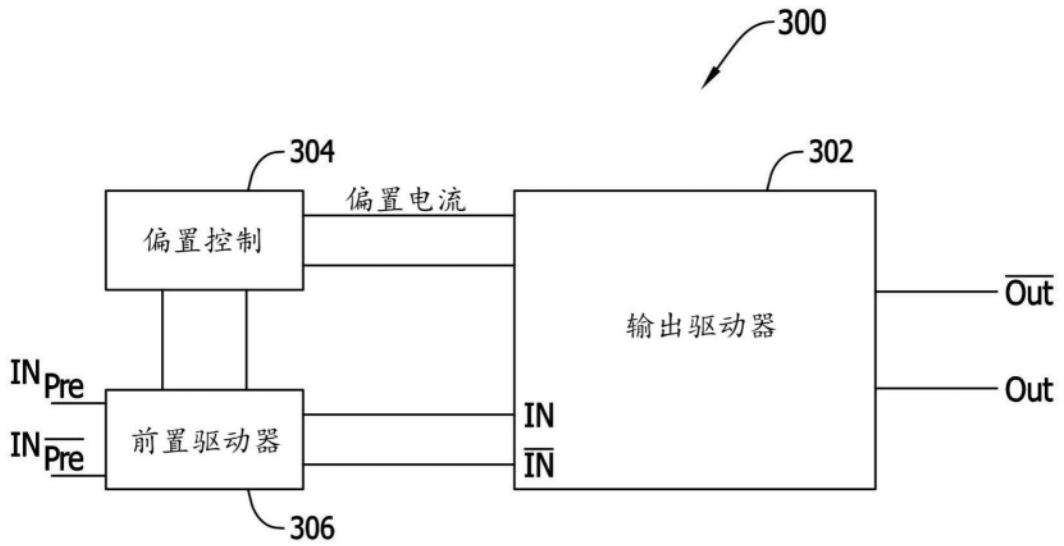


图3A

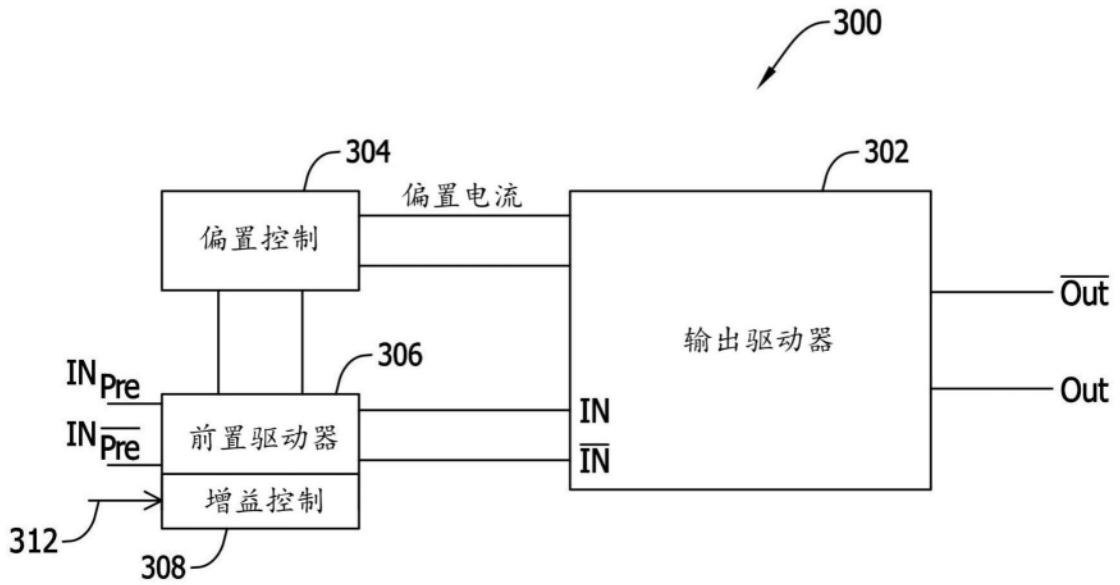


图3B



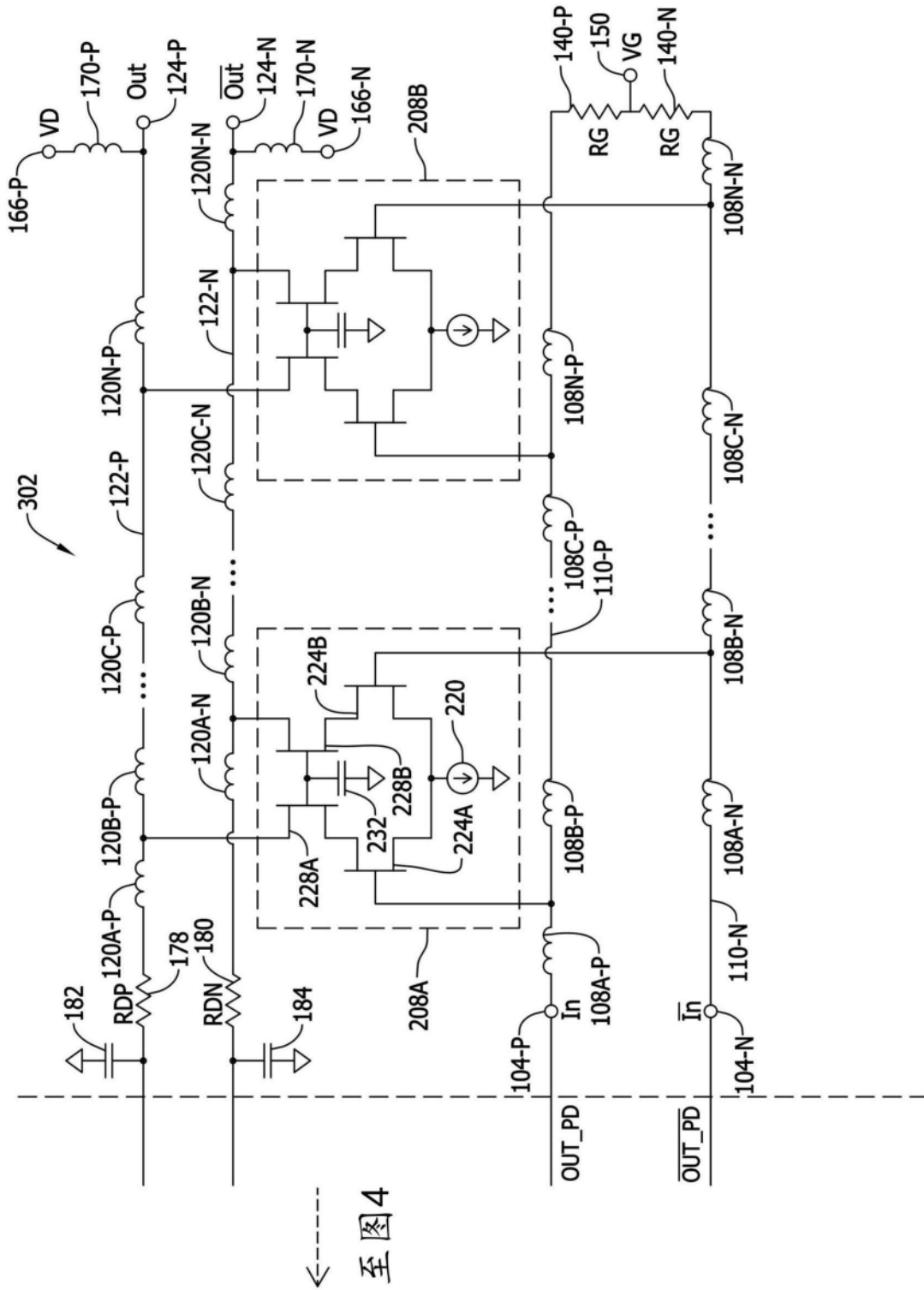


图4续



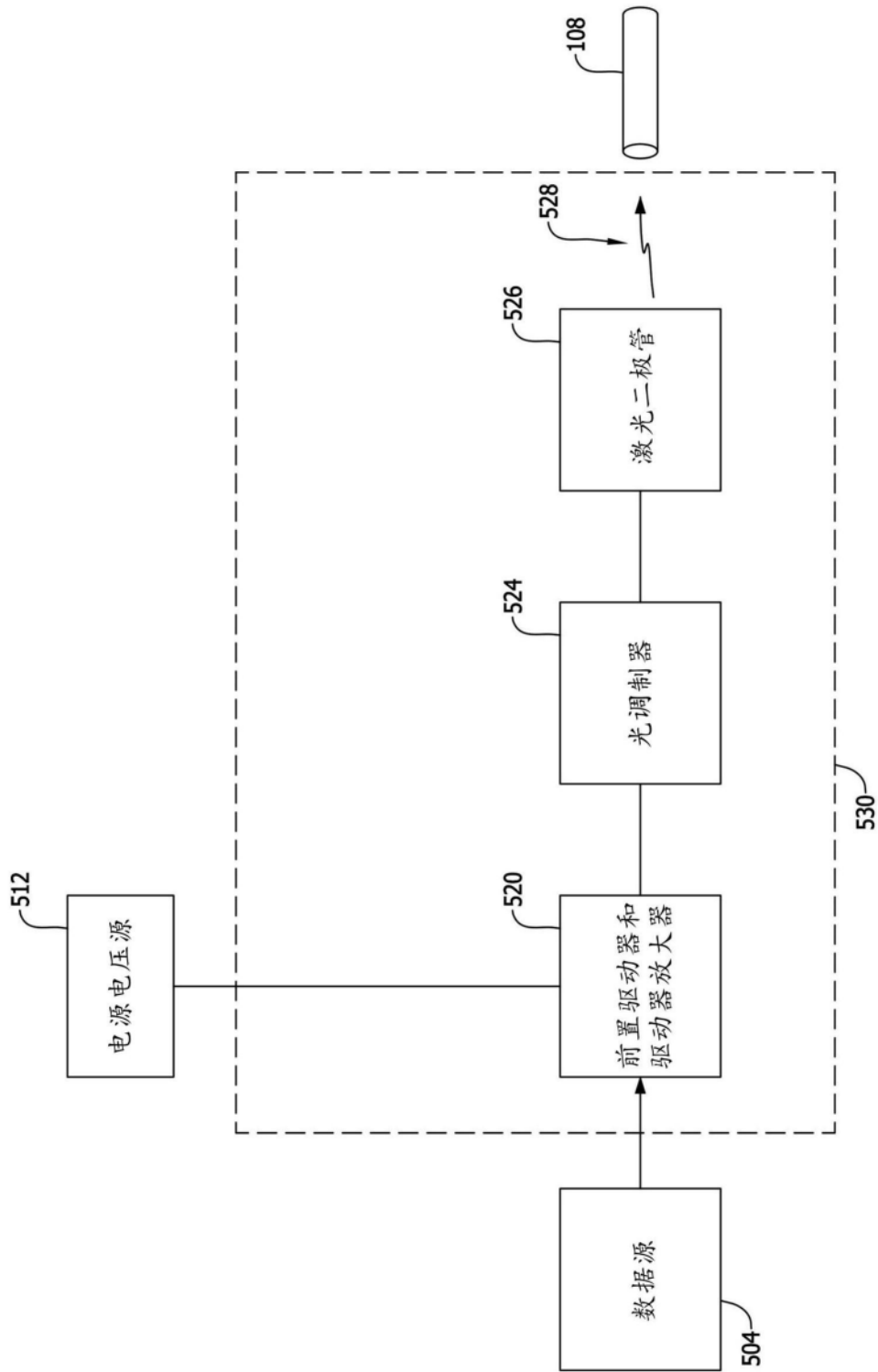


图5A

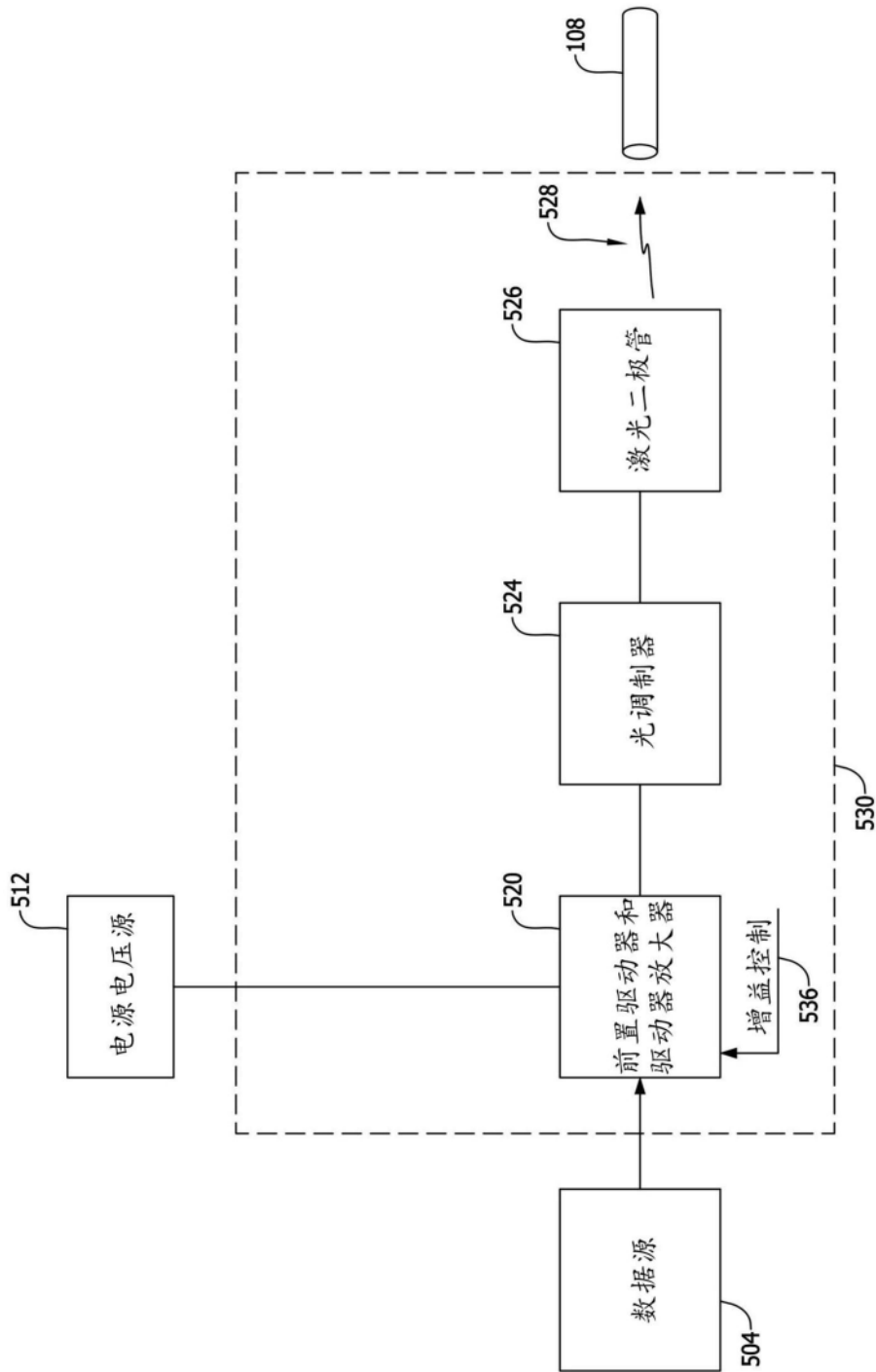


图5B

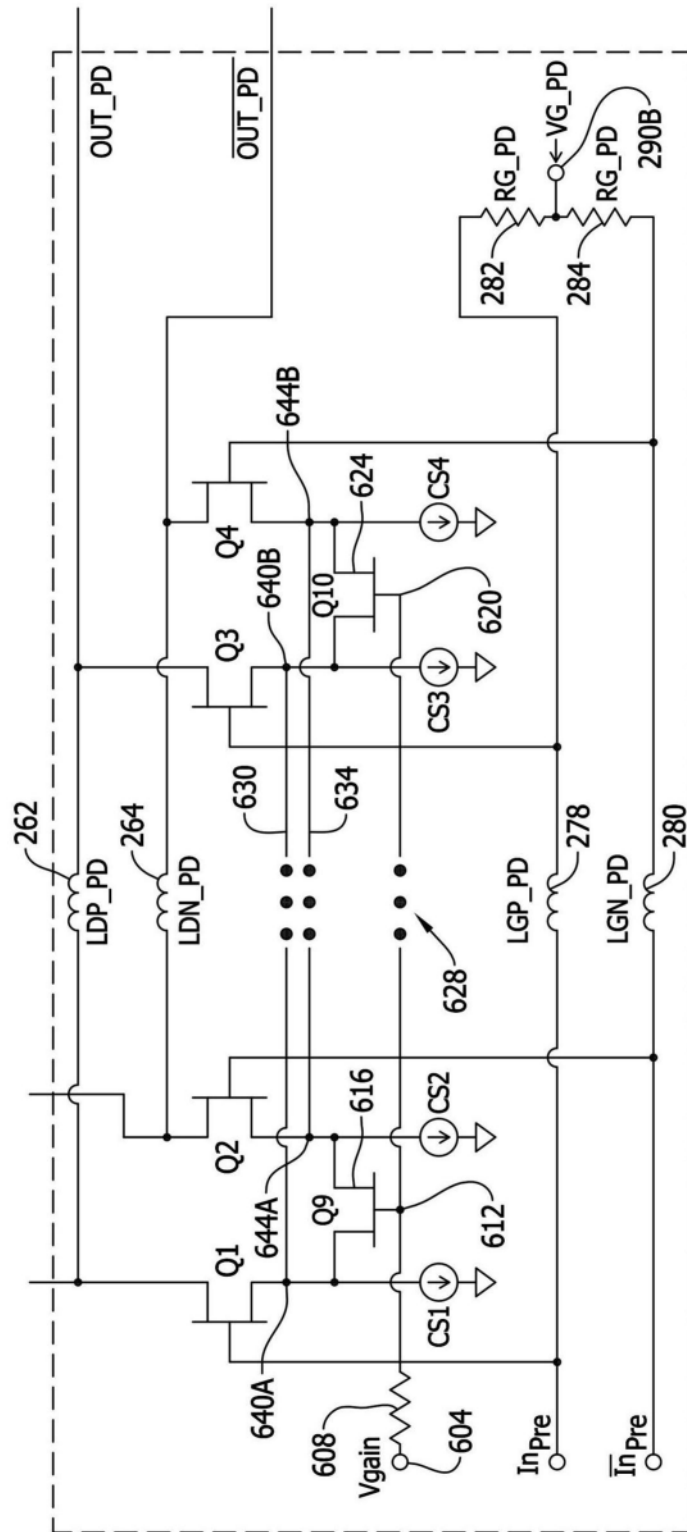


图6A



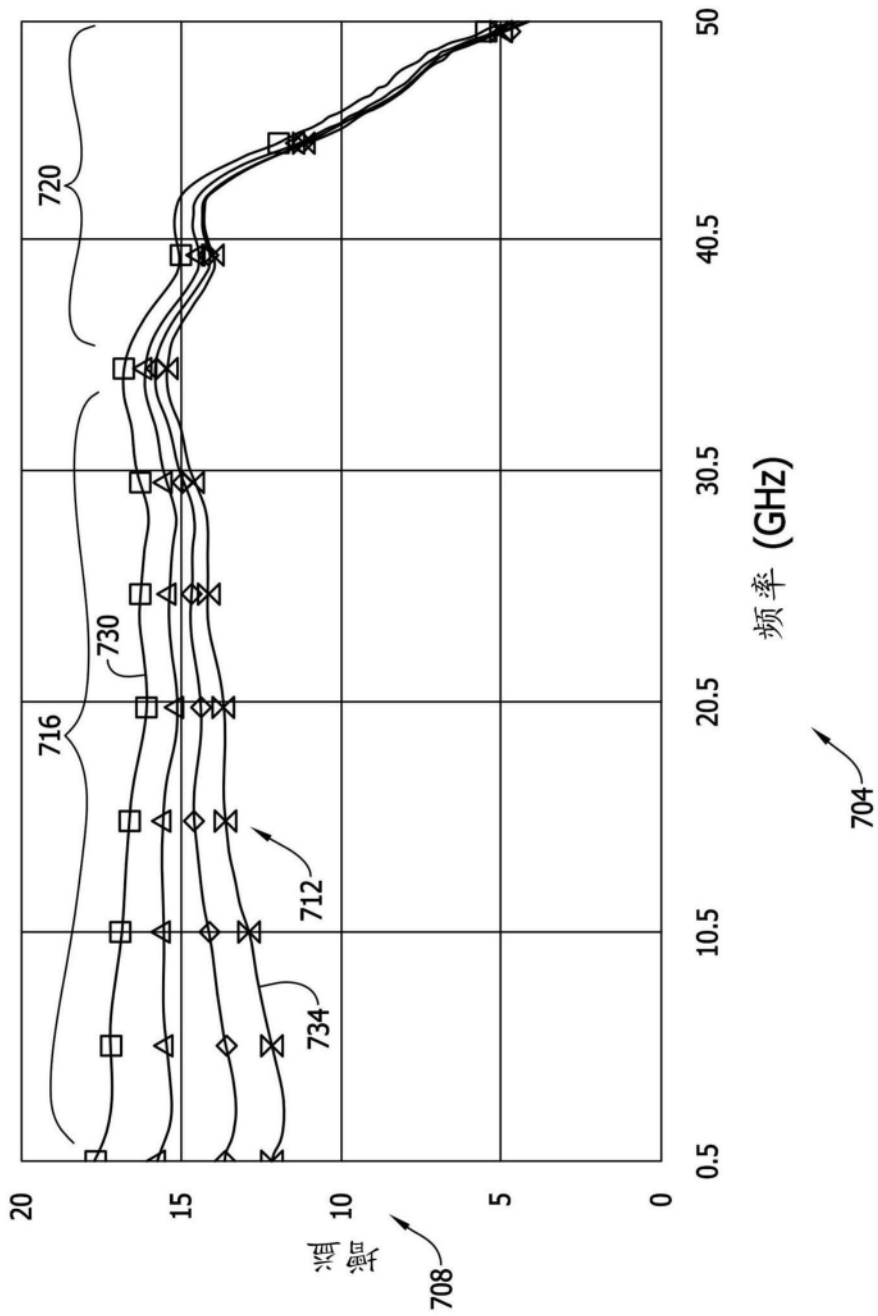


图7