(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [7]
H04B 1/69

(45) 공고일자 2001년12월24일
(11) 등록번호 10-0317340
(24) 등록일자 2001년11월29일

(21) 출원번호 10-1999-0050476
(22) 출원일자 1999년11월13일

(65) 공개번호 특2001-0046635
(43) 공개일자 2001년06월15일

(73) 특허권자 이병기
서울 서초구 잠원동 한신그린아파트 A동 703호
김병훈
서울 관악구 신림9동 1703-1 건영3차아파트 7동 409호

(72) 발명자 이병기
서울 서초구 잠원동 한신그린아파트 A동 703호
김병훈
서울 관악구 신림9동 1703-1 건영3차아파트 7동 409호

(74) 대리인 심창섭
김용인

심사관 : 정재우

(54) 분산 표본 포착을 이용한 고속 셀 탐색 방법 및 그를 위한장치

요약

본 발명은 차세대 이동 통신에 관한 것으로, 특히 셀간 비동기 방식이 적용되는 직접순차 부호분할다원접속(Direct Sequence Code Division Multiple Access ; 이하, DS/CDMA 라 약칭함) 시스템에서 분산 표본 포착(Distributed Sample Acquisition ; 이하, DSA 라 약칭함) 기법을 이용한 고속 셀 탐색 방법 및 그를 위한 장치에 관한 것이다.

이에 대해 본 발명에서는 셀간 비동기 방식의 DS/CDMA 시스템에서 시퀀스 동기화를 위한 코드 포착 과정에 상태 추정을 기반으로 한 DSA 기법을 적용시킴으로써, 긴 주기의 PN 스크램블링 시퀀스를 보다 빠르게 식별(확인)하고 포착하는데 적당한 고속 셀 탐색 방법 및 그를 위한 장치를 제공한다.

대표도
도 1a

색인어
DS/CDMA, 분산 표본 포착(DSA), 고속 셀 탐색

명세서

도면의 간단한 설명

도 1은 본 발명의 DSA 기법을 사용하는 셀간 비동기 방식의 DS/CDMA 시스템의 일부 구성을 나타낸 블록도로써,

a)는 기지국의 일부 내부 구성을 나타낸 블록도.

b)는 이동국의 일부 내부 구성을 나타낸 블록도.

도 2는 본 발명에서 셀을 사용되는 점화 시퀀스별로 그룹화할 때 점화 시퀀스를 재사용하는 패턴의 일 예를 나타낸 도면.

도 3은 본 발명에서 전송된 점화 시퀀스를 획득하기 위한 넌코히어런트 포착 검출 장치(noncoherent acquisition detector)들의 예를 나타낸 도면으로써,

a)는 순수 직렬 상관기를 나타낸 블록도.

b)는 병렬 상관기를 나타낸 블록도.

c)는 수동 정합 필터를 나타낸 블록도.

도 4는 본 발명의 셀간 비동기 방식의 DS/CDMA 시스템에서 DSA를 이용한 셀 탐색의 종합적인 절차를 나타낸 플로우챠트.

도 5는 서로 다른 복소 형태의 직교 골드 시퀀스를 발생하는 점화 SRG의 일 예를 나타낸 도면.

도 6은 본 발명의 표본화 벡터와 정정 벡터가 결합되어 발생되는 주 SRG의 구성을 나타낸 도면으로써,

a)는 기지국의 주 SRG를 나타낸 도면.

b)는 이동국의 주 SRG를 나타낸 도면.

도면의 주요 부분에 대한 부호의 설명

10 : DSA 확산부 20 : 표본 확산부

30 : 표본 역확산부 40 : DSA 역확산부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 차세대 이동 통신에 관한 것으로, 특히 셀간 비동기 방식이 적용되는 DS/CDMA 시스템에서 DSA 기법을 이용한 고속 셀 탐색 방법 및 그를 위한 장치에 관한 것이다.

DS/CDMA 시스템에서 수신기는 데이터의 검출에 앞서 먼저 PN 시퀀스를 동기화시키는 것이 필요하다. 대부분의 PN 시퀀스 동기화는 코드 포착(code acquisition)과 코드 추적(code tracking)의 두 단계로 나뉘어 순차적으로 수행된다.

여기서 코드 포착과 관련해서는 기존에 제시된 IS-95 시스템과 같이 외부 기준 신호를 통해 전체 셀들이 타이밍 정보를 공유하는 셀간 동기 방식의 시스템을 전제로 하여 많은 연구들이 이루어져 왔다.

지금까지 제시된 가장 기본적인 코드 포착 기법으로는 직렬 탐색 방법(serial search)이 있으며, 이 방법은 구현의 복잡도가 적다는 장점이 있으나, 포착 시간이 사용되는 PN 시퀀스의 주기에 직접 비례하므로 PN 시퀀스의 주기가 긴 경우 포착 시간이 매우 길어진다는 단점이 있다.

이에 따라 긴 주기를 가지는 PN 시퀀스의 포착을 위해 병렬 탐색 방법(parallel search)이 제안되었다. 그러나 이 병렬 탐색 방법도 포착 시간을 줄이는 비율만큼 비례하여 구현의 복잡도가 증가하게 된다는 단점이 있다.

결국 PN 시퀀스의 고속 포착을 위해 직렬 탐색 방법과 병렬 탐색 방법을 적당히 혼합하여 포착 속도 및 구현의 복잡도를 적절히 희생, 보완한 하이브리드 방법이 제안되었으며, 그밖에도 PN 시퀀스의 포착 시간을 단축하기 위해 시퀀스 발생기(Shift Register Generator ; 이하, SRG 라 약칭함)의 상태 추정을 기반으로 한 또다른 고속 포착 기법이 제안되었다.

이러한 SRG의 상태 추정을 기반으로 하는 포착 기법으로는 시퀀스 추정에 의한 신속 포착 기법(RASE : Rapid Acquisition by Sequential Estimation)이 있다. 이는 수신되는 PN 시퀀스를 다수 회 연속적으로 경성 검출(Hard detection)하여 수신단 SRG의 잠정적 레지스터 상태값들로 실어준 뒤 확인 과정을 통해 동기 여부를 최종 결정한다. 이 기법은 이론적으로 직렬 탐색 방법에 비해 구현의 복잡도가 거의 증가되지 않으면서 포착 시간을 상당히 단축시킬 수 있다는 장점이 있으나, PN 시퀀스의 코히어런트 검출을 기반으로 하고, 신호 대 잡음 비율(Signal to Noise Ratio ; 이하, SNR 이라 약칭함)이 낮은 경우에는 그 성능이 급격히 열화되는 단점이 있어 일반적 CDMA 환경에서는 적용하기가 부적절하다.

이 때문에 종래 셀간 동기 방식의 시스템에서는 긴 주기의 PN 시퀀스의 포착 시간을 단축시키기 위해 DSA 기법이라는 새로운 상태 추정 기반의 포착 방안이 제안되었다.

이 DSA 기법에 대해 간단히 설명하면, 송신단에서는 주기가 상대적으로 짧은 점화 시퀀스(Igniter sequence)를 발생시켜 그 위에 긴 주기 PN 시퀀스의 상태 표본을 실어 전송한다. 이에 대해 수신단에서는 먼저 점화 시퀀스를 포착하고 이어서 그 뒤에 실려온 상태 표본을 복조하여 정확한 시점마다 비교-정정회로를 통해 수신기의 SRG 상태를 정정해 줌으로써 PN 시퀀스의 동기를 이루게 된다.

송수신단에 구비된 동일한 구조의 한 쌍의 SRG는 동일한 시점에서 동일한 상태값들, 즉 길이가 L인 SRG에 저장되어 있는 L개의 값들을 실어줌으로써 동기를 이룰 수 있기 때문에, 결국 DSA 기법을 통해 송신단 SRG의 상태 표본들을 수신단에 전달해 줌으로써, 기존의 PN 시퀀스에 대한 최대 상관값이 검출되는 시점에서 동기를 이루는 방식보다 훨씬 빠른 시간 내에 PN 시퀀스를 포착할 수 있다.

지금까지 설명된 DSA 기법을 이용한 고속 포착은 그 적용범위가 셀간 동기 방식의 DS/CDMA 시스템에 한정되어 있었다.

그러나 앞으로는 DS/CDMA 기술이 IMT-2000 시스템과 같이 외부 기준신호에 의존하지 않는 셀간 비동기 방식의 시스템에도 적용될 것으로 전망되는 현재 상황에서, 셀간 동기 방식의 DS/CDMA 시스템에 비해 타이밍 동기가 훨씬 복잡한 셀간 비동기 방식의 DS/CDMA 시스템에도 PN 시퀀스를 보다 빠르게 포착하기 위한 DSA 기법의 확장 적용이 요구된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 상기한 점을 감안하여 안출한 것으로, 셀간 비동기 방식의 DS/CDMA 시스템에서 시퀀스 동기화를 위한 코드 포착 과정에 상태 추정을 기반으로 한 DSA 기법을 적용시킴으로써, 긴 주기의 PN 시퀀스를 보다 빠르게 식별하고 포착하는데 적당한 고속 셀 탐색 방법 및 그를 위한 장치를 제공한다.

상기한 목적을 달성하기 위한 본 발명에 따른 DSA을 이용한 고속 셀 탐색 방법의 특징은, 점화 시퀀스를 포착하는 단계와, 상기 포착된 점화 시퀀스를 사용하여 주 시퀀스 쌍의 상태 심볼들을 검출하는 단계와, 상기 검출된 상태 심볼들을 근거로 하여 해당 주 시퀀스 쌍을 포착하는 단계로 이루어진다.

또한 상기한 목적을 달성하기 위한 본 발명에 따른 DSA를 이용한 고속 셀 탐색 장치의 특징은, 주 시퀀스 쌍을 이용하여 발생시킨 복소 형태의 스크램블링 시퀀스로 사용자 데이터를 확산시키고, 상기 주 시퀀스 쌍을 발생시키는 두 개의 주 SRG들의 각 상태를 표본화하는 DSA 확산부와, 상기 DSA 확산부에서 출력된 각 상태 표본값을 코드 심볼로 변조시키고, 이 변조된 심볼을 복소 형태의 점화 시퀀스로 확산시켜 출력시키는 표본 확산부와, 상기 표본 확산부에서 출력된 상태 신호로부터 해당 복소 점화 시퀀스를 포착하고, 포착된 점화 시퀀스를 이용해 입력되는 상태 신호를 역확산한 후 복조시키는 표본 역확산부와, 수신단의 주 시퀀스 쌍을 발생시키는 두 개의 주 SRG들의 각 상태를 표본화하여 상기 표본 역확산부의 복조된 출력인 각 상태 표본과 비교하여, 그 비교 결과로부터 수신단 주 SRG들의 상태 정정을 통해 자신의 주 시퀀스 쌍과 상기 DSA 확산부의 주 시퀀스 쌍을 동기시킨 후 동기된 자신의 주 시퀀스 쌍을 이용해 발생시킨 스크램블링 시퀀스로 상기 확산된 사용자 데이터를 역확산 시키는 DSA 역확산부로 구성된다.

상기 점화 시퀀스의 주기는 상기 주 시퀀스의 주기보다 상대적으로 짧은 주기를 갖는다.

특히 상기 DSA 확산부는, 제1 주 시퀀스를 발생시키는 제1 주 SRG와, 제2 주 시퀀스를 발생시키는 제2 주 SRG와, 상기 제1 주 시퀀스 및 상기 제2 주 시퀀스를 이용하여 복소 형태의 스크램블링 시퀀스를 발생시키는 시퀀스 발생 벡터와, 상기 두 개의 주 SRG에서 출력되는 각 주 시퀀스에 대한 상태를 미리 표본화하는 조기 병렬 표본화부로 구성된다.

상기 표본 확산부는, 상기 DSA 확산부에서 출력된 각 주 시퀀스에 대한 상태 표본들에 대응하여 각 코드 심볼을 맵핑시켜 출력하는 직교 위상 편이(Quadrature Phase Shift Keying ; 이하, QPSK 라 약칭함) 심볼 맵핑부와, 상기 QPSK 심볼 맵핑부의 출력을 차동 위상 편이(Differential Phase Shift Keying ; 이하 DPSK 라 약칭함) 엔코딩하는 블록과, 상기 DPSK 엔코딩된 심볼을 확산시키기 위해 상기 점화 시퀀스를 발생시키는 한 쌍의 점화 SRG로 구성된다.

상기 표본 역확산부는, 상기 표본 확산부에서 출력된 상태 신호를 역확산 시키기 위해 해당하는 점화 시퀀스를 발생시키는 한 쌍의 점화 SRG와, 상기 역확산된 상태 신호를 심볼 단위로 상관시키는 심볼 상관부와, 상기 상관 결과에 의해 검출된 심볼을 DPSK 디코딩하는 블록과, 상기 디코딩된 심볼을 디맵핑시켜 주 시퀀스 쌍에 대한 상태 표본 쌍들을 출력하는 QPSK 심볼 디맵핑부로 구성된다.

마지막으로 상기 DSA 역확산부는, 상기 표본 역확산부에서 출력된 상태 표본들의 비교 대상이 되는 표본들을 생성시키기 위한 또다른 주 시퀀스 쌍을 발생하는 한 쌍의 주 SRG와, 상기 한 쌍의 주 SRG의 상태들을 표본화하여 출력하는 병렬 표본화부와, 상기 병렬 표본화부에서 출력된 상태 표본들을 상기 표본 역확산부에서 출력된 상태 표본들과 소정 회수만큼 비교하는 병렬 비교부와, 상기 비교 결과에 따라 또다른 주 시퀀스 쌍을 발생시키는 상기 한 쌍의 주 SRG의 상태를 소정 회수만큼 반복하여 정정하는 병렬 정정부로 구성된다.

여기서 상기 한 쌍의 점화 SRG는 상기 병렬 정정부에 정정 타이밍을 제공하며, 또한 상기 점화 SRG는 상기 병렬 표본화부에 표본화 타이밍을 제공한다.

발명의 구성 및 작용

이하 본 발명에 따른 DSA을 이용한 고속 셀 탐색 방법 및 그를 위한 장치에 대한 바람직한 일 실시 예를 첨부된 도면을 참조하여 설명한다.

본 발명에서는 셀간 비동기 방식의 DS/CDMA 시스템에 DSA 기법을 사용하여 긴 주기의 PN 시퀀스를 고속으로 식별(확인)하고 포착한다.

이렇게 DSA를 기반으로 하는 셀간 비동기 방식의 DS/CDMA 시스템에서, 각 기지국은 DPSK로 변조된 긴 주기의 PN 시퀀스에 대한 정보(상태 표본에 대한 심볼)를 짧은 주기의 점화 시퀀스로 확산하고, 이를 공통 파일럿 채널을 통해 방송(Broadcasting)한다.

이에 따라 이동국은 현재 위치한 셀 영역의 해당 점화 시퀀스를 확인하여 획득한 후 DPSK 변조되어 전달된 긴 주기의 PN 시퀀스에 대한 정보를 이미 획득된 점화 시퀀스로 역확산하여 검출한다. 결국 현재 셀에 해당되는 긴 주기의 PN 시퀀스가 확인되어 동기가 이루어진다.

상기에서 간략히 설명된 본 발명의 고속 포착은 도 1을 참조하여 보다 상세히 설명하기로 한다.

도 1은 본 발명의 DSA 기법을 사용하는 셀간 비동기 방식의 DS/CDMA 시스템의 일부 구성을 나타낸 블록도로써, 도 1a)는 기지국의 일부 내부 구성을 나타낸 블록도이고, 도 1b)는 이동국의 일부 내부 구성을 나타낸 블록도이다.

DSA 기법이 사용되는 본 발명은 고속으로 셀을 탐색하기 위한 것으로, 이를 위해 기지국과 이동국간에 전달되는 상태 표본을 기반으로 하여 긴 주기의 시퀀스를 포착하는데는 다음의 두 가지 사항이 고려되야 한다. 첫 째 SNR이 매우 낮은 CDMA 채널 환경에서 상태 표본을 수신단에 신뢰성 있게 전달하는 것과, 둘 째 수신단이 전달된 상태 표본을 이용하여 SRG의 동기를 이루는 것이다.

따라서 본 발명에서는 상태 표본 전달과 SRG 동기화를 위해 점화 시퀀스가 사용되며, 또한 분산 표본 혼화(Distributed Sample Scrambling ; 이하, DSS 라 약칭함)의 동기화 기법이 적용된다.

여기서, 점화 시퀀스는 동기화를 목적으로 하는 주 시퀀스(Main sequence)의 동기를 돕기 위해 도입된 보조 시퀀스로써, 주 SRG(11,12)의 상태값들을 수신단(이동국)으로 신뢰성 있게 전달하고, 수신단에서는 SRG 상태의 표본화 및 정정을 위한 타이밍의 기준을 제공하는 역할을 한다.

한편 DSS 기법이 적용됨으로 인해, 송신단(기지국)에서 주 SRG(11,12)의 상태 표본들이 분산되어 수신단의 주 SRG(43,44)에 전달되며, 이들을 근거로 하여 수신단의 주 SRG(43,44)가 점진적으로 동기화된다. 본 발명에서는 DSS 기법을 적용함으로써 전달된 송신단 주 SRG(11,12)의 상태 정보를 통해 수신단의 주 SRG(43,44)를 제어하여 동기를 이룬다는 점에서는 기존의 상태 추정을 기반으로 한 포착 방법과 유사하지만, 연속된 표본값(칩의 값)이 아닌 분산된 상태 표본들을 통해 동기를 이룬다는 점에서 기존과 구별된다.

다음은 DSA 기법을 사용하는 셀간 비동기 방식의 DS/CDMA 시스템의 일부 구성에 대해 보다 상세히 설명한다.

도 1에서 기지국(송신단)은 크게 DSA 확산부(10)와 표본 확산부(20)로 구성되며, 이동국(수신단)은 크게 표본 역확산부(30)와 DSA 역확산부(40)로 구성된다.

DSA 확산부(10)와 DSA 역확산부(40)는 주 시퀀스의 동기화를 담당하고, 표본 확산부(20)와 표본 역확산부(30)는 상태 표본 전달을 담당한다. 이러한 이들의 각 역할은 DSA 확산부(10)와 DSA 역확산부(40)의 내부에 각각 구비된 주 SRG(11,12,43,44)에 의해 실현되며, 또한 표본 확산부(20)와 표본 역확산부(30)의 내부에 각각 구비된 점화 SRG(24,25,32,33)에 의해 실현된다.

도 1a)에 도시된 기지국의 DSA 확산부(10)는 자체적으로 주 시퀀스 쌍을 발생시키는 두 개의 주 SRG(11,12)와, 주 SRG(11,12)들의 상태 표본을 표본화 타이밍에 맞춰 각각 표본화하는 조기 병렬 표본화부(13)로 구성되며, 그밖에도 입력되는 사용자 데이터를 직교 월쉬 코드로 확산하는 확산기(14,16,18)와, 직교 월쉬 코드로 확산된 신호를 주 SRG(11,12)에서 발생된 복소 형태의 스크램브링 시퀀스로 다시 스크램블링하는 혼화기(15,17,19)를 또한 포함한다.

또한 기지국의 표본 확산부(20)는 조기 병렬 표본화부(13)에서 출력된 두 상태 표본을 각 코드 심볼로 맵핑시켜 그에

따른 QPSK 심볼을 출력하는 QPSK 심볼 맵핑부(21)와, QPSK 심볼 맵핑부(21)의 다음 단에서 DPSK 엔코딩(encoding)을 수행하는 블록이 존재하며, 이 블록에서는 QPSK 심볼의 위상에 이전 심볼 시간까지 누적된 위상을 더하여 DPSK 심볼인 상태 심볼을 출력한다. 그밖에도 표본 확산부(20)에는 발생된 DPSK 심볼을 확산시키기 위해 자체적으로 복소 형태의 점화 시퀀스를 발생시키는 점화 SRG(24,25)가 존재한다.

도 1b)에 도시된 이동국의 표본 역확산부(30)는 도 3에 도시된 넌코히어런트 포착 검출 장치(noncoherent acquisition detector)들 중 어느 하나를 사용하여 먼저 점화 시퀀스가 획득되는 블록을 포함한다. 이 블록에는 자체적으로 점화 시퀀스를 발생시키는 점화 SRG(32,33)와, 점화 SRG(32,33)에서 발생된 점화 시퀀스로 수신된 상태 신호를 역확산시키는 역확산기와, 점화 시퀀스에 의해 역확산된 상태 신호에 대해 상관 검출을 수행하는 심볼 상관부(34)를 기본적으로 구비한다. 또한 표본 역확산부(30)에는 점화 시퀀스를 획득하는 블록의 다음 단에서 DPSK 디코딩(decoding)을 수행하는 블록이 존재하며, 이 블록에서 디코딩된 심볼을 디맵핑(demapping)시켜 서로 다른 두 상태 표본을 출력하는 QPSK 심볼 디맵핑부(36)가 표본 역확산부(30)에 더 포함된다.

또한 이동국의 DSA 확산부(40)는 자체적으로 주 시퀀스 쌍을 발생시키는 두 개의 주 SRG(43,44)와, 점화 SRG(32,33)에서 제공된 표본화 타이밍에 맞춰 주 SRG(43,44)의 상태 표본을 각각 표본화하는 병렬 표본화부(45)와, QPSK 심볼 디맵핑부(36)에서 출력된 두 상태 표본과 병렬 표본화부(45)에서 출력된 두 상태 표본을 각각 비교하는 병렬 비교부(41)와, 점화 SRG(32,33)에서 제공된 정정 타이밍과 병렬 비교부(41)의 비교 결과에 따라 주 SRG(43,44)의 상태를 일정 회수만큼 반복적으로 정정하는 병렬 정정부(42)로 구성된다. 이 때 주 SRG(43,44)는 병렬 정정부(42)의 출력에 의해 기지국 주 SRG(11,12)와 상태를 일치시킨다. 그밖에도 DSA 역확산부(40)에는 수신된 데이터 신호를 주 SRG(43,44)에서 발생된 복소 형태의 스크램블링 시퀀스로 역스크램블링하는 역혼화기(46)와, 스크램블링 시퀀스로 역스크램블링된 신호를 다시 직교 월쉬 코드로 역확산하는 역확산기(47)와, 직교 월쉬 코드로 역확산된 신호를 데이터 심볼 단위로 누적하는 데이터 심볼 누적부(48)를 포함한다.

바람직하게는 상기한 구성을 갖는 분산 표본 포착을 이용한 고속 셀 탐색 장치가 일반적으로 이동국에 모두 내장될 수도 있지만 방송 신호만을 기지국으로부터 제공받을 경우에는 상기한 구성과 같이 이동국에 표본 역확산부(30)와 DSA 역확산부(40)만을 내장시킨다.

다음은 도 1을 참조하여 본 발명에 따른 고속 셀 탐색 장치에 대해 보다 상세히 설명한다.

도 1a)를 참조하면, 기지국에서 각 길이가 L인 주 SRG(main SRG)(11,12)는 스크램블링 시퀀스(scrambling sequence)(S_m)를 발생시킨다. 여기서 스크램블링 시퀀스는 2^L-1주기의 혹은 그 주기의 일부분으로 구성된 짧은 주기를 가지는 복소 시퀀스(complex sequence)로써, $S_{I,m}+jS_{Q,m}$ 이다.

여기서 스크램블링 시퀀스의 I채널 요소 시퀀스(I-phase component sequence) $S_{I,m}$ 은 각 주 SRG(11,12)에서 발생된 두 개의 m-시퀀스 즉 두 개의 주 시퀀스를 이진 합산하여 형성된 골드 시퀀스(Gold sequence)이다. 이 때 주 SRG(11,12)의 초기 상태(L길이 쉬프트 레지스터들의 내부 값들)는 제1 주 SRG(11)의 경우 L비트의 셀 번호로, 제2 주 SRG(12)의 경우 L비트 모두 1이 값으로 설정된다.

또한 스크램블링 시퀀스의 Q채널 요소 시퀀스(Q-phase component sequence) $S_{Q,m}$ 는 두 개의 주 시퀀스를 단순히 시간적으로 일정 칩만큼 지연시킨 후 이진 합산하여 형성된 골드 시퀀스이다. 이는 적절히 설계된 시퀀스 발생 벡터를 사용함으로써 동일한 주 SRG(11,12) 쌍에서 발생될 수 있다.

그러므로, 이동국으로 하여금 현재 위치한 셀을 확인할 수 있도록 해주고, 또한 해당 셀의 스크램블링 시퀀스의 타이밍을 획득할 수 있도록 해주기 위해서는 제1 주 SRG(11)와 제2 주 SRG(12)에 대한 동시 동기화가 가능해야 한다.

또한 기지국에서 각 길이가 S인 점화 SRG(24,25)는 복소 형태의 점화 시퀀스(igniter sequence)(C_m)를 발생시킨다. 여기서 점화 시퀀스$C_{I,m}+jC_{Q,m}$는$N_I=2^S$을 주기로 하며, 주 SRG(11,12)의 상태 정보를 확산하는데 사용된다.

여기서 점화 시퀀스의 I채널 요소 시퀀스(I-phase component sequence) $C_{I,m}$과 Q채널 요소 시퀀스(Q-phase component sequence) $C_{Q,m}$은 각 점화 SRG(24,25)에서 발생된 두 개의 m-시퀀스를 이진 합산하여 형성된 직교 골드 시퀀스 쌍이다.

각 길이가 S인 두 점화 SRG(24,25)에서 발생될 수 있는 직교 골드 시퀀스의 수는 2^S개다. 그러나 셀룰러 시스템에서는 단지 2R개의 시퀀스(=R개의 I채널 요소 점화 시퀀스와 Q채널 요소 점화 시퀀스의 쌍)가 사용되며, 여기서 R은 시스템에서 점화 시퀀스의 재사용 인자를 나타낸다. 도 2에는 R=7인 점화 시퀀스의 재사용 패턴을 나타낸 것으로 공간적 분할에 의해 사용될 점화 시퀀스의 종류(개수)를 정할 수 있다.

다음 기지국에서 조기 병렬 표본화부(Time-advanced parallel sampling)(13)는 점화 SRG(24,25)에서 제공하는 표본화 타이밍을 사용하여 기준값 r에 대해$(r+i-1)N_I$시점에서 제1 주 SRG(11)와 제2 주 SRG(12)의 출력으로부터 상태 표본들$z_i^{(j)}$(j=1,2)를 얻는다(i=0,1,2,...,L-1). 여기서 점화 SRG(24,25)가 제공하는 표본화 타이밍은 표본화할 매 시점을 정하기 위한 것이며, 이후 상태 표본들$z_i^{(j)}$은 DPSK 변조를 위해 먼저 QPSK 심볼 맵핑부(21)에 제공된다.

이 때 얻어지는 이들 상태 표본값은 주 SRG(11,12)로부터 $(r+i)N_I$시점에서 발생될 m-시퀀스 값으로, 이는 조기 병렬 표본화부(13)가$(r+i)N_I$시점에 주 SRG(11,12)로부터 발생될 상태 표본 $z_i^{(j)}$을 미리$(r+i-1)N_I$시점에서 표본화하기 때문이다.

QPSK 심볼 맵핑부(21)는 제공받은 두 상태 표본을 각 코드 심볼로 맵핑시켜 그에 따른 QPSK 심볼인 상태 심볼 X_i를 출력한다.

이후 QPSK 심볼 맵핑부(21)의 다음 단에서는 DPSK 엔코딩(encoding)이 수행되는데, 이때는 QPSK 심볼 X_i의 위상에 이전 심볼 시간까지 누적된 위상을 더하여 DPSK 심볼Y_i를 만든다.

결국 DPSK 심볼Y_i는 점화 SRG(24,25)에서 발생된 복소 형태의 점화 시퀀스(igniter sequence)(C_m)에 의해 확산된 후 일정 시간 간격으로 파일럿 채널(PI-CH)을 통해 이동국으로 전송된다. 이는 상태 신호이다.

반면에 기지국에서 각 M진(M-ray) 사용자 데이터($a_i^{(1)}, a_i^{(2)}, \ldots, a_i^{(J)}$)는 직교 월쉬 코드($W_m^{(1)}, W_m^{(2)}, \ldots, W_m^{(J)}$)로 확산되며, 이후 전송 직전에 각 기지국에서 여러 사용자 데이터에 대해 공통으로 사용하는 스크램블링 시퀀스(scrambling sequence)(S_m)에 의해 혼화(scrambling)되어 트래픽 채널(T-CH)을 통해 이동국으로 전송된다. 이는 데이터 신호이다.

도 1b)를 참조하면, 상기에서 전송된 상태 신호 및 데이터 신호를 수신한 이동국은 먼저 도 3에 도시된 넌코히어런트 포착 검출 장치(noncoherent acquisition detector)들 중 어느 하나를 사용하여 먼저 점화 시퀀스를 획득한다.

도 3에 도시된 넌코히어런트 포착 검출 장치들은 각기 장단점들이 있는데, 도 3a)의 순수 직렬 상관기는 하드웨어 구현이 간단한 반면에 포착 속도가 느리다는 단점이 있고, 도 3c)의 수동 정합 필터는 하드웨어 구현이 복잡한 반면에 포착 속도가 빠르다는 장점이 있다. 그리고 도 3b)의 병렬 상관기는 하드웨어 구현이나 획득 속도 면에서 상기한 검출 장치에 비해 평균의 성능을 갖는다.

본 발명에서는 DPSK 심볼 f_i 를 점화 시퀀스(igniter sequence)(C_m)에 의해 확산한 상태 신호가 파일럿 채널(PI-CH)을 통해 이동국으로 전송되고 별도의 동기 채널(S-CH)이 존재하지 않을 경우에는, 도 3a)에 도시된 순수 직렬 상관기(pure serial correlator)나 도 3b)에 도시된 병렬 상관기(parallel correlator)가 사용된다.

반면에 별도의 동기 채널(S-CH)을 이용하여 점화 시퀀스(C_m)의 타이밍을 얻고자 한다면, 동기 채널을 확산시키는 공통 PN 시퀀스에 대한 최대 상관값이 검출되는 시점에서 타이밍 동기를 선언하는 도 3c)에 도시된 수동 정합 필터(passive matched filter)가 사용된다.

도 3a)에 도시된 순수 직렬 상관기가 사용되는 경우에, 이동국은 현재 셀 그룹을 식별(확인)하거나 이에 상응하는 점화 시퀀스를 식별(확인)해야 한다. 이와 동시에 이동국은 점화 코드 타이밍을 탐색해야 한다. 이에 따라 이동국은 R개의 각 점화 시퀀스들을 바꿔가면서 수신된 점화 시퀀스를 상관시키는 직렬 탐색 방법을 사용한다. 이는 포착 절차의 관점에서 볼 때 주기가 RN 인 PN 시퀀스의 코드 타이밍을 탐색하는 것과 동일한 것이다.

도 3b)에 도시된 병렬 상관기가 사용되는 경우에, R개의 상관기(34)는 길이가 N_I 인 서로 다른 점화 시퀀스들을 탐색하기 위해 병렬로 동작한다. 이에 따라 실제적인 탐색 시간이 상당히 줄어든다.

도 3a)에 도시된 순수 직렬 상관기는 다음과 같이 동작한다.

시퀀스 스위치는 두 개의 점화 SRG(32,33)에서 발생된 점화 코드를 순차적으로 스위칭한다. 이후 심볼 상관부(34)의 출력이 미리 설정된 임계값 R_c^2 이상이 되어 판정 논리 회로가 동위상(in-phase) 상태를 선언할 때까지 순수 직렬 상관기는 각 코드에 대해 한 바퀴 쉬프트하면서 상관에 근거한 탐색을 수행한다.

일단 동위상 상태가 선언되면 점화 시퀀스 쌍을 검증하는 절차가 시작되며, 이 때는 현재의 점화 코드와 쉬프트 상태를 그대로 유지한다.

점화 시퀀스 검증 단계에서, 역확산된 상태 심볼들의 에너지는 V_I회 넌코히어런트하게 합산되며, 이후 미리 설정된 또 다른 임계값 R_1^2과 비교한다. 그런데 만약 합산된 에너지가 임계값 R_1^2를 초과하지 않을 경우에는 일정 위상(일반적으로 반 칩)만큼 진행된 쉬프트 상태에서 시작하여 점화 시퀀스 탐색 절차를 다시 수행한다. 반면에 합산된 에너지가 임계값 R_1^2를 초과할 경우에는 점화 시퀀스 확인 및 동기화 절차가 완료되며, 그 다음에는 이후 설명될 주 SRG(43,44)에 대한 상관 절차가 시작된다.

그런데 도 3a)에 도시된 순수 직렬 상관기에서 탐색 제어 클록 제공부(105)는 점화 SRG(32,33)의 점화 코드 발생과 심볼 상관부(34)의 상관 처리에 관계하는 클럭을 상관 결과에 따라 쉬프트시켜 가면서 제공한다.

다음 도 3b)와 도 3c)에 도시된 병렬 상관기와 수동 정합 필터에 대해 설명한다.

도 3b)의 병렬 상관기에서는 R개의 상관기로 구성된 심볼 상관부(34)가 병렬 구조로 되어 있으며, R개 상관기 출력의 최대값이 미리 설정된 임계값과 비교된다. 병렬 상관기의 동작은 R개의 상관기가 병렬 구조로 되어 있는 것 이외에는 도 3a)의 순수 직렬 상관기와 유사하며, 단지 빠른 포착이 가능하다.

그런데 보다 빠른 포착 시간을 얻기 위해 부가된 공통 코드(Common code)를 주기적으로 동기 채널(S-CH)로 방송하는 경우라면, 도 3c)에 도시된 수동 정합 필터 구조를 사용하여 점화 시퀀스 타이밍을 포착할 수 있다. 그러나 앞에서도 언급했듯이 수동 정합 필터가 사용되면 구현의 복잡도가 증가하므로 본 발명에서는 신중한 코드 선택 및 적절한 정합 필터 설계를 통해 구현의 복잡도를 만족할 만한 수준으로 줄인다.

수동 정합 필터의 구조에서 특이한 점은 동기 채널(S-CH)을 통해 주기적으로 수신된 공통 코드로부터 점화 시퀀스의 타이밍을 포착하는 공통 코드 정합 필터(200)와 코드 위상 쉬프트 결정부(210)가 구비된다는 것이다.

그런데 상기한 병렬 상관기나 수동 정합 필터를 사용할 경우에는 점화 시퀀스를 검증할 때, 점화 코드를 식별(확인)하는 절차도 포함되어야 한다. 이는 도 3b와 도 3c에 각각 도시된 넌코히어런트 누적 및 최대값 선택부(170,300)가 구비됨으로써 가능하며, 검증 절차에서 최대 에너지가 도출되는 점화 코드를 결정함으로써 실현될 수 있다.

이하 도 1b)를 참조하여 계속 설명한다.

일단 점화 시퀀스 검증이 성공함에 따라 현재 셀의 점화 코드와 점화 코드 타이밍이 획득되면 즉 점화 시퀀스 타이밍이 고정되면, 점화 SRG(32,33)에서 발생된 복소 형태의 점화 시퀀스(C_m)로 역확산된 후 판정 논리 회로에 의해 동위상(in-phase) 상태가 선언된 심볼 상관부(34)의 출력 yi는 다음 단에서 DPSK 디코딩(decoding)되어 QPSK 심볼 디맵핑부(36)에 입력된다.

QPSK 심볼 디맵핑부(36)는 주 SRG(43,44)의 상태 정정을 위해 디코딩된 심볼을 디맵핑(demapping)시켜 서로 다른 두 상태 표본값 $z_i^{(1)}$과 $z_i^{(2)}$을 각각 검출한다. 이후 이 표본값들은 $(r+i)N_I$시점에서 DSA 역확산부(40)를 통과한다.

다음 DSA 역확산부(40)의 병렬 비교부(41)는 입력되는 표본값 $z_i^{(1)}, z_i^{(2)}$을 병렬 표본화부(45)에서 제공하는 상태 표본값 $\overline{z}_i^{(1)}, \overline{z}_i^{(2)}$과 비교한다. 여기서 병렬 표본화부(45)는 $(r+i)N_I$시점에서 주 SRG(43,44)로부터 동시에 발생된 주 시퀀스 쌍을 점화 SRG(32,33)가 제공하는 표본화 타이밍에 맞춰 표본화한다.

여기서 만약$z_i^{(j)}$(j=1,2)와 $\overline{z}_i^{(j)}$(j=1,2)가 서로 일치되지 않으면, 병렬 정정부(42)는 주 SRG(43,44) 중 일치하지 않은 표본쌍에 해당되는 하나 혹은 두 개의 주 SRG의 상태 정정을 위해, $0<D_C\leq N_I$를 만족하도록 선택된D_C를 포함한$(r+i)N_I+D_C$ 시점에서 트리거(Trigger)된다. 그러나 $z_i^{(j)}$(j=1,2)와 $\overline{z}_i^{(j)}$(j=1,2)가 서로 일치되면 병렬 정정부(42)는 어떠한 동작도 실행하지 않는다.

본 발명에서 주 SRG(43,44)들에 대해 한 쌍의 표본화 회로와 정정회로를 각 독립적으로 설계하여 사용한다면, 이동국의 주 SRG(43,44)들은 에러가 검출되지 않는다는 가정 하에서 L개의 상태 심볼 전달 후 기지국 주 SRG(11,12)와 동기된다.

여기서 에러가 검출되는 경우에 효율적인 대처를 위해 본 발명에서는 주 시퀀스에 대한 검증 절차를 수행하는데, 이는 동기화 이후 V개의 심볼 비교를 통해 전달된 심볼들이 수신단에서 발생된 심볼들과 일치되는지를 검사한다.

반면에 주 SRG의 상태 정정 및 검증 절차를 수행하는 동안, 즉 (L+V)개 심볼들의 전송 주기 동안, 이동국은 점화 시퀀스가 올바르게 동기되었는지를 재확인하기 위해 역확산된 상태 심볼의 에너지를 넌코히어런트 하게 누적한다. 만약 V개의 모든 심볼 쌍들에 대해 전달된 심볼과 수신단에서 발생된 심볼들이 실제로 일치한다면, 이동국에서 주 시퀀스의 동기가 완료되었음을, 따라서 스크램블링 시퀀스의 동기가 완료되었음을, 나타낸다. 이렇게 동기가 완료되면 이동국에서는 이후 채널 이득과 반송파 위상을 추적하여 추정한다.

그러나 V개보다 적은 심볼 쌍들에 대해 전달된 심볼과 수신단에서 발생된 심볼들이 일치되고, 역확산된 상태 심볼의 에너지를 넌코히어런트 하게 누적한 값이 미리 설정된 임계값$R_2^{'}$보다 클 경우에, 이동국은 주 SRG의 상태 정정 절차를 다시 수행한다.

또한 V개보다 적은 심볼 쌍들에 대해 전달된 심볼과 수신단에서 발생된 심볼들이 일치되고, 역확산된 상태 심볼의 에너지를 넌코히어런트 하게 누적한 값이 미리 설정된 임계값$R_2^{'}$보다 작을 경우에, 이동국은 점화 시퀀스 탐색 절차를 다시 수행한다.

도 4는 본 발명의 셀간 비동기 방식의 DS/CDMA 시스템에서 DSA를 이용한 셀 탐색의 종합적인 절차를 나타낸 플로우챠트로써, 지금까지 설명된 모든 포착 절차를 나타낸 것이다(도 4에서 실선).

먼저 이동국은 미리 설정된 임계값R_C와의 비교를 통해 점화 시퀀스(점화 코드)를 포착한다(S10). 이 때 만약 이동국에서 도 3c)에 도시된 수동 정합 필터를 사용할 경우에는 공통 시퀀스(공통 코드)를 먼저 포착한다.

이후 미리 설정된 또다른 임계값R_1과 비교를 통해 점화 시퀀스 포착을 검증한다(S11). 여기서 만약 점화 시퀀스 포착이 검증되면 점화 시퀀스 포착이 완료되었음을 선언하고(S12), 반면에 검증이 실패하면 다시 시퀀스 탐색 절차를 수행하여 점화 시퀀스를 포착해야 한다.

이상의 점화 시퀀스 포착 및 검증에 의한 동기화 절차가 성공적으로 완료되면, 이후 기지국으로부터 송신된 해당 셀의 즉 기지국의 주 SRG(11,12)의 상태 표본 검출과 그 결과를 이용한 이동국의 주 SRG(43,44)의 상태 정정을 통해 주 시퀀스를 포착한다(S13).

이후 V번의 일치 시험(기지국과 이동국의 두 주 SRG 쌍의 상태가 일치되는가?)을 통해 주 시퀀스 포착을 검증한다(S14). 만약 주 시퀀스 포착이 검증되면 주 시퀀스 포착이 완료되었음을 선언하고(S15), 반면에 검증이 실패하면 다시 점화 시퀀스 포착을 재확인한다(S17).

주 시퀀스 포착 검증이 성공했을 경우에도 포착 오류의 가능성이 있으므로, 포착 완료 선언 후 요구되는 성능 수준에 만족하는지를 관찰하여 주 시퀀스가 정확히 포착되었는지를 재확인하는 절차가 추가된다(S16). 이 때 만약 포착 재확인을 통해 요구되는 성능 수준에 미달되면 최초 시퀀스 포착 단계(S10)를 다시 수행한다.

반면에 주 시퀀스 포착 검증이 실패했을 경우에는 다시 점화 시퀀스 포착이 정확한지를 재확인하여(S17), 점화 시퀀스가 정확히 포착되었다고 판단되면 해당 셀의 상태 표본 검출과 이동국의 주 SRG(43,44)의 상태 정정을 통해 주 시퀀스를 포착하는 단계를 다시 수행하며(S13), 반면에 점화 시퀀스가 정확히 포착되지 않았다고 판단되면 최초 시퀀스 포착 단계(S10)를 다시 수행한다.

이상의 모든 셀 탐색 절차가 종료된 이후 이동국은 동기된 주 시퀀스에 의해 형성되는 스크램브링 시퀀스와 사용자별 해당 월쉬 시퀀스의 공액값(conjugate)들을 데이터 신호에 곱하여 데이터 신호를 역확산하고, 채널 추정(channel estimation) 결과를 사용하여 역확산된 데이터 신호를 코히어런트 하게 복조한다. 여기서 채널 추정 결과는 입력되는 상태 신호와 동기된 이동국의 점화 시퀀스 및 주 시퀀스를 사용하여 얻어진다.

이후 이동국은 단지 DPSK 변조기와 관련된 초기 위상의 모호성을 가진 상태로 방송된 상태 신호를 다시 발생할 수 있는데, 일단 이동국과 기지국의 점화 시퀀스와 주 시퀀스가 동기되면, 일반적인 DS/CDMA 시스템에서 변조되지 않은 파일럿 시퀀스를 사용하여 수행되던 기존의 채널 추정과 유사하게 채널 추정이 수행된다.

채널 추정에서는 DPSK 변조된 파일럿을 사용했을 때 발생할 수 있는 위상의 모호성 문제(phase ambiguity problem)를 해결하는 것이 중요하며, 채널 추정은 본 발명과 직접적인 관련이 없으므로 이에 대한 상세히 설명은 생략한다.

다음은 주 시퀀스를 표본화하고 정정하기 위한 회로를 설계할 때 사용되는 동기화 파라미터에 대해 설명한다.

먼저 m시점에서 기지국의 주 SRG(11,12)의 상태 벡터를 $d_m^{(j)}$(j=1,2)로, 또한 이동국의 주 SRG(43,44)의 상태 벡터를 $\overline{d}_m^{(j)}$(j=1,2)로 한다. 그리고 다음 식 1과 같은 두 개의 연속되는 벡터와 관련된 해당 상태 변환 매트릭스(state transition matrix)를 T_j로 한다.

수학식 1

$d_{m+1}^{(j)} = T_j \cdot d_m^{(j)}$, 또는 $\overline{d}_{m+1}^{(j)} = T_j \cdot \overline{d}_m^{(j)}$

또한 다음 식 2에 나타낸 바와 같이 상기한 상태 벡터 $d_m^{(j)}$또는 $\overline{d}_m^{(j)}$(j=1,2)과의 관계로부터 m-시퀀스값 $s_{I,m}^{(j)}$또는 $\overline{s}_{I,m}^{(j)}$를 도출하는데 사용되는 시퀀스 발생 벡터(generating vector)를 h_j로 한다.

수학식 2

$s_{I,m}^{(j)} = h_j^t \cdot d_m^{(j)}$, 또는 $\overline{s}_{I,m}^{(j)} = h_j^t \cdot \overline{d}_m^{(j)}$

그리고, 다음 식 3의 관계를 통해 이전 상태 벡터 $\overline{d}_{old}^{(j)}$를 새로운 상태 벡터 $\overline{d}_{new}^{(j)}$로 정정하기 위한 정정 벡터(correction vector)를 c_j (j=1,2)로 한다.

수학식 3

$$\overline{d}^{(j)}_{new} = \overline{d}^{(j)}_{old} + (z_i^{(j)} + \overline{z}_i^{(j)})c_j$$

앞에서 이미 설명했듯이 상태 표본 $z_i^{(j)}$와 $\overline{z}_i^{(j)}$(j=1,2이고, i=0,1,2,..., L-1)은 기지국과 이동국의 각 주 SRG(11,12, 43,44)로부터 $(r+i)N_I$시점에서 발생된 m-시퀀스 값이고, 주 SRG의 상태 정정은 $0 < D_C \leq N_I$를 만족하도록 선택된 D_C를 포함한 $(r+i)N_I + D_C$시점에서 이루어진다. 따라서 상태 표본 $z_i^{(j)}$와 $\overline{z}_i^{(j)}$은 다음 식 4에 나타내 바와 같이 상태 벡터와 관계한다.

수학식 4

$$z_i^{(j)} = s^{(j)}_{(r+i)N_I} = h_j^t \cdot d^{(j)}_{(r+i)N_I} \quad ,$$

또는 $\overline{z}_i^{(j)} = \overline{s}^{(j)}_{(r+i)N_I} = h_j^t \cdot \overline{d}^{(j)}_{(r+i)N_I}$ (i=0,1,2,...,L-1)

그리고, 상태 정정 동안 상태 벡터들은 다음 식 5와 같이 표현된다.

수학식 5

(a) $d^{(j)}_{(r+i)N_I + D_C} = T_j \cdot d^{(j)}_{(r+i)N_I + D_C - 1}$

(b) $\overline{d}^{(j)}_{(r+i)N_I + D_C} = T_j \cdot \overline{d}^{(j)}_{(r+i)N_I + D_C - 1} + (z_i^{(j)} + \overline{z}_i^{(j)})c_j$

복소 형태의 스크램블링 시퀀스(scrambling sequence) $S_{m(=S_{I,m}+jS_{Q,m})}$에서 두 개의 m-시퀀스를 이진 합산하여 얻어지는 I채널 요소 시퀀스 $S_{I,m}$과 이를 시간적으로 일정한 만큼 쉬프트하여 얻어지는 Q채널 요소 시퀀스 $S_{Q,m}$은, 기지국의 두 상태 벡터 $d_m^{(j)}$(j=1,2)이 이동국의 상태 벡터들 $\overline{d}_m^{(j)}$(j=1,2)과 동일할 때 획득된다. 따라서 본 발명에서는 하나의 m-시퀀스에 대해 개발되었던 DSA 기법을 m-시퀀스 쌍을 다루는데 적합하도록 발전시킴으로써, j번째 조기 표본화 벡터 V_j과 j번째 정정 벡터 c_j를 얻는다.

다음은 동기화 파라미터를 설계하는 절차를 설명한다.

본 발명에서는 먼저 L×L 매트릭스인 j번째 판별 매트릭스 Δ_{T_j,h_j}(j=1,2)를 다음 식 6과 같이 정의한다.

수학식 6

$$\Delta_{T_j,h_j} \triangleq [h_j \quad (T_j^{N_I})^t \cdot h_j \quad (T_j^{2N_I})^t \cdot h_j \quad \cdots \quad (T_j^{(L-1)N_I})^t \cdot h_j]^t$$

이제 점화 시퀀스의 주기N_I를2^L-1과 서로소인 값으로 선택하면,$\triangle_{T_1,h}$와$\triangle_{T_2,h}$들은 정칙 행렬(Nonsingular matrix)이 된다. 일단 점화 시퀀스가 상기한 조건을 만족하도록 선택되면, 본 발명에서는 정정 벡터 c_j와 조기 표본화 벡터 v_j를 다음 식 7과 식 8과 같이 결정한다.

수학식 7

$$c_j = T_j^{(L-1)N_I+D_C} \cdot \triangle_{T_j,h_j}^{-1} \cdot e_{L-1}$$

수학식 8

$$v_j = (T_j^{N_I})^t \cdot h_j$$

식 7에서e_i (i=0,1,...,L-1)는 L-벡터이며, 이는 i번째 표준 기준 벡터이다. 여기서 i번째 성분은 1이고 다른 성분들은 모두 0이다.

위의 방법을 통한 기지국과 이동국의 각 제1 주 SRG와 제2 주 SRG에 대한 동시 동기화는 이동국으로 하여금 매우 효과적으로 현재 위치한 셀을 확인하고 해당 셀의 주 시퀀스의 타이밍(혼화 코드 타이밍)을 획득할 수 있도록 해준다. 이 동시 동기화는 상태 표본$z_i^{(1)}$와$z_i^{(2)}$을 상태 심볼 형태로 동시에 전달함으로써 획득된다.

이에 대한 예로써, 도 2의 점화 시퀀스 재사용 패턴에서와 같이 셀룰러 시스템이 512개의 셀로 이루어지고, 각 셀은 7개의 셀 그룹(R=7) 중 하나에 속한다면, 이 시스템의 복소 스크램블링 시퀀스에서 512개 I채널 요소 시퀀스는 두 개의 주 시퀀스(m-시퀀스)를 이진 합산하여 형성된 한 세트의 골드 시퀀스(Gold sequence)들을 38,400 칩만큼만 절단한 것이다. 여기서 두 개의 m-시퀀스를 발생시키기 위한 각 특정 다항식은 다음 식 9와 같다.

수학식 9

$$\Psi_1(x) = x^{18} + x^7 + 1$$

$$\Psi_2(x) = x^{18} + x^{10} + x^7 + x^5 + 1$$

또한 각 제1 주 SRG와 제2 주 SRG 각각의 상태 변환 매트릭스(state transition matrix) T_1, T_2와, 시퀀스 발생 벡터(generating vector) h_1, h_2는 다음 식 10과 같다. 단, $I_{17\times 17}$은 17×17 항등 행렬을 나타낸다.

수학식 10

$T_j = [\begin{matrix} 0 \\ I_{17\times 17} \end{matrix}\ \begin{matrix} \\ c_j \end{matrix}]$, j=1,2

$$t_1 = [0\ 0\ 0\ 0\ 0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0]$$

$$t_2=[0\ 0\ 0\ 0\ 1\ 0\ 1\ 0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0]$$

$$h_1=h_2=[1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0]$$

k(k=0,1,...,511)번째 셀의 스크램블링 시퀀스에서 I채널 요소 시퀀스는, 초기 상태로서 각 제1 주 SRG에 18비트열 셀 번호(예로써 k+1의 이진값)가 주어지고, 각 제2 주 SRG에 모두 1의 이진값으로 된 18비트열이 주어지는 식으로 설정된다. 그리고 SRG 상태는 기지국의 시스템 시간(system clock)에 따라 진행된다.

또한 각 셀의 스크램블링 시퀀스에서 Q채널 요소 시퀀스는, I채널 요소 시퀀스를 단순히 시간적으로 131,072 칩만큼 지연시킨 것이다. 이는 조기 발생 벡터 $\tilde{h}_j=(T_j^{131,072})^t\cdot h_j$ (j=1,2)를 사용하여 제1 주 SRG와 제2 주 SRG로부터 쉽게 발생될 수 있다. 결과적으로 Q채널 요소 시퀀스의 발생 벡터는 다음 식 11과 같다.

수학식 11

$$\tilde{h}_1=[0\ 0\ 0\ 0\ 1\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 1\ 0\ 0]^t$$

$$\tilde{h}_2=[0\ 0\ 0\ 0\ 0\ 1\ 1\ 0\ 1\ 1\ 1\ 1\ 1\ 1\ 1\ 1\ 0\ 0]^t$$

다음에 제1 주 SRG와 제2 주 SRG의 상태는 38,400 칩까지 진행된 후 초기값으로 재설정된다. 즉 셀 번호와 모두 1의 이진값으로 된 비트열을 초기 설정한다.

반면에 7개(R=7)의 I채널 요소 점화 시퀀스와 Q채널 요소 점화 시퀀스의 쌍은 256 주기의 256세트의 직교 골드 시퀀스에서 얻어진다. 각각 이들은 255 주기의 두 m-시퀀스를 이진 합산하여 발생되며, 각 시퀀스 헤드에는 여분값 0을 삽입한다. 또한 각 구성 요소의 점화 시퀀스를 발생하기 위한 두 m-시퀀스의 각 특성 다항식은 다음 식 12와 같다.

수학식 12

$$I_1(x)=x^8+x^4+x^3+x^2+1$$

$$I_2(x)=x^8+x^6+x^5+x^3+1$$

각 제1 점화 SRG와 제2 점화 SRG의 초기 상태는 각각 '00000001'과 '11111111'로 설정된다. 여기서 제2 점화 SRG의 상태가 '11111111'이 될 때마다 0비트 삽입이 실행된다. 또한 7쌍의 서로 다른 복소 형태의 직교 골드 시퀀스를 얻기 위해서, 14개의 각 발생 벡터들(또는 7쌍의 벡터)은 먼저 시간적으로 SRG의 상태가 쉬프트됨에 따라 제1 점화 SRG로부터 7쌍의 m-시퀀스를 얻게 되며, 이들을 제2 점화 SRG로부터 얻어지는 m-시퀀스와 이진 합산한다. 이렇게 7쌍의 서로 다른 복소 형태의 직교 골드 시퀀스를 얻기 위한 점화 SRG를 도 5에 나타내었다.

각 기지국은 해당 셀 그룹에 할당된 한 쌍의 직교 골드 시퀀스만을 사용한다. 반면에 각 이동국은 포착 단계에서 차례로 혹은 동시에 모두 7쌍의 직교 골드 시퀀스를 사용한다.

길이 L=18인 주 SRG와 주기 N_I=256인 점화 시퀀스에 대해, 점화 시퀀스의 주기(즉, 표본화 간격)는 2^{18}-1과 서로소이다. 따라서 판별 매트릭스 $\triangle_{T,h}$(j=1,2)는 상기한 식 6에 의해 결정되어 정칙 행렬(Nonsingular matrix)이 된다.

또한 본 발명에서는 상태 정정을 위한 정정 지연 D_C이 1이라면, 그 때는 식 7, 식 8 및 식 10에 의해 정정 벡터 c_j와 조기 표본화 벡터 v_j를 다음 식 13과 같이 얻는다.

수학식 13

$$c_1=[0\ 0\ 1\ 0\ 1\ 0\ 1\ 0\ 0\ 0\ 0\ 1\ 1\ 1\ 0\ 1\ 0\ 0]^t$$

$$c_2=[0\ 0\ 1\ 0\ 1\ 1\ 1\ 1\ 0\ 1\ 0\ 1\ 0\ 1\ 0\ 1\ 0\ 0]^t$$

$$v_1=[0\ 0\ 0\ 1\ 1\ 0\ 0\ 1\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0]^t$$

$$v_2=[1\ 1\ 1\ 0\ 1\ 0\ 1\ 1\ 1\ 0\ 0\ 0\ 0\ 0\ 1\ 0\ 1\ 1]^t$$

이와 같은 상기의 표본화 벡터와 정정 벡터가 결합되어 발생되는 주 SRG의 구성을 도 6에 나타내었다. 도 6a)는 기지국의 DSA 확산부에 사용되는 주 SRG이며, 도 6b)는 이동국의 DSA 역확산부에 사용되는 주 SRG이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 따른 DSA를 이용한 고속 셀 탐색 방법 및 그를 위한 장치는, 코드 포착을 위한 상태 추정을 기반으로 한 DSA 기법을 셀간 비동기 방식의 DS/CDMA 시스템에 대한 시퀀스의 식별 및 동기화를 위해 적용하므로, 긴 주기의 PN 시퀀스를 다수 개 사용하는 DS/CDMA 시스템에서 동기화하고자 하는 시퀀스를 보다 빠르게 포착할 수 있다는 것이다.

즉, 두 개의 주 SRG로부터 발생된 주 시퀀스 쌍의 상태 표본을 점화 시퀀스에 의해 DPSK 심볼 형태로 확산하여 전송함으로써, 기지국과 이동국의 주 SRG를 동시적으로 동기화할 수 있다. 이에 따라 이동국에서는 구현의 복잡도는 증가시키지 않으면서 매우 빠른 속도로 셀을 식별(확인)할 수 있고 혼화 코드 타이밍 동기화를 이룰 수 있다.

또한 본 발명에서는 각 셀을 7개의 셀 그룹들 중 한 그룹에 속하도록 지정하고, 서로 다른 그룹간에 각각의 점화 시퀀스를 할당함으로써, 이웃하는 인접 셀들간의 파일럿 충돌을 방지할 수 있다는 것이다.

(57) 청구의 범위

청구항 1.

주 시퀀스 쌍을 이용하여 발생시킨 복소 형태의 스크램블링 시퀀스로 사용자 데이터를 확산 및 혼화시키고, 상기 주 시퀀스 쌍의 각 상태를 표본화하는 DSA 확산부와,

상기 DSA 확산부에서 출력된 각 상태 표본값을 코드 심볼로 변조시키고, 이 변조된 심볼을 복소의 점화 시퀀스로 확산시켜 출력시키는 표본 확산부와,

상기 표본 확산부에서 출력된 상태 신호로부터 해당 복소 점화 시퀀스를 포착하고, 포착된 점화 시퀀스로 입력되는 상태 신호를 역확산한 후 복조시키는 표본 역확산부와,

임의로 발생시킨 주 시퀀스 쌍을 표본화한 상태 표본을 상기 표본 역확산부의 복조된 출력인 각 상태 표본과 비교하여, 그 비교 결과에 따른 반복적 정정을 통해 자신의 주 시퀀스 쌍과 상기 DSA 확산부의 주 시퀀스 쌍을 동기시킨 후 동기된 자신의 주 시퀀스 쌍을 이용해 발생시킨 복소 형태의 스크램블링 시퀀스로 상기 확산된 사용자 데이터를 역확산 및 역혼화 시키는 DSA 역확산부로 구성되는 것을 특징으로 하는 DSA를 이용한 고속 셀 탐색 장치.

청구항 2.

제 1 항에 있어서, 상기 DSA 확산부는,

하나의 주 시퀀스를 발생시키는 제1 주 SRG와,

다른 하나의 주 시퀀스를 발생시키는 제2 주 SRG와,

상기 두 주 SRG에서 발생된 주 시퀀스를 이용하여 복소 형태의 스크램블링 시퀀스를 발생시키는 시퀀스 발생 벡터와,

상기 두 개의 주 SRG에서 출력되는 각 주 시퀀스에 대한 상태를 미리 표본화하는 조기 병렬 표본화부로 구성되는 것을 특징으로 하는 DSA를 이용한 고속 셀 탐색 장치.

청구항 3.

제 1 항에 있어서, 상기 표본 확산부는,

상기 DSA 확산부에서 출력된 각 주 시퀀스에 대한 상태 표본들에 대응하여 각 코드 심볼을 맵핑시켜 출력하는 QPSK 심볼 맵핑부와,

상기 QPSK 심볼 맵핑부의 출력을 DPSK 엔코딩하는 블록과,

상기 DPSK 엔코딩된 심볼을 확산시키기 위해 상기 점화 시퀀스를 발생시키는 한 쌍의 점화 SRG로 구성되는 것을 특징으로 하는 DSA를 이용한 고속 셀 탐색 장치.

청구항 4.

제 1 항에 있어서, 상기 표본 역확산부는,

상기 표본 확산부에서 출력된 상태 신호를 역확산 시키기 위해 해당하는 점화 시퀀스를 발생시키는 한 쌍의 점화 SRG와,

상기 역확산된 상태 신호를 심볼 단위로 상관시키는 심볼 상관부와,

상기 상관 결과에 의해 검출된 심볼을 DPSK 디코딩하는 블록과,

상기 디코딩된 심볼을 디맵핑시켜 주 시퀀스 쌍에 대한 상태 표본 쌍들을 출력하는 QPSK 심볼 디맵핑부로 구성되는 것을 특징으로 하는 DSA를 이용한 고속 셀 탐색 장치.

청구항 5.

제 1 항에 있어서, 상기 DSA 역확산부는,

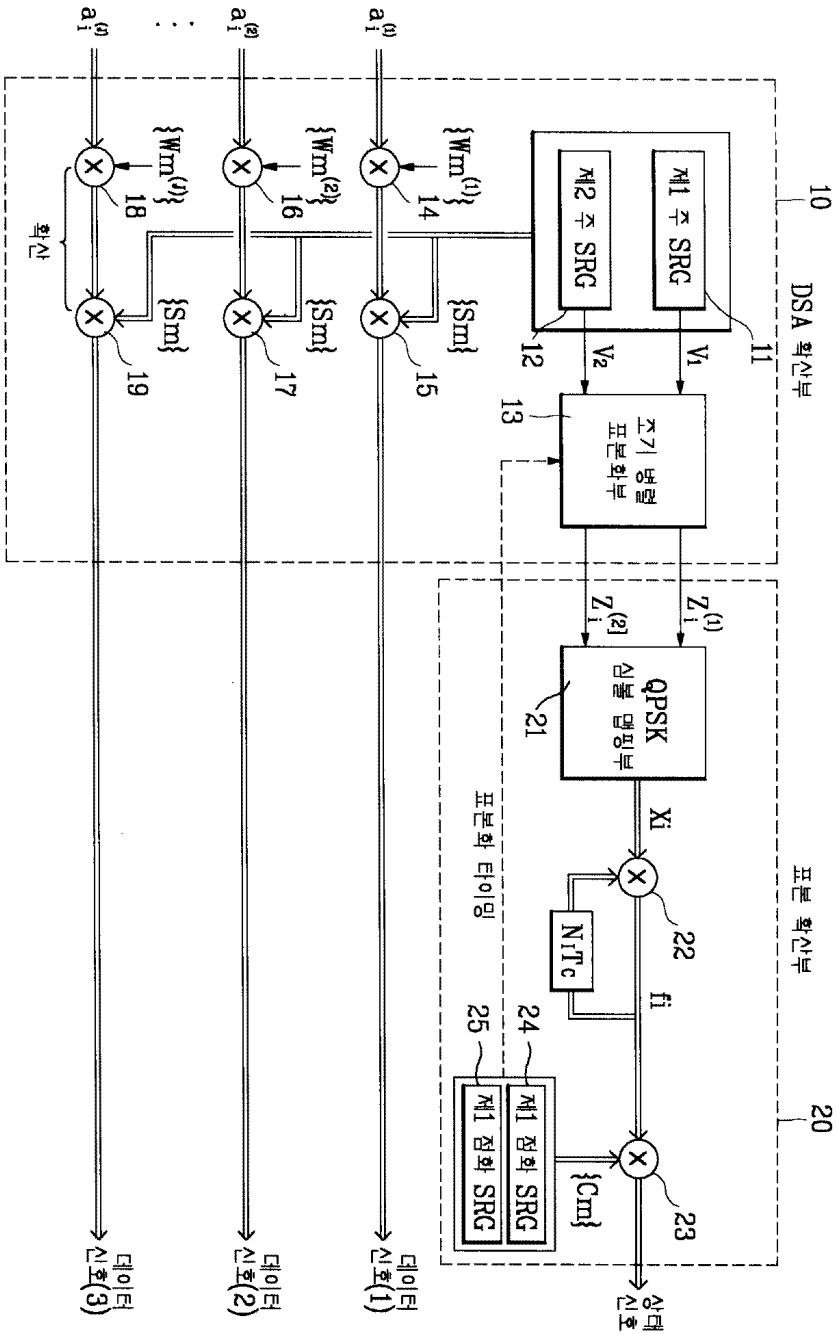
상기 표본 역확산부에서 출력된 상태 표본들의 비교 대상이 되는 표본들을 생성시키기 위한 또다른 주 시퀀스 쌍을 발생하는 한 쌍의 주 SRG와,

상기 한 쌍의 주 SRG의 상태를 표본화하여 출력하는 병렬 표본화부와,

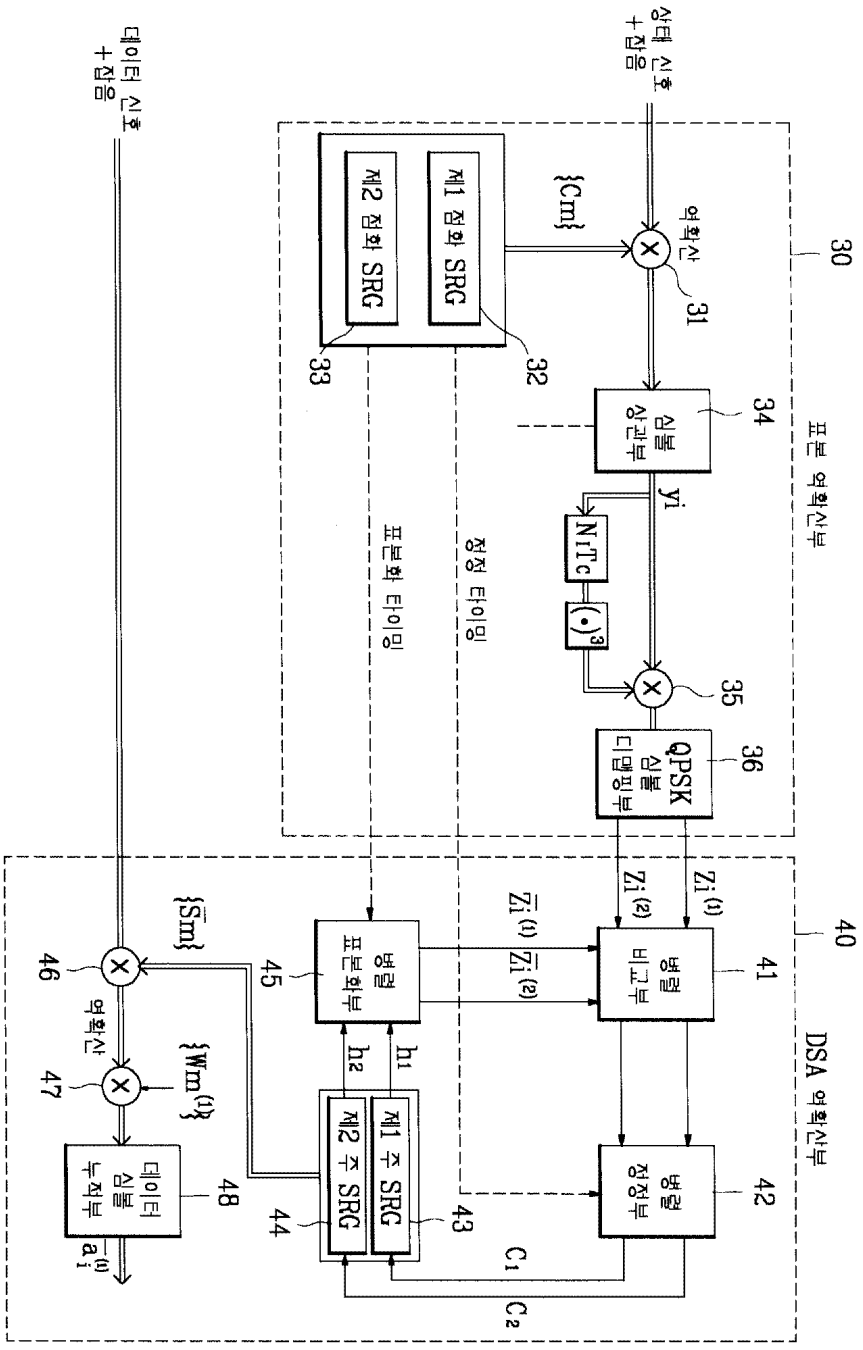
상기 병렬 표본화부에서 출력된 상태 표본들을 상기 표본 역확산부에서 출력된 상태 표본들과 소정 회수만큼 비교하는 병렬 비교부와,

상기 비교 결과에 따라 또다른 주 시퀀스 쌍을 발생시키는 상기 한 쌍의 주 SRG의 상태를 소정 회수만큼 반복하여 정정하는 병렬 정정부로 구성되는 것을 특징으로 하는 DSA를 이용한 고속 셀 탐색 장치.

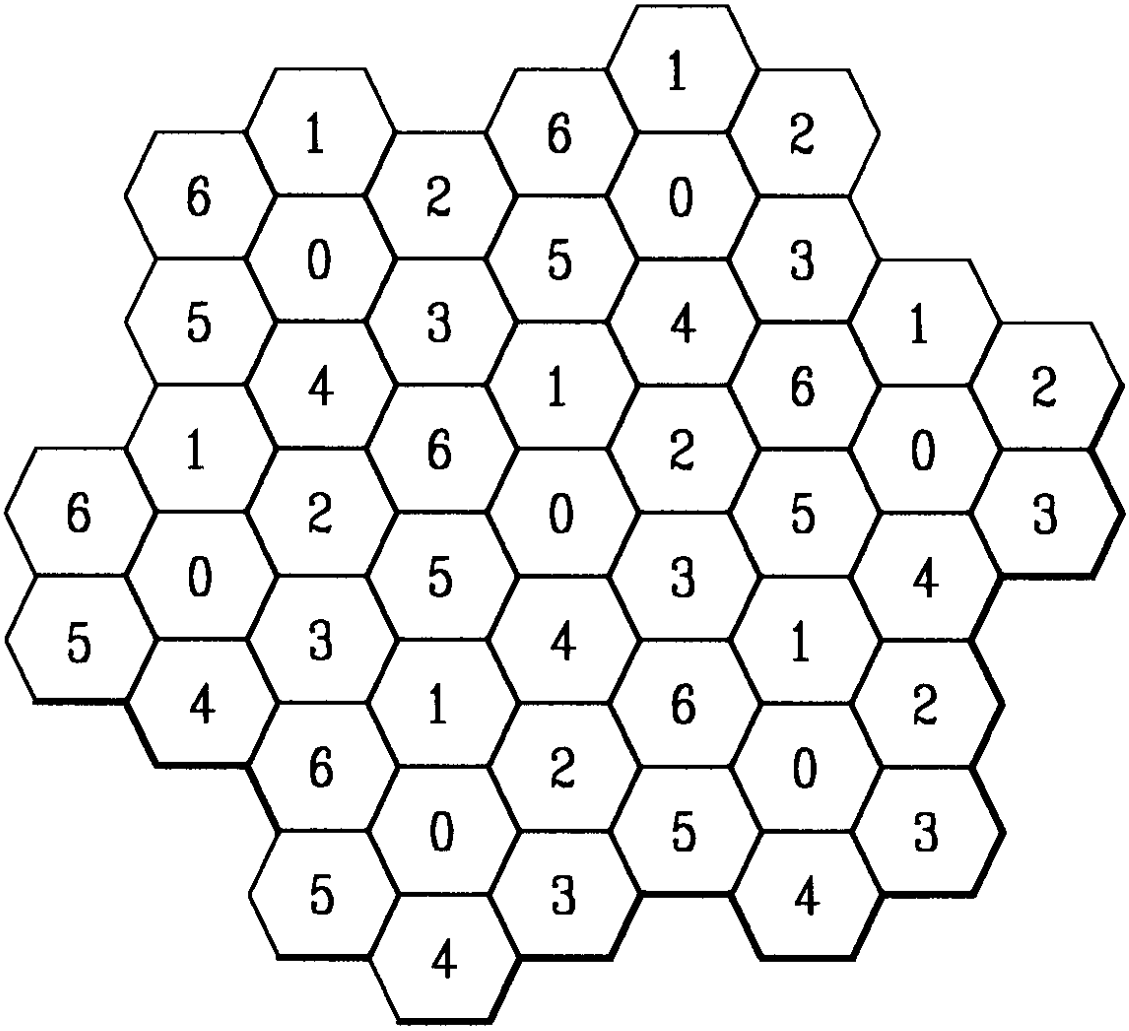
도면 1a



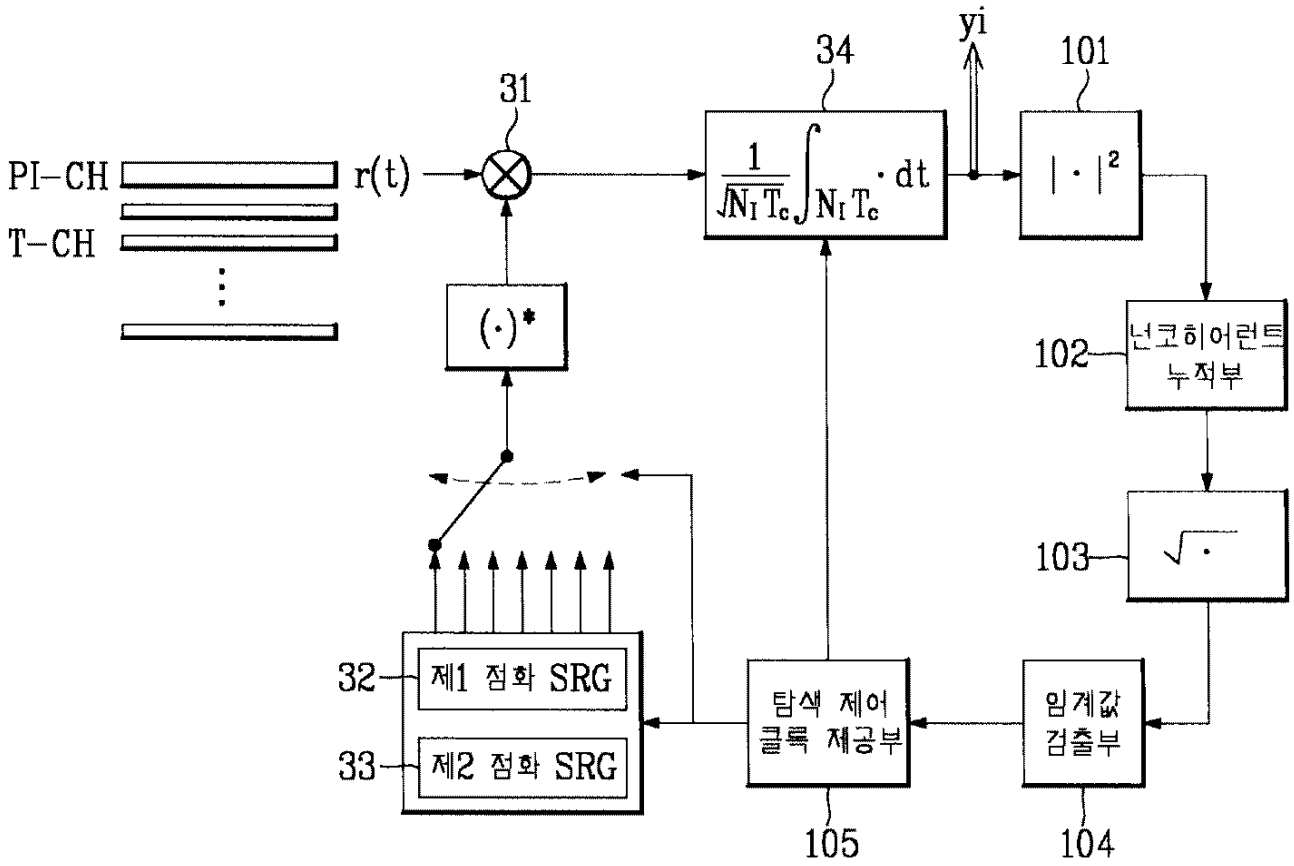
도면 1b


상태 신호 + 잡음
데이터 신호 + 잡음
{Cm}
제1 점화 SRG
제2 점화 SRG
억확산
심볼 상관부
표본 역확산부
yi
NTc
(·)³
정정 타이밍
표본화 타이밍
QPSK 심볼 디맵핑부
병렬 비교부
병렬 정정부
병렬 표본화부
{Sm}
{Wm(1)}
제1 주 SRG
제2 주 SRG
데이터 심볼 누적부
DSA 역확산부
h1
h2
C1
C2

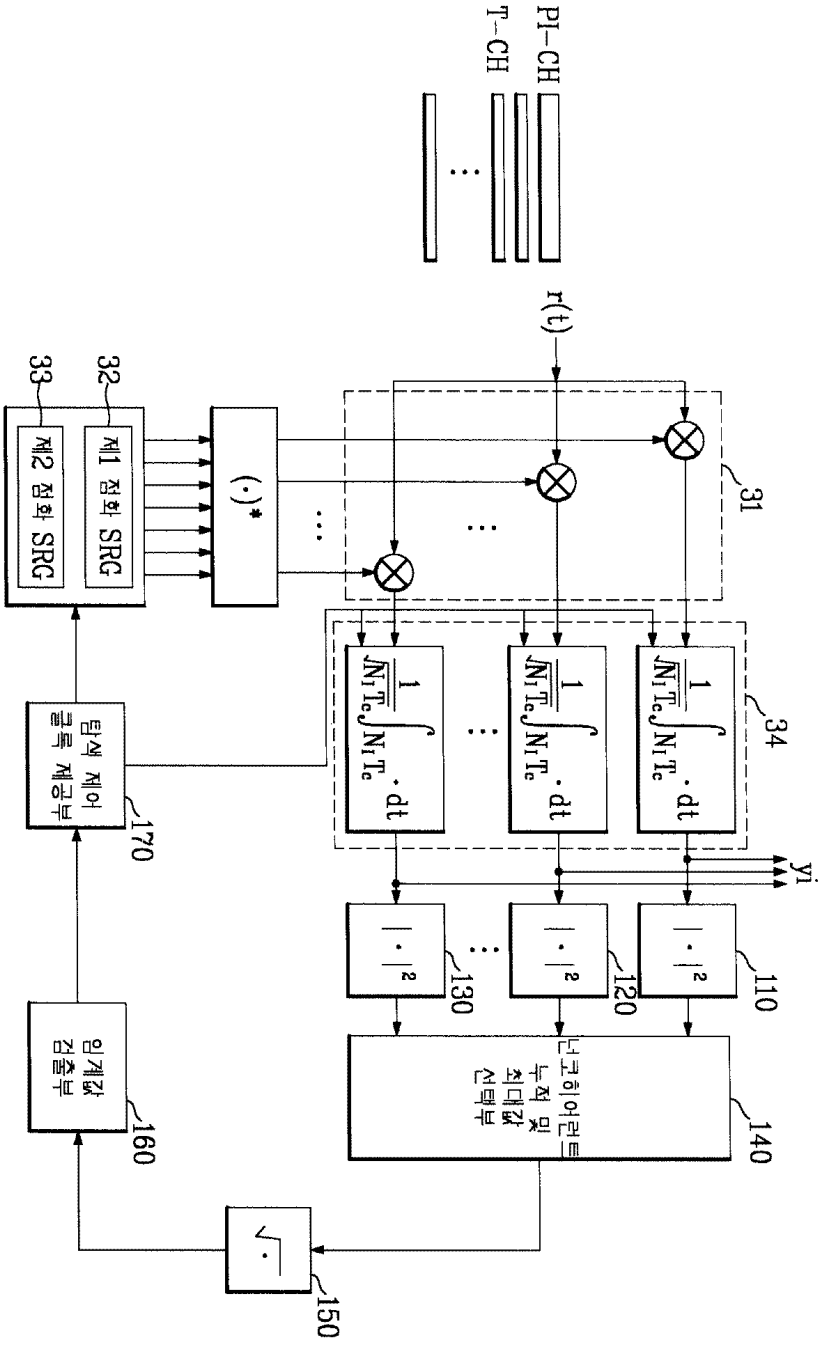
도면 2


1
1 6 2
6 2 0 2
0 5 3 6
5 3 4 1 3
4 1 6 2 0
1 6 2 0 5 4
6 2 0 5 3 1
0 5 3 4 1 2
5 3 4 1 6 2 0
4 1 6 2 0 5 3
6 2 0 5 3 4
0 5 3 4
5 3 4
4

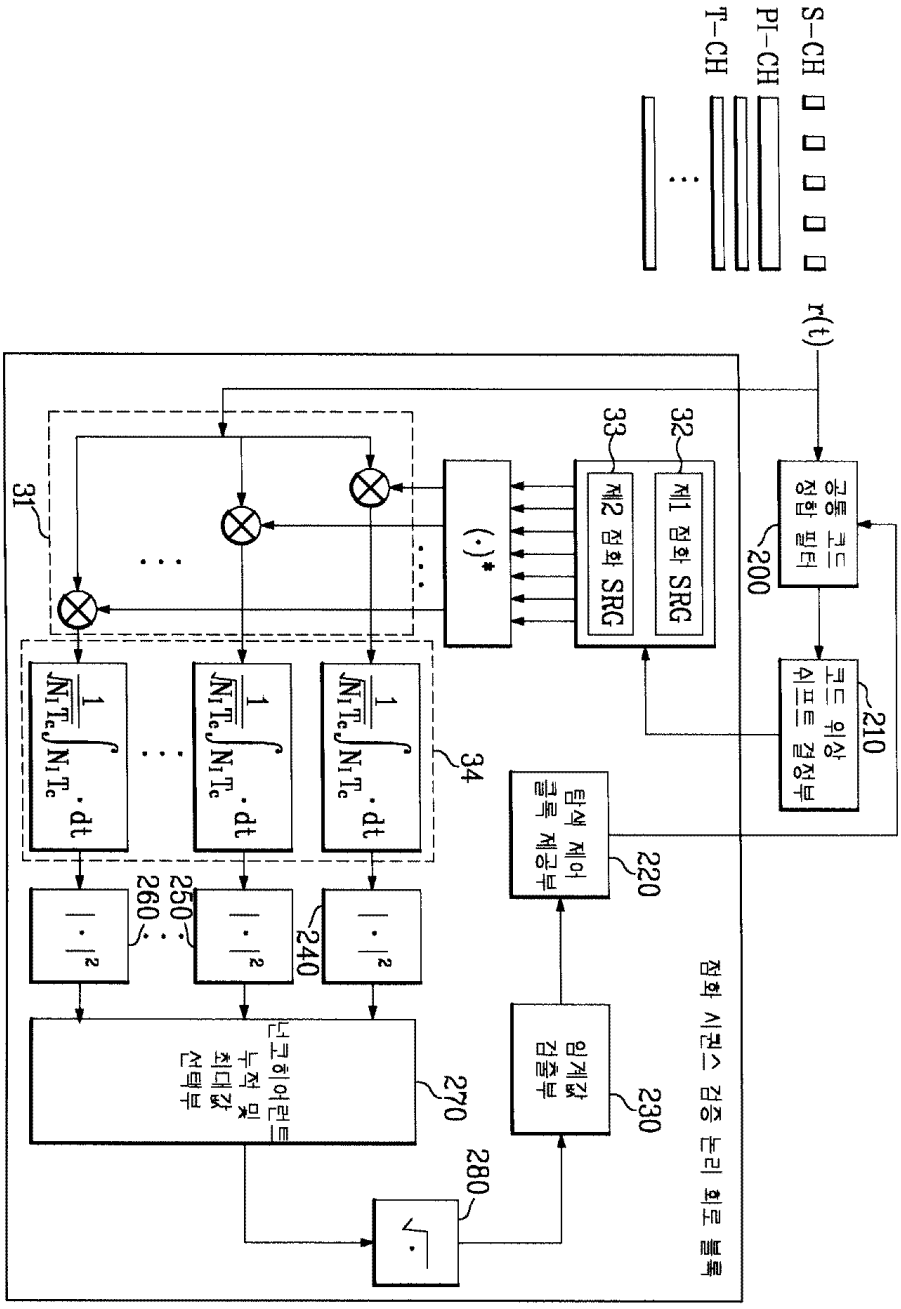
도면 3a


PI-CH
T-CH
r(t)
31
34
yi
101
$\frac{1}{\sqrt{N_I T_c}}\int_{N_I T_c} \cdot dt$
$|\cdot|^2$
(·)*
102
넌코히어런트 누적부
103
$\sqrt{\cdot}$
32
제1 점화 SRG
33
제2 점화 SRG
탐색 제어 클록 제공부
임계값 검출부
105
104

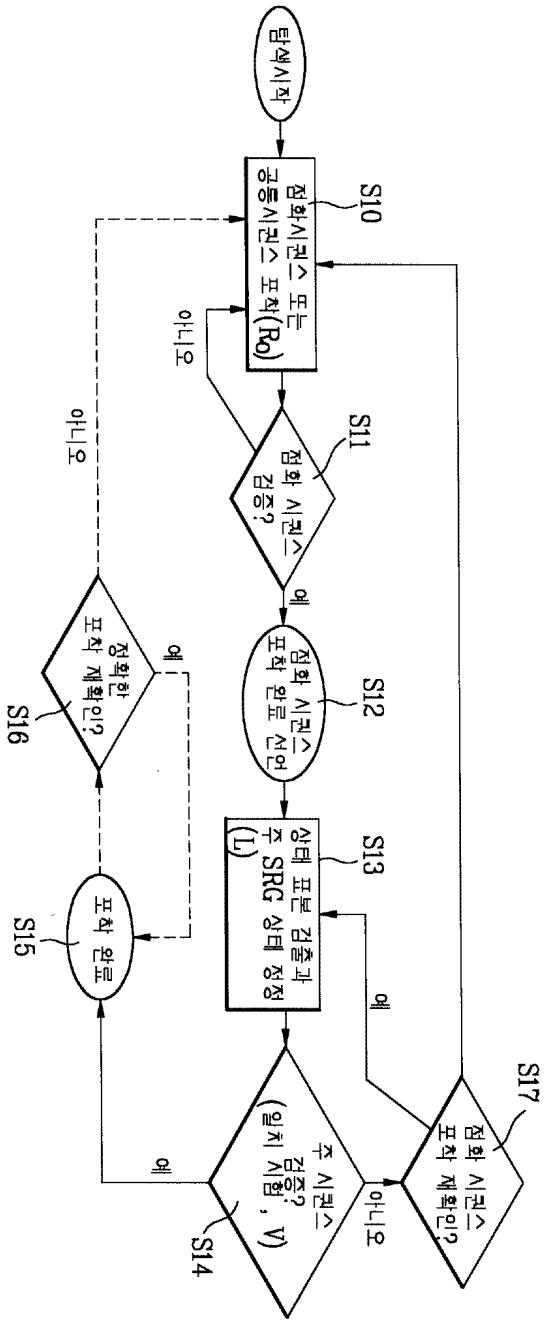
도면 3b


P1-CH
T-CH
r(t)
33
32
제2 점화 SRG
제1 점화 SRG
(·)*
31
34
yi
탐색 제어 클록 제공부
170
임계값 검출부
160
|·|²
130
120
110
넌코히어런트 누적 및 최대값 선택부
140
√·
150

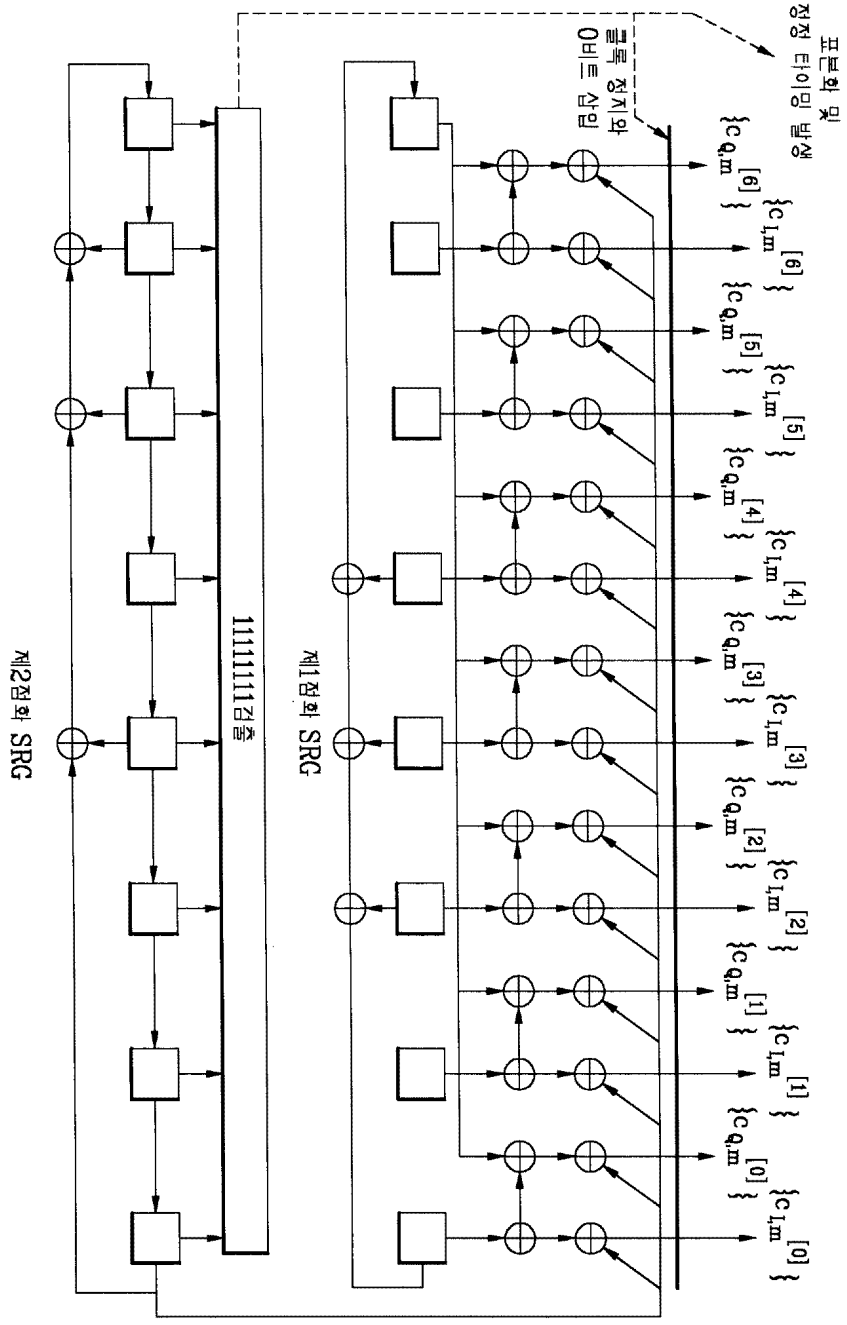
도면 3c


S-CH
PI-CH
T-CH
r(t)
공통 코드 정합 필터
200
제1 점화 SRG
제2 점화 SRG
32
33
(·)*
31
34
코드 위상 쉬프트 결정부
210
탐색 제어 클록 제공부
220
임계값 검출부
230
240
250
260
270
280
넌코히어런트 누적 및 최대값 선택부
점화 시퀀스 검증 논리 회로 블록

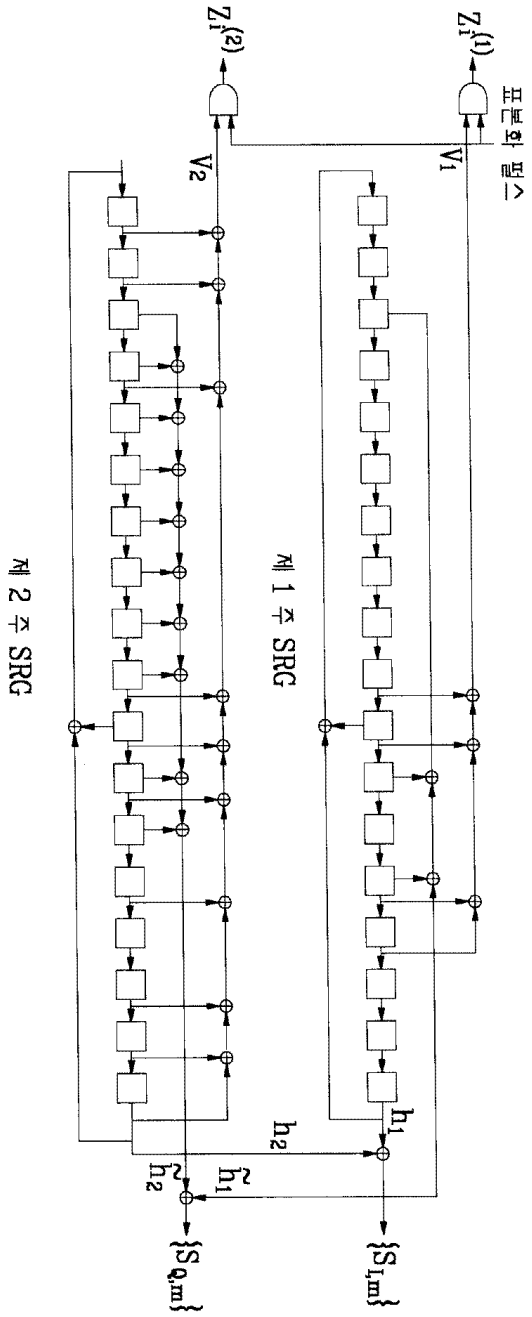
도면 4


탐색시작
점화시퀀스 또는 공통시퀀스 포착(R0)
S10
점화 시퀀스 검증?
S11
아니오
예
점화 시퀀스 포착 완료 선언
S12
상태 표본 검출과 주 SRG 상태 정정(L)
S13
주 시퀀스 (일치 시험, V) 검증?
S14
아니오
예
점화 시퀀스 포착 재확인?
S17
아니오
예
포착 완료
S15
정확한 포착 재확인?
S16
아니오
예

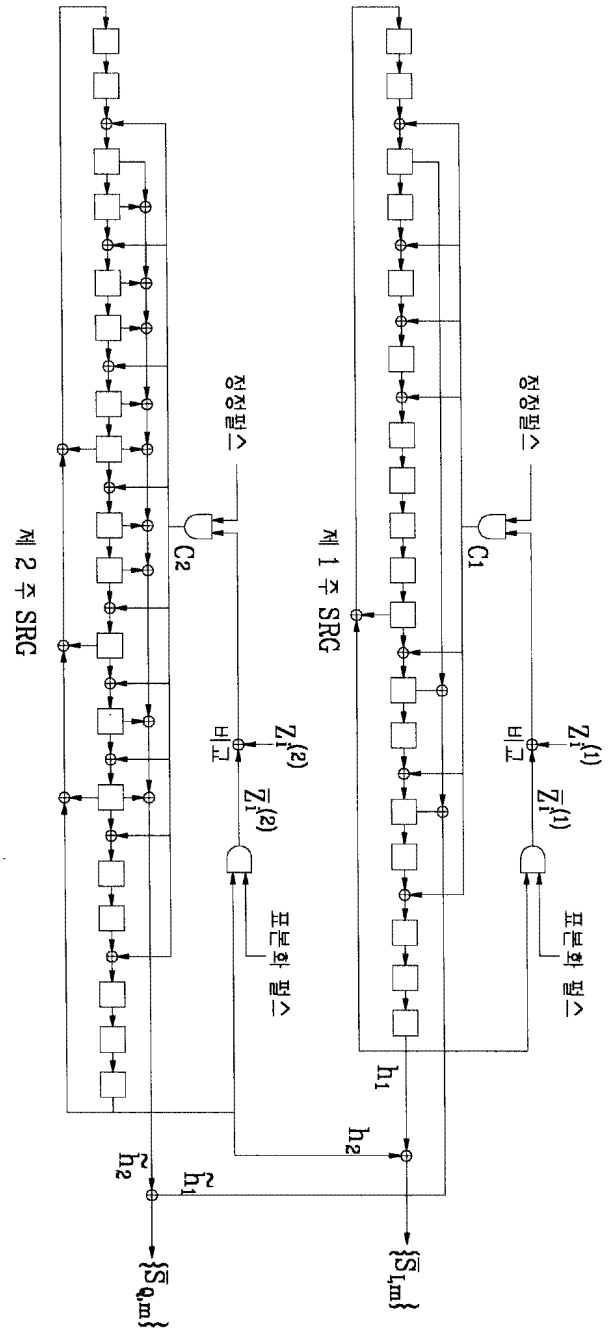
도면 5



도면 6a



도면 6b


제 1 주 SRG
제 2 주 SRG
정정펄스
비교
표본화 펄스
C_1
C_2
$Z_I^{(1)}$
$\overline{Z}_I^{(1)}$
$Z_I^{(2)}$
$\overline{Z}_I^{(2)}$
h_1
h_2
$\tilde{h}_1$
$\tilde{h}_2$
$\{\overline{S}_{I,m}\}$
$\{\overline{S}_{Q,m}\}$