

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92112718

※申請日期：92.5.9

※IPC 分類：G11C11/00

## 壹、發明名稱：(中文/英文)

形成相變之記憶體

FORMING PHASE CHANGE MEMORIES

## 貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·歐凡尼克斯股份有限公司

OVONYX, INC.

代表人：(中文/英文)

泰勒 A. 洛瑞伊

TYLER A. LOWREY

住居所或營業所地址：(中文/英文)

美國愛達荷州波伊斯·鮑英街1090號

1090 Boeing Street, Boise, ID 83705, U. S. A.

國籍：(中文/英文)

美國

U. S. A.

## 參、發明人：(共 3 人)

姓名：(中文/英文)

(1) 江千/Chien Chiang

(2) 查爾斯·丹尼森/Charles Dennison

(3) 泰勒·洛瑞伊/Tyler Lowrey

住居所地址：(中文/英文)

(1) 美國加州佛瑞蒙特·帕拉西歐巷70號

70 Palacio Court, Fremont, CA 94539, U. S. A.

(2) 美國加州聖約瑟·艾岡奎路5719號

5719 Algonquin Way, San Jose, CA 95138, U. S. A.

(3) 美國加州聖約瑟·米爾河巷516號

516 Mill River Lane, San Jose, CA 95134, U. S. A.

國 籍：(中文/英文)

(1) 美國/U. S. A.

(2) 美國/U. S. A.

(3) 美國/U. S. A.

#### 肆、聲明事項：

本案係符合專利法第二十條第一項  第一款但書或  第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家(地區)申請專利  主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國，12/13/2002，10/319,214

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

**【發明所屬之技術領域】**

本發明大致上係關於電子裝置以及特別是關於使用相變材料之電子裝置。

5 **【先前技術】**

發明背景

相變材料可呈現至少二不同的狀態。此等狀態可稱為非晶形及結晶狀態。在此等狀態之間的轉變可選擇性地引發。由於非晶形狀態一般呈現出比結晶狀態高之電阻率，  
10 因此可區分此等狀態。非晶形狀態涉及較無次序的原子結構。一般而言，可利用任何相變材料。然而，在一些具體實施例中，薄膜硫屬化物(chalcogenide)合金材料可能特別適用。

相變可以可逆地引發。因此，回應溫度改變，記憶體  
15 可由非晶形狀態改變成結晶狀態以及之後可回到非晶形狀態，反之亦然。實際上，每個記憶體晶胞可視為一可程式化的電阻器，其可逆地在較高及較低電阻狀態之間改變。相變可藉由電阻性加熱引發。

現有的相變記憶體可能呈現各種不同的缺點。因此，  
20 仍需要較佳的方式來形成相變記憶體。

**【發明內容】**

發明概要

本發明藉由形成具有平面狀構形的相變材料層(14)，使相變記憶體(10)呈現改良性質及較低成本。加熱器(16)可設

置於相變材料層(44)之下，以適當地加熱該材料(14)以引發相變。加熱器(16)可耦合至一適當的導體。

## 圖式簡單說明

第 1 圖為本發明之一具體實施例的放大部分截面圖；

5 第 2 圖為第 1 圖所示之具體實施例在製造期間的放大部分截面圖；

第 3 圖為對應第 2 圖在後續階段的放大部分截面圖；

第 4 圖為在後續階段的放大截面圖；

10 第 5 圖為本發明之另一具體實施例在製造的早期階段之放大部分截面圖；

第 6 圖為根據本發明之一具體實施例，在製造的後續階段的放大部分截面圖；

第 7 圖為根據本發明之一具體實施例，在製造的後續階段的放大部分截面圖；

15 第 8 圖為根據本發明之一具體實施例，在製造的後續階段中，如第 7 圖所示之具體實施例的放大部分截面圖；

第 9 圖為本發明之另一具體實施例的放大部分截面圖；

第 10 圖為根據本發明之一具體實施例，在如第 9 圖所示之具體實施例的製造之早期階段的放大部分截面圖；

20 第 11 圖為根據本發明之一具體實施例，在製造之後續階段中，如第 10 圖所示之具體實施例的放大部分截面圖；

第 12 圖為根據本發明之另一具體實施例，在製造之後續階段的放大部分截面圖；

第 13 圖為根據本發明之一具體實施例，在製造之另一

階段的放大部分截面圖；

第 14 圖為根據本發明之一具體實施例，在製造之另一較後階段的放大部分截面圖；

5 第 15 圖為根據本發明之一具體實施例的另一較後階段的放大部分截面圖；

第 16 圖為根據本發明之一具體實施例，根據形成如第 9 圖所示之結構的另一技術，在製造之早期階段的放大部分截面圖；

10 第 17 圖為根據本發明之一具體實施例，在製造的後續階段，如第 16 圖所示之具體實施例的放大部分截面圖；

第 18 圖為根據本發明之另一具體實施例的放大部分截面圖；

第 19 圖為在製造之早期階段，如第 18 圖所示之具體實施例的放大部分截面圖；

15 第 20 圖為根據本發明之一具體實施例，在製造之後續階段的放大部分截面圖；

第 21 圖為根據本發明之一具體實施例，在製造之後續階段，如第 20 圖所示之具體實施例的放大部分截面圖；

20 第 22 圖為根據本發明之一具體實施例，在後續階段的放大部分截面圖；

第 23 圖為根據本發明之一具體實施例，在後續階段的放大部分截面圖；

第 24 圖為根據本發明之一具體實施例，在後續階段之放大部分截面圖；

第 25 圖為根據本發明之另一具體實施例的放大部分截面圖；以及

第 26 圖為本發明之另一具體實施例的概要圖。

### 【實施方式】

- 5 參考第 1 圖，相變記憶體 10 可包括位在相變材料層上的上部電極 12。在本發明之一具體實施例中，層 14 包括一硫屬化物 (chalcogenide) 材料。雖然本發明之範圍不限於此，但相變記憶體材料的例子包括，但不限制於碲-鎳-銻 (TexGeySbz) 材料或 GeSbTe 合金類之硫屬化物
- 10 (chalcogenide) 成分組成物。或者，可使用其他的相變材料，該材料的電氣性質 (例如電阻及電容等) 可藉由施與能量而改變，該能量例如光、熱或電流。在本發明之一具體實施例中，層 14 係實質上為平面狀。

- 15 加熱器 18 可主要形成於層 14 之下方。加熱器 18 可由氮化鈦矽、氮化鈮或其他電阻性加熱材料。加熱器 18 可包括產生電阻性加熱的電阻性材料。

- 20 導體 20 延伸通過一電絕緣體 16 以與加熱器 18 接觸並提供電流至加熱器 18。可使用任何電絕緣材料。絕緣體 16 可位在半導體基板 11 上，以致於層 14 係與基板 11 平行且與導體 20 垂直。

在一些具體實施例中，相變材料堆的平面本質可改良步驟涵蓋範圍、改良界面清潔性、增加較佳隔熱的選擇，以及產生較高之裝置效能再現性。

參考第 2 圖，根據形成如第 1 圖所示之結構的一方法，

最初，可在基板 11 上之絕緣體 16 的頂部沈積一黏膠層 24。黏膠層 24 可改良層 14 對絕緣體 16 的黏著力。黏膠層之一例子為聚矽層。抗蝕層 22 可形成在層 24 上。

5 根據本發明之一具體實施例，電子束圖案化技術可應用於在抗蝕層 22 中形成圖案 26。電子束圖案化的使用可造成轉移至抗蝕層 22 之臨界尺寸較小。圖案 26 及抗蝕層 22 可用於形成孔 28，該孔可延伸通過抗蝕層 22 以及最後用於作為蝕刻通過如第 3 圖所示之黏膠層 24 及絕緣體 16 的蝕刻光罩。

10 在其他具體實施例中，可使用之其他形成開口的技術包括相轉變遮罩、無邊框相轉變遮罩，或習用之利用分隔器的光微影術。

參考第 4 圖，孔 28 之下部可充填導電性材料 30，可舉出的一些例子例如鎢、鋁或銅。導電性材料 30 可回浸或回蝕（濕式或乾式）以降低導電性材料 30 的高度。在此時，15 可沈積另一導電性材料。此導電性材料 32 可例如任何前述的加熱器材料，包括氮化鈦矽，或材料 32 可為氮化鈦鋁，或氮化鉭。接著，可利用化學機械拋光(CMP)步驟來使結構的上表面平坦化。

20 接下來參考第 5 圖，形成如第 1 圖所示之結構的另一技術，係以在一適當基板(未顯示)上之絕緣體 16 中形成具有適當尺寸的孔洞 36 開始。在此實施例中，可使用習用的光微影術。一適當的圖案可形成通過黏膠層 24 及絕緣體 16，以蝕刻一適當的孔洞 36。孔洞 36 可接著以側壁分隔

材料 34 來塗覆，該材料可為任何適當的材料，包括氧化物及氮化物。側壁分隔材料 34 降低孔洞 36 的尺寸且補償光微影術之限制。

如第 6 圖所示，孔洞 36 可接著以例如鎢之導電性材料 38 來充填。導電性材料 38 可接著回浸或回蝕(濕式或乾式)以產生如第 7 圖所示之降低部分 40。經回浸或回蝕的降低部分 40 可接著以例如氮化鈦矽之第二導電性材料 42 充填，如第 8 圖所示。加熱器 18(第 1 圖)可包含材料 42，其係位在包含材料 38 之導體 20(第 1 圖)上。

參考第 9 圖，根據本發明之另一具體實施例，相變記憶體 10a 可包括位在相變材料層 14 上的上部電極 12，該相變材料層同樣地具有平面狀構形。加熱器 46 係設置在相變材料層 14 下。加熱器 46 可限定於一絕緣體 44 內。加熱器 46 係與限定於絕緣體 16 內的導體 48 耦合。

參考第 10 圖，根據形成如第 9 圖所示之結構的具體實施例，最初導電性材料 48 係使用習用技術，限定於位在絕緣體 16 內的孔洞中。絕緣體 16 可接著以黏著促進層或黏膠層 52 及絕緣體 50 來覆蓋。

絕緣體 50 可接著使用任何適當的光微影技術來圖案化，以形成開口 54，如第 11 圖所示。雖然在此提供利用習用光微影術之具體實施例，開口 54 亦可使用作為二額外例子的電子束微影術或相轉變遮罩來形成。利用電子束微影術或相轉變遮罩，在某些情況下不需要使用側壁分隔器。

參考第 12 圖，根據利用習用光微影術之具體實施例，



開口 54 可以側壁分隔材料 56 塗覆。可使用各向異性蝕刻技術形成側壁分隔器 58，如第 13 圖所示。

使用側壁分隔器 58 作為光罩，黏膠層 52 可蝕刻通達導電性材料 48，如第 14 圖所示。接著，如第 15 圖所示，  
5 加熱器材料 46 可沈積在剩餘的開口 60 中。

接著參考第 16 圖，根據形成記憶體 10a 之另一技術，一對層 62 及 64 可具有轉移至該等層之孔 60。在一具體實施例中，利用電子束微影技術來轉移孔 60。孔 60 與形成在絕緣體 16 內的導電性材料層 48 相通。之後，加熱器材料  
10 62 可形成於孔 60 中，如第 17 圖所示，以與導電性材料 48 電氣耦合。適當的相變材料層可建構在加熱器 62 上以及上部電極可如前述般添置。

接著參考第 18 圖，相變記憶體 10b 可包括位在相變材料層 14 上的上部電極 12。環形加熱器 78 可定位在層 14  
15 下方。加熱器 78 可與限定於絕緣體 16 內的杯形導電性材料 70 相通。

根據用於形成如第 18 圖所示之結構的一具體實施例，最初，可如前述般，在如第 19 圖所示之適當半導體基板上之絕緣體 16 中的孔 68 內，形成絕緣側壁分隔器 66。

參考第 20 圖，開孔 68，如第 19 圖所示，可利用導電性材料 70 來覆蓋。導電性材料 70 可接著利用例如絕緣體之充填材料 72 來充填，如第 21 圖所示。

如第 21 圖所示之結構可經平坦化以致能達到如第 22 圖所示的結構。接著，導電性材料 70 可回浸或回蝕以產生

環形下陷部 76，如第 23 圖所示。下陷部 76 可接著以加熱器材料 78 充填，如第 24 圖所示，以產生耦合至該杯形導電性材料 70 之環形加熱器 66。

參考第 25 圖，相變記憶體 10c 可包括位在相變材料層 14 上的上部電極 12。加熱器 18 可定位在黏膠層 79 及隔熱層 80 內之層 14 下。層 80 可覆蓋在絕緣體 82 上，該絕緣體具有如前述般限定一導電性材料 20 的孔洞。

隔熱層 80 提供比例如氧化物之其他絕緣材料更佳的隔熱作用。層 80 可使用於前述任何具體實施例中。層 80 比一具體實施例氧化物的導熱率低 4 倍或以上。舉例而言，層 80 可為乾凝膠或有機聚合物。

乾凝膠為一種膠體，其具有可自其孔洞移除的液體。乾凝膠係由超臨界乾燥方法製得。因此，乾凝膠為在溫度接近室溫及低於大氣壓力下乾燥的膠體。乾凝膠為溫和乾燥的結果，以避免產生與固態網路之非常低通透性有關的破裂。乾凝膠的導熱率比氧化物低 10 倍或以上。

在一些具體實施例中，在本說明書中描述之結構可減少習知方法流程中所需要的加工步驟及臨界光罩層。在一些具體實施例，此等流程容許使用在正確的地方使用最適當的材料以得到最適化的熱效率。因此，本發明之具體實施例可呈現一或多種下述性質：透過較少的遮罩製程來降低成本，以及在熱耦合中，透過較少的廢熱來達到較高的效能。

以處理器為主的系統 84，如第 26 圖所示，可包括一處

理器 86，該處理器例如可為數位訊號處理器或通用的處理器。在無線的具體例中，處理器 86 可藉由匯流排 88 耦合至無線界面 90，以及例如上述任何具體實施例中的相變記憶體 10。然而，本發明不能以任何方式限制於無線應用。

- 5 雖然本發明已描述相關的數目有限之具體實施例，熟習該項技術者將可由該等實施例瞭解到許多的改良及變化。本發明之意圖為後附的申請專利範圍涵蓋所有落於本發明之精神及範疇內的此等改良及變化。

### 【圖式簡單說明】

- 10 第 1 圖為本發明之一具體實施例的放大部分截面圖；  
第 2 圖為第 1 圖所示之具體實施例在製造期間的放大部分截面圖；  
第 3 圖為對應第 2 圖在後續階段的放大部分截面圖；  
第 4 圖為在後續階段的放大截面圖；
- 15 第 5 圖為本發明之另一具體實施例在製造的早期階段之放大部分截面圖；  
第 6 圖為根據本發明之一具體實施例，在製造的後續階段的放大部分截面圖；  
第 7 圖為根據本發明之一具體實施例，在製造的後續
- 20 階段的放大部分截面圖；  
第 8 圖為根據本發明之一具體實施例，在製造的後續階段中，如第 7 圖所示之具體實施例的放大部分截面圖；  
第 9 圖為本發明之另一具體實施例的放大部分截面圖；  
第 10 圖為根據本發明之一具體實施例，在如第 9 圖所

示之具體實施例的製造之早期階段的放大部分截面圖；

第 11 圖為根據本發明之一具體實施例，在製造之後續階段中，如第 10 圖所示之具體實施例的放大部分截面圖；

第 12 圖為根據本發明之另一具體實施例，在製造之後  
5 續階段的放大部分截面圖；

第 13 圖為根據本發明之一具體實施例，在製造之另一階段  
10 的放大部分截面圖；

第 14 圖為根據本發明之一具體實施例，在製造之另一較後階段的放大部分截面圖；

第 15 圖為根據本發明之一具體實施例的另一較後階段的放大部分截面圖；

第 16 圖為根據本發明之一具體實施例，根據形成如第 9 圖所示之結構的另一技術，在製造之早期階段的放大部分  
15 截面圖；

第 17 圖為根據本發明之一具體實施例，在製造之後續階段，如第 16 圖所示之具體實施例的放大部分截面圖；

第 18 圖為根據本發明之另一具體實施例的放大部分截面圖；

第 19 圖為在製造之早期階段，如第 18 圖所示之具體  
20 實施例的放大部分截面圖；

第 20 圖為根據本發明之一具體實施例，在製造之後續階段的放大部分截面圖；

第 21 圖為根據本發明之一具體實施例，在製造之後續階段，如第 20 圖所示之具體實施例的放大部分截面圖；

第 22 圖為根據本發明之一具體實施例，在後續階段的放大部分截面圖；

第 23 圖為根據本發明之一具體實施例，在後續階段的放大部分截面圖；

5 第 24 圖為根據本發明之一具體實施例，在後續階段之放大部分截面圖；

第 25 圖為根據本發明之另一具體實施例的放大部分截面圖；以及

第 26 圖為本發明之另一具體實施例的概要圖。

#### 10 【圖式之主要元件代表符號表】

10	相變記憶體	30	導電性材料
10a	相變記憶體	32	導電性材料
10b	相變記憶體	34	側壁分隔材料
10c	相變記憶體	36	孔洞
12	上部電極	38	導電性材料
13	基板	40	降低部分
14	相變材料層	42	第二導電性材料
16	電絕緣體	44	絕緣體
18	加熱器	46	加熱器
20	導體	48	導體
22	抗蝕層	50	絕緣體
24	黏膠層	52	黏著促進層或黏膠層
26	圖案		
28	孔		

- 54 開口
- 56 側壁分隔材料
- 58 側壁分隔器
- 60 開口
- 62 層
- 64 層
- 66 側壁分隔器
- 68 孔
- 70 杯形導電性材料
- 72 充填材料
- 76 下陷部
- 78 加熱器
- 79 黏膠層
- 80 隔熱層
- 82 絕緣體
- 84 系統
- 86 處理器
- 88 匯流排
- 90 無線界面

## 伍、中文發明摘要：

本發明在一些例子，藉由形成具有平面狀構形的相變材料層(14)，使相變記憶體(10)呈現改良性質及較低成本。加熱器(16)可設置於相變材料層(44)之下，以適當地加熱該材料(14)以引發相變。加熱器(16)可耦合至一適當的導體。

## 陸、英文發明摘要：

Phase change memories (10) may exhibit improved properties and lower cost in some cases by forming the phase change material layers (14) in a planar configuration. A heater (16) may be provided below the phase change material layers (44) to appropriately heat the material (14) to induce the phase changes. The heater (16) may be coupled to an appropriate conductor.

柒、指定代表圖：

(一)本案指定代表圖為：第( 1 )圖。

(二)本代表圖之元件代表符號簡單說明：

10 相變記憶體

11 基板

12 上部電極

14 層

16 電絕緣體

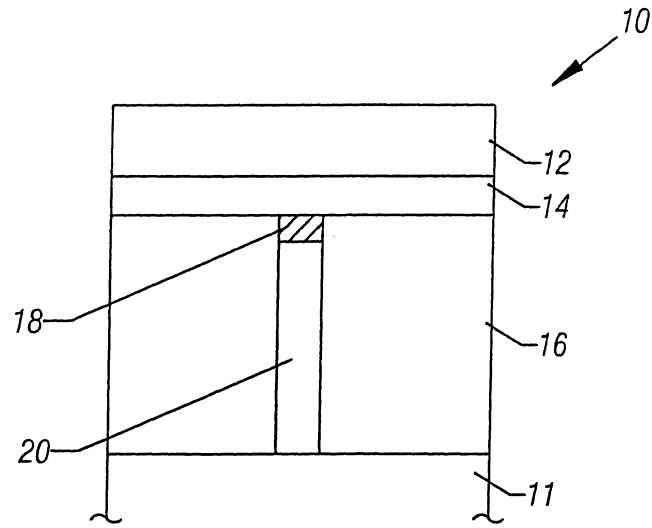
18 加熱器

20 導體

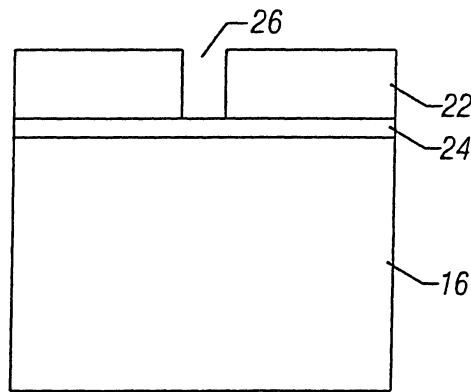
捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



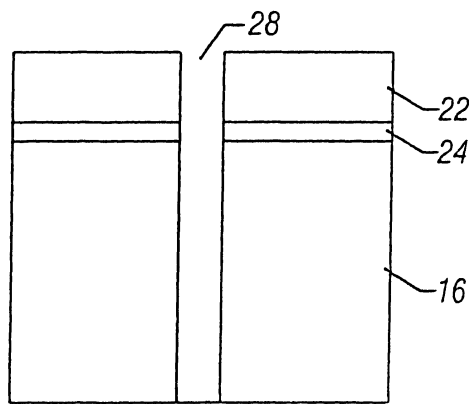
1/8



第 1 圖

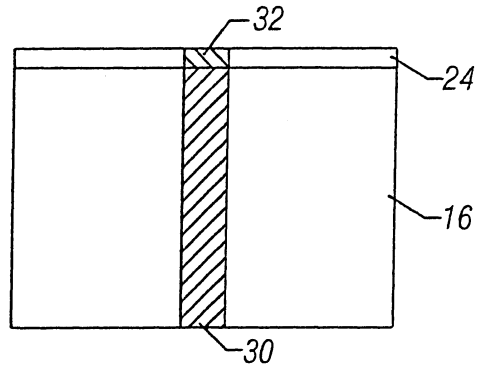


第 2 圖

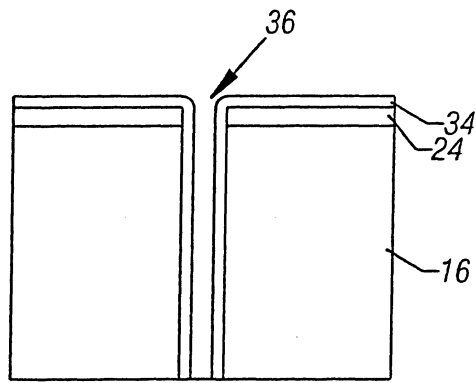


第 3 圖

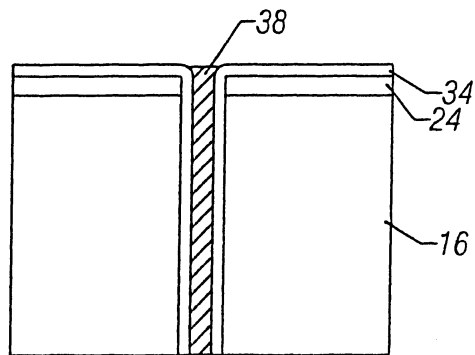
2/8



第 4 圖

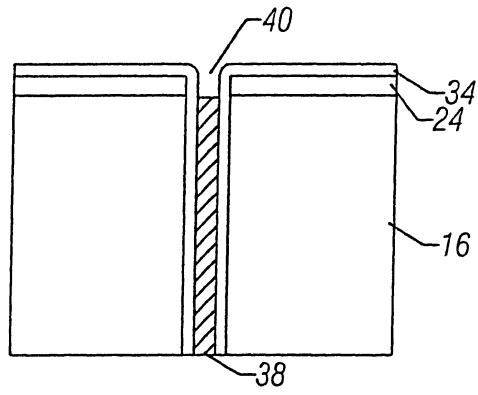


第 5 圖

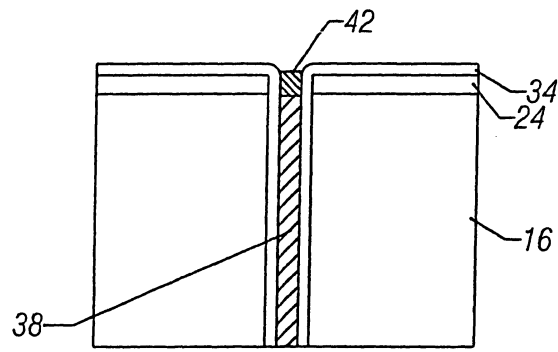


第 6 圖

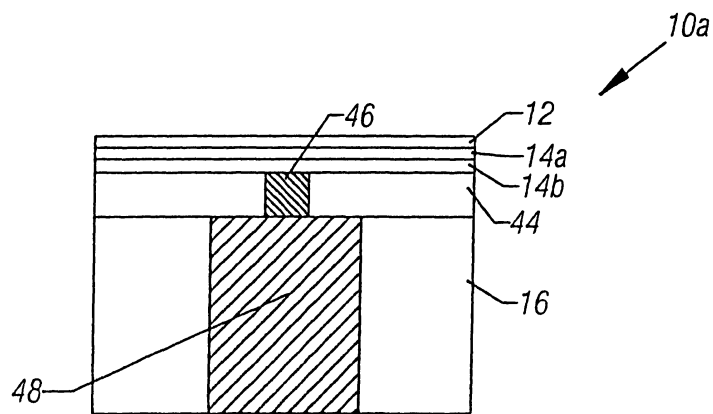
3/8



第 7 圖

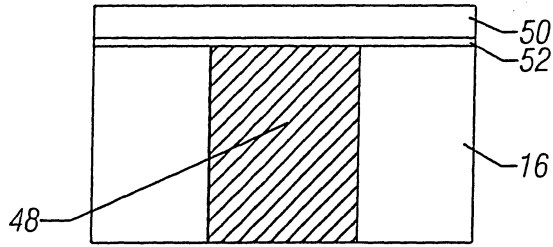


第 8 圖

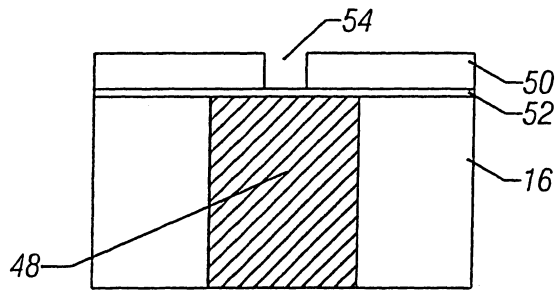


第 9 圖

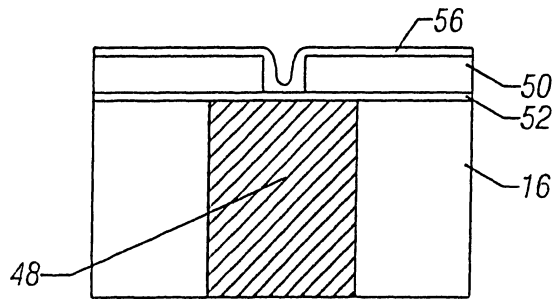
4/8



第 10 圖

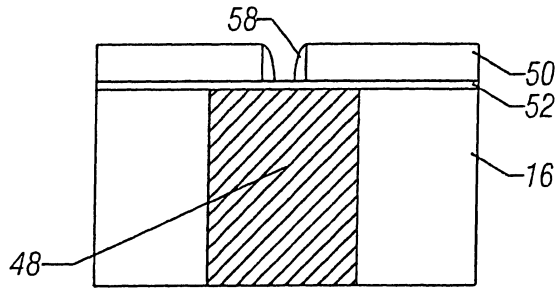


第 11 圖

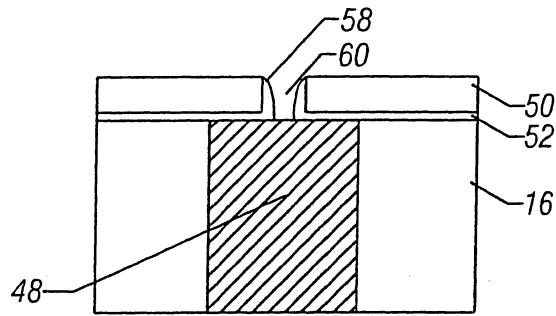


第 12 圖

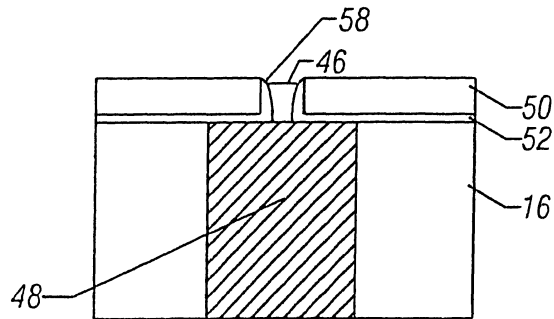
5/8



第 13 圖

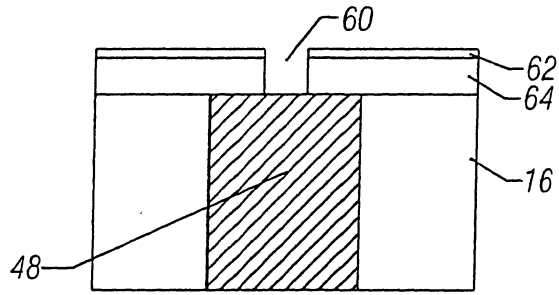


第 14 圖

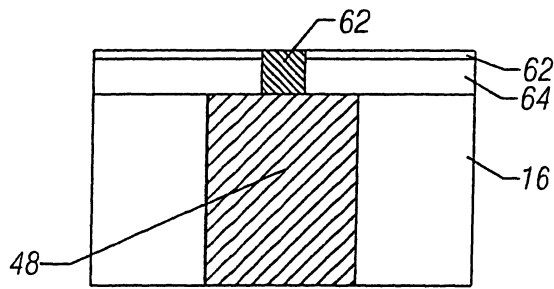


第 15 圖

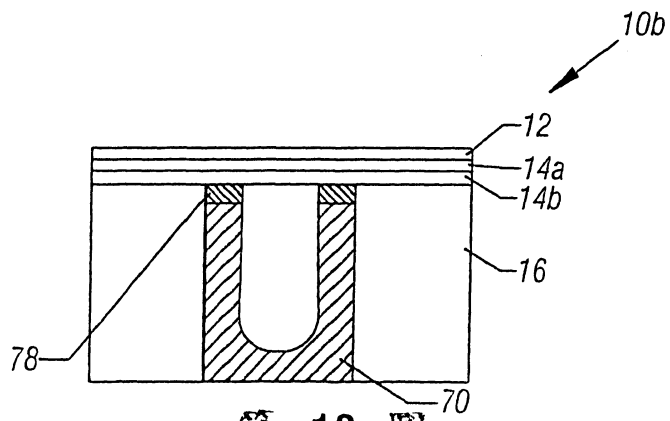
6/8



第 16 圖

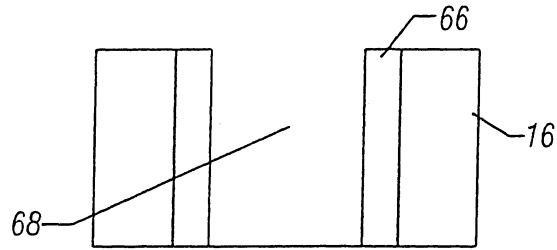


第 17 圖

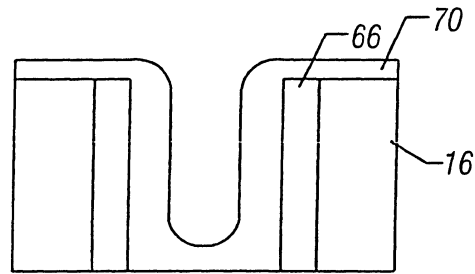


第 18 圖

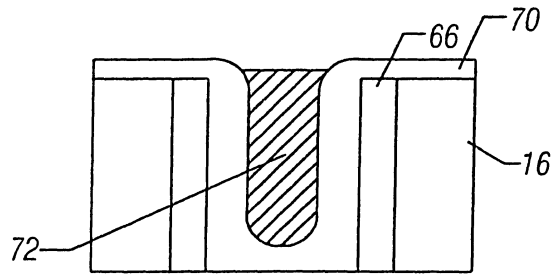
7/8



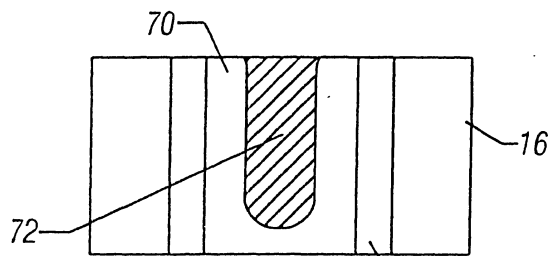
第 19 圖



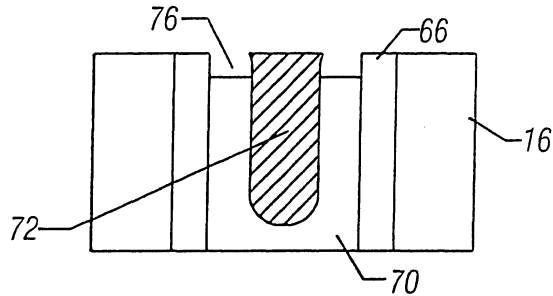
第 20 圖



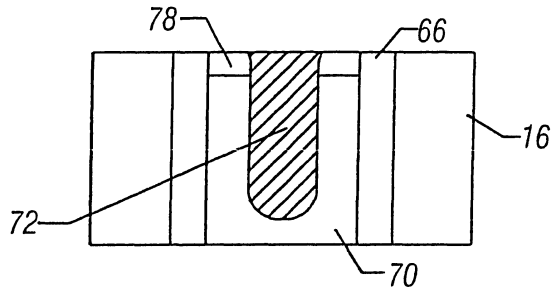
第 21 圖



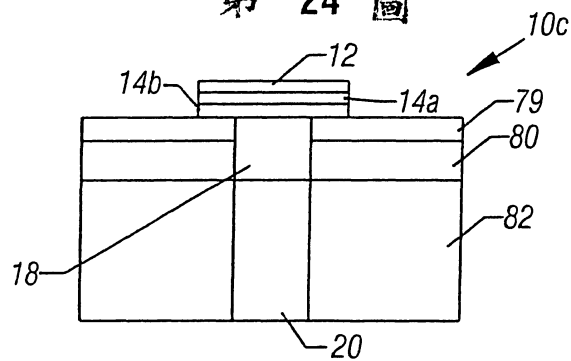
第 22 圖



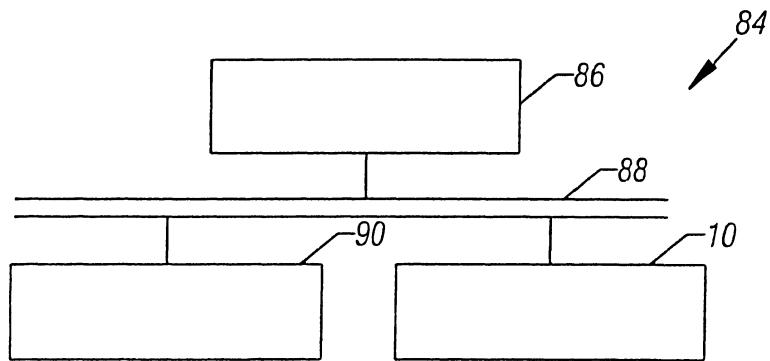
第 23 圖



第 24 圖



第 25 圖



第 26 圖



第92112718號專利申請案 中文申請專利範圍修正本 93年8月20日

## 拾、申請專利範圍：

1. 一種形成相變記憶體之方法，其包含：  
形成一平面狀相變材料層；  
5 形成一相變材料加熱器，其與該相變材料層熱接觸；  
以及  
將該加熱器耦合至一導體。
2. 如申請專利範圍第1項之方法，包括在一半導體基板上  
形成實質平行該基板之相變材料。
- 10 3. 如申請專利範圍第1項之方法，包括在一絕緣體上形成該  
相變材料層。
4. 如申請專利範圍第3項之方法，形成通過該絕緣體的一通  
道。
5. 如申請專利範圍第4項之方法，包括於該通道內形成該加  
15 熱器。
6. 如申請專利範圍第5之方法，包括在該通道中之該加熱器  
一方形成該導體。
7. 如申請專利範圍第4項之方法，包括利用電子束微影術來  
形成該通道。
- 20 8. 如申請專利範圍第4項之方法，包括在該通道中形成一側  
壁分隔器。
9. 如申請專利範圍第6項之方法，包括施用材料以於該通道  
中形成該導體。
10. 如申請專利範圍第9項之方法，包括去除部分該材料以形

成一空間。

11. 如申請專利範圍第 10 項之方法，包括在該空間中形成該加熱器。
12. 如申請專利範圍第 1 項之方法，包括形成一導體，該導體具有實質上與該加熱器相同的寬度。
13. 如申請專利範圍第 1 項之方法，包括形成較該加熱器寬的一導體。
14. 如申請專利範圍第 13 項之方法，包括形成該導體，以一絕緣體覆蓋該導體，以及在該絕緣體中形成一孔。
15. 如申請專利範圍第 14 項之方法，包括在該孔中形成該加熱器。
16. 如申請專利範圍第 15 項之方法，包括利用電子束微影術形成該孔。
17. 如申請專利範圍第 15 項之方法，包括在該孔中形成一側壁分隔器。
18. 如申請專利範圍第 1 項之方法，包括形成一杯形導體。
19. 如申請專利範圍第 18 項之方法，包括形成一環形加熱器。
20. 如申請專利範圍第 19 項之方法，包括形成第一絕緣體，在該第一絕緣體中形成一開口，以及在該開口之壁上形成第二絕緣體。
21. 如申請專利範圍第 20 項之方法，包括利用一導電性材料覆蓋該第二絕緣體，以形成具有一中央通道之該導體。
22. 如申請專利範圍第 21 項之方法，包括利用一絕緣體充填該通道。

23. 如申請專利範圍第 22 項之方法，包括去除一部分該導電性材料以形成一環形空間。
24. 如申請專利範圍第 23 項之方法，包括利用一材料充填該空間以形成該加熱器。
- 5 25. 如申請專利範圍第 1 項之方法，包括在一絕緣體上形成該相變材料層，該絕緣體的導熱率至少比氧化物低 4 倍。
26. 如申請專利範圍第 25 項之方法，包括在一乾凝膠上形成該相變材料層。
27. 如申請專利範圍第 1 項之方法，包括在該加熱器及該相變材料層之間形成一平面層，以藉由提供一電位降來加熱該相變材料。
- 10 28. 如申請專利範圍第 27 項之方法，包括形成具有包括碳之材料的該平面層。
29. 一種相變記憶體，包含：
- 15 一平面狀相變材料；
- 一加熱器，其係位在該相變材料下；以及
- 一導體，其係與該加熱器耦合。
30. 如申請專利範圍第 29 項之相變記憶體，包括一半導體基板，該相變材料係設置在該基板上且與該基板平行地延伸。
- 20 31. 如申請專利範圍第 30 項之相變記憶體，包括界於該基板及該材料之間的一絕緣體。
32. 如申請專利範圍第 31 項之相變記憶體，包括延伸通過該絕緣體的一通道。

33. 如申請專利範圍第 32 項之相變記憶體，其中該加熱器係在該通道內。
34. 如申請專利範圍第 33 項之相變記憶體，其中該導體係在該通道內之該加熱器下方且與該加熱器電氣耦合。
- 5 35. 如申請專利範圍第 34 項之相變記憶體，其中該通道包括一側壁分隔器。
36. 如申請專利範圍第 29 項之相變記憶體，其中該導體具有與該加熱器實質上相同的寬度。
37. 如申請專利範圍第 29 項之相變記憶體，其中該導體為杯狀且具有中央開口。
- 10 38. 如申請專利範圍第 37 項之相變記憶體，包括在該開口內的絕緣體。
39. 如申請專利範圍第 38 項之相變記憶體，其中該加熱器為環狀。
- 15 40. 如申請專利範圍第 29 項之相變記憶體，包括在一絕緣層中形成該加熱器，該絕緣層的導熱率至少比氧化物低 4 倍。
41. 如申請專利範圍第 40 項之相變記憶體，其中該絕緣層包括一乾凝膠。
- 20 42. 如申請專利範圍第 29 項之相變記憶體，其中該導體比該加熱器寬。
43. 如申請專利範圍第 29 項之相變記憶體，包括位在該相變材料及該加熱器之間的一含碳層。
44. 一種相變記憶體，包含：

- 一基板；
- 一絕緣體，其位在該基板上；
- 一通道，其通過該絕緣體；
- 一平面狀相變材料層，其位在該絕緣體上，與該基板

5 平行；

- 一加熱器，其位在該通道內；以及
- 一導體，其位在該通道內且界於該基板及該加熱器之間。

10 45. 如申請專利範圍第 44 項之相變記憶體，其中該導體是延長的。

46. 如申請專利範圍第 44 項之相變記憶體，其中該導體是杯形的。

47. 如申請專利範圍第 46 項之相變記憶體，其中該加熱器是環形的。

15 48. 如申請專利範圍第 44 項之相變記憶體，包括一乾凝膠。

49. 如申請專利範圍第 44 項之相變記憶體，包括位在該通道內的一側壁分隔器。

50. 如申請專利範圍第 44 項之相變記憶體，其中該導體比該加熱器寬。