

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5160332号
(P5160332)

(45) 発行日 平成25年3月13日(2013.3.13)

(24) 登録日 平成24年12月21日(2012.12.21)

(51) Int.Cl.		F I	
GO 1 R 31/02	(2006.01)	GO 1 R 31/02	
GO 1 R 31/28	(2006.01)	GO 1 R 31/28	H
HO 5 K 3/00	(2006.01)	HO 5 K 3/00	T

請求項の数 5 (全 15 頁)

(21) 出願番号	特願2008-193697 (P2008-193697)	(73) 特許権者	000227180 日置電機株式会社 長野県上田市小泉81番地
(22) 出願日	平成20年7月28日(2008.7.28)	(74) 代理人	100104787 弁理士 酒井 伸司
(65) 公開番号	特開2010-32310 (P2010-32310A)	(72) 発明者	下平 普 長野県上田市小泉81番地 日置電機株式 会社内
(43) 公開日	平成22年2月12日(2010.2.12)	(72) 発明者	清水 隆弘 長野県上田市小泉81番地 日置電機株式 会社内
審査請求日	平成23年7月21日(2011.7.21)	審査官	越川 康弘

最終頁に続く

(54) 【発明の名称】 回路基板検査装置および回路基板検査方法

(57) 【特許請求の範囲】

【請求項1】

複数の導体パターンおよび当該導体パターンに接続された電子部品を有する回路基板の当該各導体パターンに対して検査用信号を供給する検査用信号供給部と、前記検査用信号の供給に伴って生じる物理量に基づいて前記導体パターン間の絶縁状態を検査する検査部とを備えた回路基板検査装置であって、

前記検査用信号供給部は、前記電子部品を介して接続されている前記各導体パターンで構成される一次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該一次導体パターン群外の前記導体パターンとの間に前記検査用信号としての高電圧信号を供給する第1信号供給処理と、前記一次導体パターン群内の前記導体パターンであってかつ抵抗値が所定値以下の前記電子部品を介して接続されている当該導体パターンで構成される二次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該二次導体パターン群が属する前記一次導体パターン群内における当該二次導体パターン群外の前記導体パターンとの間に前記検査用信号としての低電圧信号を供給する第2信号供給処理とを実行し、

前記検査部は、前記第1信号供給処理が実行されている状態において、前記高電圧信号が供給されている前記導体パターン間の絶縁状態を検査する第1検査を実行すると共に、前記第2信号供給処理が実行されている状態において、前記低電圧信号が供給されている前記導体パターン間の絶縁状態を検査する第2検査を実行する回路基板検査装置。

【請求項2】

前記検査部は、前記第1検査において絶縁状態が良好と判別したときに前記第2検査を実行する請求項1記載の回路基板検査装置。

【請求項3】

前記電子部品が接続されている導体パターンを特定可能な接続データ、および前記電子部品の抵抗値を示す電子部品データを記憶する記憶部と、前記接続データに基づいて前記一次導体パターン群を特定すると共に、前記接続データおよび前記電子部品データに基づいて前記二次導体パターン群を特定する特定処理を実行する処理部とを備えている請求項1または2記載の回路基板検査装置。

【請求項4】

前記検査用信号供給部は、前記電子部品に接続されていない単独の前記導体パターンが複数存在するときに、前記第1信号供給処理において、全ての前記単独の導体パターンで構成される単独導体パターン群内の当該各導体パターンを互いに同電位としつつ前記一次導体パターン群内の前記導体パターンとの間に前記高電圧信号を供給する請求項1から3のいずれかに記載の回路基板検査装置。

【請求項5】

複数の導体パターンおよび当該導体パターンに接続された電子部品を有する回路基板の当該各導体パターンに対して検査用信号を供給し、前記検査用信号の供給に伴って生じる物理量に基づいて前記導体パターン間の絶縁状態を検査する回路基板検査方法であって、

前記電子部品を介して接続されている前記各導体パターンで構成される一次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該一次導体パターン群外の前記導体パターンとの間に前記検査用信号としての高電圧信号を供給する第1信号供給処理と、前記一次導体パターン群内の前記導体パターンであってかつ抵抗値が所定値以下の前記電子部品を介して接続されている当該導体パターンで構成される二次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該二次導体パターン群が属する前記一次導体パターン群内における当該二次導体パターン群外の前記導体パターンとの間に前記検査用信号としての低電圧信号を供給する第2信号供給処理とを実行し、

前記第1信号供給処理を実行している状態において、前記高電圧信号を供給している前記導体パターン間の絶縁状態を検査する第1検査を実行すると共に、前記第2信号供給処理を実行している状態において、前記低電圧信号を供給している前記導体パターン間の絶縁状態を検査する第2検査を実行する回路基板検査方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の導体パターン、および導体パターンに接続された電子部品を有する回路基板における各導体パターン間の絶縁状態を検査する回路基板検査装置および回路基板検査方法に関するものである。

【背景技術】

【0002】

この種の回路基板検査装置として、特開2001-66351号公報に開示された回路基板検査装置が知られている。この回路基板検査装置は、フィクスチャおよび接続計測部を備えて、回路基板における各導体パターン（ランドパターン）の導通検査や各導体パターン間の絶縁検査を実行可能に構成されている。この場合、フィクスチャは、回路基板の各導体パターンに対応する複数のプローブピンがその上面に突出形成された下側フィクスチャと、回路基板の他面に実装された各電子部品間の隙間に対応して複数の当接ピンがその下面に形成されると共に昇降機構によって上下方向に移動させられる上側フィクスチャとで構成されている。この回路基板検査装置では、下側フィクスチャと上側フィクスチャとの間に回路基板を挟み込むことによって下側フィクスチャのプローブピンを各導体パターンに接触させて所定のプローブピンに信号を供給した状態で、接続計測部がプローブピンを介して入力する信号に基づいて各導体パターンの導通検査や各導体パターン間の絶縁検査を行う。

【 0 0 0 3 】

この場合、各導体パターン間の絶縁検査を行う際には、各導体パターンに高電圧を供給（印加）する必要があるため、電子部品が実装された回路基板や基板内に電子部品が内蔵された部品内蔵型の回路基板に対してこの絶縁検査を行う際には、高電圧の印加によって電子部品が損傷するおそれがある。このため、発明者らは、電子部品の損傷を回避しつつ導体パターン間の絶縁検査を行うことが可能な回路基板検査装置を開発している。この回路基板検査装置では、電子部品によって互いに接続されている導体パターンを1つの導体パターン群として規定して、この導体パターン群内の各導体パターンを互いに同電位としつつ導体パターン群外の導体パターンとの間に検査用信号を供給（印加）して、検査用信号が供給されている導体パターン間の絶縁検査が行われる。このため、この回路基板検査装置では、同一導体パターン群内における各導体パターン間に電位差が生じることに起因しての、導体パターン間に配設された電子部品が損傷する事態を回避することが可能となっている。

10

【特許文献1】特開2001-66351号公報（第3-5頁、第1図）

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

ところが、発明者が既に開発している上記の回路基板検査装置にも、改善すべき以下の課題がある。すなわち、この回路基板検査装置では、導体パターン群内の各導体パターンを互いに同電位とすることで、電子部品の損傷を回避している。しかしながら、この回路基板検査装置では、導体パターン群内の導体パターンと導体パターン群外の導体パターンとの間の絶縁検査を行うことが可能なものの、電子部品を介して接続されている導体パターン群内の各導体パターン間の絶縁検査を行うことが困難である。このため、この回路基板検査装置では、電子部品が実装された回路基板や部品内蔵型の回路基板を検査対象とする絶縁検査の検査精度を向上させるのが困難であり、この点の改善が望まれている。

20

【 0 0 0 5 】

本発明は、かかる改善すべき課題に鑑みてなされたものであり、電子部品が実装された回路基板や部品内蔵型の回路基板を検査対象とする絶縁検査の検査精度を向上し得る回路基板検査装置および回路基板検査方法を提供することを主目的とする。

【課題を解決するための手段】

30

【 0 0 0 6 】

上記目的を達成すべく請求項1記載の回路基板検査装置は、複数の導体パターンおよび当該導体パターンに接続された電子部品を有する回路基板の当該各導体パターンに対して検査用信号を供給する検査用信号供給部と、前記検査用信号の供給に伴って生じる物理量に基づいて前記導体パターン間の絶縁状態を検査する検査部とを備えた回路基板検査装置であって、前記検査用信号供給部は、前記電子部品を介して接続されている前記各導体パターンで構成される一次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該一次導体パターン群外の前記導体パターンとの間に前記検査用信号としての高電圧信号を供給する第1信号供給処理と、前記一次導体パターン群内の前記導体パターンであってかつ抵抗値が所定値以下の前記電子部品を介して接続されている当該導体パターンで構成される二次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該二次導体パターン群が属する前記一次導体パターン群内における当該二次導体パターン群外の前記導体パターンとの間に前記検査用信号としての低電圧信号を供給する第2信号供給処理とを実行し、前記検査部は、前記第1信号供給処理が実行されている状態において、前記高電圧信号が供給されている前記導体パターン間の絶縁状態を検査する第1検査を実行すると共に、前記第2信号供給処理が実行されている状態において、前記低電圧信号が供給されている前記導体パターン間の絶縁状態を検査する第2検査を実行する。

40

【 0 0 0 7 】

また、請求項2記載の回路基板検査装置は、請求項1記載の回路基板検査装置において、前記検査部は、前記第1検査において絶縁状態が良好と判別したときに前記第2検査を

50

実行する。

【 0 0 0 8 】

また、請求項 3 記載の回路基板検査装置は、請求項 1 または 2 記載の回路基板検査装置において、前記電子部品が接続されている導体パターンを特定可能な接続データ、および前記電子部品の抵抗値を示す電子部品データを記憶する記憶部と、前記接続データに基づいて前記一次導体パターン群を特定すると共に、前記接続データおよび前記電子部品データに基づいて前記二次導体パターン群を特定する特定処理を実行する処理部とを備えている。

【 0 0 0 9 】

さらに、請求項 4 記載の回路基板検査装置は、請求項 1 から 3 のいずれかに記載の回路基板検査装置において、前記検査用信号供給部は、前記電子部品に接続されていない単独の前記導体パターンが複数存在するときに、前記第 1 信号供給処理において、全ての前記単独の導体パターンで構成される単独導体パターン群内の当該各導体パターンを互いに同電位としつつ前記一次導体パターン群内の前記導体パターンとの間に前記高電圧信号を供給する。

【 0 0 1 0 】

また、請求項 5 記載の回路基板検査方法は、複数の導体パターンおよび当該導体パターンに接続された電子部品を有する回路基板の当該各導体パターンに対して検査用信号を供給し、前記検査用信号の供給に伴って生じる物理量に基づいて前記導体パターン間の絶縁状態を検査する回路基板検査方法であって、前記電子部品を介して接続されている前記各導体パターンで構成される一次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該一次導体パターン群外の前記導体パターンとの間に前記検査用信号としての高電圧信号を供給する第 1 信号供給処理と、前記一次導体パターン群内の前記導体パターンであってかつ抵抗値が所定値以下の前記電子部品を介して接続されている当該導体パターンで構成される二次導体パターン群内の当該各導体パターンを互いに同電位としつつ当該二次導体パターン群が属する前記一次導体パターン群内における当該二次導体パターン群外の前記導体パターンとの間に前記検査用信号としての低電圧信号を供給する第 2 信号供給処理とを実行し、前記第 1 信号供給処理を実行している状態において、前記高電圧信号を供給している前記導体パターン間の絶縁状態を検査する第 1 検査を実行すると共に、前記第 2 信号供給処理を実行している状態において、前記低電圧信号を供給している前記導体パターン間の絶縁状態を検査する第 2 検査を実行する。

【 発明の効果 】

【 0 0 1 1 】

請求項 1 記載の回路基板検査装置、および請求項 5 記載の回路基板検査方法では、一次導体パターン群内の各導体パターンを互いに同電位としつつ高電圧信号を供給する第 1 信号供給処理と、二次導体パターン群内の各導体パターンを互いに同電位としつつ低電圧信号を供給する第 2 信号供給処理とを実行し、第 1 信号供給処理を実行している状態において高電圧信号を供給している導体パターン間の絶縁状態を検査する第 1 検査を実行すると共に、第 2 信号供給処理を実行している状態において低電圧信号を供給している導体パターン間の絶縁状態を検査する第 2 検査を実行する。このため、この回路基板検査装置および回路基板検査方法によれば、第 1 検査を実行することで、2 つの一次導体パターン群間の絶縁の良否や一次導体パターン群と単独の導体パターンとの間の絶縁の良否を、電子部品を破損させることなく行うことができるのに加えて、第 2 検査を実行することで、従来の回路基板検査装置および回路基板検査方法では困難であった一次導体パターン群内における導体パターン間の絶縁の良否を、電子部品を破損させることなく確実に実行することができる。したがって、この回路基板検査装置および回路基板検査方法によれば、絶縁検査の検査精度を十分に向上することができる。

【 0 0 1 2 】

また、請求項 2 記載の回路基板検査装置では、第 1 検査において絶縁状態が良好と判別したときに第 2 検査を実行する。このため、この回路基板検査装置によれば、第 1 検査に

10

20

30

40

50

において絶縁状態が不良であると判別したときにおいても第2検査を実行する構成と比較して、検査時間を短縮することができる結果、その分検査効率を向上させることができる。

【0013】

また、請求項3記載の回路基板検査装置では、処理部が接続データおよび電子部品データに基づいて一次導体パターン群および二次導体パターン群を特定する特定処理を実行する。このため、この回路基板検査装置によれば、どの導体パターンが電子部品によって接続されているかを調査して一次導体パターン群および二次導体パターン群を人手によって特定する作業を不要とすることができる結果、その分、検査効率を向上させることができる。

【0014】

さらに、請求項4記載の回路基板検査装置では、第1信号供給処理において全ての単独の導体パターンで構成される単独導体パターン群内の各導体パターンを互いに同電位としつつ一次導体パターン群内の導体パターンとの間に高電圧信号を供給し、その状態において、高電圧信号が供給されている導体パターン間の絶縁状態を検査する。このため、この回路基板検査装置によれば、単独の導体パターンが数多くの存在したとしても、これらの単独の導体パターンをひとまとめにした(1つにグループ化した)単独導体パターン群と一次導体パターン群との間の絶縁状態を検査することができるため、検査時間を十分に短縮することができる。

【発明を実施するための最良の形態】

【0015】

以下、本発明に係る回路基板検査装置および回路基板検査方法の最良の形態について、添付図面を参照して説明する。

【0016】

最初に、回路基板検査装置1の構成について説明する。図1に示す回路基板検査装置1は、本発明に係る回路基板検査装置の一例であって、例えば、複数の導体パターンP1~P19(図2参照:以下、区別しないときには「導体パターンP」ともいう)および導体パターンPに接続された電子部品E1~E6(同図参照:以下、区別しないときには「電子部品E」ともいう)を有する回路基板100における各導体パターンP間の絶縁検査を本発明に係る回路基板検査方法に従って実行可能に構成されている。具体的には、回路基板検査装置1は、図1に示すように、基板保持部11、プローブユニット12、移動機構13、スキャナ部14、検査用信号生成部15、測定部16、記憶部17および制御部18を備えて構成されている。

【0017】

基板保持部11は、保持板と、保持板に取り付けられて回路基板100の端部を挟み込んで固定するクランプ機構(いずれも図示せず)とを備えて、回路基板100を保持可能に構成されている。プローブユニット12は、複数のプローブピン21を備えて治具型に構成されている。この場合、プローブユニット12は、回路基板100の各導体パターンPの形状や配設位置などに応じて、プローブピン21の数や配列パターンが規定されている。移動機構13は、制御部18の制御に従い、上下方向にプローブユニット12を移動させることによってプロービングを実行する。

【0018】

スキャナ部14は、複数のスイッチ(図示せず)を備えて構成され、制御部18の制御に従って各スイッチをオン状態またはオフ状態に移行させることにより、プローブユニット12におけるプローブピン21と検査用信号生成部15との接断(接続および切断)、およびプローブピン21と測定部16との接断を行う。検査用信号生成部15は、検査用信号としての高電圧信号S1および低電圧信号S2(以下、区別しないときには「電圧信号S」ともいう)を生成する。この場合、この回路基板検査装置1では、高電圧信号S1が、一例として、10V~1000V程度に規定されている。一方、低電圧信号S2は、電子部品Eに印加しても破損しない程度の電圧(一例として、0.1V~0.5V程度)に規定されている。測定部16は、電圧信号Sを供給した際にプローブピン21, 21(

10

20

30

40

50

導体パターンP間)に流れる(生じる)電流(本発明における物理量の一例)を測定する。

【0019】

記憶部17は、制御部18によって実行される検査処理50(図5参照)において用いられる接続データD1および電子部品データD2を記憶する。この場合、接続データD1は、本発明における接続データの一例であって、図3に概念的に示すように、回路基板100に実装されている各電子部品E1~E6が接続されている導体パターンPを特定可能な情報を含んで構成されている。また、電子部品データD2は、図4に概念的に示すように、各電子部品E1~E4の抵抗値を示す情報を含んで構成されている。また、記憶部17は、制御部18によって生成される一次導体パターン群データD3(図6参照)および二次導体パターン群データD4(図7参照)を記憶する。

10

【0020】

制御部18は、図外の操作部から出力される操作信号に従って回路基板検査装置1を構成する各構成要素を制御する。具体的には、制御部18は、移動機構13によるプローブユニット12の移動を制御する。また、制御部18は、本発明における処理部として機能し、回路基板100における各導体パターンPの中から、電子部品Eを介して接続されている複数の導体パターンPで構成される一次導体パターン群Gf1~Gf3(図2参照:以下、区別しないときには「一次導体パターン群Gf」ともいう)を接続データD1に基づいて特定して一次導体パターン群データD3を生成して、生成した一次導体パターン群データD3を記憶部17に記憶させる。また、制御部18は、一次導体パターン群Gf内の導体パターンPであってかつ抵抗値が所定値(一例として、1K)以下の電子部品Eを介して接続されている導体パターンPで構成される二次導体パターン群Gs(同図参照)を接続データD1および電子部品データD2に基づいて特定して二次導体パターン群データD4を生成して、生成した二次導体パターン群データD4を記憶部17に記憶させる。なお、一次導体パターン群Gfを特定する処理、および二次導体パターン群Gsを特定する処理が本発明における特定処理に相当する。

20

【0021】

また、制御部18は、検査用信号生成部15およびスキャナ部14と共に本発明における検査用信号供給部を構成し、スキャナ部14による接断処理を制御することによって回路基板100の導体パターンPに対する電圧信号Sの供給を行う。この場合、制御部18は、一次導体パターン群Gf内の各導体パターンPを互いに同電位としつつ一次導体パターン群Gf外の導体パターンPとの間に高電圧信号S1を供給する第1信号供給処理を実行する。また、制御部18は、二次導体パターン群Gs内の各導体パターンPを互いに同電位としつつ二次導体パターン群Gs群が属する一次導体パターン群Gf内における二次導体パターン群Gs外の導体パターンPとの間に低電圧信号S2を供給する第2信号供給処理を実行する。

30

【0022】

また、制御部18は、測定部16と共に本発明における検査部を構成し、測定部16によって測定された物理量(この例では電流)に基づいて導体パターンP間の絶縁状態を検査する。この場合、制御部18は、上記した第1信号供給処理を実行している状態において、一次導体パターン群Gf内の導体パターンPと、他の一次導体パターン群Gf内の導体パターンPとの間(高電圧信号S1を供給している導体パターンP間)の絶縁状態、および一次導体パターン群Gf内の導体パターンPと、電子部品Eに接続されていない単独の導体パターンP(一次導体パターン群Gf外の導体パターンP)との間(高電圧信号S1を供給している導体パターンP間)の絶縁状態を検査する第1検査を実行する。また、制御部18は、上記した第2信号供給処理を実行している状態において、二次導体パターン群Gs内の導体パターンPと、その二次導体パターン群Gsが属する一次導体パターン群Gf内における二次導体パターン群Gs外の(二次導体パターン群Gsに属さない)導体パターンPとの間(低電圧信号S2を供給している導体パターンP間)の絶縁状態を検査する第2検査を実行する。

40

50

【 0 0 2 3 】

次に、回路基板検査装置 1 を用いて本発明に係る回路基板検査方法に従い、回路基板 1 0 0 における各導体パターン P 間の絶縁状態を検査する方法、およびその際の回路基板検査装置 1 の動作について、図面を参照して説明する。なお、回路基板 1 0 0 は、図 2 に示すように、一例として、19 個の導体パターン P 1 ~ P 1 9 が一面に形成されると共に、6 個の電子部品が実装されて構成されているものとする。

【 0 0 2 4 】

まず、検査対象の回路基板 1 0 0 を基板保持部 1 1 における保持板（図示せず）に載置し、次いで、基板保持部 1 1 のクランプ機構（図示せず）で回路基板 1 0 0 の端部を挟み込んで固定することにより、回路基板 1 0 0 を基板保持部 1 1 に保持させる。続いて、図外の操作部を用いて検査開始操作を行う。この際に、制御部 1 8 が、操作部から出力された操作信号に従い、移動機構 1 3 を制御してプローブユニット 1 2 を下向きに移動させる。これにより、プローブユニット 1 2 の各プローブピン 2 1 の先端部が各導体パターン P 1 ~ P 1 9 に接触（プロービング）させられる。

10

【 0 0 2 5 】

次いで、制御部 1 8 は、図 5 に示す検査処理 5 0 を実行する。この検査処理 5 0 では、制御部 1 8 は、記憶部 1 7 から接続データ D 1 および電子部品データ D 2 を読み出す（ステップ 5 1）。続いて、制御部 1 8 は、接続データ D 1 に基づいて一次導体パターン群 G f を特定する（ステップ 5 2）。この場合、制御部 1 8 は、図 6 に示すように、電子部品 E 1 , E 2 を介して接続されている導体パターン P 1 , P 2 で構成される一次導体パターン群 G f 1、電子部品 E 3 を介して接続されている導体パターン P 3 , P 4 で構成される一次導体パターン群 G f 2、および電子部品 E 4 ~ E 6 を介して接続されている導体パターン P 5 ~ P 1 8 で構成される一次導体パターン群 G f 3 を特定する。次いで、制御部 1 8 は、特定した各一次導体パターン群 G f 1 ~ G f 3 を識別する番号（同図に示す同電位番号「1 ~ 3」）と各導体パターン P とを関連付けた一次導体パターン群データ D 3 を生成して、記憶部 1 7 に記憶させる。

20

【 0 0 2 6 】

続いて、制御部 1 8 は、接続データ D 1 および電子部品データ D 2 に基づいて二次導体パターン群 G s を特定する（ステップ 5 3）。この場合、制御部 1 8 は、所定値（例えば 1 K ）以下の抵抗値の電子部品 E（この例では、電子部品 E 4（図 4 参照））を電子部品データ D 2 に基づいて特定し、図 7 に示すように、その電子部品 E 4 を介して接続されている導体パターン P 7 , P 1 4 で構成される二次導体パターン群 G s を接続データ D 1 に基づいて特定する。次いで、制御部 1 8 は、特定した二次導体パターン群 G s を識別する番号（同図に示す同電位番号「1 1」）と各導体パターン P とを関連付けた二次導体パターン群データ D 4 を生成して、記憶部 1 7 に記憶させる。

30

【 0 0 2 7 】

この場合、上記したように、この回路基板検査装置 1 では、制御部 1 8 が接続データ D 1 および電子部品データ D 2 に基づいて一次導体パターン群 G f および二次導体パターン群 G s を特定して、一次導体パターン群データ D 3 および二次導体パターン群データ D 4 として記憶部 1 7 に記憶させる。このため、この回路基板検査装置 1 では、どの導体パターン P が電子部品 E によって接続されているかを調査して一次導体パターン群 G f および二次導体パターン群 G s を特定する作業や、作成した一次導体パターン群データ D 3 および二次導体パターン群データ D 4 を入力する作業が不要なため、その分、検査効率を向上させることが可能となっている。

40

【 0 0 2 8 】

続いて、制御部 1 8 は、高電圧信号 S 1 を用いて各導体パターン P 間の絶縁状態を検査する高電圧検査を実行する（ステップ 5 4）。この高電圧検査では、制御部 1 8 は、第 1 信号供給処理を実行する。この場合、制御部 1 8 は、第 1 信号供給処理において、検査用信号生成部 1 5 を制御して高電圧信号 S 1 を生成させる。また、制御部 1 8 は、図 6 に示す一次導体パターン群データ D 3 に基づいて各一次導体パターン群 G f を特定し、次いで

50

、スキャナ部 14 を制御して、そのうちの 1 つの一次導体パターン群 G f (例えば、一次導体パターン群 G f 1 : 図 2 参照) 内の各導体パターン P (この例では、導体パターン P 1 , P 2 : 同図参照) に接触しているプローブピン 21 と検査用信号生成部 15 とを接続する。また、制御部 18 は、スキャナ部 14 を制御して、上記した 1 つの一次導体パターン群 G f 1 とは異なる他の一次導体パターン群 G f (例えば、一次導体パターン群 G f 2) 内の各導体パターン P (この例では、導体パターン P 3 , P 4 : 同図参照) に接触しているプローブピン 21 をグランド電位に接続する。

【 0 0 2 9 】

これにより、高電圧信号 S 1 が、一次導体パターン群 G f 1 内の各導体パターン P と、一次導体パターン群 G f 2 内の各導体パターン P との間に各プローブピン 21 を介して供給 (印加) される。なお、この例では、一次導体パターン群 G f 1 内の各導体パターン P が、一次導体パターン群 G f 2 側から見たときの一次導体パターン群 G f 外の導体パターン P に相当し、一次導体パターン群 G f 2 内の各導体パターン P が、一次導体パターン群 G f 1 側から見たときの一次導体パターン群 G f 外の導体パターン P に相当する。

10

【 0 0 3 0 】

この場合、上記したように、一次導体パターン群 G f 1 内の各導体パターン P がプローブピン 21 を介して検査用信号生成部 15 に接続されて各導体パターン P が同電位 (この例では、高電圧信号 S 1 の電位) に維持され、一次導体パターン群 G f 2 内の各導体パターン P がプローブピン 21 を介してグランド電位に接続されて各導体パターン P が同電位 (この例では、グランド電位) に維持されている。このため、同じ一次導体パターン群 G f 内の各導体パターン P 間に大きな電位差が生じることに起因しての、各導体パターン P 間に接続されている電子部品 E が破損する事態が確実に防止される。

20

【 0 0 3 1 】

続いて、制御部 18 は、第 1 信号供給処理を実行している状態において、第 1 検査を実行する。この場合、制御部 18 は、第 1 検査において、測定部 16 に対して、高電圧信号 S 1 の供給に伴って一次導体パターン群 G f 1 と一次導体パターン群 G f 2 との間に流れる電流を測定させる。次いで、制御部 18 は、測定部 16 によって測定された電流の測定値および高電圧信号 S 1 の電圧値に基づいて抵抗値を算出し、その抵抗値と所定の基準値とを比較して一次導体パターン群 G f 1 内の導体パターン P と一次導体パターン群 G f 2 内の導体パターン P との間 (高電圧信号 S 1 を供給している導体パターン P 間) の絶縁状態 (の良否) を検査する。

30

【 0 0 3 2 】

続いて、制御部 18 は、上記した第 1 信号供給処理および第 1 検査を実行して、一次導体パターン群 G f 1 内の導体パターン P と一次導体パターン群 G f 3 内の導体パターン P との間、一次導体パターン群 G f 2 内の導体パターン P と一次導体パターン群 G f 3 内の導体パターン P との間、電子部品 E に接続されていない単独の導体パターン P 19 と一次導体パターン群 G f 1 内の導体パターン P との間、導体パターン P 19 と一次導体パターン群 G f 2 内の導体パターン P との間、および導体パターン P 19 と一次導体パターン群 G f 3 内の導体パターン P との間の絶縁状態の検査を順次行う。

【 0 0 3 3 】

続いて、制御部 18 は、第 1 検査において検査した絶縁状態の良否を判別する (ステップ 55)。この場合、制御部 18 は、第 1 検査において、いずれかの導体パターン P 間の絶縁状態が不良であると判別したときには、その旨を図外の表示部に表示させて検査処理 50 を終了する。

40

【 0 0 3 4 】

一方、ステップ 55 において、各導体パターン間の絶縁状態が良好であると判別したときには、制御部 18 は、低電圧信号 S 2 を用いて各一次導体パターン群 G f 内における各導体パターン P 間の絶縁状態を検査する低電圧検査を実行する (ステップ 56)。この低電圧検査では、制御部 18 は、第 2 信号供給処理を実行する。この場合、制御部 18 は、第 2 信号供給処理において、検査用信号生成部 15 を制御して低電圧信号 S 2 を生成させ

50

る。また、制御部 18 は、図 7 に示す二次導体パターン群データ D 4 に基づいて二次導体パターン群 G s を特定し、次いで、スキャナ部 14 を制御して、二次導体パターン群 G s 内の各導体パターン P (この例では、導体パターン P 7 , P 14) に接触しているプローブピン 21 と検査用信号生成部 15 とを接続する。また、制御部 18 は、二次導体パターン群データ D 4 に基づいて二次導体パターン群 G s が所属する一次導体パターン群 G f (この例では、一次導体パターン群 G f 3 : 図 2 参照) を特定し、続いて、スキャナ部 14 を制御して、一次導体パターン群 G f 3 内における二次導体パターン群 G s 外の導体パターン P (この例では、導体パターン P 5 , P 6 , P 8 ~ P 13 , P 15 ~ P 18 : 同図参照) に接触しているプローブピン 21 の内の 1 つ (導体パターン P 5 に接触しているプローブピン 21 とする) をグランド電位に接続する。これにより、低電圧信号 S 2 が、二次導体パターン群 G s 内の各導体パターン P と、一次導体パターン群 G f 3 内における二次導体パターン群 G s 外の導体パターン P 5 との間に各プローブピン 21 を介して供給 (印加) される。

10

【 0035 】

この場合、上記したように、二次導体パターン群 G s 内の各導体パターン P がプローブピン 21 を介して検査用信号生成部 15 に接続されて各導体パターン P が同電位 (この例では、低電圧信号 S 2 の電位) に維持されている。このため、同じ二次導体パターン群 G s 内の各導体パターン P 間に大きな電位差が生じることに起因しての、各導体パターン P 間に接続されている電子部品 E が破損する事態が確実に防止されている。

20

【 0036 】

次いで、制御部 18 は、第 2 信号供給処理を実行している状態において、第 2 検査を実行する。この場合、制御部 18 は、第 2 検査において、測定部 16 に対して、低電圧信号 S 2 の供給に伴って二次導体パターン群 G s 内の各導体パターン P と二次導体パターン群 G s 外の各導体パターン P (この例では導体パターン P 5) との間に流れる電流を測定させる。続いて、制御部 18 は、測定部 16 によって測定された電流の測定値および低電圧信号 S 2 の電圧値に基づいて抵抗値を算出し、その抵抗値と所定の基準値とを比較して二次導体パターン群 G s 内の各導体パターン P と二次導体パターン群 G s 外の導体パターン P との間 (低電圧信号 S 2 を供給している導体パターン P 間) の絶縁状態 (の良否) を検査する。続いて、制御部 18 は、上記した第 2 信号供給処理および第 2 検査を実行して、二次導体パターン群 G s 内の各導体パターン P と二次導体パターン群 G s 外の各導体パターン P (導体パターン P 6 , P 8 ~ P 13 , P 15 ~ P 18) との間の絶縁状態の検査を順次行う (いわゆる総当たり方式で行う)。次いで、制御部 18 は、一次導体パターン群 G f 3 内における二次導体パターン群 G s 外の各導体パターン P のうちの 2 つに対して低電圧信号 S 2 を供給させた状態での両導体パターン P 間の絶縁状態の検査を総当たり方式で行う。

30

【 0037 】

続いて、制御部 18 は、他の一次導体パターン群 G f 内の導体パターン P に対しても、上記した低電圧検査を実行する。次いで、制御部 18 は、第 2 検査において検査した絶縁状態の良否を判別して、その結果を図外の表示部に表示させて検査処理 50 を終了する。

40

【 0038 】

この場合、この回路基板検査装置 1 では、第 1 検査において絶縁状態が不良であると判別したときには検査処理 50 を終了し、絶縁状態が良好であると判別したときにのみ第 2 検査を実行する。このため、この回路基板検査装置 1 では、第 1 検査において絶縁状態が不良であると判別したときにおいても第 2 検査を実行する構成と比較して、検査時間が短縮されるため、その分検査効率を向上させることが可能となっている。

【 0039 】

なお、上記した低電圧検査では、2 つの導体パターン P 間の絶縁状態の検査を総当たり方式で行ったが、いわゆるマルチプル方式やバルクショート方式で絶縁状態を検査することができ、これらの方式を組み合わせて絶縁状態を検査することもできる。ここで、マルチプル方式では、一次導体パターン群 G f 内の各導体パターン P (この方式では、二次導

50

体パターン群 G_s 内の各導体パターン P を 1 つの導体パターン P として取り扱う) を 2 つのグループ (A グループ、B グループ) にグループ分けし、各グループ内において各導体パターン P を互いに同電位としつつ各導体パターン P に低電圧信号 S_2 を供給して、各導体パターン P 間の絶縁状態が良好であるか否かを検査する。そして、この検査を、グループ分けの内容 (各グループに所属させる導体パターン P やその数) を所定の規則に従って変更しつつ所定の回数行う。この場合、1 つの一次導体パターン群 G_f における全ての導体パターン P 間の絶縁状態が良好であるか否かを検査するのに必要な検査回数 (グループ分けの回数) は、一次導体パターン群 G_f 内の導体パターン P の数を N としたときに、 $1 \log_2 N$ 以上であって $1 \log_2 N$ に最も近い整数で規定される (例えば、 $N = 20$ のときには 5 回)。このため、このマルチプル方式では、各導体パターン P 間の絶縁状態が良好

10

【0040】

また、バルクショート方式の絶縁検査方法では、一次導体パターン群 G_f 内の各導体パターン P (この方式では、二次導体パターン群 G_s 内の各導体パターン P を 1 つの導体パターン P として取り扱う) の中から 1 つの導体パターン P を選択し、その 1 つを除く他の導体パターン P をグループ化し、そのグループにおける各導体パターンを互いに同電位としつつ各導体パターン P に低電圧信号 S_2 を供給して、選択した 1 つの導体パターン P と他の導体パターン P との間の絶縁状態が良好であるか否かを検査する。そして、この検査を、上記 1 つの導体パターン P を変更して所定の回数行う。この場合、1 つの一次導体パターン群 G_f における全ての導体パターン P 間の絶縁状態が良好であるか否かを検査する

20

【0041】

このように、この回路基板検査装置 1 および回路基板検査方法では、一次導体パターン群 G_f 内の各導体パターン P を互いに同電位としつつ高電圧信号 S_1 を供給する第 1 信号供給処理と、二次導体パターン群 G_s 内の各導体パターン P を互いに同電位としつつ低電圧信号 S_2 を供給する第 2 信号供給処理を実行し、第 1 信号供給処理を実行している状態

において、高電圧信号 S_1 を供給している導体パターン P 間の絶縁状態を検査する第 1 検査を実行すると共に、第 2 信号供給処理を実行している状態において、低電圧信号 S_2 を供給している導体パターン P 間の絶縁状態を検査する第 2 検査を実行する。このため、この回路基板検査装置 1 および回路基板検査方法によれば、第 1 検査を実行することで、2 つの一次導体パターン群 G_f 間の絶縁の良否や一次導体パターン群 G_f と単独の導体パターン P との間の絶縁の良否を、電子部品 E を破損させることなく行うことができるのに加えて、第 2 検査を実行することで、従来の回路基板検査装置および回路基板検査方法では困難であった一次導体パターン群 G_f 内における導体パターン P 間の絶縁の良否を、電子部品 E を破損させることなく確実にかつ容易に行うことができる。したがって、この回路基板検査装置 1 および回路基板検査方法によれば、絶縁検査の検査精度を十分に向上する

30

40

【0042】

また、この回路基板検査装置 1 および回路基板検査方法では、第 1 検査において絶縁状態が良好と判別したときに第 2 検査を実行する。このため、この回路基板検査装置 1 および回路基板検査方法によれば、第 1 検査において絶縁状態が不良であると判別したときにおいても第 2 検査を実行する構成および方法と比較して、検査時間を短縮することができる結果、その分検査効率を向上させることができる。

【0043】

また、この回路基板検査装置 1 および回路基板検査方法では、接続データ D_1 および電子部品データ D_2 に基づいて一次導体パターン群 G_f および二次導体パターン群 G_s を特

50

定して一次導体パターン群データD3および二次導体パターン群データD4を生成する。このため、この回路基板検査装置1および回路基板検査方法によれば、どの導体パターンPが電子部品Eによって接続されているかを調査して一次導体パターン群Gfおよび二次導体パターン群Gsを特定する作業や、作成した一次導体パターン群データD3および二次導体パターン群データD4を入力する作業を不要とすることができる結果、その分、検査効率を向上させることができる。

【0044】

なお、本発明は、上記した構成および方法に限定されない。例えば、一次導体パターン群Gfが3つ存在すると共に、電子部品Eに接続されていない単独の導体パターンPが1つ存在する回路基板100に対して絶縁検査を実行する例について上記したが、一次導体パターン群Gfの数や単独の導体パターンPの数が回路基板100とは異なる各種の回路基板に対して絶縁検査を実行する際にも、上記と同様の効果を実現することができる。

【0045】

この場合、例えば、図8に示すように、複数（この例では、5つ）の単独の導体パターンP19～P23が存在する回路基板200に対して絶縁検査を実行する際には、次のような構成および方法を採用することができる。具体的には、この構成および方法では、制御部18が上記した検査処理50において、全ての単独の導体パターンPで構成される単独導体パターン群Giを接続データD1に基づいて特定する。また、制御部18は、第1信号供給処理において、単独導体パターン群Gi内の各導体パターンPに接触しているプローブピン21と検査用信号生成部15とを接続すると共に、一次導体パターン群Gfの各導体パターンPに接触しているプローブピン21をグランド電位に接続することにより、単独導体パターン群Gi内の各導体パターンPを互いに同電位としつつ一次導体パターン群Gf内の導体パターンPとの間に高電圧信号S1を供給（印加）する。

【0046】

また、制御部18は、この状態で実行する第1検査において、単独導体パターン群Giと一次導体パターン群Gfとの間（高電圧信号S1を供給している導体パターンP間）の絶縁状態を検査する。この構成および方法では、単独の導体パターンPが数多くの存在したとしても、これらの単独の導体パターンPをひとまとめにした（1つにグループ化した）単独導体パターン群Giと一次導体パターン群Gfとの間の絶縁状態を検査することができるため、検査時間を十分に短縮することができる。

【0047】

また、一面に導体パターンPが形成された回路基板100に対する検査を実行可能に構成した回路基板検査装置1を例に挙げて説明したが、一对のプローブユニット12を備えて、両面に導体パターンPが形成された回路基板に対する上記の検査を実行可能に構成した回路基板検査装置に適用することもできる。また、多層の回路基板や、基板内部に電子部品が内蔵された部品内蔵型の回路基板を検査可能に構成された回路基板検査装置に適用することもできる。さらに、プローブユニット12を備えて各導体パターンPにプローブピン21を一度に接触させる構成例について上記したが、一对（または複数対）のプローブピンを移動させて、電圧信号Sを供給すべき導体パターンPにのみプローブピンを接触させるフライングプローブタイプの回路基板検査装置に適用することもできる。

【0048】

また、第1検査において全ての一次導体パターン群Gfについての絶縁状態が良好であると判別したときのみ第2検査を実行する例について上記したが、第1検査において絶縁状態が不良であると判別したときにも第2検査を実行する構成および方法を採用することもできる。また、導体パターンP間の絶縁検査を行う回路基板検査装置1に適用した例について上記したが、絶縁検査に加えて導体パターンPの導通検査や電子部品Eの良否検査を行う回路基板検査装置に適用することもできる。

【図面の簡単な説明】

【0049】

【図1】回路基板検査装置1の構成を示す構成図である。

10

20

30

40

50

【図2】回路基板100の構成を示す構成図である。

【図3】接続データD1の構成を概念的に示すデータ構成図である。

【図4】電子部品データD2の構成を概念的に示すデータ構成図である。

【図5】検査処理50のフローチャートである。

【図6】一次導体パターン群データD3の構成を概念的に示すデータ構成図である。

【図7】二次導体パターン群データD4の構成を概念的に示すデータ構成図である。

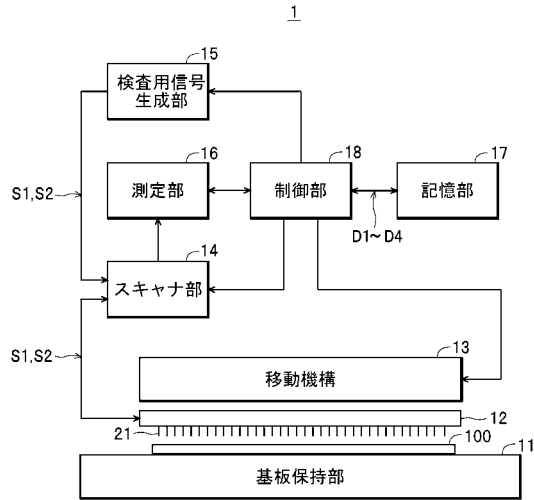
【図8】回路基板200の構成を示す構成図である。

【符号の説明】

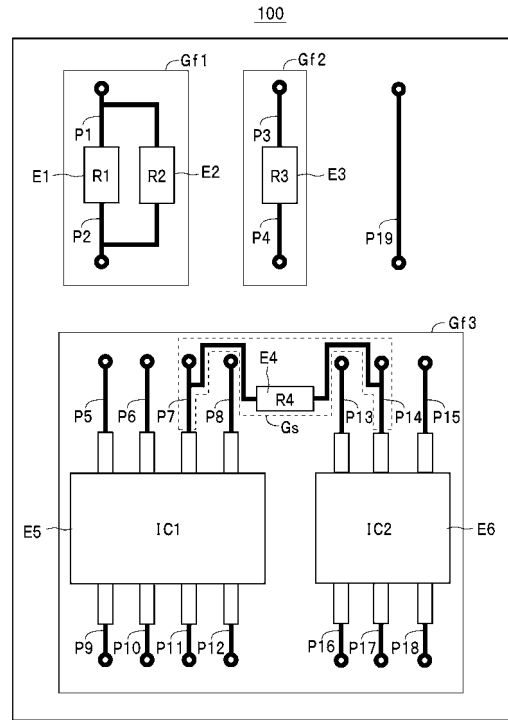
【0050】

1	回路基板検査装置	10
12	プローブユニット	
14	スキャナ部	
15	検査用信号生成部	
16	測定部	
17	記憶部	
18	制御部	
50	検査処理	
100, 200	回路基板	
D1	接続データ	
D2	電子部品データ	20
D3	一次導体パターン群データ	
D4	二次導体パターン群データ	
E1 ~ E6	電子部品	
Gf	一次導体パターン群	
Gi	単独導体パターン群	
Gs	二次導体パターン群	
P1 ~ P23	導体パターン	
S1	高電圧信号	
S2	低電圧信号	

【図 1】



【図 2】



【図 3】

接続データ D 1

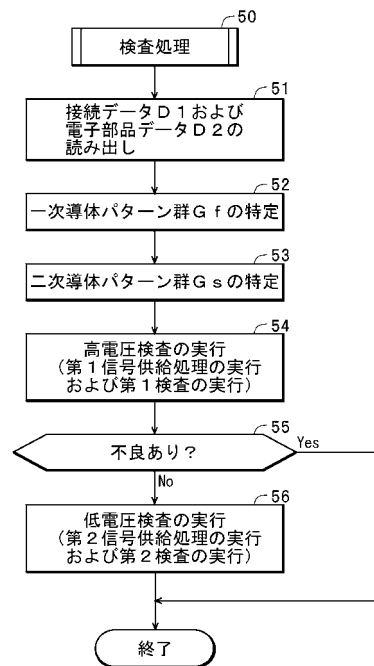
電子部品	導体パターン
E 1	P 1, P 2
E 2	P 1, P 2
E 3	P 3, P 4
E 4	P 7, P 14
E 5	P 5 ~ P 12
E 6	P 13 ~ P 18

【図 4】

電子部品データ D 2

電子部品	抵抗値
E 1	56MΩ
E 2	47MΩ
E 3	3.3KΩ
E 4	33Ω

【図 5】



【図 6】

一次導体パターン群データ D 3

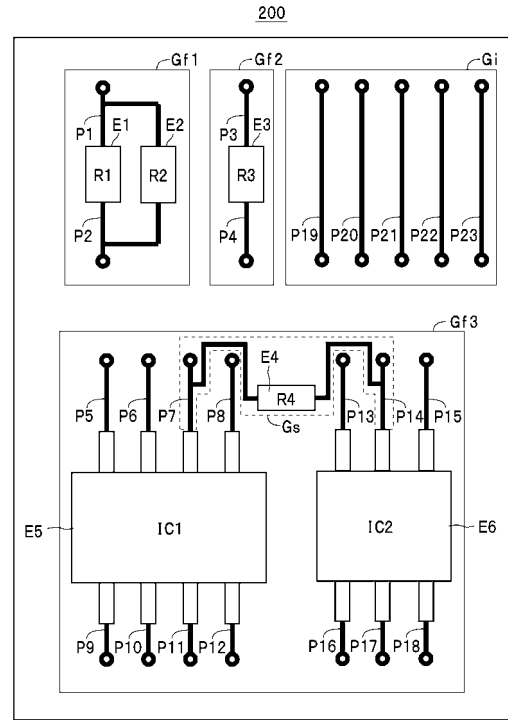
一次導体パターン群	同電位番号	導体パターン構成
G f 1	1	P 1, P 2
G f 2	2	P 3, P 4
G f 3	3	P 5 ~ P 1 8

【図 7】

二次導体パターン群データ D 4

二次導体パターン群	同電位番号	導体パターンの構成	所属する一次導体パターン群
G s	1 1	P 7, P 1 4	G f 3

【図 8】



フロントページの続き

- (56)参考文献 特開2007-198757(JP,A)
特開2006-105795(JP,A)
特開平10-170585(JP,A)
特開平06-230058(JP,A)
特開昭62-180276(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/02
G01R 31/28
H05K 3/00