



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I401559B1

(45) 公告日：中華民國 102 (2013) 年 07 月 11 日

(21) 申請案號：098125220

(22) 申請日：中華民國 98 (2009) 年 07 月 27 日

(51) Int. Cl. : G06F1/08 (2006.01)

(71) 申請人：華碩電腦股份有限公司 (中華民國) ASUSTEK COMPUTER INCORPORATED  
(TW)

臺北市北投區立德路 15 號

(72) 發明人：林秉民 LIN, BING MIN (TW)；林志賢 LIN, CHIEN SHIEN (TW)；彭志勇 PENG, CHIH YUNG (TW)

(74) 代理人：劉正格

(56) 參考文獻：

TW 371732

TW 200408923A

TW 200834422A

US 2008/0168287A1

US 2009/0019264A1

審查人員：顏俊仁

申請專利範圍項數：12 項 圖式數：7 共 0 頁

(54) 名稱

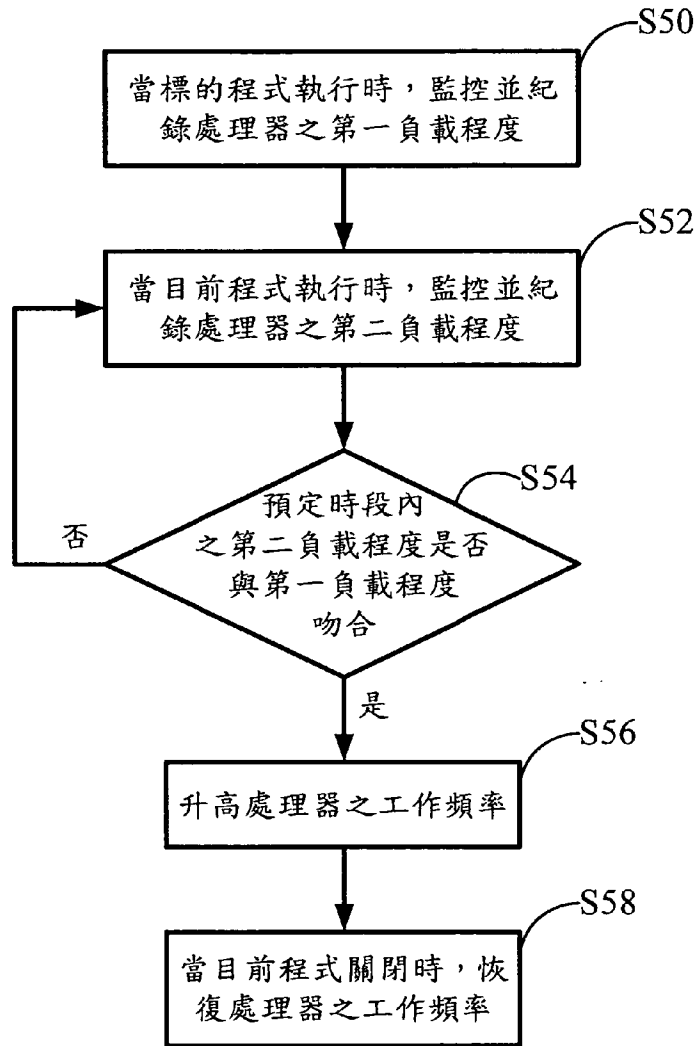
資料處理系統及其調節方法

DATA PROCESSING SYSTEM AND REGULATING METHOD THEREOF

(57) 摘要

本發明提供一種資料處理系統及其調節方法。根據本發明之資料處理系統包含處理器、時脈產生器、監控模組以及判斷模組。當標的程式執行時，監控模組監控處理器之第一負載程度，並將第一負載程度傳送至判斷模組紀錄。進一步，當目前程式執行時，監控模組監控處理器之第二負載程度，並將第二負載程度傳送至判斷模組。判斷模組判斷預定時段內之第二負載程度是否與第一負載程度吻合，若是的話，判斷模組傳送控制訊號至時脈產生器，致使時脈產生器產生第一時脈訊號至處理器，以升高處理器之工作頻率。

The invention provides a data processing system and a regulating method thereof. The data processing system of the invention includes a processor, a clock generator, a monitoring module and a determining module. When a target program is processed, the monitoring module monitors a first loading level of the processor, and transfers the first loading level to the determining module for recording. Furthermore, when a present program is processed, the monitoring module monitors a second loading level of the processor, and transfers the second loading level to the determining module. Said determining module determines if the second loading level is matched with the first loading level within a preset period, and if yes, the determining module generates and sends a control signal to the clock generator. Additionally, the clock generator generates a clock signal to the processor according to the control signal, so as to increase the working clock of the processor.



圖一

## 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：9812520

※申請日：98.7.27

※IPC 分類：

G06F 1/08 (2006.01)

### 一、發明名稱：(中文/英文)

資料處理系統及其調節方法/ DATA PROCESSING SYSTEM AND REGULATING METHOD THEREOF

### 二、中文發明摘要：

本發明提供一種資料處理系統及其調節方法。根據本發明之資料處理系統包含處理器、時脈產生器、監控模組以及判斷模組。當標的程式執行時，監控模組監控處理器之第一負載程度，並將第一負載程度傳送至判斷模組紀錄。進一步，當目前程式執行時，監控模組監控處理器之第二負載程度，並將第二負載程度傳送至判斷模組。判斷模組判斷預定時段內之第二負載程度是否與第一負載程度吻合，若是的話，判斷模組傳送控制訊號至時脈產生器，致使時脈產生器產生第一時脈訊號至處理器，以升高處理器之工作頻率。

### 三、英文發明摘要：

The invention provides a data processing system and a regulating method thereof. The data processing system of the invention includes a processor, a clock generator, a monitoring module and a determining module. When a target program is processed, the monitoring module monitors a first loading level of the processor, and transfers the first loading level to the determining module for recording. Furthermore, when a present program is processed, the monitoring module monitors a second loading level of the processor, and transfers the second loading level to the determining module.

Said determining module determines if the second loading level is matched with the first loading level within a preset period, and if yes, the determining module generates and sends a control signal to the clock generator. Additionally, the clock generator generates a clock signal to the processor according to the control signal, so as to increase the working clock of the processor.

四、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件符號簡單說明：

S50~S58：流程步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種資料處理系統及其調節方法，特別係關於一種能即時升高或降低處理器效能的資料處理系統及其調節方法。

### 【先前技術】

隨著作業系統以及各類程式，特別是遊戲程式、繪圖程式、測試程式等，對於中央處理器(Central Processor Unit, CPU)、繪圖晶片等積體電路元件的運算速度要求日益升高，當使用者更新或安裝新的作業系統或程式時，常需要同步升級資料處理系統中的中央處理器或繪圖卡等硬體配備，以符合該等作業系統或程式的需求。

進一步，先前技術的資料處理系統通常設置有主機板作為一個運作平台。並且，主機板上主要設置有中央處理器、時脈產生器、北橋晶片組以及南橋晶片組。其中，北橋晶片組還設置前端匯流排以及周邊介面匯流排。

主機板的運作藉由中央處理器傳送控制訊號至時脈產生器，而時脈產生器根據控制訊號輸出第一時脈訊號以及第二時脈訊號。其中，第一時脈訊號被傳送至中央處理器以及北橋晶片組之前端匯流排，而第二時脈訊號則被傳送至北橋晶片組之周邊介面匯流排以及南橋晶片組。

習知的超頻技術，是在中央處理器的容許範圍內將第一時脈訊號的頻率提高，以直接提高中央處理器的工作頻率，或者，同時將第二時脈訊號的頻率提高，以同時提高中央處理器以及周邊介面匯流排與南橋晶片組的工作頻率，達到提升中央處理器的運

算速度之目的，以符合作業系統或程式的需求。

此外，於先前技術中，對於第一時脈訊號以及第二時脈訊號的調整可透過硬體或軟體的方式達成。舉例來說，透過調整主機板上的跳線(jumper)或開關來調整，或透過修改基本輸入/輸出系統(Basic Input/ Output System, BIOS)的設定值來調整。

然而，無論是透過硬體或軟體的方式，習知的超頻方式常使中央處理器頻繁的改變工作頻率，或長時間維持在過高的工作頻率，造成作業系統不穩定，甚至使中央處理器或其它元件損壞。

### 【發明內容】

本發明之一範疇提供一種調節方法，用以調節資料處理系統之效能。根據一具體實施例，本發明之調節方法包含下列步驟：首先，當一標的程式執行時，監控並紀錄該資料處理系統之處理器之第一負載程度。隨後，當一目前程式執行時，監控並紀錄該處理器之第二負載程度。接著，判斷一預定時段內之該第二負載程度內是否與該第一負載程度吻合。若是，則升高該處理器之工作頻率。

本發明之另一範疇提供一種資料處理系統。根據一具體實施例，該資料處理系統包含處理器、時脈產生器、監控模組以及判斷模組。此外，時脈產生器以及監控模組分別連接處理器；而判斷模組則連接時脈產生器以及監控模組。當標的程式執行時，監控模組監控處理器之第一負載程度，並將第一負載程度傳送至判斷模組以紀錄第一負載程度。

進一步，當目前程式執行時，監控模組監控處理器之第二負載程度，並將第二負載程度傳送至判斷模組。判斷模組判斷預定時段內之第二負載程度是否與第一負載程度吻合，若是的話，判斷模組傳送第一控制訊號至時脈產生器，致使時脈產生器產生第

一時脈訊號至處理器，以升高處理器之工作頻率。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

### 【實施方式】

本發明提供一種資料處理系統及其調節方法。該資料處理系統可用於桌上型電腦、筆記型電腦、電視遊樂器等，但不以此為限。

請參閱圖一，圖一繪示根據本發明之一具體實施例的調節方法之流程圖。本發明之調節方法可調節資料處理系統之效能，特別是調節資料處理系統中之處理器的效能。如圖一所示，本發明之調節方法包含下列步驟：

首先，執行步驟 S50，當標的程式執行時，監控並紀錄處理器之第一負載程度。於實務中，標的程式可由使用者指定，且其可以是遊戲程式、繪圖程式、測試程式，但不以此為限。此外，第一負載程度可以是處理器於單位時間內所執行之函數的數量，或處理器於單位時間內存取一快取單元的次數，但不以此為限。

請一併參見圖二 A，圖二 A 繪示圖一之步驟 S50 所紀錄的第一負載程度示意圖。其中，標的程式於時間  $T_0$  開始執行，並且於時間  $T_1$  關閉。於實務中，前述步驟 S50 可紀錄從時間  $T_0$  至時間  $T_1$  此一時段的處理器負載程度作為第一負載程度。

進一步，於實際應用中，當使用者欲透過資料處理系統執行標的程式時(時間  $T_0$ )，其可先透過鍵盤、滑鼠等輸入裝置輸入啟動訊號以啟動本發明之調節方法，開始進行前述步驟 S50。並且，於實際應用中，當使用者關閉標的程式時(時間  $T_1$ )，可再透過輸入裝置輸入停止訊號以完成如圖二 A 所示之第一負載程度記



錄。

隨後，執行步驟 S52，當目前程式執行時，監控並紀錄處理器之第二負載程度。於實務中，目前程式可以是前述的遊戲程式、繪圖程式、測試程式，或是文書編輯程式、瀏覽器程式、字典程式、影音播程式，以及其它可在資料處理系統執行的程式。此外，第二負載程度同樣可以是處理器於單位時間內所執行之函數的數量，或處理器於單位時間內存取一快取單元的次數，但不以此為限。第二負載程度與第一負載程度較佳實施方式係以相同的計量形式紀錄。

請一併參見圖二 B 以及圖二 C，圖二 B 以及圖二 C 分別繪示圖一之步驟 S52 所紀錄的第二負載程度示意圖。於實際應用中，當目前程式開始執行時(時間  $T_0$ )，步驟 S52 自動開始監控並紀錄處理器之第二負載程度。

接著，執行步驟 S54，判斷預定時段內之第二負載程度是否與第一負載程度吻合。若步驟 S54 之判斷結果為是，則執行步驟 S56，升高處理器之工作頻率，以提升處理器之運算速度。反之，若步驟 S54 之判斷結果為否，則回到步驟 S52，持續監控並紀錄處理器之第二負載程度。

同樣請參見圖二 B 以及圖二 C，於實際應用中，當目前執行一段時間時(時間  $T_2$ )，步驟 S54 自動判斷預定時段(時間  $T_0$  至時間  $T_2$ )內之第二負載程度曲線是否能與步驟 S50 所記錄之相同時段內之第一負載程度曲線吻合。

如圖二 B 所示，於預定時段內，步驟 S52 所記錄的第二負載程度曲線與步驟 S50 所記錄的第一負載程度曲線吻合，因此步驟 S54 判斷目前程式為標的程式之一。本發明之方法接著執行步驟 S56，升高處理器之工作頻率。

進一步，如圖二 C 所示，於預定時段內，步驟 S52 所記錄的第二負載程度曲線與步驟 S50 所記錄的第一負載程度曲線不吻合，因此步驟 S54 判斷目前程式不屬於標的程式。本發明之方法接著回到步驟 S52，持續監控並紀錄處理器之第二負載程度。

接著，執行步驟 S58，當目前程式關閉時，恢復處理器之工作頻率。藉此，本發明之調節方法可在使用者指定的程式執行時，即時提升處理器的效能，並且在該程式結束後即時恢復處理器的工作頻率，避免處理器長時間處於超頻工作的情況下而產生損壞。並且，於實務中，使用者通常會執行程式持續一段時間，因此本發明的調節方法可使處理器持續維持較高的工作頻率一段時間，而不會頻繁地改變處理器的工作頻率。

請再參見圖三，圖三繪示根據本發明之另一具體實施例的調節方法之流程圖。如圖三所示，於本具體實施例中，該調節方法包含下列步驟：

首先，執行步驟 S60，當標的程式執行時，監控並紀錄處理器之第一負載程度以及標的程式之標的執行時間，即圖二 A 所示之時間  $T_1$ 。

接著，執行如前述步驟 S52 至 S56 之步驟 S62 至 S66。最後，執行步驟 S68，當目前程式之目前執行時間(即圖二 B 所示之時間  $T_2$ )達到標的執行時間(即時間  $T_2$  等於時間  $T_1$  時)，恢復處理器之工作頻率。

請再參見圖四，圖四繪示圖三中之步驟 S62 的進一步流程圖。如圖四所示，步驟 S62 進一步包含下列步驟：首先，執行步驟 S620，於目前程式執行前，監控並紀錄處理器之基礎負載程度。接著，執行步驟 S622，當目前程式執行時，監控並紀錄處理器之第二負載程度，並根據基礎負載程度調整第二負載程度。

通常，使用者在執行程式前，必須先執行作業系統，此時，處理器便已經開始運算，因此會有基礎負載程度。藉由前述步驟的調整，可更準確得到關於目前程式的第二負載程度，也使後續的判斷更為準確。

△

請繼續參見圖五，圖五繪示根據本發明之一具體實施例的資料處理系統 1 之功能方塊圖。如圖五所示，本發明之資料處理系統 1 包含處理器 10、時脈產生器 12、監控模組 14 以及判斷模組 16。此外，時脈產生器 12 以及監控模組 14 分別連接處理器 10；而判斷模組 16 則連接時脈產生器 12 以及監控模組 14。

處理器 10，如中央處理器或其它適當類型的處理器，可在資料處理系統 1 執行作業系統或程式時，進行相關的運算處理。時脈產生器 12 用以產生時脈訊號，並將其傳遞至處理器 10，以調整處理器之工作頻率。

此外，當一標的程式執行時，監控模組 14 監控處理器 10 之第一負載程度。如前所述，標的程式可以是遊戲程式、繪圖程式、測試程式，但不以此為限。此外，第一負載程度可以是處理器於單位時間內所執行之函數的數量，或處理器於單位時間內存取一快取單元的次數，但不以此為限。於實際應用中，監控模組 14 可以是電壓調整模組控制器(VRM controller)。

進一步，判斷模組 16 自監控模組 14 接收並紀錄第一負載程度  $LD_1$ 。於實際應用中，判斷模組 16 可包含記憶單元，用以儲存第一負載程度  $LD_1$ 。此外，於實際應用中，判斷模組 16 可以是內嵌式控制器(embedded controller)。

當一目前程式執行時，監控模組 14 監控處理器 10 之第二負載程度  $LD_2$ ，並將第二負載程度  $LD_2$  傳送至判斷模組 16。判斷模組 16 判斷預定時段內之第二負載程度  $LD_2$  是否與第一負載程度  $LD_1$  吻合。若是的話，判斷模組 16 傳送第一控制訊號  $SC_1$  至時脈

產生器 12，致使時脈產生器 12 產生第一時脈訊號  $CLK_1$  至處理器 10，以升高處理器 10 之工作頻率。反之，若否的話，判斷模組不產生第一控制訊號  $SC_1$ ，且監控模組 14 繼續監控處理器 10 之第二負載程度  $LD_2$ 。

於實際應用中，在目前程式執行前，判斷模組 16 更紀錄處理器 10 之基礎負載程度  $LD_3$ ，並根據該基礎負載程度  $LD_3$  調整所紀錄之第二負載程度  $LD_2$ 。

此外，於實際應用中，當目前程式關閉時，判斷模組 16 傳送第二控制訊號  $SC_2$  至時脈產生器 12，致使時脈產生器 12 產生第二時脈訊號  $CLK_2$  至處理器 10，以恢復處理器 10 之工作頻率。或者，於實際應用中，判斷模組 16 更紀錄標的程序之標的執行時間。當目前程式之目前執行時間達到標的執行時間，判斷模組傳送第三控制訊號  $SC_3$  至時脈產生器 12，致使時脈產生器 12 產生第三時脈訊號  $CLK_3$  至處理器 10，以恢復處理器 10 之工作頻率。

於實務中，本發明之資料處理系統可包括主機板，且前述之處理器、時脈產生器、監控模組以及判斷模組可被設置於主機板上。

綜上所述，根據本發明之資料處理系統及其調節方法可在標的程式執行時，即時提升處理器的效能，並且在該程式結束後即時恢復處理器的工作頻率，避免處理器長時間處於超頻工作的情況下而產生損壞。此外，由於使用者通常會執行程式持續一段時間，因此本發明的調節方法可使處理器持續維持較高的工作頻率一段時間，而不會頻繁地改變處理器的工作頻率。

藉由以上較佳具體實施例之詳述，係希望能更加清楚描述本發明之特徵與精神，而並非以上述所揭露的較佳具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變

及具相等性的安排於本發明所欲申請之專利範圍的範疇內。

### 【圖式簡單說明】

圖一：本發明之一具體實施例的調節方法之流程圖；

圖二 A：圖一之步驟 S50 所紀錄的第一負載程度示意圖；

圖二 B 以及圖二 C：圖一之步驟 S52 所紀錄的第二負載程度示意圖；

圖三：本發明之一具體實施例的調節方法之流程圖；

圖四：圖三中之步驟 S62 的流程圖；

圖五：本發明之一具體實施例的資料處理系統之功能方塊圖。

### 【主要元件符號說明】

1：資料處理系統

10：處理器

12：時脈產生器

14：監控模組

16：判斷模組

LD<sub>1</sub>：第一負載程度

LD<sub>2</sub>：第二負載程度

LD<sub>3</sub>：基礎負載程度

SC<sub>1</sub>：第一控制訊號

SC<sub>2</sub>：第二控制訊號

SC<sub>3</sub>：第三控制訊號

CLK<sub>1</sub>：第一時脈訊號

CLK<sub>2</sub>：第二時脈訊號

CLK<sub>3</sub>：第三時脈訊號

S50~S58、S60~S68、S620、S622：流程步驟

## 七、申請專利範圍：

- 1、一種調節方法，用以調節一資料處理系統之效能，該資料處理系統包含一處理器，該調節方法包含下列步驟：
  - 當一標的程式執行時，監控並紀錄該處理器之一第一負載程度；
  - 當一目前程式執行時，監控並紀錄該處理器之一第二負載程度；
  - 判斷一預定時段內之該第二負載程度是否與該第一負載程度吻合；以及
  - 若該預定時段內之該第二負載程度與該第一負載程度吻合，升高該處理器之工作頻率。
- 2、如申請專利範圍第1項所述之方法，升高該處理器之工作頻率之後，進一步包含下列步驟：
  - 當該目前程式關閉時，恢復該處理器之工作頻率。
- 3、如申請專利範圍第1項所述之方法，進一步包含下列步驟：
  - 紀錄該標的程式之一標的執行時間；以及
  - 當該目前程式之一目前執行時間達到該標的執行時間，恢復該處理器之工作頻率。
- 4、如申請專利範圍第1項所述之方法，其中該標的程式為一遊戲程式、一繪圖程式或一測試程式。
- 5、如申請專利範圍第1項所述之方法，其中該第一負載程度為該處理器於單位時間內所執行之函數的數量，或該處理器於單位時間內存取一快取單元的次數。
- 6、如申請專利範圍第1項所述之方法，進一步包含下列步驟：
  - 於該目前程式執行前，監控並紀錄該處理器之一基礎負載程度；以及

根據該基礎負載程度調整所紀錄之該第二負載程度。

7、一種資料處理系統，包含：

一處理器；

一時脈產生器，連接該處理器；

一監控模組，連接該處理器，其中當一標的程式執行時，該監控模組監控該處理器之一第一負載程度；以及

一判斷模組，分別連接該時脈產生器以及該監控模組，自該監控模組接收並紀錄該第一負載程度；

其中當一目前程式執行時，該監控模組監控該處理器之一第二負載程度，並將該第二負載程度傳送至該判斷模組，該判斷模組判斷一預定時段內之該第二負載程度是否與該第一負載程度吻合，若是的話，該判斷模組傳送一第一控制訊號至該時脈產生器，致使該時脈產生器產生一第一時脈訊號至該處理器，以升高該處理器之工作頻率。

8、如申請專利範圍第7項所述之資料處理系統，其中當該目前程式關閉時，該判斷模組傳送一第二控制訊號至該時脈產生器，致使該時脈產生器產生一第二時脈訊號至該處理器，以恢復該處理器之工作頻率。

9、如申請專利範圍第7項所述之資料處理系統，其中該判斷模組更紀錄該標的程式之一標的執行時間，且當該目前程式之一目前執行時間達到該標的執行時間，該判斷模組傳送一第三控制訊號至該時脈產生器，致使該時脈產生器產生一第三時脈訊號至該處理器，以恢復該處理器之工作頻率。

10、如申請專利範圍第7項所述之資料處理系統，其中該標的程式為一遊戲程式、一繪圖程式或一測試程式。

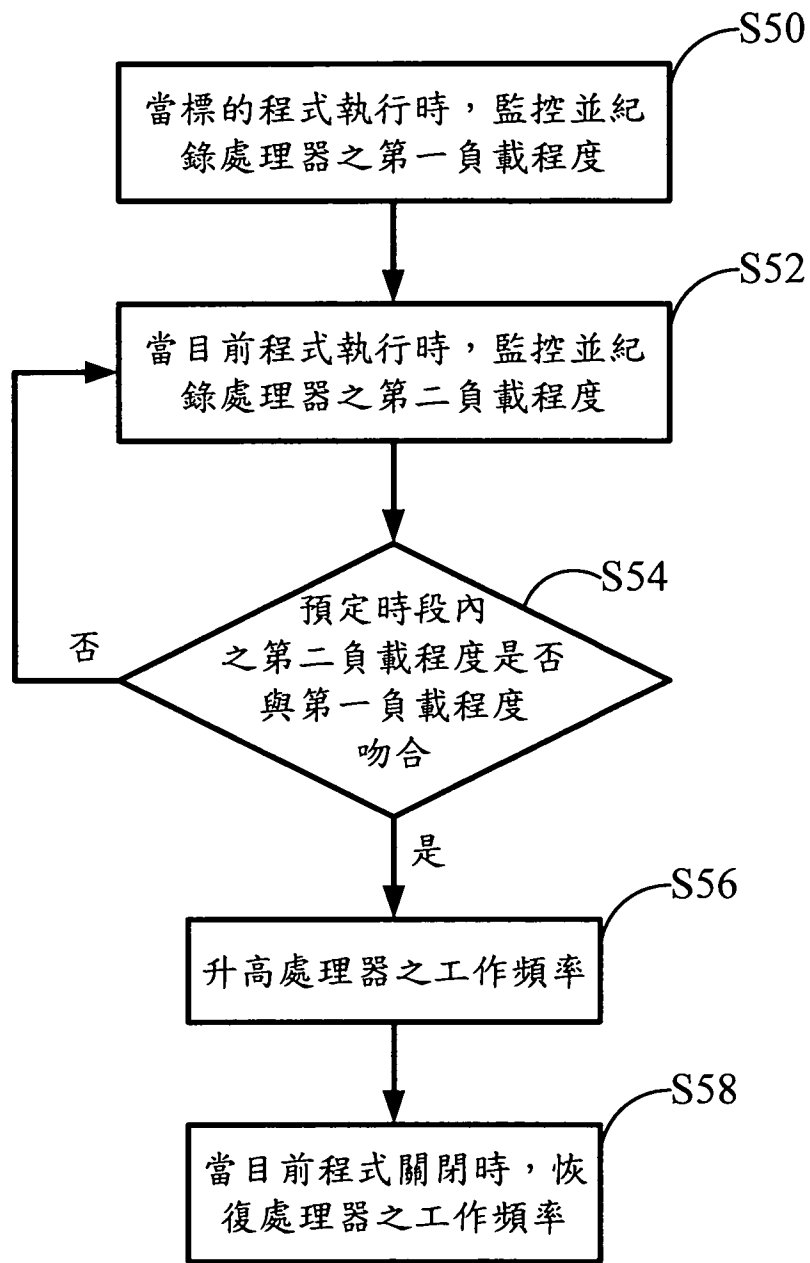
11、如申請專利範圍第7項所述之資料處理系統，其中該第一負載程度為該處理器於單位時間內所執行之函數的數量，或該處理



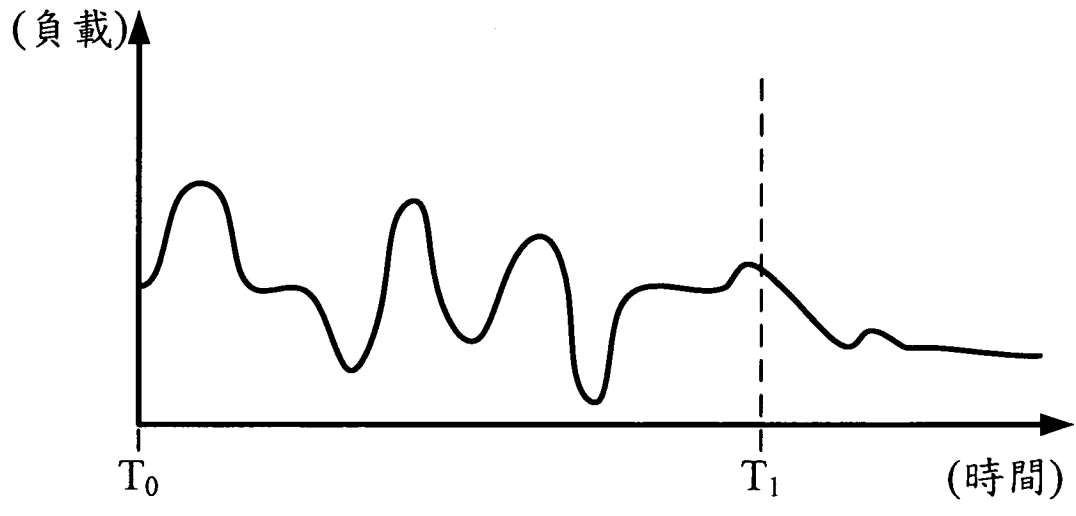
器於單位時間內存取一快取單元的次數。

- 12、如申請專利範圍第7項所述之資料處理系統，其中於該目前程式執行前，該判斷模組紀錄該處理器之一基礎負載程度，並根據該基礎負載程度調整所紀錄之該第二負載程度。

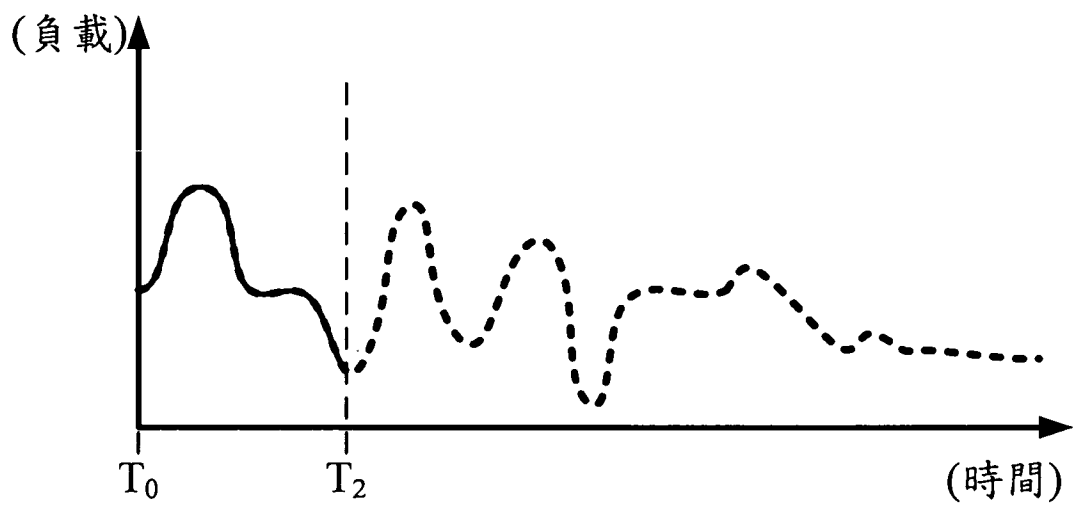
八、圖式：



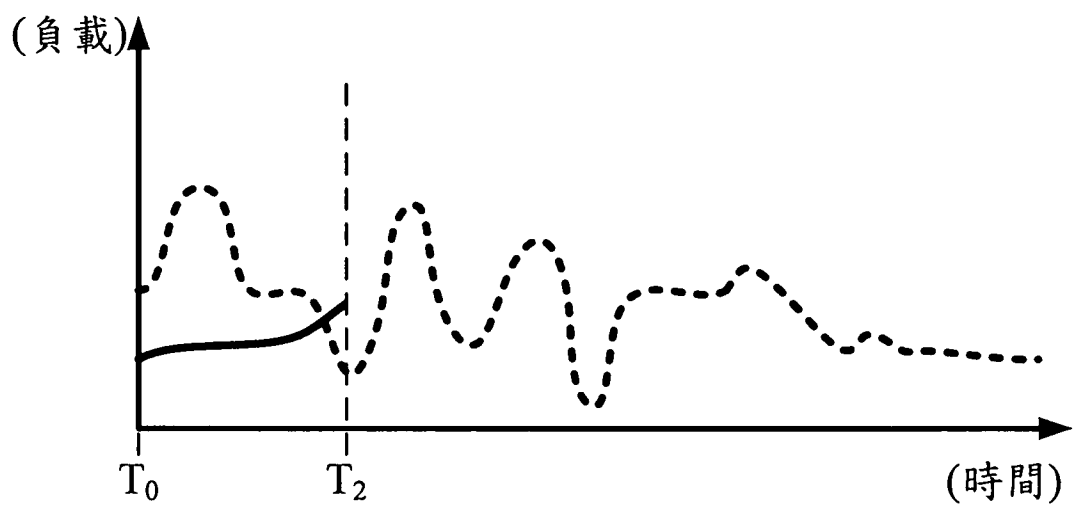
圖一



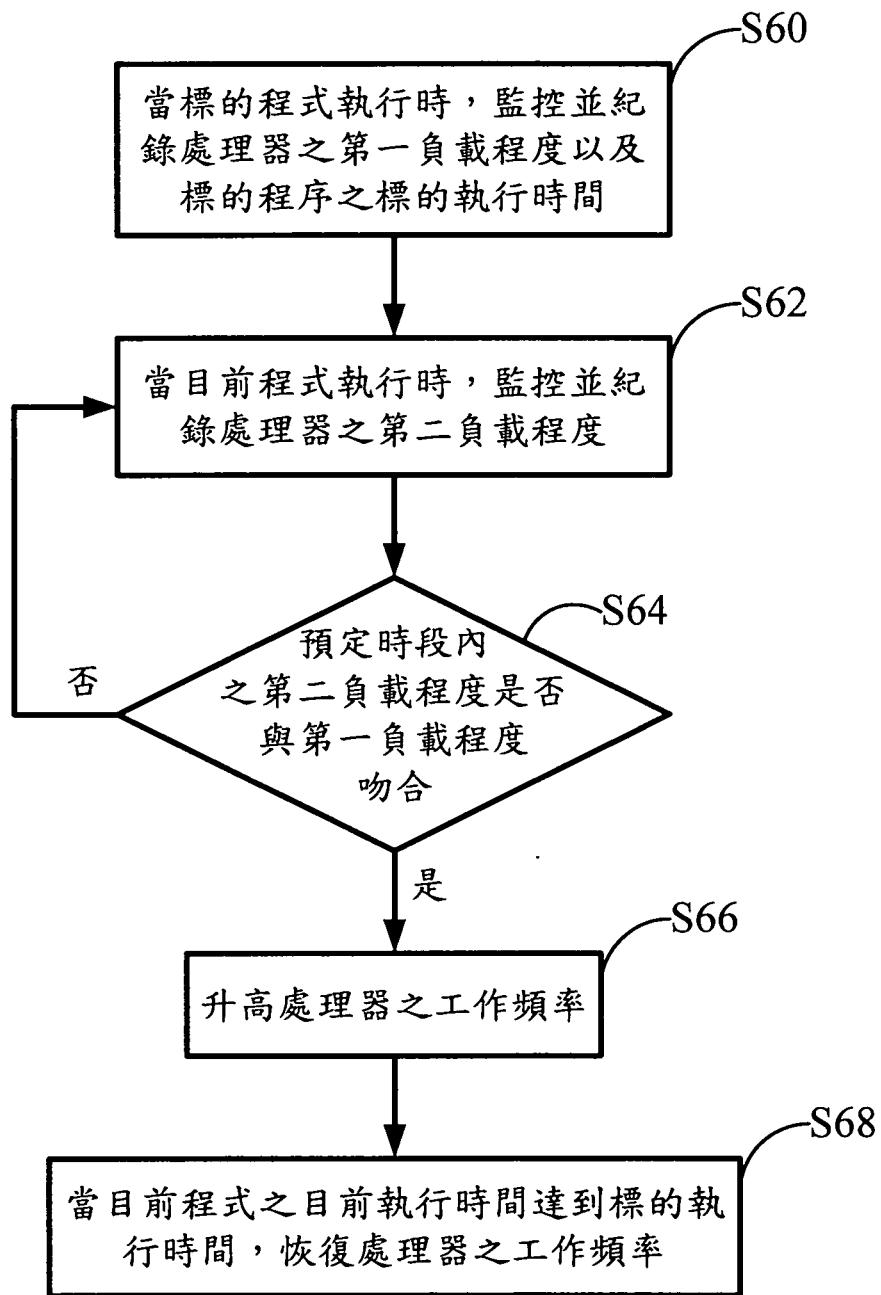
圖二A



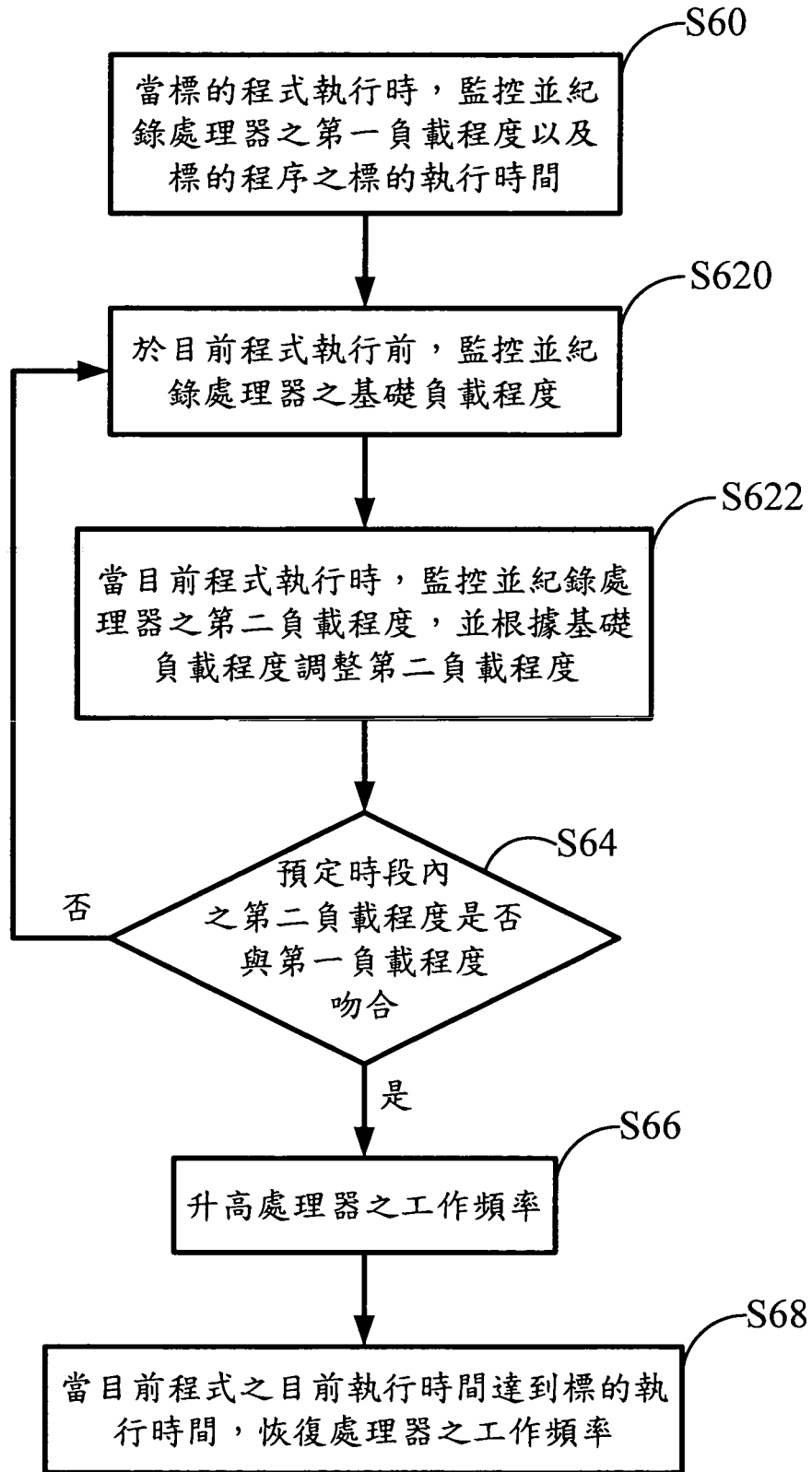
圖二B



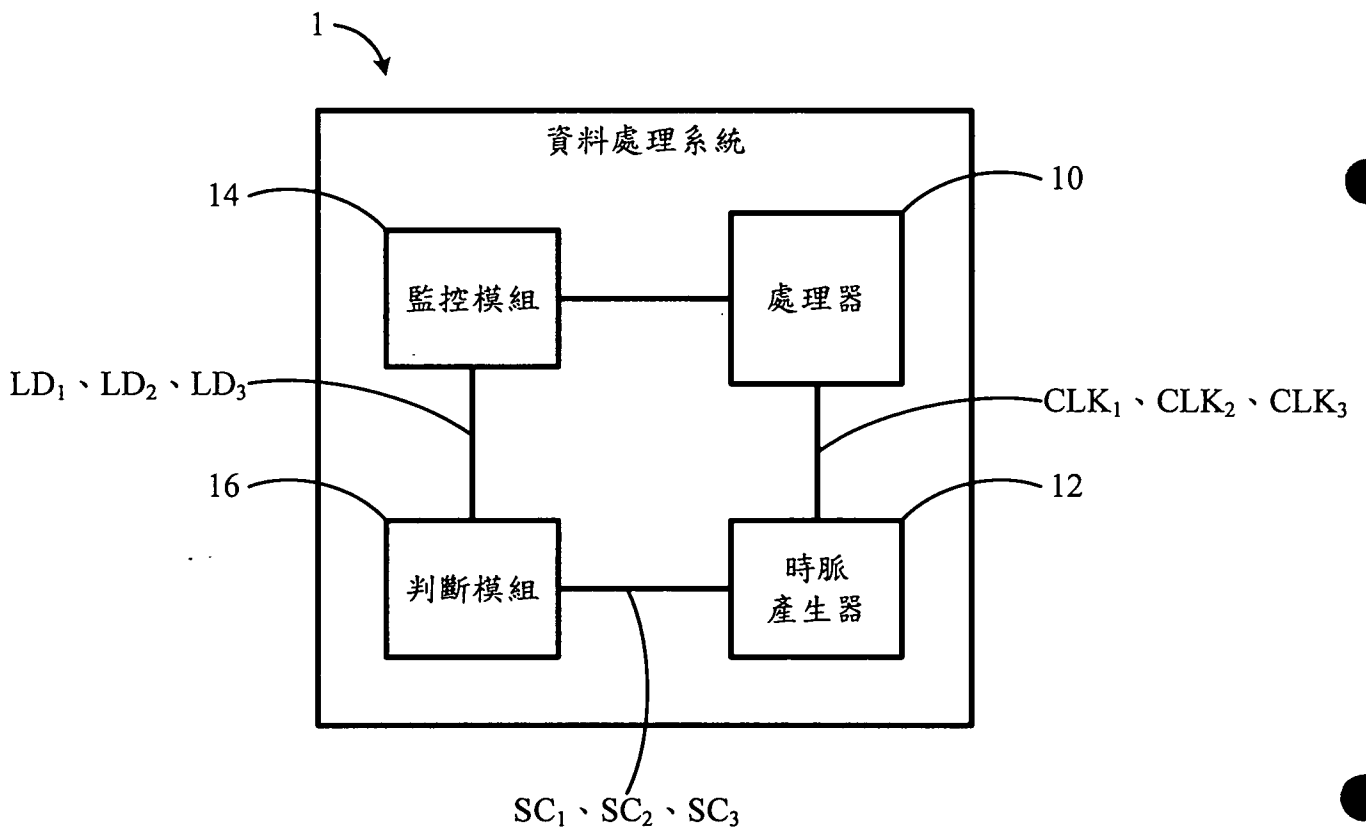
圖二C



圖三



圖四



圖五