

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01R 13/22 (2006.01)

H01L 21/66 (2006.01)

G01R 31/26 (2006.01)



# [12] 发明专利说明书

专利号 ZL 01116842.0

[45] 授权公告日 2006年7月19日

[11] 授权公告号 CN 1265505C

[22] 申请日 2001.2.19 [21] 申请号 01116842.0

[71] 专利权人 株式会社鼎新

地址 日本东京

[72] 发明人 西奥多·A·库利

詹姆斯·W·弗雷姆

审查员 李 博

[74] 专利代理机构 永新专利商标代理有限公司

代理人 韩 宏

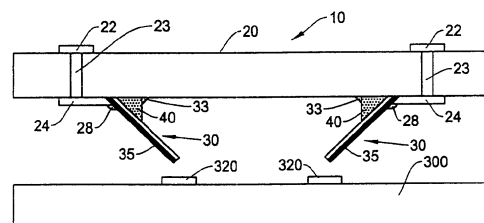
权利要求书 3 页 说明书 11 页 附图 9 页

## [54] 发明名称

具有硅指状触点的接触结构和使用其的总叠层结构

## [57] 摘要

一种用于和接触目标建立电连接的接触结构，具有改善的接触性能，包括频率带宽、接触节距、可靠性和成本。接触结构由多个设置在接触衬底上的指状触点组成，每个触点包括一个有斜面支撑部分的硅基底，一个在硅基底上形成并从斜面支撑凸出的绝缘层，和一个由导电材料在绝缘层上形成的导电层，以便由绝缘层和导电层产生一柱部分，其中当柱部分的顶端压向接触目标时，该柱部分显示一个在其横向上的弹性力以建立一个接触力。一个粘接剂被用于将触点粘接到接触衬底的表面。



- 1.一种用于和接触目标建立电连接的接触结构，包括：  
多个触点，每个有一个接触柱，当所述触点的顶端被压向接触目标时，它呈  
5 现一弹力，每个所述触点包括：  
    一个硅基底，有至少一个斜面部分用于在预定方向设置触点；  
    一个绝缘层，自所述硅基底延伸出来；和  
    一个导电层，由导电材料在绝缘层上形成，因此由绝缘层和导电层产生  
所述接触柱，所述绝缘层在所述导电层和所述硅基底之间电绝缘；  
10 一个接触衬底，用于设置所述多个触点，所述接触衬底有一个平面，用于以  
一种方式在其上粘接所述硅基底以建立所述预定方向；  
    一种粘接剂，用于粘接所述多个触点到所述接触衬底的所述平面上；和  
    在所述接触衬底上提供多条迹线，分别连接到所述触点去建立信号通路用于  
和外部设备电连接。
- 15
- 2.如权利要求1所限定的一种接触结构，其中所述粘接剂是一种温度固化粘  
接剂或一种紫外线固化粘接剂，且应用于所述多个触点的两面。
- 3.如权利要求1所限定的一种接触结构，其中所述粘接剂被应用于所述多个  
20 触点的两面，和由接触衬底的平面和每个所述触点的硅基底形成的前后角。
- 4.如权利要求1所限定的一种接触结构，进一步包括：  
在所述接触衬底上多个通孔，连接到所述多个接触迹线，用于在所述接触衬  
底的上表面和下表面之间建立电连接；和  
25 多个电极连接到所述多个通孔，用于建立电连接到所述外部设备。
- 5.如权利要求1所限定的一种接触结构，其中所述接触衬底是一种硅基底。
- 6.如权利要求1所限定的一种接触结构，进一步包括一个在所述硅基底和所  
30 述绝缘层之间的掺硼层。

7.如权利要求1所限定的一种接触结构,其中所述导电层是由导电金属制成和通过电镀处理形成的。

5 8.如权利要求1所限定的一种接触结构,其中所述绝缘层是由二氧化硅制成。

9.一种用于和接触目标建立电连接并在接触目标和测试设备之间对接的接触组件,包括:

10 一个接触结构,有多个触点在预定方向通过粘接设置在接触衬底上,每个所述触点有一个接触柱,当所述触点的顶端被压向接触目标时,该接触柱呈现弹力,每个所述触点包括有至少一个斜面部分的一个硅基底,一个绝缘层自所述硅基底延伸出来,一个由导电材料在绝缘层上形成的导电层,因此由绝缘层和导电层形成所述接触柱,所述绝缘层在所述导电层和所述硅基底之间电绝缘,和在所述接触衬底上设置并分别连接到所述触点的多个电极;

15 在所述接触结构上设置的一个导电弹性片,其由一个弹性板形成,该弹性板在其中有很多在垂直于其水平表面的方向上的金属线;

位于导电弹性片上的一个探测卡,在其底表面上设置有下电极以通过该导电弹性片建立和该接触结构的电极的电连接,和通过互连迹线连接至该下电极的在上表面上的上电极;及

20 一个管脚块,位于探测卡上,在相应于所述探测板的上电极的位置设置有多个弹性接触管脚以建立在探测卡和与测试设备相关的外部设备之间的电连接。

10.如权利要求9所限定的一种接触组件,其中当所述接触柱的顶端被压向接触目标时,所述接触柱在其横向上呈现弹力去产生接触力。

25

11.如权利要求9所限定的一种接触组件,其中接触结构进一步包括设置在其电极上的球形触点以和所述导电弹性片接触。

12.如权利要求9所限定的一种接触组件,进一步包括一个在所述硅基底和  
30 所述绝缘层之间的掺硼层。

13.如权利要求 9 所限定的一种接触组件，其中所述导电层是由导电金属制成并和通过电镀处理形成。

5 14.如权利要求 9 所限定的一种接触组件，其中所述绝缘层是由二氧化硅制成。

15.如权利要求 9 所限定的一种接触组件，其中所述粘接剂是一种温度固化粘接剂或一种紫外线固化粘接剂，且应用于所述多个触点的两面。

10

16.如权利要求 9 所限定的一种接触组件，其中所述粘接剂被应用于所述多个触点的两面，和由接触衬底的平面和每个所述触点的硅基底形成的前后角。

## 具有硅指状触点的接触结构 和使用其的总叠层结构

### 5 技术领域

本发明涉及一种用于和例如垫板、电极或者电路或装置的引线的接触目标建立电接触的接触结构，尤其是涉及一种具有更高速度、频率范围、密度和质量的，在其上有束状(硅指状)触点的接触结构和一个使用接触结构用作一个接口组件用于测试半导体晶片、封装半导体器件、IC 晶片、印刷电路等等的总的叠层结构。

### 背景技术

在测试高密度和高速度电装置中，例如 LST 和 VLST 电路，高性能触结构例如探测触点必需使用，在测试系统和被测试的装置之间形成接口组件。本发  
15 明的接触结构不限于测试应用，例如半导体晶片的强化试验，但是包含封装半导体、印刷电路等等的测试和强化试验。本发明的特点也可用于更一般的应用，包括 IC 引线，IC 封装和其它的电连接。然而，为了解释方便，本发明主要参考半导体晶片测试来描述。

在半导体器件被以半导体晶片的形式测试的情况下，半导体测试系统，例如  
20 一种 IC 测试仪常常伴随有衬底处理器，例如一种自动晶片探测器，去自动测试半导体晶片。这样的例子示于图 1 中，其中半导体测试系统有一个测试头 100，通常在单独的壳体中，用一束电缆电连接到测试系统的主要结构中。在由例如马达 510 驱动的控制  
器 500 的帮助下，测试头 100 和衬底处理器 400 相互机械连接。

25 通过衬底处理器，被测试的半导体晶片被自动提供到测试头 100 的测试位置，来自在测试中的半导体晶片上的 IC 电路的作为结果的输出信号(响应)被发射给半导体测试系统，其中它们和理想的数据比较，判定是否在半导体晶片上的 IC 电路功能是正确的。

图 2 更详细的示出当测试一个半导体晶片时，衬底处理器(晶片探测器)400、  
30 测试头 100 和一个接口组件 140 的结构。测试头 100 和衬底处理器 400 被接口

组件 140 连接构成一个操作板、pogo 管脚块、探测卡和其它的部分。图 2 的操作板 120 是一个有电路唯一连接到测试头的电覆盖、同轴电缆、弹簧管脚和触点的印刷电路板。

测试头 100 包括很多印刷电路板 150, 它相应于测试信道或测试管脚的数量。  
5 每个印刷电路板有一个触点 160 去接收一个操作板 120 相应的接触终端 121。一个“蛙”环(pogo 管脚块)130 设置在操作板上去准确判定相对于衬底处理器 400 的接触位置, 蛙环 130 有很多接触管脚 141, 例如 ZIF 触点或 pogo 管脚块, 通过同轴电缆 124, 连接到在操作板 120 上的接触终端 121。

如图 2 示出, 测试头 100 设置在衬底处理器 400 上, 通过接口组件 140 机械  
10 和电连接到衬底处理器。在衬底处理器 400 上, 被测试的半导体晶片 300 被设置在卡盘 180 上, 探测卡 170 被提供在被测试的半导体晶片 300 上, 在测试中的半导体晶片的 IC 电路中, 探测卡 170 有很多探测触点或触点(例如悬臂或管脚)190 去和电路终端或接触目标接触。

电子终端或探测卡 170 的接触插座被电连接到提供在蛙环 130 上的接触管脚  
15 141, 用同轴电缆接触管脚 141 也连接到操作板 120 的接触终端 121, 其中每个接触终端 121 被连接到测试头 100 的印刷电路板 150, 另外, 通过有几百个内部电缆的电缆, 印刷电路板 150 被连接到半导体测试系统。

在这种安排下, 探测触点 190 在卡盘上接触半导体晶片 300 的表面去采用测试信号给半导体晶片 300 和接收来自测试中的半导体晶片 300 的作为结果的输出信号和由半导体测试系统产生的理想的数据进行比较, 去判定是否安全的实现半导体晶片 300。  
20

图 3 是一个图 2 的传统的探测卡 170 的底视图。在这个例子中, 探测卡 170 有一个环氧环, 在其上设置有多个称作探针或悬臂的探测触点 190。当在半导体晶片探测器 400 中的卡盘 180 设置半导体晶片 300 在图 2 中向上移动, 悬臂 190 的顶端接触在晶片 300 上的衬垫或凸起, 悬臂 190 的端被连接到线 194, 它进一步被连接到在探测卡 170 中形成的传输线(未示出), 传输线被连接到多个电极  
25 197, 它接触图 2 的弹簧管脚 141。

典型地, 探测板 170 由多层聚酰亚胺衬底构成, 在很多层上有接地板、电源板、信号传输线, 正如在已有技术中已知的那样, 每个信号传输线被设计有一个特有的阻抗例如 50Ohms, 通过平衡分布参数, 即, 聚酰亚胺的不变的非传导  
30

性和磁渗透性，在探测板 170 内的信号通路的电感和电容。因此，信号线是不匹配的线建立高频传输带宽给晶片 300 用于提供电流在稳定的状态中和由装置的输出开关产生的高电流峰值在瞬时状态，对于移动噪声，电容 193 和 195 被提供在探测板上在电源和地板之间。

5 探测板 170 的一个等价电路在图 4 中示出，用于解释在传统的探测板技术中高频性能的限制。如在图 4A 和 4B 示出的那样，信号传输线在探测板 170 上从电极 197、条线 196(阻抗匹配)、线 194 和管脚或悬臂(接触结构)190 延伸。因为线 194 和管脚 190 是不匹配的，这些部分在高频频段，如在图 4C 中示出的起电感 L 的功能。因为线 194 过于长和管脚 190 大约 20-30mm，当测试测试中的  
10 装置的高频性能时，有效的限制将由电感产生。

另一个在探测板 170 中限制频率带宽的因素属于在图 4D 和 4E 中示出的电源和地指管脚。如果电源线可以提供足够大的电流给测试中的装置，在测试装置中将不会认真地限制工件带宽。然而，因为系列连接线 194 和管脚 190 用于提供电源(图 4D)和系列连接线 194 和管脚 190 用于电源接地，信号(图 4E)相当  
15 于电感，高速电流流动被严格地限制了。

而且，电容 193 和 195 被在电源线和地线之间提供，通过滤出在电源线上的噪声或波动脉冲，以保护测试中的装置的适当性能。电容 193 有一个相当大的值例如  $10\mu\text{F}$ ，如果需要的话，通过开关可以从电源线断开。电容 195 有一个相当小的电容值例如  $0.01\mu\text{F}$ ，固定连接到 DUT。这些电容在电源线上起高频去耦  
20 功能，换句话说，电容限制探测触点的高频性能。

因此，如上面提到的最广泛使用的探测触点被限制在接近 200MHz 的频率带宽，这对于测试现代的半导体器件是不够的。在工业中，考虑到频率带宽可和测试仪的容量相比，它通常大约为 1GHz 或更高，在将来是必需的。另外，在工业中渴望探测板能够控制很多半导体器件，尤其是存储器，例如 32 或更多，  
25 以并行的方式增加测试容量。

在传统的技术中，如图 3 所示的探测卡和探测触点是手工做的，导致了质量的不一致。这种不一致的质量包括体积、频率带宽、接触力和阻抗等等的波动。在传统的探测触点中，使接触性能不可靠的另一个因素是温度的变化，探测触点和测试中的半导体晶片有不同的温度膨胀系数，因此，在温度变化时，接触  
30 位置间变化相反地影响接触力、接触阻抗和带宽。

因此,本发明的一个目的是提供一种接触结构和接口组件,该接口组件使用接触结构用于和接触目标电连接去建立其间的电通信,因此,达到一个高频率带宽、高管脚数量和高接触性能和高可靠性。

5 本发明的另外一个目的是提供一种接触结构和使用该接触结构以建立在测试有很高频率带宽的半导体集成电路中的电连接的整体的叠层结构,以满足在下一代半导体技术中的测试需要。

本发明的再一个目的是提供一种接触结构和一种其中有该接触结构的接口部件去建立用于测试半导体器件的电连接,它适合于同时并行测试很多半导体器件。

10 本发明的再一个目的是提供一种接触结构和一种其中有接触结构的接口部件去建立用于测试半导体器件的电连接,它能够补偿测试中的半导体晶片的温度膨胀系数。

## 发明内容

15 在本发明中,用于和接触目标建立电接触的接触结构是通过半导体生产过程生产的,接触结构对于测试半导体晶片、封装 LSI 或印刷电路板(测试中的装置)是特别有用的,其中大量的硅指状触点是通过例如影印石版术形成且设置在硅或陶瓷衬底表面上。

本发明的接触结构用于和一个接触目标建立电连接,包括:

20 多个触点,每个有一个接触柱(contact beam),当所述触点的顶端被压向接触目标时,它呈现出弹性压力,每个所述触点包括:

一个硅基底,有至少一个倾斜部分用于以预定的方向设置触点;

一个绝缘层,自所述硅基底延伸出来;和

25 一个由导电材料形成在绝缘层上的导电层,由此由绝缘层和导电层形成接触柱,所述绝缘层在所述导电层和所述硅基底之间电绝缘;

一个接触衬底,用于设置多个触点,接触衬底有一个平的表面,用于以一种方式在其上粘接所述硅基底以建立所述预定方向;

一种粘接剂,用于粘接所述多个触点到所述接触衬底的平的表面;和

30 在所述接触衬底上设置多条迹线,分别连接到所述触点去建立信号通路用于和外部设备电连接。



在本发明的接触结构中，粘接剂被应用于所述多个触点的两面，更佳地，粘接剂被应用于所述多个触点的两面和由接触衬底的平面和每个所述触点的硅基底形成的前和后角，更较佳地，粘接剂被应用于所述多个触点的两面，和由接触衬底的平面和每个所述触点的硅基底形成的前和后角，和每个触点的底表面。

5 本发明的另一方面是一个接触组件，用于和接触目标建立电连接并在接触目标和测试设备之间对接，接触组件包括：

一接触结构，有多个以预定的方向设置在接触衬底上的触点，每个触点有一个接触柱，当触点的顶端被压向接触目标时，它呈现出弹力。每个触点包括一个有至少一个倾斜部分的硅基底，一个绝缘层，自所述硅基底延伸出来，一个  
10 由导电材料形成在绝缘层上的导电层，由此由绝缘层和导电层形成接触柱，所述绝缘层在所述导电层和所述硅基底之间电绝缘，和多个设置在接触衬底上的电极，分别连接到所述触点。

在接触结构上设置一个导电弹性片，由一个弹性板形成，该弹性板在其中有很多垂直于该弹性板的水平面的金属线。

15 一个位于导电弹性片上的探测卡，在其下表面上设置有下电极以通过该导电弹性片建立和接触结构的电极的电连接，并在上表面上设置有通过互连迹线连接到下电极的上电极；和

一个位于探测卡上的管脚块，在相应于探测板的上电极位置上设置有多个弹性接触管脚以在探测卡和相关测试装备的外部部件之间建立电连接。

20 按照本发明，接触结构有很高的频率带宽去满足在下一代半导体技术中测试的需要，由于接触结构是通过现代的半导体生产过程形成的，大量触点可以被排列在一个小的空间上，这适用于同时测试很多半导体器件。

由于使用微组装技术而不用手工处理在衬底上同时生产大量的触点，可能达到质量的一致，在接触性能上高可靠性和长寿命，另外，因为触点可以被制造  
25 在如那些测试中的装置相同的衬底材料上，可能补偿测试中的装置的温度膨胀系数，这能够避免位置的误差。

#### 附图说明

30 图 1 是一个简图，示出在衬底装置和有一个测试头的半导体测试系统之间的结构关系；

图 2 是一个简图, 示出一个用于连接半导体测试系统的测试头到衬底装置的详细结构的例子;

图 3 是一个底视图, 示出一个有一个环氧环用于安置多个作为探测触点悬臂的探测板的例子;

5 图 4A-4E 是电路图, 示出图 3 的探测卡的同等的电路;

图 5 是一个剖面图, 示出一个设置本发明通过半导体生产过程生产的柱状(硅指状)触点的探测卡的接触结构和一个有接触目标的半导体晶片;

图 6 是一个简图, 示出有本发明的柱状触点的图 5 的接触结构的底视图;

10 图 7 是一个简图, 示出本发明的有在四个方向排列的触点的接触结构的另一个例子的底视图;

图 8A 是一个本发明的接触结构的剖面图, 用于示出一个采用粘接剂在其上设置柱状触点的例子, 图 8B 是图 8A 的接触结构的底视图;

图 9 是一个剖面图, 示出一个使用本发明的接触结构, 作为在测试中的半导体器件和图 2 的测试头之间总的叠层结构的例子;

15 图 10A 是一个平面图, 示出一个用于图 9 的叠层结构中的导电弹性体的例子, 图 10B 是一个图 10A 的导电弹性体的剖面图;

图 11A-11D 是剖面图, 示出一个用于产生柱状(硅指状)触点去形成本发明的接触结构的过程的例子。

## 20 具体实施方式

本发明的接触结构将参考图 5-11 加以描述。图 5 示出一个有本发明的通过半导体生产过程产生的柱状(硅指状)触点 30 接触结构 10 的例子。接触结构 10 主要由接触衬底 20 和硅指状触点 30 组成, 接触结构 10 因此位于接触目标上方, 例如在半导体晶片 100 上被测试的接触衬垫, 当相互压时, 触点 30 和半导体晶片 100 建立电连接。虽然只有两个触点 30 显示在图 5 中, 在实际的应用中, 例如半导体晶片测试中, 很多的触点 30 被排列在接触衬底 20 上。

这么多的触点被通过相同的半导体生产过程生产, 例如在硅基底上照相平版处理, 和设置在接触衬底 20 上, 如下面将解释的那样。在接触衬垫 320 之间的间距可以小到  $50\mu\text{m}$  或者更少, 其中由于他们是通过相同的半导体生产过程如晶片 300 那样, 在接触衬底 20 上的触点 30 更容易被以相同的间距排列。

硅指状触点 30 可以直接设置在接触衬底 20 上, 如在图 5 和图 6 中示出的那样, 去形成一个接触结构, 它可被用作图 2 的探测卡 170, 或制造在一个封装中, 例如一个传统的有头的 IC 封装, 以便封装被设置在探测板上, 或和其它的衬底间相互连接。由于硅指状触点 30 可以被制造在非常小的体积, 一个可操作的设置在 5 本发明的触点的接触结构或探测卡的频率范围可以很容易地增加到 2GHz 或更高。因为小的体积, 在探测卡上的触点的数量可以增加, 例如 2000 或更多, 这能够一次同时并行测试 32 或更多的存储装置。

此外, 因为本发明的接触结构是由设置在接触衬底 20 上的触点 30 组成的, 它一般是一种硅基底, 环境变化例如硅基底的温度膨胀速度是和那些测试中的 10 那些半导体晶片 300 是一样的, 因此, 在触点 30 和接触目标 320 之间的精确的位置可以被在整个测试中保持。

在图 5 中, 每个触点 30 在指(柱)状形态中有一个导电层 35, 触点 30 也有一个基底 40, 它是贴在接触衬底 20 上。一个互连迹线 24 被连接到在接触衬底 20 的下面的导电层 35, 这样的在互连迹线 24 和导电层 35 之间的连接被例如通过 15 焊接球 28 进行, 接触衬底 20 进一步包括一个通孔 23 和一个电极 22。通过一根线或导电弹性体, 电极 22 是互连接触衬底 20 和外部设备, 例如 pogo 管脚块或 IC 封装。

因此, 当半导体晶片 300 向上移动时, 硅指状触点 30 和在晶片 300 上的接触目标 320 机械和电的相互连接, 结果, 一个从接触目标 320 到电极 22 的信号 20 通路被在接触衬底 20 上建立, 互连迹线 24、通孔 23 和电极 22 也作用于触点 30 小的间距到大的间距输出端去适应外部设备例如 pogo 管脚块或 IC 封装。

因为硅指状触点 30 的柱状的弹性力, 当半导体晶片 300 被压向接触衬底 20 时, 导电层 35 的末端产生足够的接触力。当压向接触目标 320 用于通过金属氧化层渗透时, 导电层 35 的末端适宜于削尖去达到擦拭效果,。

25 例如, 如果在半导体晶片 300 上的目标 320 有氧化铝在它的表面, 为了以低的接触阻抗建立电连接, 擦拭效果是必需的。从触点 30 的柱状形态得出的弹力提供一个适当的对接触目标 320 的接触力, 由硅指状触点 30 的弹力产生的弹性也起作用, 补偿在体积或包括在接触衬底 20、接触目标 320、晶片 300 和触点 30 上的平面上(平坦)的差别。

30 导电层 35 的材料的一个例子包括镍、铝、铜、镍化钨、铯、镍化金、铱或

几种其它的材料堆积。试图用于半导体测试应用的硅指状触点 30 的体积的一个例子可以是整体高度为 100-500 $\mu\text{m}$ ，水平长度为 100-600 $\mu\text{m}$ ，和宽大约为 30-50 $\mu\text{m}$ ，用于在接触目标 320 间 50 $\mu\text{m}$  或更多的间距。

图 6 是一个有多个硅指状触点 30 的图 5 的接触衬底 20 的底视图。在实际的系统中，很多触点，例如几百或几千个，将以图 6 的方式排列。互连迹线 24 扩大触点 30 到通孔 23 和电极 22 的间距如图 6 所示。粘接剂 33 被提供在衬底 20 和触点 30 的基底 40 之间的接触点(触点 30 的内面)。粘接剂 33 也被提供在一组触点 30 的边(图 6 中的触点的上和下边)上。粘接剂的一个例子包括热硬化性粘接剂，例如环氧的、聚酰亚胺和硅树脂；和热塑性的粘接剂，例如丙烯酸、尼龙、含苯氧基的和石蜡；和 UV 固化粘接剂。

图 7 是一个底视图，示出本发明的接触结构的另一个例子，其中触点 30 被在四个方向上排列。与图 5 和图 6 的例子相似，每个触点 30 有一个导电层 35 和一个附着在接触衬底 20 上的基底 40。互连迹线 24 被连接到在接触衬底 20 的下面的导电层 35，互连迹线 24 和导电层 35 被连接，例如，通过焊接球 28。接触衬底 20 进一步包括一个通孔 23 和一个电极 22，通过一个线或导电弹性体，电极 22 相互连接接触衬底 20 和外部设备，例如 pogo 管脚块或 IC 封装。

由于硅指状触点 30 可以被制成很小的体积，一个可操作的设置在本发明的触点的接触结构或探测卡的频率范围可以很容易地增加到 2GHz 或更高。因为小的体积，在探测板器上的触点的数量可以是 2000 或更多，这能够一次同时并行测试很多半导体器件，例如 32 或更多的存储 IC。

图 8A 和图 8B 示出了本发明的接触结构的另一个例子。图 8A 是一个接触结构的剖面图，图 8B 是一个图 8A 的接触结构的底视图。与图 5 和图 6 的例子类似，硅指状触点 30 设置在接触衬底上。在实际的应用中，很多触点，例如几百或几千个将会以在图 6、7 和 8B 中的方式排列。互连迹线 24 如在图 6 示出的扩展触点 30 到通孔 23 和电极 22 的间距。

粘接剂 33 被提供在触点 30 的衬底 20 和基底 40 之间的前和后接触点(触点 30 的内部和外部面)，粘接剂 33 也被提供在一组触点 30 的边上(在图 8B 中一组触点 30 的上和下面)。粘接剂进一步被提供在触点 30 的下面，即在基底 40 和接触衬底 20 的平面之间如在图 8A 中示出的。如上面注意到的，粘接剂的一个例子包括温度固化粘接剂和 UV(紫外线)固化粘接剂。

图9是一个剖面图,示出一个使用本发明的接触结构形成一个接口组件的总的叠层结构的例子。接口组件将用作在测试中的半导体器件和图2的测试头之间的接口。在这个例子中,接口组件包括一个导电弹性体250,一个路由板(探测卡)260和pogo管脚块(蛙环)130以图9所示的顺序提供在接触结构10上。

5 导电弹性体250,路由板(探测卡)260和pogo管脚块(蛙环)130是机械和电的相互连接,因此通过电缆24和操作板120(图2)从触点30的顶端到测试头100电路产生,因此,当半导体晶片300和接口组件被相互压时,电通信将在测试中的装置(在晶片300上接触衬垫320)和半导体测试系统间建立。

10 pogo管脚块(蛙环)130等于在图2中示出的有很多弹簧管脚在探测板260和操作板之间120的接口。在弹簧管脚的上端,在图2的测试头100中,通过操作板120,电缆24例如同轴电缆被连接到发射信号印刷电路板(管脚电子板)150。探测卡260在其上面和下面有很多接触衬垫或电极262和265。电极262和265通过互连迹线263被连接到接触结构的输出端去满足在pogo管脚块中的弹簧管脚的间距。

15 导电弹性体250被在接触结构10和探测卡260之间提供,通过补偿其间的平面和垂直间距,导电弹性体250是确认在接触结构的电极22和探测板的电极262之间的电通信,导电弹性体250是一个有很多导线在垂直方向如在下面将描述的弹性片。

20 图9的接触结构10用在电极22上和触点30的导电层35的顶部的球形触点31提供。依据表面结构和相关部分的体积,这个球体接触是有用的,尤其是,当在触点的顶部提供建立一个相对尖锐接触点时,这个球体接触是有效的。当压接触衬垫320时,这样的尖锐的接触点产生一个擦洗的效果。当电极22不够厚的整个和导电弹性体250接触时,在电极22上的球体触点31是有用的,因此,如果电极22有足够的厚度充分和导电弹性体接触时,球体触点31可以不是必需的。

25 球形触点31是一个坚硬的直径40 $\mu$ m的接触球,例如由涂有钨人的玻璃或坚硬金属组成。另一个球形触点31的例子是一个由坚硬金属组成的球状接触,例如镍、铍、铝、铜、镍钴铁合金,或铁镍合金。此外,球形触点31可以由基本金属例如镍、铝、铜或另它的合金组成,如上面镀有高导电性非氧化金属例如金、银、镍钯、铯、镍金或铱。球形触点31通过焊接、铜焊、熔接或采用导

电粘接剂附着在电极 22 上。球形触点 31 的形状可以是一个半球状的，以便一个非球状部分附着在电极 22 上。

图 10A 是一个平面图，示出一个用于图 9 的叠层结构的导电弹性体 250 的例子，图 10B 是一个图 10A 的导电弹性体的剖面图。在这个例子中，导电弹性体 250 由硅胶片和多排的金属细丝 252 组成。金属细丝(线)252 被在图 9 的垂直方向提供，即垂直于导电弹性体 250 的水平片。硅胶片的厚度是 0.2mm，在金属细丝之间的间距的一个例子是 0.05mm。这样的导电弹性体是由 Shin-Etsu Polymer Co. Ltd Japan 制造，在市场上是可用的。

图 11A-11D 是示意性的剖面图，示出一个用于生产本发明的触点 30 的方法的例子。生产方法的更详细的描述和生产方法的变化版本被在由本发明的相同的受让人拥有的美国专利申请 NO.09/222, 176 中给出。在这个方法中，依据接触结构，在图 11D 中示出的触点被生产有两个倾斜(成角的)部分 62<sub>1</sub> 和 62<sub>2</sub>。以在图 5 和图 8A 中示出的方式，倾斜部分 62<sub>2</sub> 被用于在接触衬底 20 的平面上设置触点。

在图 11A 中，一个掺硼层 48 被在硅基底 40 上形成，其中特定的地区 43(蚀刻)被限定为不涂硼。非导电层 52 例如二氧化硅 SiO<sub>2</sub> 被在掺硼层 48 上提供去建立一个绝缘层。一个二氧化硅 SiO<sub>2</sub> 层 54 也被提供在硅基底 40 的下部作为蚀刻掩模。通过影印石版术方法(未示出)用于允许各向异性的蚀刻，蚀刻窗口 56 被限定在衬底 40 的两边。

各向异性的蚀刻方法被在硅基底 40 上实现，沿着(111)硅基底 40 的晶体平面如在图 11B 中那样，它产生成角部分 62<sub>1</sub> 和 62<sub>2</sub>。相应于硅基底 40 的底部这个角度是 54.7°。另一方面，倾斜部分 62<sub>2</sub> 可以通过切割硅基底 40 制成，而不是上面提到的蚀刻方法。因为特定的部分 43 未被涂上硼，在这些地区的硅基底被蚀刻掉了，剩下指状(梳状)结构(硅指状触点)在硅基底的两边。在图 11C 中，另外一种影印石版术方法被实现去形成光刻胶层(未示出)，以便导电层 35 通过一种电镀方法被产生。结果硅指状触点 30 如图 11D 示出被切割成适当的形状。

按照本发明，接触结构有很高的频率带宽去满足下一代半导体技术的测试的需要，由于通过一个用于半导体产生方法的现代小型化技术，接触结构被形成，很多触点可以被排列在一个很小的空间上，这适用于同时测试很多半导体器件，本发明的接触结构也可被用于在更普遍的应用中，包括一个 IC 头，IC 封装和其

它的电连接。

由于很多的触点使用微组装技术被同时在衬底上生产而不用手工控制,可能达到质量的一致性,在接触性能上的高可靠性和长寿命,另外,因为触点可以在相同的衬底材料上被制造,如那些测试中的装置的材料,这可能补偿测试中  
5 的装置的温度膨胀系数,这能够避免位置的误差。

虽然仅仅一个实施例被在这里举例说明和描述,应该理解按照上述教导,在附加的权利要求范围内,不脱离精神和本发明的想要的范围,本发明的很多改变和变化是可能的。

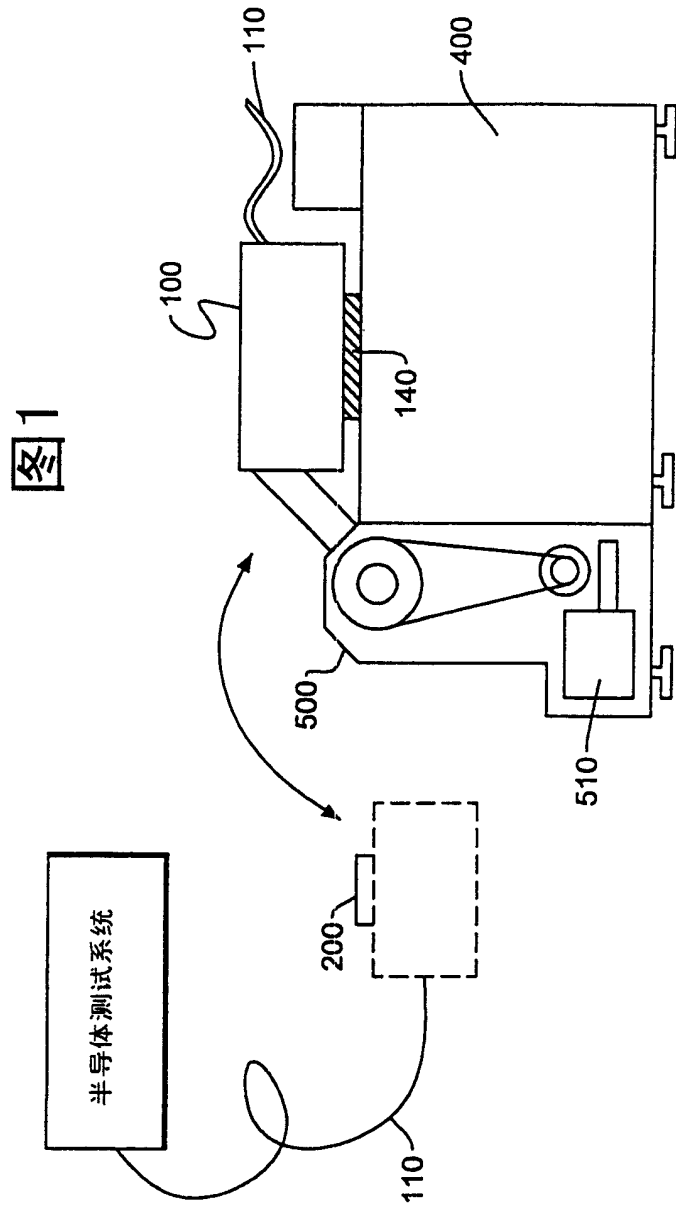




图2

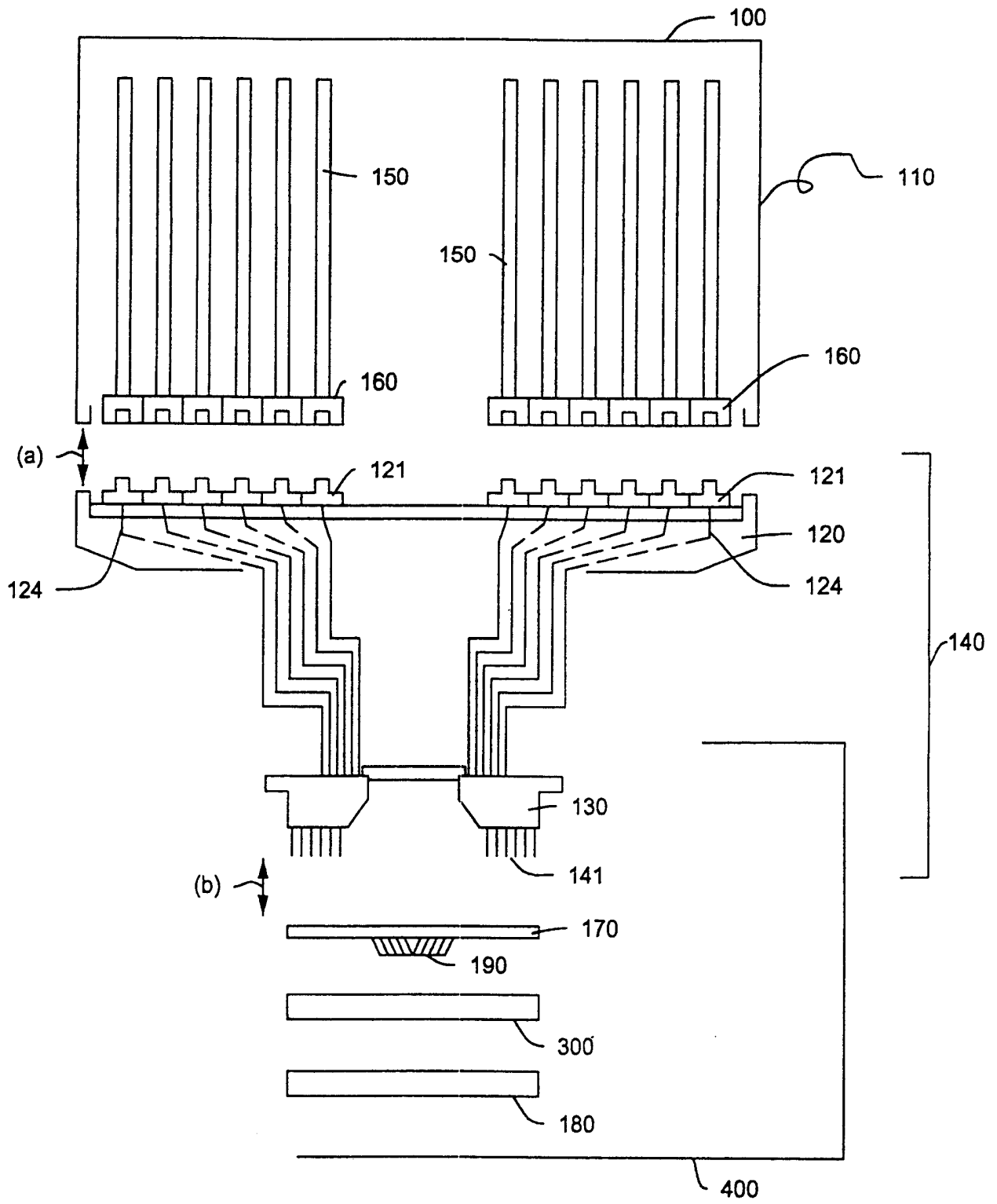


图3

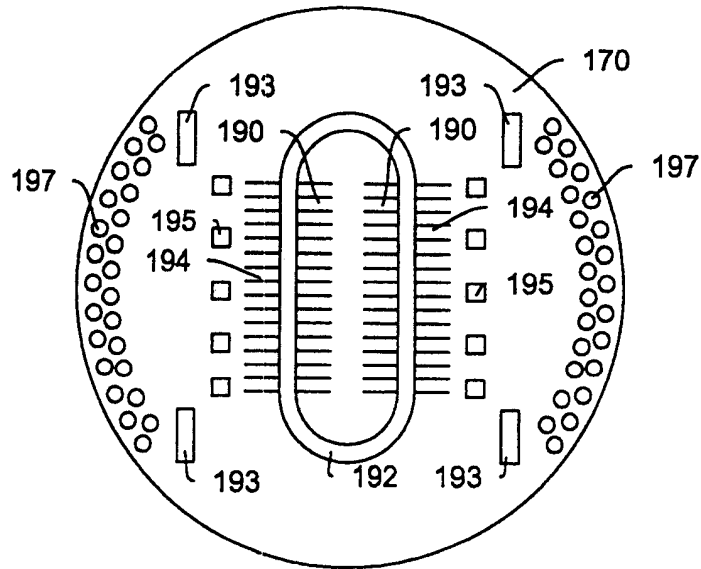


图4A

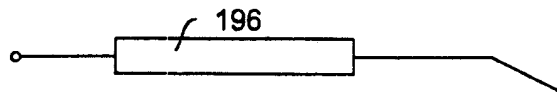


图4B

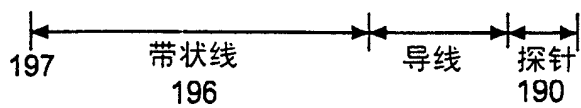


图4C

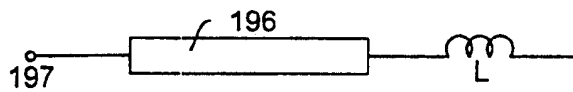


图4D

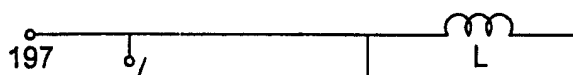


图4E



图5

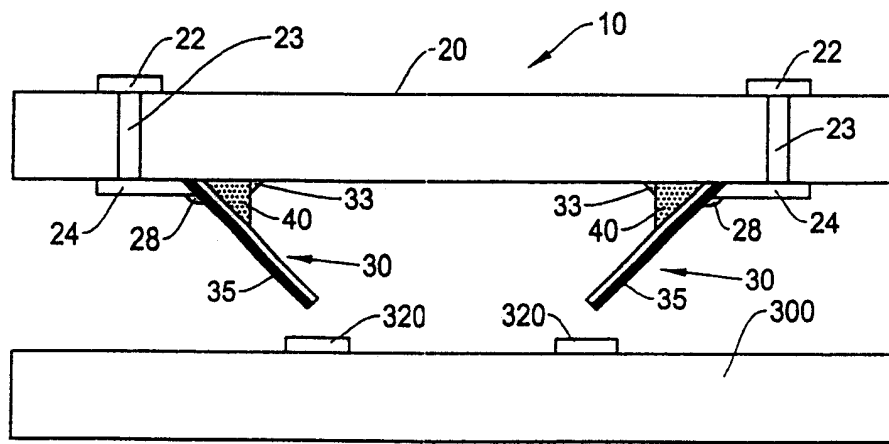


图6

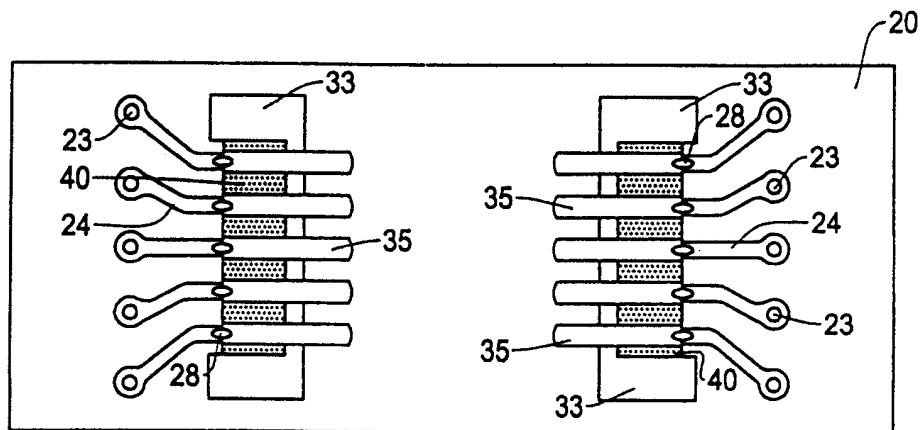


图7

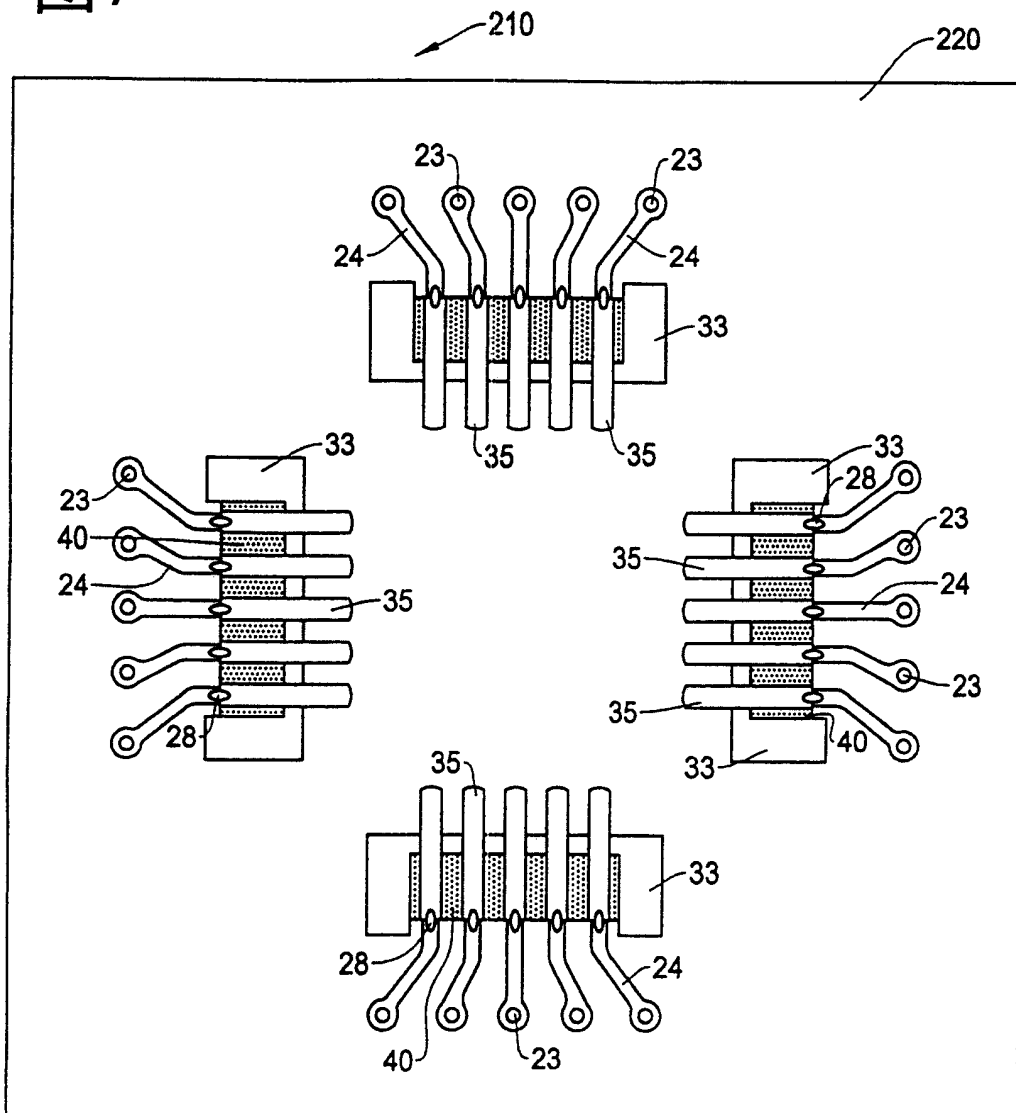


图8A

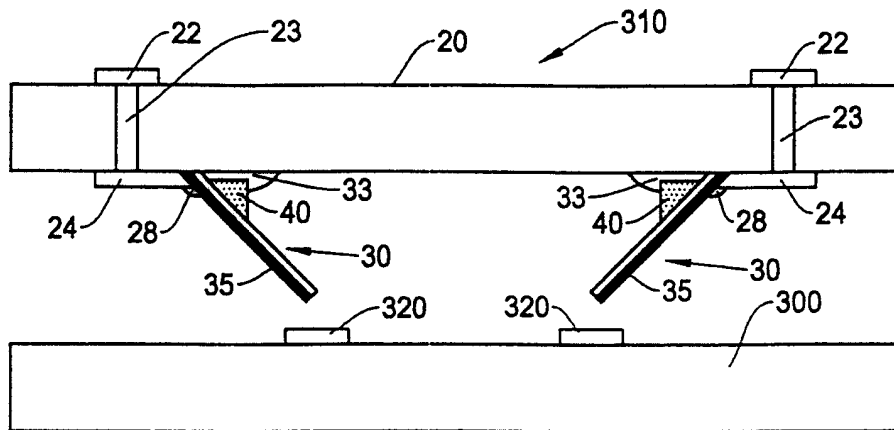


图8B

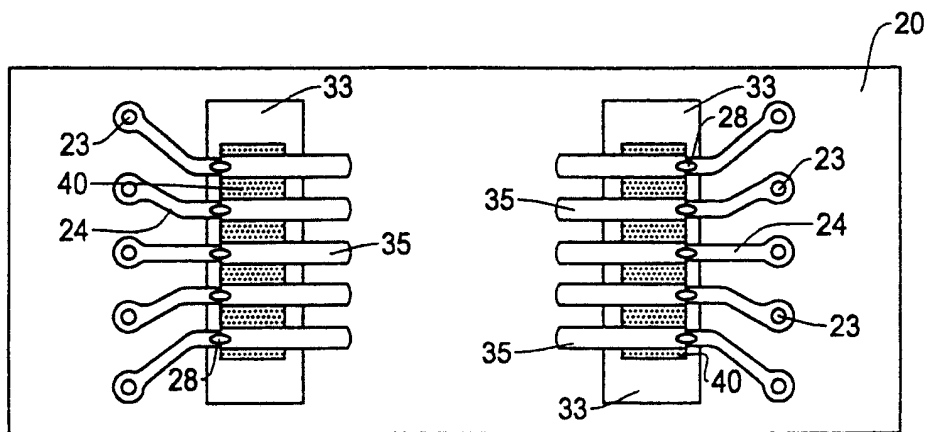


图9

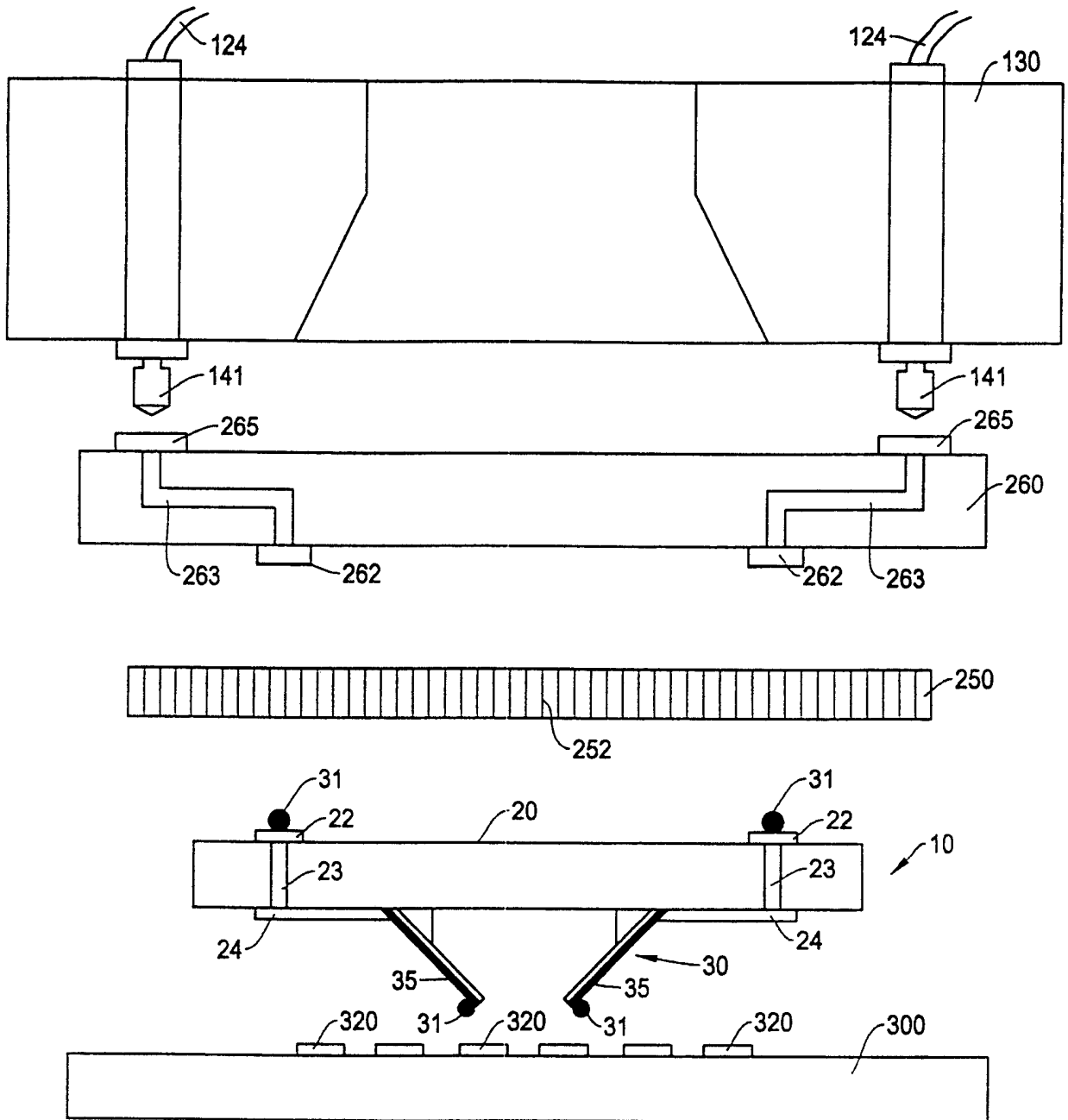


图10A

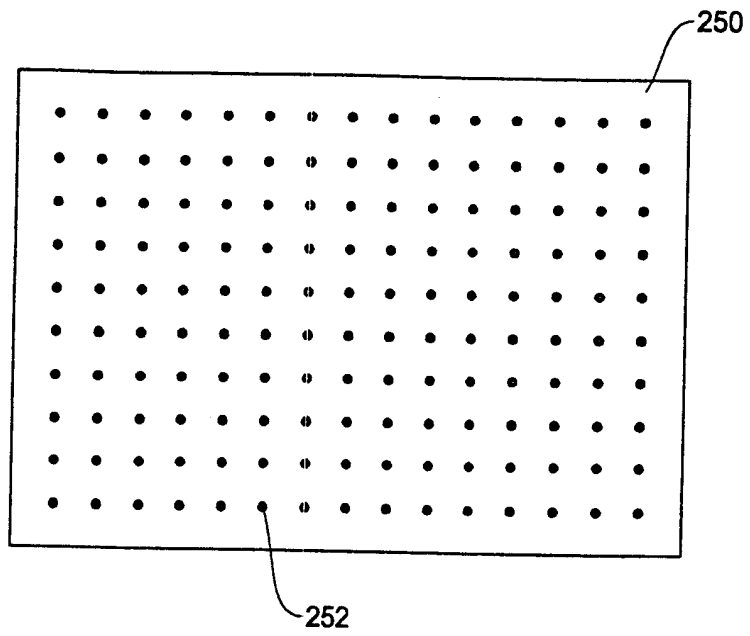


图10B

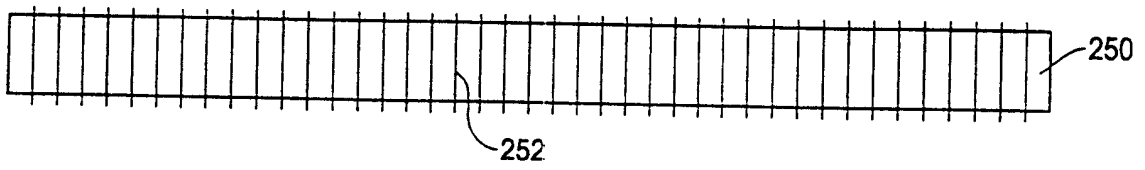


图11A

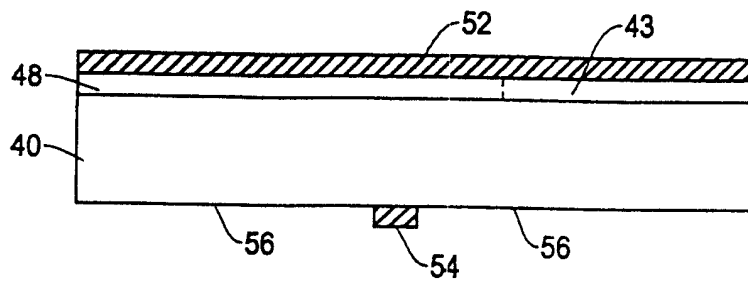


图11B

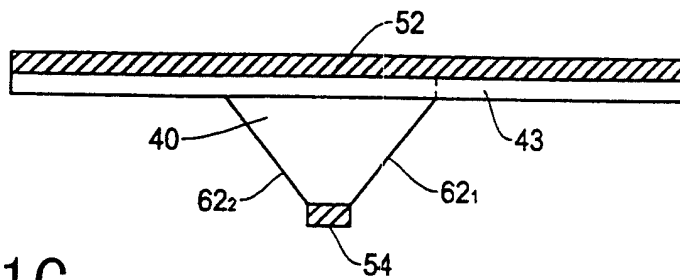


图11C

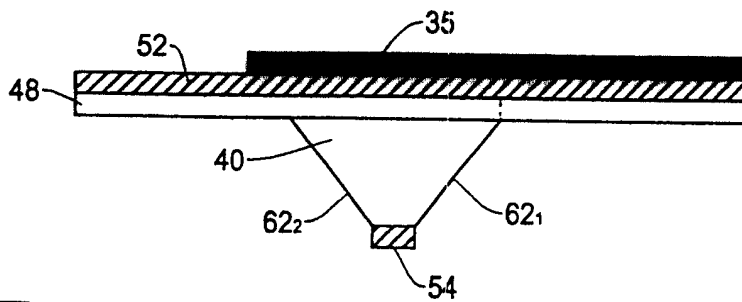


图11D

