



## [12] 实用新型专利说明书

[21] ZL 专利号 02289138.2

[45] 授权公告日 2004 年 1 月 14 日

[11] 授权公告号 CN 2599652Y

[22] 申请日 2002.12.4 [21] 申请号 02289138.2

[73] 专利权人 华为技术有限公司

地址 518057 广东省深圳市科技园科发路华为用服大厦

[72] 设计人 李延松

[74] 专利代理机构 北京德琦知识产权代理有限公司

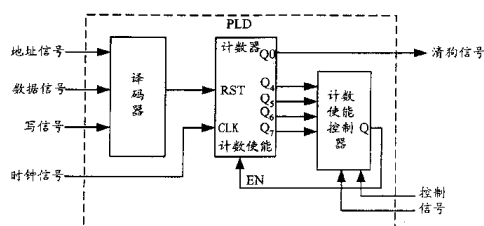
代理人 宋志强

权利要求书 1 页 说明书 5 页 附图 1 页

[54] 实用新型名称 一种看门狗清狗电路

[57] 摘要

一种看门狗清狗电路，位于处理器和看门狗定时器之间，包括一译码器，来自处理器的地址信号、数据信号、以及写信号输入至所述译码器的输入端，所述看门狗清狗电路还包括计数器和计数使能控制器，其中，译码器的输出端连至计数器的清零端，来自看门狗清狗电路外部的时钟信号输入至计数器的时钟端，计数器的任一输出信号作为清狗信号输入至看门狗定时器的清狗端，计数器的一个或一个以上的输出信号分别输入至所述计数使能控制器的输入端，计数使能控制器的输出端连至计数器的使能端，来自处理器的控制信号输入至计数使能控制器的选择输入端。解决了在处理器业务繁忙的情况下不能及时清狗的问题，并可根据需要灵活设置或调整处理器清狗的时间间隔。



- 1、一种看门狗清狗电路，位于处理器和看门狗定时器之间，包括一译码器，来自处理器的地址信号、数据信号、以及写信号输入至所述译码器的输入端，其特征在于，所述看门狗清狗电路还包括计数器和计数使能控制器，其中，译
- 5 码器的输出端连至计数器的清零端，来自看门狗清狗电路外部的时钟信号输入至计数器的时钟端，计数器的任一计数输出端的输出信号作为清狗信号输入至看门狗定时器的清狗端，计数器的一个或一个以上的输出信号分别输入至所述计数使能控制器的输入端，计数使能控制器的输出端连至计数器的使能端，来自处理器的控制信号输入至计数使能控制器的选择输入端。
- 10 2、根据权利要求1所述的看门狗清狗电路，其特征在于，与所述看门狗定时器的清狗端相连的计数器计数输出端的输出信号满足看门狗电路清狗信号频率要求。
- 3、根据权利要求1所述的看门狗清狗电路，其特征在于，与所述计数使能控制器的输入端相连的计数器计数输出端根据处理器输出清狗信号所需延长的
- 15 时间间隔选取。
- 4、根据权利要求1所述的看门狗清狗电路，其特征在于，所述计数使能控制器为N路输入一路输出的选择电路，其中N为计数器计数输出信号送至所述选择电路的路数。
- 5、根据权利要求1所述的看门狗清狗电路，其特征在于，所述译码器、计
- 20 数器、以及计数使能控制器由可编程逻辑器件实现。
- 6、根据权利要求1所述的看门狗清狗电路，其特征在于，所述时钟信号为单板时钟信号。

## 一种看门狗清狗电路

### 技术领域

本实用新型涉及处理器监控领域，具体地说，涉及一种看门狗清狗电路。

### 5 背景技术

在网络通信、过程控制、智能仪器等嵌入式领域，系统的可靠性是一个重要指标。在外界的电磁干扰下，处理器可能由于地址或者数据错误而出现死机，造成业务中断甚至事故。为了避免人为干预，常常要求系统能够通过自动复位恢复到初始状态，然后重新开始运行。通常，采用处理器监控电路  
10 来保证系统从软、硬件错误恢复正常的运行，所述处理器监控电路又称为看门狗定时器（WDT）。

WDT 的基本原理是：当处理器正常工作时，处理器在规定的时间内不断地向 WDT 发送清狗脉冲，当处理器死机时，由于在规定的时间内处理器不能向 WDT 发送清狗脉冲，WDT 将会产生复位信号将处理器复  
15 位，此后，处理器重新开始执行程序，并继续按时清狗。

在应用 WDT 的嵌入式系统中，通常采用如图 1 所示的清狗方式。可编程逻辑器件（PLD, Programmable Logic Device）对来自处理器的地址信号、数据信号和写信号进行译码，以一定的时间间隔输出清狗信号给 WDT 电路的清狗端 WDI，而 WDT 电路输出的复位信号则送给处理器和其他重要电路。

20 然而，由于有时处理器业务繁忙，造成处理器超过了最大清狗时间间隔而无法输出清狗信号，致使 WDT 误以为处理器出现故障而发生误操作，输出复位信号复位处理器和整个系统，从而造成正常业务的终止。

例如，处理器监控电路为 ADM706 或 MAX706 看门狗定时器，其要求的最大清狗时间间隔是 1.6 秒，而且不能修改。如果处理器在 1.6 秒内未及

时清狗，WDT 将输出复位信号复位处理器和整个系统，终止处理器正常业务的运行。

5 尽管现在已经出现了清狗时间间隔可调的处理器监控电路，但是使用得并不广泛，成本也较高，而且清狗的时间间隔可调范围不能根据实际需要灵活设置。

### 实用新型内容

本实用新型的目的在于提供一种看门狗清狗电路，以解决在处理器业务繁忙的情况下不能及时清狗的问题，并根据需要灵活设置或调整处理器清狗的时间间隔。

10 本实用新型通过以下具体技术方案实现：

一种看门狗清狗电路，位于处理器和看门狗定时器之间，包括一译码器，来自处理器的地址信号、数据信号、以及写信号输入至所述译码器的输入端，所述看门狗清狗电路还包括计数器和计数使能控制器，其中，译码器的输出端连至计数器的清零端，来自看门狗清狗电路外部的时钟信号输入至计数器的时钟端，计数器的任一计数输出信号作为清狗信号输入至看门狗定时器的清狗端，计数器的一个或一个以上的计数输出信号分别输入至所述计数使能控制器的输入端，计数使能控制器的输出端连至计数器的使能端，来自处理器的控制信号输入至计数使能控制器的选择输入端。

20 与上述看门狗定时器的清狗端相连的计数器计数输出端的输出信号满足看门狗电路清狗信号频率要求。

与上述计数使能控制器的输入端相连的计数器计数输出端根据处理器输出清狗信号所需延长的时间间隔选取。

所述计数使能控制器为 N 路输入一路输出的选择电路，其中 N 为计数器计数输出信号送至所述选择电路的路数。

25 所述译码器、计数器、以及计数使能控制器可由可编程逻辑器件实现。

所述时钟信号为单板时钟信号。

本实用新型在 WDT 的清狗端之前增设一计数器和计数使能控制器，具有以下特点：

（1）由于用计数器的输出信号模拟处理器输出清狗信号送至 WDT 的清狗端，解决了处理器在业务繁忙时不能及时清狗的问题，无需处理器参与清狗。

（2）由于根据看门狗电路对清狗信号的要求，灵活地选择计数器的各种频率的输出信号作为清狗信号，使得该看门狗清狗电路适用于各种芯片型号的看门狗定时器。

（3）根据处理器清狗的时间间隔所需延长的时间，灵活地选取计数器的任意输出信号作为计数使能控制器的输出信号反馈至计数器的使能端，以控制计数器的计数，从而实现了根据需要灵活设置或调整处理器清狗的时间间隔，并且在处理器执行耗时操作时不会由于来不及清狗而造成单板异常复位。

（4）由于所采用的计数器、译码器、计数使能控制器均可用 PLD 实现，对于使用 PLD 电路的单板，改动仅限于 PLD 内部，单板的硬件结构变化小，简化了软、硬件的设计。

#### 附图说明

图 1 为现有技术的清狗方式示意图；

图 2 为延长处理器输出清狗信号的时间间隔的电路原理图；

图 3 为本实用新型看门狗清狗电路的波形图。

#### 具体实施方式

为使本实用新型的目的、技术方案、及优点更加清楚明白，以下参照附图并举实施例，对本实用新型进一步详细说明。

本实用新型为了延长处理器输出清狗信号的时间间隔，在 WDT 的清狗端之前增设一计数器和计数使能控制器，用计数器的输出信号模拟处理器输

出清狗信号并送至 WDT 的清狗端，用计数使能控制器控制计数器的计数时间，以实现根据需要灵活设置清狗的时间间隔，而处理器不必按 WDT 的最大时间间隔输出清狗信号。

参见图 2 所示，图 2 为延长处理器输出清狗信号的时间间隔的电路原理图。该看门狗清狗电路至少包括译码器、计数器、计数使能控制器，在图 2 中，以 8 位计数器为例来说明。来自处理器的地址信号、数据信号、以及写信号输入至译码器的输入端，译码器的输出信号作为计数器的清零信号送至计数器的清零端；来自单板的时钟信号作为计数器的计数脉冲送至计数器的时钟端，计数器输出的任一计数输出信号作为清狗信号送至 WDT 的清狗端，由于计数器不同计数输出端的计数输出信号周期都不相同，可以根据 WDT 电路的清狗信号频率要求来选择，只要清狗信号一直存在，WDT 电路就不会将处理器复位，例如，将图 2 中计数器的计数输出端  $Q_0$  的输出信号作为清狗信号输出至 WDT 的清狗端；根据处理器输出清狗信号的时间间隔所需延长的时间，选取计数器的一个或一个以上计数输出信号输入至计数使能控制器的输入端，计数使能控制器的输出信号送至计数器的计数使能端，来自处理器的控制信号送至计数使能控制器的选择输入端，如图 2 中，计数使能控制器的输入信号取自计数器的高 4 位计数输出端信号，该电路可以为一个 4 路输入 1 路输出的 4 选一选择电路。所述计数使能控制器有两个作用，一是用于计数器的使能控制，即计数或者保持，一旦达到预先设定的计数值，计数器就会停止计数，同时不再输出清狗信号；二是对计数器的输出信号进行选择，即，通过选择信号来选取计数使能控制器的输入信号中的一路信号作为计数使能控制信号的输出信号，因此清狗的时间间隔可以根据实际情况灵活选取。

上述译码器、计数器、计数使能控制器可使用分立电路实现，也可用可编程逻辑器件实现。

下面结合图 3 所示的清狗电路的波形图进一步说明该清狗电路的工作

## 原理。

当处理器输出指定的地址、数据和写信号时，译码器输出一个低电平宽度大于时钟周期的输出信号，将计数器清零，计数器重新开始计数，将计数器输出信号频率满足 WDT 清狗信号要求的信号作为清狗信号，即，图中清狗信号周期小于清狗信号的最大清狗时间间隔，例如 ADM706 或 MAX706 看门狗定时器，清狗信号周期应小于 1.6 秒，当计数器再次被译码器输出信号清零时，计数器重新计数。在上述相邻两个译码器输出低电平信号之间的间隔即为处理器的实际清狗时间间隔，而在该时间间隔中，处理器并不参与生成清狗信号，因此延长了处理器的清狗时间间隔，不必担心处理器因业务繁忙而无法按时清狗。

另外，还可通过计数使能控制器来控制计数器计数达到预定的计数值。例如，假如计数使能控制器选取计数器输出端  $Q_4$  的输出信号作为计数器的使能控制，则当计数器  $Q_4$  输出高电平时，计数到达预定的计数值，计数器就停止计数，同时不再输出清狗信号，若时钟信号周期为 1 秒，则可在 32 秒内由清狗电路定期清狗，而不需要处理器参与。因此，灵活地选择计数器输出端的输出信号作为计数使能控制器的输入信号，适当地选择时钟信号周期，能够实现处理器清狗的最大时间间隔的灵活选取，即使在无译码器输出信号清零时，也可设定在一定的时间间隔由计数器提供清狗信号，摆脱了译码器输出信号的限制。在这种情况下，为保证可靠性，必须在计数器停止计数之前处理器再次清狗。

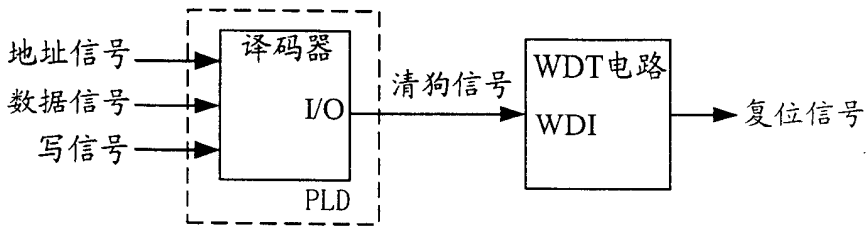


图 1

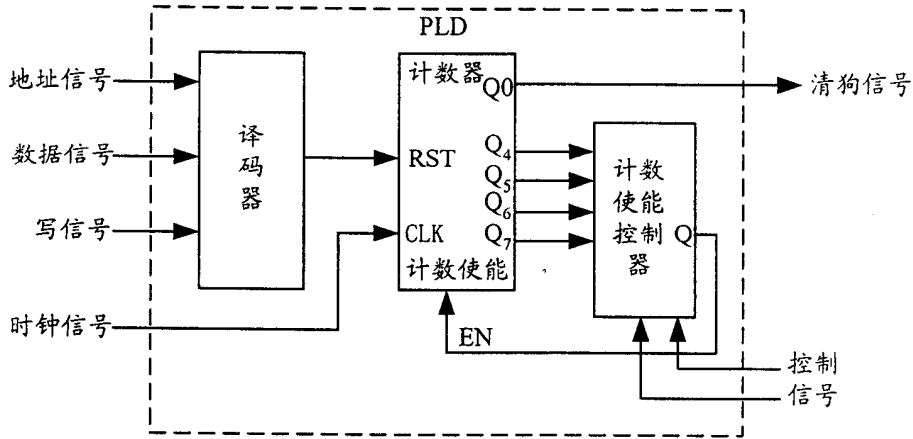


图 2

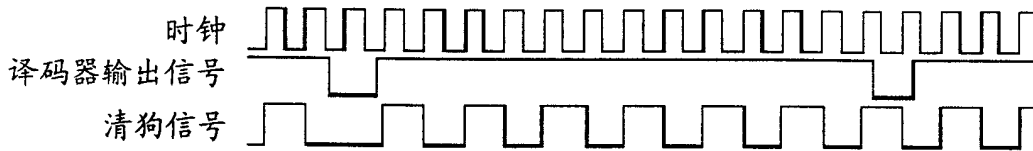


图 3