

(21)申請案號：101101570

(22)申請日：中華民國 101 (2012) 年 01 月 16 日

(51)Int. Cl. : G06F9/445 (2006.01)

G06F12/06 (2006.01)

(71)申請人：祥碩科技股份有限公司 (中華民國) ASMEDIA TECHNOLOGY INC. (TW)

新北市新店區民權路 115 號 6 樓

(72)發明人：胡志維 HU, CHIH WEI (TW)

(74)代理人：詹銘文；葉璟宗

申請實體審查：有 申請專利範圍項數：20 項 圖式數：3 共 24 頁

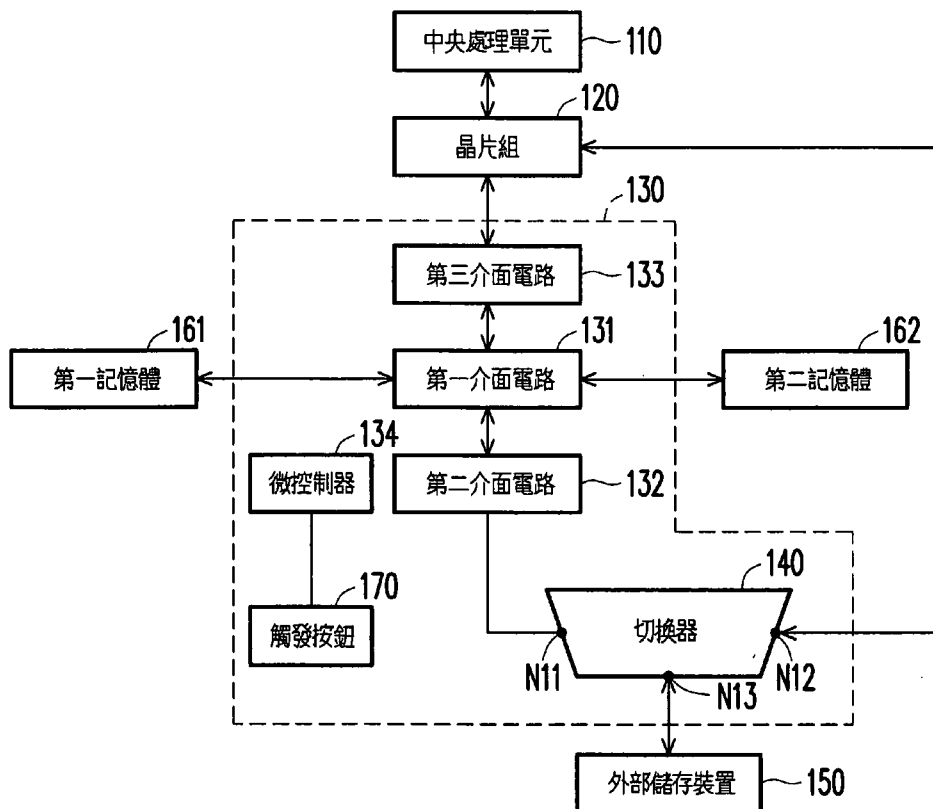
(54)名稱

電子裝置及其基本輸入輸出系統的更新裝置

ELECTRONIC APPARATUS AND BIOS UPDATING APPARATUS THEREOF

(57)摘要

一種電子裝置及其基本輸入輸出系統(BIOS)的更新裝置。電子裝置包括中央處理單元、晶片組、第一介面電路以及第二介面電路。晶片組耦接至中央處理單元。第一介面電路耦接至第一記憶體與第二記憶體，其中第一記憶體與第二記憶體分別具有第一 BIOS 檔與第二 BIOS 檔。第二介面電路，耦接至第一介面電路與外部儲存裝置，其中當外部儲存裝置具有第三 BIOS 檔時，依據第一規則從第一記憶體與第二記憶體中選擇目標記憶體，將第三 BIOS 檔更新至目標記憶體。藉此，可安全地更新電子裝置的 BIOS 韌體。



- 100：電子裝置
- 110：中央處理單元
- 120：晶片組
- 130：更新裝置
- 131：第一介面電路
- 132：第二介面電路
- 133：第三介面電路
- 134：微控制器
- 140：切換器
- 150：外部儲存裝置
- 161：第一記憶體
- 162：第二記憶體
- 170：觸發按鈕
- N11：選擇端
- N12：選擇端
- N13：共同端

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101101570

※申請日：2011.11.17

※IPC 分類：G06F 9/445 (2006.01)

G06F 12/06 (2006.01)

一、發明名稱：

電子裝置及其基本輸入輸出系統的更新裝置
ELECTRONIC APPARATUS AND BIOS UPDATING
APPARATUS THEREOF

二、中文發明摘要：

一種電子裝置及其基本輸入輸出系統(BIOS)的更新裝置。電子裝置包括中央處理單元、晶片組、第一介面電路以及第二介面電路。晶片組耦接至中央處理單元。第一介面電路耦接至第一記憶體與第二記憶體，其中第一記憶體與第二記憶體分別具有第一 BIOS 檔與第二 BIOS 檔。第二介面電路，耦接至第一介面電路與外部儲存裝置，其中當外部儲存裝置具有第三 BIOS 檔時，依據第一規則從第一記憶體與第二記憶體中選擇目標記憶體，將第三 BIOS 檔更新至目標記憶體。藉此，可安全地更新電子裝置的 BIOS 韌體。

三、英文發明摘要：

An electronic apparatus and a BIOS (Basic Input/Output

System) updating apparatus thereof are provided. The electronic apparatus including a CPU (central processing unit), a chipset, a first interface circuit and a second interface circuit. The chipset is coupled to the CPU. The first interface circuit is coupled to a first memory and a second memory. The first memory includes a first BIOS and the second memory includes a second BIOS. The second interface circuit is coupled to the first interface circuit and an exterior storage device, wherein when the exterior storage device includes a third BIOS, a target memory is selected from one of the first and second memory based on a first rule to update the target memory with the third BIOS. Thus, BIOS firmware of the electronic apparatus can be safely updated.

四、指定代表圖：

(一) 本案之指定代表圖：圖 1

(二) 本代表圖之元件符號簡單說明：

100：電子裝置

110：中央處理單元

120：晶片組

130：更新裝置

131：第一介面電路

132：第二介面電路

133：第三介面電路

System) updating apparatus thereof are provided. The electronic apparatus including a CPU (central processing unit), a chipset, a first interface circuit and a second interface circuit. The chipset is coupled to the CPU. The first interface circuit is coupled to a first memory and a second memory. The first memory includes a first BIOS and the second memory includes a second BIOS. The second interface circuit is coupled to the first interface circuit and an exterior storage device, wherein when the exterior storage device includes a third BIOS, a target memory is selected from one of the first and second memory based on a first rule to update the target memory with the third BIOS. Thus, BIOS firmware of the electronic apparatus can be safely updated.

四、指定代表圖：

(一) 本案之指定代表圖：圖 1

(二) 本代表圖之元件符號簡單說明：

100：電子裝置

110：中央處理單元

120：晶片組

130：更新裝置

131：第一介面電路

132：第二介面電路

133：第三介面電路

- 134：微控制器
- 140：切換器
- 150：外部儲存裝置
- 161：第一記憶體
- 162：第二記憶體
- 170：觸發按鈕
- N11、N12：選擇端
- N13：共同端

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種電子裝置，且特別是有關於一種基本輸入輸出系統（Basic Input/Output System, BIOS）的更新裝置與具有所述更新裝置的電子裝置。

【先前技術】

每一台電腦系統中，主機板上都會擁有自己的基本輸入輸出系統（Basic Input/Output System，以下稱 BIOS）。此 BIOS 的程式碼一般皆是儲存於主機板上的一個 BIOS 記憶體中。此 BIOS 記憶體一般為非揮發性(non-volatile memory)，例如唯讀記憶體(Read-Only Memory, ROM)等。目前大部份電腦系統於開機時第一個所執行的動作，係利用中央處理單元（Central Processor Unit，CPU）來執行儲存在 BIOS 記憶體內之 BIOS 程式碼，即是啟動 BIOS 以完成開機的動作。

目前電腦系統皆允許使用者更新 BIOS 程式碼。然而，當 BIOS 出現異常(例如更新失敗、更新版本錯誤等所導致的異常)時，此電腦系統將無法操作。此時，此電腦系統需要送至維修廠，以便將 BIOS 記憶體從主機板取下後重新燒錄 BIOS 的程式碼。

此外，有時候在 BIOS 更新完畢後，當使用者後悔或不滿意更新的 BIOS 時，由於 BIOS 記憶體中原本 BIOS 程式碼已被抹除，使用者無法讓電腦系統回復成原本的 BIOS

版本。再者，在使用者不斷嘗試不同的新 BIOS 程式碼的更新過程中，頻繁地對 BIOS 記憶體進行抹除與更新亦會加速降低 BIOS 記憶體的壽命。

【發明內容】

本案提出一種 BIOS 的更新裝置，包括第一介面電路以及第二介面電路。第一介面電路耦接至第一記憶體與第二記憶體，其中第一記憶體與第二記憶體分別具有第一 BIOS 檔與第二 BIOS 檔。第二介面電路耦接至第一介面電路與外部儲存裝置，其中當外部儲存裝置具有第三 BIOS 檔時，依據第一規則從第一記憶體與第二記憶體中選擇目標記憶體，將第三 BIOS 檔更新至目標記憶體。

本案另提出一種電子裝置，包括中央處理單元、晶片組、第一介面電路以及第二介面電路。晶片組耦接至中央處理單元。第一介面電路耦接至第一記憶體與第二記憶體，其中第一記憶體與第二記憶體分別具有第一 BIOS 檔與第二 BIOS 檔。第二介面電路，耦接至第一介面電路與外部儲存裝置，其中當外部儲存裝置具有第三 BIOS 檔時，依據第一規則從第一記憶體與第二記憶體中選擇目標記憶體，將第三 BIOS 檔更新至目標記憶體。

基於上述，本案實施例中的更新裝置耦接至多個記憶體。更新裝置可以藉由第二介面電路讀取電子裝置外部儲存裝置的第三 BIOS 檔，並且第二介面電路可以依據第一

規則以選擇這些記憶體其中之一以做為目標記憶體，以及將第三 BIOS 檔透過第一介面電路更新至目標記憶體中。

此外，第三介面電路可以依據第二規則從這些記憶體中選擇其中之一以做為開機記憶體，使晶片組可以透過第一介面電路取得開機記憶體中的 BIOS 檔開機。如此一來，本案實施例中的更新裝置可以減少記憶體更新次數，以延長記憶體的壽命，以及可以避免更新版本錯誤所導致的異常。此外，本案實施例中的更新裝置可以提供使用者在後悔或不滿意更新的 BIOS 檔時回復原本的 BIOS 檔版本，進而安全地更新記憶體。

為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【實施方式】

圖 1 是依照本案實施例所繪示的一種電子裝置的方塊示意圖。電子裝置 100 可以電腦系統或是其他任何具有基本輸入輸出系統(Basic Input/Output System, 以下稱 BIOS)的裝置。請參照圖 1, 電子裝置 100 包括中央處理單元 110、晶片組 120、更新裝置 130、外部儲存裝置 150 以及多個記憶體。

本實施例雖於圖 1 繪示第一記憶體 161 及第二記憶體 162, 然而電子裝置 100 中記憶體的個數不應受限於此。本領域技術人員可以視其實際產品的設計需求, 並參照本實施例之教示, 而將記憶體的個數類推至更多個。其中, 外

部儲存裝置 150 具有第三 BIOS 檔，而第一記憶體 161 及第二記憶體 162 分別具有第一 BIOS 檔與第二 BIOS 檔。第一記憶體 161 及第二記憶體 162 內的所述第一 BIOS 檔與第二 BIOS 檔。

此外，更新裝置 130 包括第一介面電路 131、第二介面電路 132、第三介面電路 133、微控制器(microcontroller, MC) 134、切換器 140 及觸發按鈕 170。

第一介面電路 131 可以耦接至多數個記憶體。例如，在本實施例中，第一介面電路 131 耦接至第一記憶體 161 及第二記憶體 162。第二介面電路 132 耦接至第一介面電路 131。第二介面電路 132 可以提供一個存取介面於更新裝置 130 與外部儲存裝置 150 之間。第二介面電路 132 可以將外部儲存裝置 150 中的第三 BIOS 檔讀入至第一介面電路 131。

第二介面電路 132 所提供的存取介面可以是任何資料傳輸介面。例如，若外部儲存裝置 150 是通用串列匯流排(Universal Serial Bus，以下稱 USB)儲存裝置，則第二介面電路 132 可以是 USB 主控制器(host controller)。若外部儲存裝置 150 是安全數位(Secure Digital, SD)記憶卡或其他類型記憶卡，則第二介面電路 132 可以是讀卡機電路。

切換器 140 的第一選擇端 N11 用以耦接至第二介面電路 132，切換器 140 的第二選擇端 N12 用以耦接至晶片組 120，切換器 140 的共同端 N13 用以耦接至外部儲存裝置 150。

晶片組 120 可根據電子裝置 100 的電源管理模式分為正常操作狀態及失能狀態。當電子裝置 100 於開機狀態時，晶片組 120 處於正常操作狀態，則切換器 140 選擇將外部儲存裝置 150 耦接於晶片組 120。也就是說，此時外部儲存裝置 150 可以被運行於電子裝置 100 的作業系統 (Operating System, OS) 與應用程式 (application program) 所存取。

微控制器 134 耦接至觸發按鈕 170。其中，觸發按鈕 170 可以更新裝置 130 內部按鈕 (如圖 1) 或是一個配置於電子裝置 100 的外部按鈕、或電腦鍵盤的一個按鍵。

當電子裝置 100 於關機、休眠狀態時，晶片組 120 處於失能狀態，此時使用者可以按壓觸發按鈕 170 來觸發/啟動更新裝置 130 與微控制器 134。在本實施例中，使用者須按壓觸發按鈕 170 維持約 3 至 5 秒的時間後，才可以觸發/啟動微控器 134 去進行更新流程，以防使用者誤觸發。

微控器 134 被觸發/啟動後，微控制器 134 控制切換器 140 選擇將外部儲存裝置 150 耦接於第二介面電路 132。也就是說，此時外部儲存裝置 150 可以被更新裝置 130 所存取。

當連接至第二介面電路 132 的外部儲存裝置 150 具有 BIOS 檔時，第二介面電路 132 依據第一規則從這些第一記憶體 161 及第二記憶體 162 中選擇一個記憶體做為目標記憶體，以及透過第一介面電路 131 將外部儲存裝置 150 的

BIOS 檔更新至該目標記憶體。換言之，當晶片組 120 處於失能狀態時，並且使用者按壓觸發按鈕 170 後，更新裝置 130 可經由第二介面電路 132 讀取外部儲存裝置 150 中的 BIOS 檔。

在其他實施例中，切換器 140 可能會被省略。也就是說，外部儲存裝置 150 可以直接耦接於第二介面電路 132 所提供的存取介面。

晶片組 120 與中央處理單元 110 耦接。第三介面電路 133 耦接於第一介面電路 131 與晶片組 120 之間。第三介面電路 133 提供一個存取介面於第一介面電路 131 與晶片組 120 之間。

更新裝置 130 的第三介面電路 133 依據第二規則從這些第一記憶體 161 及第二記憶體 162 中選擇一個記憶體作為開機記憶體，以及透過第一介面電路 131 將該開機記憶體連接至晶片組 120 的 BIOS 記憶體連接埠。

舉例來說，於本實施例中，若第一記憶體 161 被選擇作為開機記憶體，則第一記憶體 161 可以透過第一介面電路 131 與第三介面電路 133 耦接至晶片組 120 的 BIOS 記憶體連接埠。因此，在電子裝置 100 開機時，中央處理單元 110 可以透過晶片組 120、第一介面電路 131 與第三介面電路 133 取得第一記憶體 161 中的第一 BIOS 檔(BIOS 韌體)進行開機程序。

在此假設外部儲存裝置 150 具有第三 BIOS 檔。第二介面電路 132 在讀取外部儲存裝置 150 的第三 BIOS 檔時，

微控制器 134 (或第二介面電路 132) 可以對此第三 BIOS 檔進行檢查，以判別此第三 BIOS 檔是否有效而可以符合此電子裝置 100。

舉例來說，微控制器 134 可以控制第二介面電路 132 進行循環冗餘檢查(cyclic redundancy check, CRC)，及/或檢查此第三 BIOS 檔的檔名、檔案格式、檔案日期、版本資訊等。或者，微控制器 134 (或第二介面電路 132) 可以檢查此第三 BIOS 檔是否可以符合此電子裝置 100。例如，第三 BIOS 檔含有適用機型的資訊，而微控制器 134 (或第二介面電路 132) 可以檢查此資訊來判斷此第三 BIOS 檔是否可以運作於此電子裝置 100。

若此第三 BIOS 檔為有效，則微控制器 134 控制第二介面電路 132 以讀取第三 BIOS 檔。更詳述地，若微控制器 134 判斷外部儲存裝置 150 的第三 BIOS 檔為有效而可以符合電子裝置 100，此時第二介面電路 132 會依據第一規則，從電子裝置 100 中多數個第一記憶體 161 及第二記憶體 162 中選擇其中一個記憶體做為目標記憶體。

於本實施例中，所選擇的目標記憶體不會和當前電子裝置 100 的開機記憶體相同。例如，若當前電子裝置 100 的開機記憶體是第一記憶體 161，則微控制器 134 (或第二介面電路 132) 不會選擇第一記憶體 161 做為目標記憶體。

其中所述第一規則可以依照實際產品的設計需求來決定。其中，第一規則包括：依據 BIOS 檔的更新次數值、

或檔案大小或是版本的新舊等其中之一來選擇目標記憶體。

再舉例，所述第一規則包括：分別取得第一記憶體 161 及第二記憶體 162 的更新次數值；以及根據該些更新次數值，從第一記憶體 161 及第二記憶體 162 中選擇具有該更新次數值為最小者做為該目標記憶體。第一介面電路 131 可以記錄每個第一記憶體 161 及第二記憶體 162 的更新次數資訊。

因此，第二介面電路 132 可以藉由取得第一記憶體 161 及第二記憶體 162 各自的更新次數值來做為第一規則的選擇依據，且在第一記憶體 161 及第二記憶體 162 中選擇具有更新次數值為最小者做為目標記憶體。因此，本實施例可以避免記憶體因更新次數過多而導致損壞。例如，假設第一記憶體 161 的更新次數大於第二記憶體 162 的更新次數，則第二介面電路 132 可以選擇將外部儲存裝置 150 的第三 BIOS 檔更新至第二記憶體 162。

在一些實施例中，所述第一規則包括：分別取得第一記憶體 161 及第二記憶體 162 的第一 BIOS 檔及第二 BIOS 檔的版本資訊；以及根據該些版本資訊，從第一記憶體 161 及第二記憶體 162 中選擇具有該版本資訊最舊者做為該目標記憶體。例如，假設第一記憶體 161 的第一 BIOS 檔的版本較新，而第二記憶體 162 的第二 BIOS 檔的版本最舊，則第二介面電路 132 可以選擇將外部儲存裝置 150 的第三 BIOS 檔更新至第二記憶體 162，以取代第二記憶體 162 原

先的第二 BIOS 檔。在其他實施例中，若外部儲存裝置 150 的第三 BIOS 檔的版本比第一記憶體 161 及第二記憶體 162 中第一 BIOS 檔及第二 BIOS 檔的版本還要舊，則更新裝置 130 可以拒絕將版本最舊的第三 BIOS 檔更新至任何一個記憶體。

在其他實施例中，所述第一規則包括：分別取得第一記憶體 161 及第二記憶體 162 的修改日期(或更新日期)；以及根據該些修改日期，從第一記憶體 161 及第二記憶體 162 中選擇具有該修改日期為最舊者做為該目標記憶體。所述第一記憶體 161 及第二記憶體 162 的修改日期可以記錄於第一介面電路 131，或是各自記錄於第一記憶體 161 及第二記憶體 162。

因此，第二介面電路 132 分別取第一記憶體 161 及第二記憶體 162 各自所記錄的修改日期。根據這些修改日期，第二介面電路 132 會從第一記憶體 161 及第二記憶體 162 中選擇具有修改日期為最舊者以做為目標記憶體。例如，若第一記憶體 161 在上週才更新過 BIOS 韌體，而第二記憶體 162 則是在去年更新過 BIOS 韌體，則第二介面電路 132 可以選擇將外部儲存裝置 150 的第三 BIOS 檔更新至第二記憶體 162，以取代第二記憶體 162 原先的第二 BIOS 檔。

上述諸實施例揭露了第一規則的不同實施方式，然而第一規則的實施方式不應以此為限。例如，第二介面電路 132 可以用上述諸實施例揭露內容的組合來實施第一規

則。在第二介面電路 132 將外部儲存裝置 150 的第三 BIOS 檔更新至目標記憶體時，電子裝置 100 中有一個發光二極體(light-emitting diode, LED)顯示燈(未繪製)會發光，以提示使用者外部儲存裝置 150 的第三 BIOS 檔已成功讀入至目標記憶體。

圖 2 繪示 BIOS 檔讀入目標記憶體的流程圖。請同時參照圖 1 與圖 2，於步驟 S210，第二介面電路 132 讀取外部儲存裝置 150 的第三 BIOS 檔。而於步驟 S212，第二介面電路 132 會根據如上述之第一規則，選擇第一記憶體 161 及第二記憶體 162 其中之一為目標記憶體。於步驟 S214 中，第二介面電路 132 會將從外部儲存裝置 150 中所讀取的第三 BIOS 檔傳至第一介面電路 131，而於步驟 S216 中，第一介面電路 131 會將第三 BIOS 檔存入目標記憶體。

另一方面，請參照圖 1，第三介面電路 133 會依據第二規則從第一記憶體 161 及第二記憶體 162 中選擇其中一做為開機記憶體，而使晶片組 120 可以讀取開機記憶體中的第一 BIOS 檔或第二 BIOS 檔其中之一。其中，所述第二規則可以依照實際產品的設計需求來決定。例如，依據第一規則下產生目標記憶體或是版本的新舊來選擇目標記憶體。

在另一實施例中，所述第二規則包括：根據前述第一規則所選目標記憶體，從第一記憶體 161 及第二記憶體 162 中選擇其中一者做為該開機記憶體。例如，更新裝置 130 可以依據前述第一規則從第一記憶體 161 及第二記憶體

162 中選擇具有更新次數值最小者(例如第二記憶體 162)做為 BIOS 更新的目標記憶體。

因此，第三介面電路 133 可以選擇第二記憶體 162 做為開機記憶體。在第二記憶體 162 完成更新後的第一次開機程序中，中央處理單元 110 可以透過晶片組 120 與更新裝置 130 取得第二記憶體 162 的新 BIOS 檔進行開機程序。倘若使用者不滿意第二記憶體 162 的新 BIOS 檔，或是第二記憶體 162 的新 BIOS 檔造成開機失敗，則在重新開機時，更新裝置 130 可以改選第一記憶體 161 做為開機記憶體。

在又一實施例中，所述第二規則包括：分別取得第一記憶體 161 及第二記憶體 162 的第一 BIOS 檔及第二 BIOS 檔的版本資訊；以及根據該些版本資訊，從第一記憶體 161 及第二記憶體 162 中選擇具有該版本資訊最新者做為該開機記憶體。

第三介面電路 133 可以藉由取得第一記憶體 161 及第二記憶體 162 的第一 BIOS 檔及第二 BIOS 檔的版本資訊做為第二規則的選擇依據。例如，更新裝置 130 可以依據前述第一規則從第一記憶體 161 及第二記憶體 162 中選擇具有版本資訊最舊者(例如第二記憶體 162)做為 BIOS 更新的目標記憶體，而將外部儲存裝置 150 中版本資訊最新的第三 BIOS 檔更新至第二記憶體 162。

因此，第三介面電路 133 可以選擇第二記憶體 162 做為開機記憶體，因為此時第二記憶體 162 具有最新版本的

第二 BIOS 檔。在第二記憶體 162 完成更新後的第一次開機程序中，中央處理單元 110 可以透過晶片組 120 與更新裝置 130 取得第二記憶體 162 的新 BIOS 檔進行開機程序。倘若使用者不滿意第二記憶體 162 的新第二 BIOS 檔，或是第二記憶體 162 的新第二 BIOS 檔造成開機失敗，則在重新開機時，更新裝置 130 可以改選第一記憶體 161 做為開機記憶體。

舉例來說，如圖 3 所繪示之晶片組讀取 BIOS 檔的流程圖。請參照圖 1 與圖 3，在步驟 S310，第三介面電路 133 會根據如上述之第二規則選取第一記憶體 161 及第二記憶體 162 為開機記憶體。於步驟 S312 中，第一介面電路 132 會取得開機記憶體中的 BIOS 檔，接著於步驟 S314，第三介面電路 133 可藉由第一介面電路 131 而取得 BIOS 檔，最後，於步驟 316，晶片組 120 可透過第三介面電路 133 以取得 BIOS 檔。

上述諸實施例揭露了第二規則的不同實施方式，然而第二規則的實施方式不應以此為限。例如，更新裝置 130 可以用上述諸實施例揭露內容的組合來實施第二規則。

綜上所述，上述諸實施例提出之更新裝置及電子裝置可以讀取外部儲存裝置的 BIOS 檔，且可以依據特定規則來從多個記憶體中選取目標記憶體，以將外部儲存裝置的 BIOS 檔更新至此目標記憶體中。此外，更新裝置還可以透過特定規則從這些記憶體中選取開機記憶體，以使晶片組可以依據開機記憶體中的 BIOS 檔開機。特別是，在上述

諸實施例中特定規則包括記憶體中所記錄的更新次數、或檔案版本新舊。此外，若使用者試用 BIOS 檔後確認為有效，使用者亦可以設定此 BIOS 檔為預設開機記憶體；若為使用者不滿意此 BIOS 檔，使用者可以透過切換指令以設定其他 BIOS 檔以做為預設開機記憶體。如此一來，使用者可以從外部儲存裝置來讀取 BIOS 檔，並且將所讀取的 BIOS 檔存入至具有多數個記憶體的電子裝置，以及安全地更新記憶體並試用新的 BIOS 檔。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 是依照本案實施例所繪示的一種電子裝置的方塊示意圖。

圖 2 所示之 BIOS 檔讀入目標記憶體的流程圖。

圖 3 所示之晶片組讀取 BIOS 檔的流程圖。

【主要元件符號說明】

100：電子裝置

110：中央處理單元

120：晶片組

130：更新裝置

- 131：一介面電路
- 132：第二介面電路
- 133：第三介面電路
- 134：微控制器
- 140：切換器
- 150：外部儲存裝置
- 161：第一記憶體
- 162：第二記憶體
- 170：觸發按鈕
- N11、N12：選擇端
- N13：共同端
- S210~S216、S310~S316：步驟

七、申請專利範圍：

1. 一種基本輸入輸出系統的更新裝置，包括：

一第一介面電路，耦接至一第一記憶體與一第二記憶體，其中該第一記憶體與該第二記憶體分別具有一第一基本輸入輸出系統檔與一第二基本輸入輸出系統檔；以及

一第二介面電路，耦接至該第一介面電路與一外部儲存裝置，其中當該外部儲存裝置具有一第三基本輸入輸出系統檔時，依據一第一規則從該第一記憶體與該第二記憶體中選擇一目標記憶體，將該第三基本輸入輸出系統檔更新至該目標記憶體。

2. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，其中該第二介面電路包括一通用串列匯流排主控制器，而該外部儲存裝置為一通用串列匯流排儲存裝置。

3. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，其中該第二介面電路包括一讀卡機，而該外部儲存裝置為一記憶卡。

4. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，更包括：

一切換器，一第一選擇端耦接至該第二介面電路，一第二選擇端耦接至一晶片組，一共同端耦接至該外部儲存裝置；

其中若該晶片組於一正常操作狀態，則該切換器將該外部儲存裝置耦接至該晶片組；以及若該晶片組於一失能狀態，則該切換器將該外部儲存裝置耦接至該第二介面電路。

5. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，其中該第一規則包括為選擇該第一記憶體與該第二記憶體中具有一更新次數值為最小者、或具有一版本資訊最舊者、或具有一修改日期最舊者，做為該第三基本輸入輸出系統檔更新的一目標記憶體。

6. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，更包括：

一第三介面電路，耦接至該第一介面電路與一晶片組，依據一第二規則選擇該第一記憶體或該第二記憶體為一開機記憶體。

7. 如申請專利範圍第 6 項所述基本輸入輸出系統的更新裝置，其中該第二規則為以該目標記憶體作為該開機記憶體。

8. 如申請專利範圍第 7 項所述基本輸入輸出系統的更新裝置，其中該目標記憶體，係以一第一指標控制。

9. 如申請專利範圍第 6 項所述基本輸入輸出系統的更新裝置，其中該第二規則為選擇該第一記憶體與該第二記憶體具有一版本資訊最新者為該開機記憶體。

10. 如申請專利範圍第 1 項所述基本輸入輸出系統的更新裝置，更包括一觸發按鈕與一微控制器，當啟動該觸發按鈕時，該微控制器控制該第二介面電路依據一第一規則從該第一記憶體與該第二記憶體中選擇一目標記憶體，並使該外部儲存裝置具有該第三基本輸入輸出系統檔透過該該第二介面電路去更新該目標記憶體。

11. 一種電子裝置，包括：

一中央處理單元；

一晶片組，耦接至該中央處理單元；

一第一介面電路，耦接至一第一記憶體與一第二記憶體，其中該第一記憶體與該第二記憶體分別具有一第一基本輸入輸出系統檔與一第二基本輸入輸出系統檔；以及

一第二介面電路，耦接至該第一介面電路與一外部儲存裝置，其中當該外部儲存裝置具有一第三基本輸入輸出系統檔時，依據一第一規則從該第一記憶體與該第二記憶體中選擇一目標記憶體，將該第三基本輸入輸出系統檔更新至該目標記憶體。

12. 如申請專利範圍第 11 項所述之電子裝置，其中該第二介面電路包括一通用串列匯流排主控制器，而該外部儲存裝置為一通用串列匯流排儲存裝置。

13. 如申請專利範圍第 11 項所述之電子裝置，其中該第二介面電路包括一讀卡機，而該外部儲存裝置為一記憶卡。

14. 如申請專利範圍第 11 項所述之電子裝置，更包括：

一切換器，一第一選擇端耦接至該第二介面電路，一第二選擇端耦接至一晶片組，一共同端耦接至該外部儲存裝置；

其中若該晶片組於一正常操作狀態，則該切換器將該外部儲存裝置耦接至該晶片組；以及若該晶片組於一失能狀態，則該切換器將該外部儲存裝置耦接至該第二介面電路。

15. 如申請專利範圍第 11 項所述之電子裝置，其中該第一規則包括為選擇該第一記憶體與該第二記憶體中具有一更新次數值為最小者、或具有一版本資訊最舊者、或具有一修改日期最舊者，做為該第三基本輸入輸出系統檔更新的一目標記憶體。

16. 如申請專利範圍第 11 項所述基本輸入輸出系統的更新裝置，更包括：

一第三介面電路，耦接至該第一介面電路與該晶片組，依據一第二規則選擇該第一記憶體或該第二記憶體為一開機記憶體。

17. 如申請專利範圍第 16 項所述之電子裝置，其中該第二規則為以該目標記憶體作為該開機記憶體。

18. 如申請專利範圍第 17 項所述基本輸入輸出系統的更新裝置，其中該目標記憶體，係以一第一指標控制。

19. 如申請專利範圍第 16 項所述之電子裝置，其中該第二規則為選擇該第一記憶體與該第二記憶體具有一版本資訊最新者為該開機記憶體。

20. 如申請專利範圍第 11 項所述之電子裝置，更包括一觸發按鈕與一微控制器，當啟動該觸發按鈕時，該微控制器控制該第二介面電路依據一第一規則從該第一記憶體與該第二記憶體中選擇一目標記憶體，並使該外部儲存裝置具有該第三基本輸入輸出系統檔透過該第二介面電路去更新該目標記憶體。

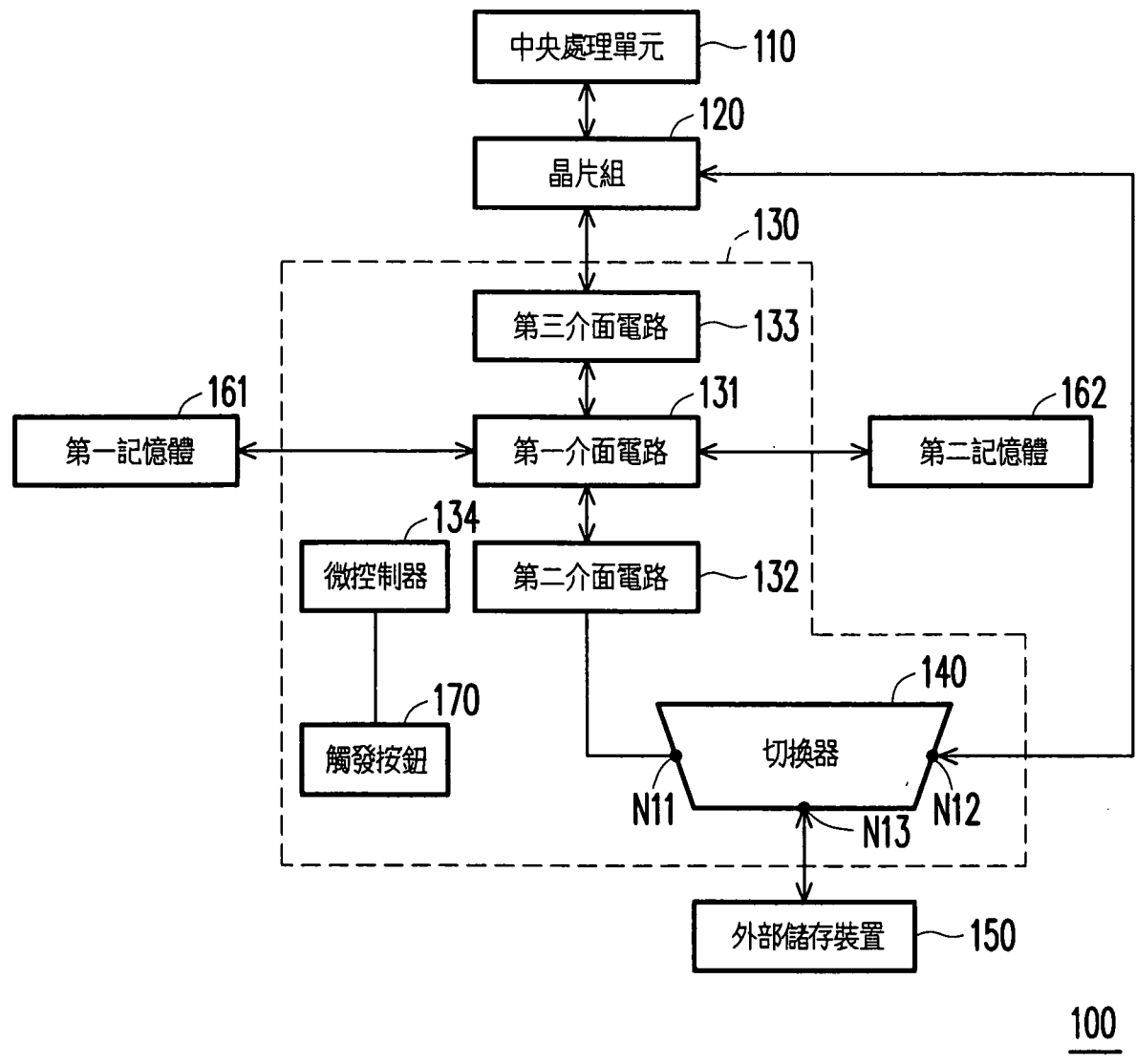


圖 1

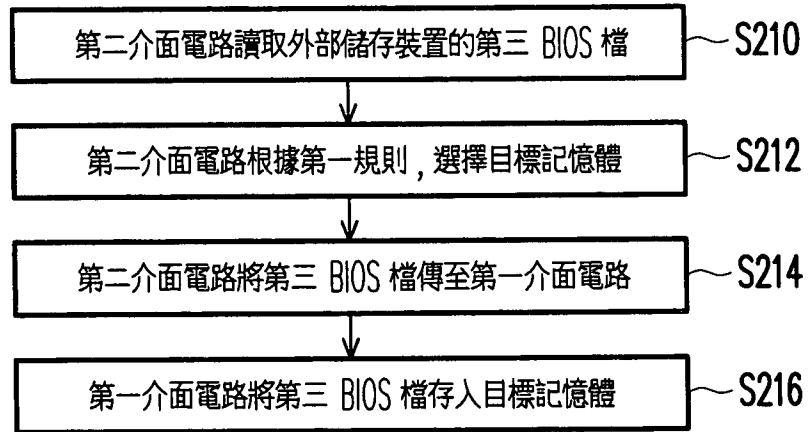


圖 2

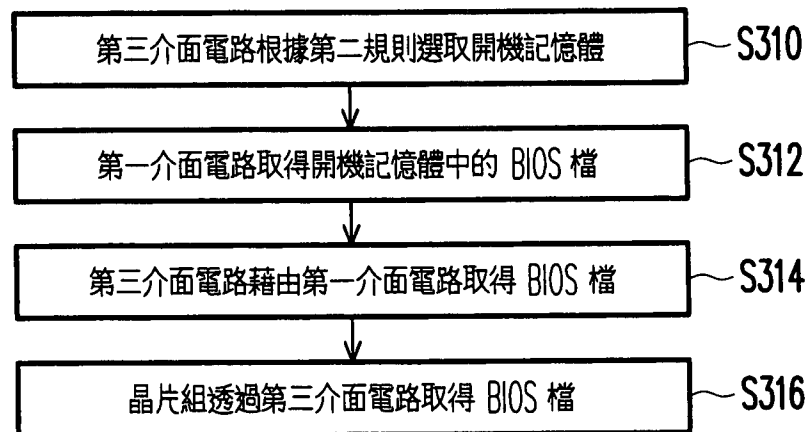


圖 3