

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-226569

(P2012-226569A)

(43) 公開日 平成24年11月15日(2012.11.15)

(51) Int. Cl.	F I	テーマコード (参考)
G06F 12/16 (2006.01)	G06F 12/16 340Q	5B018
G06F 3/06 (2006.01)	G06F 3/06 304Z	5B065

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号	特願2011-93786 (P2011-93786)	(71) 出願人	390008235 ファナック株式会社 山梨県南部留郡忍野村忍草字古馬場358 〇番地
(22) 出願日	平成23年4月20日 (2011.4.20)	(74) 代理人	110001151 あいわ特許業務法人
		(72) 発明者	熊倉 達郎 山梨県南部留郡忍野村忍草字古馬場358 〇番地 ファナック株式会社内
		(72) 発明者	西 徹 山梨県南部留郡忍野村忍草字古馬場358 〇番地 ファナック株式会社内
		(72) 発明者	依田 航一 山梨県南部留郡忍野村忍草字古馬場358 〇番地 ファナック株式会社内

最終頁に続く

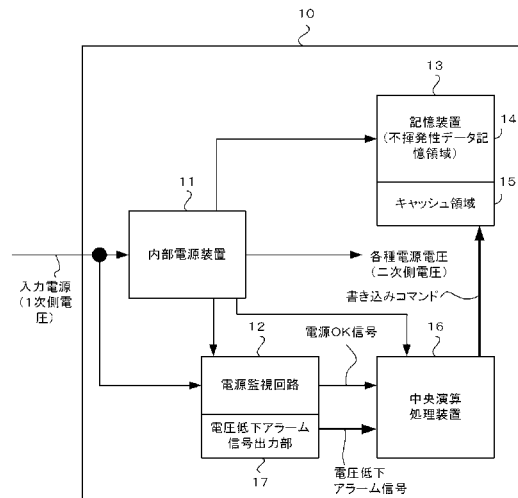
(54) 【発明の名称】 記憶装置のデータ保護装置

(57) 【要約】

【課題】 キャッシュ領域に転送済みのデータが消失することを防止することが可能な記憶装置のデータ保護装置を提供すること。

【解決手段】 制御装置10に備わった、データが格納される不揮発性データ記憶領域14と、不揮発性データ記憶領域14に格納されるデータを一時的に保存するキャッシュ領域15とを有する記憶装置13のデータ保護装置であって、入力電源から供給される電源の電圧を所定の電圧に変換する内部電源装置11と、入力電源から供給される電源の電圧を監視し該電圧の低下を検出した時に電圧低下信号を出力する電源監視回路12と、電圧低下信号を受信したときキャッシュ領域15に保存されたデータを不揮発性データ領域14に書き込む書き込み指令を出力する中央演算処理回路16と、前記書き込み指令が出力されたとき、キャッシュ領域15に保存されたデータを不揮発性データ記憶領域14に書き込むようにした記憶装置のデータ保護装置。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

データが格納される不揮発性データ記憶領域と、該不揮発性データ記憶領域に格納されるデータを一時的に保存するキャッシュ領域とを有する記憶装置のデータ保護装置であって、

外部電源装置から供給される電源の電圧を所定の電圧に変換する内部電源装置と、前記外部電源装置から供給される電源の電圧を監視し、該電圧の低下を検出した時に電圧低下信号を出力する電源監視回路と、

前記電圧低下信号を受信したとき、前記キャッシュ領域に保存されたデータを前記不揮発性データ領域に書き込む書き込み指令を出力する中央演算処理回路と、

前記書き込み指令が出力されたとき、前記キャッシュ領域に保存されたデータを前記不揮発性データ記憶領域に書き込むことを特徴とする記憶装置のデータ保護装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、記憶装置のデータ保護装置に関する。

【背景技術】**【0002】**

工作機械や産業用機械などを制御する制御装置 10 は、不揮発性データ記憶領域 14 およびキャッシュ領域 15 を有する記憶装置 13、制御装置 10 をプログラムに従って制御する中央演算処理装置 16、入力電源の一次側電圧を二次側電圧である各種電源電圧に変換して制御装置 10 を構成する各部に供給する内部電源装置 11、内部電源装置 11 に入力する入力電源の一次側電圧を監視する電源監視回路 12 を備える。電源監視回路 12 は制御装置 10 の内部電源装置 11 に入力する入力電源の入力電圧が安定した電圧かを監視し、電源の電圧異常や瞬停を検出する回路である。電源監視回路 12 は入力電圧が安定した電圧になった場合、入力電源が良好であることを示す電源 OK 信号を中央演算処理装置 16 に送る。

【0003】

制御装置 10 に備わった不揮発性データ記憶領域 14 およびキャッシュ領域 15 を有する記憶装置 13 へのデータの書き込みは、まず基幹側（以下、「ホスト」という）から記憶装置 13 内のキャッシュ領域 15 へ書き込みが行われ、次に、キャッシュ領域 15 に書き込まれたデータを記憶装置 13 の不揮発性データ記憶領域 14 に書き込む順序で行われる。こうすることで、ホストから記憶装置 10 内部の不揮発性データ記憶領域 14 への転送速度を高速化している。

【0004】

ここで、このキャッシュ領域 15 から記憶装置 10 の不揮発性データ記憶領域 14 への書き込みが行われる前に、何らかの原因で記憶装置 13 の電源が切断されると、ホストが記憶装置 10 に書き込んだと認識しているデータが実際には記憶装置 10 の不揮発性データ記憶領域に保存されずに消失してしまうため、システムが異常状態になる。

【0005】

キャッシュ領域 15 に書き込みがなされたデータの保護は、無停電電源装置にシステム全体の電源保護装置、あるいは記憶装置専用のバックアップ電源装置の様に、専用の電源装置を用いて記憶装置の電源を保持することにより従来は行われていた。あるいは、不揮発性メモリをキャッシュとして用いる方法が特許文献 1 や特許文献 2 に開示されている。

【先行技術文献】**【特許文献】****【0006】**

【特許文献 1】 特開 2007 - 179546 号公報

【特許文献 2】 特開 2009 - 187062 号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0007】

しかしながら、電源装置や不揮発性メモリを追加するために装置全体の体積が増えたり、費用が増えたりするという問題がある。また、安価な不揮発性メモリはメモリ自体の寿命が短く信頼性が低い問題がある。

そこで本発明の目的は、キャッシュ領域に転送済みのデータが消失することを防止することが可能な記憶装置のデータ保護装置を提供することである。

【課題を解決するための手段】

【0008】

本願の請求項1に係る発明は、データが格納される不揮発性データ記憶領域と、該不揮発性データ記憶領域に格納されるデータを一時的に保存するキャッシュ領域とを有する記憶装置のデータ保護装置であって、外部電源装置から供給される電源の電圧を所定の電圧に変換する内部電源装置と、前記外部電源装置から供給される電源の電圧を監視し、該電圧の低下を検出した時に電圧低下信号を出力する電源監視回路と、前記電圧低下信号を受信したとき、前記キャッシュ領域に保存されたデータを前記不揮発性データ領域に書き込む書き込み指令を出力する中央演算処理回路と、前記書き込み指令が出力されたとき、前記キャッシュ領域に保存されたデータを前記不揮発性データ記憶領域に書き込むことを特徴とする記憶装置のデータ保護装置である。

10

【発明の効果】

【0009】

本発明により、キャッシュ領域に転送済みのデータが消失することを防止することが可能な記憶装置のデータ保護装置を提供できる。

20

【図面の簡単な説明】

【0010】

【図1】本発明の記憶装置のデータ保護装置の実施形態を説明する図である。

【図2】中央演算処理装置の動作について説明するフローチャートである。

【図3】従来のデータ記憶装置を説明する図である。

【発明を実施するための形態】

【0011】

以下、本発明の実施形態を図面と共に説明する。

30

図1は、本発明の記憶装置のデータ保護装置の実施形態を説明する図である。

制御装置10は、不揮発性データ記憶領域14およびキャッシュ領域15を有する記憶装置13、制御装置10をプログラムに従って制御する中央演算処理装置16、入力電源の一次側電圧を二次側電圧である各種電源電圧に変換して制御装置10を構成する各部に供給する内部電源装置11、内部電源装置11に入力する入力電源の一次側電圧を監視する電源監視回路12を備える。記憶装置13は、ホスト(図示せず)から送られてきたデータ(プログラムを含む)をまず、一次的に、キャッシュ領域15に格納し、次に、不揮発性データ記憶領域に格納する制御部(例えば、マイクロプロセッサ、あるいは、ロジック回路)を備える。キャッシュ領域15は一時的なデータの格納領域である。記憶装置13は例えばハードディスク、あるいは半導体ディスクである。

40

【0012】

内部電源装置11は、入力電源である一次側電圧を各種電源電圧である二次側電圧に変換する装置であり、例えば、入力電源が交流商用電源とすると二次側電圧は制御装置の各部が必要とする直流電圧に変換する。内部電源装置11はコンデンサなどを構成部品に含んでいることから、入力電源の電圧が急激に低下したり、電源開閉スイッチ(図示せず)がオフとなった場合、入力電源の電圧が低下あるいは電源開閉スイッチがオフとなり電源の電圧が低下してから、所定の時間が経過した後に低下を開始する。所定の時間は内部電源装置によって異なるが、たかだが数ミリ秒~数十ミリ秒である。

【0013】

電源監視回路12は制御装置10の内部電源装置11に入力する入力電源の入力電圧が

50

安定した電圧かを監視し、電源の電圧異常や瞬停を検出する回路である。電源監視回路 12 は入力電圧が安定した電圧になった場合、電源電圧が良好であることを示す電源 OK 信号を中央演算処理装置 16 に送る。

【0014】

制御装置 10 に備わった不揮発性データ記憶領域 14 およびキャッシュ領域 15 を有する記憶装置 13 へのデータの書き込みは、まず基幹側（以下、「ホスト」という）から記憶装置 13 内のキャッシュ領域 15 へ書き込みが行われ、次に、キャッシュ領域 15 に書き込まれたデータを記憶装置 13 の不揮発性データ記憶領域 14 に書き込む順序で行われる。こうすることで、ホストから記憶装置 10 内部の不揮発性データ記憶領域 14 への転送速度を高速化している。

10

【0015】

本発明の実施形態では、電源監視回路 12 は、入力電源の一次側電圧が所定電圧より低くなるなど電源異常を検知した場合に、中央演算処理装置 16 へ電圧低下アラーム信号を出力する電圧低下アラーム信号出力部を備えている。

【0016】

上記本発明の実施形態の構成によって、電源監視回路 12 は、電源の電圧異常や瞬時停止を、電源の一次側電圧（外部電源装置から供給される電源の電圧）を監視することにより二次側電圧（内部電源装置で変換した電圧）が異常になる前に検出し、二次側電圧が異常になる前に電源監視回路 12 の電圧低下アラーム信号出力部から中央演算処理装置 16 に電圧低下アラーム信号を出力する。電圧低下アラーム信号を受け取った中央演算処理装置 16 は記憶装置 13 に、キャッシュ領域 15 に一次的に格納されたデータを速やかに不揮発性データ記憶領域 14 に書き込むことを指令する書き込みコマンドを送る。記憶装置 14 は、キャッシュ領域 15 に一次的に格納されたデータを不揮発性データ領域 14 へ書き込み、キャッシュ領域に転送済みのデータが消失することを防止することができる。

20

【0017】

図 2 は中央演算処理装置の動作を説明するフローチャートである。電圧低下アラーム信号を受け取ると（ステップ SA01）、中央演算処理装置 16 は、記憶装置 13 に対して、キャッシュ領域 15 に一次的に格納されているデータを不揮発性データ領域に 14 に書き込むことを指令する書き込みコマンドを送り（ステップ SA02）、処理を終了する。

30

【0018】

電源監視回路 12 において入力電源の電圧低下を検知して、電源監視回路 12 から中央演算処理装置 16 に対して電圧低下アラーム信号を送り、中央演算処理装置 16 から記憶装置 13 に対して書き込みコマンドを送り、記憶装置 13 は書き込みコマンドを受け取り、キャッシュ領域 15 に一次的に格納されたデータを不揮発性データ領域に格納するまでの処理を、内部電源装置 11 から供給される二次側電圧が低下する前（電源監視回路 12、記憶装置 13、中央演算処理装置 16 が正常に動作する電圧の間）に行う。

【0019】

本発明の実施形態によれば、一次側電圧の低下（スイッチオフによる電源断も含む）によるデータの保存を不揮発性メモリ領域に確実に行うことができる記憶装置のデータ保護装置を提供できる。

40

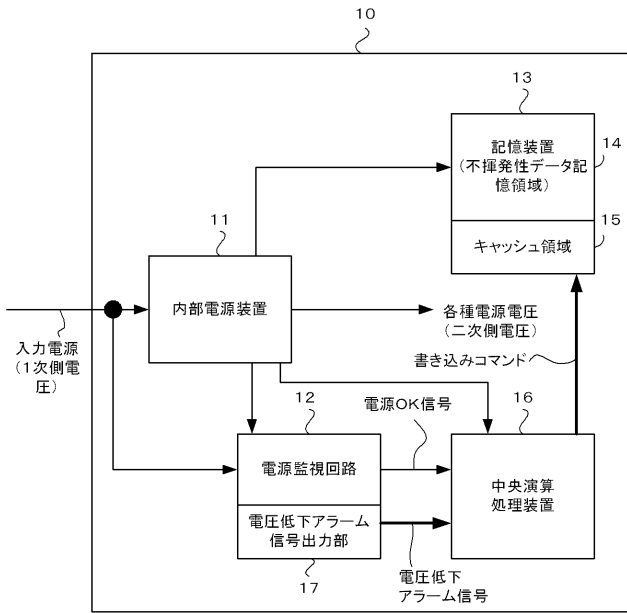
【符号の説明】

【0020】

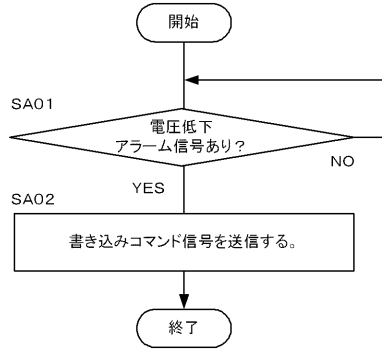
- 10 制御装置
- 11 内部電源装置
- 12 電源監視回路
- 13 記憶装置
- 14 不揮発性データ記憶領域
- 15 キャッシュ領域
- 16 中央演算処理装置
- 17 電圧低下アラーム信号出力部

50

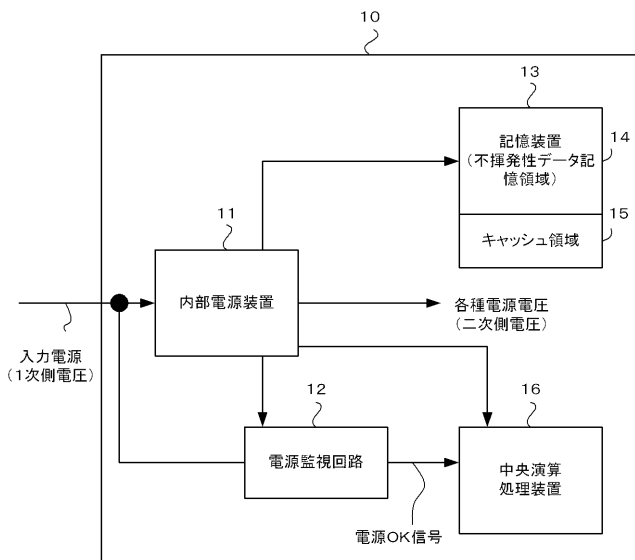
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

Fターム(参考) 5B018 GA04 KA03 LA05 MA03 MA22 NA02 NA06 QA05
5B065 CH01 EA23 EA26