

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5685987号
(P5685987)

(45) 発行日 平成27年3月18日 (2015. 3. 18)

(24) 登録日 平成27年1月30日 (2015.1.30)

(51) Int.Cl.		F I			
H O 1 L 29/786 (2006.01)		H O 1 L 29/78		6 1 8 B	
C O 1 B 31/02 (2006.01)		H O 1 L 29/78		6 1 8 C	
		C O 1 B 31/02		1 0 1 Z	

請求項の数 5 (全 17 頁)

(21) 出願番号	特願2011-38921 (P2011-38921)	(73) 特許権者	000005223 富士通株式会社
(22) 出願日	平成23年2月24日 (2011. 2. 24)		神奈川県川崎市中原区上小田中4丁目1番1号
(65) 公開番号	特開2012-175087 (P2012-175087A)	(74) 代理人	100070150 弁理士 伊東 忠彦
(43) 公開日	平成24年9月10日 (2012. 9. 10)	(74) 代理人	100146776 弁理士 山口 昭則
審査請求日	平成25年11月6日 (2013. 11. 6)	(72) 発明者	實宝 秀幸 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		審査官	山口 大志

最終頁に続く

(54) 【発明の名称】 電子装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、
前記基板上にゲート絶縁膜を介して形成されたグラフェンシートと、
前記グラフェンシートの一端に形成されたソース電極と、
前記グラフェンシートの他端に形成されたドレイン電極と、
前記グラフェンシートに前記ソース電極とドレイン電極との間でゲート電圧を印加するゲート電極と、

前記グラフェンシートに前記ソース電極とドレイン電極の間において、前記ソース電極からドレイン電極へのキャリアの流れを横切って形成された、複数の開口部よりなる開口部列と、
を備え、

前記各々の開口部では前記グラフェンシートから4個以上の炭素原子が除去されており、

前記各々の開口部は、他の炭素原子に結合していない結合手を有する炭素原子を二個以上含む少なくとも5個の炭素原子からなるジグザグ形状の端部により画成されており、

前記開口部の径は炭素原子4個分以上で、10nmを超えないことを特徴とする請求項電子装置。

【請求項2】

前記基板は導電性シリコン基板よりなり、前記ゲート電極は前記導電性シリコン基板よ

りなることを特徴とする請求項 1 記載の電子装置。

【請求項 3】

前記開口部列は、前記ソース電極とドレイン電極の間で、前記キャリアの流れを横切って複数列にわたり形成されていることを特徴とする請求項 1 または 2 記載の電子装置。

【請求項 4】

前記複数の開口部の各々において、前記他の炭素原子に結合していない結合手を有する炭素原子は、水素原子により終端されていることを特徴とする請求項 1 ~ 3 のうち、いずれか一項記載の電子装置。

【請求項 5】

グラフェンシートから少なくとも 4 個の炭素原子を除去することにより、前記グラフェンシート中に開口部を形成する工程と、

前記開口部を形成されたグラフェンシートを還元性雰囲気中においてアニールし、前記開口部の端に、他の炭素原子に結合していない結合手を有する炭素原子を二個以上含む少なくとも 5 個の炭素原子からなるジグザグ形状の端部を形成する工程と、
を含むことを特徴とする電子装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はグラフェンシートを使った電子装置およびその製造方法に関する。

【背景技術】

【0002】

グラフェンは例えば黒鉛結晶中において炭素の六角形格子を構成する sp^2 結合をした炭素原子よりなる原子層であるが、散乱の効果を抑制できれば室温でも $200000\text{ cm}^2\text{ V}^{-1}\text{ cm}^{-1}$ を超える非常に大きな電子移動度を達成可能であることから、グラフェンのシートを使って超高速電子装置を作製する研究がなされている。

【0003】

しかしながら黒鉛結晶と同様にグラフェンシートも半金属であり、価電子帯と伝導帯が重なっていてバンドギャップが存在しないため、そのままでは電流のスイッチングに使えない。

【0004】

このため、特許文献 1 におけるようにグラフェンシートにより幅が 10 nm 以下のリボン状構造を形成し、量子閉じ込め効果によってバンドギャップを発生させる技術が提案されている。

【0005】

またグラフェンシートに半径が 10 nm 前後の孔をメッシュ状に形成し、形成された孔の周期配列の効果によりバンドギャップを発生させる技術も提案されている（非特許文献 1 ~ 3）。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2009 - 94190 号公報

【非特許文献】

【0007】

【非特許文献 1】J. Bai et al., Nature Nanotech. 5, 190 (2010)

【非特許文献 2】M. Kim et al., Nano. Lett. 10, 1125 (2010)

【非特許文献 3】X. Liang et al., Nano Lett. 10, 2454 (2010)

【非特許文献 4】K. S. Novoselov, et al., Science 306, 666 (2004)

【非特許文献 5】C. Berger, et al., J. Phys. Chem. B 108, 19912 (2004)

【非特許文献 6】A. Reina et.al., Nano. Lett. 9, 30 (2009)

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0008】

しかし特許文献1に記載の方法では、チャンネル幅が10nm以下と狭くなるため、大きな電流を得ようとする、多数のリボン状構造をソース領域とドレイン領域の間に並列に、かつ高密度に配置する必要があり、電子装置の製造工程が複雑になる問題が生じる。

【0009】

また非特許文献1～3に記載の方法では、孔の二次元周期配列によりバンドギャップを発生させていることから、グラフェンシート中に半径が10nm程度の孔を二次元的に配列させる必要があり、チャンネル長が十数ナノメートル程度の微細化された電子装置には使うことができない。さらにこのような10nmオーダーの周期性により形成されたバンドギャップはせいぜい0.1eV程度と小さく、通常の電子装置で使われるような動作電圧で確実にオンオフ動作をさせるのは容易ではない。

【0010】

さらに2層になったグラフェンシートの面に垂直に電場を印加することによりバンドギャップを発生させる技術も提案されているが、かかる構成で得られるバンドギャップの大きさは最大でも0.3eV程度にしかならず、電子装置への適用は困難である。

【課題を解決するための手段】

【0011】

一の側面によれば電子装置は基板と、前記基板上にゲート絶縁膜を介して形成されたグラフェンシートと、前記グラフェンシートの一端に形成されたソース電極と、前記グラフェンシートの他端に形成されたドレイン電極と、前記グラフェンシートに前記ソース電極とドレイン電極との間でゲート電圧を印加するゲート電極と、前記グラフェンシートに前記ソース電極とドレイン電極の間において、前記ソース電極からドレイン電極へのキャリアの流れを横切って形成された、複数の開口部よりなる開口部列と、を備え、前記各々の開口部では前記グラフェンシートから4個以上の炭素原子が除去されており、前記各々の開口部は、他の炭素原子に結合していない結合手を有する炭素原子を二個以上含む少なくとも5個の炭素原子からなるジグザグ形状の端部により画成されており、前記開口部の径は炭素原子4個分以上で、10nmを超えない。

【0012】

他の側面によれば電子装置の製造方法は、グラフェンシートから少なくとも4個の炭素原子を除去することにより、前記グラフェンシート中に開口部を形成する工程と、前記開口部を形成されたグラフェンシートを還元性雰囲気中においてアニールし、前記開口部の端に、他の炭素原子に結合していない結合手を有する炭素原子を二個以上含む少なくとも5個の炭素原子からなるジグザグ形状の端部を形成する工程と、を含む。

【発明の効果】

【0013】

本発明によれば、グラフェンシートにジグザグ形状の端部により画成された複数の開口部を形成することにより0.3eVをはるかに超えるバンドギャップを発生させることができ、かつかかる開口部よりなる開口部列を、前記ソース電極からドレイン電極へのキャリアの流れを横切って形成することにより、短いチャンネル長、すなわちソース/ドレイン間距離の電子素子において、大きな電流をスイッチングすることが可能となる。

【図面の簡単な説明】

【0014】

【図1】第1の実施形態によるグラフェンシートの構成を示す平面図である。

【図2】図1の一部を拡大して示す拡大平面図である。

【図3】図1および図2のグラフェンシートのバンド構造を示す図である。

【図4】図1および図2のグラフェンシートにおける電子透過率とエネルギーの関係を示すグラフである。

【図5】図1および図2のグラフェンシートが示す電流電圧特性を、比較対照例によるグラフェンシートのものと比較して示すグラフである。

10

20

30

40

50

【図 6】比較対照例によるグラフェンシートの構成を示す平面図である。

【図 7】図 6 の一部を拡大して示す拡大平面図である。

【図 8】第 1 の実施形態におけるグラフェンシートの一変形例を示す平面図である。

【図 9】第 1 の実施形態におけるグラフェンシートの他の変形例を示す平面図である。

【図 10】第 2 の実施形態による電子装置の構成を示す平面図である。

【図 11】図 10 中、線 A - A' に沿った断面図である。

【図 12 A】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 1）である。

【図 12 B】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 2）である。

10

【図 12 C】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 3）である。

【図 12 D】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 4）である。

【図 12 E】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 5）である。

【図 12 F】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 6）である。

【図 12 G】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 7）である。

20

【図 12 H】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 8）である。

【図 12 I】図 10 および図 11 の電子装置の製造工程を示す工程断面図（その 9）である。

【図 13 A】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 1）である。

【図 13 B】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 2）である。

【図 13 C】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 3）である。

30

【図 13 D】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 4）である。

【図 13 E】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 5）である。

【図 13 F】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 6）である。

【図 13 G】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 7）である。

【図 13 H】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 8）である。

40

【図 13 I】第 3 の実施形態による電子装置の製造工程を示す工程断面図（その 9）である。

【図 14】さらに別の変形例によるグラフェンシートの構成を示す平面図である。

【図 15】さらに別の変形例によるグラフェンシートの構成を示す平面図である。

【発明を実施するための形態】

【0015】

[第 1 の実施形態]

図 1 は、第 1 の実施形態によるグラフェンシート 10 の構成を示す平面図、図 2 は図 1 中、円で囲んだ部位を拡大して示す平面図である。

【0016】

50

図1および図2を参照するに、本実施形態ではグラフェンの六角形格子を構成する sp^2 結合をした炭素原子のうち、破線で示した4個の炭素原子を除去しており、その結果、グラフェンシート10中には図2に破線で概略的に示す開口部10Aが形成されている。

【0017】

図1および図2よりわかるようにこのような開口部10Aは、他の炭素原子と結合していない結合手を有する二つの炭素原子 C_1 および C_2 を含む5個の炭素原子 $C_1 \sim C_5$ が形成するジグザグ端により画成されており、かかるジグザグ端の周期性により、前記グラフェンシート10では伝導帯 E_c と価電子帯 E_v が分離し、図3に示すようにバンド構造にギャップエネルギー E_g のバンドギャップが出現する。図1および図2において前記ジグザグ端は太く表示してあるが、この「ジグザグ端」は、前記破線で示す4個の炭素原子を除去した結果未結合手を有することになった炭素原子 C_1 および C_2 がそれぞれ隣接する炭素原子、すなわち炭素原子 C_1 の場合には炭素原子 C_3 および C_4 、炭素原子 C_2 の場合には炭素原子 C_4 と C_5 の間に形成する結合に対応している。図1、図2に示すように、グラフェンの対称性、より正確には、除去された4個の炭素原子の配列が有する対称性に伴い、一つの開口部10Aにつき3つのジグザグ端が生じている。

【0018】

図2に示すように前記他の炭素原子と結合していない結合手を有する二つの炭素原子 C_1 および C_2 は、いずれも水素原子により終端されており、これに伴いバンドギャップ中には多数の局在準位 L が発生するが、これらの局在準位 L は分散関係を有さないため、電気伝導には寄与しない。

【0019】

そこで、図1に示すようにグラフェンシート10に矢印方向に電子をキャリアとして流した場合、大きなバンドギャップの存在によりキャリアはそのままではグラフェンシート10を流れることができず、グラフェンシート10に電場をゲート電圧の形で印加することにより電流の流れを効果的に制御することが可能となる。

【0020】

図4は、前記図1、図2のグラフェンシート10について、第一原理計算によりバンドギャップエネルギー E_g の大きさを見積もった結果を示すグラフである。ただし図4中横軸はエネルギー E を、縦軸は電子透過率を示しており、 E_F はフェルミエネルギーを表す。

【0021】

また図4中、破線は前記開口部10Aを形成しない通常のグラフェンシートの場合を、実線は前記開口部10Aを形成した本実施形態によるグラフェンシート10の場合を示す。

【0022】

図4を参照するに、通常のグラフェンシートではバンドギャップが存在しないのに対し、本実施形態のグラフェンシート10では約1eVのバンドギャップエネルギー E_g が出現しているのがわかる。

【0023】

図5は、前記図1、図2のグラフェンシート10において、端と端との間の端部間距離 D が0.74nmとなるように前記開口部10Aを複数配列して開口部列10Nを形成し、前記開口部列に直角方向に電流を流した場合の、グラフェンシート10に印加するバイアス電圧と電流密度の関係を、やはり第一原理計算により求めた結果を示すグラフである。ただし図5中、曲線Aは通常の、開口部を形成しない第1の比較対照例によるグラフェンシートの場合を、曲線Bは図1および図2の本実施形態のグラフェンシート10の場合を、曲線Cは図6および図7で説明する第2の比較対照例の場合を、それぞれ示している。図5中、横軸はバイアス電圧を、縦軸は電流密度を表す。

【0024】

図5を参照するに、第1および第2の比較対照例に対応する曲線AおよびCの場合にはグラフェンシートに実質的なバンドギャップが存在しないことを反映して、電子素子のオンオフ動作の基礎となるしきい値特性は認められないのに対し、本実施形態に対応する曲

10

20

30

40

50

線 B の場合には、導通 / 非導通のしきい値となる電流密度を $0.2 \mu\text{A} / \text{nm}$ とした場合、グラフェンシート 10 を導通させるには 0.35V のバイアス電圧がしきい値電圧（伝導ギャップ）として必要となり、明瞭なしきい値特性が得られているのがわかる。

【 0 0 2 5 】

図 5 の結果は、先にも説明した通り、前記開口部 10 A と、同じ開口部列中で隣接する開口部 10 A との間の端部間距離 D を 0.74nm に設定した場合についてのものであったが、前記端部間距離 D をさらに減少させれば、前記しきい値電圧はさらに増大する。例えば 0.1V 以上のしきい値電圧を望むのであれば、グラフェンシート 10 において前記開口部 10 A を、隣接する開口部 10 A 間における端部間距離 D を 2.2nm 以下に設定する必要がある。ここで「端部間距離 D 」とは、図 1 に規定するように、開口部列の方向に沿って隣接する二つの開口部 10 A において、それぞれのジグザグ端が最も近接した点での距離を意味している。

【 0 0 2 6 】

図 6 は、前記図 5 のシミュレーションにおいて比較対照例 2 として示されているグラフェンシート 100 の構成を示す平面図、図 7 は図 6 中、円で囲んだ部分を拡大した平面図である。図 6 および図 7 においても、除去された炭素原子を破線で、また前記炭素原子を除去した結果未結合手を有することになった炭素原子と、これに隣接する炭素原子との間の結合を太く示してある。

【 0 0 2 7 】

図 6 および図 7 を参照するに、グラフェンシート 100 では六角形格子一個分に対応する 6 個の炭素原子が欠損しており、未結合手を有する炭素原子 6 個が一つの開口部の周囲に形成されているが、このうちのいずれの炭素原子もジグザグの周期的な端を形成することがなく、このためグラフェンシート 100 では、開口部の周期配列以外の効果によるバンドギャップの形成は生じない。

【 0 0 2 8 】

なお本実施形態において開口部形成にあたりグラフェンシート 10 から除去される炭素原子の数は 4 個に限定されるものではなく、図 8 あるいは図 9 の変形例に示すように、破線で示した 6 個あるいは 9 個の炭素原子を除去する場合であっても、太線で示すように未結合手を有する炭素原子によりジグザグ端が形成されるならば同様に大きなバンドギャップを発生させることが可能である。

【 0 0 2 9 】

ジグザグ端を構成する炭素原子の数が増大すれば、バンドギャップエネルギー E_g の値も増加する。図 8 および図 9 の変形例では、ジグザグ端は 3 個の未結合手を有する炭素原子により形成されている。

【 0 0 3 0 】

本実施形態において前記開口部 10 A はグラフェンシート 10 中に必ずしも 1 列に形成する必要はなく、例えば 2 列など、複数列に形成してもよい。先にも述べたように本実施形態では、バンドギャップを開口部の周期配列により発生させているわけではないので、開口部端部に生じるジグザグ端により大きなバンドギャップエネルギーを実現することが可能となる。

【 0 0 3 1 】

本実施形態において前記基板 21 は p + 型のシリコン基板に限定されるものではなく、n + 型のシリコン基板や金属基板など、様々な導電性基板を使うことができる。

【 0 0 3 2 】

[第 2 の実施形態]

図 10 は、前記図 1 および図 2 のグラフェンシート 10 を使った第 2 の実施形態による電子装置 20 の構成を示す平面図、図 11 は図 10 中、線 A - A' に沿った断面図である。

【 0 0 3 3 】

図 10 および図 11 を参照するに、電子装置 20 は例えば p + 型にドーブされたシリコ

10

20

30

40

50

ン基板など導電性の基板 2 1 上に構成されており、前記基板 2 1 上には、ゲート絶縁膜として作用する厚さが 3 0 0 n m のシリコン酸化膜 2 2 を介して前記グラフェンシート 1 0 が形成されている。前記シリコン酸化膜 2 2 は、前記基板 2 1 がシリコン基板である場合、熱酸化により形成することができる。

【 0 0 3 4 】

さらに前記シリコン酸化膜 2 2 上には前記グラフェンシート 1 0 の一端を覆って、厚さが例えば 5 n m の T i 密着膜 (図示せず) と厚さが例えば 3 0 n m の A u 膜とを順次積層した構成のソース電極パターン 2 3 S が、また前記グラフェンシートの他端を覆って同様な構成のドレイン電極パターン 2 3 D が形成されている。図 1 0 の平面図よりわかるように前記開口部 1 0 A が形成する開口部列 1 0 N は、前記ソース電極パターン 2 3 S からドレイン電極パターン 2 3 D へとグラフェンシート 1 0 中を流れるキャリアの流れを直角に横切って形成されている。本実施形態では、前記ソース電極パターン 2 3 S とドレイン電極パターン 2 3 D の間の距離は、少なくとも前記開口部 1 0 A の径に略対応する 0 . 6 n m は必要であるが、その限りにおいてソース電極パターン 2 3 S およびドレイン電極パターン 2 3 D のパターン精度が許す限り縮小するのが好ましい。

10

【 0 0 3 5 】

電子装置 2 0 では、前記ソース電極パターン 2 3 S とドレイン電極パターン 2 3 D との間に例えば 0 . 0 1 V の電源電圧を印加した場合、バックゲート電極となる基板 2 1 に 0 V のゲート電圧を印加した場合には導通は生じないが、 0 . 1 7 V 以上のゲート電圧を印加することにより (ゲート電圧 0 V のとき、電極のフェルミ準位にグラフェンシート 1 0 のバンドギャップの中央がある場合) 導通を生じさせることができる。

20

【 0 0 3 6 】

次に図 1 0 および 1 1 の電子装置 2 0 の製造方法について、図 1 2 A ~ 図 1 2 I の工程断面図を参照しながら説明する。ただし図 1 2 A ~ 図 1 2 I の断面図は、前記開口部列 1 0 N の延在方向に垂直な断面を示している。図中、先に説明した部分に対応する部分には同一の参照符号を付し、説明を省略する。

【 0 0 3 7 】

図 1 2 A を参照するに、機械的剥離、六方晶系 S i C 基板表面上へのエピタキシャル成長、金属触媒上での C V D 成長などによって得られたグラフェンシート 1 0 を、 p + 型のシリコン基板 2 1 上に形成された酸化膜 2 2 の表面に転写する。転写は、機械的剥離の場合はテープに残存したグラフェンをそのまま基板にこすりつけて行う。一方グラフェンシートを S i C 基板表面にエピタキシャル成長させた場合や、前記 C V D 成長により形成した場合は、前記 S i C 基板表面や触媒表面上に形成されたグラフェンシートをテープに転写し、これを前記シリコン基板 2 1 上の酸化膜 2 2 表面にこすりつけることによりさらなる転写を行う。図 1 2 A の段階では、前記グラフェンシート 1 0 に開口部 1 0 A や開口部列 1 0 N はまだ形成されていない。

30

【 0 0 3 8 】

より詳細に説明すると、機械的剥離によりグラフェンシートを形成する場合には、例えば非特許文献 4 などに記載されているようにスコッチテープ、あるいはセロテープ (登録商標) などの粘着テープを用いて、高配向熱分解グラファイト (Highly Oriented Pyrolytic Graphite ; H O P G) 、天然グラファイト、キッシュグラファイトなどのバルクグラファイトをへき開させる。さらに、このようにして粘着テープ上にへき開されたグラファイト層を別の粘着テープで繰り返し剥がすことによりグラファイト層を薄片化する。このような工程により、最初の粘着テープ上に単層グラフェンであるグラフェンシート 1 0 が得られる。

40

【 0 0 3 9 】

一方グラフェンシートを非特許文献 5 などに記載されているように S i C 基板表面に形成する場合には六方晶系の 6 H - S i C 基板を用意し、これを真空中または A r など非酸化性雰囲気中、 1 2 0 0 以上に加熱することで基板表面から S i 原子を脱離させ、 S i C 基板表面に S i C の六方晶系の原子配列に依存したグラフェンシートがエピタキシャル

50

に得られる。そこで得られたグラフェンシートを粘着テープなどに転写し、これをさらに前記シリコン酸化膜 22 の表面に転写することにより、図 12 A の構造が得られる。

【0040】

また非特許文献 6 などに記載されているようにグラフェンシートを CVD 法で形成する場合には、Fe, Ni, Cu などの金属触媒をシリコン基板上に形成されているシリコン酸化膜の表面に堆積し、アセチレンを原料とした熱 CVD 法により 650 ~ 1000 程度の温度において前記金属触媒上にグラフェンシート 10 を合成する。この場合も、得られたグラフェンシートを粘着テープに転写し、さらにこれを前記シリコン酸化膜 22 の表面に転写することにより、図 12 A の構造を得る。

【0041】

次に図 12 B に示すように前記グラフェンシート 10 上に保護膜として例えば厚さ 10 nm の酸化シリコン膜 24 を蒸着し、さらに前記酸化シリコン膜 24 上にランダム共重合体である poly(styrene-random-methyl methacrylate) (P(S-r-MMA); Polymer Source 社) 膜 25 を 1 wt % のトルエン溶液を使ってスピコートする。前記スピコートの後、例えば 72 時間にわたり 1700 rpm でアニーリングを行い、得られた P(S-r-MMA) 薄膜 25 を前記酸化シリコン膜 24 上に固定する。さらにこうして得られた構造をトルエンで洗浄し、前記酸化シリコン膜 24 上に固定されていない P(S-r-MMA) 化合物を除去する。

【0042】

さらにその上に、表面垂直方向に円筒状のドメインを持った poly(styrene-block-methyl methacrylate) (P(S-b-MMA); Polymer Source 社) と呼ばれるブロック共重合体薄膜 26 を、1 wt % のトルエン溶液を使い、2500 ~ 4000 rpm の回転数で 25 ~ 35 nm の厚さになるようにスピコートすることにより形成する。

【0043】

次に図 12 C の工程において、図 12 B の工程で得られた構造に対し、例えば 12 時間にわたり、1800 rpm のアニーリングを行う。その結果、前記ブロック共重合体薄膜 26 中には、垂直配向した PMMA シリンダ 26 A の六角形状配列が出来ている。

【0044】

さらに図 12 D の工程において前記ブロック共重合体薄膜 26 に対し例えば 30 分間にわたり波長が 295 nm の紫外光照射を行い、前記 PMMA シリンダ 26 A を選択的に分解させる。さらに分解された PMMA シリンダ 26 A を例えば 20 分間氷酢酸に浸して除去し、純水で洗浄することにより、前記ブロック共重合体薄膜 26 中に周期的にシリンダ状の開口部 26 B が開口した構造のポリスチレン膜 26 PS が得られる。前記ポリスチレン膜 26 PS は、後でエッチングのテンプレートとして使われる。

【0045】

次に図 12 E の工程において、前記図 10 における開口部列 10 N を構成する開口部 10 A に対応する開口部 26 B を残し、前記ポリスチレン膜 26 PS をレジスト膜 27 で覆い、10 mTorr の圧力下、50 W のプラズマパワーで酸素ガスを 10 sccm の流量で供給しながら酸素プラズマ反応性イオンエッチング (RIE) を行い、前記 P(S-r-MMA) 薄膜 25 中に、前記開口部列 10 N に対応した開口部列を形成する。その際、必要に応じてオーバーエッチングを行うことで前記ポリスチレン膜 26 PS 中の開口部の大きさを広げることができる。

【0046】

さらに図 12 F の工程において、 CHF_3 と酸素の混合ガスをエッチングガスとしたプラズマ反応性イオンエッチング (RIE) を 60 mTorr の圧力下、300 W のプラズマパワーで、エッチングガスとして CHF_3 ガスを 45 sccm、酸素ガスを 5 sccm の流量で供給しながら実行し、前記酸化シリコン膜 24 中に、前記開口部列 10 N に対応した周期的な開口部列 24 N を形成する。

【0047】

さらに図 12 G の工程において前記列状の開口部 24 N が形成された酸化シリコン膜 24 をマスクに前記グラフェンシート 10 に対し、10 mTorr の圧力下、90 W のプラ

10

20

30

40

50

ズマパワーで25 s c c mの流量で酸素ガスを供給しながら反応性イオンエッチング(R I E)を行い、前記グラフェンシート10に開口部10Aおよび開口部列10Nを形成し、さらにHF浸漬により前記酸化シリコン膜24を除去する。

【0048】

さらに本実施形態では、前記開口部10Aのエッジに図1および図2で説明したジグザグ端を形成するため、水素雰囲気中で例えば15分間、1.6Vの電圧を印加してジュール加熱を行うなど、前記グラフェンシート10を1000程度の温度に加熱し、前記開口部10Aの端を熱力学的に安定なジグザグ端などに改変する。

【0049】

さらに図12Iの工程において電子線ビーム蒸着法によって、Ti/Au積層構造のソースおよびドレイン電極パターン23S, 23Dを形成し、これにより、バックゲート型の電子装置20が得られる。

10

【0050】

本実施形態では、このようにグラフェンシート10中に形成された開口部列10Nを構成する開口部10Aの端を、図12Hの工程において水素雰囲気中で熱処理することにより、熱力学的に安定な、またバンド構造の発生にとって有用であるジグザグ端へと改変しており、かかる熱処理工程の結果、開口部10Aの端を構成する炭素原子のうち、他の炭素原子と結合していない結合手が水素原子で終端されている。

【0051】

なお本実施形態において開口部列10N中における開口部10Aの周期は、前記ブロック共重合体薄膜26の分子量を変えることで制御可能である。分子量が小さいほど周期は短くなり、例えば分子量が47,700 g m o l⁻¹の薄膜を使った場合には、前記開口部10Aの繰り返し周期は27 nmとなるのに対し、分子量が77,000 g m o l⁻¹の場合、周期は39 nmとなる。開口部10Aの端と隣接する開口部10Aの端との間の端部間距離Dは、図12Gの反応性イオンエッチングの処理時間で調整する。長時間エッチングすれば開口部10Aの径が増大し、前記端部間距離Dは短くなる。

20

【0052】

本実施形態による電子装置は、10²以上の高いオン/オフ比で大きな駆動電流を与えることができるため、低電力で動作する高速デバイスあるいは高周波デバイスとして有用である。

30

【0053】

[第3の実施形態]

次に第3の実施形態による電子装置の製造方法を、図13A~図13Iを参照しながら説明する。ただし図13A~図13I中、先の実施形態で説明した部分には同一の参照符号を付し、説明を省略する。

【0054】

本実施形態では図13Aの工程において、前記図12Aの工程と同様にして、p+型シリコン基板21の表面を覆うシリコン酸化膜22上にグラフェンシート10を形成し、次いで図13Bの工程において前記グラフェンシート10をシリコン酸化膜24で保護し、さらにその上にポリスチレン薄膜31を、トルエン溶媒を使ったスピコートにより、例えば20 nmの厚さに形成する。

40

【0055】

さらに図13Cの工程において、非特許文献3に記載されているように、径が例えば20 nmの突起32Aよりなる突起列を有するテンプレート32を、自己組織化したブロック共重合体より作製し、前記ポリスチレン薄膜31上に好ましくはUV硬化型シリコーン系離型剤などの離型剤を塗布した後、前記テンプレート32を図13Dに示すように前記ポリスチレン膜31に対し、例えば500 p s iの圧力で、平行に押圧する。

【0056】

さらにこの状態で前記ポリシリコン薄膜31を120の温度に加熱し、5分間にわたり保持する。さらに室温まで冷却した後、前記テンプレート32を離間させ、これにより

50

、図13Eに示すように前記ポリスチレン薄膜31に前記突起32Aに対応した開口部31Aが形成された構造が得られる。

【0057】

次に図13Fの工程において前記ポリシリコン薄膜31をマスクにその下のシリコン酸化膜24を、前記図12Fの工程と同様にして、 CHF_3 と酸素の混合ガスをエッチングガスとしたプラズマ反応性イオンエッチング(RIE)によりエッチングし、前記シリコン酸化膜24中に、前記開口部列10Nに対応した周期的な開口部列24Nを形成する。

【0058】

さらに図13Gの工程において前記シリコン酸化膜24をマスクに前記グラフェンシート10を図12Gの工程と同様にしてエッチングし、前記グラフェンシート10中に開口部10Aよりなる開口部列10Nを形成する。

10

【0059】

さらに図13Hの工程において図12Hの工程と同様に前記グラフェンシート10を水素雰囲気中でアニールし、前記開口部10Aの形状を熱力学的に安定な形状へと変化させる。またこれに伴って、前記開口部10Aの端には所望のジグザグ端が形成される。

【0060】

さらに図13Iの工程において前記図12Iの工程と同様にしてソース電極パターン23Sおよびドレイン電極パターン23Dを形成することにより、前記第1の実施形態と同様な構成の電子装置が得られる。

【0061】

20

なお前記第1の実施形態および本実施形態において、前記ジグザグ端は図14あるいは図15において破線で示すようにグラフェンシートから炭素原子をより多くの炭素原子を除去することによっても形成可能である。

【0062】

すなわち図14の例では13個の炭素原子が除去されており、図15の例では16個の炭素原子が除去されているが、破線で示されている炭素原子が除去されて生じた空孔は、図12Hあるいは図13Hの水素アニールの結果、開口部10Aの表面積を最小とするように集合しており、前記開口部10Aの端には所望のジグザグ端が安定に形成されるのがわかる。ただし前記開口部10Aの径が大きすぎると、隣の開口部10Aに重なってしまうので、前記開口部10Aは10nmの径を超えないのが好ましい。

30

【0063】

以上、本発明を好ましい実施形態について説明したが、本発明はかかる特定の実施形態に限定されるものではなく、特許請求の範囲に記載した要旨内において様々な変形・変更が可能である。

【符号の説明】

【0064】

10, 100 グラフェンシート

10A 開口部

10N, 24N 開口部列

21 p+型シリコン基板

40

22, 24 シリコン酸化膜

23S ソース電極パターン

23D ドレイン電極パターン

25 P(S-r-MMA)薄膜

26 ブロック共重合体薄膜

26A PMMAシリンダ26A

26B 開口部

27 レジスト膜

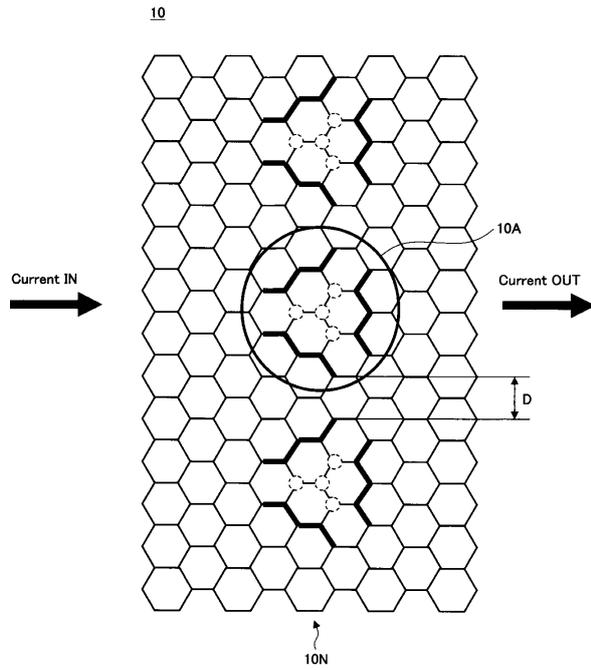
27A レジスト開口部

C₁ ~ C₅ 炭素原子

50

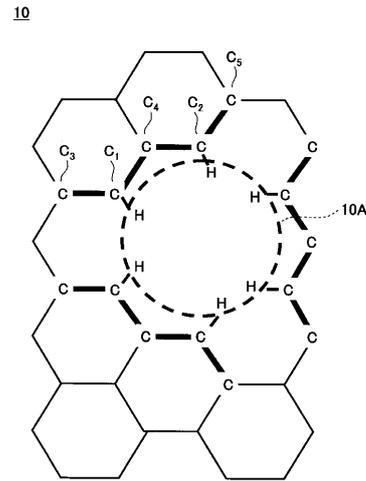
【 図 1 】

第1の実施形態によるグラフェンシート10の構成を示す平面図



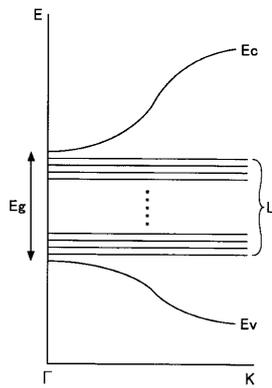
【 図 2 】

図1の一部を拡大して示す拡大平面図



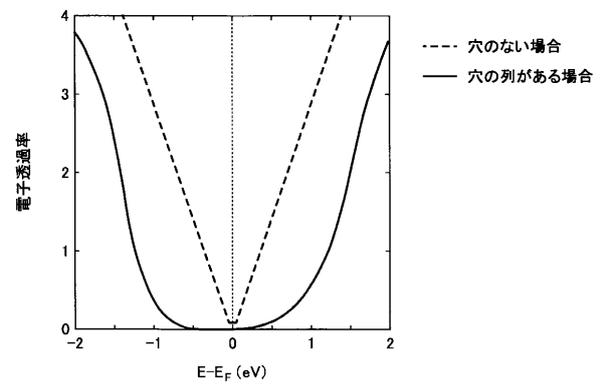
【 図 3 】

図1および図2のグラフェンシート10のバンド構造を示す図



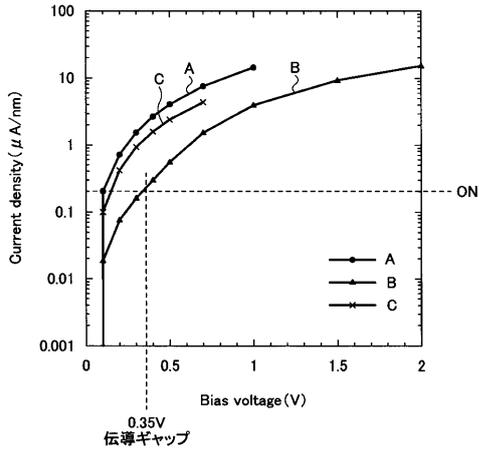
【 図 4 】

図1および図2のグラフェンシート10における電子透過率とエネルギーの関係を示すグラフ



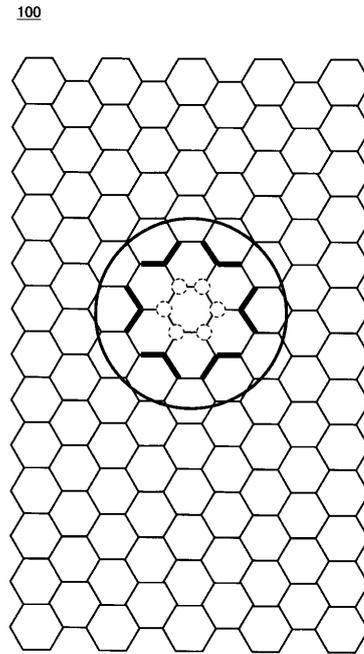
【 図 5 】

図1および図2のグラフェンシートが示す電流電圧特性を、比較対照例によるグラフェンシートのものと比較して示すグラフ



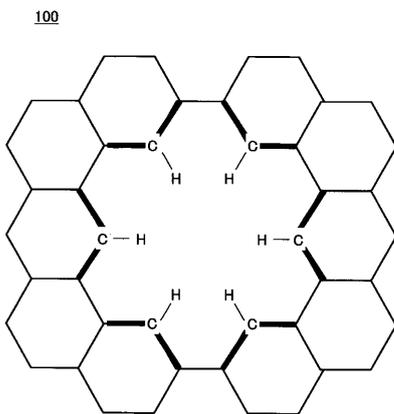
【 図 6 】

比較対照例によるグラフェンシートの構成を示す平面図



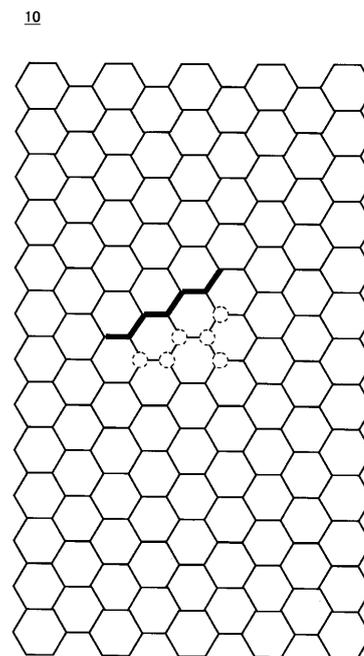
【 図 7 】

図6の一部を拡大して示す拡大平面図



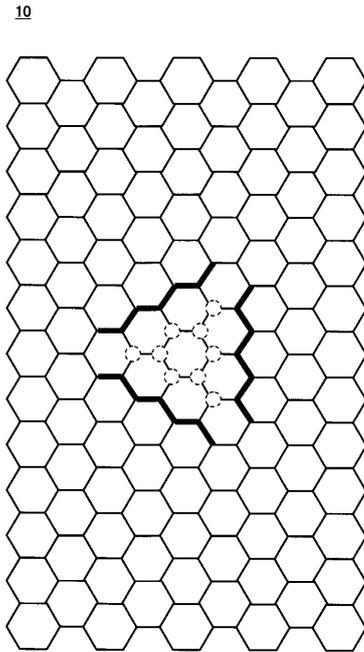
【 図 8 】

第1の実施形態におけるグラフェンシートの変形例を示す平面図



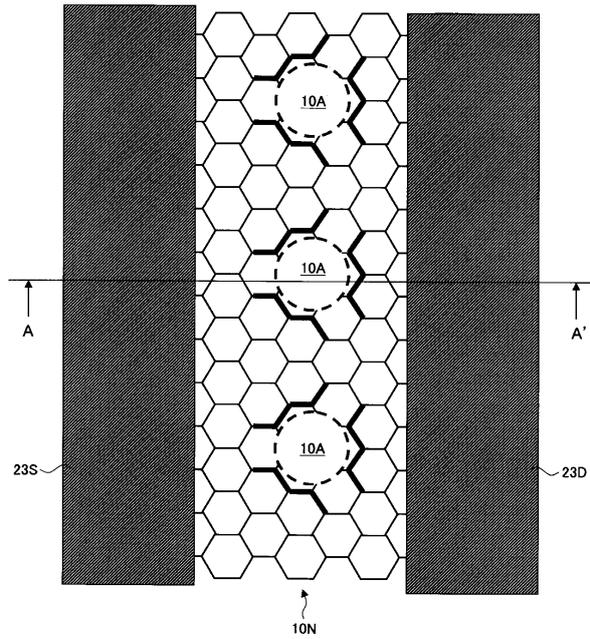
【図9】

第1の実施形態におけるグラフェンシートの他の変形例を示す平面図



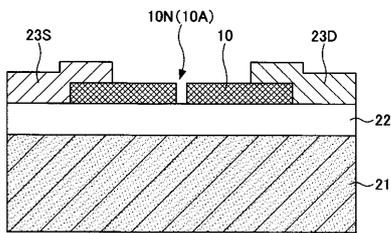
【図10】

第2の実施形態による電子装置の構成を示す平面図



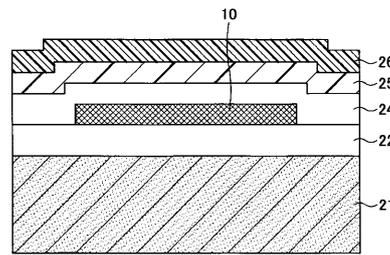
【図11】

図10中、線A-A'に沿った断面図



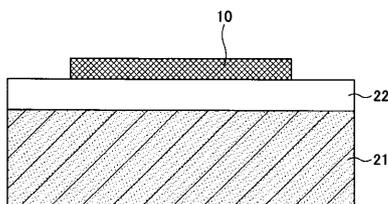
【図12B】

図10および図11の電子装置の製造工程を示す工程断面図(その2)



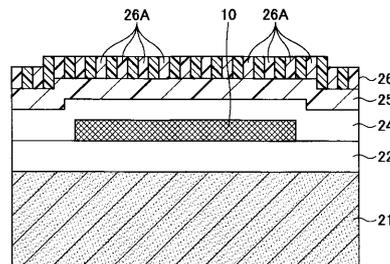
【図12A】

図10および図11の電子装置の製造工程を示す工程断面図(その1)



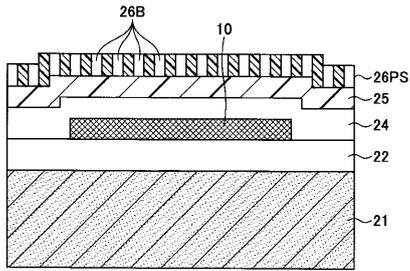
【図12C】

図10および図11の電子装置の製造工程を示す工程断面図(その3)



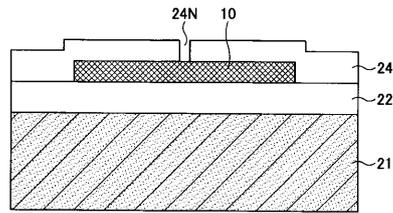
【図12D】

図10および図11の電子装置の製造工程を示す工程断面図(その4)



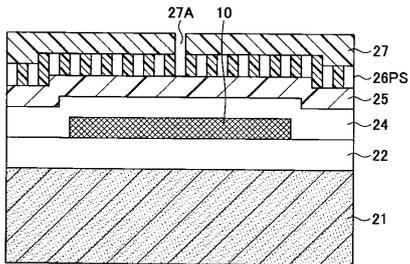
【図12F】

図10および図11の電子装置の製造工程を示す工程断面図(その6)



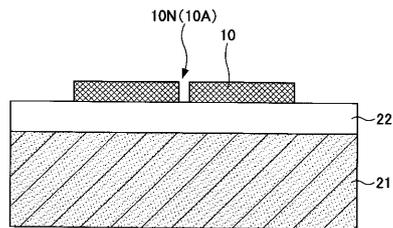
【図12E】

図10および図11の電子装置の製造工程を示す工程断面図(その5)



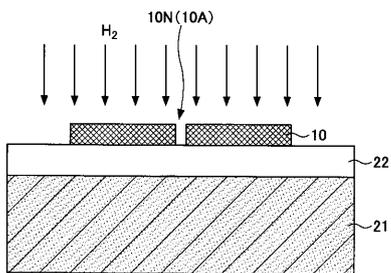
【図12G】

図10および図11の電子装置の製造工程を示す工程断面図(その7)



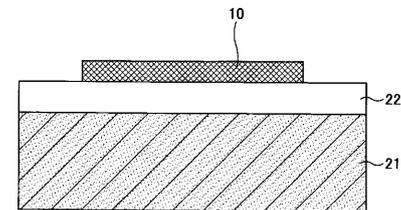
【図12H】

図10および図11の電子装置の製造工程を示す工程断面図(その8)



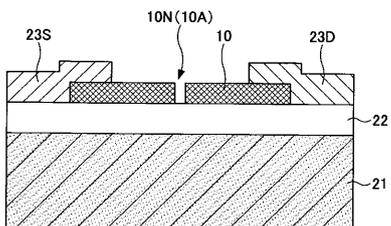
【図13A】

第3の実施形態による電子装置の製造工程を示す工程断面図(その1)



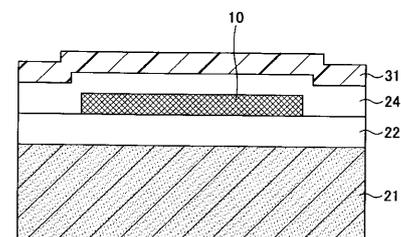
【図12I】

図10および図11の電子装置の製造工程を示す工程断面図(その9)



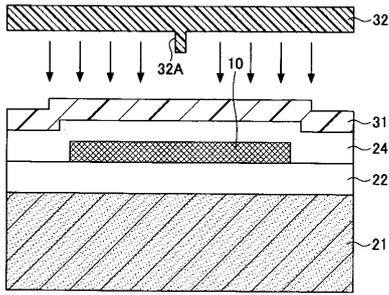
【図13B】

第3の実施形態による電子装置の製造工程を示す工程断面図(その2)



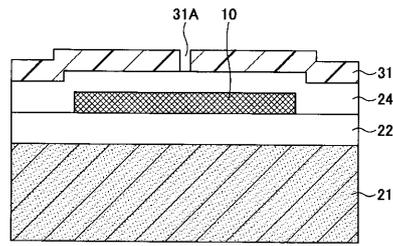
【図13C】

第3の実施形態による電子装置の製造工程を示す工程断面図(その3)



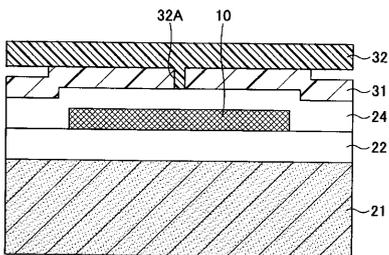
【図13E】

第3の実施形態による電子装置の製造工程を示す工程断面図(その5)



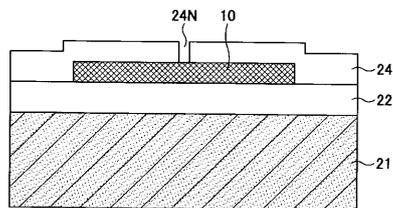
【図13D】

第3の実施形態による電子装置の製造工程を示す工程断面図(その4)



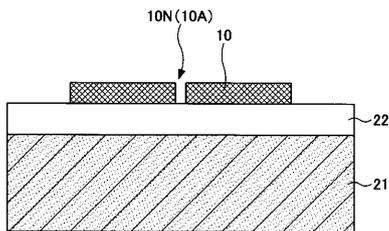
【図13F】

第3の実施形態による電子装置の製造工程を示す工程断面図(その6)



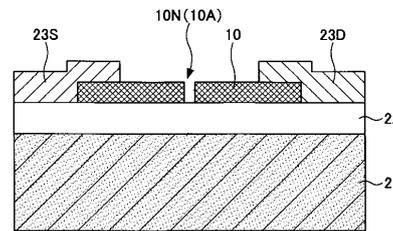
【図13G】

第3の実施形態による電子装置の製造工程を示す工程断面図(その7)



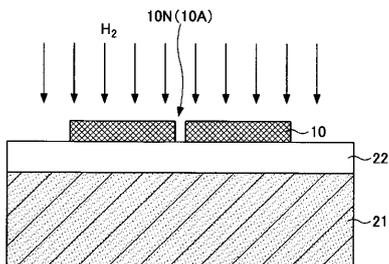
【図13I】

第3の実施形態による電子装置の製造工程を示す工程断面図(その9)



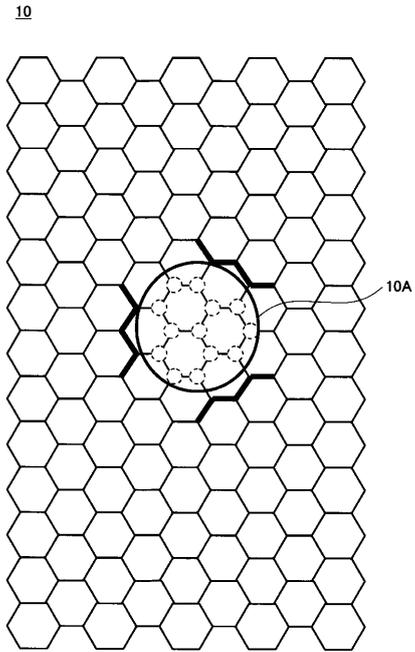
【図13H】

第3の実施形態による電子装置の製造工程を示す工程断面図(その8)



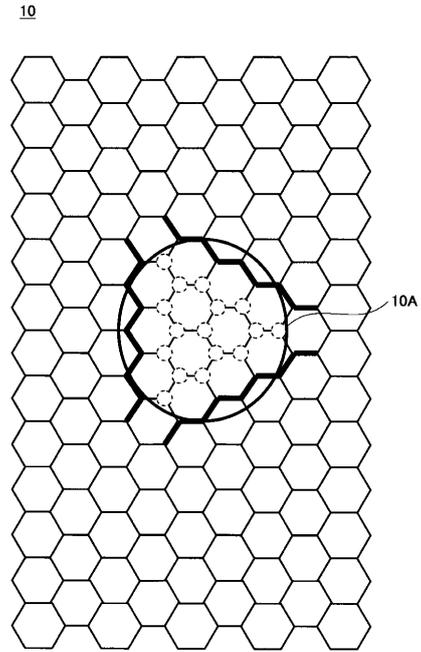
【図 14】

さらに別の変形例によるグラフェンシートの構成を示す平面図



【図 15】

さらに別の変形例によるグラフェンシートの構成を示す平面図



フロントページの続き

- (56)参考文献 特開2006-035174(JP,A)
特開2012-119665(JP,A)
米国特許出願公開第2011/0201201(US,A1)
米国特許出願公開第2012/0301953(US,A1)
Jingwei Bai他4名, Graphene nanomesh, Nature Nanotechnology, 英国, 2010年 3月, v
ol. 5, p.190-194

- (58)調査した分野(Int.Cl., DB名)
H01L 29/786
C01B 31/02