

(12) 发明专利

(10) 授权公告号 CN 102163130 B

(45) 授权公告日 2013. 01. 02

(21) 申请号 201010131754. 2

审查员 陈冬冰

(22) 申请日 2010. 02. 23

(73) 专利权人 慧荣科技股份有限公司

地址 中国台湾新竹县竹北市台元街三十六号八楼之一

(72) 发明人 萧惟益

(74) 专利代理机构 深圳市顺天达专利商标代理有限公司 44217

代理人 易钊

(51) Int. Cl.

G06F 3/06 (2006. 01)

(56) 对比文件

CN 1904858 A, 2007. 01. 31, 全文.

CN 1782978 A, 2006. 06. 07, 全文.

CN 101060374 A, 2007. 10. 24, 全文.

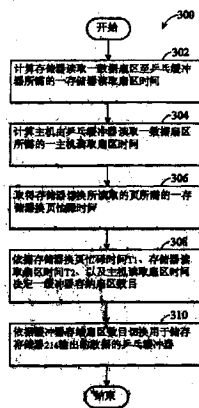
权利要求书 3 页 说明书 6 页 附图 4 页

(54) 发明名称

管理存储器读出数据的方法以及记忆装置

(57) 摘要

本发明提供一种管理存储器读出数据的方法以及记忆装置。首先,计算一存储器读取单一数据扇区至一乒乓缓冲器所需的一存储器读取扇区时间。接着,计算一主机由该乒乓缓冲器读取单一数据扇区所需的一主机读取扇区时间。接着,取得该存储器切换所读取的页所需的一存储器换页忙碌时间。接着,依据该存储器换页忙碌时间、该存储器读取扇区时间、以及该主机读取扇区时间决定一缓冲器容纳扇区数目。最后,当该存储器输出数据至该乒乓缓冲器时,依据该缓冲器容纳扇区数目切换用于储存该存储器输出的数据的该乒乓缓冲器包括的一第一缓冲器以及一第二缓冲器。



1. 一种管理存储器读出数据的方法,其特征在于,其中一存储器所对应的一控制器包括一乒乓缓冲器,所述乒乓缓冲器包括一第一缓冲器以及一第二缓冲器,所述存储器包括多个页,每一页均包括多个数据扇区,所述方法包括:

计算所述存储器读取单一数据扇区至所述乒乓缓冲器所需的一存储器读取扇区时间;

计算一主机由所述乒乓缓冲器读取单一数据扇区所需的一主机读取扇区时间;

取得所述存储器切换所读取的页所需的一存储器换页忙碌时间;

依据所述存储器换页忙碌时间、所述存储器读取扇区时间、以及所述主机读取扇区时间决定一缓冲器容纳扇区数目;以及

当所述存储器输出数据至所述乒乓缓冲器时,依据所述缓冲器容纳扇区数目切换用于储存所述存储器输出的数据的所述第一缓冲器以及所述第二缓冲器;

所述缓冲器容纳扇区数目的决定包括:

从所述主机读取扇区时间减去所述存储器读取扇区时间,以得到一读取扇区时间差;

将所述存储器换页忙碌时间除以所述读取扇区时间差,以得到一缓冲器容纳扇区数目下限值;以及

选取接近或大于所述缓冲器容纳扇区数目下限值的自然数作为所述缓冲器容纳扇区数目;

其中所述自然数的选取更包括:

取得一页扇区数目以表示所述存储器的单一页所包含的数据扇区的数目;

以及

从介于所述缓冲器容纳扇区数目下限值以及所述页扇区数目的范围中选取所述自然数作为所述缓冲器容纳扇区数目;

其中所述页扇区数目为所述缓冲器容纳扇区数目的选取的上限。

2. 根据权利要求 1 所述的管理存储器读出数据的方法,其特征在于,其中所述存储器读取扇区时间的计算包括:

取得所述存储器的一存储器工作频率;

取得一扇区字节数目以表示单一资料扇区所包含的字节的数目;以及

将所述扇区字节数目除以所述存储器工作频率,以得到所述存储器读取扇区时间。

3. 根据权利要求 1 所述的管理存储器读出数据的方法,其特征在于,其中所述主机读取扇区时间的计算包括:

取得所述主机的一主机工作频率;

取得一扇区字节数目以表示单一资料扇区所包含的字节的数目;以及

将所述扇区字节数目除以所述主机工作频率,以得到所述主机读取扇区时间。

4. 根据权利要求 1 所述的管理存储器读出数据的方法,其特征在于,其中所述第一缓冲器以及所述第二缓冲器的切换包括:

命令所述存储器读取数据;

接收所述存储器输出的数据,并将所述存储器输出的数据储存至所述第一缓冲器;

检查所述第一缓冲器所储存的数据扇区的数目是否达到所述缓冲器容纳扇区数目;以及

当所述第一缓冲器所储存的数据扇区的数目达到所述缓冲器容纳扇区数目后,接收所述存储器输出的数据,并将所述存储器输出的数据储存至所述第二缓冲器。

5. 根据权利要求 4 所述的管理存储器读出数据的方法,其特征在于,其中所述第一缓冲器以及所述第二缓冲器的切换更包括:

检查所述第二缓冲器所储存的数据扇区的数目是否达到所述缓冲器容纳扇区数目;以及

当所述第二缓冲器所储存的数据扇区的数目达到所述缓冲器容纳扇区数目后,接收所述存储器输出的数据,并将所述存储器输出的数据储存至所述第一缓冲器。

6. 根据权利要求 5 所述的管理存储器读出数据的方法,其特征在于,其中所述第一缓冲器以及所述第二缓冲器的切换更包括:

当所述存储器输出的数据被储存至所述第一缓冲器时,将所述第二缓冲器中储存的数据输出至所述主机;以及

当所述存储器输出的数据被储存至所述第二缓冲器时,将所述第一缓冲器中储存的数据输出至所述主机。

7. 一种记忆装置,其特征在于,耦接至一主机,包括:

一存储器,包括多个页以供储存数据,每一页均包括多个数据扇区;以及

一控制器,包括一乒乓缓冲器以储存所述存储器读出的数据,计算所述存储器读取单一数据扇区至所述乒乓缓冲器所需的一存储器读取扇区时间,计算所述主机由所述乒乓缓冲器读取单一数据扇区所需的一主机读取扇区时间,取得所述存储器切换所读取的页所需的一存储器换页忙碌时间,依据所述存储器换页忙碌时间、所述存储器读取扇区时间、以及所述主机读取扇区时间决定一缓冲器容纳扇区数目,以及当所述存储器输出数据时,依据所述缓冲器容纳扇区数目切换用于储存所述存储器输出的数据的所述乒乓缓冲器所包括的一第一缓冲器以及一第二缓冲器;

其中所述控制器从所述主机读取扇区时间减去所述存储器读取扇区时间以得到一读取扇区时间差,将所述存储器换页忙碌时间除以所述读取扇区时间差以得到一缓冲器容纳扇区数目下限值,以及选取接近或大于所述缓冲器容纳扇区数目下限值的自然数作为所述缓冲器容纳扇区数目;

其中所述控制器取得一页扇区数目以表示所述存储器的单一页所包含的数据扇区的数目,以及从介于所述缓冲器容纳扇区数目下限值以及所述页扇区数目的范围中选取所述自然数作为所述缓冲器容纳扇区数目,其中所述页扇区数目为所述缓冲器容纳扇区数目的选取的上限。

8. 根据权利要求 7 所述的记忆装置,其特征在于,其中所述控制器取得所述存储器的一存储器工作频率,取得一扇区字节数目以表示单一数据扇区所包含的字节数目,以及将所述扇区字节数目除以所述存储器工作频率以得到所述存储器读取扇区时间。

9. 根据权利要求 7 所述的记忆装置,其特征在于,其中所述控制器取得所述主机的一主机工作频率,取得一扇区字节数目以表示单一数据扇区所包含的字节数目,以及将所述扇区字节数目除以所述主机工作频率以得到所述主机读取扇区时间。

10. 根据权利要求 7 所述的记忆装置,其特征在于,其中所述控制器命令所述存储器读取数据,接收所述存储器输出的数据,将所述存储器输出的数据储存至所述第一缓冲器,检

查所述第一缓冲器所储存的数据扇区的数目是否达到所述缓冲器容纳扇区数目,以及当所述第一缓冲器所储存的数据扇区的数目达到所述缓冲器容纳扇区数目后,将所述存储器输出的数据储存至所述第二缓冲器,以进行所述第一缓冲器以及所述第二缓冲器的切换。

11. 根据权利要求 10 所述的记忆装置,其特征在于,其中所述控制器更检查所述第二缓冲器所储存的数据扇区的数目是否达到所述缓冲器容纳扇区数目,以及当所述第二缓冲器所储存的数据扇区的数目达到所述缓冲器容纳扇区数目后,将所述存储器输出的数据储存至所述第一缓冲器,以进行所述第一缓冲器以及所述第二缓冲器的切换。

12. 根据权利要求 11 所述的记忆装置,其特征在于,其中当所述存储器输出的数据被储存至所述第一缓冲器时,所述控制器将所述第二缓冲器中储存的数据输出至所述主机,而当所述存储器输出的数据被储存至所述第二缓冲器时,所述控制器将所述第一缓冲器中储存的数据输出至所述主机。

管理存储器读出数据的方法以及记忆装置

技术领域

[0001] 本发明涉及存储器所对应的控制器,更具体地说,涉及存储器所对应的控制器的乒乓缓冲器。

背景技术

[0002] 存储器是供一主机储存数据之用。举例来说,闪存包含多个区块(block),每一区块包含多个页(page),每一页可储存多个数据扇区(sector)。主机通常并非直接存取存储器的数据,而是通过存储器所对应的控制器间接存取存储器中的数据。当主机欲读取存储器的数据时,会向控制器发送读取命令,由控制器依据读取命令读取存储器储存的数据。当主机欲将数据写入至存储器时,会向控制器发送写入命令,由控制器依据写入命令将数据写入存储器。

[0003] 当控制器自存储器读取数据时,控制器会向存储器传送主机所欲读取的地址范围,然后由存储器依据地址范围读出数据后传送数据至控制器。控制器中通常包含一乒乓缓冲器(ping-pong buffer),该乒乓缓冲器包括两个以上的缓冲器,分别用于储存由存储器输出的数据。当控制器自存储器接收数据并储存于乒乓缓冲器的其中一缓冲器中后,主机再由该缓冲器中读取存储器输出的数据。

[0004] 当主机欲读取的地址范围包括多个页时,存储器依次对该等页进行读取,再输出各页储存的数据至控制器。存储器的每一页可储存多个数据扇区,存储器逐次读取一页中储存的多个数据扇区,再逐次输出各数据扇区至控制器。然而,每当存储器对一页的数据读取完毕时,存储器电路必须切换目前所读取的页面至下一页,而切换页的动作需要额外的时间。图1为存储器输出所读取的数据的时间示意图。首先,存储器耗费时间T1以将所读取的页切换为第1页。假设第1页共储存有K个数据扇区。接着,存储器耗费K个时间T2以分别读取第1页的第1扇区、第2扇区、...、第K扇区,并分别将第1页的第1扇区、第2扇区、...、第K扇区输出至控制器的乒乓缓冲器。接着,存储器再耗费时间T1以将所读取的页切换为第2页。接着,存储器再耗费K个时间T2以分别读取第2页的第1扇区、第2扇区、...、第K扇区,并分别将第2页的第1扇区、第2扇区、...、第K扇区输出至控制器的乒乓缓冲器。

[0005] 由于存储器切换页的动作需要额外的时间,因此,当存储器切换所读取的页时,控制器的乒乓缓冲器就必须等待较长的时间才会达到一定的数据储存量,而主机也必须等待较长的时间才能自乒乓缓冲器读取数据。由于主机所欲读取的地址范围通常包括多个页,因此存储器读取该地址范围时会频繁的切换所读取的页,造成读取动作的延迟,而使系统的效能下降。因此,需要一种管理存储器读出数据的方法,以减少读取动作的延迟,从而提升系统的效能。

发明内容

[0006] 有鉴于此,本发明的目的在于提供一种管理存储器读出数据的方法,以解决

现有技术存在的问题。在一实施例中，一存储器所对应的一控制器包括一乒乓缓冲器 (ping-pong buffer)，所述乒乓缓冲器包括一第一缓冲器以及一第二缓冲器，所述存储器包括多个页 (page)，每一页均包括多个数据扇区 (sector)。首先，计算所述存储器读取单一数据扇区至所述乒乓缓冲器所需的一存储器读取扇区时间。接着，计算一主机由所述乒乓缓冲器读取单一数据扇区所需的一主机读取扇区时间。接着，取得所述存储器切换所读取的页所需的一存储器换页忙碌时间。接着，依据所述存储器换页忙碌时间、所述存储器读取扇区时间、以及所述主机读取扇区时间决定一缓冲器容纳扇区数目。最后，当所述存储器输出数据至所述乒乓缓冲器时，依据所述缓冲器容纳扇区数目切换用于储存所述存储器输出的数据的所述第一缓冲器以及所述第二缓冲器。

[0007] 本发明更提供一种记忆装置。在一实施例中，所述记忆装置耦接至一主机，包括一存储器以及一控制器。所述存储器包括多个页 (page) 以供储存数据，每一页均包括多个数据扇区 (sector)。所述控制器包括一乒乓缓冲器 (ping-pongbuffer) 以储存所述存储器读出的数据，计算所述存储器读取单一数据扇区至所述乒乓缓冲器所需的一存储器读取扇区时间，计算所述主机由所述乒乓缓冲器读取单一数据扇区所需的一主机读取扇区时间，取得所述存储器切换所读取的页所需的一存储器换页忙碌时间，依据所述存储器换页忙碌时间、所述存储器读取扇区时间、以及所述主机读取扇区时间决定一缓冲器容纳扇区数目，以及当所述存储器输出数据时，依据所述缓冲器容纳扇区数目切换用于储存所述存储器输出的数据的所述乒乓缓冲器所包括的一第一缓冲器以及一第二缓冲器。

[0008] 为了让本发明的上述和其它目的、特征、和优点能更明显易懂，下文特举数较佳实施例，并配合所附图示做详细说明。

附图说明

[0009] 图 1 为存储器输出所读取的数据的时间示意图；

[0010] 图 2 为依据本发明的数据读取系统的区块图；

[0011] 图 3 为依据本发明的计算供切换乒乓缓冲器的缓冲器容纳扇区数目的方法的流程图；

[0012] 图 4 依据多个不同的缓冲器容纳扇区数目进行切换乒乓缓冲器的情况下主机所需的等待时间的示意图；以及

[0013] 图 5 为依据本发明的依据缓冲器容纳扇区数目切换乒乓缓冲器的第一缓冲器与第二缓冲器的方法的流程图。

[0014] 【主要组件符号说明】

[0015] 202 ~ 主机 204 ~ 记忆装置 212 ~ 控制器

[0016] 214 ~ 存储器 220 ~ 乒乓缓冲器 222 ~ 第一缓冲器

[0017] 224 ~ 第二缓冲器 226 ~ 处理电路

具体实施方式

[0018] 图 2 为依据本发明的数据读取系统 200 的区块图。数据读取系统 200 包括一主机 202 及一记忆装置 204。记忆装置 204 为主机 202 储存数据。记忆装置 204 包括一控制器 212 及一存储器 214。存储器 214 包括多个区块 (block)，每一区块包括多个页 (page)，每一

页可储存多个数据扇区 (sector)。控制器 212 包括一乒乓缓冲器 (ping-pong buffer) 220。控制器 212 从主机 202 接收读取命令, 并依据读取命令指示存储器 214 读取数据。当存储器 214 读取数据后, 存储器 214 将读出数据传送回控制器 212。控制器 212 便将从存储器 214 接收的数据储存于乒乓缓冲器 220 中。

[0019] 乒乓缓冲器 220 包括两个以上的缓冲器。在一实施例中, 乒乓缓冲器 220 包括一第一缓冲器 222 以及一第二缓冲器 224。控制器 212 依据一缓冲器容纳扇区数目进行第一缓冲器 222 及第二缓冲器 224 的切换。当控制器 212 从存储器 214 接收数据, 控制器 212 首先将数据储存至乒乓缓冲器 220 的第一缓冲器 222。控制器 212 接着检查第一缓冲器 222 中储存的数据扇区数目是否已达到该缓冲器容纳扇区数目。当第一缓冲器 222 中储存的数据扇区数目已达到该缓冲器容纳扇区数目时, 控制器 212 便将后续从存储器 214 所接收的数据转储存至乒乓缓冲器 220 的第二缓冲器 224。

[0020] 当第二缓冲器 224 从存储器 214 接收数据的同时, 控制器 212 将第一缓冲器 222 中储存的数据向主机 202 输出。控制器 212 接着检查第二缓冲器 224 中储存的数据扇区数目是否已达到该缓冲器容纳扇区数目。当第二缓冲器 224 中储存的数据扇区数目已达到该缓冲器容纳扇区数目时, 控制器 212 便将后续从存储器 214 所接收的数据转储存至第一缓冲器 222。当第一缓冲器 222 从存储器 214 接收数据的同时, 控制器 212 将第二缓冲器 224 中储存的数据向主机 202 输出。因此, 乒乓缓冲器 220 的两个缓冲器 222 及 224 其中之一由存储器 214 接收数据, 其中另一向主机 202 输出数据。

[0021] 控制器 212 是在第一缓冲器 222 或第二缓冲器 224 所储存的数据量达到该缓冲器容纳扇区数目时才进行缓冲器的切换。当存储器 214 的读取页由读取地址的前一页切换至后一页时, 存储器 214 会需要额外的切换页时间进行页切换动作。当存储器 214 进行页切换动作时, 乒乓缓冲器 220 中用于从存储器接收数据的缓冲器的储存数据量尚未满该缓冲器容纳扇区数目。因此, 必需等到存储器 214 页切换完毕并从后一页传送新数据后, 乒乓缓冲器 220 中接收数据的缓冲器的储存数据量才会达到该缓冲器容纳扇区数目, 主机 202 也才能从该缓冲器接收新的读取数据, 因此主机 202 需要等待较长的时间。为了在存储器 214 进行页切换动作时将主机 202 的等待时间减到最少, 控制器 212 必须恰当地规划控制器 212 用于切换第一缓冲器 222 及第二缓冲器 224 的缓冲器容纳扇区数目, 以提升数据储存系统 200 的效能。

[0022] 图 3 为依据本发明的计算供切换乒乓缓冲器 220 的缓冲器容纳扇区数目的方法 300 的流程图。在一实施例中, 控制器 212 包含一处理电路 226, 该处理电路 226 依据方法 300 计算该缓冲器容纳扇区数目。首先, 处理电路 226 计算存储器 214 读取一数据扇区至乒乓缓冲器 220 所需的一存储器读取扇区时间 (步骤 302), 如图 1 中所示的时间 T_2 。在一实施例中, 处理电路 226 取得存储器 214 的工作频率 f_m , 取得表示单一资料扇区所包含的字节数目的扇区字节数目 N_b , 并将该扇区字节数目 N_b 除以存储器 214 的工作频率 f_m 以得到该存储器读取扇区时间 T_1 。举例来说, 假设存储器 214 的工作频率为 33MHz, 而一数据扇区所包含的字节数目的为 512Bytes, 因此存储器读取扇区时间 T_1 为 $512/(33 \times 10^6) = 16.7 \mu s$ 。

[0023] 处理电路 226 接着计算主机 202 由乒乓缓冲器 220 读取一数据扇区所需的一主机读取扇区时间 T_3 (步骤 304)。在一实施例中, 处理电路 226 取得主机 202 的工作频率 f_h ,

取得表示单一资料扇区所包含的字节的数目的一扇区字节数目 N_b , 并将该扇区字节数目 N_b 除以该主机工作频率 f_h 以得到该主机读取扇区时间 T_3 。举例来说, 假设主机 202 的工作频率为 25MHz, 而一数据扇区所包含的字节的数目为 512Bytes, 因此主机读取扇区时间 T_3 为 $512/(25 \times 10^6) = 20 \mu s$ 。

[0024] 接着, 处理电路 226 取得存储器 214 切换所读取的页所需的一存储器换页忙碌时间 (步骤 306), 如图 1 中所所示的时间 T_1 。接着, 处理电路 226 依据存储器换页忙碌时间 T_1 、存储器读取扇区时间 T_2 、以及主机读取扇区时间 T_3 决定一缓冲器容纳扇区数目 N_s (步骤 308)。在一实施例中, 处理电路 226 首先从主机读取扇区时间 T_3 减去存储器读取扇区时间 T_2 以得到一读取扇区时间差 T_d , 接着将该存储器换页忙碌时间 T_1 除以该读取扇区时间差 T_d 以得到一缓冲器容纳扇区数目下限值 (T_1/T_d)。接着, 处理电路 226 选取接近或大于该缓冲器容纳扇区数目下限值 (T_1/T_d) 的自然数作为该缓冲器容纳扇区数目 N_s 。举例来说, 假设存储器换页忙碌时间 T_1 为 $20 \mu s$, 存储器读取扇区时间 T_2 为 $16.7 \mu s$, 而主机读取扇区时间 T_3 为 $20 \mu s$, 则读取扇区时间差 T_d 为 $(T_3 - T_2) = (20 \mu s - 16.7 \mu s) = 3.3 \mu s$, 而缓冲器容纳扇区数目下限值为 $(T_1/T_d) = (20 \mu s / 3.3 \mu s) = 6.06$ 。因此, 处理电路 226 可能选取接近该缓冲器容纳扇区数目下限值 6.06 的自然数 6 作为该缓冲器容纳扇区数目 N_s 。

[0025] 在一实施例中, 处理电路 226 取得表示存储器 214 的单一页所包含的数据扇区的数目的一页扇区数目 N_p 作为该缓冲器容纳扇区数目的选取的上限。因此, 处理电路 226 从介于该缓冲器容纳扇区数目下限值 (T_1/T_d) 以及该页扇区数目 N_p 的范围中选取一自然数作为该缓冲器容纳扇区数目 N_s 。举例来说, 假设存储器 214 的每一页包含 8 个数据扇区, 因此处理电路 226 可从介于该缓冲器容纳扇区数目下限值 6.06 以及该页扇区数目 8 的范围中选取自然数 6, 7, 8 其中之一作为该缓冲器容纳扇区数目 N_s 。当处理电路 226 决定了缓冲器容纳扇区数目后, 控制器 212 便可依据缓冲器容纳扇区数目以切换用于储存存储器 214 输出的数据的乒乓缓冲器 220 的第一缓冲器 222 及第二缓冲器 224 (步骤 310)。亦即, 当第一缓冲器 222 从存储器 214 接收的数据扇区数目达到该缓冲器容纳扇区数目后, 控制器 212 便可将存储器 214 输出的数据转储存至第二缓冲器 224; 而当第二缓冲器 224 从存储器 214 接收的数据扇区数目达到该缓冲器容纳扇区数目后, 控制器 212 便可将存储器 214 输出的数据转储存至第一缓冲器 222。

[0026] 关于缓冲器容纳扇区数目下限值 N_s 的上述公式可以表达如下:

$$[0027] \quad N_s = \frac{T_1}{(T_3 - T_2)};$$

[0028] 其中 T_1 为存储器换页忙碌时间, T_2 为存储器读取扇区时间, 而 T_3 为主机读取扇区时间。公式的来源由于在乒乓缓冲器 222 的架构下, 主机 202 从缓冲器 220 读取数据的时间加上主机 202 的等待时间 T_w 必须与存储器 214 输出数据的时间加上存储器 214 切换页的时间 T_1 相等。假设乒乓缓冲器 220 的一缓冲器包含 N_s 个数据扇区, 因此上述等式可表达如下:

$$[0029] \quad T_w + N_s \times T_3 = T_1 + N_s \times T_2;$$

$$[0030] \quad N_s = \frac{(T_1 - T_w)}{(T_3 - T_2)};$$

[0031] 因此, 如果要主机 202 的等待时间 T_w 愈小或是为零, 缓冲器包含的数据扇区数目

N_s 就必须接近或大于 $T_1/(T_3-T_2)$, 此即缓冲器容纳扇区数目下限值 N_s 的上述公式。

[0032] 图 4 为依据多个不同的缓冲器容纳扇区数目进行切换乒乓缓冲器 220 的情况下主机 202 所需的等待时间的示意图。假设存储器换页忙碌时间 T_1 为 $20 \mu s$, 存储器读取扇区时间 T_2 为 $16.7 \mu s$, 而主机读取扇区时间 T_3 为 $20 \mu s$ 。在缓冲器容纳扇区数目设定为 2 的情况 (a) 中, 每当缓冲器中储存的扇区数目达到 2, 控制器 212 便进行缓冲器的切换。因此, 当存储器 214 需要切换所读取的页时, 存储器 214 读取 2 个数据扇区至缓冲器 220 需要时间 $(T_1+2 \times T_2) = 53.4 \mu s$, 而主机 202 自缓冲器 220 读取 2 个数据扇区需要时间 $2 \times T_3 = 40 \mu s$, 因此主机 202 需要等待时间 $T_{wa} = 53.4 \mu s - 40 \mu s = 13.4 \mu s$ 。

[0033] 同样的, 在缓冲器容纳扇区数目设定为 4 的情况 (b) 中, 每当缓冲器中储存的扇区数目达到 4, 控制器 212 便进行缓冲器的切换。因此, 当存储器 214 需要切换所读取的页时, 存储器 214 读取 4 个数据扇区至缓冲器 220 需要时间 $(T_1+4 \times T_2) = 86.8 \mu s$, 而主机 202 从缓冲器 220 读取 4 个数据扇区需要时间 $4 \times T_3 = 80 \mu s$, 因此主机 202 只需要等待时间 $T_{wb} = 86.8 \mu s - 80 \mu s = 6.8 \mu s$ 。在缓冲器容纳扇区数目设定为 6 的情况 (c) 中, 每当缓冲器中储存的扇区数目达到 6, 控制器 212 便进行缓冲器的切换。因此, 当存储器 214 需要切换所读取的页时, 存储器 214 读取 6 个数据扇区至缓冲器 220 需要时间 $(T_1+6 \times T_2) = 120.2 \mu s$, 而主机 202 从缓冲器 220 读取 6 个数据扇区需要时间 $6 \times T_3 = 120 \mu s$, 因此主机 202 仅需要等待时间 $T_{wc} = 120.2 \mu s - 120 \mu s = 0.2 \mu s$ 。因此, 可得知随着缓冲器容纳扇区数目的设定值增加, 主机 202 在存储器 214 切换页时需要等待的时间愈减少。因此, 将缓冲器容纳扇区数目设定大于 6 的值可使主机 202 的等待时间减为 0, 而增进记忆装置 204 的效能。

[0034] 图 5 为依据本发明的依据缓冲器容纳扇区数目切换乒乓存储器 220 的第一缓冲器 222 与第二缓冲器 224 的方法 500 的流程图。首先, 控制器 212 命令存储器 214 读取数据 (步骤 502)。接着, 控制器 212 接收存储器 214 输出的数据并将存储器 214 输出的数据储存至乒乓缓冲器 220 的第一缓冲器 222 (步骤 504)。接着, 控制器 212 检查第一缓冲器 222 所储存的数据扇区的数目是否达到缓冲器容纳扇区数目 (步骤 506)。若第一缓冲器 222 所储存的数据量尚未达到缓冲器容纳扇区数目, 则控制器 212 继续将存储器 214 输出的数据储存至第一缓冲器 222 (步骤 504)。反之, 若第一缓冲器 222 所储存的数据量已达到缓冲器容纳扇区数目 (步骤 506), 则控制器 212 转而将存储器 214 输出的数据储存至乒乓缓冲器 220 的第二缓冲器 224 (步骤 510), 并将第一缓冲器 222 中储存的数据输出至主机 202 (步骤 508)。

[0035] 当控制器 212 将存储器 214 输出的数据储存至第二缓冲器 224 时, 控制器 212 检查第二缓冲器 224 所储存的数据扇区的数目是否达到缓冲器容纳扇区数目 (步骤 512)。若第二缓冲器 224 所储存的数据量尚未达到缓冲器容纳扇区数目, 则控制器 212 继续将存储器 214 输出的数据储存至第二缓冲器 224 (步骤 510)。反之, 若第二缓冲器 224 所储存的数据量已达到缓冲器容纳扇区数目 (步骤 512), 则控制器 212 转而将存储器 214 输出的数据储存至乒乓缓冲器 220 的第一缓冲器 224 (步骤 504), 并将第二缓冲器 222 中储存的数据输出至主机 202 (步骤 514)。此一切换流程将持续进行直到存储器 214 读取数据完毕为止 (步骤 516)。

[0036] 虽然本发明已以较佳实施例揭露如上, 然其并非用于限定本发明, 任何熟悉此项技术者, 在不脱离本发明的精神和范围内, 当可作些许的更改与润饰, 因此本发明的保护范

围当视权利要求所界定的为准。

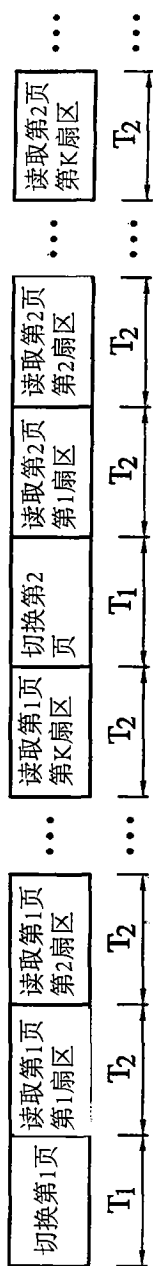


图 1

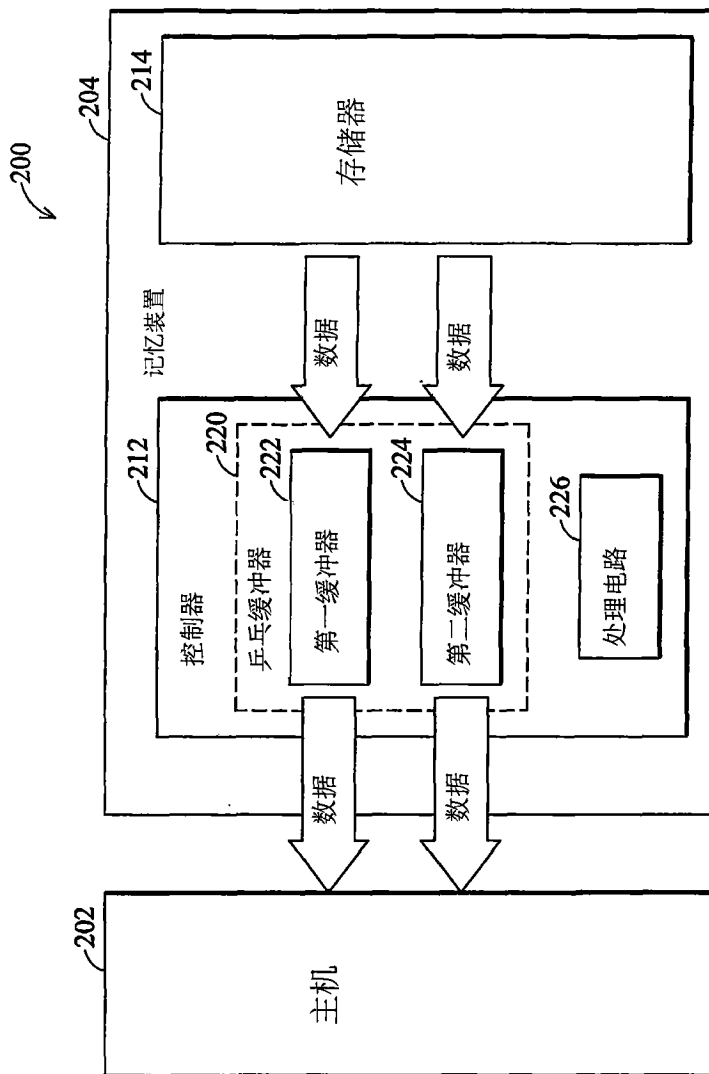


图 2

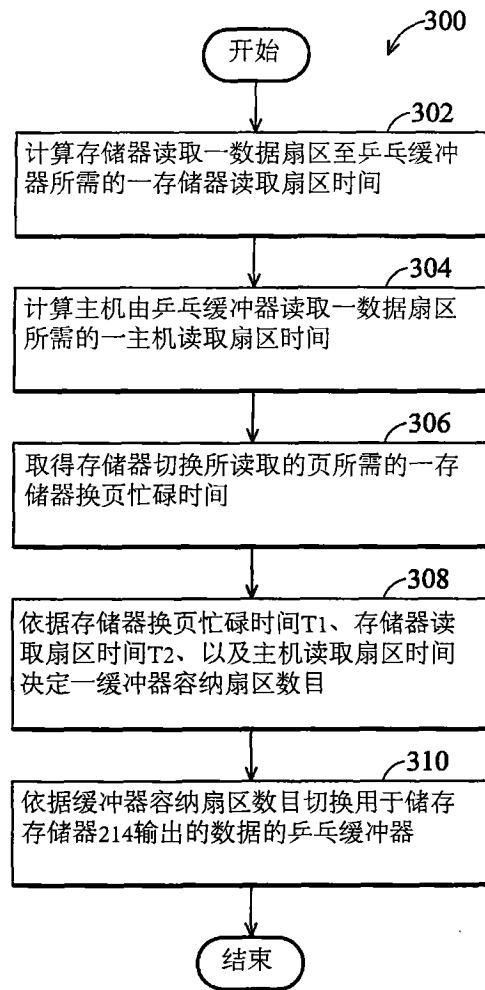


图 3

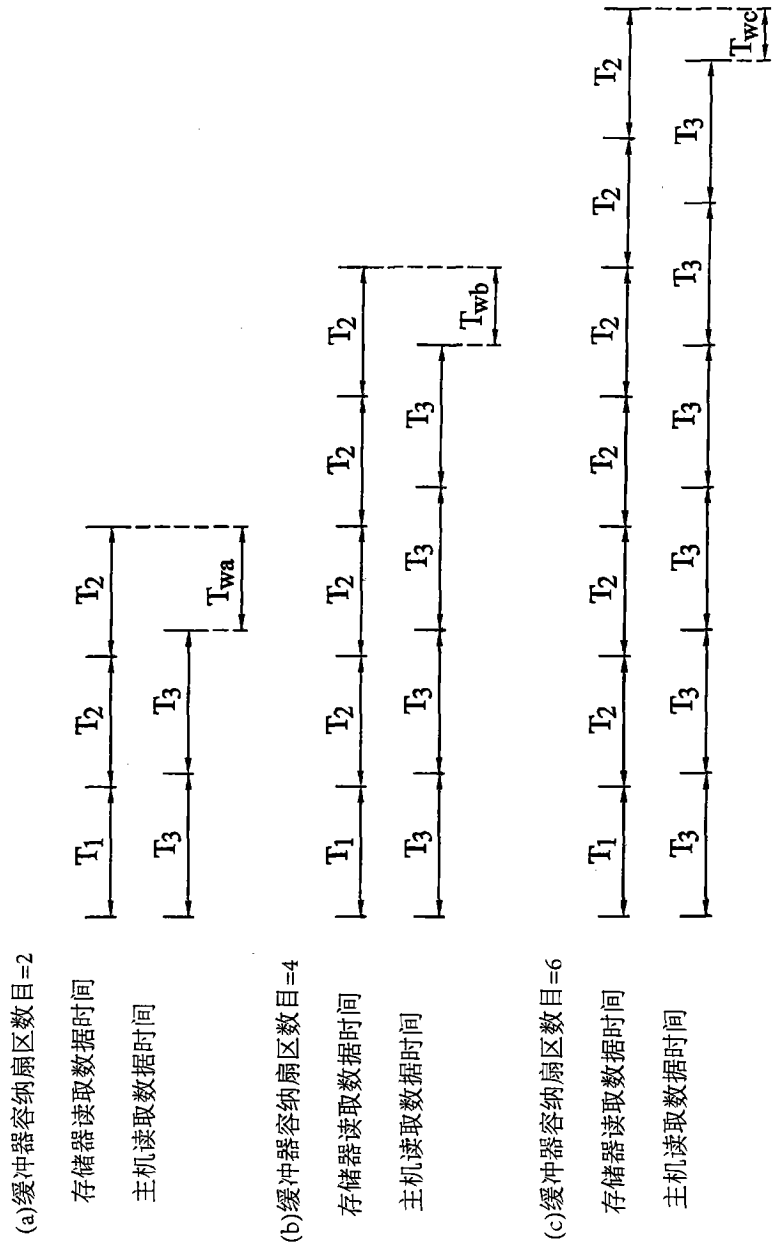


图 4

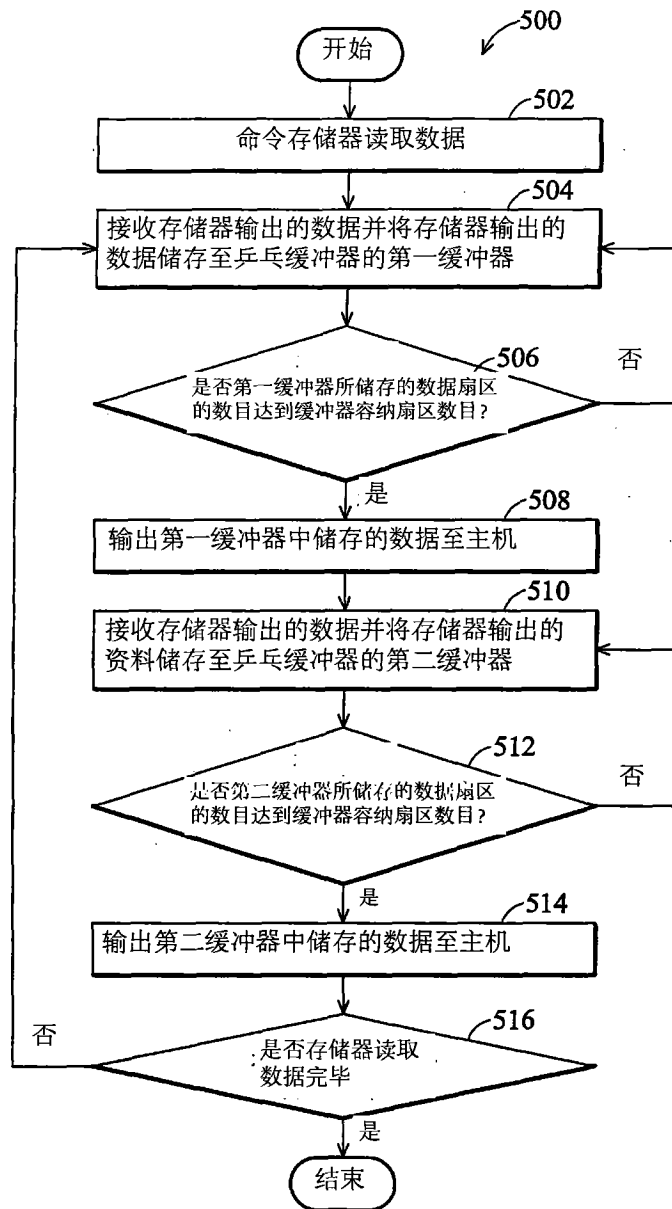


图 5