



(12) 发明专利申请

(10) 申请公布号 CN 102610565 A

(43) 申请公布日 2012. 07. 25

(21) 申请号 201210078548. 9

(22) 申请日 2000. 06. 28

(30) 优先权数据

182598/99 1999. 06. 28 JP

(62) 分案原申请数据

00118478. 4 2000. 06. 28

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 山崎舜平 水上真由美 小沼利光

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 徐予红 王忠忠

(51) Int. Cl.

H01L 21/77(2006. 01)

H01L 51/56(2006. 01)

H01L 27/32(2006. 01)

H01L 51/52(2006. 01)

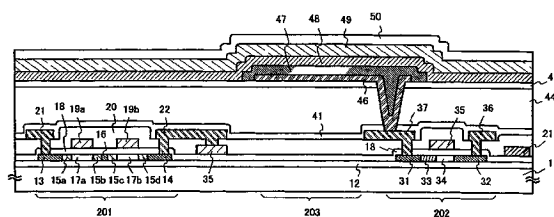
权利要求书 2 页 说明书 19 页 附图 12 页

(54) 发明名称

制作电光器件的方法

(57) 摘要

本发明涉及制作电光器件的方法。本发明的目的是降低 EL 显示器件和包含 EL 显示器件的电子设备的制作成本。EL 材料是通过在有源矩阵型 EL 显示器件中进行印刷而制作的。可用的印刷法包括凸版印刷或丝网印刷。因此,简化了 EL 层的制作步骤,降低了制作成本。



1. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括空穴注入物质的溶液;以及
通过接触来印制包括空穴注入物质的溶液以便在多个像素电极上形成多个空穴注入层。

2. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括空穴运输物质的溶液;以及
通过接触来印制包括空穴运输物质的溶液以便在多个像素电极上形成多个空穴运输层。

3. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括发光物质的溶液;以及
通过接触来印制包括发光物质的溶液以便在多个像素电极上形成多个发光层。

4. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括电子运输物质的溶液;以及
通过接触来印制包括电子运输物质的溶液以便在多个像素电极上形成多个电子运输层。

5. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括电子注入物质的溶液;以及
通过接触来印制包括电子注入物质的溶液以便在多个像素电极上形成多个电子注入层。

6. 一种制作发光显示器的方法,包括下列步骤:
在衬底上形成多个开关元件;
形成电连接到多个开关元件的多个像素电极;
制备具有多个凸起的凸版;
在多个凸起上施加包括第一物质的溶液;

通过接触来印制包括第一物质的溶液以便在多个像素电极上形成多个第一层；以及通过蒸发方法在多个第一层上形成包括第二物质的第二层。

7. 一种制作发光显示器的方法,包括下列步骤:

在衬底上形成多个开关元件;

形成电连接到多个开关元件的多个像素电极;

形成包括第一物质的第一层;

制备具有多个凸起的凸版;

在多个凸起上施加包括第二物质的溶液;

通过接触来印制包括第二物质的溶液以便在多个像素电极上形成多个第二层,其中所述第一层插入其间。

8. 如权利要求 1 至 7 的任何一项所述的制作发光显示器的方法,其中印制在包括惰性气体的氛围中执行。

9. 如权利要求 6 至 7 的任何一项所述的制作发光显示器的方法,其中第一物质和第二物质是选自空穴注入物质、空穴输运物质、发光物质、电子输运物质和电子注入物质的两种物质。

10. 如权利要求 7 所述的制作发光显示器的方法,其中第一层对包括第二物质的溶液有耐久性。

制作电光器件的方法

[0001] 本申请是申请日为 2000 年 6 月 28 日、申请号为 00118478.4、发明名称为“制作电光器件的方法”的专利申请的分案申请。

技术领域

[0002] 本发明涉及以 EL(电致发光)显示器件为代表的、通过在衬底表面上制备半导体元件(是利用半导体薄膜制备的元件,通常是薄膜晶体管)而制作的电光器件,和包括作为显示器的电光器件的电子器件(电子设备)。特别地,本发明涉及制备上述器件的方法。

背景技术

[0003] 近年来,在衬底上制作薄膜晶体管(此后称为“TFT”)的技术已取得长足的进步,其应用和开发已转向有源矩阵型显示器件。因为利用多晶硅薄膜的 TFT 比利用非晶硅薄膜的传统 TFT 具有更高的场效应迁移率。因此,可以通过与像素制作在同一衬底上的驱动电路控制各像素,以前这些像素是由衬底外的驱动电路控制的。

[0004] 这种有源矩阵型显示器件受到关注的原因是通过在同一衬底上制作各种电路和单元可以获得各种优点,例如降低生产成本、缩小显示器件的尺寸、提高产量、降低生产量。

[0005] 在有源矩阵型显示器件中,每个像素都具有由 TFT 制作的开关单元,控制电流的驱动电压由开关单元控制,这样 EL 层(光发射层)发射光线。例如,美国专利 5,684,365(见已公开的日本专利申请 Hei 8-234683)、或已公开的日本专利申请 Hei 10-189252 公开了一种 EL 显示器件。

[0006] 已经提出了多种制作 EL 层的方法。例如,真空淀积、溅射、旋涂、滚涂、铸造法、LB 法、离子镀、滴涂法、喷墨(inkjet)法等等。

发明内容

[0007] 本发明的目的是降低 EL 层的制作成本,提供廉价的 EL 显示器件。本发明的另一个目的是降低包括作为显示器的 EL 显示器件的电子器件(电子设备)的制作成本。

[0008] 为了实现前述目的,本发明的特点是利用印刷法制作 EL 层。凸版印刷和丝网印刷均可以用作印刷法,优选的是凸版印刷。在本发明中,利用图 1 描述了使用凸版印刷的情况。

[0009] 图 1A-C 示出了本发明使用的凸版印刷装置的局部。在图 1A-C 中,参考号 110 表示阿尼络(anilox)辊;刮浆杆(也称为刮浆刀)111;EL 材料及其溶剂(此后称之为 EL 形成衬底)的混合物由刮浆杆 111 汇聚在阿尼络辊 110 的表面上。注意,此处的 EL 材料是荧光有机复合物,表示有机复合物,通常是指空穴注入层、空穴运输层、光发射层、电子运输层或电子注入层。

[0010] 如图 1B 所示,在阿尼络辊 110 的表面上具有网槽(此后称为栅网)110a,通过沿箭头 A 所示的方向转动,栅网 110a 将 EL 形成衬底保持在其表面上。注意图中所示的虚线表示 EL 形成衬底处于阿尼络辊 110 的表面上。

[0011] 参考号 113 是印刷辊,114 是凸版,凸版上的凸凹是通过刻蚀形成的。图 1C 示出了这种状态。在图 1C 的情况下,为了在一块衬底上制作多个 EL 显示器件,像素部分 114a 的图案制作在凸版 114 上的多个部分上。此外,将像素部分 114a 的图案放大可以看到,凸起 114b 制作在与多个像素相对应的位置上。

[0012] 上述阿尼络辊 110 通过滚动将 EL 形成衬底 112 固定在栅网 110a 上。另一方面,印刷辊 113 沿箭头 B 所示的方向转动,只有凸版 114 上的凸起 114b 才能接触栅网 110a。在此,EL 形成衬底 112 涂敷在凸起 114b 的表面上。

[0013] EL 形成衬底 112 印刷在凸起 114b 与沿水平方向(箭头 C 所示的方向)与印刷辊 113 同速移动的衬底 115 相接触的部分上。这样,EL 形成衬底 112 就按照矩阵形式印刷到衬底 115 上。

[0014] 然后,通过真空热处理,蒸发掉 EL 形成衬底 112 中的溶剂,将 EL 材料固定。因此,需要其使用气化温度低于 EL 材料的玻璃转变温度(Tg)的溶剂。最终制作的 EL 层的厚度由 EL 形成衬底的粘性决定。在这种情况下,粘度可以通过选择不同的溶剂进行控制,优选粘度是 10-50cp(最优的是 20-30cp)。

[0015] 此外,当 EL 形成衬底 112 中存在大量可以作为晶核的杂质时,EL 材料通过蒸发溶剂而结晶的可能性将很大。晶化降低了光发射效率,因此,是不期望的。期望的是 EL 形成衬底 112 中包含尽可能少的杂质。

[0016] 重要的是使环境尽可能地干净,提纯溶剂、提纯 EL 材料或混合溶剂和 EL 材料以便减少杂质,还要注意利用图 1 的印刷装置印刷 EL 形成衬底的环境。具体地讲,期望利用放置在充以不活泼气体例如氮气的洁净室中的印刷装置完成上述 EL 形成衬底的印刷工艺。

[0017] 注意,本发明可以应用于有源矩阵型 EL 显示器件和无源矩阵型(单矩阵)EL 显示器件。

附图说明

[0018] 在附图中,

[0019] 图 1A-1C 是解释凸版印刷方法原理的简图;

[0020] 图 2 是 EL 显示器件的像素部分的剖面图;

[0021] 图 3A 和 3B 是 EL 显示器件的像素部分的顶视图以及电路结构简图;

[0022] 图 4A-4E 是有源矩阵型 EL 显示器件的制备步骤图;

[0023] 图 5A-5D 是有源矩阵型 EL 显示器件的制备步骤图;

[0024] 图 6A-6C 是有源矩阵型 EL 显示器件的制备步骤图;

[0025] 图 7 是 EL 模块的外观视图;

[0026] 图 8 是 EL 显示器件的电路框图结构;

[0027] 图 9 是 EL 显示器件的像素部分的放大图;

[0028] 图 10 是 EL 显示器件的采样电路的单元结构图;

[0029] 图 11A 和 11B 是 EL 模块的外观和剖面图;

[0030] 图 12A-12C 是制备接触结构的步骤图;

[0031] 图 13 是 EL 显示器件的像素部分的结构图;

[0032] 图 14 是 EL 显示器件的像素部分的剖面结构图;

[0033] 图 15 是 EL 显示器件的像素部分的结构图；

[0034] 图 16A-16F 是电子设备的具体实例图。

具体实施方式

[0035] [实施方案模式]

[0036] 下面参考图 2、图 3A 和 3B 描述实现本发明的模式。图 2 是本发明 EL 显示器件的像素部分剖面图，图 3A 是其顶视图，图 3B 是其电路结构图。实际上，多个像素排列成矩阵形式，这样就形成了像素部分（图像显示部分）。注意，图 2 对应于沿图 3A 中的线 A-A' 获得的剖面图。由此，因为图 2 和图 3A 使用了共用符号，所以可以参考这两幅图。另外，尽管图 3 的顶视图示出了两个像素，但是它们均具有相同的结构。

[0037] 在图 2 中，参考号 11 表示衬底；12 表示作为底涂层的绝缘膜（此后称为基膜）。衬底 11 可以由玻璃衬底、玻璃陶瓷衬底、石英衬底、硅衬底、陶瓷衬底、金属衬底或塑料衬底（包括塑料膜）制作。

[0038] 尽管基膜 12 在使用包含可移动离子的衬底或具有导电性的衬底的情况下特别有效，但在石英衬底上就不需要了。包含硅的绝缘膜可以用作基膜 12。注意，在整个说明书中，“包含硅的绝缘膜”是指包含预定比例的硅、氧和氮的绝缘膜，例如氧化硅膜、氮化硅膜、或氮氧化硅膜（由 SiO_xN_y 表示）。

[0039] 为了防止 TFT 或 EL 单元的退化，通过使基膜 12 具有热辐射效应可以有效地将薄膜晶体管（此后称为 TFT）产生的热量耗散掉。为了使薄膜具有热辐射效应，可以使用任何众知的材料。

[0040] 这里，在一个像素中制作两个 TFT。参考号 201 表示用作开关单元的 TFT（此后称为开关 TFT）；202 表示用作电流控制单元的 TFT（此后称为电流控制 TFT），该单元控制流向 EL 单元的电流大小。上述两种 TFT 均是 n- 沟道 TFT。

[0041] 因为 n- 沟道 TFT 的场效应迁移率高于 p- 沟道 TFT，所以其工作速度快，易于控制大电流的流动。在控制同样大小的电流流动时，n- 沟道 TFT 的尺寸更小。因此，优选地使用 n- 沟道 TFT 作为电流控制 TFT，因为这可以增大显示部分的有效面积。

[0042] p- 沟道 TFT 具有以下优点，没有热载流子注入的问题，关断电流很小，曾经报道过将其用作开关 TFT 的例子，将其用作电流控制 TFT 的例子。然而，本发明的特征还在于，通过制作 LDD 区的位置不同的结构，即使在 n- 沟道 TFT 中也能解决热载流子注入和关断电流的问题，像素中的所有 TFT 均由 n- 沟道 TFT 制作。

[0043] 然而，在本发明中不必将开关 TFT 和电流控制 TFT 局限于 n- 沟道 TFT，也可以使用 p- 沟道 TFT。

[0044] 开关 TFT 201 包括源区 13、漏区 14、LDD 区 15a-d、具有高浓度杂质区 16 和沟道形成区 17a 和 b 的有源层、栅绝缘膜 18、栅电极 19a 和 b、第一中间绝缘膜 20、源布线 21 和漏布线 22。

[0045] 此外，如图 3A 所示，栅电极 19a 和 b 是双栅结构，它们通过由另一种材料（该材料的电阻低于栅电极 19a 和 19b）制成的栅布线 211 电连接在一起。当然，除了双栅结构之外，还可以采用所谓的多栅结构（该结构包括具有两个或多个相互串联的沟道形成区的有源层），例如三栅结构等。多栅结构对于降低关断电流值非常有效，在本发明中，像素的开关

TFT201 就是多栅结构,这样可以获得低关断电流值的开关单元。

[0046] 有源层由具有晶体结构的半导体膜制作。即,可以使用单晶半导体膜或多晶半导体膜或微晶半导体膜。栅绝缘膜 18 由具有硅的绝缘膜制作。除此之外,任何导电膜都可以制作栅电极、源布线或漏布线。

[0047] 此外,在开关 TFT201、LDD 区 15a-15d 中具有不相互重叠的栅电极 19a 和 19b,栅绝缘膜 18 放置在 LDD 区和栅电极之间。这种结构对于降低关断电流值非常有效。

[0048] 顺便说一句,为了降低关断电流,更加期望在沟道形成区和 LDD 区之间提供偏置区(偏置区由组份与沟道形成区相同的半导体层制作,且没有施加栅电压)。在具有两个或多个栅电极的多栅结构中,在沟道形成区之间的高浓度杂质区可以有效地降低关断电流值。

[0049] 如前所述,利用多栅结构 TFT 制作像素的开关单元 201,有可能实现关断电流值足够低的开关单元。由此,即使没有提供在已公开日本专利申请 Hei 10-189252 的图 2 中示出的电容,电流控制 TFT 的栅电压也能保持足够长的时间(在本次选择和下次选择之间的间隔)。

[0050] 即,可以去除通常会有效光发射区减小的电容,进而可以加宽有效光发射区。这意味着 EL 显示器件的图像质量会更加明亮。

[0051] 其次,电流控制 TFT202 包括源区 31、漏区 32、具有 LDD 区 33 和沟道形成区 34 的有源层、栅绝缘膜 18、栅电极 35、第一中间绝缘膜 20、源布线 36 和漏布线 37。尽管栅电极 35 是单栅极结构,多栅结构也是可以采用的。

[0052] 如图 2 所示,开关 TFT 的漏连接到电流控制 TFT 的栅。具体地讲,电流控制 TFT202 的栅电极 35 通过漏布线(可称为连接布线)22 电连接到开关 TFT201 的漏区 14。源布线 36 连接到电流供应线 212。

[0053] 尽管电流控制 TFT202 是控制注入到 EL 单元 203 的电流量的单元,但是从 EL 单元损伤的角度看,并不期望提供大电流。即,为了防止过大的电流流向电流控制 TFT202,期望将沟道长度(L)设计得很长。期望的是,使电流为 0.5 至 $2\mu\text{A}$ (优选的是 1 至 $1.5\mu\text{A}$) 每像素。

[0054] 由上述讨论可知,如图 9 所示,当开关 TFT 的沟道长度为 $L1$ ($L1 = L1a+L1b$)、沟道宽度为 $W1$ 、电流控制 TFT 的沟道长度为 $L2$ 、沟道宽度为 $W2$ 时,期望 $W1$ 在 0.1 至 $5\mu\text{m}$ (典型值为 0.5 至 $2\mu\text{m}$) 之间, $W2$ 在 0.5 至 $10\mu\text{m}$ (典型值为 2 至 $5\mu\text{m}$) 之间。除此之外,期望 $L1$ 为 0.2 至 $18\mu\text{m}$ (典型值为 2 至 $15\mu\text{m}$) 之间, $L2$ 为 1 至 $50\mu\text{m}$ (典型值为 10 至 $30\mu\text{m}$) 之间。然而,本发明并不局限于上述数值。

[0055] 通过选择这些数值的范围,可以囊括所有的标准,由具有 VGA 类型像素数目(640x480)的 EL 显示器件到具有更高类型(1920x1080 或 1280x 1024)的显示器件。

[0056] 除此之外,恰当的是制作在开关 TFT201 中的 LDD 区的长度(宽度)为 0.5 至 $3.5\mu\text{m}$,典型值为 2 至 $2.5\mu\text{m}$ 。

[0057] 除此之外,图 2 所示的 EL 显示器件的特征还在于,在电流控制 TFT202 中,LDD 区 33 位于漏区 32 和沟道形成区 34 之间,LDD 区 33 包括分别与栅电极 35 重叠和不重叠的两块区域,栅绝缘膜 18 位于这两块区域之间。

[0058] 电流控制 TFT202 提供电流使 EL 单元 204 发光,并控制电流流量,以便进行灰度级显

示。由此,需要采取措施防止热载流子注入引起的损伤,这样即使施加电流也不会引起损伤。当显示黑色时,尽管电流控制 TFT202 此时已关断,如果关断电流很大,清晰的黑色显示将是不可能的,将导致对比度下降或类似的现象。由此,还需要降低关断电流。

[0059] 关于热载流子注入引起的损伤,已知的是 LDD 区与栅电极重叠的结构非常有效。然而,如果整个 LDD 区都由栅电极叠盖,那么关断电流将增加。由此,本申请人设想了一种新结构,其中串联提供一种不与栅电极叠盖的 LDD 区,这样同时解决了防止热载流子和关断电流问题。

[0060] 此时,与栅电极重叠的 LDD 区的恰当长度是 0.1 至 $3\mu\text{m}$ (优选的是 0.3 至 $1.5\mu\text{m}$)。如果过长,寄生电容将增大,如果过短,防止热载流子的效果太弱。除此之外,不与栅电极重叠的 LDD 区的恰当长度是 1.0 至 $3.5\mu\text{m}$ (优选的是 1.5 至 $2.0\mu\text{m}$)。如果过长,将无法提供足够的电流,如果过短,降低关断电流的效果太弱。

[0061] 在上述结构中,寄生电容制作在栅电极与 LDD 区相互叠盖的区域。因此,优选的是在源区 31 和沟道形成区 34 之间不制作这种区域。在电流控制 TFT 中,因为载流子的流动方向总是相同的,所以只在漏区的一边提供 LDD 区就足够了。

[0062] 然而,当电流控制 TFT202 的驱动电压(施加在源区和漏区之间的电压)为 10V 或更小时,热载流子注入将成为严重的问题,这样还可以删除 LDD 区 33。在这种情况下,有源层由源区 31、漏区 32 和沟道形成区 34 构成。

[0063] 从增加流动电流量的角度看,增加电流控制 TFT202 的有源层(特别是沟道形成区)的膜厚(优选的是 50 至 100nm,更优选的是 60 至 80nm)也是有效的。与此相反,在开关 TFT201 的情况下,从降低关断电流值的角度看,减小有源层(特别是沟道形成区)的膜厚(优选的是 20 至 50nm,更优选的是 25 至 40nm)也是有效的。

[0064] 其次,参考号 41 表示第一钝化膜,其恰当厚度是 10nm 至 $1\mu\text{m}$ (优选的是 200 至 500nm)。就材料而言,可以使用包含硅(特别优选的是氮氧化硅或氮化硅膜)的绝缘膜。钝化膜 41 的功能是保护制作的 TFT,防止碱金属或潮湿。在最终制作在 TFT 上面的 EL 层中,包含碱金属,例如钠。即第一钝化膜 41 还用作防止碱金属(可移动离子)进入 TFT 侧的保护膜。

[0065] 使第一钝化膜 41 具有热辐射功能还可以有效地防止 EL 层的热退化。然而,在图 2 结构的 EL 显示器件中,由于光是从衬底 11 的侧面射出的,第一钝化膜 41 必需是透明的。在利用有机材料制作 EL 层的情况下,由于退化是与氧结合引起的,所以不期望使用易于放出氧的绝缘膜。

[0066] 作为能够防止碱金属渗透并具有热辐射功能的透明材料,可以是包含 B(硼)、C(碳)和 N(氮)中的至少一种元素和 Al(铝)、Si(硅)和 P(磷)中的至少一种元素的绝缘膜。例如以氮化铝(Al_xN_y)为代表的铝氮化物、以碳化硅(Si_xC_y)为代表的硅碳化合物、以氮化硅(Si_xN_y)为代表的硅氮化物、以氮化硼(B_xN_y)为代表的硼氮化物、或以磷化硼(B_xP_y)为代表的硼磷化物。以氧化铝(Al_xO_y)为代表的铝氧化物的透光性最佳,其导热率为 $20\text{Wm}^{-1}\text{K}$,所以这种材料可以作为一种优选材料。这些材料不仅具有上述性能,还具有防止潮气渗透的能力。顺便说一句,在上述透光材料中,x 和 y 是任意整数。

[0067] 注意,还可以将上述化合物与其它元素进行组合。例如,还可以通过向氧化铝中添加氮来使用由 AlN_xO_y 表示的氮氧化铝。这种材料还具有防止潮气或碱金属渗透的能力以

及热辐射功能。顺便说一句,在上述氮氧化铝中, x 和 y 是任意整数。

[0068] 除此之外,可以利用在已公开日本专利申请 Sho 62-90260 中公开的材料。即,还可以使用包含 Si、Al、N、O、或 M(M 是至少一种稀有元素,优选的是 Ce(铈)、Yb(镱)、Sm(钐)、Er(铒)、Y(钇)、La(镧)、Gd(钆)、Dy(镝)和 Nd(钕)中的至少一种元素)的绝缘膜。这些材料也具有防止潮气或碱金属渗透的能力以及热辐射功能。

[0069] 除此之外,还可以利用至少包含金刚石薄膜或非晶碳膜(特别是其特性类似于金刚石、称为类金刚石碳或类似物的膜)。这些膜具有十分高的导热率,作为热辐射层十分有效。然而,由于膜是褐色的,当厚度较大时,其透射率会下降,优选的是使用厚度尽可能小(优选的是 5 至 100nm)的膜。

[0070] 顺便说一句,因为第一钝化膜 41 的首要作用是保护 TFT,防止碱金属或潮气,因此,膜的这种作用不能削弱。因此,尽管可以单独使用由具有上述热辐射功能的材料制成的薄膜,将薄膜与可以防止碱金属或潮气渗透的绝缘膜(通常是氮化硅膜(Si_xN_y)或氮氧化硅膜(SiO_xN_y))叠盖在一起。顺便说一句,在氮化硅膜或氮氧化硅膜中, x 和 y 是任意整数。

[0071] 第二中间绝缘膜(可称为平面化膜)44 制作在第一钝化膜 41 上,以便覆盖各个 TFT,这样将平滑由 TFT 产生的台阶。作为第二中间绝缘膜 44,有机树脂膜是优选的,可以使用聚酰亚胺、聚酰胺、丙烯酸、BCB(苯甲酸环丁烯)或类似材料。当然,只要能够实现足够的平面化,也可以使用无机膜。

[0072] 利用第二中间绝缘膜 44 平面化 TFT 产生的台阶是十分重要的。因为后面制作的 EL 层很薄,所以在存在台阶的情况下光发射效应很弱。因此,优选的是在制作像素电极之前进行平面化,使 EL 层制作在最大限度平整的表面上。

[0073] 参考号 45 表示第二钝化膜,它对于防止碱金属由 EL 单元的扩散起着十分重要的作用。恰当的膜厚是 5nm 至 $1\ \mu\text{m}$ (典型值是 20 至 300nm)。能够防止碱金属渗透的绝缘膜用作第二钝化膜 45。就其材料而言,可以使用第一钝化膜 41 使用的材料。

[0074] 第二钝化膜 45 还可以用作散发由 EL 单元产生的热量的热辐射层,并防止热量存储在 EL 单元中。在第二中间绝缘膜 44 是有机树脂膜的情况下,由于该膜不耐热,第二钝化膜可以防止 EL 单元产生的热量对第二中间绝缘膜产生不利影响。

[0075] 如上所述,尽管在制作 EL 显示器件时利用有机树脂膜平滑 TFT 是十分有效的,但是传统结构并没有考虑由 EL 单元产生的热量引起的有机树脂膜退化的问题。在本发明中,通过提供第二钝化膜 45 解决了该问题,这是一个特点。

[0076] 第二钝化膜 45 可防止热损伤,并用作防止 EL 层中的碱金属扩散到 TFT 侧的保护膜,还用作防止潮气或氧由 TFT 侧渗透到 EL 层的保护层。

[0077] 如上所述,利用热辐射功能强、且能够防止潮气和碱金属渗透的绝缘膜在 TFT 侧和 EL 单元侧形成的隔离是本发明的最重要特征之一,可以说这种结构在普通 EL 显示器件中是没有的。

[0078] 参考号 46 表示透明导电膜制作的像素电极(EL 单元的阳极)。在透过第二钝化膜 45、第二中间绝缘膜 44 和第一钝化膜 41 制作完接触孔(开口)之后,在制作的开口部分上制作与电流控制 TFT202 的漏布线 37 相连的像素电极。

[0079] 然后,通过印刷制作 EL 层(严格地讲,EL 层与像素电极相接触)47。尽管 EL 层 47 可以是单层结构或叠层结构,但是在多数情况下是叠层结构。然而,在叠层情况下,优选

的是将印刷和汽相生长结合在一起（具体地讲蒸发法是优选的）。在印刷法中，因为溶剂和 EL 材料混合在一起进行印刷，如果下面存在有机材料，将担心有机材料再次溶解。

[0080] 因此，优选的是在 EL 层 47 中与像素电极直接接触的层通过印刷制作，此后的各层由汽相生长制作。毫无疑问，如果印刷是利用不会使下层 EL 材料溶解的溶剂完成的，那么所有的层都可以用印刷制作。空穴注入层、空穴输运层、或光发射层可以是与像素电极直接接触的层，本发明可以用于制作任意层。

[0081] 在本发明中，因为印刷是制作 EL 层的方法，优选的是利用聚合物材料作为 EL 材料。就典型的聚合物材料而言，可以列举出如下聚合物材料，例如聚对苯亚乙烯 (PPV)、聚乙烯基咔唑 (PVK) 或聚芴。

[0082] 为了利用印刷法，用聚合物材料制作空穴注入层、空穴输运层或光发射层，在聚合物前体状态下进行印刷，并在真空中进行加热，将其转化为聚合物材料制成的 EL 材料。通过蒸发或类似方法将必需的 EL 材料叠盖在其上，这样就制成了叠层型 EL 层。

[0083] 具体地讲，作为空穴输运层，优选的是使用聚十四水硫羧苯-亚苯 (polytetrahydrothiophenylphenylene) 作为聚合物母体，并通过加热将其转化成聚亚苯-亚乙烯 (polyphenylene vinylene)。恰当的膜厚是 30 至 100nm (优选的是 40 至 80nm)。作为光发射层，优选的是使用氰-聚亚苯-亚乙烯制作红光发射层，利用聚亚苯-亚乙烯制作绿光发射层，利用聚亚苯-亚乙烯或聚烷基亚苯制作蓝光发射层。恰当的膜厚是 30 至 150nm (优选的是 40 至 100nm)。

[0084] 在像素电极和 EL 材料之间提供用作缓冲层的铜酞菁染料也是优选的。

[0085] 然而，上例仅仅是可以用作本发明 EL 材料的有机 EL 材料的例子，不必将本发明限制于此。在本发明中，对 EL 材料和溶剂的混合物进行印刷，蒸发并除去溶剂，这样就制成了 EL 层。因此，只要是这种组合使溶剂能够在不高于 EL 层的玻璃转变温度的温度下进行蒸发，就可以使用任何 EL 材料。

[0086] 典型地，就溶剂而言，可以使用有机溶剂，例如氯丁 (chloroform)、二氯甲烷、 α -丁基内酯、丁基-2-乙氧基乙醇或 NMP (N-methyl-2-pyrrolidone) 或水。为了增加 EL 形成材料的粘性而使用添加剂也是优选的。

[0087] 除此之外，当制作 EL 层 47 时，优选的是处理环境是潮气尽可能少的干燥环境，成型是在不活泼气体中进行的。因为 EL 层容易受到潮气或氧的退化，所以在层成型时，需要最大限度地去除这些因素。例如，干燥的氮气环境或干燥的氩气环境是优选的。为此，期望印刷装置安置在填充了不活泼气体的干净腔室中，印刷处理在这种环境中进行。

[0088] 当利用上述的印刷法制作完 EL 层 47 之后，可以制作阴极 48 和保护电极 49。阴极 48 和保护电极 49 可以用真空蒸发法制作。如果阴极 48 和保护电极 49 在不暴露于空气的条件下连续地进行制作，将可以进一步抑制 EL 层的退化。在本说明书中，由像素电极（阳极）、EL 层和阴极制作的光发射单元称为 EL 单元。

[0089] 就阴极 48 而言，可以使用包含具有低功函数的镁 (Mg)、锂 (Li) 或钙 (Ca) 的材料。优选的是，使用 MgAg (材料 Mg 和 Ag 的混合比为 Mg : Ag = 10 : 1) 制作的电极。另外，还可以列举出 MgAgAl 电极、LiAl 电极和 LiFAI 电极。保护电极 49 是一种防止阴极 48 受潮或产生类似作用的电极，使用的是包含铝 (Al) 或银 (Ag) 的材料。该保护电极 49 还具有热辐射功能。

[0090] 顺便说一句,优选的是 EL 层 47 和阴极 48 在不暴露在空气中的条件下连续地在干燥不活泼气体中制作。在利用有机材料制作 EL 层的情况下,因为这种材料特别易于受潮,可以利用这种方法防止在暴露于空气中时受潮。此外,更期望的是不仅连续地制作 EL 层 47 和阴极 48,还期望连续地在其上制作保护电极 49。

[0091] 图 2 的结构是利用单色光发射系统的实例,其中制作了与 RGB 中的任一种颜色相对应的 EL 单元。尽管图 2 只示出了一个像素,但是具有相同结构的多个像素将以矩阵形式排列在像素部分中。顺便说一句,可以利用各种众知的材料制作与任一种 RGB 颜色相对应的 EL 层。

[0092] 除了上述系统之外,彩色显示可利用下述系统实现,即将发射白光的 EL 单元与彩色滤波器组合在一起的系统、将发射蓝光或蓝-绿光的 EL 单元和荧光材料(荧光彩色转换层:CCM)组合在一起的系统、将透明电极用作阴极(反电极)并轰击与 RGB 对应的 EL 单元的系统,或类似的系统。当然,还可以在单层中制作发射白光的 EL 层来实现黑-白显示。

[0093] 参考号 50 表示第三钝化膜,其恰当膜厚是 10nm 至 1 μ m(优选的是 200 至 500nm)。尽管提供第三钝化膜 50 的主要目的是防止 EL 层 47 受潮,它还具有类似于第二钝化膜 45 的热辐射功能。因此,可以将与第一钝化膜 41 类似的材料用作形成材料。然而,在利用有机材料制作 EL 层的情况下,因为层有可能因为与氧的结合而产生退化,所以期望不使用易于放出氧的绝缘膜。

[0094] 除此之外,如上所述,因为 EL 层不耐热,期望在尽可能低的温度下制作膜(优选的温度范围在室温和 120 $^{\circ}$ C 之间)。由此,可以说等离子 CVD、溅射、真空蒸发、离子镀或溶液施用法(旋涂法)是优选的膜制作方法。

[0095] 类似地,尽管只通过提供第二钝化膜 45 就可以有效地抑制 EL 单元的退化,但是优选的是利用制作在 EL 单元两侧的双层绝缘膜将 EL 单元包围起来,例如第二钝化膜 45 和第三钝化膜 50,以便防止潮气和氧侵入 EL 层,防止碱金属从 EL 层扩散出来,防止热量存储在 EL 层中。结果,进一步抑制了 EL 层的退化,可以获得高可靠性的 EL 显示器件。

[0096] 本发明的 EL 显示器件包括由具有图 2 所示结构的像素构成的像素部分,根据功能的不同而具有不同结构的 TFT 配置在像素中。因此,可以在同一像素中制作关断电流值足够低的开关 TFT 和强力防止热载流子注入的电流控制 TFT,从而获得可靠性高、图像显示优异(具有高的操作性能)EL 显示器件。

[0097] 注意在图 2 的像素结构中,尽管将具有多栅结构的 TFT 用作开关 TFT,但是不必将图 2 的结构限制为 LDD 区的配置结构或类似结构。

[0098] 此外,尽管在此示出了实现本发明的一个实例,其中在衬底表面上制作电气连接到用作半导体器件的 TFT 的 EL 单元,还可以利用作为半导体器件制作在硅衬底表面上的晶体管(称为 MOSFET)实现本发明。

[0099] 下面将参照附图详细地描述通过前述方法实现的本发明。

[0100] [实施方案 1]

[0101] 本发明的实施方案通过图 4A-6C 进行说明。并在此解释在像素部分的外围区同时制作像素部分和驱动电路部分的 TFT 的方法。注意为了简化说明,将 CMOS 电路作为驱动电路的基本电路。

[0102] 首先,如图 4A 所示,基膜 301 制作在玻璃衬底 300 上,其厚度为 300nm。在实施方

案 1 中,氮化硅膜形成基膜 301。将与玻璃衬底 300 接触的膜中的氮浓度设定在 10 和 25wt%之间是较好的。

[0103] 除此之外,作为基膜 301 的一部分,提供其材料与图 2 所示的第一钝化膜 41 类似的绝缘膜是有效的。电流控制 TFT 易于产生热量,因为有大电流流过,因此在尽可能近的位置制作具有热辐射功能的绝缘膜是有效的。

[0104] 然后,利用众知的淀积法,在基膜 301 上制作厚度为 50nm 的非晶硅膜(图中未示出)。注意,不必将该膜限制为非晶硅膜,可以使用其它膜,只要它是具有非晶结构的半导体膜(包括微晶半导体膜)。另外,也可以使用包含非晶结构的复合半导体膜,例如非晶锗硅膜。此外,膜厚为 20 至 100nm。

[0105] 然后通过众知的方法使非晶硅膜结晶,形成晶态硅膜(也称为多晶硅膜)302。众知的结晶方法有使用电炉的热结晶、使用激光器的激光退火结晶、使用红外灯的灯退火结晶。在实施方案 1 中,结晶是利用使用 XeCl 气体的受激准分子激光器发出的光进行的。

[0106] 注意,在实施方案 1 中使用的是制成线性形状的脉冲型受激准分子激光,但也可以使用矩形的,也可以使用连续型氩激光和连续型受激准分子激光。

[0107] 在该实施方案中,尽管将晶态硅膜用作 TFT 的有源层,也可使用非晶硅膜。然而,为了通过尽量缩小电流控制 TFT 的尺寸来提高像素的孔径比,利用更易于电流流动的晶态硅膜更加有利。

[0108] 注意,制作开关 TFT 的有源层是有效的,其中需要利用非晶硅膜降低关断电流,利用晶态硅膜制作电流控制 TFT 的有源层也是有效的。由于非晶硅膜中的载流子迁移率低,电流在其中的流动较困难,关断电流也不容易流动。换句话说,可以充分利用电流不易在其中流动的非晶硅膜和电流易于在其中流动的晶态硅膜的优点。

[0109] 然后,如图 4B 所示,保护膜 303 制作在晶态硅膜 302 上,氧化硅膜的厚度为 130nm。该厚度可以在 100 至 200nm 之间(优选的是在 130 至 170nm 之间)。此外,也可以使用其它膜,只要其是包含硅的绝缘膜。制作保护膜 303,使晶态硅膜在添加杂质的过程中不直接暴露给等离子体,这样就可以进行复杂的杂质浓度控制。

[0110] 然后在保护膜 303 上制作光刻胶掩膜 304a 和 b,产生 n- 型导电的掺杂元素(此后称为 n- 型掺杂元素)透过保护膜 303 添加。注意元素周期表的 15 族元素通常用作 n- 型掺杂元素,通常使用的是磷和砷。注意,使用等离子体掺杂法,其中在实施方案 1 中,磷化氢(PH_3)在没有质量分离(separation of mass)的条件下被激发为等离子体,磷的掺杂浓度为 1×10^{18} 原子/cm³。当然,也可使用离子植入法,其中进行了质量分离。

[0111] 调节掺杂剂量,使 n- 型杂质元素包含在 n- 型杂质区 305 和 306 中,并由该工艺形成浓度 2×10^{16} 至 5×10^{19} 原子/cm³(通常为 5×10^{17} 至 5×10^{18} 原子/cm³)。

[0112] 然后,如图 4C 所示,除去保护膜 303,激活已添加的元素周期表 15 族中的元素。众知的激活技术可以用作激活方法,在实施方案 1 中激活是通过受激准分子激光的辐照进行的。当然脉冲型准分子激光器和连续型准分子激光器都可以使用,不必对准分子激光器的使用施加任何限制。目的是激活已添加的掺杂元素,优选的是在不会使晶态硅膜熔化的能量下进行辐照。注意,激光辐照也可以用保护膜 303 进行。

[0113] 热处理激活可以与激光激活掺杂元素一起进行。当执行热处理激活时,考虑到衬底的热阻,在 450 至 550°C 之间进行热处理是较好的。

[0114] 该工艺还界定了边缘部分（连接部分），该部分具有沿着 n- 型杂质区 305 和 306 的区域，即沿着没有添加 n- 型杂质元素的外围的区域，而 n- 型杂质区 305 和 306 中具有这种掺杂元素。这意味着当完成 TFT 时，可以在 LDD 区和沟道形成区之间形成极佳连接。

[0115] 然后，除去晶态硅膜的不必要部分，如图 4D 所示，制作出岛形半导体膜（此后称为有源层）307 至 310。

[0116] 然后，如图 4E 所示，制作覆盖有源层 307 至 310 的栅绝缘膜 311。包含硅、厚度为 10 至 200nm 优选的是 50 至 150nm 的绝缘膜可以用作栅绝缘膜 311。可以使用单层结构或叠层结构。实施方案 1 使用的是 110nm 厚的氮氧化硅膜。

[0117] 然后，制作厚度为 200 至 400nm 的导电膜，并进行构图，形成栅电极 312 至 316。注意在实施方案 1 中，栅电极和电连接到栅电极的引线（此后称为栅布线）是由不同材料制作的。具体地讲，制作栅布线的材料具有比栅电极低的电阻率。这是因为将能够进行微加工的材料用作栅电极，即使栅布线不能进行微加工，用于布线的材料也具有低电阻率。当然，栅电极和栅布线也可由同种材料制作。

[0118] 此外，在需要时，栅布线可以由单层导电膜制作，优选的是使用两层或三层的叠层膜。所有众知的导电膜都可以用作栅电极材料。然而，如上所述，优选的是利用能够进行微加工的材料，具体地讲，是能够构图为 2mm 或更窄线条的材料。

[0119] 通常，可以利用包含元素钽 (Ta)、钛 (Ti)、钼 (Mo)、钨 (W)、铬 (Cr) 和硅 (Si) 中的一种元素的膜、上述元素的氮化物构成的膜（通常为氮化钽膜、氮化钨膜或氮化钛膜）、上述元素组合成的合金膜、或上述元素的硅化物膜（通常是硅化钨膜、硅化钛膜）。当然，这些膜可以是单层或叠层的。

[0120] 在该实施方案中，使用的是厚度为 50nm 的氮化钨 (WN) 膜，和厚度为 350nm 的钨 (W) 膜。这些膜可通过溅射制作。当将惰性气体 Xe、Ne 或类似气体作为溅射气体加入时，可以防止应力引起的膜剥落。

[0121] 此时制作栅电极 313 和 316，以便分别部分覆盖 n- 型杂质区 305 和 306，将栅绝缘膜 311 夹在中间。叠盖部分在后来成为叠盖栅电极的 LDD 区。

[0122] 然后，利用栅电极 312 至 316 作为掩膜，按照自对准的方式添加 n- 型杂质元素（在实施方案 1 中使用的是磷），如图 5A 所示。调整添加过程，使磷添加到杂质区 317 至 323，使其浓度为 n- 型杂质区 305 和 306 的 $1/10$ 至 $1/2$ （典型值为 $1/4$ 至 $1/3$ ）。具体地讲，优选的浓度是 1×10^{16} 至 5×10^{18} 原子 / cm^3 （典型值为 3×10^{17} 至 3×10^{18} 原子 / cm^3 ）。

[0123] 然后，制作光刻胶掩膜 324a 至 324d，其形状覆盖栅电极等，如图 5B 所示，并添加 n- 型杂质元素（在实施方案 1 中是磷），形成包含高浓度磷的杂质区 325 至 331。在此还利用磷 (PH_3) 进行离子掺杂，并将这些区域中的磷浓度调节为 1×10^{20} 至 1×10^{21} 原子 / cm^3 （典型值为 2×10^{20} 至 5×10^{20} 原子 / cm^3 ）。

[0124] n- 沟道 TFT 的源区或漏区由该工艺制作，在开关 TFT 中，部分保留由图 5A 工艺制作的 n- 型杂质区 320 至 322。这些剩余区域对应于图 2 中的开关 TFT 的 LDD 区 15a 至 15d。

[0125] 然后，如图 5C 所示，去除光刻胶掩膜 324a 至 324d，制作新光刻胶掩膜 332。然后添加 p- 型杂质元素（在实施方案 1 中使用硼），形成含有高浓度硼的杂质区 333 和 334。通过利用乙硼烷 (B_2H_6) 进行的离子掺杂，添加硼，形成浓度为 3×10^{20} 至 3×10^{21} 原子 / cm^3 （典型值为 5×10^{20} 至 1×10^{21} 原子 / cm^3 ）的杂质区 333 和 334。

[0126] 注意,磷已经添加到杂质区 333 和 334 中,其浓度为 1×10^{16} 至 5×10^{18} 原子/cm³,但此处添加的硼的浓度至少 3 倍于磷的浓度。因此,已经形成的 n- 型杂质区将完全转变为 p- 型,起 p- 型杂质区的作用。

[0127] 然后,在除去光刻胶掩膜 332 之后,激活按照不同浓度添加的 n- 型和 p- 型杂质元素。作为激活方法,可以执行炉退火、激光退火或灯退火。在实施方案 1 中,在电炉中的氮气氛下,550℃,进行 4 小时的热处理。

[0128] 此时,重要的是尽可能去除气氛中的氧。这是因为,如果存在氧,那么栅电极的暴露表面将被氧化,导致电阻率增加,同时使以后制作欧姆接触更加困难。因此,优选的是在上述激活工艺中的处理环境中氧浓度应当为 1ppm 或更低,优选的是 0.1ppm 或更低。

[0129] 完成激活工艺之后,制作 300nm 厚的栅布线 335。以铝 (Al) 或铜 (Cu) 作为主要成份(包含 50 至 100% 的组份)的金属膜可以用作栅布线 335 的材料。与图 3 的栅布线 211 一样,栅布线 335 的位置使开关 TFT 的栅电极 314 和 315(对应于图 3 的栅电极 19a 和 b)电连接(见图 5D)。

[0130] 利用这种结构可以使栅布线的布线电阻极小,因此可以制作具有大表面的像素显示区(像素部分)。即,实施方案 1 的像素结构极其有效,因为正是由于这种结构,才实现了屏幕尺寸为对角线 10 英寸或更大(另外,对角线 30 英寸或更大)的 EL 显示器件。

[0131] 然后,制作第一中间绝缘膜 336,如图 6A 所示。包含硅的单层绝缘膜用作第一中间绝缘膜 336,叠层膜可以夹在其间。此外,膜厚为 400nm 至 1.5 μ m。在实施方案 1 中使用的是在 200nm 厚的氮氧化硅膜上制作 800nm 厚的氧化硅膜的叠层结构。

[0132] 另外,在包含 3 至 100% 氢的环境中,在 300 至 450℃,进行 1 至 12 小时的热处理,进行氢化。该工艺利用被热激活的氢端接半导体膜中的悬垂键。作为另一种氢化方式,也可以执行等离子体氢化(利用等离子体激活的氢)。

[0133] 注意,氢化步骤也可以在制作第一中间绝缘膜 336 的过程中进行。即,氢化工艺可以在制作 200nm 厚的氮氧化硅膜之后进行,然后制作剩余的 800nm 厚的氧化硅膜。

[0134] 然后,在第一中间绝缘膜 336 中制作接触孔,形成源布线 337 至 340 和漏布线 341 至 343。在该实施方案中,该电极由具有三层结构的叠层膜制作,其中连续地利用溅射法制作厚度为 100nm 的钛膜、含有钛且厚度为 300nm 的铝膜和厚度为 150nm 的钛膜。当然,可以使用其它导电膜。

[0135] 然后,制作第一钝化膜 344,厚度为 50 至 500nm(典型值为 200 至 300nm)。在实施方案 1 中,300nm 厚的氮氧化硅膜用作第一钝化膜 344。该膜可以用氮化硅膜替换。当然,可以利用与图 2 的第一钝化膜 41 相同的材料。

[0136] 注意,在制作氮氧化硅膜之前,利用含有氢,例如 H₂ 或 NH₃ 的气体进行等离子体处理是有效的。该预处理激活的氢施加给第一中间绝缘膜 336,通过热处理可以改善第一钝化膜 344 的膜质量。同时,添加到第一中间绝缘膜 336 的氢扩散到下面,有源层也可以有效地氢化。

[0137] 然后,如图 6B 所示,制作由有机树脂构成的第二中间绝缘膜 347。就有机树脂而言,可以使用聚酰亚胺、聚酰胺、丙烯酸、BCB(苯并丁烯)或类似有机树脂。具体地讲,因为第二中间绝缘膜 347 主要用于平面化,因此,具有优异平面化特性的丙烯酸是优选的。在该实施方案中,丙烯酸膜的厚度足以平滑掉 TFT 形成的台阶部分。优选厚度为 1 至 5 μ m(更

优选的是 2 至 4 μm)。

[0138] 然后,在第二中间绝缘膜 347 上制作厚度为 100nm 的第二钝化膜 348。在该实施方案中,因为使用了包含 Si、Al、N、O、和 La 的绝缘膜,可以防止碱金属由其上的 EL 层扩散出来。同时,防止了潮气侵入 EL 层,并散发 EL 层中产生的热量,这样就有可能抑制由热引起的 EL 层退化和平面化薄膜的退化(第二中间绝缘膜)。

[0139] 透过第二钝化膜 348、第二中间绝缘膜 347 和第一钝化膜 344 制作到达漏布线 343 的接触孔,并制作像素电极 349。在该实施方案中,制作了厚度为 110nm 的氧化铟-锡(ITO)膜,并进行构图,形成像素电极。像素电极 349 是 EL 单元的阳极。顺便说一句,就其它材料而言,也可以使用氧化铟-钛膜或与氧化锌混合的 ITO 膜。

[0140] 顺便说一句,该实施方案具有如下结构,像素电极 349 通过漏布线 343 电连接到电流控制 TFT 的漏区 331。该结构的优点如下。

[0141] 因为像素电极 349 直接接触 EL 层(光发射层)或电荷输运层的有机材料,所以 EL 层或类似层中的可移动离子有可能扩散到像素电极中。即,在本实施方案的结构中,像素电极 349 不直接接触作为有源层一部分的漏区 331,而是将漏布线 343 插入其间,这样防止了可移动离子侵入有源层。

[0142] 然后,如图 6C 所示,利用图 1 解释的印刷法制作 EL 层,并在不暴露于空气的条件下制作阴极(MgAg 电极)351 和保护电极 351。此时,优选的是在制作 EL 层 350 和阴极 351 之前,通过对像素电极 349 的热处理来完全去除潮气。在该实施方案中,尽管将 MgAg 电极用作 EL 单元的阴极,但是也可以使用其它众知的材料。

[0143] 就 EL 层 350 而言,可以使用在实施方案模式部分中说明的材料。在该实施方案中,尽管由空穴输运层和光发射层组成的双层结构构成了 EL 层,但是也可以提供空穴注入层、电子注入层或电子输运层。类似地,已经报道了进行组合的各种实例,可以使用其中的任何结构。

[0144] 在该实施方案中,就空穴输运层而言,利用印刷法作为聚合物前体的聚十四水硫羧苯-亚苯,并通过加热将其转变为聚亚苯-亚乙烯。就光发射层而言,通过蒸发制作通过将 30-40% 的 1,3,4-恶二唑衍生物的 PBD 分子扩散到聚乙烯吡唑中而获得的材料,并添加作为绿光发射中心的大约 1% 的香豆素 6。

[0145] 尽管保护电极 352 可以保护 EL 层 350,防止潮气或氧,但是优选的是提供第三钝化膜 353。在该实施方案中,作为第三钝化膜 353,提供了厚度为 300nm 的氮化硅膜。该第三钝化膜也可以在不暴露于空气的条件下在保护电极 352 之后连续地制作。当然,作为第三钝化膜 353,可以使用与图 2 中的第三钝化膜 50 相同的材料。

[0146] 除此之外,保护电极 352 还防止 MgAg 电极 351 受到损伤,典型金属膜的主要成份是铝。当然,可以使用其它材料。因为 EL 层 350 和 MgAg 电极 351 十分易于受潮,所以优选的是在不暴露于空气的条件下连续地制作保护电极 352,这样可防止 EL 层接触外部空气。

[0147] 顺便说一句,EL 层 350 的恰当膜厚是 10 至 400nm(典型值为 60 至 150nm,优选值为 100 至 120nm),MgAg 电极 351 的厚度为 80 至 200nm(典型值为 100 至 150nm)。

[0148] 这样就完成了具有图 6C 所示结构的有源矩阵 EL 显示器件。在该实施方案的有源矩阵 EL 显示器件中,不仅公开了具有优化结构的 TFT 的像素部分,而且公开了驱动电路部分,这样可获得非常高的可靠性,还可以改善操作特性。

[0149] 首先,具有能够通过减少热载流子注入而尽可能地不使工作速度下降的结构的 TFT 用作构成驱动电路的 CMOS 电路中的 n-沟道 TFT 205。顺便说一句,驱动电路包括移位寄存器、缓冲器、电平转换器、采样电路(采样保持电路)和类似电路。在进行数字驱动的情况下,还包括信号转换电路,例如 D/A 转换器。

[0150] 在该实施方案情况下,如图 6C 所示,n-沟道 TFT205 的有源层包括源区 355、漏区 356、LDD 区 357 和沟道形成区 358,LDD 区 357 叠盖在栅电极 313 上,其间具有栅绝缘膜 311。

[0151] 保证操作速度不下降是只在漏区侧制作 LDD 区的原因。在 n-沟道 TFT205 中,不必过分关注关断电流值,尽管它对工作速度有些影响。因此,期望 LDD 区 357 完全叠盖栅电极,以便将电阻降到最小。即,优选的是避免所谓的偏置。

[0152] 在 CMOS 电路的 p-沟道 TFT206 中,因为几乎可以忽略热载流子注入造成的损伤,所以不必专门制作 LDD 区。当然,类似于 n-沟道 TFT205,也可以制作 LDD 区,以防止热载流子。

[0153] 顺便说一句,与其它电路相比,驱动电路中的采样电路是非常特别的,大电流沿两个方向流过沟道形成区。即源区和漏区的极性是相反的。此外,需要将关断电流值抑制到最低可能值,即期望在开关 TFT 和电流控制 TFT 中间安置具有近中间函数 (approximately intermediate function) 的 TFT。

[0154] 即,作为构成采样电路的 n-沟道 TFT,优选的是配置具有图 10 所示结构的 TFT。如图 10 所示,LDD 区 901a 和 b 的一部分通过栅绝缘膜 902 叠盖栅电极 903。这种效果在解释电流控制 TFT202 的过程中已经给出了,其不同点是在采样电路中,LDD 区 901a 和 b 安置在沟道形成区 904 的两侧。

[0155] 当完成图 6C 所示的状态时,在实际当中,优选的是利用外壳部件进行封装,例如气密性好、不易去磁的保护膜(叠层膜,紫外线固化树脂膜等)或陶瓷封装,以防止暴露于外部空气。此时,当外壳部件的内部充以不活泼气体,或在其内部放置干燥剂(例如氧化硼)时,可以增加 EL 层的可靠性(寿命)。

[0156] 在通过处理,例如封装来提高气密性之后,连接将从制作在衬底上的单元或电路中延伸出来的端子连接到外部信号端子的连接器(柔性印刷电路:FPC)。在本说明书中,处于这种可运输状态的 EL 显示器件称为 EL 模块。

[0157] 该实施方案中的有源矩阵 EL 显示器件的结构将参照图 7 的透视图进行描述。该实施方案的有源矩阵 EL 显示器件由制作在玻璃衬底 601 上的像素部分 602、栅侧驱动电路 603 和源侧驱动电路 604 构成。像素部分的开关 TFT605 是 n-沟道 TFT,配置在连接到栅侧驱动电路 603 的栅布线 606 与连接到源侧驱动电路 604 的源布线 607 的交叉点上。开关 TFT605 的漏连接到电流控制 TFT608 的栅。

[0158] 此外,电流控制 TFT608 的源连接到电流供应线 609,EL 单元 610 连接到电流控制 TFT608 的漏。

[0159] 向驱动电路传送信号的输入-输出布线(连接布线)612 和 613 以及连接到电流供应线 609 的输入-输出布线 614 作为外部输入-输出端子配备在 FPC611 中。

[0160] 图 7 所示的 EL 显示器件的电路结构实例示于图 8。该实施方案的 EL 显示器件包括源侧驱动电路 701、栅侧驱动电路 (A) 707、栅侧驱动电路 (B) 711 和像素部分 706。注意,在说明书中,术语“驱动电路”是包括源侧驱动电路和栅侧驱动电路的通用术语。

[0161] 源侧驱动电路 701 包括移位寄存器 702、电平转换器 703、缓冲器 704 和采样电路（采样保持电路）705。栅侧驱动电路 (A) 707 包括移位寄存器 708、电平转换器 709 和缓冲器 710。栅侧驱动电路 (B) 711 具有相同的结构。

[0162] 移位寄存器 702 和 708 的驱动电压分别为 5 至 16V（典型值为 10V），在图 6C 中由 205 指示的结构适于用作在制作电路的 CMOS 电路中的 n- 沟道 TFT。

[0163] 除此之外，对于每个电平转换器 703 和 709、缓冲器 704 和 710，均类似于移位寄存器，包括图 6C 的 n- 沟道 TFT205 的 CMOS 电路是适用的。注意，在改善每个电路的可靠性方面，将栅布线改为多栅结构，例如双栅结构或三栅结构是有效的。

[0164] 此外，因为插入了源区和漏区，所以需要降低关断电流值，包括图 10 的 n- 沟道 TFT208 的 CMOS 电路适用于采样电路 705。

[0165] 像素部分 706 按照图 2 所示的结构配置像素。

[0166] 通过根据图 4A 至 6C 所示的制作步骤制作 TFT，可以很容易地实现上述结构。在该实施方案中，尽管只示出了像素部分和驱动电路的结构，如果使用本实施方案的制作步骤，还可以在同一衬底上制作除驱动电路之外的其它逻辑电路，例如信号分离电路、D/A 转换电路、运算放大器电路、 α -校正电路或类似电路，此外还假定可以制作存储器部分、微处理器或类似部分。

[0167] 此外，还将参考图 11A 和 11B 描述该实施方案的、包括外壳部件的 EL 模块。顺便说一句，根据需要，引用了在图 7 和 8 中使用的参考号。

[0168] 像素部分 1701、源侧驱动电路 1702 和栅侧驱动电路 1703 制作在衬底（包括 TFT 下面的基膜）1700 上。源自各个驱动电路的每条布线都通过输入布线 612 至 614 连接到 FPC611，进而连接到外部设备。

[0169] 此时，外壳部件 1704 至少包围像素部分，优选的是包围驱动电路和像素部分。外壳部件 1704 的外形具有一个凹陷部分，其内部尺寸（深度）大于像素部分 1701 的外部尺寸（高度），或呈片状，由粘合剂 1705 固定到衬底 1700 上，与衬底 1700 构成一个气密空间。此时，放置的 EL 单元被完全密封在气密空间内，与外部空气完全隔离。顺便说一句，可以提供多个外壳部件 1704。

[0170] 作为外壳部件 1704 的材料，优选的是绝缘材料，例如玻璃或聚合物。例如，非晶玻璃（硅酸盐硼化玻璃，石英等）、晶态玻璃、陶瓷玻璃、有机树脂（丙烯酸树脂、苯乙烯树脂、聚碳酸树脂、环氧树脂等）和硅树脂。除此之外，还可使用陶瓷。如果粘合剂 1705 是绝缘材料，还可以使用金属材料，例如不锈钢合金。

[0171] 作为粘合剂材料 1705，还可以使用环氧树脂粘合剂、丙烯酸树脂粘合剂等。此外，也可将热固化树脂或光固化树脂用作粘合剂。然而，使用的材料必需能最大限度地防止氧和潮气的渗透。

[0172] 此外，优选的是在外壳部件和衬底 1700 之间的空间 1706 中填充不活泼气体（氩，氦，氮等）。除气体之外，也可使用惰性液体（以全氟烷为代表的氟化碳液体等）。对于惰性液体，可以使用已公开日本专利申请 Hei 9-148066 中公开的材料。通常使用氧化钡。

[0173] 除此之外，如图 11B 所示，在像素部分中还提供多个均包括隔离 EL 单元的像素，所有的像素都具有一个公用的保护电极 1707。在该实施方案中，尽管已经说明了优选的是在不暴露于空气的条件下连续地制作 EL 层、阴极（MgAg 电极）和保护电极，但是如果 EL 层和

阴极是用同一掩膜部件制作的,只需要用不同的掩膜部件制作保护电极,那么就可以实现图 11B 所示的结构。

[0174] 此时,EL 层和阴极只制作在像素部分,不必在驱动电路上制作。当然,尽管将其制作在驱动电路上也不会出问题,但是当考虑到 EL 层中含有碱金属时,优选的是不在其上制作。

[0175] 顺便说一句,保护电极 1707 连接到由 1708 指示的区域中的输入布线 1709。输入布线 1709 是为保护电极 1707 提供预定电压(在该实施方案中,是地电位,具体地讲是 0V)的布线,并通过导电粘合材料 1710 连接到 FPC611。

[0176] 在此,参照图 12 描述在区域 1708 中制作接触结构的步骤。

[0177] 首先,根据该实施方案的步骤,获得图 6A 所示的状态。此时,在衬底的端部分(在图 11B 中由 1708 指示),除去第一中间绝缘膜 336 和栅绝缘膜 311,在其上制作输入布线 1709。当然,也可与图 6A 的源布线和漏布线同时制作(图 12A)。

[0178] 然后,在图 6B 中,当刻蚀完第二钝化膜 348、第二中间绝缘膜 347 和第一钝化膜 344 时,除去由 1801 指示的区域,形成开口部分 1802(图 12B)。

[0179] 在该状态下,在像素部分中,执行 EL 单元的制作步骤(像素电极、EL 层和阴极的制作步骤)。此时,在图 12 所示的区域中,使用了掩膜部件,因而没有形成 EL 单元。在制作完阴极 351 之后,利用另一个掩膜部件制作保护电极 352。这样,保护电极 352 和输入布线 1709 电连接在一起。此外,提供第三钝化膜 353,形成图 12C 所示的状态。

[0180] 通过上述步骤,获得了图 11B 中的由 1708 指示的区域的接触结构。输入-输出布线 1709 通过外壳部件 1704 和衬底 1700 之间的间隙连接到 FPC611(然而,间隙中填充了粘合剂 1705。即粘合剂 1705 的厚度需要能够填平由输入-输出布线引起的不平坦)。顺便说一句,尽管描述是针对输入-输出布线 1709 进行的,其它输出布线 612 至 614 也可通过外壳部件 1704 下面的部分、以相同的方式连接到 FPC611。

[0181] [实施方案 2]

[0182] 在该实施方案中,将参考图 13 描述一种像素结构不同于图 3B 所示结构的实例。

[0183] 在该实施方案中,图 3B 所示的两个像素是关于提供地电压的电流供应线 212 对称的。即,如图 13 所示,两个相邻像素公用电流供应线 212,这样可以减少所需的布线数目。顺便说一句,配置在像素中的 TFT 结构或类似结构保持不变。

[0184] 如果采样这种结构,将可以制作更小的像素部分,提高图像质量。

[0185] 注意,根据实施方案 1 的制作步骤可很容易地实现该实施方案的结构,关于 TFT 结构或类似结构,可以参考实施方案 1 的描述或图 2。

[0186] [实施方案 3]

[0187] 在该实施方案中,将参考图 14 描述一种像素部分的结构不同于图 2 的情况。注意,根据实施方案 1,可以一直执行到制作第二中间绝缘膜 44 的步骤。因为第二中间绝缘膜 44 覆盖的开关 TFT201 和电流控制 TFT202 具有与图 1 相同的结构,所以在此省略了具体描述。

[0188] 在该实施方案的情况下,在穿过第二钝化膜 45、第二中间绝缘膜 44 和第一钝化膜 41 制作完接触孔之后,制作像素电极 51,然后,制作阴极 52 和 EL 层 53。在该实施方案中,在利用真空蒸发制作完阴极 52 之后,利用凸版印刷或丝网印刷制作 EL 层 53,同时保持干燥的惰性气体氛围。

[0189] 在该实施方案中,厚度为 150nm 的铝合金膜(含有 1wt% 的钛的铝膜)用作像素电极 51。就像素电极的材料而言,尽管可以使用任何材料,只要是金属材料,但是优选的是材料具有高反射率。厚度为 120nm 的 MgAg 电极用作阴极 52, EL 层 53 的厚度为 120nm。

[0190] 在该实施方案中,通过将溶剂混入 EL 材料来制备 EL 形成衬底,这是通过将 30-40% 的 1,3,4-恶二唑衍生物的 PBD 分子扩散到聚乙烯吡啶中而获得的,并添加作为光发射中心的大约 1% 的香豆素 6。利用凸版印刷或丝网印刷施加 EL 形成衬底,并进行烘焙处理,这样就获得了厚度为 50nm 的绿光发射层。利用蒸发在其上制作厚度为 70nm 的 TPD,就获得了 EL 层 53。

[0191] 然后,制作厚度为 110nm、由透明导电膜(在该实施方案中,是 ITO 膜)构成的阳极 54。这样,制成 EL 单元 209,当利用实施方案 1 所示的材料制成第三钝化膜 55 时,就完成了具有图 14 所示结构的像素。

[0192] 在采用该实施方案结构的情况下,每个像素产生的绿光向与在其上制作 TFT 的衬底相对的侧面辐射。由此,像素中的几乎全部区域,即,甚至是制作 TFT 的区域,都可以用作有效的光发射区。结果,极大地改善了像素的有效光发射区,提高了图像的亮度和对比度(光与阴影的对比)。

[0193] 顺便说一句,该实施方案的结构可自由地与实施方案 1 和 2 中的任何一个组合。

[0194] [实施方案 4]

[0195] 尽管在实施方案 1 至 4 中的描述是针对顶栅型 TFT 情况进行的,但是本发明并不局限于 TFT 结构,也可应用于底栅型 TFT(典型的是反偏型 TFT)。除此之外,还可以用任何方法制作反偏型 TFT。

[0196] 因为反偏型 TFT 结构的工艺步骤易于进行,且步骤数小于顶栅型 TFT,所以对于降低制作成本是十分有利的,这也是本发明的一个目的。顺便说一句,该实施方案的结构可以自由地与实施方案 2 和 3 的任一结构组合。

[0197] [实施方案 5]

[0198] 在实施方案 1 的图 6C 或图 2 中的结构中,利用类似于第二钝化膜 45、具有强热辐射功能的材料制作位于有源层和衬底之间的基膜是有效的。具体地讲,电流将长时间地在电流控制 TFT 中流动,因此,很容易发热,由自发热量引起的退化将成为问题。利用实施方案 5 的基膜可以防止 TFT 的热损伤,对于这种情况,该基膜具有热辐射功能。

[0199] 防止可移动离子由衬底扩散出来的功能也十分重要,当然,因此优选的是利用包含 Si、Al、N、O 和 M 的复合物构成的叠层结构和类似于第一钝化膜 41、包含硅的绝缘膜。

[0200] 注意,可以自由地组合实施方案 5 的结构和实施方案 1 至 4 中的任何一个的结构。

[0201] [实施方案 6]

[0202] 当使用实施方案 3 所示的像素结构时,EL 层射出的光沿着与衬底相对的方向辐射,因此不必理会材料的透光性,例如位于衬底和像素电极之间的绝缘膜的透光性。换句话说,也可使用透光率较低的材料。

[0203] 因此,利用碳膜,例如被称为金刚石薄膜或非晶碳膜的碳膜,制作基膜 12、第一钝化膜 41 或第二钝化膜 45 是有利的。换句话说,因为不必担心透光率降低,所以膜厚可以厚达 100 至 500nm,这可以具有非常强的热辐射功能。

[0204] 关于在第三钝化膜 50 中使用上述碳膜,注意必需避免透光率的下降,因此优选的

是将膜厚设定在 5 至 100nm。

[0205] 注意,在实施方案 6 中,当用碳膜制作基膜 12、第一钝化膜 41、第二钝化膜 45 和第三钝化膜 50 中的任何一个时,与其它绝缘膜重叠在一起是有利的。

[0206] 另外,当使用实施方案 3 所示的像素结构时,实施方案 6 是特别有利的,但是还可以自由地组合实施方案 6 的结构和实施方案 1、2、4 和 5 中的任何一个的结构。

[0207] [实施方案 7]

[0208] 利用多栅结构制作开关 TFT 可以降低 EL 显示器件像素中的开关 TFT 中的关断电流值,本发明的特征在于不必使用存储电容。这是一种充分利用为存储电容保留的表面积,并将其用作发射区的器件。

[0209] 然而,即使不能完全消除存储电容,仍可通过减小独占的表面积来增加有效发射表面积。换句话说,本发明的目的可以通过利用多栅结构制作开关 TFT 降低关断电流值,通过减小存储电容的独占表面积来有效地实现。

[0210] 在图 15 所示的情况下,可接受的是相对于开关 TFT201 的漏、与电流控制 TFT202 的栅平行地制作储能电容 1401。

[0211] 注意,实施方案 7 的结构可以自由地与实施方案 1 至 6 中的任何一个的结构组合。即,存储电容仅仅制作在像素内部,并没有对 TFT 结构、EL 层的材料等产生限制。

[0212] [实施方案 8]

[0213] 在实施方案 1 中,激光结晶方法用来制作晶态硅膜 302,实施方案 8 将解释利用不同结晶方法的情况。

[0214] 在实施方案 8 中制作完非晶硅膜之后,利用已公开日本专利申请 Hei 7-130652 中讲述的技术进行结晶。上述专利申请中讲述的技术是利用元素,例如镍,作为促进结晶的催化剂以获得结晶良好的晶态硅膜的一种方法。

[0215] 在完成结晶工艺之后,除去在结晶过程中使用的催化剂。在这种情况下,可以利用已公开日本专利申请 Hei 10-270363 或已公开日本专利申请 Hei 8-330602 中讲述的技术收集催化剂。

[0216] 另外,TFT 可以利用本发明申请人的日本专利申请 Hei 11-076967 的说明书中讲述的技术制作。

[0217] 实施方案 1 所示的制作工艺是本发明的一种实施方案,只要能够实现实施方案 1 中的图 2 或图 6C 的结构,就可以使用其它制作工艺,而不会有任何问题。

[0218] 注意,可以自由地组合实施方案 8 的结构和实施方案 1 至 7 中的任何一个的结构。

[0219] [实施方案 9]

[0220] 在驱动本发明的 EL 显示器件时,可利用模拟信号作为图像信号进行模拟驱动,利用数字信号进行数字驱动。

[0221] 当进行模拟驱动时,将模拟信号发送到开关 TFT 的源布线,包含灰度级信息的模拟信号成为电流控制 TFT 的栅电压。然后,电流控制 TFT 控制 EL 单元中的电流,控制 EL 单元的光发射强度,进行灰度级显示。注意,在进行模拟驱动的情况下,电流控制 TFT 可以工作在饱和区。

[0222] 另一方面,当进行数字驱动时,它不同于模拟型灰度级显示,灰度级显示是利用时间比灰度级方法进行的。即,通过调节光发射时间的长短,在视觉上可以感受到彩色灰度级

的变化。在进行数字驱动的情况下,优选的是在线性区操作电流控制 TFT。

[0223] 与液晶单元相比,EL 单元具有极快的响应速度,因此,可以进行高速驱动。因此,EL 单元适用于时间比灰度级方法,其中每一帧先分割成多个子帧,然后进行灰度级显示。

[0224] 本发明是与单元结构有关的技术,因此可以使用任何驱动方法。

[0225] [实施方案 10]

[0226] 在实施方案 1 中,优选的是利用有机 EL 材料制作 EL 层,但是本发明还可用无机 EL 材料实现。然而,现在的无机 EL 材料具有极高的驱动电压,因此,在进行模拟驱动时,必需使用具有能够经受驱动电压的电压阻抗特性的 TFT。

[0227] 另外,如果开发出驱动电压比传统无机 EL 材料低的无机 EL 材料,那么可以将其用于本发明。

[0228] 此外,可以自由地组合实施方案 10 的结构和实施方案 1 至 9 中的任何一个的结构。

[0229] [实施方案 11]

[0230] 利用本发明制作的有源矩阵 EL 显示器件(EL 模块),与液晶显示器件相比,在强光位置具有优异的可见度,因为它是一种自发射型器件。因此,它作为直视型 EL 显示(显示包含了 EL 模块)具有广泛的应用领域。

[0231] 注意,EL 显示较液晶显示器的一个优点是大视角。因此,为了用大屏幕欣赏 TV 广播,本发明的 EL 显示可以用作对角线等于 30 英寸或更大(典型值是 40 英寸或更大)的显示(显示监视器)。

[0232] 此外,它不仅可以用作 EL 显示(例如个人计算机监视器、TV 广播接收监视器或广告显示监视器),而且可以用作各种电子设备的显示。

[0233] 下面给出这种电子设备的实例:摄像机;数字相机;目式显示(头戴式显示);汽车导航系统;个人计算机;便携式信息终端(例如移动计算机,移动电话或电子书);利用记录媒质的图像回放设备(具体地讲,是能够回放记录媒质、并具有可显示这些图像的显示的设备,例如音乐唱盘(CD)、激光视盘(LD)或数字视盘(DVD))。这些电子设备的实例示于图 16A 至 F。

[0234] 图 16A 是个人计算机,包括主机 2001、外套 2002、显示部分 2003 和键盘 2004。本发明可用作显示部分 2003。

[0235] 图 16B 是录像机,包括主机 2101、显示部分 2102、音频输入部分 2103、操作开关 2104、电池 2105 和图像接收部分 2106。本发明可用作显示部分 2102。

[0236] 图 16C 是头戴型 EL 显示的一部分(右侧),包括主机 2201、信号线 2202、固定带 2203、显示监视器 2204、光学系统 2205 和显示设备 2206。本发明可用于显示设备 2206。

[0237] 图 16D 是具有记录媒质的图像回放设备(具体地讲,是 DVD 回放设备),包括主机 2301、记录媒质(例如 CD、LD 或 DVD) 2302、操作开关 2303、显示部分(a) 2304 和显示部分(b) 2305。显示部分(a)主要用于显示图像信息,显示部分(b)主要用于显示字符信息,本发明可用于显示部分(a)和显示部分(b)。注意本发明可以用作在设备中具有记录媒质的图像回放设备,例如 CD 回放设备和游戏装置。

[0238] 图 16E 是移动计算机,包括主机 2401、摄像机部分 2402、图像接收部分 2403、操作开关 2404 和显示部分 2405。本发明可用于显示部分 2405。

[0239] 图 16F 是 EL 显示,包括外壳 2501、支撑架 2502 和显示部分 2503。本发明可用于显示部分 2503。因为 EL 显示具有大视角,所以在屏幕很大时特别有利,适用于对角线大于或等于 10 英寸(特别是大于或等于 30 英寸的显示)的显示。

[0240] 此外,如果 EL 材料的发射荧光能够在将来得到增强,那么就可以将本发明用于利用透镜对包含输出图像信息的光进行放大和投射的前视型或背投型投影仪。

[0241] 因此,本发明的应用范围极为广泛,可以将本发明应用于各领域的电子设备。此外,可以利用实施方案 1 至 10 的任何组合制作实施方案 11 的电子设备。

[0242] 利用本发明,可以以极低的成本制作 EL 层。因此,可以降低 EL 显示设备的制作成本。

[0243] 除此之外,通过提供能够防止 EL 层和 TFT 之间的碱金属渗透的绝缘膜,可防止碱金属扩散出 EL 层,避免对 TFT 特性产生不利影响。结果,大大提高了 EL 显示设备的工作特性和可靠性。

[0244] 除此之外,利用能够以低成本制作的 EL 显示设备作为显示,可降低电子设备的制作成本。除此之外,利用操作特性和可靠性得到改善的 EL 显示设备,可制作具有优异图像质量和持续时间(高可靠性)的实用产品。

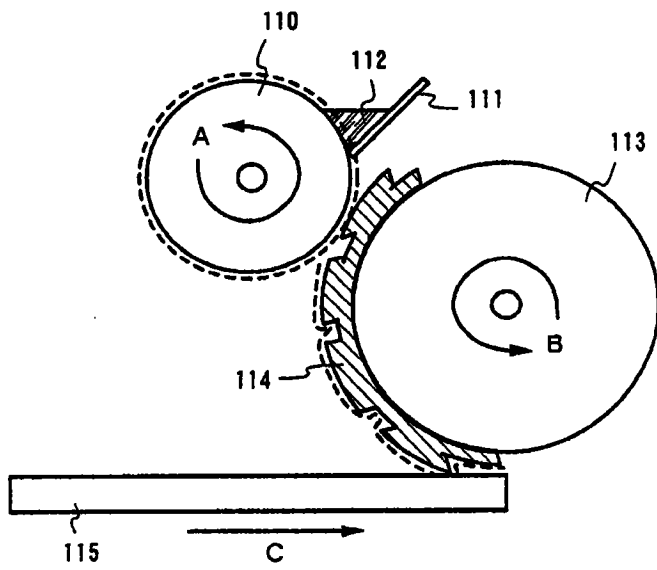


图 1A

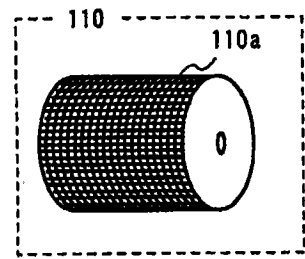


图 1B

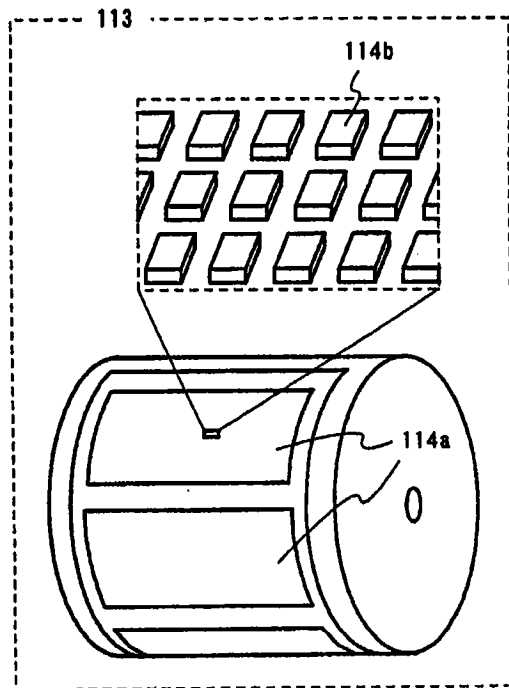


图 1C

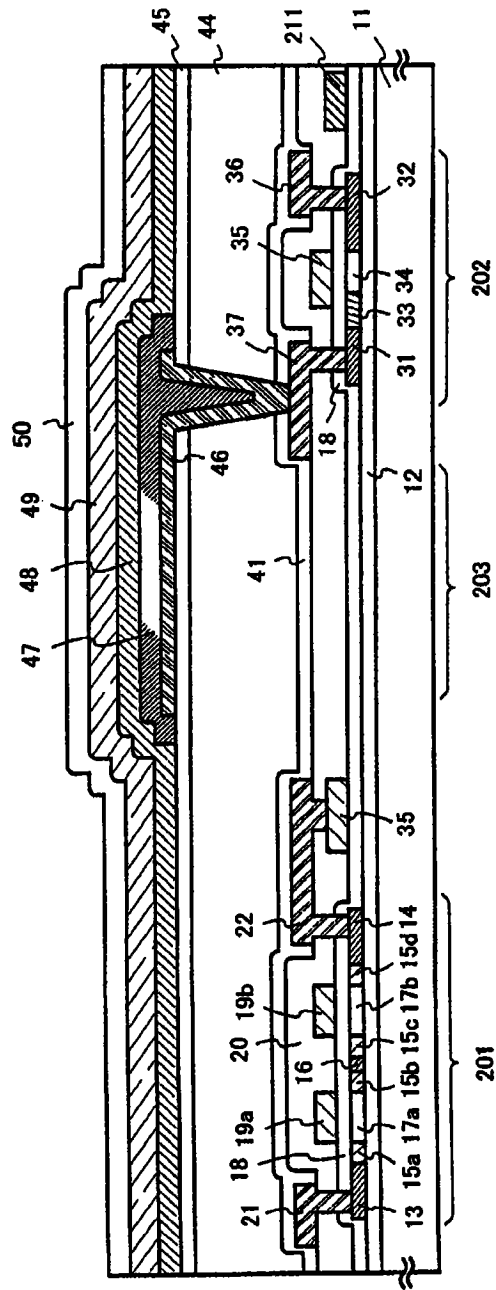


图 2

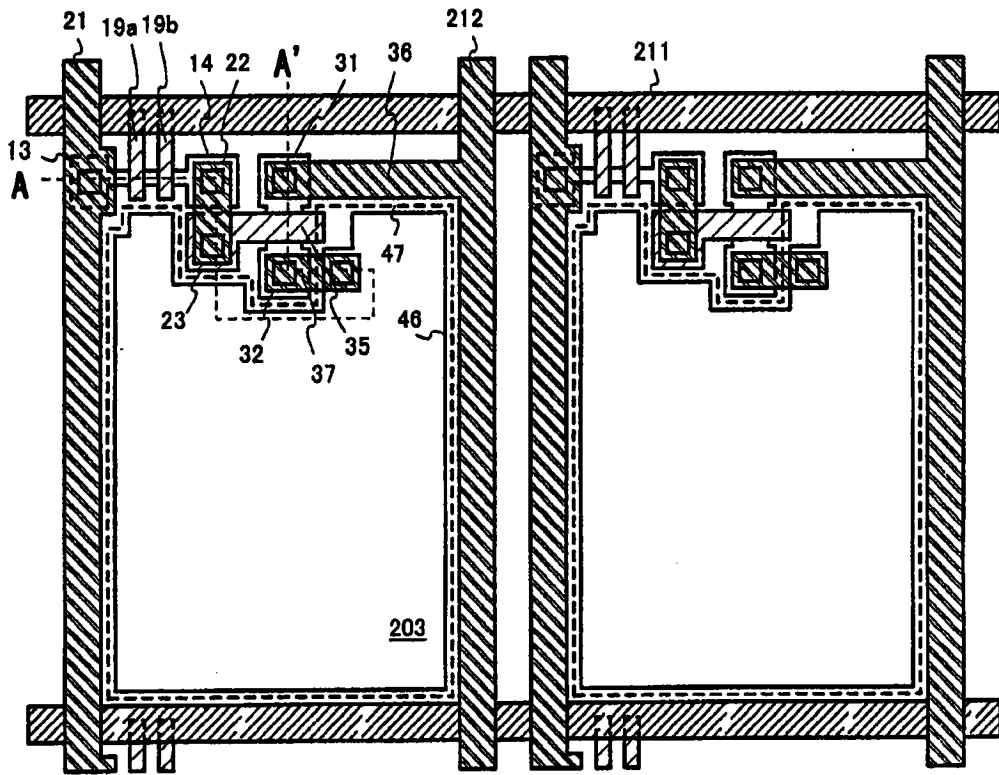


图 3A

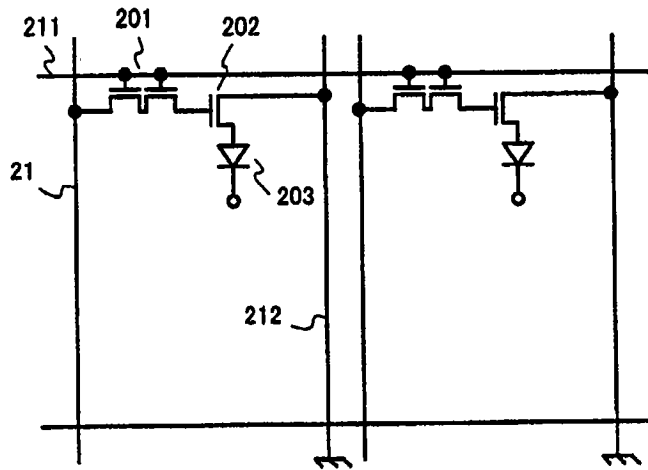


图 3B

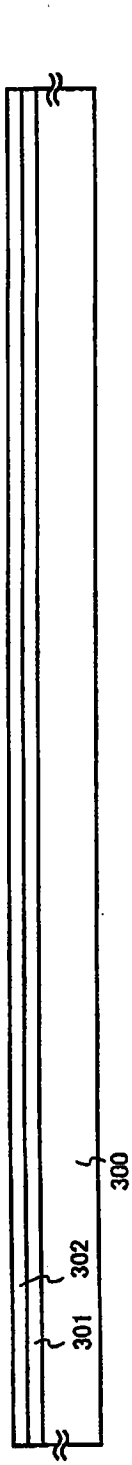


图 4A

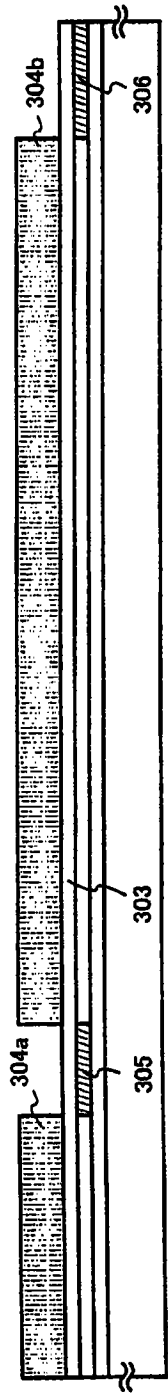


图 4B



图 4C

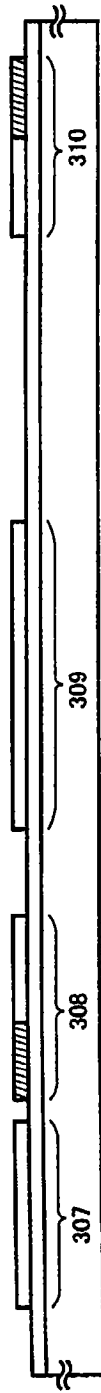


图 4E

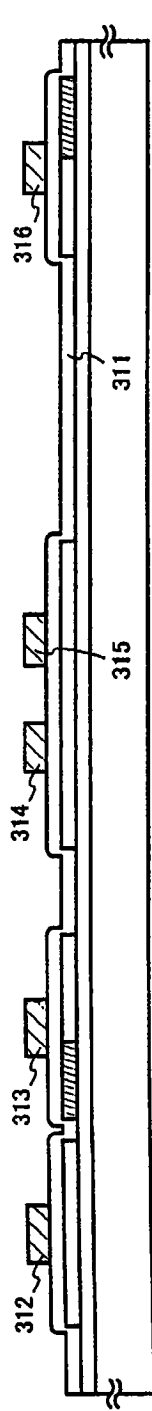
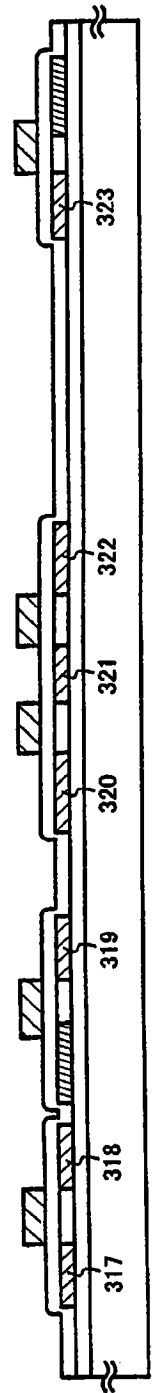


图 5A



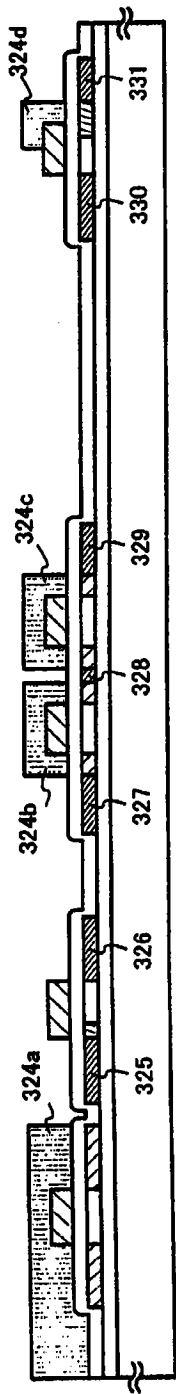


图 5B

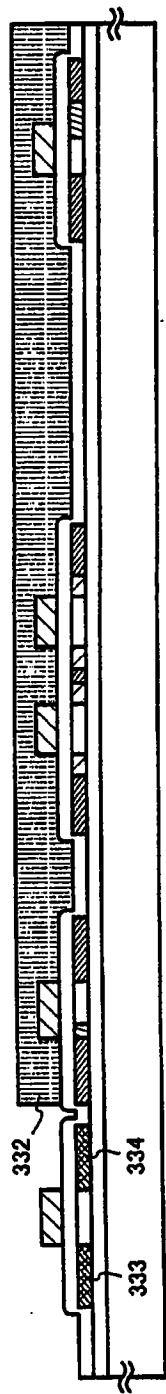


图 5C

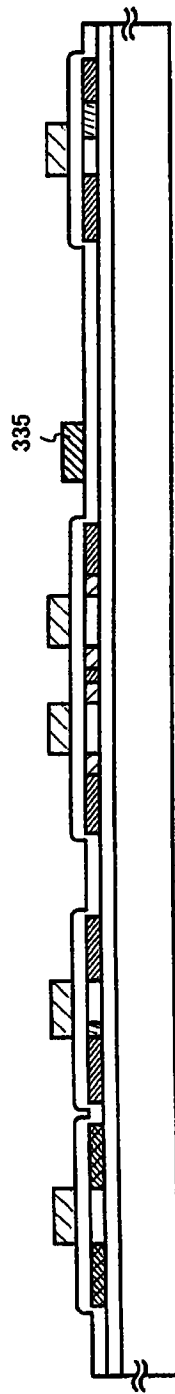


图 5D

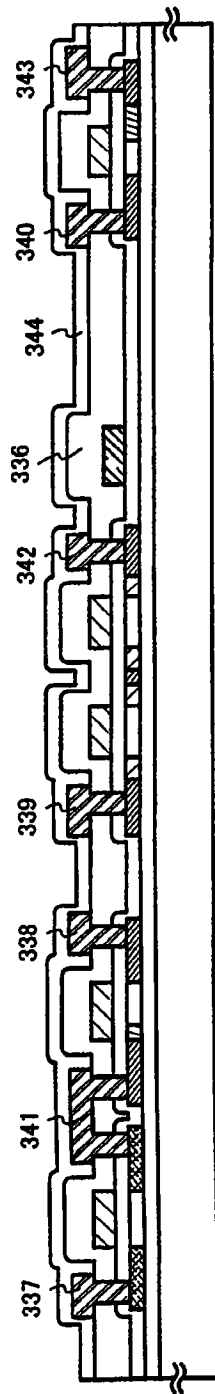


图 6A

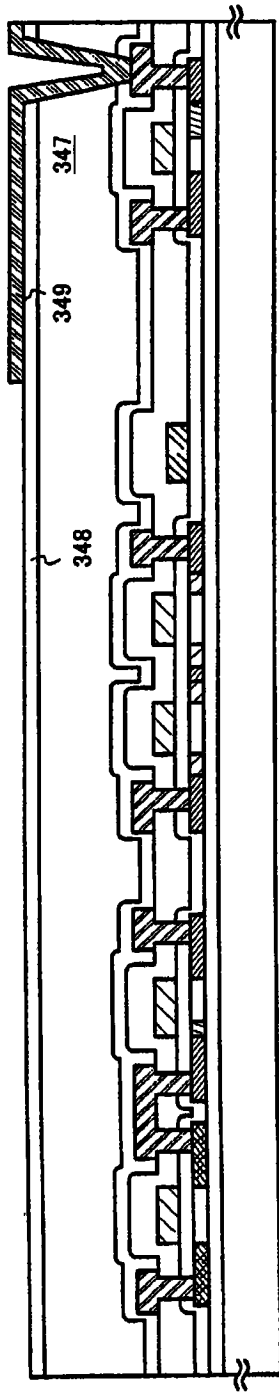


图 6B

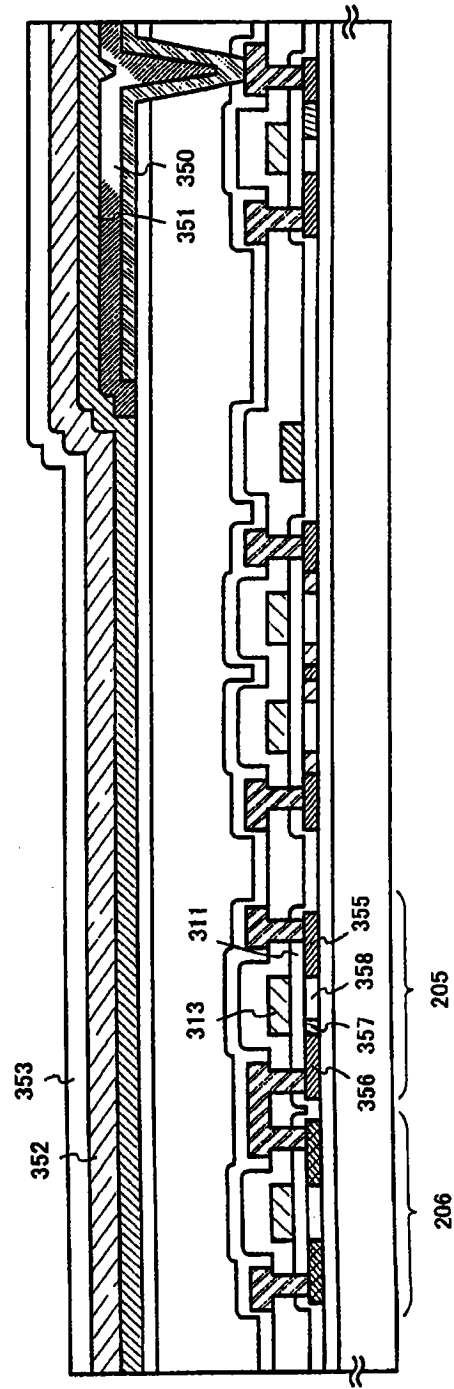


图 6C

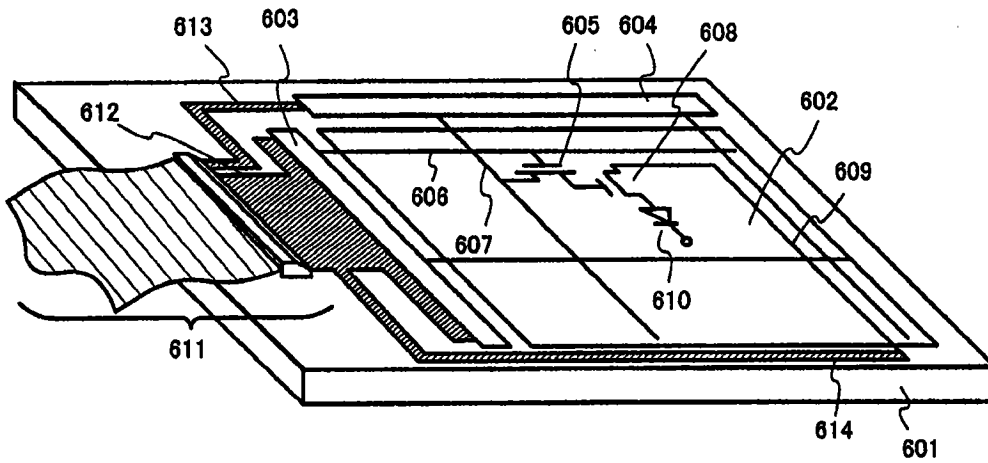


图 7

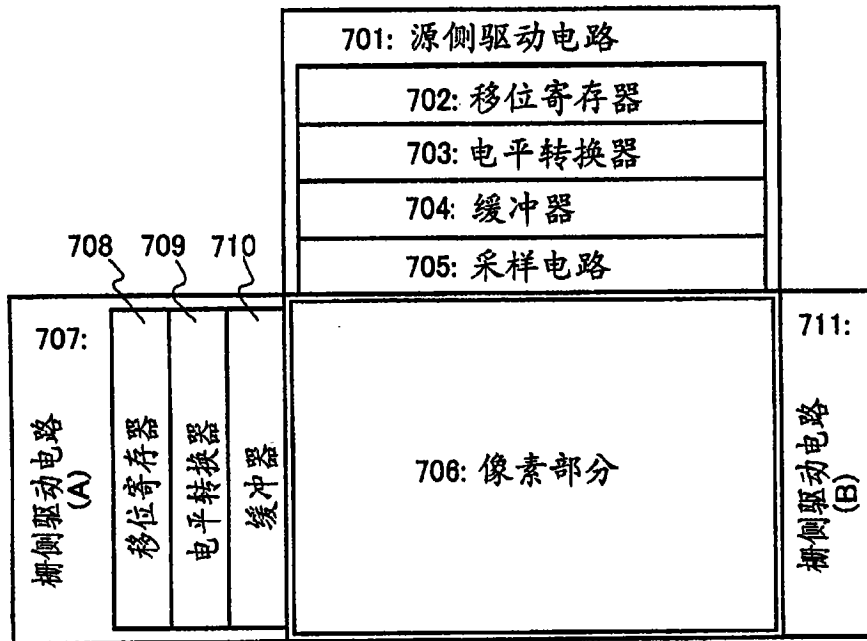


图 8

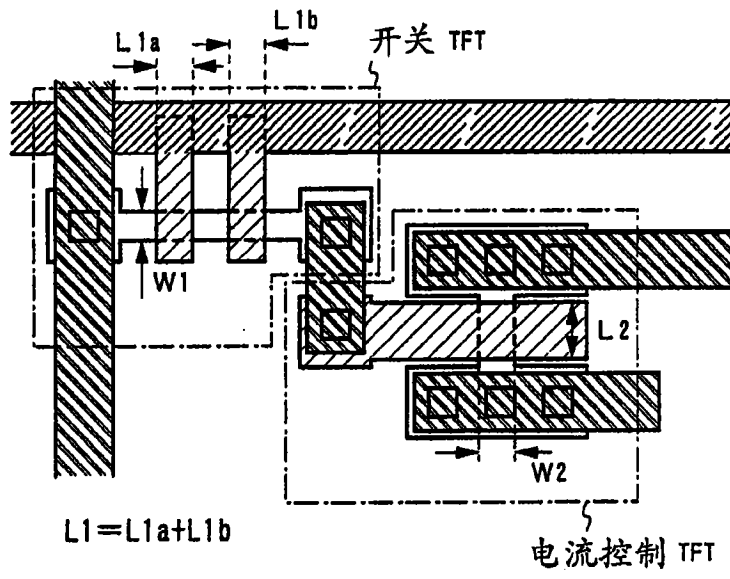


图 9

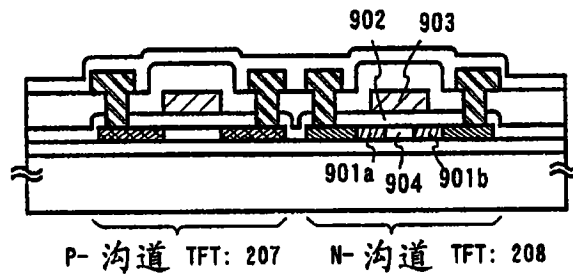


图 10

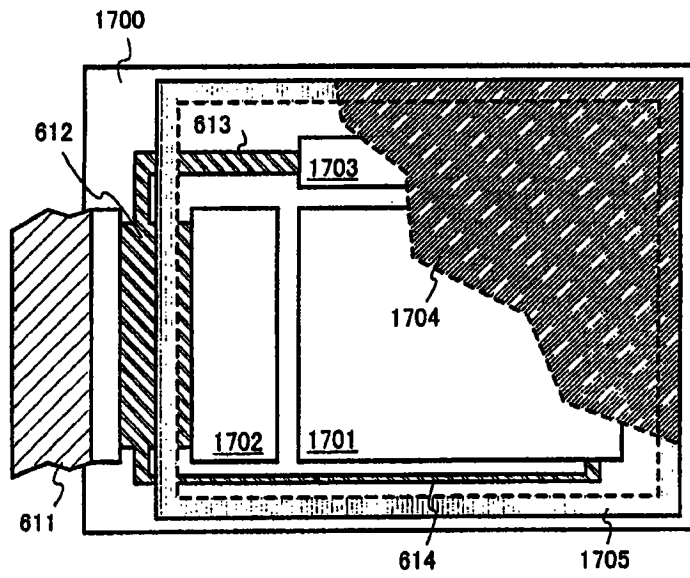


图 11A

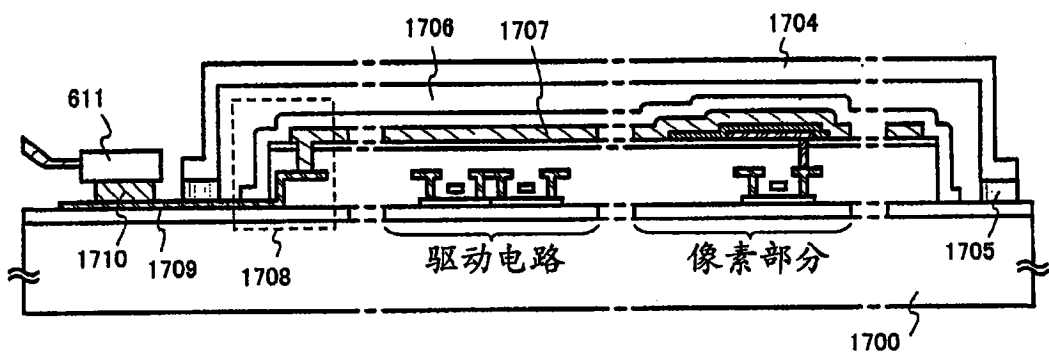


图 11B

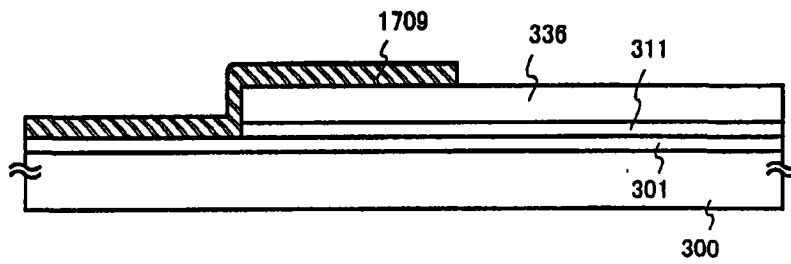


图 12A

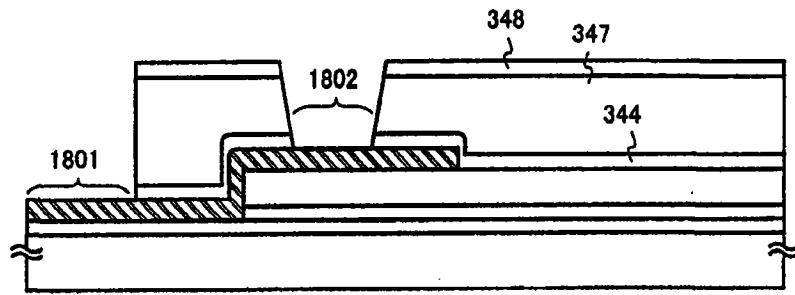


图 12B

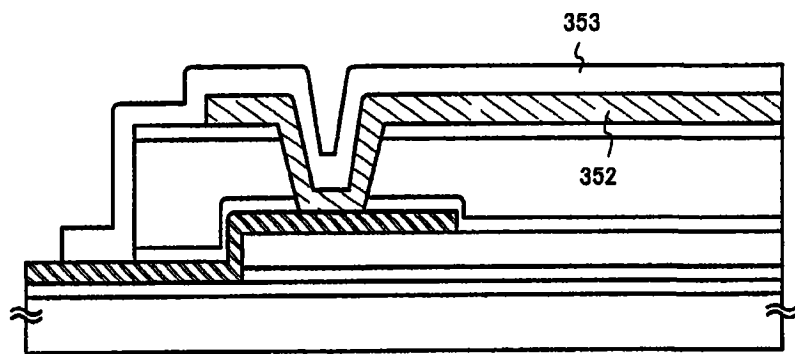


图 12C

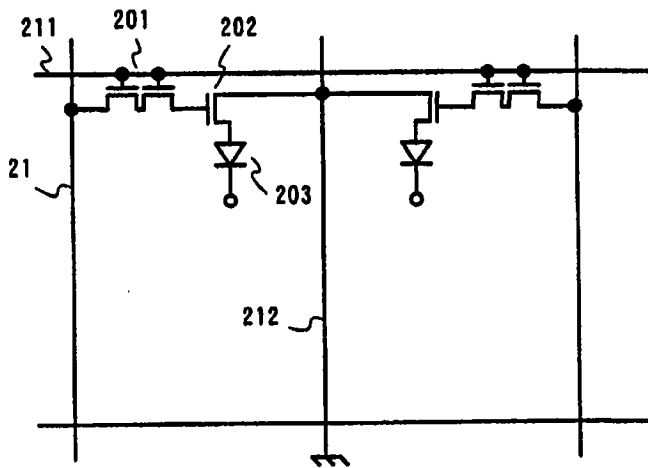


图 13

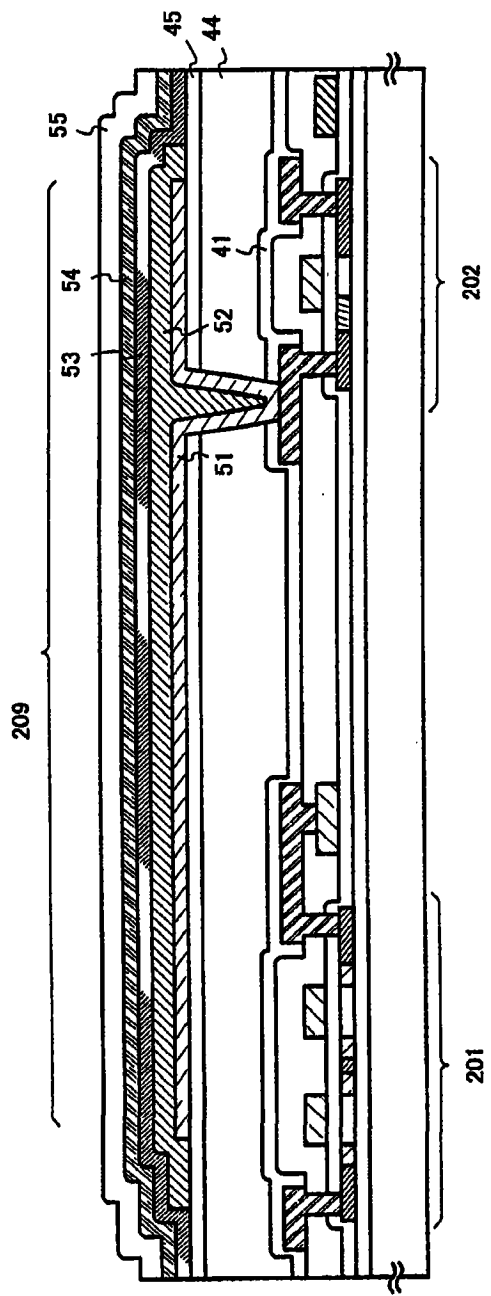


图 14

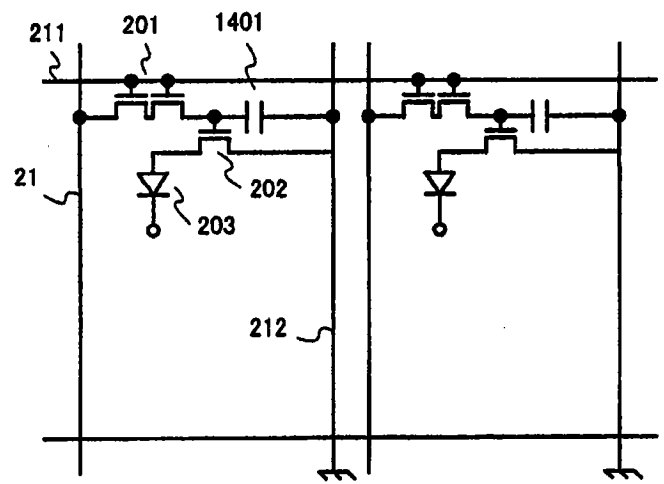


图 15

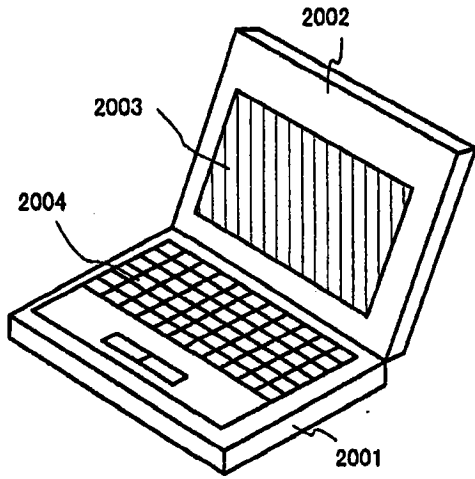


图 16A

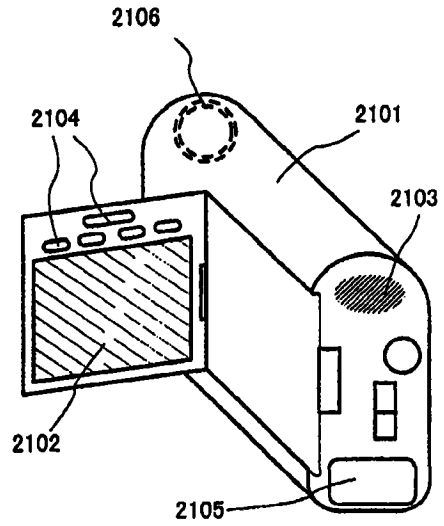


图 16B

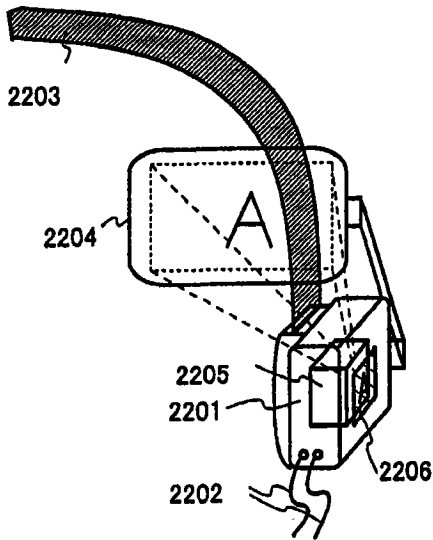


图 16C

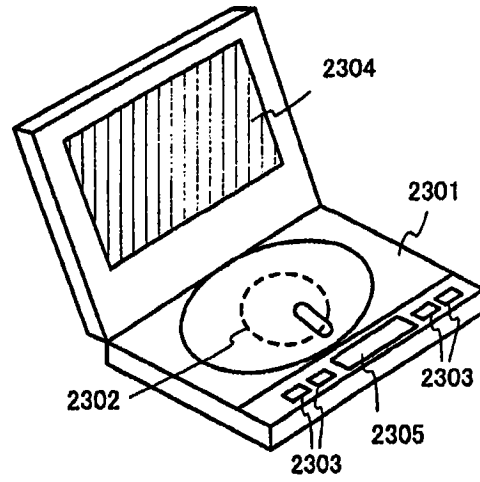


图 16D

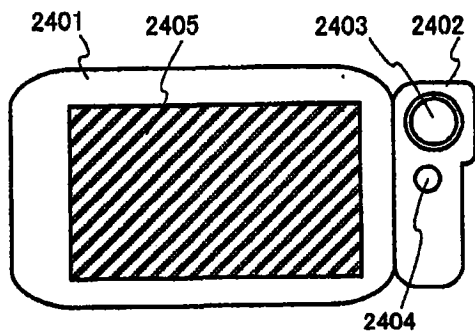


图 16E

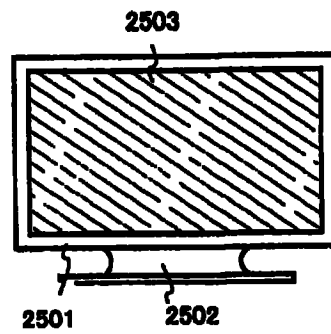


图 16F