



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2016-0102994  
 (43) 공개일자 2016년08월31일

- (51) 국제특허분류(Int. Cl.)  
 H01L 23/495 (2006.01) H01L 21/48 (2006.01)  
 H01L 21/56 (2006.01) H01L 23/00 (2006.01)  
 H01L 23/31 (2006.01)
- (52) CPC특허분류  
 H01L 23/49582 (2013.01)  
 H01L 21/4821 (2013.01)
- (21) 출원번호 10-2016-7016016
- (22) 출원일자(국제) 2014년12월23일  
 심사청구일자 없음
- (85) 번역문제출일자 2016년06월15일
- (86) 국제출원번호 PCT/US2014/072173
- (87) 국제공개번호 WO 2015/100334  
 국제공개일자 2015년07월02일
- (30) 우선권주장  
 61/921,141 2013년12월27일 미국(US)

- (71) 출원인  
 마이크로칩 테크놀로지 인코포레이티드  
 미국 85224-6199 아리조나 챠들러 웨스트 챠들러  
 블러바드 2355
- (72) 발명자  
 페르난데즈, 조세프, 디.  
 태국, 무앙차체롱사오 차체롱사오 프라빈스, 14  
 무 1 탐볼 왕타키엔  
 쉐가난타논, 에크가차이  
 태국, 무앙차체롱사오 차체롱사오 프라빈스, 14  
 무 1 탐볼 왕타키엔  
 (뒷면에 계속)
- (74) 대리인  
 특허법인세신

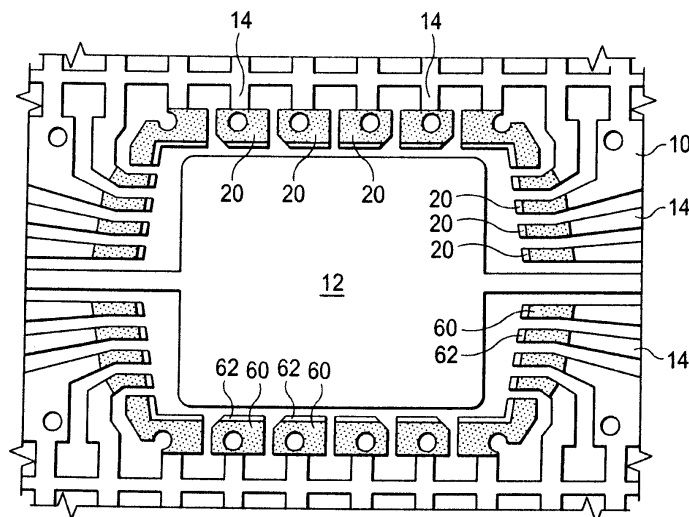
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 리드프레임 표면을 처리하는 방법 및 처리된 리드프레임 표면을 구비한 장치

**(57) 요약**

집적회로 장치를 제조하는 방법이 개시된다. 집적회로 다이를 수용하도록 구성된 다이 지지 영역 및 다이 지지 영역과 인접하고 일단에 각각 핑거 팁 영역을 구비한 복수의 리드프레임 핑거들을 포함하는 리드프레임이 제공된다. 리드프레임은 리드프레임의 하나 이상의 영역들이 덮이고 리드프레임의 하나 이상의 영역들이 노출되도록 마스크되고, 여기서, 각각의 리드프레임 핑거에 대해서, 개별 핑거 팁 영역의 제1 구역은 마스크에 의해 덮이고, 개별 핑거 팁 영역의 제2 구역은 노출된다. 각각의 리드프레임 핑거에 대해서, 개별 핑거 팁 영역의 제2 구역은 은-도금되고 개별 핑거 팁 영역의 제1 구역은 은-도금되지 않도록, 리드프레임의 하나 이상의 노출 영역들은 은-도금된다.

**대표도** - 도3b



(52) CPC특허분류

*H01L 21/561* (2013.01)  
*H01L 23/3107* (2013.01)  
*H01L 23/3121* (2013.01)  
*H01L 23/49503* (2013.01)  
*H01L 23/49541* (2013.01)  
*H01L 24/49* (2013.01)  
*H01L 24/85* (2013.01)

(72) 발명자

**페르자노브스키, 그레그**

미국, 애리조나 85207, 메사, 10832 이. 옛지그로  
브 스트리트

**순토른비파트, 타라퐁**

태국, 무앙차체룽사오 차체룽사오 프라빈스, 14 무  
1 탐볼 왕타키엔

**무부타스, 올리버**

태국, 무앙차체룽사오 차체룽사오 프라빈스, 14 무  
1 탐볼 왕타키엔

## 명세서

### 청구범위

#### 청구항 1

집적회로 다이를 수용하도록 구성된 다이 지지 영역; 및 상기 다이 지지 영역과 인접하고 일단에 각각 핑거 팁 영역을 갖는 복수의 리드프레임 핑거들을 포함하는 리드 프레임을 제공하는 단계;

상기 리드프레임의 하나 이상의 영역들이 덮이고 상기 리드프레임의 하나 이상의 영역들이 노출되도록 상기 리드프레임을 마스킹하는 단계 - 각각의 리드프레임 핑거에 대해서, 개별 핑거 팁 영역의 제1 구역은 마스킹에 의해 덮이고, 개별 핑거 팁 영역의 제2 구역은 노출됨 - ; 및

각각의 리드프레임 핑거에 대해서, 개별 핑거 팁 영역의 제2 구역은 은-도금되고, 개별 핑거 팁 영역의 제1 구역은 은-도금되지 않도록, 상기 리드프레임의 하나 이상의 노출 영역들을 은-도금하는 단계를 포함하는, 집적회로 장치 제조 방법.

#### 청구항 2

제1항에 있어서,

집적회로 다이를 리드프레임의 다이 지지 영역에 부착하는 단계;

각각의 리드프레임 핑거의 핑거 팁 영역의 은-도금된 구역에 와이어를 본딩하는 것을 포함하여, 집적회로 다이를 복수의 리드프레임 핑거들에 와이어 본딩하는 단계; 및

몰딩 소재가 각각의 리드프레임 핑거의 핑거 팁 영역의 은-도금되지 않은 제1 구역에 직접 접촉하도록, 리드프레임 및 집적회로 다이 위에 몰딩 소재를 적용하는 단계를 더 포함하는, 집적회로 장치 제조 방법.

#### 청구항 3

제1항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서,

상기 리드프레임 핑거는 리드프레임의 다이 지지 영역에 가까운 제1 단부로부터 다이 지지 영역에서 멀리 떨어져 있는 제2 단부 또는 영역으로 연장되고,

핑거 팁 영역의 은-도금되지 않은 제1 구역은 다이 지지 영역에 가까운 리드프레임 핑거의 제1 단부에 위치하는, 집적회로 장치 제조 방법.

#### 청구항 4

제1항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서,

핑거 팁 영역의 은-도금되지 않은 제1 구역은 핑거 팁 영역의 은-도금된 제2 구역과 리드프레임의 다이 지지 영역 사이에 기하학적으로 위치하는, 집적회로 장치 제조 방법.

#### 청구항 5

제1항에 있어서,

상기 마스킹하는 단계는, 리드프레임 핑거들 중 적어도 하나에 대해서, 개별 핑거 팁 영역의 제1 구역이 마스킹에 의해 덮이고 개별 핑거 팁 영역의 서로 이격되어 있는 적어도 2개의 제2 구역들이 노출되도록 리드프레임을 마스킹하는 것을 포함하는, 집적회로 장치 제조 방법.

#### 청구항 6

제1항에 있어서,

상기 마스크하는 단계는, 리드프레임 핑거들 중 적어도 하나에 대해서, 개별 핑거 팁 영역의 제1 구역이 마스크에 의해 덮이고 개별 핑거 팁 영역의 한 쌍의 제2 구역들이 노출되며 덮여있는 제1 구역이 한 쌍의 제2 구역들 사이에 위치하도록 리드프레임을 마스크하는 것을 포함하는, 집적회로 장치 제조 방법.

**청구항 7**

제1항에 있어서,

상기 리드프레임은 완전히 은-도금되거나 완전히 은-도금되지 않은 핑거 팁 영역을 갖는 적어도 하나의 추가적인 리드프레임 핑거를 포함하는, 집적회로 장치 제조 방법.

**청구항 8**

집적회로 다이를 수용하도록 형성된 다이 지지 영역; 및

상기 다이 지지 영역과 인접하고, 일단에 각각 핑거 팁 영역을 갖는 복수의 리드프레임 핑거들을 포함하고,

각각의 리드프레임 핑거의 상기 핑거 팁 영역은 은-도금된 제1 구역 및 은-도금되지 않은 제2 구역을 구비한 표면을 포함하는, 집적회로 구조체.

**청구항 9**

제8항에 있어서,

상기 리드프레임의 다이 지지 영역에 장착되는 집적회로 다이;

집적회로 다이 및 각각의 리드프레임 핑거 팁 영역의 은-도금된 제1 구역 사이의 와이어 본드 연결부; 및

상기 리드프레임과 집적회로 다이 위에 적용되는 몰딩 소재를 더 포함하고,

상기 몰딩 소재는 각각의 리드프레임 핑거 팁 영역의 은-도금되지 않은 제2 구역과 직접 접촉하는, 집적회로 구조체.

**청구항 10**

제8항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서,

상기 리드프레임 핑거는 리드프레임의 다이 지지 영역과 가까운 제1 단부로부터 다이 지지 영역에서 멀리 떨어져 있는 제2 단부 또는 영역으로 연장되고,

핑거 팁 영역의 은-도금되지 않은 제2 구역은 다이 지지 영역과 가까운 리드프레임 핑거의 제1 단부에 위치하는, 집적회로 구조체.

**청구항 11**

제8항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 핑거 팁 영역의 은-도금되지 않은 제2 구역은 핑거 팁 영역의 은-도금된 제1 구역 및 리드프레임의 다이 지지 영역 사이에 기하학적으로 위치하는, 집적회로 구조체.

**청구항 12**

제8항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 핑거 팁 영역의 표면은 서로 이격되어 있는, 은-도금되지 않은 적어도 2개의 제2 구역들을 포함하는, 집적회로 구조체.

**청구항 13**

제8항에 있어서,

복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 핑거 팁 영역의 표면은 은-도금되지 않은 한 쌍의 제2 구역들을 포함하고, 은-도금된 제1 구역은 은-도금되지 않은 한 쌍의 제2 구역들 사이에 위치하는, 집적회로 구조체.

**청구항 14**

제8항에 있어서,

상기 리드프레임은 완전히 은-도금되거나 완전히 은-도금되지 않은 핑거 팁 영역을 갖는 적어도 하나의 추가적인 리드프레임 핑거를 포함하는, 집적회로 구조체.

**발명의 설명**

**기술 분야**

[0001] 이 출원은 2013년 12월 27일에 출원된 미국 가출원 제61/921,141호의 이익을 주장하고, 상기 가출원 전체가 본 발명에 포함된다.

[0002] 본 개시는 반도체 제조, 특히 리드프레임 표면을 처리하는 방법에 관한 것이다.

**배경 기술**

[0003] 많은 또는 대부분의 집적 회로("IC") 패키지들은 JEDEC MSL("Moisture Sensitivity Level") 시험에 의해 명시된 것과 같이, 168시간 동안 온도 85°C 및 습도 85%의 수분 로딩 요건(moisture loading requirement) 이후에 박리되는 상황을 맞는다. 이러한 상황에서, 몰드 컴파운드(mold compound)와 은-도금된 영역들 사이에 접착력이 부족하기 때문에, 박리는 은-도금된 리드핑거(leadfinger) 영역들과 몰드 컴파운드 사이의 분리와 관련이 있다. 은-도금은 매끄러운 표면을 갖는 것으로 알려져 있고, 따라서 몰딩 컴파운드는 종종 도금된 영역들에 적절하게 접착되지 않는다. 박리는 IC 패키징에 영향을 미칠 수 있고, 이는 예를 들면 수분, 온도 또는 습도로 인해 패키지에 응력이 가해질 때와 같이, 신뢰성 시험 중에 패키지와 와이어 본드(wire bond)를 약화시키는 결과를 가져온다. 박리는 또한 와이어 본드들의 파손 또는 들림 현상(lift)과 같은 제조 현장의 불량률을 초래할 수 있다.

[0004] 따라서, 예를 들면 8L SOIC & 28SOIC 반도체 장치 하우징들과 같은 IC 패키지들의 리드핑거 박리를 없앨 필요가 있다. JEDEC 요건은, 장치들이 수분에 민감하지 않다는 것을 나타내는 등급을 갖는 MSL 1에서 팔라듐 코팅 구리 와이어를 이용하여 와이어 본딩 영역들에 박리가 없도록 요구한다. 부품들은 허용 기간(백(bag) 밖으로의 플로어 라이프(floor life)) 내에 장착되고 리플로우(reflow)되어야 한다. 리드핑거 박리를 줄이거나 없애기 위한 하나의 방법은 장치들을, 장치가 PCB에 조립되기 전에 주변 환경에 최대 1주일 노출되는 것을 한정하는 등급을 갖는 MSL3으로 격하시키는 것이다. 그러나, 이는 전형적으로 부품들에 상당한 비용을 추가하고, 수분 차단 백들(moisture barrier bags)로부터 부품들을 꺼낼 때 고객이 부품들을 특별 취급 할 것을 요구한다.

[0005] 이러한 문제를 해결하기 위한 또 하나의 접근법은 몰딩 컴파운드가 리드 프레임의 구리 표면과의 접착력을 증가시킬 수 있도록 리드 프레임의 은-도금을 제거하는 것이다. 이는 와이어 본딩에 은-도금이 필요할 때 박리를 줄이는데 도움을 주지만 상기한 문제를 해결하지는 못한다.

**발명의 내용**

**해결하려는 과제**

[0006] 다양한 실시예들에 따르면, 리드프레임 박리를 없앨 수 있고, 와이어 본딩 공정이 더욱 신뢰성 있게 이루어진다.

**과제의 해결 수단**

[0007] 일부 실시예들에 따르면, 기계적인 마스크(mechanical mask)는 리드 팁들(lead tips)에 구리가 노출된 영역들을 남기는 리드프레임의 은-도금에 이용되고, 따라서 이 영역들은 은-도금되지 않는다. 이는 은-도금 영역을 줄여 주고 (IC 다이가 리드프레임에 장착되고 연결된 후에 적용되는) 몰드 컴파운드가 리드 핑거들의 구리 표면에 완전히 접착될 수 있도록 리드 팁에 구리 영역을 증가시키고, 이는 박리되지 않는 "로킹(locking)" 메커니즘을 만들 수 있다.

- [0008] 집적회로 장치를 제조하는 방법을 제공하는 하나의 실시예가 개시된다. 집적회로 다이(die)를 수용하도록 구성된 다이 지지 영역 및 다이 지지 영역과 인접하고 일단에 각각 핑거 팁(finger tip) 영역을 구비한 복수의 리드프레임 핑거들(leadframe fingers)을 포함하는 리드프레임이 제공된다. 리드프레임은 리드프레임의 하나 이상의 영역들이 덮이고 리드프레임의 하나 이상의 영역들이 노출되도록 마스킹되고, 여기서 각각의 리드프레임 핑거에 대해서, 개별 와이어 본드 영역의 제1 구역은 마스킹에 의해 덮이고 개별 와이어 본드 영역의 제2 구역은 노출된다. 각각의 리드프레임 핑거에 대해서, 개별 와이어 본드 영역의 제2 구역은 은-도금되고 개별 와이어 본드 영역의 제1 구역은 은-도금되지 않도록, 리드프레임의 하나 이상의 노출 영역들은 은-도금된다.
- [0009] 추가의 실시예에서, 상기 방법은 리드프레임의 다이 지지 영역에 집적회로 다이를 부착하는 단계; 각각의 리드프레임 핑거의 와이어 본드 영역의 은-도금된 구역에 와이어를 본딩하는 것을 포함하여, 집적회로 다이를 복수의 리드프레임 핑거들에 와이어 본딩하는 단계; 및 몰딩 소재가 각각의 리드프레임 핑거의 와이어 본드 영역의 은-도금되지 않은 제1 구역에 직접 접촉하도록, 리드프레임 및 집적회로 다이 위에 몰딩 소재를 적용하는 단계를 더 포함한다.
- [0010] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 리드프레임 핑거는 리드프레임의 다이 지지 영역과 가까운 제1 단부로부터 다이 지지 영역에서 멀리 떨어져 있는 제2 단부 또는 영역으로 연장되고, 와이어 본드 영역의 은-도금되지 않은 제1 구역은 다이 지지 영역과 가까운 리드프레임 핑거의 제1 단부에 위치한다.
- [0011] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 와이어 본드 영역의 은-도금되지 않은 제1 구역은 와이어 본드 영역의 은-도금된 제2 구역과 리드프레임의 다이 지지 영역 사이에 기하학적으로 위치한다.
- [0012] 추가의 실시예에서, 마스킹하는 단계는, 리드프레임 핑거들 중 적어도 하나에 대해서, 개별 와이어 본드 영역의 제1 구역이 마스킹에 의해 덮이고 개별 와이어 본드 영역의 서로 이격되어 있는 적어도 2개의 제2 구역들이 노출되도록 리드프레임을 마스킹하는 것을 포함한다.
- [0013] 추가의 실시예에서, 마스킹하는 단계는, 리드프레임 핑거들 중 적어도 하나에 대해서, 개별 와이어 본드 영역의 제1 구역이 마스킹에 의해 덮이고 개별 와이어 본드 영역의 한 쌍의 제2 구역들이 노출되며 덮여 있는 제1 구역이 한 쌍의 제2 구역들 사이에 위치하도록 리드프레임을 마스킹하는 것을 포함한다.
- [0014] 추가의 실시예에서, 리드프레임은 완전히 은-도금되거나 완전히 은-도금되지 않은 와이어 본드 영역을 갖는 적어도 하나의 추가적인 리드프레임 핑거를 포함한다.
- [0015] 또 하나의 실시예는 집적회로 다이를 수용하도록 형성된 다이 지지 영역 및 다이 지지 영역에 인접하고 일단에 각각 핑거 팁 영역을 갖는 복수의 리드프레임 핑거들을 구비한 리드프레임을 포함하는 집적회로 구조체(integrated circuit structure)를 제공한다. 각각의 리드프레임 핑거의 와이어 본드 영역은 은-도금된 제1 구역 및 은-도금되지 않은 제2 구역을 구비한 표면을 포함한다.
- [0016] 추가의 실시예에서, 집적회로 구조체는 리드프레임의 다이 지지 영역에 장착되는 집적회로 다이; 집적회로 다이 및 각각의 와이어 본드 영역의 은-도금된 제1 구역 사이의 와이어 본드 연결부들(wire bond connections); 및 리드프레임과 집적회로 다이 위에 적용되는 몰딩 소재를 더 포함하고, 몰딩 소재는 각각의 와이어 본드 영역의 은-도금되지 않은 제2 구역과 직접 접촉한다.
- [0017] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 리드프레임 핑거는 리드프레임의 다이 지지 영역과 가까운 제1 단부로부터 다이 지지 영역에서 멀리 떨어져 있는 제2 단부 또는 영역으로 연장되고, 와이어 본드 영역의 은-도금되지 않은 제2 구역은 다이 지지 영역과 가까운 리드프레임 핑거의 제1 단부에 위치한다.
- [0018] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 와이어 본드 영역의 은-도금되지 않은 제2 구역은 와이어 본드 영역의 은-도금된 제1 구역 및 리드프레임의 다이 지지 영역 사이에 기하학적으로 위치한다.
- [0019] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 와이어 본드 영역의 표면은 서로 이격되어 있는, 은-도금되지 않은 적어도 2개의 제2 구역들을 포함한다.
- [0020] 추가의 실시예에서, 복수의 리드프레임 핑거들 중 적어도 하나에 대해서, 와이어 본드 영역의 표면은 은-도금되지 않은 한 쌍의 제2 구역들을 포함하고, 은-도금된 제1 구역은 은-도금되지 않은 한 쌍의 제2 구역들 사이에

위치한다.

[0021] 추가의 실시예에서, 리드프레임은 완전히 은-도금되거나 완전히 은-도금되지 않은 와이어 본드 영역을 갖는 적어도 하나의 추가적인 리드프레임 핑거를 포함한다.

**도면의 간단한 설명**

[0022] 예시적인 실시예들이 첨부된 도면들을 참조하여 이하에 기술된다.

도 1은 집적회로 장치, 예를 들면 칩을 형성하기 위해 집적회로 다이를 장착하기 위한 예시적인 리드프레임을 보여주고,

도 2a는 리드프레임의 리드핑거 팁 영역들을 은-도금하기 위한 현존하는 또는 종래의 마스크(masking)를 도시하고,

도 2b는 도 2a에 도시된 현존하는 또는 종래의 마스크를 이용한 리드프레임의 은-도금 결과를 보여주고,

도 3a는 예시적인 제1 실시예에 따른, 리드프레임의 리드핑거 팁 영역들을 은-도금하기 위한 예시적인 마스크 구성을 도시하고,

도 3b는 몰드 컴파운드와의 접착력을 향상시키기 위해 리드핑거 팁들에 은-도금되지 않은 영역들을 한정하는, 도 3a에 도시된 마스크를 이용한 리드프레임의 은-도금 결과를 보여주고,

도 4a는 예시적인 제2 실시예에 따른, 리드프레임의 리드핑거 팁 영역들을 은-도금하기 위한 또 하나의 예시적인 마스크 구성을 도시하고,

도 4b는 몰드 컴파운드와의 접착력을 향상시키기 위해 리드핑거 팁들에 은-도금되지 않은 영역들을 한정하는, 도 4a에 도시된 마스크를 이용한 리드프레임의 은-도금 결과를 보여주고,

도 5는 예시적인 실시예에 따른, 리드프레임에 장착된 다이, 구조체에 위에 형성된 몰드 컴파운드, 및 몰드 컴파운드와 리드핑거 팁들의 은-도금되지 않은 영역들 사이에 향상된 접착력을 구비한 집적회로 장치를 제조하는 예시적인 프로세스를 도시한다.

**발명을 실시하기 위한 구체적인 내용**

[0023] 도 1은 예를 들면 리드프레임을 은-도금하고, 집적회로(IC) 다이를 리드프레임에 장착하고, 집적회로 다이를 리드프레임에 와이어 본딩하고, 리드프레임을 몰딩하고, 예를 들면 예시적인 절단 선들(CL)을 따라 더 큰 리드프레임 어레이(leadframe array) 밖으로 리드프레임을 절단하는 공정이 수행되기 전의 예시적인 리드프레임(10)을 보여준다. 도 1에 보여진 예시적인 리드프레임(10)은, 거기에 장착된 집적회로 다이를 지지하도록 구성된 다이 지지 구역 또는 플레이트(12), 다이 지지 구역(12)의 주변에 (그리고 이로부터 이격되어) 배치된 복수의 리드핑거들(14), 및 리드핑거들(14)을 포함하는 리드프레임(10)의 남은 부분에 다이 지지 구역(12)을 물리적으로 연결하는 하나 이상의 연결 구조체(16)를 한정하는 패턴으로 형성된다. 각각의 리드핑거(14)는 다이 지지 구역(12)에 근접하고, 예를 들면 와이어 본드에 의해 다이 지지 구역(12)에 장착된 집적회로 다이에 전기적으로 연결되도록 구성된 팁 구역(20)을 포함한다.

[0024] 리드프레임(10)은 임의의 적합한 소재, 예를 들면 구리 또는 구리 합금, 니켈, 코발트 또는 크롬을 함유한 철 합금, 니켈 또는 니켈 합금, 또는 임의의 다른 적합한 소재로 형성될 수 있다. 설명을 위해 여기에는 구리 리드프레임이 기술되지만, 여기에 기술된 개념들은 구리 리드프레임에 제한되지 않고 오히려 임의의 다른 적합한 소재들의 리드프레임들에 적용된다고 이해해야 한다. 또한, 도 1에 보여진 리드프레임(10)의 형상 및 패턴은 단지 예시적인 것이고, 리드프레임(10)은 또한 다이 지지 구역 또는 플레이트(12), 리드핑거들(14) 및 연결 구조체들(16)의 임의의 다른 적합한 배열을 포함하여, 임의의 다른 적합한 패턴 및 형상을 가질 수 있다.

[0025] 리드핑거 팁 영역들(20)은 리드프레임(10)에 장착된 IC 다이와 리드핑거들(14)의 소재(여기에 기술된 예에서는 구리) 사이에 (예를 들면, 와이어 본드를 통해) 원하는 전기적 및 기계적 접촉을 제공하기 위해 임의의 적합한 소재들로 코팅 또는 도금될 수 있다. 일부 실시예들에서, 예를 들면 여기에 기술되는 바와 같이, 리드핑거 팁 영역들(20)은 은으로 코팅 또는 도금될 수 있다. 다른 실시예들에서, 예를 들면 여기에 기술되는 바와 같이, 리드핑거 팁 영역들(20)은 또 하나의 적합한 소재로 코팅 또는 도금될 수 있다.

[0026] 도 2a와 2b는 리드프레임(10)의 리드핑거 팁 영역들(20)을 은-도금하기 위한 현존하는 또는 종래의 기술을 나타

낸다. 은-도금을 적용하기 위해, 리드프레임(10)은 임의의 적합한 마스크링 설비와 기술을 이용하여 마스크링되고, 그리고 나서 은-도금은 리드프레임(10)의 노출된 영역들에 적용된다. 도 2a는 예시적인 마스크링을 보여주는데, 여기서 마스크 경계(30b)의 내부 및 마스크 경계(30a)의 외부 영역들이 마스크링되고, 따라서 경계선들(30a, 30b) 사이의 리드프레임(10)의 영역들이 노출된다. 도 2b는 도 2a의 마스크링 구성을 이용한 은-도금의 결과를 나타낸다. 도시된 바와 같이, 은-도금 구역(40)은 각각의 리드핑거 팁(20)에 한정된다.

[0027] 도 2a와 2b는 리드프레임(10)의 리드핑거 팁 영역들(20)을 은-도금하기 위한 기존의 또는 통상적인 기술을 도시한다. 은-도금을 적용하기 위해, 리드프레임(10)은 임의의 적합한 마스크링 설비와 기술을 이용하여 마스크링되고, 그리고 나서 은-도금은 리드프레임(10)의 노출된 영역들에 적용된다. 도 2a는 마스크 경계(30b)의 내부 및 마스크 경계(30a)의 외부 영역들이 마스크링되고, 따라서 경계선들(30a, 30b) 사이의 리드프레임(10)의 영역들이 노출되는, 예시적인 마스크링을 나타낸다. 도 2b는 도 2a의 마스크링 구성을 이용한 은-도금의 결과를 나타낸다. 도시된 바와 같이, 은-도금 구역(40)은 각각의 리드핑거 팁(20)에 한정된다.

[0028] 도 3a와 3b는 본 발명의 예시적인 제1 실시예에 따른, 리드프레임(10)의 리드핑거 팁 영역들(20)을 은-도금하기 위한 개선된 기술의 예를 나타낸다. 은-도금을 적용하기 위해, 각각의 리드프레임 핑거(14)에 대해서, 핑거 팁 영역(20)의 제1 구역이 마스크링되고 핑거 팁 영역(20)의 적어도 하나의 제2 구역이 마스크를 통해 노출되도록, 리드프레임(10)은 하나 이상의 물리적 또는 기계적 마스크들을 이용하여 마스크링된다. 도 3a는 경계선들(50a, 50b)에 의해 한정된 한 쌍의 개구들을 포함하는 마스크 패턴을 정의하는 물리적 마스크의 일 예를 보여준다. 이 마스크에 따르면, 각각의 리드프레임 핑거(14)에 대해서, 구역(52)으로 표시된 다이 지지 구역(12)에 가장 가까운 핑거 팁 영역(20)의 구역은 그 구역의 은-도금을 방지하기 위해 마스크링된다. 보여지는 바와 같이, 각각의 핑거 팁 영역(20)의 마스크링된 구역(52)은 다이 지지 구역(12)에 대해서 개별 핑거 팁 영역(20)의 노출 영역의 안쪽에 위치할 수 있다.

[0029] 도 3b는 도 3a의 예시적인 마스크 패턴을 이용한 은-도금의 결과를 보여준다. 보여진 바와 같이, 은-도금된 구역(60)은 각각의 리드핑거 팁(20)에 한정되고, (도 3a에 보여진 마스크링된 구역들(52)과 대응하는) 은-도금되지 않은 구역(62)은 은 다이 지지 구역(12)에 대해서 은-도금된 구역(60)의 안쪽으로 각각의 리드핑거 팁(20)에 한정된다. 일부 실시예들에서, 은-도금 이후에 각각의 핑거 팁 영역(20)이 은-도금되지 않은 2개의 구역들(62) 사이에 위치한 은-도금된 구역(60)을 포함하도록, 마스크 패턴은 각각의 핑거 팁 영역(20)에 마스크링된 한 쌍의 구역들 사이에 위치한 노출 영역을 한정할 수 있고, 다이 지지 구역(12)에 대해서, 하나의 은-도금되지 않은 구역(62)은 은-도금된 구역(60)의 안쪽에 위치하고, 다른 하나의 은-도금되지 않은 구역(62)은 은-도금된 구역(62)의 바깥쪽에 위치한다.

[0030] 일부 실시예들에서, 적어도 하나의 리드핑거 팁(20)이 완전히 은-도금되거나 완전히 은-도금되지 않도록, 마스크는 적어도 하나의 리드핑거 팁(20)을 완전히 덮거나 완전히 노출시킨다. 또한, 특정 실시예에 따르면 마스크는 임의의 연결 구역들(16)의 영역(들)을 노출시키거나 노출시키지 않을 수 있다.

[0031] 리드핑거 팁들(20)의 은-도금되지 않은 구역들(62)은 리드핑거 팁들(20)에 은-도금된 영역들을 줄여주고, IC 다이가 리드프레임(10)에 장착되고 각각의 팁(20)의 은-도금된 구역(60)에서 각각의 리드핑거 팁(20)에 전기적으로 연결된 (예를 들면, 와이어 본딩된) 후에 구조체에 다음에 적용되는 몰드 컴파운드와 리드핑거 팁(20)의 도금되지 않은 구리 표면 사이에 직접적인 접촉을 위한 영역을 제공한다. 시간이 지나 박리되는 경향이 있는 몰드 컴파운드와 은-도금 사이의 접점(interface)과는 달리, 몰드 컴파운드는 (은-도금되지 않은 구역들(62)에서) 리드핑거 팁(20)의 노출된 구리에 확실하게 접촉되어 박리되지 않는다. 특히, 각각의 리드핑거 팁(20)의 단부에, 즉 (다이 지지 구역(12)에 근접한) 팁(20)의 끝 단부를 향하는 방향으로 각각의 은-도금된 구역(60)을 지나 은-도금되지 않은 구역(62)을 제공함으로써, 은-도금되지 않은 구역(62)과 몰드 컴파운드 사이의 직접적인 접촉은 몰드 컴파운드로부터 은-도금된 개별 구역(60)의 박리를 줄이거나 방지하는 리드핑거(14)를 위한 "로킹(locking)" 메카니즘을 생성한다. 이러한 리드핑거 팁(20)과 몰드 컴파운드 사이의 확실한 연결은 시간이 지나 리드핑거들(14)에 IC 다이를 확실하게 와이어 본딩(예를 들면, 팔라듐이 코팅된 구리 도는 금 와이어 본딩)할 수 있게 한다.

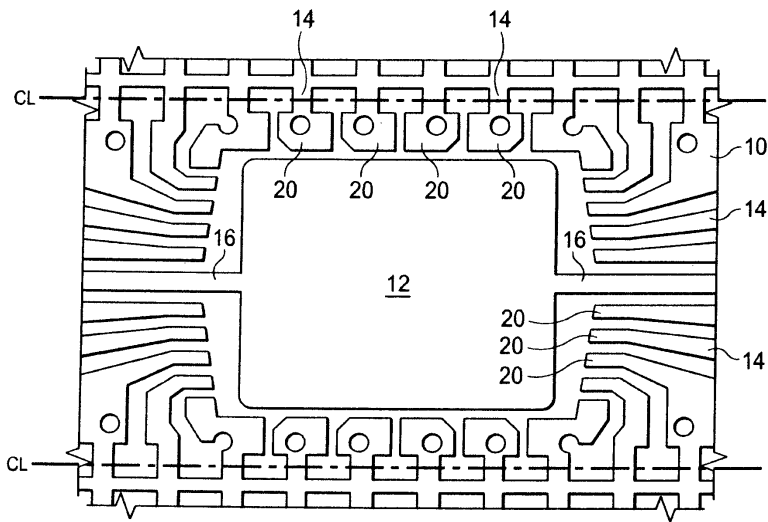
[0032] 도 4a와 4b는 본 발명의 예시적인 제2 실시예에 따른, 리드프레임(10)의 리드핑거 팁 영역들(20)을 은-도금하기 위한 개선된 기술의 또 하나의 예를 도시한다. 도 4a에 보여지는 바와 같이, 마스크는 밑에 있는 리드프레임(10)의 특정 영역들을 노출시키는 개구들(50c 내지 50h)의 수를 한정한다. 특히, 마스크 패턴은, 각각의 리드프레임 핑거 팁 영역(20)에 대해서, 제1 구역은 노출되고 제1 구역의 양 측면에 있는 한 쌍의 제2 구역은 마스크로 덮이도록 되어 있다.



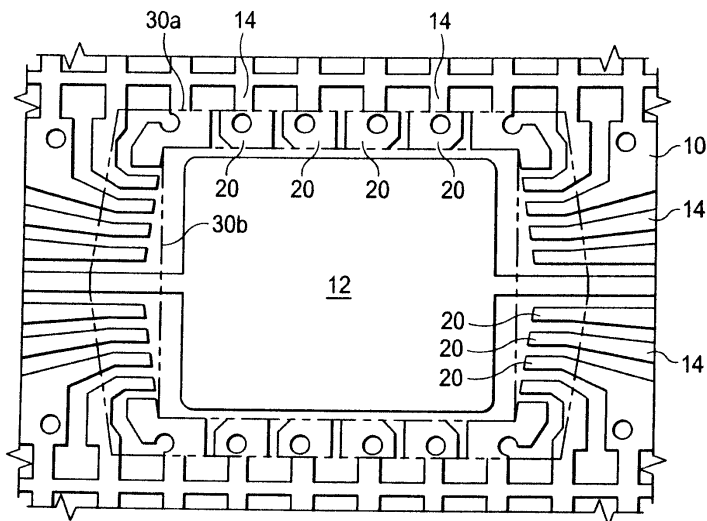
- [0033] 도 4b는 도 4a의 예시적인 마스크 패턴을 이용한 은-도금의 결과를 보여준다. 보여진 바와 같이, 각각의 리드핑거 팁 영역(20)은 하나의 은-도금된 구역(60) 및 은-도금된 구역(60)의 양측에 있는 한 쌍의 은-도금되지 않은 구역들(62)을 포함한다. 은-도금되지 않은 구역들(62)은 리드핑거 팁(20)의 구리 표면 및 차후에 구조체에 적용되는 몰드 컴파운드 사이에 직접적인 접촉을 위한 영역들을 제공하고, 이로써 은-도금된 구역들(60)이 몰드 컴파운드로부터 박리되는 것을 줄이거나 방지하는 리드핑거들(14)과 몰드 컴파운드 사이의 "로킹" 메커니즘을 생성할 수 있다.
- [0034] 도 3a와 4a에 보여진 마스크 패턴들은 단지 예시적인 것이고, 차후에 적용되는 몰드 컴파운드와의 개선된 접착력을 위해, 상기 마스크는 개개의 리드핑거 팁 영역들(20)의 은-도금되지 않은 하나 이상의 영역들을 초래하는 임의의 다른 적합한 패턴을 가질 수 있다고 이해해야 한다.
- [0035] 도 5는 예시적인 실시예에 따른, 집적회로 장치(190)를 제조하는 예시적인 프로세스(100)를 도시한다. 단계 102에서, IC 장치 기판들(152)의 어레이를 한정하는 웨이퍼(150)가 제공된다. 단계 104에서, 웨이퍼(150)는 예를 들면 에폭시 및/또는 마운트 테이프를 이용하여 웨이퍼 마운트(154)에 장착된다. 단계 106에서, 웨이퍼는 절단선들(160)로 표시된 것처럼 웨이퍼 톱을 이용하여 절단된다. 단계 108에서, 예를 들면 전술한 것처럼, 각각의 리드프레임들(10)의 리드프레임 핑거 팁들(20)이 하나 이상의 은-도금되지 않은 영역들(62)을 갖도록 마스크링과 은-도금 프로세스가 웨이퍼 상에 수행된다. 예를 들면, 도 3a 또는 4a의 예시적인 실시예들에 보여진 것과 같은 마스크가 단계 108에 이용될 수 있다.
- [0036] 단계 110에서, IC 다이가 선택되고 예를 들면 에폭시(170)와 경화 프로세스를 이용하여 각각의 리드프레임(10)의 다이 지지 구역(12)에 부착된다. 단계 112에서, 각각의 다이는 예를 들면 팔라듐이 코팅된 구리 또는 금 와이어 본드(180)를 이용하여 개별 리드프레임(10)의 각각의 리드프레임 핑거 팁(20)의 은-도금된 구역(60)에 와이어 본딩된다. 단계 114에서, 구조체는 플라스틱 또는 다른 적합한 몰딩 컴파운드로 몰딩된다. 전술한 것처럼, 리드프레임 핑거 팁들(20)의 은-도금되지 않은 영역들(62)은 몰딩 컴파운드와 직접 접촉하고, 확실한 접착력을 제공하여, 몰드 컴파운드를 리드프레임 핑거들(14)에 고정(locking)시킨다. 단계 116에서, 웨이퍼는 마킹되고 단일화(singulation)되어, 복수의 개별적인 IC 장치들/칩들(190)을 만든다.
- [0037] 위의 교시들은 다양한 이점들을 제공할 수 있다. 먼저, 리드프레임과 몰드 컴파운드 사이의 박리는 없어지거나 실질적으로 줄어들 수 있다. 따라서, 결과물로서의 장치들은 JEDEC MSL1 신뢰성 기준에 더욱 부합될 것이다. 또한, 결과물로서의 IC 장치들의 제품 신뢰성과 수명이 연장될 수 있다. 필드 고장(field failures)이 들려 있고 파손된 와이어 본드들의 발생 및 이와 대응하는 고객 불만들이 실질적으로 줄어들거나 없어질 수 있다. 또한, 개시된 해결책은 장치들을 MSL3으로 격하시키는 것과 같은 해결책들과 비교하여 예를 들면 드라이 팩의 필요성을 없애줌으로써 패키징 방법론적으로 비용을 절감할 수 있다. 마지막으로, 베이킹(baking) 프로세스가 없기 때문에 제조 사이클 타임(production cycle time)을 단축할 수 있다.
- [0038] 개시된 실시예들이 본 개시에 상세하게 기술되어 있지만, 본 개시의 사상과 범위를 벗어나지 않고 상기 실시예들에 대한 다양한 변경들, 대체들 및 대안들이 만들어질 수 있다고 이해해야 한다.

도면

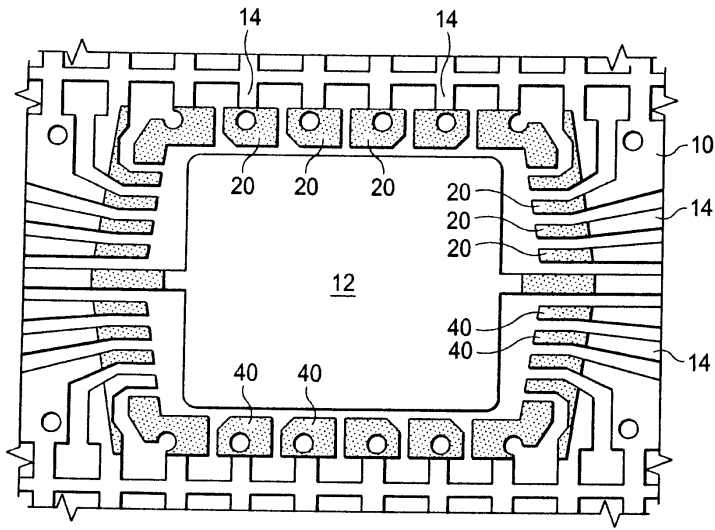
도면1



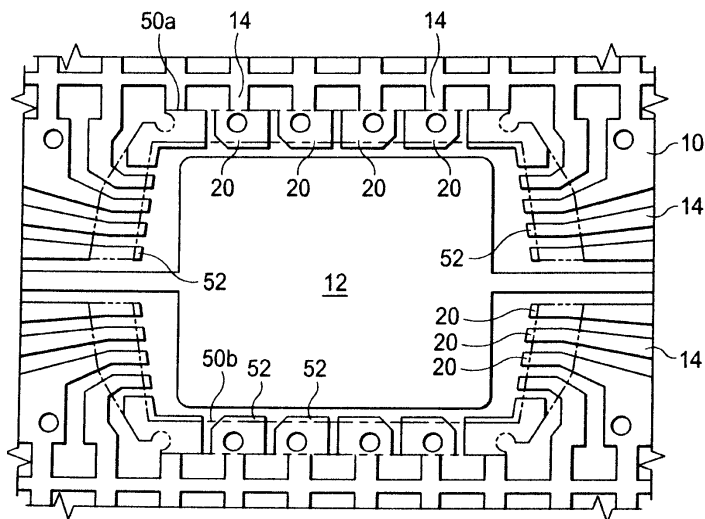
도면2a



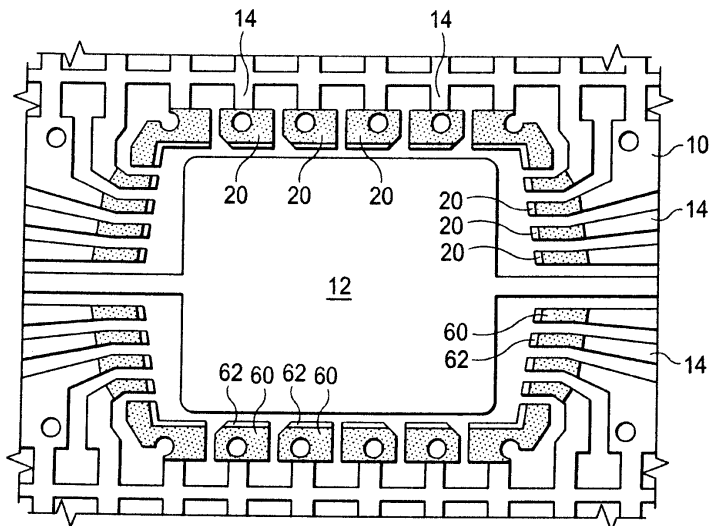
도면2b



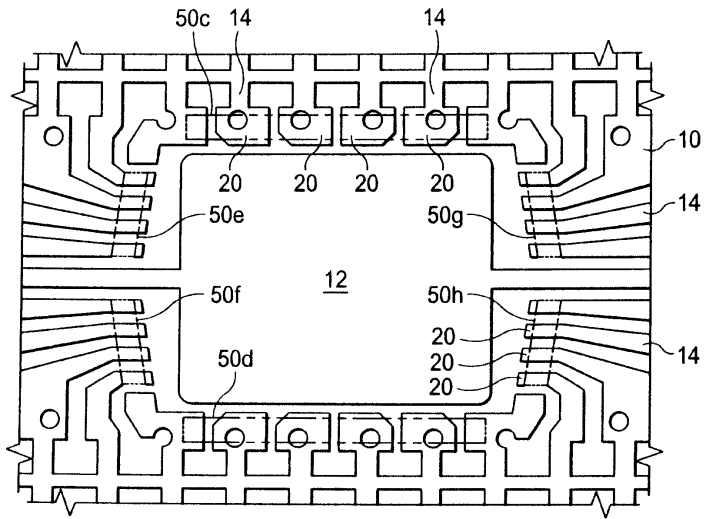
도면3a



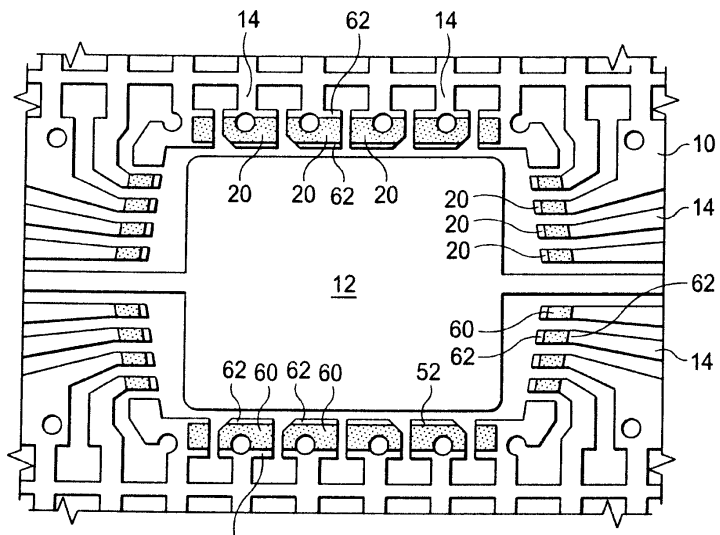
도면3b



도면4a



도면4b



도면5

