

發明專利說明書

200419358

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97127945

※ 申請日期： 95.10.08

※IPC 分類：G06F 13/00

壹、發明名稱：(中文/英文)

積體電路及傳送要求之方法

INTEGRATED CIRCUIT AND METHOD FOR SENDING REQUESTS

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

荷蘭商皇家飛利浦電子股份有限公司

KONINKLIJKE PHILIPS ELECTRONICS N.V.

代表人：(中文/英文)

J.L. 凡德渥

J.L. VAN DER VEER

住居所或營業所地址：(中文/英文)

荷蘭愛因和文市格羅尼渥街1號

GROENEWOUDSEWEG 1 5621 BA EINDHOVEN, THE
NETHERLANDS

國籍：(中文/英文)

荷蘭 THE NETHERLANDS

參、發明人：(共 2 人)

姓 名：(中文/英文)

1. 安德利 雷杜利斯庫

ANDREI RADULESCU

2. 基斯 吉拉德 威廉 古森斯

KEES GERARD WILLEM GOOSSENS

住居所地址：(中文/英文)

1. 2. 皆荷蘭愛因和文市普羅何斯蘭路6號

PROF. HOLSTLAAN 6, 5656 AA EINDHOVEN,

THE NETHERLANDS

國 籍：(中文/英文)

1. 羅馬尼亞 ROMANIA

2. 荷蘭 THE NETHERLANDS

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家(地區)申請專利：

1. 歐洲專利機構；2002年10月8日；02079196.8

2. 歐洲專利機構；2003年7月2日；03101972.2

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 歐洲專利機構；2002年10月8日；02079196.8

2. 歐洲專利機構；2003年7月2日；03101972.2

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種如申請專利範圍第1項之前言部分所描述之積體電路。本發明也關於一種如申請專利範圍第7項之前言部分所描述之方法。

【先前技術】

一要求-回應異動模式常常被使用作為積體電路上之系統的通信模式。為了建立該等模組之間的通信，該異動模式不是被部署於使用匯流排架構之系統，就是於使用網路架構之系統。於積體電路上之網路中使用此一異動模式提供與存在之互連的反向相容性，例如匯流排。

該異動模式使用要求與回應。一要求包括具有參數的命令(例如，讀，寫)，例如一位址或一叢發長度，而且可選擇該要求包括資料部分。要求承載一確認，指示要求之執行結果，也可選擇承載資料部分。

另一通信模式是傳遞訊息模式，其使用訊息與確認。此一確認指示收到一訊息，而不是一要求。

於積體電路上之網路中，第一模組(也稱為主人、主模組或初始器)通常會存取位址空間，其中位址識別第二模組內之位置。根據情況，需要同時定址兩或更多的第二模組。例如，當需要同時啟動兩或更多第二模組，執行一要求，並藉由寫執行啟動，以啟動暫存器對應該位址空間時，上述是需要的；所有啟動的暫存器同時被寫。另一範例是當資料被複製至不同的記憶體被局部處理時。於該案例中，

該第一模組複製該要求，並將產生的複數個複製要求傳送給該等第二模組。上述的缺點是該第一模組不能使用單位址，將一要求傳送給一個以上的第二模組，而且必須複製，並使用各第二模組不同的位址，將該複製要求傳送給該等第二模組。上述大大增加該第一模組的負擔。

【發明內容】

本發明之一目的，提供一種積體電路，及一種提出減少該第一模組負擔之方法。為了實現該目的，該積體電路的特徵是申請專利範圍第1項之特徵部分，而該方法的特徵是申請專利範圍第7項之特徵部分。

藉由提供一種能夠將一要求複製成至少兩複製要求，並能夠傳送該等複製要求給該等第二模組之網路，以減少該第一模組之負擔。如果該網路能執行此等任務，則能減輕該第一模組之負擔。

定義於申請專利範圍第2項之實施例，其中該網路包括一裝置，以將至少一特定位址(也稱為多播位址)對應至少兩另外位址。上述使該第一模組傳送單一要求至一單位址，代替複製該要求並傳送該等複製要求至各種位址。

也可能將一或更多的多播位址對應一或更多其他多播位址；該實施例定義於申請專利範圍第3項。上述使遞歸不會發生。

依情況而定，方便一次具體指定一範圍的多播位址，代替具體指定一些個別的多播位址。定義於申請專利範圍第4項之實施例提供一裝置，已定義此一範圍的多播位址。

定義於申請專利範圍第5項之另一實施例，其中一多播連接被部署，以減輕該第一模組之複製與發送任務。該第一模組能傳送一單一要求，該單一要求包括一與此一連接相關之連接識別符；該網路接著將該單一要求複製成至少兩複製要求，並通過該連接將該等複製要求傳送給該等第二模組。

該網路中一或更多的專用節點可被用於複製該等要求，並傳送該等複製要求。定義於申請專利範圍第6項之實施例包括一網路介面，以複製該單一要求，並傳送該等複製要求。

本發明克服積體電路上網路中多播異動之缺點，因該網路能提供一多播要求給至少兩第二模組，以回應來自該第一模組之單一要求。

請注意，美國專利案2002/0093964揭露交換資料之路由器與監督器之主張(資料交換節點)。該路由器能傳送命令給該監督器，包括一學習/刪除/搜尋多播位址命令。該監督器提供有關必須被選路之多播數據包的資訊給該路由器。然而，該監督器不會執行實際多播；該路由器必須執行該多播。美國專利案2002/0093964未揭露該種提到多播的方法。

【實施方式】

圖1概要顯示一積體電路IC，其在複數個模組 M_1 ， M_2 ， M_3 ，至 M_n 之間部署一通信網路。模組之範例是中央處理器(CPU)、應用特定處理器、記憶體與記憶體控制器。該網

路包括節點 N_1 , N_2 , N_3 , 至 N_x , 與該等節點之間的連接。該網路架構提供該等模組之間的互連, 而且能被部署在積體電路上, 作為慣用匯流排架構之替代。

圖 2 說明一種多播方法, 其中至少兩複製要求 REQ_2 , REQ_3 , 至 REQ_n , 從一第一模組 M_1 傳送至至少兩第二模組 M_2 , M_3 , 至 M_n 。該等第二模組 M_2 , M_3 , 至 M_n 回傳回應 $RESP_2$, $RESP_3$, 至 $RESP_n$ 給該第一模組 M_1 。多播方法之缺點是該第一模組 M_1 不能使用單一位址傳送一要求給該兩第二模組 M_2 , M_3 , 至 M_n , 而是必須複製該要求, 並傳送該等複製的要求 REQ_2 , REQ_3 , 至 REQ_n 給該等第二模組, 對每一第二模組使用一不同的位址。上述對該第一模組 M_1 造成很大的負擔。

圖 3 說明如何使用位址定址該等第二模組 M_2 , M_3 , 至 M_n 。一位址空間 $ADDR_SPC$ 包括位址範圍 0 至 EFFF。一第一子範圍包括與第二模組 M_2 相關之位址 0 至 AFFF, 而一第二子範圍包括與第二模組 M_3 相關之位址 B000 至 EFFF。為了傳送一要求至此兩第二模組 M_2 與 M_3 , 該第一模組 M_1 必須複製該要求, 並傳送一複製的要求至該第一子範圍 0 至 AFFF 內之一位址, 例如至位址 3A98, 而另一複製的要求被傳送至該第二子範圍 B000 至 EFFF 內之一位址, 例如至位址 C350。

圖 4 說明一種根據本發明之多播方法。代替傳送重複要求給該等第二模組 M_2 , M_3 , 至 M_n , 該第一模組 M_1 可傳送由該網路複製之單一要求 $SREQ$, 並分配給兩個或更多的第二模組。上述能被實現, 例如, 使用一或更多特別之位址,

具體指定該等第二模組之位址，此一特別位址也稱為一多播位址，以該位址空間對應該等第二模組 M_2 ， M_3 ，至 M_n 之位址。該網路執行該單一要求 SREQ 之複製，產生至少兩複製的要求 $SREQ_2$ ， $SREQ_3$ ，至 $SREQ_n$ ，並傳送至該等第二模組 M_2 ， M_3 ，至 M_n 。為了該目的，該網路可部署一網路介面；另一方面可使用一或更多的專用節點。

圖 5 說明一多播位址與兩分別有關該等第二模組 M_2 ， M_3 之位址間的對應。該多播位址必須被配置，因此與至少該兩第二模組 M_2 ， M_3 之一之各自位址相結合；上述可由配置該網路之啟動碼執行，或在運轉時間執行。於該位址空間 ADDR_SPC 包括正規位址範圍 0 至 EFFF 之範例中，該位址空間直接與該等第二模組相關。假設該網路中包括一網路介面 NI，以執行一要求之複製，並傳送該複製要求給該等第二模組 M_2 ， M_3 。

一特別位址 F000 也稱為一多播位址，其對應兩正規位址：在該子範圍 0 至 AFFF 內之位址 3A98，與該第二模組 M_2 相關，及在該子範圍 B000 至 EFFF 內之位址 C350，與該第二模組 M_3 相關。可藉由使用例如一查找表或一邏輯作業發生此一對應。現在該第一模組 M_1 能傳送一要求至該多播位址 F000，而且接著由該網路介面 NI 複製該要求，並傳送至分別與第二模組 M_2 與第二模組 M_3 相關之該位址 3A98 與 C350。

請注意，一多播位址可能對應另一多播位址，但於該觀念中，必須避免遞迴，一第一多播位址不應對應一反過來會對應該第一多播位址之第二多播位址。請再注意，一多

播位址可能對應單一第二模組內之兩或更多的位址。

此外，可能定義一說明於圖6之多播範圍。代替具體規定大量對應正規位址之多播位址，該等正規位址對應第二模組 M_2 ， M_3 ，可能一次具體規定完整的多播位址範圍。於該範例中，該多播位址範圍是 $F000+x$ ，其中 x 所具有的值在範圍0至 $3FF$ 內，對應位址 $1000+x$ (其對應第二模組 M_2)，及對應位址 $3000+x$ (其對應第二模組 M_3)。因此，多播位址 $F000$ 對應位址1000與3000，多播位址 $F001$ 對應位址1001與3001，多播位址 $F002$ 對應位址1002與3002，等等。於該範圍內之最後位址是 $F3FF$ ，其對應位址 $13FF$ 與 $33FF$ 。該多播範圍的優點是不需要具體規定1024個個別的多播位址。

另一方面，可部署說明於圖7之多播連接，以減少該第一模組(M_1)之負擔。一般而言，連接被用於網路，以說明與識別具有不同屬性之通信，例如保證總處理能力，延遲與抖動，有序得傳遞，或流程控制。於該內容中，一連接被用於識別一第一模組與一第二模組，或一些第二模組。該連接包括實體裝置與控制資訊要求賦能該第一模組與該等第二模組之間的異動。在運轉時間，(重)配置時間和/或由該啟動碼預定時，能夠決定該第一模組與該等第二模組之間的路徑。該要求控制資訊包括一連接識別符與一或更多網路介面埠(NIPs)之間之一對應。該要求控制可被儲存於，例如，該網路節點(即，路由器與網路介面)，和/或可被包含於一數據包之標頭。

於該範例中，從一第一模組 M_1 至兩第二模組 M_2 ， M_3 建立

一多播連接。此等連接要求一連接識別符CID與一要求一起被傳送。此一連接上之要求接著自動被傳送至該連接之所有第二模組。請注意，該等要求仍然承載位址，而該等位址被用作該等第二模組之內部位址，即，此等位址識別該等第二模組內之位置。但不用於複製與分配要求至該等第二模組。

於該網路之組態階段建立一連接。通常該網路由該啟動碼配置，但也可以在運轉時間才被配置。該連接識別符CID具有一識別該連接之值；於該案例中，該值是‘0’。於該範例中，顯示經由該對應 $0 \rightarrow \{NIP_2, NIP_3\}$ ，該連接識別符CID之值對應網路介面埠 NIP_2 與 NIP_3 。該網路介面埠 NIP_2 與 NIP_3 分別形成部分網路介面 NI_2 與 NI_3 ；請注意，一網路介面可具有一個以上的網路介面埠，及數個與一單一位址相關之網路介面埠。該等網路介面埠 NIP_2 與 NIP_3 依序與該等第二模組 M_2 與 M_3 之位址相關。現在該連接識別符CID與一要求一起被傳送；該網路介面 NI_1 可複製該要求，並通過該連接傳送該複製的要求。經由該網路介面埠 NIP_2 與 NIP_3 能夠傳遞該等第二模組 M_2 與 M_3 之位址上之要求。

請注意，本發明所主張的範圍不受限於此所描述之實施例。本發明所主張的範圍也不受限於該申請專利範圍內之該等參考符號。該字“包括”並不排除存在其他未列於該申請專利範圍之此等元件。在元件之前的該字“一”並不排除存在複數個此等元件。以專用硬體之形式或一程控一般用途之處理器形式，實行形成部分本發明之裝置。本發明屬

於每依新的特性或此等特性之組合。

【圖式簡單說明】

以該等相關圖示更加詳細描述本發明，其中：

圖1說明一積體電路上之網路；

圖2說明一種多播方法，其中至少兩複製要求從一第一模組傳送至至少兩第二模組；

圖3說明位址如何被用於定址該等第二模組；

圖4說明一種根據本發明之多播方法；

圖5說明根據本發明多播位址如何被用於定址該等第二模組；

圖6說明一多播範圍；

圖7說明一種根據本發明之多播連接。

【圖式代表符號說明】

IC	積體電路
M_2, M_3, \dots, M_n	第二模組
M_1	第一模組
$N_1, N_2, N_3, \dots, N_X$	節點
$RESP_2, RESP_3, \dots, RESP_n$	個別回應
$REQ_2, REQ_3, \dots, REQ_n$	要求
ADDR_SPC	位址空間
SREQ	單一要求
NI_1, NI_2, NI_3	網路介面
CID	連接識別符
NIP_1, NIP_2, NIP_3	網路介面埠

伍、中文發明摘要：

於積體電路上之網路中，第一模組通常會存取位址空間，其中該位址識別第二模組內之位置。且需要同時定址兩個或更多的第二模組。於該案例中，該第一模組複製一請求，並將產生的複數個請求傳送給該等第二模組。上述內容因而大大增加該第一模組的負擔。根據本發明之積體電路與方法能克服上述缺點，因為該網路為回應來自該第一模組之單一請求，其能提供一多播請求給至少兩個第二模組。為了該目的，該網路包括一裝置，以將一多播位址對應兩個或更多的另外位址。另一方面，一連接識別符能與一請求一起被傳送，以識別一多播連接。

陸、英文發明摘要：

In networks on an integrated circuit a first module typically has access to an address space, wherein addresses identify locations within second modules. It may be necessary to address two or more second modules simultaneously. In that case, the first module replicates a request and sends the resulting plurality of requests to the second modules. This causes a large burden on the first module. The integrated circuit and the method according to the invention overcome this shortcoming, because the network can provide a multicast request to at least two second modules in response to a single request from the first module. For this purpose, the network can comprise a facility to map a multicast address onto two or more further addresses. Alternatively, a connection identifier can be sent along with a request, which identifies a multicast connection.

拾、申請專利範圍：

1. 一種積體電路(IC)，其包括一網路，與複數個被配置經由該網路互相通信之模組(M_1 ， M_2 ， M_3 ，至 M_n)，其中該網路係被配置於在第一模組(M_1)與至少兩個第二模組(M_2 ， M_3 ，至 M_n)之間建立異動，其特徵是配置該網路將來自該第一模組(M_1)之單一請求(SREQ)複製成至少兩個複製的請求，而且配置該網路係以傳送該等複製請求至該等第二模組(M_2 ， M_3 ，至 M_n)。
2. 如申請專利範圍第1項之積體電路(IC)，其中該網路包括一位址空間(ADDR_SPC)與一裝置，以將至少一多播位址(F000)對應至少兩個位於位址範圍(0至FFFF)內之另外的位址。
3. 如申請專利範圍第2項之積體電路(IC)，其中該網路進一步包括一裝置，以將至少一第一多播位址對應至少一第二多播位址，規定該第二多播位址不會對應該第一多播位址。
4. 如申請專利範圍第2項之積體電路(IC)，其中該網路進一步包括一裝置，以將一範圍之多播位址($F000+x$)對應至少兩個範圍之另外位址($1000+x$ ， $3000+x$)。
5. 如申請專利範圍第1項之積體電路(IC)，其中該第一請求(SREQ)包括一識別多播連接之連接識別符(CID)。
6. 如申請專利範圍第1項之積體電路(IC)，其中係配置一網路介面(NI)以執行將該單一請求(SREQ)複製成該等複製請求，而且其中該網路介面係被配置以傳送該等複

製請求至該等第二模組(M_2 , M_3 , 至 M_n)。

7. 一種於包括一網路與複數個經由該網路互相通信之模組(M_1 , M_2 , M_3 , 至 M_n)之積體電路(IC)中傳送請求之方法, 其中該網路建立第一模組(M_1)與至少兩第二模組(M_2 , M_3 , 至 M_n)之間之異動, 其特徵是該網路將來自該第一模組(M_1)之單一請求(SREQ)複製成至少兩複製請求, 而且該網路將該等複製請求傳送至該等第二模組(M_2 , M_3 , 至 M_n)。

拾壹、圖式：

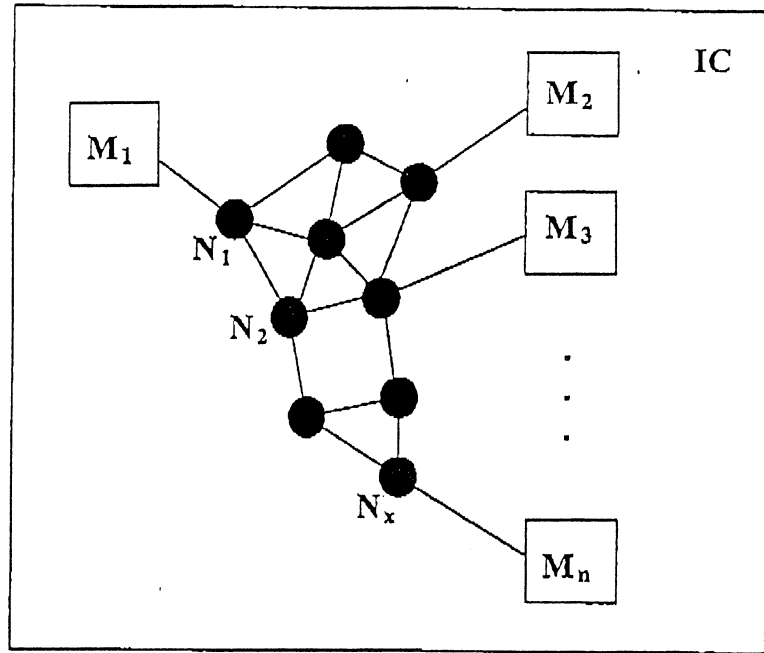


圖 1

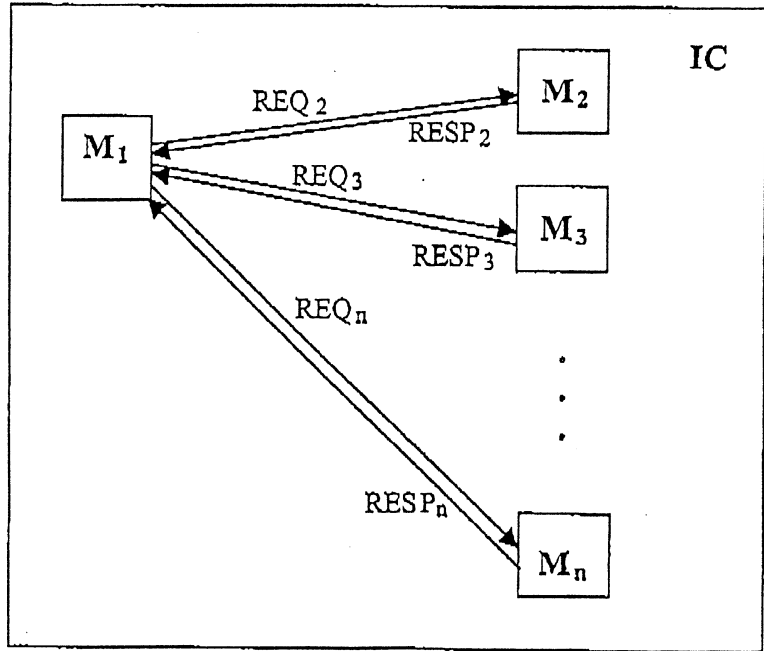


圖 2

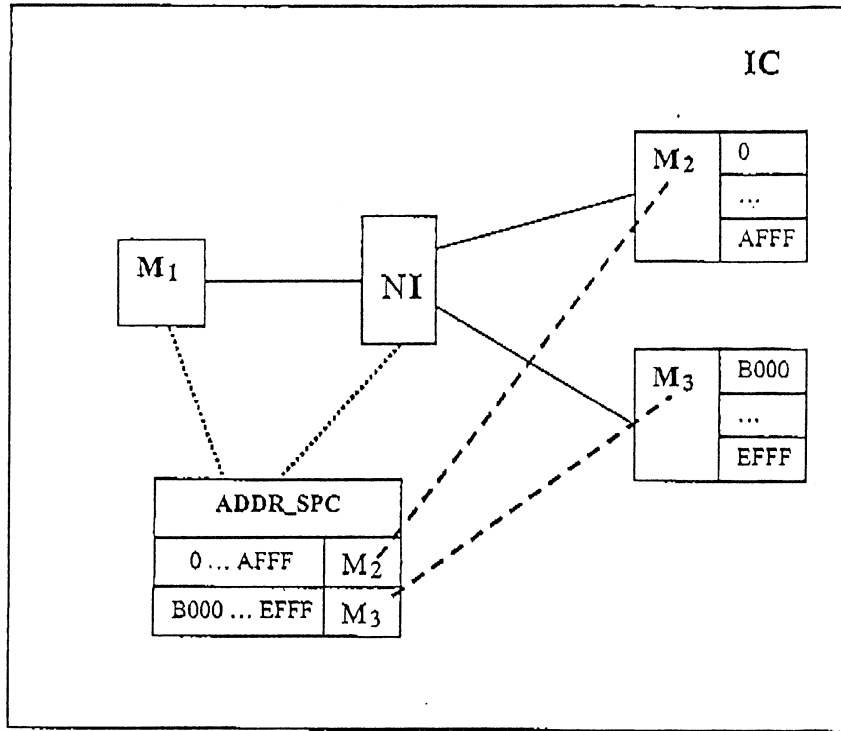


圖 3

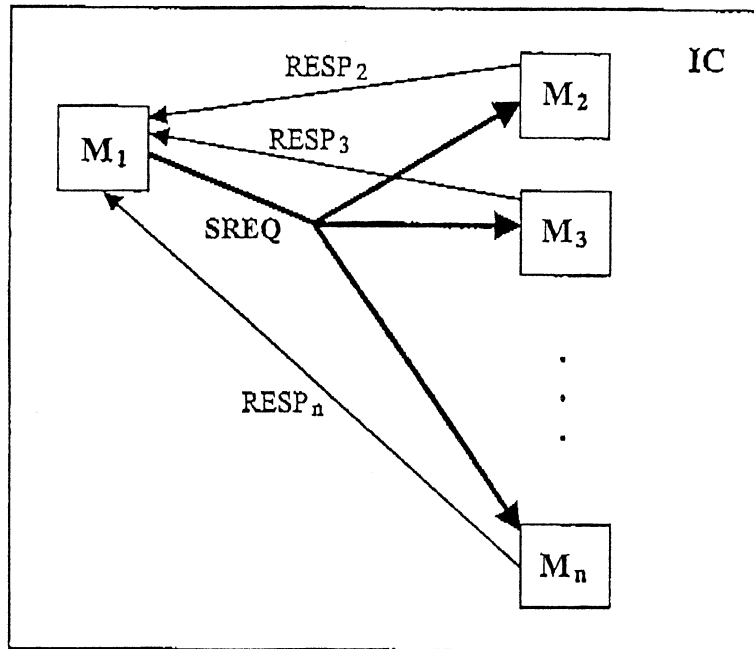
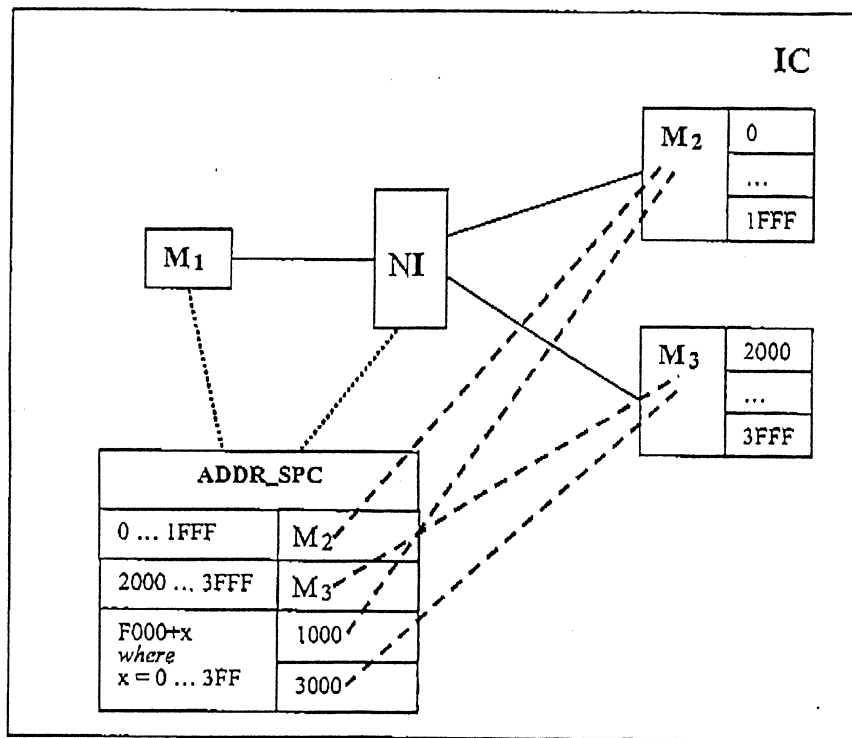
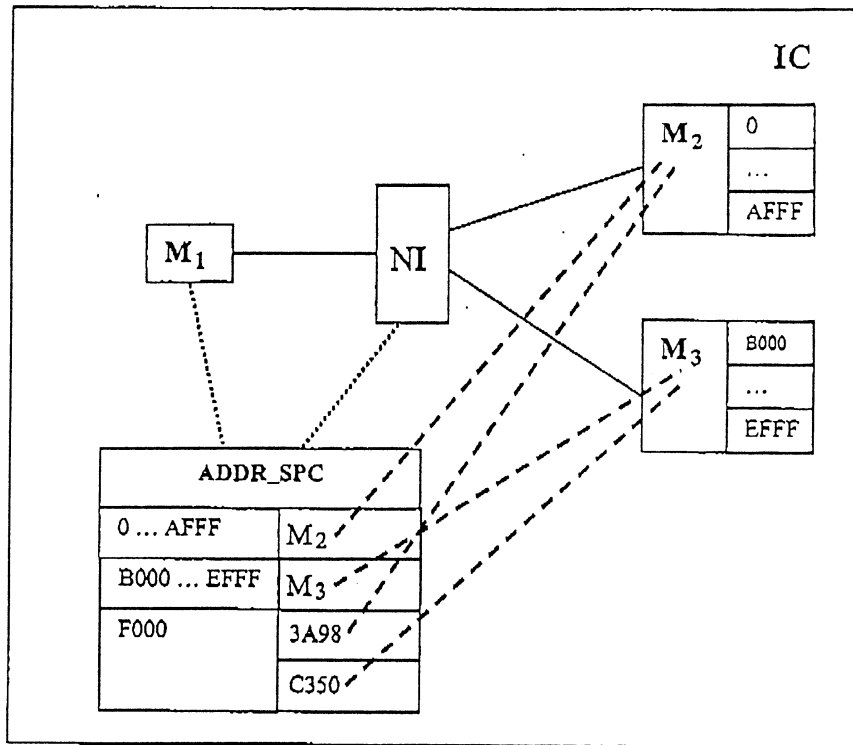


圖 4



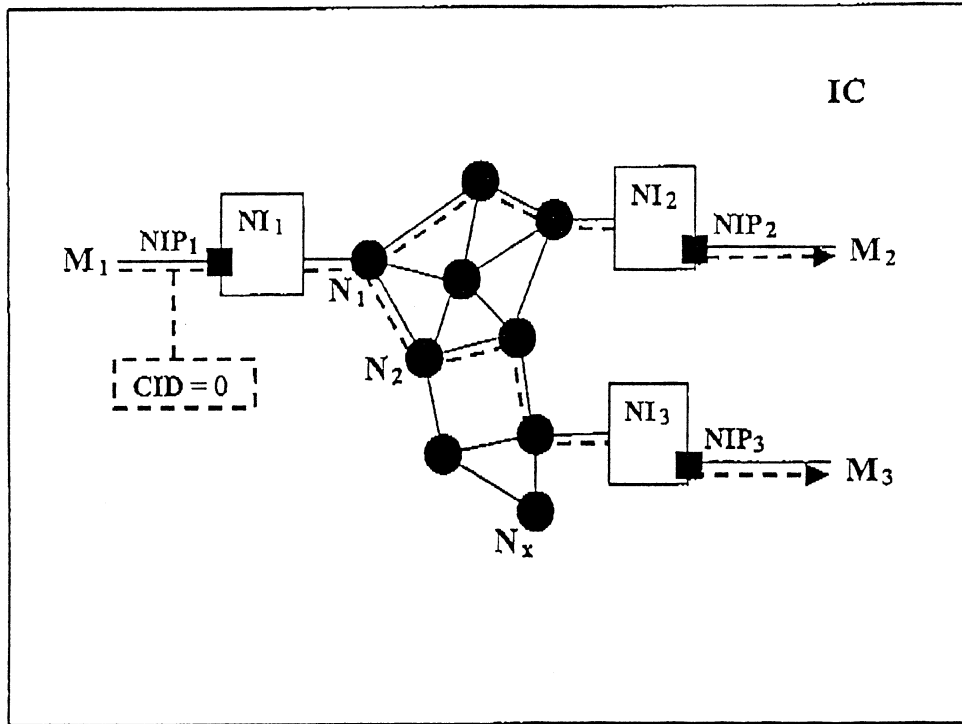


圖 7

柒、指定代表圖：

(一)本案指定代表圖為：第(4)圖。

(二)本代表圖之元件代表符號簡單說明：

IC	積體電路
M ₁	第一模組
M ₂ , M ₃ , ... M _n	第二模組
RESP ₂ , RESP ₃ , ... RESP _n	個別回應
SREQ	單一請求

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)