

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5943742号
(P5943742)

(45) 発行日 平成28年7月5日(2016.7.5)

(24) 登録日 平成28年6月3日(2016.6.3)

(51) Int.Cl.		F I			
HO 1 L	21/683	(2006.01)	HO 1 L	21/68	P
GO 1 R	31/26	(2014.01)	GO 1 R	31/26	Z
HO 1 L	21/66	(2006.01)	HO 1 L	21/66	B

請求項の数 11 (全 12 頁)

(21) 出願番号	特願2012-150077 (P2012-150077)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成24年7月4日(2012.7.4)	(74) 代理人	100088672 弁理士 吉竹 英俊
(65) 公開番号	特開2014-13802 (P2014-13802A)	(74) 代理人	100088845 弁理士 有田 貴弘
(43) 公開日	平成26年1月23日(2014.1.23)	(72) 発明者	秋山 肇 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
審査請求日	平成26年11月28日(2014.11.28)	(72) 発明者	岡田 章 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 半導体試験治具およびそれを用いた半導体試験方法

(57) 【特許請求の範囲】

【請求項1】

チャックステージと被測定物の間に挟まれて前記被測定物を固定する半導体試験治具であって、

前記チャックステージに装着自在な、前記被測定物を載置する基台を備え、

前記基台は、

前記被測定物の載置面となる第1主面と、

前記第1主面と対向し、前記チャックステージと接触する第2主面と、

多孔質材を含んで構成され、平面視において選択的に設けられ、前記第1主面から前記第2主面まで貫通する多孔質領域とを有し、

前記多孔質材が充填された前記多孔質領域の前記第2主面側は凹面状である、半導体試験治具。

【請求項2】

前記多孔質領域は、前記第1主面から前記第2主面に向かって所定の深さまで前記多孔質材で充填されている、

請求項1に記載の半導体試験治具。

【請求項3】

前記基台は、複数の前記多孔質領域を有する、

請求項1又は2に記載の半導体試験治具。

【請求項4】

10

20

複数の前記多孔質領域のうち、前記基台の中心に位置する前記多孔質領域ほど多孔質材の厚みが大きい、
請求項 3 に記載の半導体試験治具。

【請求項 5】

前記第 2 主面は Oリングを設置する溝を備える、
請求項 1 ~ 4 のいずれかに記載の半導体試験治具。

【請求項 6】

前記基台の前記第 1 主面の端部近傍は、面取り形成されている、
請求項 1 ~ 5 のいずれかに記載の半導体試験治具。

【請求項 7】

前記基台の側面に取り付けられて前記基台を囲む補助部材を更に備える、
請求項 1 ~ 6 のいずれかに記載の半導体試験治具。

【請求項 8】

前記補助部材の厚みは前記基台の厚みと異なる、
請求項 7 に記載の半導体試験治具。

【請求項 9】

前記基台に取り付けられて前記基台を囲む補助部材を更に備え、
前記補助部材は前記チャックステージとの接触面に、Oリングを設置する溝を備える、
請求項 1 又は 2 に記載の半導体試験治具。

【請求項 10】

請求項 1 ~ 9 のいずれかに記載の半導体試験治具を用いた半導体試験方法であって、
(a) 前記半導体試験治具をチャックステージ上に載置する工程と、
(b) 被測定物を前記半導体試験治具上に載置する工程と、
(c) 前記被測定物を前記半導体試験治具に真空吸着する工程と、
(d) 前記被測定物の電気的特性を測定する工程と、
を備える、半導体試験方法。

【請求項 11】

前記工程 (a) の前に、
(e) 多孔質領域を充填する多孔質材の厚みが夫々異なる複数の前記半導体試験治具を用意する工程と、
(f) 被測定物の厚みに応じて一の前記半導体試験治具を選択する工程と、
をさらに備える、
請求項 10 に記載の半導体試験方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、半導体試験治具およびそれを用いた半導体試験方法に関する。

【背景技術】

【0002】

半導体ウエハや半導体チップ等の電気的特性を測定する際、真空吸着により被測定物の設置面をチャックステージに固定する方法が一般的に用いられている。被測定物の縦方向、つまり面外方向に電流を流す縦型構造の半導体を被測定物とする場合には、被測定物とチャックステージとの密着性が接触抵抗に影響し、ひいては電気的特性に影響を与えることになる。

【0003】

しかしながら、接触抵抗を下げるために密着性を上げる、つまり真空吸着の真空度を上げることは、別の面で電気的特性の劣化を招くことになる。チャックステージ上にゴミ等の異物が存在すると、異物の上に被測定物が設置され、真空吸着で被測定物の設置面を異物に強く押し付けることになる。異物が大きい場合、被測定物との接触部、ならびに接触部近傍において、クラック等の欠陥が生じ、被測定物を一部破損することになる。破損し

10

20

30

40

50

た被測定物は不良としてカウントされる。一方、異物の大きさが目視が困難なレベル、例えば数10 μm 以下のレベルのような比較的小さい場合であっても、被測定物との接触部や接触部近傍において、被測定物に圧力による歪が導入される。よって、ピエゾ効果により漏れ電流が増加して、被測定物は不良としてカウントされる（特許文献1参照）。

【0004】

また、近年、電気的特性の向上等の理由から半導体ウエハの薄厚化が進められている。チャックステージ上の真空吸着は、チャックステージ上に設けられた真空吸着溝を介して行われる。真空吸着の真空度を上げると、特に薄厚ウエハは真空吸着溝に引き込まれやすくなる。そのため、薄厚ウエハの真空吸着溝の近傍に位置する部分に変形が生じ、歪が導入される。また、真空吸着溝上に位置する半導体ウエハに、電気的特性を測定する際に電

10

【0005】

チャックステージ上に存在する異物に起因した不良率増加の対策として、特許文献1には、半導体基板の裏面側に応力緩衝膜を追加し、異物による応力を緩和する手法が開示されている。あるいは、特許文献2には、半導体基板の裏面側に導電性及び弾性を備えたシートを追加し、製造及び評価工程後にシートを除去する手法が開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2008-4739号公報

【特許文献2】特開2011-49337号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

特許文献1, 2に開示された手法によれば、半導体試験装置にて電気的特性を試験する半導体基板に膜やシートを付加することで、異物に起因した半導体基板への応力を緩和し、不良率の低減を実現している。応力を緩和する膜やシートを付加することにより、真空吸着溝による半導体ウエハの変形も緩和することが可能である。

【0008】

しかしながら、測定対象の全ての半導体基板へ膜やシートを付加することは、製造工程の増加や材料の追加によるコストアップといった問題があった。

30

【0009】

半導体基板の歪を抑制する別の方法として、真空吸着溝の幅を縮小することが考えられる。しかし、真空吸着溝の加工における制約を考慮すると、幅は数百 μm 程度が限界であり、特に薄厚の半導体ウエハの変形を抑制するには十分なものではなかった。さらに、真空吸着溝の幅を縮小することは、既存のチャックステージに対する追加工であるので、試験工程やひいては量産工程を止めて行う必要があり、費用の面から問題があった。

【0010】

本発明は上述の問題点を鑑みてなされたものであり、真空吸着溝やコンタクトプローブの接触圧に起因する歪を抑制する半導体試験治具およびそれを用いた半導体試験方法の提供を目的とする。

40

【課題を解決するための手段】

【0011】

本発明に係る半導体試験治具は、チャックステージと被測定物の間に挟まれて被測定物を固定する半導体試験治具であって、チャックステージに装着自在な、被測定物を載置する基台を備え、基台は、チャックステージと接触する第1主面と、第1主面に対向し被測定物の載置面となる第2主面と、多孔質材を含んで構成され、平面視において選択的に設けられ、第1主面から第2主面まで貫通する多孔質領域とを有し、多孔質材が充填された多孔質領域の第2主面側は凹面状である。

50

【発明の効果】

【0012】

本発明に係る半導体試験治具は、チャックステージと被測定物の間に挟まれて被測定物を固定する半導体試験治具であって、チャックステージに装着自在な、被測定物を載置する基台を備え、基台は、チャックステージと接触する第1主面と、第1主面に対向し被測定物の載置面となる第2主面と、多孔質材を含んで構成され、平面視において選択的に設けられ、第1主面から第2主面まで貫通する多孔質領域とを有する。多孔質材の孔径は従来の真空吸着溝の径よりも小さいため、真空吸着力やコンタクトプローブの接触圧によるウエハの歪を抑制することが可能である。また、多孔質材が充填された多孔質領域の第2主面側が凹面状であることにより、被測定物を吸引する際にかかる下向きの力がアーチ面に沿って分散するので、半導体試験治具の耐久性が向上する。

10

【図面の簡単な説明】

【0013】

【図1】実施の形態1に係る半導体試験治具の上面図である。

【図2】実施の形態1に係る半導体試験治具を含む半導体試験装置の構成図である。

【図3】実施の形態1に係る半導体試験治具の断面図である。

【図4】実施の形態1に係る半導体試験方法を示すフローチャートである。

【図5】実施の形態1の変形例に係る半導体試験治具を示す断面図である。

【図6】実施の形態1の変形例に係る半導体試験治具を示す断面図である。

【図7】実施の形態2に係る半導体試験治具の上面図である。

20

【図8】実施の形態2に係る半導体試験治具を含む半導体試験装置の構成図である。

【図9】実施の形態2に係る半導体試験治具の断面図である。

【図10】実施の形態2に係る半導体試験治具の断面図である。

【図11】実施の形態2の変形例に係る半導体試験治具の要部断面図である。

【発明を実施するための形態】

【0014】

< A . 実施の形態 1 >

< A - 1 . 構成 >

図1は、実施の形態1の半導体試験治具1の上面図である。図2は、半導体試験治具1を含む半導体試験装置の断面図であり、図1のA - A断面に対応した図である。図3は、図2のB - B断面における半導体試験治具1の断面図である。

30

【0015】

図2に示すように、本実施の形態の半導体試験装置は、真空吸着を行うためのチャックステージ5と、チャックステージ5の載置面に設置された半導体試験治具1と、チャックステージ5の接続穴15と接続した真空経路7と、真空経路7に接続されたレギュレータ6及び真空源4とを備える。

【0016】

チャックステージ5は既存の真空吸着ステージであり、接続穴15と繋がった内部に吸着路13を有している。吸着路13はチャックステージ5の載置面の開口と繋がっている。

40

【0017】

真空源4は、例えば半導体試験装置ごと、あるいは複数の半導体試験装置に対して設置された真空ポンプであり、真空吸着を行う際に真空排気を行うものである。真空源4は、工場内等に設置され、複数の装置や設備に対して一括して真空排気を行うものであっても良い。

【0018】

レギュレータ6は、真空吸着の真空度を安定した値に設定する。真空源4が複数の装置や設備に対して一括して真空排気を行うものである場合には、真空度の変動が大きい場合があるため、特にレギュレータ6の設置が必要となる。

【0019】

50

真空源 4 を駆動して吸着路 1 3 の真空排気を行うと、チャックステージ 5 の載置面の開口が真空吸着穴となり、載置面に対象物を固定する。

【 0 0 2 0 】

半導体試験治具 1 は、被測定物 2 0 を載置する円板形状の基台 2 を備えている。基台 2 は、被測定物 2 0 の載置面となる第 1 主面と、チャックステージ 5 との接触面となる第 2 主面を有しており、平面視において選択的に多孔質領域が形成されている。多孔質領域は、第 1 主面から第 2 主面を貫通する領域であり、そのうち、多孔質材 3 が第 1 主面から第 2 主面に向かって所定の深さまで充填されている。多孔質材 3 は、吸着路 1 3 を真空排気した際に被測定物 2 0 に対する真空吸着穴としての役割を果たす。そのため、多孔質材 3 は半導体試験治具 1 の少なくとも 1 箇所に設けられていれば良いが、略均等な間隔で複数箇所に設けられれば、被測定物 2 0 を複数個所で安定的に吸着することが可能である。図 1 は、多孔質材 3 が半導体試験治具 1 の 5 箇所に形成された例を示している。

10

【 0 0 2 1 】

多孔質材 3 の材料は、アルミ・チタン・亜鉛・鉄・コバルト・ニッケル・スズ・銅・銀・ロジウム・パラジウム・白金及び金、及びこれらの化合物、又は多層構造体の何れかである。その製造方法は、金属粉末射出成形技術 (Metal Injection Molding: MIM) をベースとしたものである。予め多孔質材を充填するスペースを形成した成形金型に基台 2 を据付け、金属粉末を射出成形した上でプレス工程と焼結工程を経ることで、基台 2 と多孔質材 3 が一体的に形成される。

【 0 0 2 2 】

基台 2 の外周部には 4 箇所の固定穴 1 1 が設けられており、固定穴 1 1 からネジ止めすることにより、半導体試験治具 1 はチャックステージ 5 に対して固定される。ネジ止めの際、ネジの一部が基台 2 の表面より上に出ないように、図 3 に示すように、固定穴 1 1 はザグリ部分を有した貫通孔とする。固定穴 1 1 の個数は図 1 に示すものに限らないが、後述するリング 9 に不均等な力をかけないためには、ネジ止め箇所は略均等に配置するのが良い。

20

【 0 0 2 3 】

また、基台 2 のチャックステージ 5 に対する接触面には、外周部を 1 周するリング設置溝 8 が設けられている。リング 9 をリング設置溝 8 に設置し、リング 9 を介して半導体試験治具 1 とチャックステージ 5 が接続される構成となる。リング 9 を介して半導体試験治具 1 とチャックステージ 5 が接触することにより、真空漏れを回避し、真空吸着の効率を向上することが可能となる。

30

【 0 0 2 4 】

< A - 2 . 半導体試験 >

半導体試験治具 1 を用いた半導体試験の手順を図 4 のフローチャートに沿って説明する。まず、チャックステージ 5 に半導体試験治具 1 をセットする (ステップ S 1)。ここでは、半導体試験治具 1 のリング設置溝 8 にリング 9 を設置し、さらに固定穴 1 1 を介してネジ止めを行うことによって、チャックステージ 5 に半導体試験治具 1 を固定する。

【 0 0 2 5 】

次に、被測定物 2 0 (ウエハ) をカセットから取り出してチャックステージ 5 に搬送する (ステップ S 2)。すなわち、チャックステージ 5 上の半導体試験治具 1 上に被測定物 2 0 を設置する。

40

【 0 0 2 6 】

被測定物 2 0 を設置した後、真空吸着を行って被測定物 2 0 をチャックステージ 5 上の半導体試験治具 1 に固定する (ステップ S 3)。その際、レギュレータ 6 で所望の真空圧を設定する。真空吸着は、半導体試験治具 1 の多孔質材 3 を介して行われる。多孔質材料の孔径を例えば 1 0 μm 以下と規定すれば、この寸法は従来のチャックステージにおける真空吸着溝の幅に比較して桁違いに小さいので、真空吸着力によってウエハの変形し歪が生じてしまうことを抑制することが可能である。さらに、この寸法は電気的特性の測定に用いるコンタクトプローブの接触部分の大きさよりも小さいため、コンタクトプローブの

50

接触圧によってウエハが変形し歪が生じてしまうことも抑制することが可能である。

【 0 0 2 7 】

多孔質材 3 の厚みは、接続穴 1 5 からの距離に応じて可変とする。より具体的には、接続穴 1 5 からの距離が最も小さい多孔質材 3 の厚みを厚く、距離が最も大きい多孔質材 3 の厚みを小さくする。これにより、各多孔質材 3 の真空コンダクタンスを等しくすることが出来る。

【 0 0 2 8 】

次に、真空吸着状態で電気的特性の測定を開始する。例えばチップ毎にテストを実施する（ステップ S 4）。全チップのテストが完了すると（ステップ S 5 で Y e s）、真空吸着を解除する（ステップ S 6）。そして、被測定物 2 0（ウエハ）をチャックステージ 5 10 から移動し（ステップ S 7）、例えばカセットに収納する。

【 0 0 2 9 】

なお、本実施の形態では多孔質材 3 を介した真空吸着を行っているので、真空圧可変は必ずしも必要ではない。しかし、薄厚ウエハにおいては、過大な真空圧にて吸着した場合、半導体試験治具 1 から被測定物 2 0 の着脱が困難になることがあるため、真空圧を適正に管理することが望ましい。

【 0 0 3 0 】

< A - 3 . 変形例 >

図 5 は、実施の形態 1 の変形例 1 に係る半導体試験治具 1 とチャックステージ 5 を示している。変形例 1 では、リング設置溝 8 を半導体試験治具 1 に設ける代わりに、チャックステージ 5 に設けている。また、多孔質材 3 の厚みを図 3 に示す多孔質材 3 よりも薄くしている。その他の構成は、図 1 ~ 3 に示した半導体試験治具 1 及びチャックステージ 5 と同様である。 20

【 0 0 3 1 】

真空吸着において、真空圧は被測定物 2 0 の厚みに応じて、適切に管理されることが望ましい。真空圧はレギュレータ 6 で調整することも可能であるが、多孔質材 3 の厚みによって調整することも可能である。すなわち、多孔質材 3 の厚みが様々異なる複数の半導体試験治具 1 を用意し、被測定物 2 0 の厚みに応じて適切な厚みの多孔質材 3 を有する半導体試験治具 1 を選択して用いる。図 5 には、図 3 に比べて厚みが小さい多孔質材 3 の半導体試験治具 1 を示している。これは、厚みの大きい被測定物 2 0 に対応して真空圧を強めた例を示している。 30

【 0 0 3 2 】

被測定物 2 0 の厚みに応じて複数の半導体試験治具 1 を使い分ける場合、全ての半導体試験治具 1 にリング設置溝 8 を形成することは、加工費用の増加につながる。一方、リング設置溝 8 をチャックステージ 5 側に設ける場合は、チャックステージ 5 への 1 度の加工で済むため、加工費用の増加には繋がらない。

【 0 0 3 3 】

図 6 は、実施の形態 1 の変形例 2 に係る半導体試験治具 1 とチャックステージ 5 を示している。変形例 2 では、多孔質材 3 のチャックステージ 5 側の面を曲面上（アーチ形状）とする。より具体的には、凹面状であることを特徴とする。その他の構成は、図 1 ~ 3 に示した半導体試験治具 1 及びチャックステージ 5 と同様であるので、説明を省略する。 40

【 0 0 3 4 】

変形例 2 に係る半導体試験治具 1 を図 6 のような構成とすることにより、被測定物 2 0 を吸引する際にかかる下向きの力がアーチ面に沿って分散するので、半導体試験治具 1 の耐久性が向上する。

【 0 0 3 5 】

< A - 4 . 効果 >

本発明に係る半導体試験治具 1 は、チャックステージ 5 と被測定物 2 0 の間に挟まれて被測定物 2 0 を固定する半導体試験治具 1 であって、チャックステージ 5 に装着自在な、被測定物 2 0 を載置する基台 2 を備え、基台 2 は、被測定物 2 0 の載置面となる第 1 主面 50

と、第1主面と対向しチャックステージ5と接触する第2主面と、多孔質材3を含んで構成され、平面視において選択的に設けられ、第1主面から第2主面まで貫通する多孔質領域とを有する。被測定物20を固定するための真空吸着穴となる半導体試験治具1の多孔質材3の孔径は、従来のチャックステージの真空吸着溝よりも小さく例えば10 μ m以下であるので、真空吸着力による被測定物20の歪が抑制される。また、多孔質材3の孔径はコンタクトプローブの接触面積よりも小さいので、コンタクトプローブの接触圧による被測定物20の歪も抑制される。また、被測定物20となる個々のウエハやチップへの部材追加が不要であるので、製造コストを抑えることができる。また、チャックステージ5には既存のものをを用いることが可能であるという点からも、製造コストを抑えることができる。

10

【0036】

また、多孔質領域は、第1主面から第2主面に向かって所定の深さまで多孔質材3で充填されており、多孔質材3の深さを調整することによって被測定物20に対する真空吸着力が調整できるので、被測定物20の厚みに応じた真空吸着力を得ることが可能である。

【0037】

また、多孔質材3が充填された多孔質領域を複数個所に設けることにより、被測定物20を複数個所で半導体試験治具1に固定することが可能になる。特に、多孔質領域を平面視において略均等間隔で半導体試験治具1に設けることにより、被測定物20を確実に固定することが可能である。

【0038】

また、複数の多孔質領域のうち、基台2の中心に位置する多孔質領域ほど多孔質材3の厚みを大きくすることにより、真空コンダクタンスを等しくすることが可能である。

20

【0039】

また、半導体試験治具1の第2主面は、リング9を設置するリング設置溝8を備えるので、半導体試験治具1とチャックステージ5の間での真空漏れを回避し、真空吸着の効率が向上する。

【0040】

また、多孔質材3が充填された多孔質領域の第2主面側は凹面状にすることによって、被測定物20を吸引する際に半導体試験治具1に加わる下向きの力がアーチ面に沿って分散され、半導体試験治具1の耐久性が向上する。

30

【0041】

本実施の形態に係る半導体試験方法は、本実施の形態に係る半導体試験治具1を用いた半導体試験方法であって、(a)半導体試験治具1をチャックステージ5上に載置する工程と、(b)被測定物20を半導体試験治具1上に載置する工程と、(c)被測定物20を半導体試験治具1に真空吸着する工程と、(d)被測定物20の電気的特性を測定する工程と、を備える。半導体試験治具1の真空吸着穴となる多孔質材3の孔径は従来のチャックステージの真空吸着溝よりも小さく例えば10 μ m以下であるので、真空吸着力による被測定物20の歪が抑制される。また、多孔質材3の孔径はコンタクトプローブの接触面積よりも小さいので、コンタクトプローブの接触圧による被測定物20の歪も抑制される。また、被測定物20となる個々のウエハやチップへの部材追加が不要であるので、製造コストを抑えることができる。また、チャックステージ5には既存のものをを用いることが可能であるという点からも、製造コストを抑えることができる。

40

【0042】

また、工程(a)の前に、(e)多孔質領域を充填する多孔質材3の厚みが夫々異なる複数の半導体試験治具1を用意する工程と、(f)被測定物20の厚みに応じて一の半導体試験治具1を選択する工程と、をさらに備えることにより、被測定物20の厚みに応じた真空吸着力を得ることが可能である。

【0043】

< B . 実施の形態 2 >

< B - 1 . 構成 >

50

図7は、実施の形態2に係る半導体試験治具10の上面図である。図8は、半導体試験治具10を含む半導体試験装置の断面図であり、図7のA-A断面に対応した図である。図9は、図7のB-B断面における半導体試験治具10の断面図である。

【0044】

図7に示すように、半導体試験治具10は基台2の他、基台2の側面に取り付けられて基台2を囲む環状の補助部材17を備える。補助部材17は2つのリング設置溝8を備えている。1つ目のリング設置溝8は、基台2の側面と接する面に形成され、リング9を設置することにより基台2との間の真空漏れを防ぐ。2つ目のリング設置溝8は、チャックステージ5との接触面に形成され、リング9を設置することによりチャックステージ5との間の真空漏れを防ぐ。従って、半導体試験治具1とは異なり基台2にはリング設置溝8が設けられない。

10

【0045】

補助部材17以外の半導体試験治具10の構成は、半導体試験治具1と同様であるので、説明を省略する。

【0046】

補助部材17の厚みは基台2よりも薄いので、補助部材17を基台2に取り付けた状態で、基台2の第1主面から補助部材17の上には段差が生じる。この段差は、被測定物20のリム部20aと薄厚部20bの段差に対応した高さにすることにより、被測定物20のリム部20aを補助部材17の上で支えることが可能である。

【0047】

20

もし、リム部20aを支える補助部材17がなければ、リム部20aの荷重によって薄厚部20bがたわみ、ウエハが変形して歪が導入されるおそれがあるが、補助部材17によって上記の問題を抑制する。すなわち、実施の形態2の半導体試験治具10は、リム部20aと薄厚部20bを有する被測定物20に特に適している。

【0048】

また、被測定物20がリム部20aを有しないウエハである場合には、図10に示すように補助部材17を基台2と同じ高さにすれば、半導体試験治具1よりも大きなサイズのウエハであっても安定的に支持し、ウエハが変形して歪が導入されることを抑制することが出来る。

【0049】

30

また、補助部材17はリング9を介して基台2に対して着脱可能に構成されているので、半導体試験治具1そのもののサイズを変えずに、補助部材17の脱着により複数の寸法の被測定物2に対応可能となる。なお、補助部材17には、軽量で寸法安定性に優れたPPS等の樹脂材を用いることが出来るが、これに限らず、寸法安定性に優れた金属を用いても良い。補助部材17にはリング設置溝8を設けるので、真空漏れを防ぐためには寸法安定性に優れた材料であることが望ましい。

【0050】

< B - 2 . 変形例 >

図11は、実施の形態2の変形例に係る半導体試験治具10の要部断面図である。変形例に係る半導体試験治具10は、基台2の被測定物20と接触する第1主面の端部近傍部18に面取り加工を施したものである。それ以外の構成は図7～10で説明した半導体試験治具10と同様であるため、説明を省略する。

40

【0051】

変形例に係る半導体試験治具10は、リム部20aを有する薄厚ウエハに適したものである。このような薄厚ウエハの場合、リム部20aと薄厚部20bの境界部分では、リム部20aから薄厚部20bに向かって徐々に厚みが減少する。そのため、基台2の第1主面が平面であると、被測定物20の端部近傍部18と接触する箇所が反りあがってしまい、歪が生じてしまう。

【0052】

そこで、被測定物20の形状に合わせて端部近傍部18に面取り加工を施すことにより

50

、ウエハの変形による歪の導入を抑制する。

【0053】

< B - 3 . 効果 >

本実施の形態の変形例に係る半導体試験治具10では、基台2の第1主面の端部近傍部18が面取り形成されるので、被測定物20にリム部20aを有するウエハを用いる場合に、リム部20aと薄厚部20bの境界部分が基台2と接触して反りあがることによる歪の導入を抑制することが出来る。

【0054】

本実施の形態に係る半導体試験治具10は、基台2の側面に取り付けられて基台2を囲む補助部材17を備える。補助部材17の厚みを基台2の厚みと揃える場合には、基台2よりも大きい寸法の被測定物20を載置することが可能になる。また、様々な寸法の補助部材17を用意することで、基台2はそのままに、様々な寸法の被測定物20に対応することが可能である。また、補助部材17の厚みを基台2の厚みと異ならせる場合は、例えば被測定物20のリム部20aと薄厚部20bとの段差に対応して補助部材17の厚みを決定することにより、補助部材17によってリム部20aを支持することが可能になる。よって、リム部20aの荷重によって薄厚部20bがたわみ、歪が導入されることを抑制することが出来る。

10

【0055】

また、補助部材17はチャックステージ5との接触面に、リング設置溝8を備えるので、補助部材17とチャックステージ5の間の真空漏れを防ぎ、真空吸着を効率よく行うことが可能である。

20

【0056】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

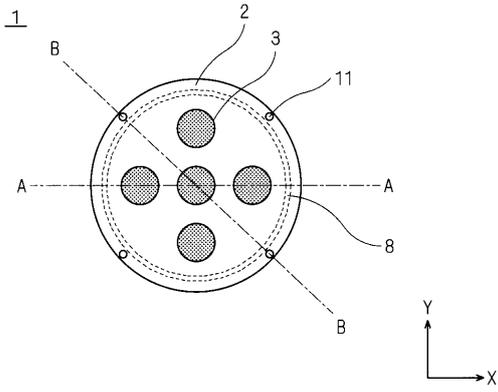
【符号の説明】

【0057】

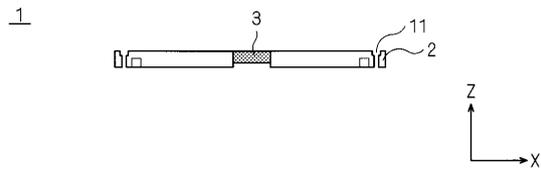
1, 10 半導体試験治具、2 基台、3 多孔質材、4 真空源、5 チャックステージ、6 レギュレータ、7 真空経路、8 リング設置溝、9 リング、11 固定穴、13 吸着路、15 接続穴、17 補助部材、18 端部近傍部、20 被測定物、20a リム部、20b 薄厚部。

30

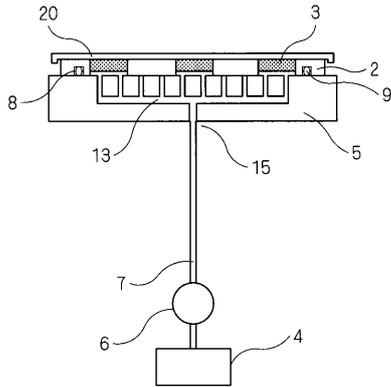
【図1】



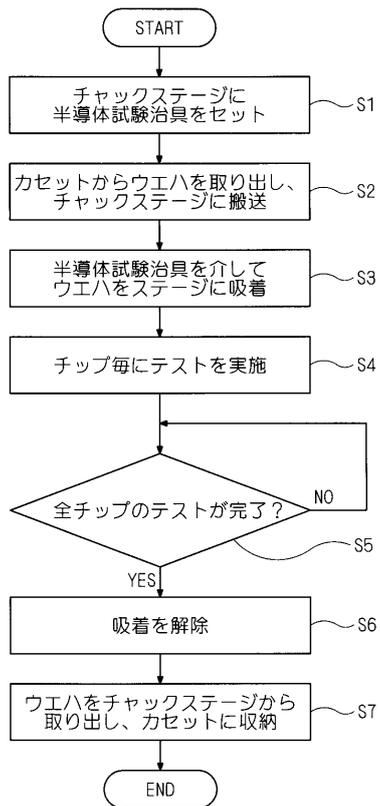
【図3】



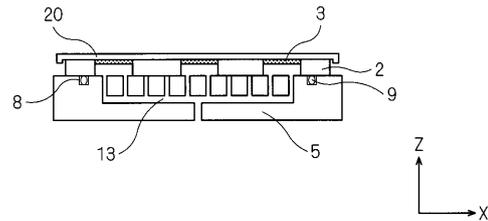
【図2】



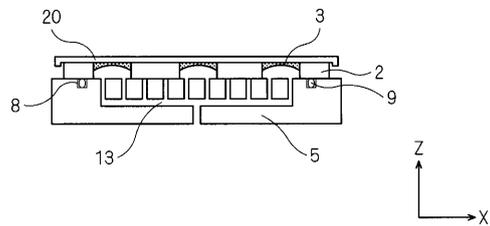
【図4】



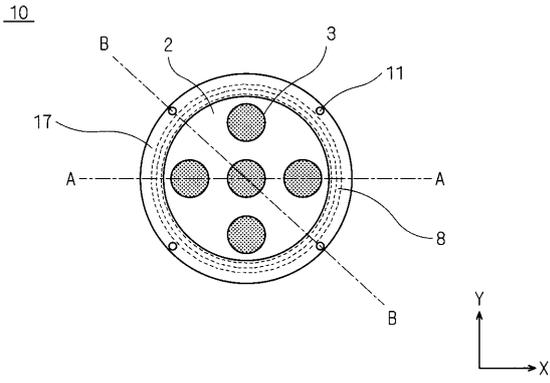
【図5】



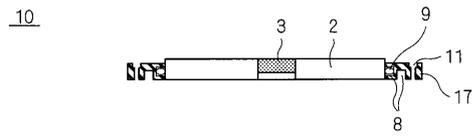
【図6】



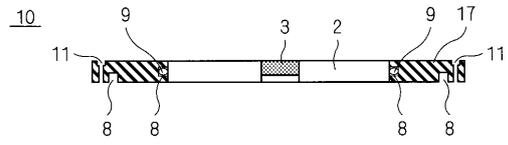
【図7】



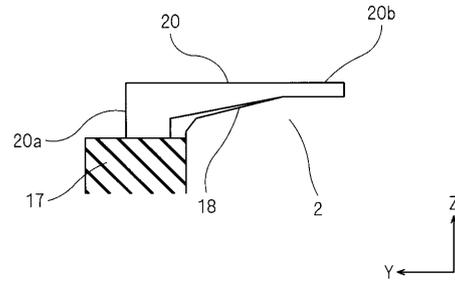
【図9】



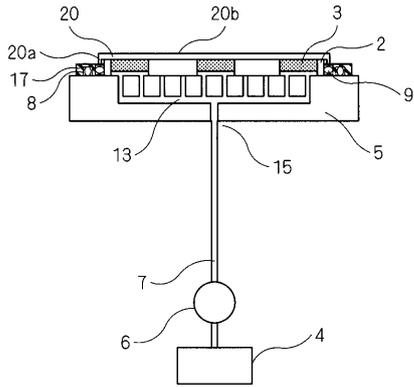
【図10】



【図11】



【図8】



フロントページの続き

(72)発明者 山下 欽也
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 今井 聖和

(56)参考文献 特開2001-308075(JP,A)
特開2009-206417(JP,A)
特開2003-197581(JP,A)
特開平08-019927(JP,A)
特開2008-060307(JP,A)
特開2006-135083(JP,A)
特開2009-044008(JP,A)
特開2008-288485(JP,A)
特開2012-076204(JP,A)
特開2009-148868(JP,A)
特開平09-162269(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 21/67 - 21/687
G01R 31/26
H01L 21/66