

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293762

(P2005-293762A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl.⁷

G 1 1 B 5/31

G 1 1 B 5/39

F I

G 1 1 B 5/31

G 1 1 B 5/31

G 1 1 B 5/39

テーマコード (参考)

5 D O 3 3

5 D O 3 4

審査請求 未請求 請求項の数 14 O L (全 13 頁)

(21) 出願番号 特願2004-109716 (P2004-109716)

(22) 出願日 平成16年4月2日(2004.4.2)

(71) 出願人 000003067

T D K 株式会社

東京都中央区日本橋1丁目13番1号

(74) 代理人 100074930

弁理士 山本 恵一

(72) 発明者 清野 浩

東京都中央区日本橋一丁目13番1号T D

K 株式会社内

(72) 発明者 蜂須賀 望

東京都中央区日本橋一丁目13番1号T D

K 株式会社内

(72) 発明者 猿木 俊司

東京都中央区日本橋一丁目13番1号T D

K 株式会社内

最終頁に続く

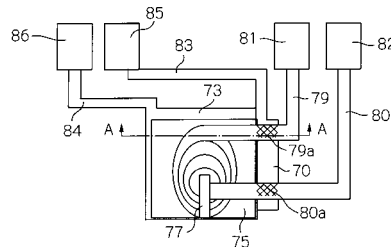
(54) 【発明の名称】 複合型薄膜磁気ヘッド

(57) 【要約】

【課題】 書き込み側及び読出し側間のクロストークを大幅に低減することが可能なC P P構造のMR読出しヘッド素子を備えた複合型薄膜磁気ヘッドを提供する。

【解決手段】 上部シールド層、下部シールド層、並びに上部シールド層及び下部シールド層を介して積層面と垂直の方向にセンス電流が流れるMR層を有するMR読出しヘッド素子と、このMR読出しヘッド素子上に形成されており、上部磁極層、先端部が上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書き込みコイルを有するインダクティブ書き込みヘッド素子とを備えており、書き込みコイルの両端と下部シールド層との間に第1及び第2の補償キャパシタ手段がそれぞれ形成されている。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

上部シールド層、下部シールド層、並びに該上部シールド層及び該下部シールド層を介して積層面と垂直の方向にセンス電流が流れる磁気抵抗効果層を有する磁気抵抗効果読出しヘッド素子と、該磁気抵抗効果読出しヘッド素子上に形成されており、上部磁極層、先端部が該上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、前記書込みコイルと前記上部シールド層との間のキャパシタンス C_{12} が 0.1 pF 以下となるように構成されていることを特徴とする複合型薄膜磁気ヘッド。

【請求項 2】

前記キャパシタンス C_{12} が 0.1 pF 以下となるように、前記書込みコイル及び前記下部磁極層間の距離及び対向面積と、前記下部磁極層及び前記上部シールド層間の距離及び対向面積とが設定されていることを特徴とする請求項 1 に記載の複合型薄膜磁気ヘッド。

10

【請求項 3】

前記キャパシタンス C_{12} が 0.1 pF 以下となるように、前記書込みコイル及び前記下部磁極層間と、前記下部磁極層及び前記上部シールド層間とに、低誘電率の絶縁層が形成されていることを特徴とする請求項 1 又は 2 に記載の複合型薄膜磁気ヘッド。

【請求項 4】

前記低誘電率の絶縁層が、酸化シリコンによる層であることを特徴とする請求項 3 に記載の複合型薄膜磁気ヘッド。

20

【請求項 5】

上部シールド層、下部シールド層、並びに該上部シールド層及び該下部シールド層を介して積層面と垂直の方向にセンス電流が流れる磁気抵抗効果層を有する磁気抵抗効果読出しヘッド素子と、該磁気抵抗効果読出しヘッド素子上に形成されており、上部磁極層、先端部が該上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、前記書込みコイルと前記上部シールド層との間のキャパシタンス C_{12} と前記書込みコイルと前記下部シールド層との間のキャパシタンス C_{13} とが互いに等しくなるような補償キャパシタ手段を設けたことを特徴とする複合型薄膜磁気ヘッド。

30

【請求項 6】

前記補償キャパシタ手段が、前記キャパシタンス C_{12} と前記キャパシタンス C_{13} とが互いに等しくなるように、前記下部磁極層と前記下部シールド層との間に形成された補償キャパシタ手段であることを特徴とする請求項 5 に記載の複合型薄膜磁気ヘッド。

【請求項 7】

前記補償キャパシタ手段が、絶縁層を介して互いに対向しており前記下部磁極層及び前記下部シールド層にそれぞれ電氣的に接続された 1 対の導体層であることを特徴とする請求項 6 に記載の複合型薄膜磁気ヘッド。

【請求項 8】

前記下部磁極層及び前記上部シールド層間のキャパシタンスを C_2 とすると、前記補償キャパシタ手段のキャパシタンス C_{COMP} が $C_{\text{COMP}} = C_2$ から与えられることを特徴とする請求項 5 から 7 のいずれか 1 項に記載の複合型薄膜磁気ヘッド。

40

【請求項 9】

上部シールド層、下部シールド層、並びに該上部シールド層及び該下部シールド層を介して積層面と垂直の方向にセンス電流が流れる磁気抵抗効果層を有する磁気抵抗効果読出しヘッド素子と、該磁気抵抗効果読出しヘッド素子上に形成されており、上部磁極層、先端部が該上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、前記書込みコイルの両端と前記下部シールド層との間に第 1 及び第 2 の補償キャパシタ手段がそれぞれ形成されていることを特徴とする複合型薄膜磁気ヘッド。

50

【請求項 10】

前記書込みコイル及び前記下部磁極層間のキャパシタンスを C_1 、該下部磁極層及び前記上部シールド層間のキャパシタンスを C_2 とすると、前記第 1 及び第 2 の補償キャパシタ手段のキャパシタンス C_{COMP1} 及び C_{COMP2} の各々が、 $1/2(1/C_1 + 1/C_2) \sim 1/(1/C_1 + 1/C_2)$ の範囲内の所定値であることを特徴とする請求項 9 に記載の複合型薄膜磁気ヘッド。

【請求項 11】

前記第 1 及び第 2 の補償キャパシタ手段のキャパシタンス C_{COMP1} 及び C_{COMP2} が、互いに等しいことを特徴とする請求項 9 又は 10 に記載の複合型薄膜磁気ヘッド。

【請求項 12】

前記書込みコイルの両端に電氣的に接続された 1 対の書込みヘッド素子用リード導体をさらに備えており、前記第 1 及び第 2 の補償キャパシタ手段が、前記 1 対の書込みヘッド素子用リード導体と前記下部シールド層とが絶縁層のみを介して互いに重なり合う部分によって形成されていることを特徴とする請求項 9 から 11 のいずれか 1 項に記載の複合型薄膜磁気ヘッド。

10

【請求項 13】

前記磁気抵抗効果読出しヘッド素子が、巨大磁気抵抗効果読出しヘッド素子であることを特徴とする請求項 1 から 12 のいずれか 1 項に記載の複合型薄膜磁気ヘッド。

【請求項 14】

前記磁気抵抗効果読出しヘッド素子が、トンネル磁気抵抗効果読出しヘッド素子であることを特徴とする請求項 1 から 12 のいずれか 1 項に記載の複合型薄膜磁気ヘッド。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インダクティブ書込みヘッド素子及び積層面と垂直の方向にセンス電流を流す CPP (Current Perpendicular to Plane) 構造の磁気抵抗効果 (MR) 読出しヘッド素子を備えた複合型薄膜磁気ヘッドに関する。

【背景技術】

【0002】

近年、ハードディスクドライブ装置 (HDD) の大容量化及び小型化が要求されており、これに伴って磁気ディスクの高密度化及び磁気ヘッドを含むヘッドサスペンションアセンブリ (HGA) の小型化が図られている。

30

【0003】

HGA の小型化が進むと問題となるのが、書込み側と読出し側との間のクロストークである。特に、磁気ヘッド素子の小型化が進むと、放熱特性が悪化するのみならず素子断面積の減少により素子を流れる電流密度が増大し、また、書込み周波数の高周波化が図られることにより、書込みヘッド素子に印加される電圧が急峻に変化する。その結果、書込み側から読出し側へのクロストークが生じると、読出しヘッド素子の特性が劣化し易くなる。特に TMR 読出しヘッド素子では、クロストーク電圧によりバリア層にピンホールが形成されて絶縁破壊が生じ、素子抵抗が低下して読出し特性が大幅に劣化してしまう。

40

【0004】

非特許文献 1 には、サスペンション上に形成された書込み側トレース導体と読出し側トレース導体との間の結合メカニズムを解析し、両者間のクロストークを低減させる技術が提案されている。この文献では、クロストークのほとんどが、書込み側トレース導体及び読出し側トレース導体間の結合に起因するものであり、磁気ヘッド内の内部結合には起因しないと結論している。

【0005】

【非特許文献 1】Klass B. Klaassen et al., "Write-to-Read Coupling", IEEE Trans. Magn. Vol.30, pp61-67, January 2002

【発明の開示】

50

【発明が解決しようとする課題】

【0006】

しかしながら、本願発明者等は、書込み側トレース導体及び読出し側トレース導体間の結合以外に、薄膜磁気ヘッド内部における結合も書込み側及び読出し側間のクロストークに大きな影響を与えるのではないかと考え、解析及び検討を行った結果、本発明に至ったのである。

【0007】

即ち、本発明の目的は、書込み側及び読出し側間のクロストークを大幅に低減することが可能なC P P構造のM R読出しヘッド素子を備えた複合型薄膜磁気ヘッドを提供することにある。

10

【課題を解決するための手段】

【0008】

本発明によれば、上部シールド層、下部シールド層、並びに上部シールド層及び下部シールド層を介して積層面と垂直の方向にセンス電流が流れるM R層を有するM R読出しヘッド素子と、このM R読出しヘッド素子上に形成されており、上部磁極層、先端部が上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、書込みコイルと上部シールド層との間のキャパシタンス C_{12} が 0.1 pF 以下となるように構成された複合型薄膜磁気ヘッドが提供される。

【0009】

20

C P P構造のM R読出しヘッド素子では、上部シールド層及び下部シールド層がこのM R読出しヘッド素子の電極として用いられる。従って、インダクティブ書込みヘッド素子の書込みコイルと上部シールド層との間に生じる寄生キャパシタンス C_{12} は、書込みコイルと上部シールド層との間に生じる寄生キャパシタンス C_{13} より必然的に大きくなる。このため、従来技術によると、M R読出しヘッド素子の両端にどうしてもクロストーク電圧が発生してしまうのである。しかしながら、寄生キャパシタンス C_{12} が 0.1 pF 以下となるように構成すれば、寄生キャパシタンス C_{12} と寄生キャパシタンス C_{13} との差がその分小さくなり、発生するクロストーク電圧を低減することができる。

【0010】

このように書込みヘッド素子から読出しヘッド素子への直接的なクロストーク電圧を低減することより、T M R読出しヘッド素子では、そのバリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。また、C P P構造のG M R読出しヘッド素子では、エレクトロマイグレーションの加速によって生じる読出しヘッド素子の短寿命化を防止でき、金属原子の層間拡散の加速によって生じる磁気特性劣化を防止することができる。

30

【0011】

キャパシタンス C_{12} が 0.1 pF 以下となるように、書込みコイル及び下部磁極層間の距離及び対向面積と、下部磁極層及び上部シールド層間の距離及び対向面積とが設定されていることも好ましい。

【0012】

40

キャパシタンス C_{12} が 0.1 pF 以下となるように、書込みコイル及び下部磁極層間と、下部磁極層及び上部シールド層間とに低誘電率の絶縁層が形成されていることも好ましい。この低誘電率の絶縁層が酸化シリコン(SiO_2)による層であるかもしれない。

【0013】

本発明によれば、さらに、上部シールド層、下部シールド層、並びに上部シールド層及び下部シールド層を介して積層面と垂直の方向にセンス電流が流れるM R層を有するM R読出しヘッド素子と、このM R読出しヘッド素子上に形成されており、上部磁極層、先端部が上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、書込みコイルと上部シールド層との間のキャパシタンス C_{12} と書込みコイルと下部シールド層との間のキャパシタ

50

ンス C_{13} とが互いに等しくなるように補償キャパシタ手段を設けた複合型薄膜磁気ヘッドが提供される。

【0014】

前述したように、CPP構造のMR読出しヘッド素子では、寄生キャパシタンス C_{12} が寄生キャパシタンス C_{13} より必然的に大きくなるが、補償キャパシタ手段を設けてこれら寄生キャパシタンス C_{12} と寄生キャパシタンス C_{13} とが等しくなるようにすることによって、発生するクロストーク電圧を低減又は抑止することができる。

【0015】

このように書込みヘッド素子から読出しヘッド素子への直接的なクロストーク電圧を低減することより、TMR読出しヘッド素子では、そのバリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。また、CPP構造のGMR読出しヘッド素子では、エレクトロマイグレーションの加速によって生じる読出しヘッド素子の短寿命化を防止でき、金属原子の層間拡散の加速によって生じる磁気特性劣化を防止することができる。

10

【0016】

補償キャパシタ手段が、キャパシタンス C_{12} とキャパシタンス C_{13} とが互いに等しくなるように、下部磁極層と下部シールド層との間に形成された補償キャパシタ手段であることが好ましい。この補償キャパシタ手段が、絶縁層を介して互いに対向しており下部磁極層及び下部シールド層にそれぞれ電氣的に接続された1対の導体層であることも好ましい。

20

【0017】

下部磁極層及び上部シールド層間のキャパシタンスを C_2 とすると、補償キャパシタ手段のキャパシタンス C_{COMP} が $C_{COMP} = C_2$ から与えられることも好ましい。

【0018】

本発明によれば、さらにまた、上部シールド層、下部シールド層、並びに上部シールド層及び下部シールド層を介して積層面と垂直の方向にセンス電流が流れるMR層を有するMR読出しヘッド素子と、このMR読出しヘッド素子上に形成されており、上部磁極層、先端部が上部磁極層の先端部に記録ギャップ層を介して対向する下部磁極層、及び書込みコイルを有するインダクティブ書込みヘッド素子とを備えており、書込みコイルの両端と下部シールド層との間に第1及び第2の補償キャパシタ手段がそれぞれ形成されている複

30

【0019】

前述したように、CPP構造のMR読出しヘッド素子では、寄生キャパシタンス C_{12} が寄生キャパシタンス C_{13} より必然的に大きくなるが、書込みコイルの両端と下部シールド層との間に第1及び第2の補償キャパシタ手段を設けて寄生キャパシタンス C_{13} を実質的に大きくすることにより、これら寄生キャパシタンス C_{12} と寄生キャパシタンス C_{13} とを互いに等しくすることができる。従って、発生するクロストーク電圧を低減又は抑止することができる。

【0020】

このように書込みヘッド素子から読出しヘッド素子への直接的なクロストーク電圧を低減することより、TMR読出しヘッド素子では、そのバリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。また、CPP構造のGMR読出しヘッド素子では、エレクトロマイグレーションの加速によって生じる読出しヘッド素子の短寿命化を防止でき、金属原子の層間拡散の加速によって生じる磁気特性劣化を防止することができる。

40

【0021】

書込みコイル及び下部磁極層間のキャパシタンスを C_1 、下部磁極層及び上部シールド層間のキャパシタンスを C_2 とすると、第1及び第2の補償キャパシタ手段のキャパシタンス C_{COMP1} 及び C_{COMP2} の各々が、 $1/2(1/C_1 + 1/C_2) \sim 1/(1/C_1 + 1/C_2)$ の範囲内の所定値であることが好ましい。

50

【0022】

第1及び第2の補償キャパシタ手段のキャパシタンス C_{COMP1} 及び C_{COMP2} が、互いに等しいことも好ましい。

【0023】

書込みコイルの両端に電氣的に接続された1対の書込みヘッド素子用リード導体をさらに備えており、第1及び第2の補償キャパシタ手段が、1対の書込みヘッド素子用リード導体と下部シールド層とが絶縁層のみを介して互いに重なり合う部分によって形成されていることも好ましい。

【0024】

MR読出しヘッド素子が、巨大磁気抵抗効果(GMR)読出しヘッド素子が、又はトンネル磁気抵抗効果(TMR)読出しヘッド素子であることも好ましい。 10

【発明の効果】

【0025】

本発明によれば、書込みヘッド素子から読出しヘッド素子への直接的なクロストーク電圧を低減することより、TMR読出しヘッド素子では、そのバリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。また、CPP構造のGMR読出しヘッド素子では、エレクトロマイグレーションの加速によって生じる読出しヘッド素子の短寿命化を防止でき、金属原子の層間拡散の加速によって生じる磁気特性劣化を防止することができる。

【発明を実施するための最良の形態】 20

【0026】

図1は本発明の一実施形態における複合型薄膜磁気ヘッドの層構造を概略的に説明するために浮上面(ABS)側から見た断面図である。

【0027】

同図に示すように、ヘッド素子部分は、図示しない基板上にこれも図示しない絶縁層を介して積層されたTMR読出しヘッド素子の下部電極層を兼用する下部シールド層(SF)10と、下部シールド層10上に積層されたTMR多層膜11と、このTMR多層膜11を囲む絶縁層12と、TMR多層膜11及び絶縁層12上に積層された上部電極層を兼用する上部シールド層(SS1)13と、上部シールド層13上に絶縁層14を介して積層されたインダクティブ書込みヘッド素子の下部磁極層(SS2)15と、記録ギャップ層16を介して下部磁極層15と対向する上部磁極層17とを含む層構成となっている。 30

【0028】

TMR多層膜11は、図示されていないが、例えば、下地層、ピン層、ピンド層、トンネルバリア層、フリー層及びキャップ層が順次積層された多層構造となっている。

【0029】

図2は、図1の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【0030】

同図において、 C_1 はインダクティブ書込みヘッド素子の書込みコイル18と下部磁極層(SS2)15との間の寄生キャパシタンス、 C_2 は下部磁極層15と上部シールド層(SS1)13との間の寄生キャパシタンス、 C_3 は上部シールド層13と下部シールド層10との間の寄生キャパシタンスである。 40

【0031】

本実施形態では、書込みコイル18と下部磁極層15との距離を大きくすること、両者間の対向面積を減らすこと、及び/又は両者の間に介在する絶縁層を誘電率の低い絶縁材料、例えば SiO_2 等で形成することによって、書込みコイル18と下部磁極層15との間の寄生キャパシタンス C_1 を減少させると共に、下部磁極層15と上部シールド層13との距離を大きくすること、両者間の対向面積を減らすこと、及び/又は両者の間に介在する絶縁層を誘電率の低い絶縁材料、例えば SiO_2 等で形成することによって、下部磁極層15と上部シールド層13との間の寄生キャパシタンス C_2 を減少させ、最終的に、書込みコイル18と上部シールド層13との間の寄生キャパシタンス C_{12} が0.1pF 50

以下となるように構成している。この場合、寄生キャパシタンス C_{12} は、 $C_{12} = 1 / (1 / C_1 + 1 / C_2)$ で与えられる。

【0032】

図3は従来技術及び本実施形態の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性図である。

【0033】

同図(A)は $C_1 = 0.6 \text{ pF}$ 、 $C_2 = 2 \text{ pF}$ ($C_{12} = 0.46 \text{ pF}$) の場合に、書込み磁気ヘッド素子に書込み電圧を印加した際に読出しヘッド素子に現れるクロストーク電圧を示しており、同図(B)は $C_1 = 0.2 \text{ pF}$ 、 $C_2 = 0.2 \text{ pF}$ ($C_{12} = 0.1 \text{ pF}$) の場合のクロストーク電圧を示している。ただし、 $C_3 = 0.4 \text{ pF}$ である。両図を比較すれば明らかのように、 C_{12} が 0.1 pF 以下となるように層間距離、対向面積及び/又は絶縁材料を設定することにより、クロストーク電圧を大幅に低減可能であり、その結果、バリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。

10

【0034】

図4は本発明の他の実施形態における複合型薄膜磁気ヘッドの層構造を概略的に説明するためにABS側から見た断面図である。

【0035】

同図に示すように、ヘッド素子部分は、図示しない基板上にこれも図示しない絶縁層を介して積層されたTMR読出しヘッド素子の下部電極層を兼用する下部シールド層(SF)40と、下部シールド層40上に積層されたTMR多層膜41と、このTMR多層膜41を囲む絶縁層42と、TMR多層膜41及び絶縁層42上に積層された上部電極層を兼用する上部シールド層(SS1)43と、上部シールド層43上に絶縁層44を介して積層されたインダクティブ書込みヘッド素子の下部磁極層(SS2)45と、記録ギャップ層46を介して下部磁極層45と対向する上部磁極層47とを含む層構成となっている。本実施形態では、さらに、導体層49が絶縁層50を介して導体層51と対向するように構成されており、この導体層49は下部シールド層40に、導体層51は下部磁極層45にそれぞれ電氣的に接続されている。これら1対の導体層49及び51と絶縁層50とは、下部シールド層40及び下部磁極層45間に寄生キャパシタンス C_{COMP} を付加する補償キャパシタを構成している。

20

30

【0036】

TMR多層膜41は、図示されていないが、例えば、下地層、ピン層、ピンド層、トンネルバリア層、フリー層及びキャップ層が順次積層された多層構造となっている。

【0037】

図5は、図4の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【0038】

同図において、 C_1 はインダクティブ書込みヘッド素子の書込みコイル48と下部磁極層(SS2)45との間の寄生キャパシタンス、 C_2 は下部磁極層45と上部シールド層(SS1)43との間の寄生キャパシタンス、 C_3 は上部シールド層43と下部シールド層40との間の寄生キャパシタンス、 C_{COMP} は上述した補償キャパシタの寄生キャパシタンスである。

40

【0039】

本実施形態では、導体層49及び51間の距離及び対向面積、並びに/又は絶縁層50の誘電率を調整することによって、補償キャパシタのキャパシタンス C_{COMP} を、 $C_{COMP} = C_2$ となるように構成している。下部シールド層40及び下部磁極層45間に付加される寄生キャパシタンス C_{COMP} をこのような値に調整することによって、寄生キャパシタンス C_{12} と寄生キャパシタンス C_{13} とを等しくすることができ、その結果、発生するクロストーク電圧を低減又は抑止することができる。

【0040】

図6は従来技術及び本実施形態の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性

50

図である。

【0041】

同図(A)は $C_{COMP} = 0 \text{ pF}$ 、 $C_2 = 2 \text{ pF}$ ($C_{12} = 0.48 \text{ pF}$ 、 $C_{13} = 0.316 \text{ pF}$)の場合に、書込み磁気ヘッド素子に書込み電圧を印加した際に読出しヘッド素子に現れるクロストーク電圧を示しており、同図(B)は $C_{COMP} = C_2 = 2 \text{ pF}$ ($C_{12} = C_{13} = 0.46 \text{ pF}$)の場合のクロストーク電圧を示している。ただし、 $C_1 = 0.6 \text{ pF}$ 、 $C_3 = 0.4 \text{ pF}$ である。両図を比較すれば明らかのように、 $C_{12} = C_{13}$ となるように、即ち $C_{COMP} = C_2$ となるように、層間距離、対向面積及び/又は絶縁材料を設定した補償キャパシタを付加することにより、クロストーク電圧を大幅に低減又は抑止可能であり、その結果、バリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。

10

【0042】

図7は本発明のさらに他の実施形態における複合型薄膜磁気ヘッドの層構造を概略的に説明するためにABS側から見た断面図であり、図8はこの複合型薄膜磁気ヘッドを搭載する磁気ヘッドスライダを素子形成面側から見た立面図であり、図9はこの複合型薄膜磁気ヘッドのリード導体部分の層構造を説明するためにABS側から見たA-A線断面図である。

【0043】

図7に示すように、ヘッド素子部分は図1の構成と同様に、図示しない基板上にこれも図示しない絶縁層を介して積層されたTMR読出しヘッド素子の下部電極層を兼用する下部シールド層(SF)70と、下部シールド層70上に積層されたTMR多層膜71と、このTMR多層膜71を囲む絶縁層72と、TMR多層膜71及び絶縁層72上に積層された上部電極層を兼用する上部シールド層(SS1)73と、上部シールド層73上に絶縁層74を介して積層されたインダクティブ書込みヘッド素子の下部磁極層(SS2)75と、記録ギャップ層76を介して下部磁極層75と対向する上部磁極層77とを含む層構成となっている。

20

【0044】

TMR多層膜71は、図示されていないが、例えば、下地層、ピン層、ピンド層、トンネルバリア層、フリー層及びキャップ層が順次積層された多層構造となっている。

【0045】

図8において、78は書込みコイル、79及び80は書込みコイル78の両端にそれぞれ一端が電氣的に接続されている1対の書込みヘッド素子用リード導体、81及び82は1対の書込みヘッド素子用リード導体79及び80それぞれの他端に電氣的に接続されている1対の書込みヘッド素子用端子パッド、83及び84はTMR層71の両端にそれぞれ一端が電氣的に接続されている1対の読出しヘッド素子用リード導体、85及び86は1対の読出しヘッド素子用リード導体83及び84それぞれの他端に電氣的に接続されている1対の読出しヘッド素子用端子パッドを示している。

30

【0046】

図9に示すように、書込みヘッド素子用リード導体79の部分79aは、下部シールド層(SF)70と、絶縁層72のみを介して重なって即ち直接的に対向している。また、書込みヘッド素子用リード導体80の部分80aも、下部シールド層(SF)70と、絶縁層72のみを介して重なって即ち直接的に対向している。

40

【0047】

このような重なり部分79a及び80aの存在により、下部シールド層70と書込みコイル78の両端(書込みヘッド素子用リード導体79及び80)との間に寄生キャパシタンス C_{COMP1} 及び C_{COMP2} を付加する第1及び第2の補償キャパシタが付加的に形成される。

【0048】

図10は、図7の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【0049】

50

同図において、 C_1 はインダクティブ書込みヘッド素子の書込みコイル 78 と下部磁極層 (SS2) 75 との間の寄生キャパシタンス、 C_2 は下部磁極層 75 と上部シールド層 (SS1) 73 との間の寄生キャパシタンス、 C_3 は上部シールド層 73 と下部シールド層 70 との間の寄生キャパシタンス、 C_{COMP1} 及び C_{COMP2} は上述した第 1 及び第 2 の補償キャパシタの寄生キャパシタンスである。

【0050】

本実施形態では、書込みヘッド素子用リード導体 79 及び 80 と下部シールド層 70 との間で重なり部分 79a 及び 80a を設けることによって第 1 及び第 2 の補償キャパシタを構成し、さらにこれらリード導体 79 及び 80 と下部シールド層 70 との間の距離及び対向面積、その間の絶縁層の誘電率を調整することによって、第 1 及び第 2 の補償キャパシタのキャパシタンス C_{COMP1} 及び C_{COMP2} を C_{COMP} を、 $C_{COMP1} = C_{COMP2}$ であって、 $1/2(1/C_1 + 1/C_2) \sim 1/(1/C_1 + 1/C_2)$ の範囲の値となるように構成している。

10

【0051】

第 1 及び第 2 の補償キャパシタを形成し、これらのキャパシタンス C_{COMP1} 及び C_{COMP2} をこのような値に調整することによって、発生するクロストーク電圧を大幅に低減又は抑止することができる。

【0052】

なお、下部シールド層 70 の代わりにこれと電気的に接続されている読出しヘッド素子用リード導体 83 と書込みヘッド素子用リード導体 79 及び 80 との間で第 1 及び第 2 の補償キャパシタを形成するように構成しても良いことは明らかである。

20

【0053】

図 11 は従来技術及び本実施形態の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性図であり、図 12 は補償キャパシタのキャパシタンス C_{COMP1} 及び C_{COMP2} を変えた場合のクロストーク電圧特性図である。

【0054】

図 11 (A) は $C_{COMP1} = C_{COMP2} = 0$ pF の場合に、書込み磁気ヘッド素子に書込み電圧を印加した際に読出しヘッド素子に現れるクロストーク電圧を示しており、図 11 (B) は $C_{COMP1} = C_{COMP2} = 0.3$ pF の場合のクロストーク電圧を示している。ただし、 $C_1 = 0.6$ pF、 $C_2 = 2$ pF、 $C_3 = 0.4$ pF である。図 11 の (A) 及び (B) を比較すれば明らかのように、第 1 及び第 2 の補償キャパシタを形成し、これらのキャパシタンス C_{COMP1} 及び C_{COMP2} を上述の範囲の値となるように設定することにより、クロストーク電圧を大幅に低減可能である。特に、図 12 に示すように、 $C_{COMP1} = C_{COMP2}$ を 0.3 pF 近傍の値とすれば、クロストーク電圧を最小にすることができる。その結果、バリア層にピンホールが形成されて素子抵抗が低下し読出し特性が劣化することを確実に防止できる。

30

【0055】

以上、TMR 読出しヘッド素子を有する複合型薄膜磁気ヘッドを用いて本発明を説明したが、本発明は、例えば CPP 構造の GMR 読出しヘッド素子等、積層面と垂直の方向にセンス電流が流れる構造の MR 読出しヘッド素子であれば、いかなるものに対しても適用可能である。CPP 構造の GMR 読出しヘッド素子では、書込みヘッド素子から読出しヘッド素子への直接的なクロストーク電圧を低減することより、エレクトロマイグレーションの加速によって生じる読出しヘッド素子の短寿命化を防止でき、金属原子の層間拡散の加速によって生じる磁気特性劣化を防止することができる。

40

【0056】

以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。

【図面の簡単な説明】

【0057】

50

【図 1】本発明の一実施形態の複合型薄膜磁気ヘッドにおけるヘッド素子部分の層構造を説明するために A B S 側から見た断面図である。

【図 2】図 1 の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【図 3】従来技術及び図 1 の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性図である。

【図 4】本発明の他の実施形態の複合型薄膜磁気ヘッドにおけるヘッド素子部分の層構造を説明するために A B S 側から見た断面図である。

【図 5】図 4 の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【図 6】従来技術及び図 4 の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性図である。

10

【図 7】本発明のさらに他の実施形態の複合型薄膜磁気ヘッドにおけるヘッド素子部分の層構造を説明するために A B S 側から見た断面図である。

【図 8】図 7 の複合型薄膜磁気ヘッドを搭載する磁気ヘッドスライダを素子形成面側から見た立面図である。

【図 9】図 7 の複合型薄膜磁気ヘッドにおけるリード導体部分の層構造を説明するために A B S 側から見た図 8 の A - A 線断面図である。

【図 10】図 7 の複合型薄膜磁気ヘッドの概略的な等価回路図である。

【図 11】従来技術及び図 7 の複合型薄膜磁気ヘッドの時間対クロストーク電圧特性図である。

【図 12】図 7 の複合型薄膜磁気ヘッドにおいて補償キャパシタのキャパシタンス $C_{C O}$ 、 $C_{M P 1}$ 及び $C_{C O M P 2}$ を変えた場合のクロストーク電圧特性図である。

20

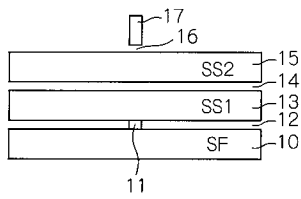
【符号の説明】

【0058】

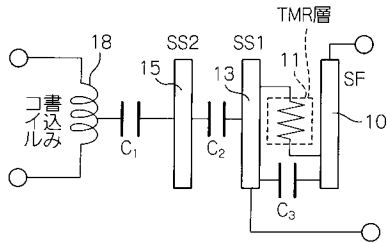
- 10、40、70 下部シールド層
- 11、41、71 TMR層
- 12、14、42、44、50、72、74 絶縁層
- 13、43、73 上部シールド層
- 15、45、75 下部磁極層
- 16、46、76 記録ギャップ層
- 17、47、77 上部磁極層
- 18、48、78 書込みコイル
- 49、51 導体層
- 79、80 書込みヘッド素子用リード導体
- 79a、80a 重なり部分
- 81、82 書込みヘッド素子用端子パッド
- 83、84 読出しヘッド素子用リード導体
- 85、86 読出しヘッド素子用端子パッド

30

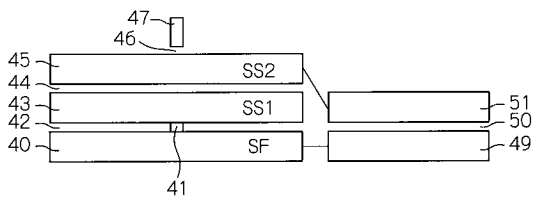
【 図 1 】



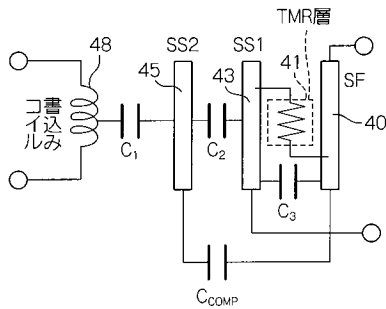
【 図 2 】



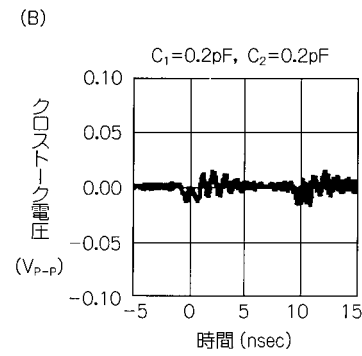
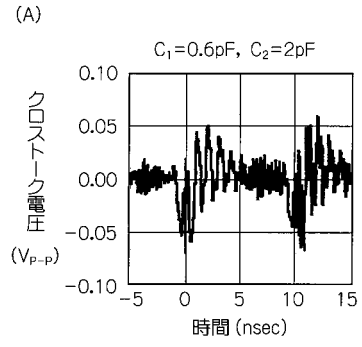
【 図 4 】



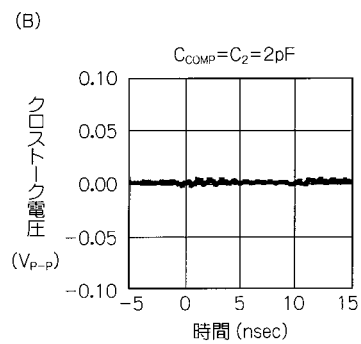
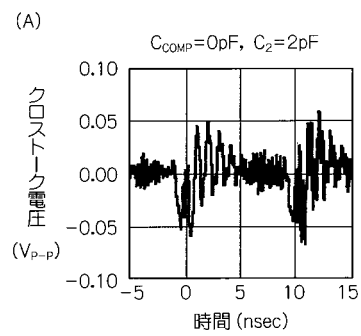
【 図 5 】



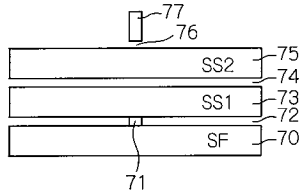
【 図 3 】



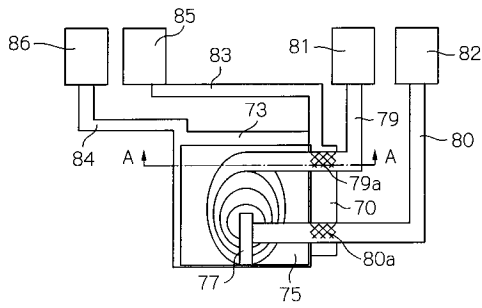
【 図 6 】



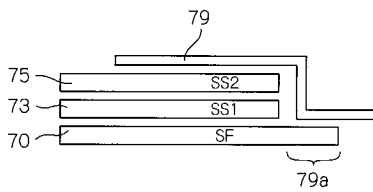
【図7】



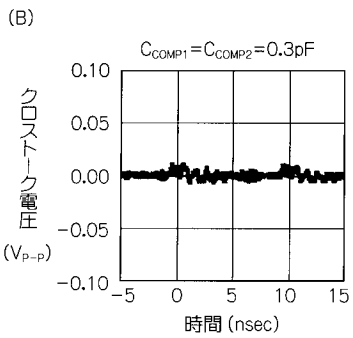
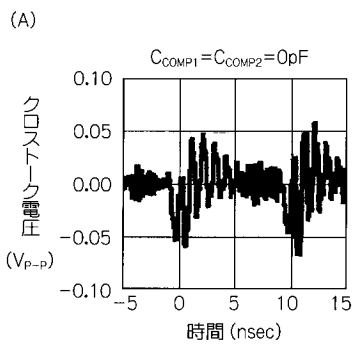
【図8】



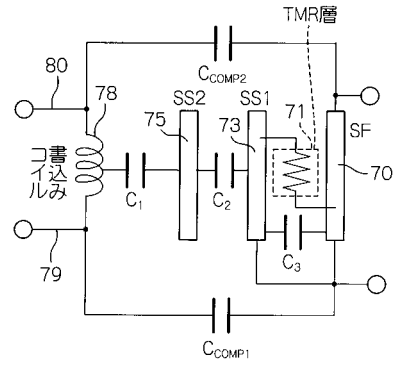
【図9】



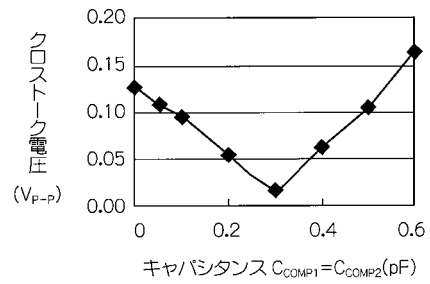
【図11】



【図10】



【図12】



フロントページの続き

(72)発明者 笠原 寛顕

東京都中央区日本橋一丁目13番1号TDK株式会社内

Fターム(参考) 5D033 BA42 BA71 BB21

5D034 BA02 BA18 BB08