



[12] 发明专利申请公开说明书

[21] 申请号 200510071441.1

[43] 公开日 2005 年 11 月 16 日

[11] 公开号 CN 1697027A

[22] 申请日 2005.5.10

[74] 专利代理机构 上海专利商标事务所有限公司  
代理人 沈昭坤

[21] 申请号 200510071441.1

[30] 优先权

[32] 2004. 5. 10 [33] JP [31] 2004 - 140319

[71] 申请人 日东电工株式会社

地址 日本大阪府

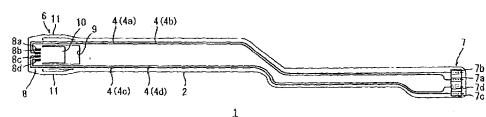
[72] 发明人 船田靖人 大泽徹也

[54] 发明名称 带有电路的悬挂基板

[57] 摘要

本发明涉及一种带有电路的悬挂基板。为了提供使外伸托梁部的刚性小，即使是小型的滑块也能够精密调整滑块相对于磁盘的浮动姿态(角度)的带有电路的悬挂基板，由搭载磁头的舌状部(10)和设置于舌状部(10)两侧的外伸托梁部(11)形成带有电路的悬挂基板(6)，在外伸托梁部(11)，在覆盖绝缘层(5)上形成开口部(12)，并且使导体层(4)露出。以此能够降低外伸托梁部(11)的刚性，因此即使是搭载小型滑块的情况下，也能够精密调整滑块相对于磁盘的浮动姿态(角度)。

权利要求书 1 页 说明书 11 页 附图 5 页



1. 一种带有电路的悬挂基板，具备金属支持层、形成于所述金属支持层上的基底绝缘层、形成于所述基底绝缘层上的导体层、以及覆盖着所述导体层形成于所述基底绝缘层上的覆盖绝缘层，其特征在于，还具备搭载磁头的舌状部和设置于所述舌状部两侧的外伸托梁部，在所述外伸托梁部，所述导体层的至少一部分从所述覆盖绝缘层露出。
2. 根据权利要求 1 所述的带有电路的悬挂基板，其特征在于，所述导体层在所述外伸托梁部沿所述带有电路的悬挂基板的长度方向上连续的长度为 2mm 或 2mm 以下，而且从所述覆盖绝缘层露出。
3. 根据权利要求 1 所述的带有电路的悬挂基板，其特征在于，在所述外伸托梁部，所述金属支持层设置得不与所述基底绝缘层、所述导体层、以及所述覆盖绝缘层重叠。

## 带有电路的悬挂基板

### 技术区域

本发明涉及对带有电路的悬挂基板，更详细地说，涉及使用于硬盘驱动器的带有电路的悬挂基板。

### 背景技术

使用于硬盘驱动器的带有电路的悬挂基板，是在支持磁头的悬挂基板上成一整体地形成连接该磁头与读写基板用的配线电路图案的配线电路基板，为了抵御磁头与磁盘相对运动时的空气流，在与磁盘之间保留微小的间隔，能够得到磁头的良好的浮动姿势，因此近年来一直得到普遍使用。

这样的带有电路的悬挂基板上，通常在其前端部形成具备搭载磁头的滑块搭载用的舌状部和配置于该舌状部的宽度方向两侧的，形成配线电路图案的外伸托梁部的万向架部。而且为了精密调整滑块相对于磁盘的浮动姿态(角度)，该外伸托梁部的刚性是重要因素。

另一方面，带有电路的悬挂基板是在例如不锈钢箔基体上具有由聚酰亚胺树脂构成的绝缘层，其上形成薄膜铜导电层构成的规定图案的电路，而且在其上形成端子，除了端子外的整个面上形成覆盖层对其进行保护的基板(参照例如日本特开平10-265572号公报)。

然而，近年来，随着滑块的小型化，要求更加精密地调整滑块相对于磁盘的浮动姿态(角度)。

另一方面，带有电路的悬挂基板的外伸托梁部，特别是使用于小型的滑块的外伸托梁部，其刚性大，其浮动姿态(角度)的精密调整是困难的。

### 发明内容

本发明的目的在于，提供一种使外伸托梁部的刚性小，即使是小型的滑块，也能够精密调整滑块相对于磁盘的浮动姿态(角度)的带有电路的悬挂基板。

本发明的带有电路的悬挂基板，具备金属支持层、形成于所述金属支持层上的基底绝缘层、形成于所述基底绝缘层上的导体层、以及覆盖着所述导体层形

成于所述基底绝缘层上的覆盖绝缘层，其特征在于，还具备搭载磁头的舌状部和设置于所述舌状部两侧的外伸托梁部，在所述外伸托梁部，所述导体层的至少一部分从所述覆盖绝缘层露出。

又，在本发明的带有电路的悬挂基板中，最好是所述导体层在所述外伸托梁部沿所述带有电路的悬挂基板的长度方向上连续的长度为2mm或2mm以下，而且从所述覆盖绝缘层露出。、

又，最好是本发明的带有电路的悬挂基板中，在所述外伸托梁部，所述金属支持层设置得不与所述基底绝缘层、所述导体层、以及所述覆盖绝缘层重叠。

采用本发明的带有电路的悬挂基板，在外伸托梁部，导体层的至少一部分从覆盖绝缘层露出，因此能够使刚性减小该露出的部分的没有覆盖绝缘层的份额。因此即使是搭载小型滑块的情况下，也能够精密调整滑块相对于磁盘的浮动姿态(角度)。

### 附图说明

图1是本发明的带有电路的悬挂基板的一实施形态的平面图。

图2是图1所示的带有电路的悬挂基板中的万向架部的要部平面图。

图3是在图2所示的带有电路的悬挂基板的万向架部中，(a)表示图2的A—A线的剖面图，(b)表示图2的B—B线的剖面图。

图4是表示图1所示的带有电路的悬挂基板的制造方法的制造工序图，(a)是准备支持基板的工序，(b)是在支持基板的整个面上涂布感光性聚酰亚胺树脂的前驱体溶液之后进行加热，以形成感光性聚酰亚胺树脂的前驱体皮膜的工序，(c)是通过光掩模使皮膜露光然后再进行显像，以此形成规定的图案的工序，(d)是使皮膜硬化，以规定的图案形成聚酰亚胺树脂构成的基底绝缘层的工序，(e)在支持基板和基底绝缘层的整个面上形成导体薄膜构成的种膜的工序。

图5是接着图4，表示图1所示的带有电路的悬挂基板的制造方法的制造工序图，(f)表示在种膜上形成配线电路图案和反转图案的电镀阻挡层的工序，(g)表示在基底绝缘层上的没有形成电镀阻挡层的部分，利用电镀形成配线电路图案的导体层的工序，(h)表示去除电镀阻挡层的工序，(i)表示去除形成了电镀阻挡层的部分的种膜的工序，(j)表示在导体层的表面和支持基板的表面形成金属皮膜的工序。

图6是接着图5，表示图1所示的带有电路的悬挂基板的制造方法的制造工

序图，(k)表示在基底绝缘层和金属皮膜上，在其整个面上涂布感光性聚酰亚胺树脂的前驱体溶液，然后进行加热，以形成感光性聚酰亚胺树脂的前驱体的皮膜的工序，(l)表示通过光掩模使皮膜曝光，通过显像，利用皮膜覆盖导体层地形成图案的工序，(m)表示使皮膜硬化，覆盖着导体层，在基底绝缘层上形成聚酰亚胺树脂构成的覆盖绝缘层的工序，(n)表示在支持基板上形成切口的工序，(o)表示去除金属皮膜的工序。

### 最佳实施方式

#### 实施形态 1

图 1 是本发明的带有电路的悬挂基板的一实施形态的平面图。图 2 是图 1 所示的带有电路的悬挂基板中的万向架部的要部平面图。图 3(a)表示图 2 的 A—A 线的剖面图，(b)表示图 2 的 B—B 线的剖面图。在图 3 中，下述种膜 16 和金属皮膜 18 省略。

在图 1 中，该带有电路的悬挂基板 1 是安装硬盘驱动器的磁头(未图示)，为抵抗磁头与磁盘相对运动时的空气流，在与磁盘之间保持微小的间隔地支持着该磁头的构件，成一整体地形成有连接磁头与读写基板用的配线电路图案 4a、4b、4c 和 4d。

该带有电路的悬挂基板 1 如图 3 所示，具有在长度方向上延伸的作为金属支持层的支持基板 2、形成于该支持基板 2 上的基底绝缘层 3、在该基底绝缘层 3 上作为配线电路图案形成的导体层 4、以及覆盖该导体层 4 地形成于基底绝缘层 3 上的覆盖绝缘层 5。

支持基板 2 如图 1 所示，沿着长度方向大致形成曲柄形状，在其前端部(长度方向的一端部)上形成万向架 6，其后端部(长度方向的另一端部)上形成与读写基板连接的外部端子部 7。

基底绝缘层 3 在支持基板 2 上连续形成，在前端部如图 2 所示形成于下述磁头端子部 8，而在后端部则(未图示)形成于外部端子部 7 上，在所述前端部与后端部之间，如图 2 的一部分所示，在支持基板 2 的宽度方向(垂直于长度方向的方向)两侧上相互保持规定的间隔形成。

导体层 4 在前端部和后端部之间作为在相互保持规定的间隔形成的基底绝缘层 3 上并列配置的多条(各 2 条)配线 4a、4b、4c、4d 构成的配线电路图案形成。亦即各配线 4a、4b、4c、4d 沿着长度方向设置，成对的配线 4a 和 4b 以及

4c 和 4d 在宽度方向上相互保持规定的间隔，并列配置在基底绝缘层 3 上。又，各配线 4a、4b、4c、4d 如图 1 所示，在前端部连接于磁头端子 8 的各端子 8a、8b、8c、8d 上，在后端部连接于外部端子 7 的各端子 7a、7b、7c、7d 上。

又，覆盖绝缘层 5，如图 2 的一部分所示，覆盖着各配线 4a、4b、4c、4d 地，在基底绝缘层 3 上沿着基底绝缘层 3 形成。

而万向架部 6 如图 2 所示，包含作为带有电路的悬挂基板 1 的，具有下述膨出部分的前端部，其外形形成为支持基板 2 向带有电路的悬挂基板 1 的宽度方向两外侧膨出的形状。还有，支持基板 2 的膨出部分的宽度方向的长度为例如 0.03~3mm，最好是 1~2.5mm。

在万向架 6 中，支持基板 2 上形成平面上看来大致为 U 字形的切口部 9，夹在该切口部 9 中的支持基板 2 的残留部分作为搭载磁头的滑块安装用的平面上看来大致为矩形的舌状部 10。

又，在舌状部 10 的宽度方向两侧和与舌状部 10 在长度方向上相对的切口部 9 的宽度方向两侧作为外伸托梁部 11。

又，将比切口部 9 和舌状部 10 更靠前的一侧作为与磁头连接用的磁头端子部 8。

在外伸托梁部 11 中，基底绝缘层 3、覆盖绝缘层 5 以及介于其间的各配线 4a、4b、4c 以及 4d 沿着长度方向通过舌状部 10 的宽度方向两外侧上的切口部 9 形成两条，也就是在外伸托梁部 11 中，与支持基板 2 不重叠地配置。通过这样配置，可以降低外伸托梁部 11 的刚性。

在外伸托梁部 11 中，一个基底绝缘层 3 和覆盖绝缘层 5 的宽度方向的长度为 0.03~5mm，最好是 1~3mm。

又，一个基底绝缘层 3 和覆盖绝缘层 5 之间配置的一对配线 4a 和 4b、4c 和 4d 的宽度为例如 10~150 微米，最好是 20~100 微米，一对配线 4a 和 4b、4c 和 4d 之间的间隔为例如 10~200 微米，最好是 20~150 微米。

而在该外伸托梁部 11 中，通过切口部 9 的覆盖绝缘层 5 沿着长度方向开口，从该开口部 12 露出各配线 4a、4b、4c、4d。

更具体地说，覆盖绝缘层 5 的开口部 12 形成平面上看来大致为矩形，对应于通过切口部 9 的各配线 4a、4b、4c、4d，在长度方向上以规定的间隔分别形成前侧的开口部 12a、12b、12c、12d 和后侧的开口部 12e、12f、12g、12h。

前侧的开口部 12a、12b、12c、12d 的长度方向的长度为例如 2mm 以下，最

好是形成为 0.5~1.5mm。后侧的开口部 12e、12f、12g、12h 的长度方向的长度为例如 2mm 以下，最好是形成为 0.5~1.5mm。开口部 12 的长度方向的长度如果比这更长，则各配线 4a、4b、4c、4d 有从基底绝缘层 3 剥离的危险。

又，这些前侧的开口部 12a、12b、12c、12d 和后侧的开口部 12e、12f、12g、12h 之间的间隔为例如 0.2~1mm，最好是 0.25~0.5mm。

又，前侧的开口部 12a、12b、12c、12d 的长度方向的长度和后侧的开口部 12e、12f、12g、12h 的长度方向的长度、以及其间的长度方向的长度之比，设定为前侧开口部：后侧开口部：其间 = 0.6~3.0：0.6~3.0：1。

还有，前侧的开口部 12a、12b、12c、12d 以及后侧开口部 12e、12f、12g、12h 的宽度方向的长度为例如 0.1~1mm 以下，最好是 0.2~0.5mm。

在磁头端子部 8 中，在支持基板 2 上形成基底绝缘层 3、覆盖绝缘层 5 以及介于其间的各配线 4a、4b、4c、4d。

在磁头端子部 8 中，各配线 4a、4b、4c、4d 的自由端部采用与磁头连接用的多个平面上看来大致为矩形的端子 8a、8b、8c、8d。各端子 8a、8b、8c、8d 沿着宽度方向相互之间保持规定间隔并列配置于在长度方向上与舌状部 10 相对的位置上。又，覆盖绝缘层 5 上的包含与各端子 8a、8b、8c、8d 对应的位置的部分形成开口，各端子 8a、8b、8c、8d 从覆盖绝缘层 5 露出。

又，外部端子部 7，如图 1 所示，采用带有电路的悬挂基板 1 的后端部。在外部端子部 7 中，基底绝缘层 3、覆盖绝缘层 5 以及介于其间的各配线 4a、4b、4c、4d 形成于持基板 2 上。

在外部端子部 7 中，各配线 4a、4b、4c、4d 的自由端部采用与读写基板连接用的多个平面上看来大致为矩形的端子 7a、7b、7c、7d。各端子 7a、7b、7c、7d 沿着宽度方向相互保持规定间隔并列配置。又，覆盖绝缘层 5 上的包含与各端子 7a、7b、7c、7d 对应的位置的部分形成开口，各端子 7a、7b、7c、7d 从覆盖绝缘层 5 露出。

下面参照图 4~图 6 对该带有电路的悬挂基板 1 的制造方法进行简单说明。还有，在图 4~图 6 中，在每一工序中，在其上侧将带有电路的悬挂基板 1 的形成外伸托梁部 11 的部分表示为沿着该带有电路的悬挂基板 1 的长度方向的剖面(图 2 的 A—A 线的剖面)，在其下侧将带有电路的悬挂基板 1 的形成外伸托梁部 11 的部分表示为沿着该带有电路的悬挂基板 1 的宽度方向的剖面(图 2 中的 B—B 线的剖面)。

在该方法中，首先如图 4(a)所示，准备支持基板 2。支持基板 2 最好采用金属铂或金属薄板，最好是采用例如不锈钢、42 合金等。又，其厚度以 10~25 微米为宜，更理想的是 15~25 微米，其宽度以 50~500mm 为宜，更理想的是 125~300mm。

接着，在该方法中，如图 4(b)~图 4(d)所示，以上述规定的图案形成基底绝缘层 3。形成基底绝缘层 3 用的绝缘体可以举出例如聚酰亚胺树脂、丙烯树脂、聚醚腈系树脂、聚醚砜系树脂、聚萘二甲酸乙二酯系树脂、聚氯乙烯树脂等合成树脂。为了以上述规定的图案形成基底绝缘层 3，在这些材料中，最好是使用感光性的合成树脂，更理想的是使用感光性的聚酰亚胺树脂。

而且，在采用例如感光性聚酰亚胺树脂在支持基板 2 上以上述规定的图案形成基底绝缘层 3 的情况下，首先如图 4(b)所示，将感光性聚酰亚胺树脂的前驱体 聚酰胺酸树脂的溶液涂布在该支持基板 2 的整个面上，然后，以例如 60~150℃ 进行加热为宜，最好是以 80~120℃ 进行加热，以此形成感光性聚酰亚胺树脂的前驱体的皮膜 3a。

接着，如图 4(c)所示，在通过光掩模 15 使该皮膜 3a 曝光之后，根据需要加热到规定的温度，然后通过对对其进行显像使该皮膜 3a 形成上述规定的图案。

又，将被照射的皮膜 3a 的曝光部分加热到例如 130℃ 以上，150℃ 以下，以此在接着的显像处理中使其能够溶解(正型)，又，在例如 150℃ 以上、180℃ 以下进行加热，以此在接着的显像处理中使其不能溶解(负型)。又，显像采用利用例如碱性显像液等公知的显像液的浸渍法和喷射法等公知的方法。还有，在该方法中，最好是以负型得到图案，图 4 中表示以负型形成图案的形态。

然后，如图 4(d)所示，对这样形成图案的聚酰亚胺树脂的前驱体的皮膜 3a，最终通过例如 250℃ 以上的加热使其硬化，以此以上述规定图案形成聚酰亚胺树脂构成的基底绝缘层 3。

还有，在不使用感光性合成树脂的情况下，也可以预先将合成树脂形成上述规定的图案的干膜，其后将其贴在支持基板 2 上。

又，如上所述形成的基底绝缘膜 3 的厚度以例如 5~30 微米为宜，最好是例如 7~15 微米。

接着，用该方法在基底绝缘层 3 上以上述配线电路图案形成导体层 4。作为配线电路图案形成的导体层 4，由导体构成，作为这样的导体以采用例如铜、镍、金、钎焊料或其合金等，最好是使用铜。又，为了形成导体层 4，在基底

绝缘层 3 的表面利用例如金属面腐蚀法、添加法(アディティブ法)等公知的图案形成方法将导体层 4 形成为配线电路图案即可。

在金属面腐蚀法中，首先在基底绝缘层 3 的整个表面上根据需要隔着粘接剂层迭层导体层 4，接着，在该导体层 4 上形成与配线电路图案相同图案的抗蚀刻层，以该抗蚀刻层作为保护层，对导体层进行蚀刻，其后去掉抗蚀刻层。

又，在添加法的情况下，首先在基底绝缘层 3 上形成导体薄膜构成的种膜，接着在该种膜上以该配线电路图案的反转图案形成电镀阻挡层，其后，在种膜上的没有形成电镀阻挡层的表面上，利用镀层方法形成导体层 4 作为配线电路图案，其后，去除电镀阻挡层及迭层该电镀阻挡层的部分的种膜。

在这些图案形成方法中，为了形成细微的配线电路图案，最好是如图 4(e)～图 5(i)所示采用添加法。即在添加法中，首先如图 4(e)所示，在支持基板 2 和基底绝缘层 3 的整个面上形成导体薄膜构成的种膜 16。种膜 16 的形成采用真空蒸镀法，总之最好是采用溅射蒸镀法。又，作为种膜 16 的导体，最好是采用铬、铜等。更加具体地说，最好是在例如支持基板 2 和基底绝缘层 3 的整个面上利用溅射蒸镀方法依序形成铬薄膜和铜薄膜。还有，最好是铬薄膜的厚度为 100～600Å，铜薄膜的厚度为 500～2000 Å。

接着如图 5(f)所示，在种膜 16 上形成配线电路图案的反转图案的电镀阻挡层 17。电镀阻挡层 17 利用例如干膜保护层等以公知的方法形成上述保护层图案即可。接着如图 5(g)所示，在种膜 16 上的没有形成电镀阻挡层 17 的部分上，利用镀层方法形成配线电路图案的导体层 4。镀层方法可以采用电解镀方法，也可以采用无电解镀的方法，采用电解镀的方法最为理想，总之，最好是采用电解镀铜的方法。

导体层 4 的厚度以例如 3～20 微米为宜，最好是 5～15 微米。

然后如图 5(h)所示，利用例如化学蚀刻(湿蚀刻)等公知的蚀刻方法或剥离方法去除电镀阻挡层 17 后，如图 5(i)所示，同样利用化学蚀刻(湿蚀刻)等公知的蚀刻方法去除形成电镀阻挡层 17 的部分的种膜 16。以此在基底绝缘层 3 上形成导体层 4 作为上述配线电路图案(包含磁头端子部 8 的端子 8a、8b、8c、8d 和外部端子部 7 的端子 7a、7b、7c、7d)。

接着，如图 5(j)所示，在导体层 4 的表面上形成金属皮膜 18。该金属皮膜 18 最好是利用无电解镀镍的方法形成硬质的镍薄膜，其厚度只要是能够不使导体层 4 的表面露出的程度即可，例如 0.05～0.1 微米。还有，该金属皮膜 18 也

在支持基板 2 的表面上形成。

接着，如图 6(k)~图 6(m)所示，在基底绝缘层 3 上形成覆盖导体层 4 用的覆盖绝缘层 5。形成覆盖绝缘层 5 用的绝缘体采用与基底绝缘层 3 相同的绝缘体，最好是采用感光性聚酰亚胺树脂。

而且，在使用例如感光性聚酰亚胺树脂形成覆盖绝缘层 5 的情况下，如图 6(k)所示，在基底绝缘层 3 和金属皮膜 18 的整个面上涂布感光性聚酰亚胺树脂的前驱体聚酰胺酸树脂的溶液，然后，加热到例如 60~150℃，最好是加热到 80~120℃，以此形成感光性聚酰亚胺树脂的前驱体的皮膜 5a，接着，如图 6(l)所示，通过光掩模 19 使该皮膜 5a 曝光，根据需要将露光的部分加热到规定温度之后，通过显像利用皮膜 5a 形成覆盖导体层 4 的规定的图案。

又，在该覆盖绝缘层 5 的图案形成中，如上所述，形成外伸托梁部 11 的开口部 12、磁头端子部 8 的开口部、外端子部 7 的开口部，分别在其上使导体层 4 露出。

还有，所述露光和显像的条件只要与使基底绝缘层 3 露光和显像的条件相同即可，又，最好是能够得到负型的图案，在图 6 所示的是以负型形成图案的情况。

然后，对这样形成图案的聚酰亚胺树脂的前驱体的皮膜 5a，如图 6(m)所示，通过最终加热到例如 250℃以上使其硬化，以此在基底绝缘层 3 上形成聚酰亚胺树脂构成的覆盖绝缘层 5，并使其覆盖导体层 4。还有，覆盖绝缘层 5 的厚度以例如 2~25 微米为宜，最好是 3~7 微米。

接着，如图 6(n)所示，利用化学蚀刻方法将支持基板 2 上做成有如上所述大致为 U 字型的切口部 9 的规定形状，然后如图 6(o)所示，利用化学蚀刻(湿蚀刻)等公知的蚀刻方法去除从外伸托梁部 11 的开口部 12、磁头端子部 8 的开口部、外端子部 7 的开口部露出的金属皮膜 18。还有，这时形成于支持基板 2 的表面上的金属皮膜 20 也被去除。

其后，根据需要在从磁头端子部 8 的开口部、外端子部 7 的开口部露出的导体层 4 上，利用电解镀镍和电解镀金的方法依序形成镍镀层和金镀层，得到带有电路的悬挂基板 1。

在这样的带有电路的悬挂基板 1 中，导体层 4 从外伸托梁部 11 的覆盖绝缘层的开口部 12 露出，因此可以使刚性减少该露出部分的没有覆盖绝缘层 5 相应的份额。因此即使是在磁头端子部 8 上搭载小型的滑块的情况下，也能够精

密调整滑块相对于磁盘的浮动姿态(角度)。

还有，在上述说明中，将外伸托梁部 11 的覆盖绝缘层 5 部分开口形成开口部 12，但是，也可以例如在外伸托梁部 11 上不形成覆盖绝缘层 5，使各配线 4a、4b、4c、4d 露出。

又，在上述说明中，在外伸托梁部 11 中，基底绝缘层 3、覆盖绝缘层 5 以及介于其间的各配线 4a、4b、4c、4d 与支持基板 2 不重叠地形成切口部 9，但是，也可以是基底绝缘层 3、覆盖绝缘层 5 以及介于其间的各配线 4a、4b、4c、4d 与支持基板 2 重叠地形成切口部 9。

### 实施例

以下示出实施例和比较例，对本发明进一步进行具体说明，但是，本发明不限于任何实施例和比较例。

#### 实施例 1

利用辊对辊法(ロールツーロール法)实施下述各工序，以此得到带有电路的悬挂基板。

准备宽度 300mm、厚度 20 微米、长度 120m 的不锈钢箔构成的支持基板(参照图 4(a))，在该支持基板的整个面上涂布聚酰胺酸树脂的溶液之后，以 100℃ 进行加热，以此形成厚度 25 微米的聚酰胺酸树脂的皮膜(参照图 4(b))。对该皮膜通过光掩模以  $720\text{mJ/cm}^2$  使其露光，以 180℃ 进行加热后用碱性显像液进行显像(参照图 4(c))。其后，以最高温度 420℃ 使其硬化，以此在前端部将聚酰亚胺树脂构成基底绝缘层形成于磁头端子部，又，在后端部形成于外部端子部，在这些前端部和后端部之间，作为在支持基板的宽度方向两侧相互保持规定间隔形成的图案形成(参照图 4(d))。该基底绝缘层的厚度为 10 微米。

接着，在支持基板和基底绝缘层的整个面上，利用溅射蒸镀法依序形成厚度  $400\text{\AA}$  的铬薄膜和厚度  $700\text{\AA}$  的铜薄膜，以此形成种膜(参照图 4(e))。其后，在种膜上迭层感光性干膜保护层，然后通过光掩模以  $235\text{mJ/cm}^2$  使其曝光，然后用碱性显像液去除未露光部分进行显像，以此形成与配线电路图案相反图案的电镀阻挡层(参照图 5(f))。

然后，在基底绝缘层的未形成电镀层的保护部分，通过电解镀铜将导体层形成为配线电路图形(参照图 5(g))。

该配线电路图形在前端部和后端部之间，由在相互保持规定的间隔形成的基底绝缘层上并列配置的各两条配线构成，在前端部作为磁头端子部的各端子形

成，在后端部作为外部端子部的各端子形成。导体层的厚度为 12 微米。

其后，在剥离了电镀阻挡层之后(参照图 5(h))，利用化学蚀刻方法去除形成电镀阻挡层的部分的种膜(参照图 5(i))。接着，利用无电解镀镍的方法在导体层的表面形成厚度 0.1 微米的硬质的镍薄膜构成的金属皮膜(参照图 5(j))。还有，金属皮膜也形成于支持基板的表面。

接着，在基底绝缘膜和金属皮膜上，在其整个面上涂布聚酰胺酸树脂的溶液，其后以 100℃ 进行加热，以此形成厚度 20 微米的聚酰胺酸树脂的皮膜(参照图 6(k))，通过光掩模用  $720\text{mJ/cm}^2$  使该皮膜曝光，在以 180℃ 进行加热后，利用碱性显像液进行显像，利用皮膜覆盖导体层地形成图案(参照图 4(l))。还有，在该形成图案的过程中，在基底绝缘层上形成皮膜，并且形成外伸托梁部的开口部、磁头端子部的开口部、外端子部的开口部。其后，以最高温度 420℃ 使其硬化，借助于此，以规定的图案形成聚酰亚胺树脂构成的覆盖绝缘层(参照图 6(m))。该覆盖绝缘层的厚度为 5 微米。

接着，在去除形成切口部的部分，覆盖着支持基板迭层感光性干膜保护层之后，以  $105\text{mJ/cm}^2$  使其曝光，然后用碱性显像液对其进行显像，以此形成抗蚀刻层，其后，以该抗蚀刻层作为保护层，用氯化铁溶液进行蚀刻，以此形成切口部(参照图 6(n))。

其后，利用化学蚀刻方法去除从外伸托梁部的开口部、磁头端子部的开口部、外端子部的开口部露出的金属皮膜(参照图 6(o))。还有，这时，也去除形成于支持基板表面的金属皮膜。

其后，在从磁头端子部的开口部、外端子部的开口部露出的导体层上利用电解镀镍和电解镀金的方法依序形成镀镍层和镀金层，以此得到带有电路的悬挂基板。

在这样得到的带有电路的悬挂基板上，外伸托梁部的开口部形成为前侧的开口部和后侧的开口部在长度方向上以规定的间隔设置。

前侧的开口部的长度方向上的长度为 0.8mm，后侧的开口部的长度方向上的长度为 0.8mm，其间的长度方向的长度为 0.3mm。

## 实施例 2

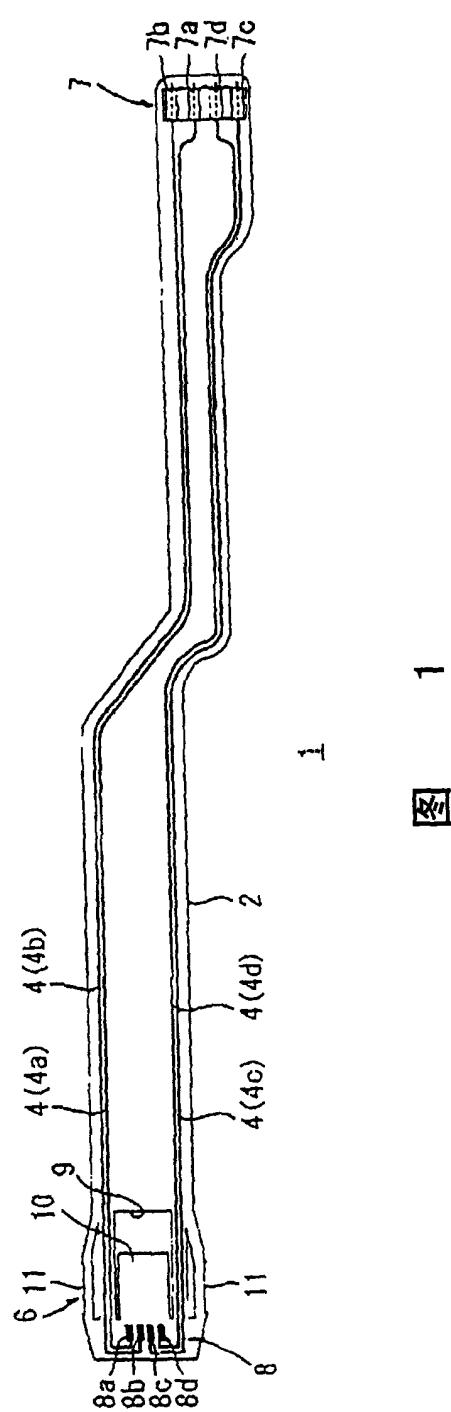
在外伸托梁部不形成覆盖绝缘层，使外伸托梁部的导体层全部露出，除此以外，用与实施例 1 相同的方法得到带有电路的悬挂基板。

这样得到的带有电路的悬挂基板上，外伸托梁部的长度方向的长度(没有形

---

成覆盖绝缘层的部分的长度方向的长度)为 1.5mm。

还有，在上述说明中，提供了作为本发明的例示的实施形态，但是，这只不过是单纯的例示，不能解释为本发明限定于此。对于该技术领域的普通技术人员能够了解的本发明的变形例，也包括在下述权利要求书内。



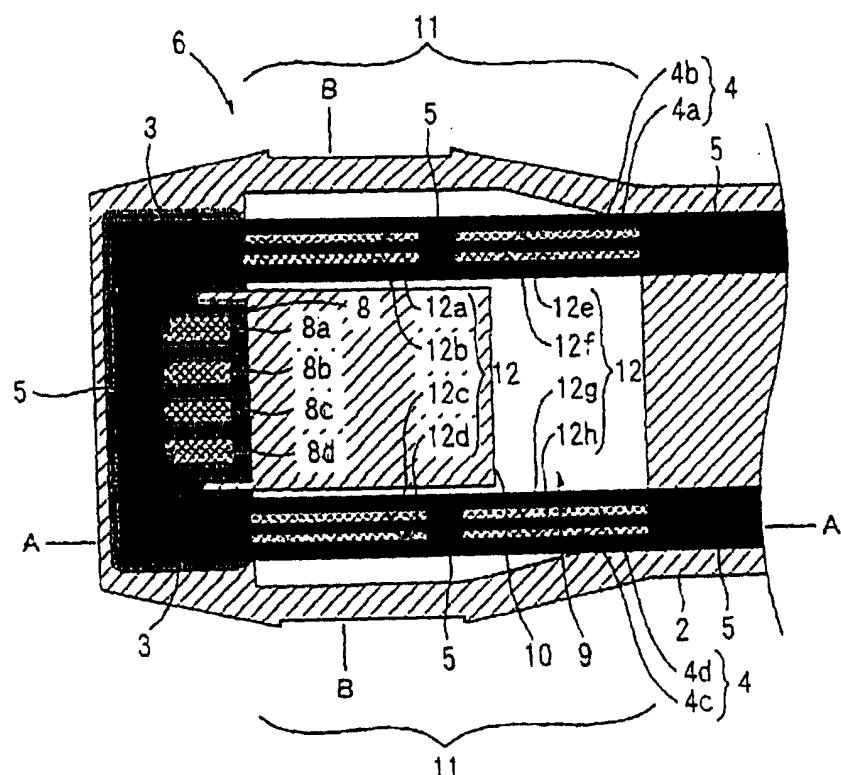


图 2

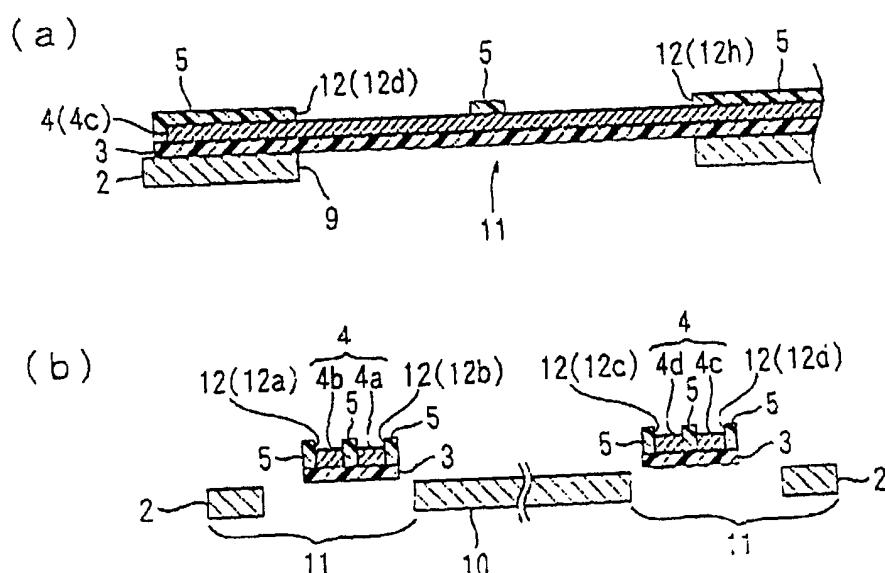


图 3

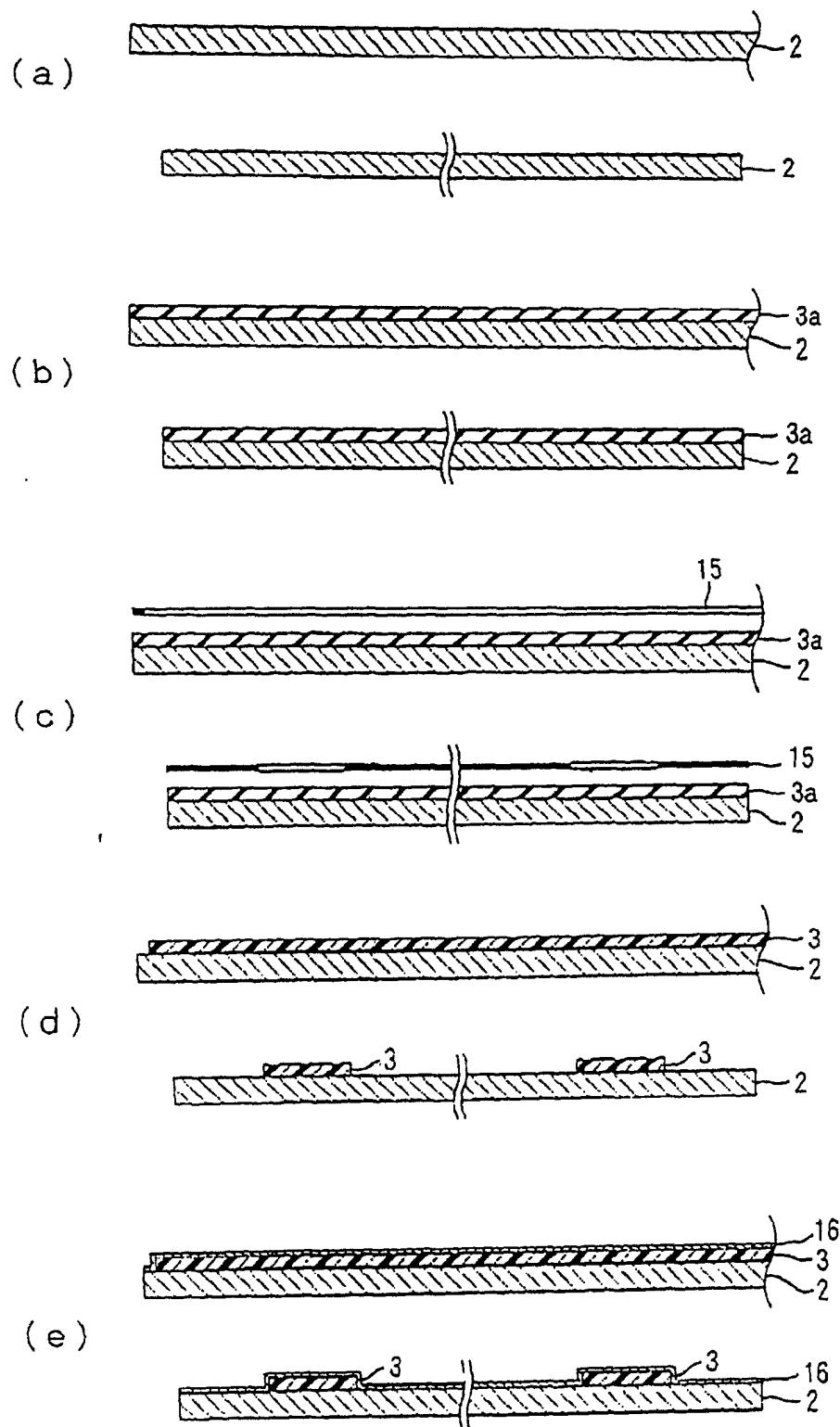


图 4

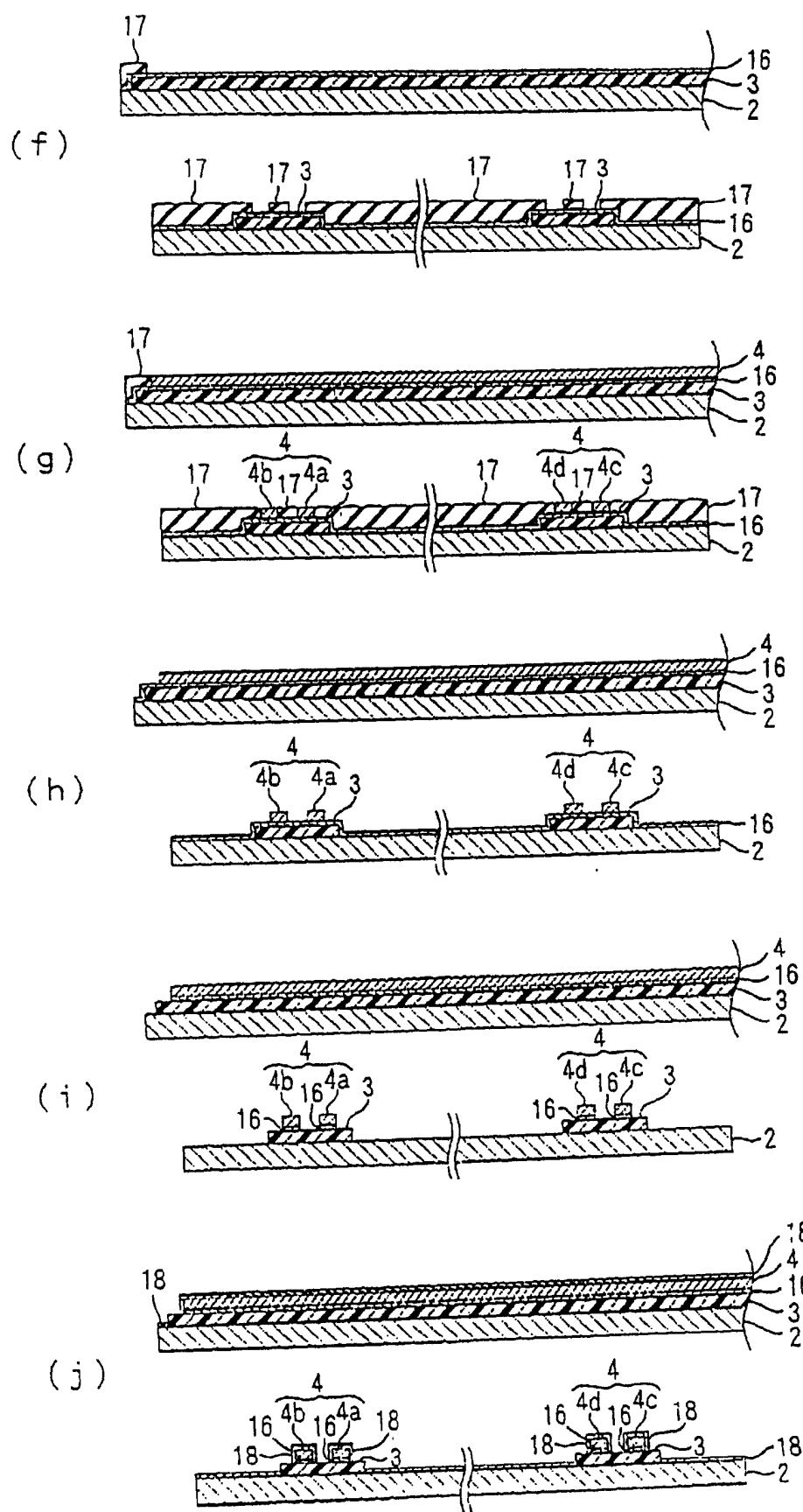


图 5

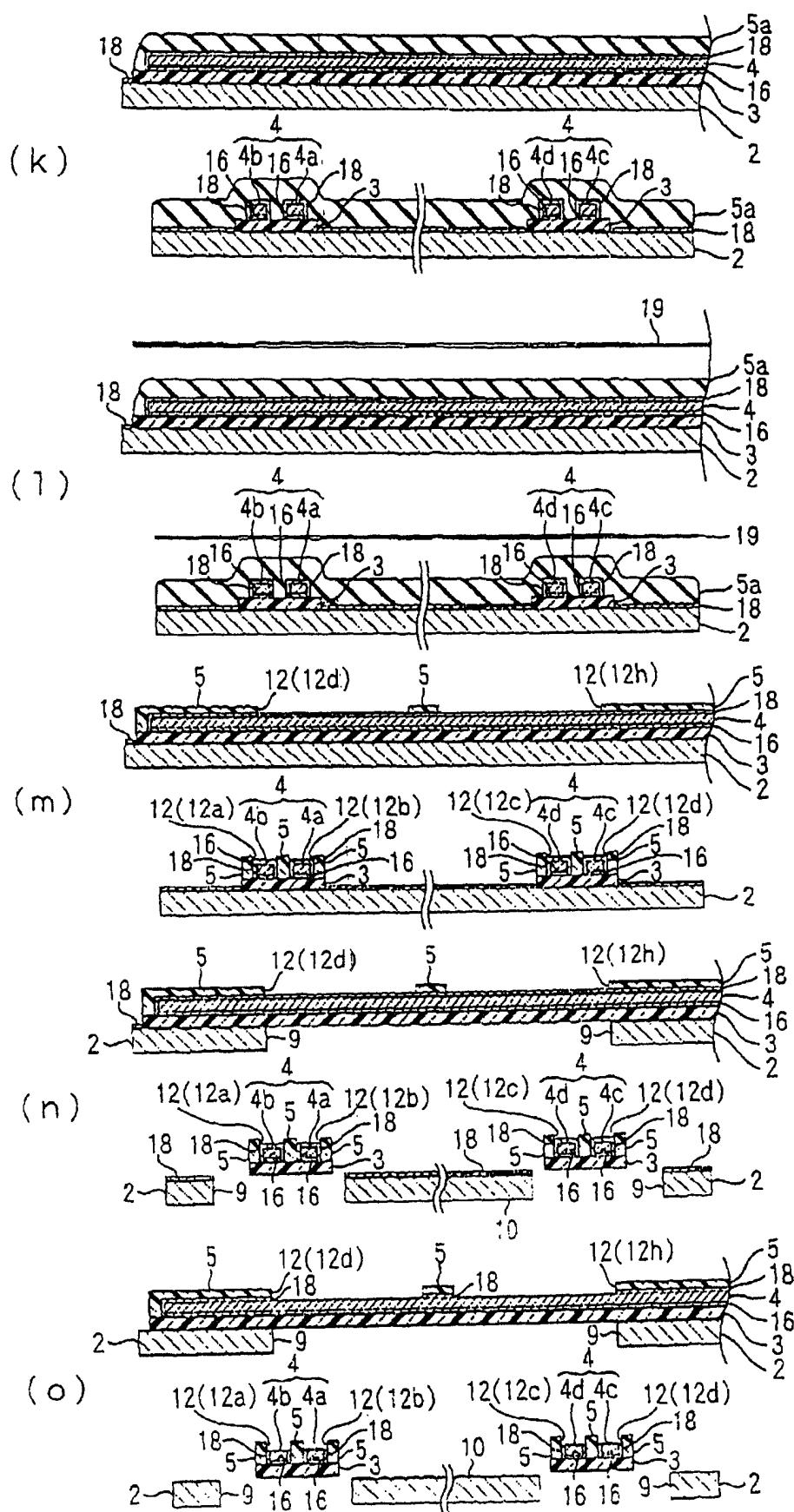


图 6