

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G11C 11/407	(11) 공개번호 (43) 공개일자	특1997-0076846 1997년 12월 12일
---	------------------------	--------------------------------

(21) 출원번호	특1996-0071292
(22) 출원일자	1996년 12월 24일
(30) 우선권주장	96-119021 1996년 05월 14일 일본(JP)
(71) 출원인	미쓰비시 덴키 가부시끼가이샤 키타오카 타카시
(72) 발명자	일본국 도쿄도 지요다쿠 마루노우치 2-2-3 추키카와 야수히코
(74) 대리인	일본국 도쿄도 지요다쿠 마루노우치 2-2-3 미쓰비시 덴키 가부시끼가이샤 내 김창세, 김영

심사청구 : 있음

(54) 지연 회로

요약

본 발명은 전원 전압 및 다음 단계의 논리 회로의 입력 논리 입계치의 변동에 영향을 받지 않고 일정한 지연 시간을 가지고서 출력 신호를 변화시킬 수 있는 저소비 전류의 지연 회로를 제공한다.

본 발명의 지연 회로는 출력 기준 전압이 비교 회로 동작시 사전설정된 전압 레벨로 변하는 기준 전압을 발생하는 기준 전압 발생 회로(3)와, 입력 신호를 적분하는 RC 지연단(2)의 출력 신호와 기준 전압 발생 회로(3)의 기준 전압을 비교하는 비교회로(4)와, 비교 회로(4)의 출력 신호를 버퍼링하는 논리 회로(1b, 1c)를 포함한다. 비교 동작시에 있어서만 기준 전압을 사전설정된 전압 레벨로 변경함으로써, 기준 전압을 다른 회로 및 잡음에 영향을 받지 않고 필요시에만 정확하게 소정의 전압 레벨로 유지시킬 수 있다.

대표도

도 1

명세서

[발명의 명칭]

지연회로

[도면의 간단한 설명]

제1도는 본 발명의 제1실시예에 따른 지연 회로의 전체 구성을 개략적으로 도시한 도면.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

지연회로(a delay circuit)에 있어서, 입력 신호를 적분(integrate)하는 적분 수단과; 상기 입력 신호의 변화에 응답하여, 출력 전압 레벨을 사전설정된 기준 전압레벨로 변화시켜 출력하는 발생 수단과; 상기 적분 수단의 출력 신호와 상기 기준 전압 발생 수단이 출력하는 전압을 비교하고, 이 비교 결과를 나타내는 신호를 출력하는 비교 수단을 포함하는 지연 회로.

청구항 2

제1항에 있어서, 상기 기준 전압 발생 수단은, 제1전원 노드와 출력 노드 사이에 결합되는 제1용량 소자(a first coapacitance element)와; 상기 입력 신호를 수신하는 노드와 상기 출력 노드 사이에 접속된 제2용량소자(a second capacitance element)와; 프리차지 지시 신호(precharge instruction signal)에 응답하여, 상기 출력 노드를 상기 제1전원 노드상의 전압 레벨로 프리차지하는 프리차지 수단(precharge means)을 포함하는 지연 회로.

청구항 3

제1또는 제2항에 있어서, 상기 지연 회로는 다수의 메모리 셀과, 상기 다수의 메모리 셀의 선택된 메모

리셀의 기억 데이터의 검출 및 증폭을 활성화시에 실행하는 감지 증폭기를 구비하는 반도체 기억 장치에서 사용되고, 상기 입력 신호는 메모리 셀 선택 동작 개시 지시 신호이고, 상기 비교 수단의 출력 신호는 상기 감지 증폭기를 활성화하는 타이밍을 제공하는 지연회로.

※ 참고사항 : 최초출원 내용에 의하여 공개되는 것임.

도면

도면1

