



(12) 发明专利

(10) 授权公告号 CN 111834207 B

(45) 授权公告日 2023. 06. 16

(21) 申请号 201910325184.1

(22) 申请日 2019.04.22

(65) 同一申请的已公布的文献号
申请公布号 CN 111834207 A

(43) 申请公布日 2020.10.27

(73) 专利权人 上海新微技术研发中心有限公司
地址 201800 上海市嘉定区城北路235号1
号楼

(72) 发明人 叶剑虹 曲利国

(74) 专利代理机构 北京知元同创知识产权代理
事务所(普通合伙) 11535
专利代理师 刘元霞

(51) Int. Cl.
H01L 21/205 (2006.01)

(56) 对比文件

CN 106449782 A, 2017.02.22

CN 109449256 A, 2019.03.08

US 2008246101 A1, 2008.10.09

US 6726955 B1, 2004.04.27

审查员 刘红

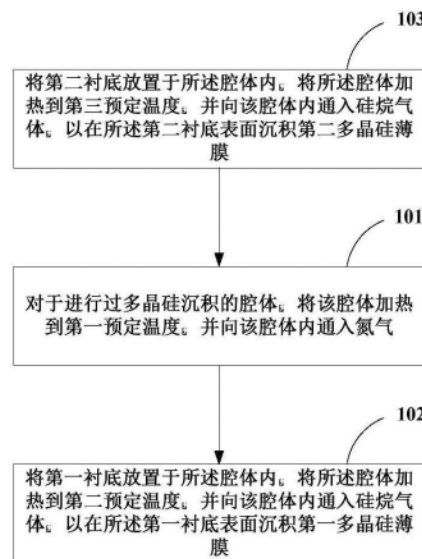
权利要求书1页 说明书5页 附图1页

(54) 发明名称

一种沉积多晶硅薄膜的方法

(57) 摘要

本申请提供一种沉积多晶硅薄膜的方法,包括:对于进行过多晶硅沉积的腔体,将该腔体加热到第一预定温度,并向该腔体内通入氮气;以及,将第一衬底放置于所述腔体内,将所述腔体加热到第二预定温度,并向该腔体内通入硅烷气体,以在所述第一衬底表面沉积第一多晶硅薄膜。根据本申请的方法,能够使得前后两次沉积的多晶硅的厚度均匀,提高晶圆良率,并提高生产效率。



1. 一种沉积多晶硅薄膜的方法,包括:

对于进行过多晶硅沉积的腔体,将该腔体加热到第一预定温度,并向该腔体内通入氮气;以及

将第一衬底放置于所述腔体内,将所述腔体加热到第二预定温度,并向该腔体内通入硅烷气体,以在所述第一衬底表面沉积第一多晶硅薄膜,

所述第一预定温度高于所述第二预定温度,

所述第一预定温度高于620℃,

维持所述腔体的温度在第一预定温度,并向所述腔体内通入氮气的时间为1~3小时。

2. 如权利要求1所述的方法,其中,

通入氮气的流量为大于1.5slm。

3. 如权利要求1所述的方法,其中,

在将该腔体加热到第一预定温度,并向该腔体内通入氮气之前,所述方法还包括:

将第二衬底放置于所述腔体内,将所述腔体加热到第三预定温度,并向该腔体内通入硅烷气体,以在所述第二衬底表面沉积第二多晶硅薄膜。

4. 如权利要求3所述的方法,其中,

所述第三预定温度与所述第二预定温度相同或不同。

一种沉积多晶硅薄膜的方法

技术领域

[0001] 本申请涉及半导体技术领域,尤其涉及一种沉积多晶硅薄膜的方法。

背景技术

[0002] 多晶硅是一种晶面取向不同的晶粒组合的单质硅,多晶硅广泛应用于VDMOS、CMOS等制造工艺中。但随着技术发展,越来越多的低应力多晶硅用于半导体晶圆级硅基传感器制造领域。传统工艺中,多晶硅薄膜在620℃条件下沉积,而低应力多晶硅在600℃条件下沉积,以应对于传感器对应力的低应力要求。

[0003] 多晶硅通过硅烷分解得到。硅烷分解的反应机理一般认为通过以下2步完成:

[0004] 第一步:180℃时, $\text{SiH}_4 \rightarrow [\text{SiH}_2] + \text{H}_2$ (气相反应为硅烷在气象反应中热分解)

[0005] 第二步:600℃时, $[\text{SiH}_2] \rightarrow \text{Si} + \text{H}_2$, (表面反应为各组分的解离吸附,及固体硅的生成反应)

[0006] 应该注意,上面对技术背景的介绍只是为了方便对本申请的技术方案进行清楚、完整的说明,并方便本领域技术人员的理解而阐述的。不能仅仅因为这些方案在本申请的背景技术部分进行了阐述而认为上述技术方案为本领域技术人员所公知。

发明内容

[0007] 本申请的发明人发现,在基于标准8寸化学气相沉积(LPCVD)炉管TEL α -8se机型进行多晶硅沉积时,经常会出现由于沉积的多晶硅膜厚偏移造成多晶硅掺杂后电阻偏离严重的情况,从而导致晶圆良率偏低,甚至晶圆废片。例如,以沉积515nm厚度多晶硅为例,有时,前后两炉沉积形成的多晶硅的膜厚偏差最多可达11.7nm。

[0008] 本申请的发明人进一步发现,在使用硅烷形成多晶硅的过程中,上述第二步反应的生成物如果不能继续反应,便会以 $[\text{SiH}_2]_x$ 的聚合物存在,由此,在腔体的炉管壁上会出现少量 $[\text{SiH}_2]_x$ 聚合物未完全分解。当腔体中放入下一批晶圆并进行新一次的多晶硅沉积时,炉管壁上沉积的 $[\text{SiH}_2]_x$ 聚合物将缓慢分解产生 H_2 ,造成新一次的多晶硅沉积时,在同样沉积压力下,炉管腔体内 $[\text{SiH}_2]_x$ 含量较正常工艺低,同时会影响到多晶硅沉积厚度,容易出现多晶硅厚度偏移问题。

[0009] 本申请的发明人通过试验发现,通过延长机台空闲时间,可以改善不同炉次沉积的多晶硅厚度偏移问题,例如,机台空闲时间小于5小时,后续加工炉次的多晶硅厚度和前一个批次相比会低10nm左右(以多晶硅的沉积厚度为515nm为例);又例如,多晶硅机台空闲时间超过5小时后,不同批次多晶硅沉积厚度的差异逐渐减少,其中,当机台空闲时间超过10小时后,前后炉次膜厚厚度变异减少到2nm以内。

[0010] 试验表明,以沉积515nm厚度多晶硅为例,如果将机台空闲时间设置得较短,那么前后两批次的多晶硅膜厚偏差最多可达11.7nm。

[0011] 在上述说明中,机台空闲时间定义为:机台沉积多晶硅时,前后两次沉积晶圆之间的空闲时间。

[0012] 针对多晶硅沉积时出现的膜厚不均匀问题,虽然可以通过延长机台空闲时间来部分缓解,但是,如果机台空闲时间太长,会降低生产效率,不利于高效率地进行多晶硅沉积。

[0013] 为了解决上述问题,本申请实施例提供一种沉积多晶硅薄膜的方法,在沉积多晶硅之前,对沉积多晶硅用的腔体进行加热,并向其中通入氮气,从而使反应腔的炉管壁上沉积的 $[\text{SiH}_2]_x$ 聚合物分解,避免沉积多晶硅时,受到炉管壁沉积的 $[\text{SiH}_2]_x$ 聚合物的影响,由此,使得前后两次沉积的多晶硅的厚度均匀,提高晶圆良率,并提高生产效率。

[0014] 根据本申请实施例的一个方面,提供一种沉积多晶硅薄膜的方法,包括:

[0015] 对于进行过多晶硅沉积的腔体,将该腔体加热到第一预定温度,并向该腔体内通入氮气;以及

[0016] 将第一衬底放置于所述腔体内,将所述腔体加热到第二预定温度,并向该腔体内通入硅烷气体,以在所述第一衬底表面沉积第一多晶硅薄膜。

[0017] 根据本申请实施例的另一个方面,其中,所述第一预定温度高于所述第二预定温度。

[0018] 根据本申请实施例的另一个方面,其中,所述第一预定温度高于 620°C 。

[0019] 根据本申请实施例的另一个方面,其中,维持所述腔体的温度在第一预定温度,并向所述腔体内通入氮气的时间为1~3小时。

[0020] 根据本申请实施例的另一个方面,其中,通入氮气的流量为大于 1.5slm ,例如, 2.5slm 。

[0021] 根据本申请实施例的另一个方面,其中,在将该腔体加热到第一预定温度,并向该腔体内通入氮气之前,所述方法还包括:

[0022] 将第二衬底放置于所述腔体内,将所述腔体加热到第三预定温度,并向该腔体内通入硅烷气体,以在所述第二衬底表面沉积第二多晶硅薄膜。

[0023] 根据本申请实施例的另一个方面,其中,所述第三预定温度与所述第二预定温度相同或不同。

[0024] 本申请的有益效果在于:在沉积多晶硅之前,对沉积多晶硅用的腔体进行加热,并向其中通入氮气,从而使反应腔的炉管壁上沉积的 $[\text{SiH}_2]_x$ 聚合物分解,避免沉积多晶硅时,受到炉管壁沉积的 $[\text{SiH}_2]_x$ 聚合物的影响,由此,使得前后两次沉积的多晶硅的厚度均匀,提高晶圆良率,并提高生产效率。

[0025] 参照后文的说明和附图,详细公开了本申请的特定实施方式,指明了本申请的原理可以被采用的方式。应该理解,本申请的实施方式在范围上并不因而受到限制。在所附权利要求的精神和条款的范围内,本申请的实施方式包括许多改变、修改和等同。

[0026] 针对一种实施方式描述和/或示出的特征可以以相同或类似的方式在一个或多个其它实施方式中使用,与其它实施方式中的特征相组合,或替代其它实施方式中的特征。

[0027] 应该强调,术语“包括/包含”在本文使用时指特征、整件、步骤或组件的存在,但并不排除一个或多个其它特征、整件、步骤或组件的存在或附加。

附图说明

[0028] 所包括的附图用来提供对本申请实施例的进一步的理解,其构成了说明书的一部分,用于例示本申请的实施方式,并与文字描述一起来阐释本申请的原理。显而易见地,下

面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。在附图中:

[0029] 图1是本申请实施例的沉积多晶硅薄膜的方法的一个示意图。

具体实施方式

[0030] 参照附图,通过下面的说明书,本申请的前述以及其它特征将变得明显。在说明书和附图中,具体公开了本申请的特定实施方式,其表明了其中可以采用本申请的原则的部分实施方式,应了解的是,本申请不限于所描述的实施方式,相反,本申请包括落入所附权利要求的范围内的全部修改、变型以及等同物。

[0031] 在本申请的下述说明中,第一衬底和第二衬底可以是半导体制造工艺中常用的晶圆,例如:单晶硅晶圆,绝缘体上的硅(SOI)晶圆,锗硅晶圆,应变硅晶圆等。

[0032] 实施例

[0033] 本申请实施例提供一种沉积多晶硅薄膜的方法,用于在衬底表面形成多晶硅。

[0034] 图1是该方法的一个示意图,如图1所示,该方法包括:

[0035] 步骤101、对于进行过多晶硅沉积的腔体,将该腔体加热到第一预定温度,并向该腔体内通入氮气;以及

[0036] 步骤102、将第一衬底放置于所述腔体内,将所述腔体加热到第二预定温度,并向该腔体内通入硅烷气体,以在所述第一衬底表面沉积第一多晶硅薄膜。

[0037] 在沉积多晶硅之前,对沉积多晶硅用的腔体进行加热,并向其中通入氮气,从而使反应腔的炉管壁上沉积的 $[\text{SiH}_2]_x$ 聚合物分解,避免沉积多晶硅时,受到炉管壁沉积的 $[\text{SiH}_2]_x$ 聚合物的影响,由此,使得前后两次沉积的多晶硅的厚度均匀,提高晶圆良率。

[0038] 在本实施例中,进行多晶硅沉积的腔体例如可以是化学气相沉积(CVD)炉管的腔体,该化学气相沉积(CVD)炉管例如可以是低压化学气相沉积(LPCVD)炉管TEL α -8se机型。

[0039] 在本实施例的步骤101中,对于进行过多晶硅沉积的腔体,在进行下一炉次的多晶硅沉积之前,将该腔体加热到第一预定温度,并向该腔体内通入氮气,由此,使得前一炉次的多晶硅沉积过程中附着在腔体内壁的 $[\text{SiH}_2]_x$ 聚合物分解,避免对下一炉次的多晶硅沉积造成影响。

[0040] 在本实施例中,第一预定温度可以高于进行多晶硅沉积时的第二预定温度,由此,便于附着在腔体内壁的 $[\text{SiH}_2]_x$ 聚合物分解。例如,该第一预定温度可以高于620 $^{\circ}\text{C}$,在一个具体实例中,该第一预定温度例如是635 $^{\circ}\text{C}$ 。

[0041] 在本实施例的步骤101中,维持该腔体的温度在第一预定温度的情况下,向该腔体内通入氮气的时间可以为1~3小时,例如,3小时,由此,能够使在腔体内壁的 $[\text{SiH}_2]_x$ 聚合物充分地分解。

[0042] 在本实施例的步骤101中,维持该腔体的温度在第一预定温度的情况下,向该腔体内通入氮气的流量为大于1.5slm,例如2.5slm,由此,能够使附着在腔体内壁的 $[\text{SiH}_2]_x$ 聚合物分解后的产物及时地从腔体内排出。其中,slm表示流量的单位,含义是标准状态下升/分钟(standard litre per minute)。

[0043] 在本实施例的步骤102中,将第一衬底放置于该腔体内,将该腔体加热到第二预定温度,并向该腔体内通入硅烷气体,以在该第一衬底表面沉积第一多晶硅薄膜。其中,步骤

102可以参考现有技术进行,例如,在步骤102中,该第二预定温度例如可以是600℃,腔体内压力为105mtorr,硅烷气体为 SiH_4 (130sccm/95sccm/95sccm),通入硅烷气体的时间例如为92min,承载第一衬底的舟的转速1RPM (1转每分钟),沉积低应力的多晶硅薄膜,例如,多晶硅薄膜的应力为-380Mpa。此外,该第二预定温度也可以是620℃等。

[0044] 在本实施例中,如图1所示,该方法还可以包括:

[0045] 步骤103、在将该腔体加热到第一预定温度,并向该腔体内通入氮气之前,将第二衬底放置于所述腔体内,将所述腔体加热到第三预定温度,并向该腔体内通入硅烷气体,以在所述第二衬底表面沉积第二多晶硅薄膜。

[0046] 在步骤103中,在第二衬底的表面沉积第二多晶硅薄膜。其中,第二衬底和第一衬底可以相同,也可以不同;第二多晶硅薄膜的沉积厚度与第一多晶硅薄膜的沉积厚度可以相同,也可以不同;第二多晶硅薄膜沉积时的第三预定温度与该第二预定温度相同或不同,例如,第二预定温度是600℃,第三预定温度可以是600℃或620℃等;沉积第二多晶硅薄膜时的硅烷气体的流量、腔体内的压力等条件可以与步骤102相同,也可以不同。

[0047] 在本实施例中,在通过步骤103进行过多晶硅沉积后,通过步骤101将该腔体加热到第一预定温度,并向该腔体内通入氮气,由此,附着在腔体内壁的 $[\text{SiH}_2]_x$ 聚合物得到分解,避免在步骤102沉积多晶硅时,受到炉管壁沉积的 $[\text{SiH}_2]_x$ 聚合物的影响,由此,使得前后两个炉次沉积的多晶硅的厚度均匀,提高晶圆良率,并且,不需要在前后两个炉次之间设置较长的机台空闲时间,因此,能够提高生产效率。

[0048] 下面,以一个具体的实例来说明本申请的沉积多晶硅薄膜的方法。该实例的方法中,在晶圆表面沉积的多晶硅的目标厚度为515nm包括如下步骤:

[0049] 步骤1)、按照正常工序,在TEL α -8se LPCVD机台上货仓内进行晶圆(即,第二衬底)上货,触发机台按钮开始生产。

[0050] 步骤2)、多晶硅沉积过程中,温度(即,第三温度)使用600℃,压力105mtorr,气体 SiH_4 (流量为130sccm/95sccm/95sccm),时间92分钟,承载晶圆的舟转速1RPM,沉积低应力(-380Mpa)的多晶硅薄膜,其中,sccm表示流量的单位,含义是标准状态下毫升/分钟。

[0051] 步骤3)、LPCVD机台在多晶硅沉积完成后,测量多晶硅薄膜的厚度。

[0052] 步骤4)、在下一炉次沉积多晶硅之前,运行一个氮气烘烤程式,即,将腔体加热到635℃,向腔体内通入氮气,时间3小时。

[0053] 步骤5)、进行下一炉次的多晶硅沉积,即,进行步骤1)、步骤2)、步骤3)。

[0054] 测试数据发现,根据上述方法沉积的各炉次的多晶硅薄膜的膜厚一致性有明显改善,不同炉次膜厚的差异性约为0.14%。

[0055] 与之相对,在现有技术中,前后两个炉次的多晶硅沉积之间,不具有步骤4),而是使机台空闲,根据机台空闲时间的不同,膜厚的差异性最高可到1.14%左右。

[0056] 在本实例中,采用现有技术,连续沉积7个炉次的多晶硅,炉次之间的空闲时间设定为3h或12h,测试并记录每次沉积的多晶硅厚度。此外,采用本实施例的方法(例如,上述步骤1)至步骤5)),连续沉积7个炉次的多晶硅,测试并记录每次沉积的多晶硅厚度。

[0057] 采用本实施例的方法得到的7个炉次的多晶硅厚度与采用现有技术得到的7个炉次的多晶硅厚度如下述的表1所示。

[0058] 表1

炉次	第 1 炉	第 2 炉	第 3 炉	第 4 炉	第 5 炉	第 6 炉	第 7 炉	平均值	偏差性
[0059] 现有技术多晶硅厚度 (nm)	517.7	506.3	507.6	512.9	506	513.5	514.2	511.2	1.14%
本实施例多晶硅厚度 (nm)	515.6	515.9	516	515.8	515.9	517	516.3	516.1	0.14%
现有技术多	6.63	5.50	5.52	5.58	5.50	5.58	5.59	5.56	1.14%
[0060] 晶硅沉积率 (nm/min)									
本实施例多晶硅沉积率 (nm/min)	5.6	5.61	5.61	5.61	5.61	5.62	5.61	5.61	0.14%

[0061] 其中,第1炉至第7炉中,每一炉的机台空闲时间分别为:14.0小时,2.5小时,3.0小时,13.5.小时,2.5小时,10.5小时,12.5小时。

[0062] 如表1所示,根据机台空闲时间的不同,膜厚的差异性最高可达1.14%左右;而在本申请中,通过在前后两个炉次之间引入高温氮气烘烤程序,膜厚的差异性约为0.14%,不同炉次之间的膜厚的均匀性得到了很大的提高。

[0063] 以上结合具体的实施方式对本申请进行了描述,但本领域技术人员应该清楚,这些描述都是示例性的,并不是对本申请保护范围的限制。本领域技术人员可以根据本申请的精神和原理对本申请做出各种变型和修改,这些变型和修改也在本申请的范围内。

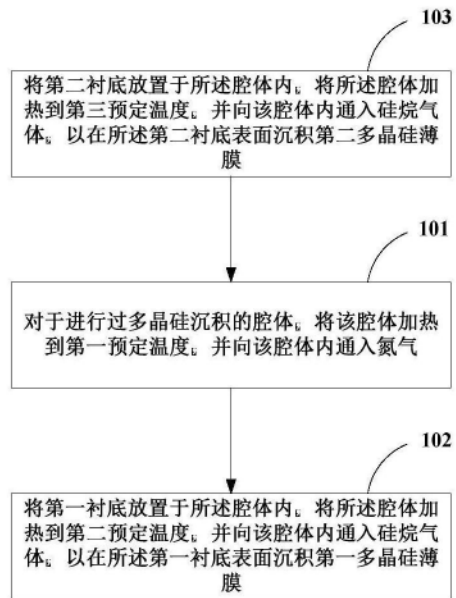


图1