

(52) CPC특허분류

G09G 3/36 (2013.01)

G02F 2202/02 (2013.01)

명세서

청구범위

청구항 1

표시 영역 및 비표시 영역을 포함하고, 서로 대향되어 배치된 제1 기관 및 제2 기관;

상기 제1 기관 및 상기 제2 기관 사이에 배치된 액정층;

상기 제1 기관 상의 상기 비표시 영역에 배치된 돌출부를 포함하는 유기층; 및

상기 유기층 상에 배치되고, 상기 돌출부와 중첩된 돌출 형상의 단차부를 포함하는 차광 패턴을 포함하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 단차부의 폭은 상기 돌출부의 폭보다 큰 액정 표시 장치.

청구항 3

제1항에 있어서,

상기 단차부의 높이는 상기 돌출부의 높이보다 낮은 액정 표시 장치.

청구항 4

제1항에 있어서,

상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고,

상기 제1 돌출부는 상기 제2 돌출부에 비해 상대적으로 상기 비표시 영역의 내측에 배치된 액정 표시 장치.

청구항 5

제4항에 있어서,

상기 제2 돌출부는 상기 제1 돌출부로부터 행 방향 또는 열 방향으로 이격된 액정 표시 장치.

청구항 6

제4항에 있어서,

상기 제2 돌출부는 상기 제1 돌출부로부터 행 또는 열 방향을 기준으로 하여 대각선 방향으로 이격된 액정 표시 장치.

청구항 7

제1항에 있어서,

상기 돌출부의 평면 시점 형상은 사각 형상인 액정 표시 장치.

청구항 8

제1항에 있어서,

상기 돌출부는 제1 방향으로 연장된 형상인 액정 표시 장치.

청구항 9

제1항에 있어서,

상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고,

상기 제2 돌출부는 제1 방향으로 연장된 형상이고, 상기 제2 돌출부의 상기 제1 방향으로의 폭은 상기 제1 돌출부의 상기 제1 방향으로의 폭보다 큰 액정 표시 장치.

청구항 10

제1항에 있어서,

상기 비표시 영역은 상기 표시 영역의 외측 둘레를 따라 배치되어, 평면 시점 형상이 띠 형상이고,

상기 유기층은 복수의 돌출부를 포함하고,

상기 복수의 돌출부는 상기 표시 영역의 외측 둘레를 따라 상호 이격되어 배치된 액정 표시 장치.

청구항 11

제1항에 있어서,

상기 표시 영역의 평면 시점 형상은 사각 형상이고, 상기 비표시 영역의 평면 시점 형상은 사각 띠 형상인 액정 표시 장치.

청구항 12

제1항에 있어서,

상기 차광 패턴 상에 배치된 컬럼 스페이서를 더 포함하고,

상기 차광 패턴과 상기 컬럼 스페이서는 일체형인 액정 표시 장치.

청구항 13

제12항에 있어서,

상기 단차부의 높이는 상기 컬럼 스페이서의 높이보다 낮은 액정 표시 장치.

청구항 14

표시 영역 및 비표시 영역을 포함하는 제1 기판 상의 상기 비표시 영역에 돌출부를 포함하는 유기층을 형성하는 단계; 및

상기 유기층 상에 차광 패턴을 형성하는 단계를 포함하되,

상기 차광 패턴은 상기 돌출부와 중첩된 돌출 형상의 단차부를 포함하는 액정 표시 장치의 제조 방법.

청구항 15

제14항에 있어서,

상기 유기층은 스티치-샷 방식으로 형성하는 액정 표시 장치의 제조 방법.

청구항 16

제14항에 있어서,

상기 차광 패턴 상에 컬럼 스페이서를 형성하는 단계를 더 포함하고,

상기 차광 패턴과 상기 컬럼 스페이서를 동시에 형성하는 액정 표시 장치의 제조 방법.

청구항 17

제14항에 있어서,

상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고,

상기 제1 돌출부는 상기 제2 돌출부에 비해 상대적으로 상기 비표시 영역의 내측에 형성된 액정 표시 장치의 제

조 방법.

청구항 18

제17항에 있어서,

상기 제2 돌출부는 상기 제1 돌출부로부터 행 방향 또는 열 방향으로 이격된 액정 표시 장치의 제조 방법.

청구항 19

제17항에 있어서,

상기 제2 돌출부는 상기 제1 돌출부로부터 행 또는 열 방향을 기준으로 하여 대각선 방향으로 이격된 액정 표시 장치의 제조 방법.

청구항 20

제14항에 있어서,

상기 돌출부는 제1 방향으로 연장된 형상인 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 일반적으로 액정 표시 장치는 어레이 기판과, 어레이 기판에 대항하는 대항 기판, 및 어레이 기판과 대항 기판 사이에 개재된 액정층을 포함하며, 복수의 화소가 배치되어 영상을 표시하는 표시 영역 및 표시 영역의 주변부에 구동 회로 등이 배치되는 비표시 영역을 포함한다.

[0003] 최근 어레이 기판 상에 컬러 필터가 형성된 컬러필터-어레이(Color-filter On Array: COA) 기판을 채용한 고투과율 구조의 액정 표시 장치가 개발되고 있다. 이 경우, 위 COA 기판과 차광 부재가 형성된 대항 기판과의 결합 공정에서 얼라인 미스가 발생할 수 있는데, 이를 방지하기 위해 COA 기판 상에 차광 부재를 형성하는 BOA(Black matrix On Array) 기판이 개발되고 있으며, 나아가 차광 패턴과 기판과의 간격을 유지하는 컬럼 스페이스(Column Spacer)를 동일한 재료로 동시에 형성하는 차광 유지 부재(Black Column Spacer: BCS)가 개발되고 있다.

발명의 내용

해결하려는 과제

[0004] 위 BCS 구조를 가지는 액정 표시 장치를 제조하는 과정에 있어서, 어레이 기판에 액정층을 개재한 이후 대항 기판을 어레이 기판의 상부에 위치시켜 가압하는 방식으로 어레이 기판과 대항 기판을 합착할 수 있다. 이때, 위 가압에 따른 대항 기판의 처짐으로 인하여 어레이 기판과 대항 기판이 들러 붙을 수 있는데, 특히 비표시 영역에서 그러할 수 있다. 이와 같이 어레이 기판과 대항 기판이 들러 붙게 되면 비표시 영역으로 액정이 온전히 퍼지지 못할 수 있고, 이에 따라 액정의 빈 공간이 시인되는 문제가 생길 수 있다.

[0005] 본 발명이 해결하고자 하는 과제는 액정 미퍼짐 발생 방지 구조를 가지는 액정 표시 장치 및 이의 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 상술한 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 표시 영역 및 비표시 영역을 포함하고, 서로 대항되어 배치된 제1 기판 및 제2 기판; 상기 제1 기판 및 상기 제2 기판 사이에 배치된 액정층, 상기 제1 기판 상의 상기 비표시 영역에 배치된 돌출부를 포함하는 유기층, 및 상기 유기층 상에 배치되고, 상기

돌출부와 중첩된 돌출 형상의 단차부를 포함하는 차광 패턴을 포함한다.

- [0007] 상기 단차부의 폭은 상기 돌출부의 폭보다 클 수 있다.
- [0008] 상기 단차부의 높이는 상기 돌출부의 높이보다 낮을 수 있다.
- [0009] 상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고, 상기 제1 돌출부는 상기 제2 돌출부에 비해 상대적으로 상기 비표시 영역의 내측에 배치될 수 있다.
- [0010] 상기 제2 돌출부는 상기 제1 돌출부로부터 행 방향 또는 열 방향으로 이격될 수 있다.
- [0011] 상기 제2 돌출부는 상기 제1 돌출부로부터 행 또는 열 방향을 기준으로 하여 대각선 방향으로 이격될 수 있다.
- [0012] 상기 돌출부의 평면 시점 형상은 사각 형상일 수 있다.
- [0013] 상기 돌출부는 제1 방향으로 연장된 형상일 수 있다.
- [0014] 상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고, 상기 제2 돌출부는 제1 방향으로 연장된 형상이고, 상기 제2 돌출부의 상기 제1 방향으로의 폭은 상기 제1 돌출부의 상기 제1 방향으로의 폭보다 클 수 있다.
- [0015] 상기 비표시 영역은 상기 표시 영역의 외측 둘레를 따라 배치되어, 평면 시점 형상이 띠 형상이고, 상기 유기층은 복수의 돌출부를 포함하고, 상기 복수의 돌출부는 상기 표시 영역의 외측 둘레를 따라 상호 이격되어 배치될 수 있다.
- [0016] 상기 표시 영역의 평면 시점 형상은 사각 형상이고, 상기 비표시 영역의 평면 시점 형상은 사각 띠 형상일 수 있다.
- [0017] 상기 차광 패턴 상에 배치된 컬럼 스페이서를 더 포함하고, 상기 차광 패턴과 상기 컬럼 스페이서는 일체형일 수 있다.
- [0018] 상기 단차부의 높이는 상기 컬럼 스페이서의 높이보다 낮을 수 있다.
- [0019] 상술한 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법은 표시 영역 및 비표시 영역을 포함하는 제1 기판 상의 상기 비표시 영역에 돌출부를 포함하는 유기층을 형성하는 단계, 및 상기 유기층 상에 차광 패턴을 형성하는 단계를 포함하되, 상기 차광 패턴은 상기 돌출부와 중첩된 돌출 형상의 단차부를 포함한다.
- [0020] 상기 유기층은 스티치-샷 방식으로 형성할 수 있다.
- [0021] 상기 차광 패턴 상에 컬럼 스페이서를 형성하는 단계를 더 포함하고, 상기 차광 패턴과 상기 컬럼 스페이서를 동시에 형성할 수 있다.
- [0022] 상기 유기층은 제1 돌출부 및 제2 돌출부를 포함하고, 상기 제1 돌출부는 상기 제2 돌출부에 비해 상대적으로 상기 비표시 영역의 내측에 형성될 수 있다.
- [0023] 상기 제2 돌출부는 상기 제1 돌출부로부터 행 방향 또는 열 방향으로 이격될 수 있다.
- [0024] 상기 제2 돌출부는 상기 제1 돌출부로부터 행 또는 열 방향을 기준으로 하여 대각선 방향으로 이격될 수 있다.
- [0025] 상기 돌출부는 제1 방향으로 연장된 형상일 수 있다.

발명의 효과

- [0026] 본 발명의 일 실시예에 따른 액정 표시 장치는 어레이 기판과 대향 기판의 합착 시에 어레이 기판과 대향 기판이 들러붙는 현상을 방지하는 구조를 포함함에 따라, 비표시 영역으로도 온전히 채워진 액정을 포함할 수 있다.
- [0027] 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법은 액정 미퍼짐 발생 방지 구조를 가지는 액정 표시 장치를 제조할 수 있다.
- [0028] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 평면도이다.
- 도 2는 도 1의 A 영역의 확대도이다.
- 도 3은 도 2의 III-III'선을 따라 절단한 단면도이다.
- 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- 도 5는 도 4의 V-V'선을 따라 절단한 단면도이다.
- 도 6은 본 발명의 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- 도 7 및 도8은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- 도 9는 도 8의 IX- IX'선을 따라 절단한 단면도이다.
- 도 10은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- 도 11 내지 도 23은 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법의 공정 단계별 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.
- [0031] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0032] 이하, 도면을 참조하여 본 발명의 실시예들에 대하여 설명한다.
- [0033] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 평면도이다. 도 2는 도 1의 A 영역의 확대도이다. 도 3은 도 2의 III-III'선을 따라 절단한 단면도이다.
- [0034] 도 1 내지 도 3을 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치(10)는 서로 대향하는 제1 기관(100), 제2 기관(200) 및 제1 기관(100)과 제2 기관(200) 사이에 개재된 액정층(300)을 포함한다.
- [0035] 제1 기관(100) 및 제2 기관(200)은 표시 영역(DA) 및 비표시 영역(NDA)을 포함한다. 표시 영역(DA)에는 매트릭스 형태로 배열된 복수의 화소가 정의될 수 있다.
- [0036] 제1 기관(100)의 표시 영역(DA)에는 각 화소마다 화소 전극(182)이 배치될 수 있다. 화소 전극(182)은 박막 트랜지스터를 통해 데이터 전압을 제공받을 수 있다. 화소 전극(182)은 공통 전극(162)과 함께 전계를 생성하여 그 사이에 배치된 액정층(300) 액정 분자의 배향 방향을 제어할 수 있다.
- [0037] 제1 기관(100)의 표시 영역(DA) 외곽으로 데이터 구동 신호를 제공하는 데이터 구동부(400)와 게이트 구동 신호를 제공하는 게이트 구동부(500)가 배치될 수 있다.
- [0038] 데이터 구동부(400)는 타이밍 컨트롤러로(미도시)로부터 영상 신호들 및 데이터 제어 신호를 제공받을 수 있다. 데이터 구동부(400)는 데이터 제어 신호에 응답하여 영상 신호들에 대응하는 아날로그 데이터 전압들을 생성할 수 있다. 데이터 구동부(400)는 데이터 전압을 데이터선(132)을 통해 각 화소에 제공할 수 있다.
- [0039] 데이터 구동부(400)는 복수의 데이터 구동칩(410)을 포함할 수 있다. 데이터 구동칩(410)은 대응되는 제1 연성 회로기관(420)에 실장되어 구동회로기관(430)과 비표시 영역(NDA)의 데이터 패드(미도시)에 연결될 수 있다. 도

시하지 않았으나, 데이터 구동칩(410)이 실장된 제1 연성회로기판(420)은 대응되는 데이터 패드들에 이방성 도전 필름들에 의해 연결될 수 있다.

- [0040] 게이트 구동부(500)는 구동 회로 기판(430)에 실장된 타이밍 컨트롤러(미도시)로부터 제공된 게이트 제어 신호에 응답하여 게이트 신호들을 생성할 수 있다. 게이트 신호들은 게이트선(112)을 통해 행 단위로 그리고 순차적으로 화소에 제공될 수 있다. 게이트 구동부(500)는 비표시 영역(NDA)에 일체로 형성되는 아모퍼스 실리콘 게이트(ASG: Amorphous Silicon Gate) 방식으로 구현될 수 있으나, 이는 예시적인 것으로, 게이트 구동부(500)의 구현 방법이 이에 제한되는 것은 아니다. 예를 들어, 게이트 구동부가 연성회로기판에 실장되는 테이프 캐리어 패키지(TCP: Tape Carrier Package) 방식이나 칩 온 글래스(COG: Chip On Glass) 방식 등으로 구현될 수도 있다.
- [0041] 제1 기판(100)과 제2 기판(200)은 실런트 등으로 이루어진 실링 부재(250)에 의해 합착될 수 있다. 실링 부재(250)는 제1 기판(100) 및 제2 기판(200)의 비표시 영역(NDA)에 배치될 수 있다.
- [0042] 몇몇 실시예에서, 비표시 영역(NDA)에 배치된 실링 부재(250)는 도 1에 도시된 바와 같이, 사각 띠 형상으로 구현될 수 있다. 다만, 이는 예시적인 것으로, 실링 부재(250)의 형상이 이에 국한되는 것은 아니며, 액정 표시 장치의 구조에 따라 여러 다양한 형상으로 구현될 수 있음은 물론이다
- [0043] 제1 기판(100)과 제2 기판(200)의 사이에는 양의 유전율 이방성 또는 음의 유전율 이방성을 가지는 액정 분자를 포함하는 액정층(300)이 개재될 수 있다
- [0044] 다음으로, 본 발명의 일 실시예에 따른 액정 표시 장치(10)의 제1 기판(100) 및 제2 기판(200)의 구조에 대해 상세히 설명한다.
- [0045] 제1 기판(100) 및 제2 기판(200)은 투명한 유리, 석영, 세라믹, 실리콘 또는 투명 플라스틱 등의 절연 물질을 포함할 수 있으며, 당업자의 필요에 따라 적절히 선택할 수 있다.
- [0046] 제1 기판(100) 상에는 복수의 게이트 배선(102, 104) 및 데이터 배선(132, 134, 136)이 배치될 수 있다.
- [0047] 게이트 배선(102, 104)은 복수의 게이트선(102), 및 복수의 게이트 전극(104)을 포함할 수 있다. 데이터 배선(132, 134, 136)은 복수의 데이터선(132), 복수의 소스 전극(134), 및 복수의 드레인 전극(136)을 포함할 수 있다.
- [0048] 게이트 배선(102, 104) 및 데이터 배선(132, 134, 136)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 등으로 이루어질 수 있다. 또한, 게이트 배선(102, 104) 및 데이터 배선(132, 134, 136)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 예를 들어, 하나의 도전막은 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어지고, 다른 도전막은 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어질 수 있다. 이러한 조합의 예로는, 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(102, 104) 및 데이터 배선(132, 134, 136)은 다양한 여러 가지 금속과 도전체로 형성될 수 있다.
- [0049] 각 게이트선(102)은 제1 방향, 예를 들어 가로 방향으로 화소의 경계를 따라 연장될 수 있고, 각 데이터선(132)은 제2 방향, 예를 들어 화소의 세로 방향 경계를 따라 연장될 수 있다. 게이트선(102) 및 데이터선(132)은 수직 교차 배열되어 화소 영역을 정의할 수 있다. 즉, 화소 영역은 게이트선(102)과 데이터선(132)으로 둘러싸인 영역에 의해 정의될 수 있다.
- [0050] 각 게이트선(102)에는 화소마다 적어도 하나의 게이트 전극(104)이 연결되어 배치된다. 게이트 전극(104)은 게이트선(102)으로부터 반도체층(122) 측으로 분지되거나, 게이트선(102)이 확장되어 형성될 수 있다. 그러나, 이에 제한되는 것은 아니며, 게이트선(102)의 연장 경로 상에 반도체층(122)과 오버랩되는 영역에 게이트 전극(104)이 정의될 수도 있다.
- [0051] 각 데이터선(132)에는 화소마다 적어도 하나의 소스 전극(134)이 연결되어 배치된다. 소스 전극(134)은 데이터선(132)으로부터 반도체층(122) 측으로 분지되거나, 데이터선(132)이 확장되어 형성될 수 있다. 그러나, 이에 제한되는 것은 아니며, 데이터선(132)의 연장 경로 상에 반도체층(122)과 오버랩되는 영역에 소스 전극(104)이 정의될 수도 있다. 드레인 전극(136)은 반도체층(122)을 기준으로 소스 전극(104)과 이격되어 배치될 수 있으며, 제1 보호층(142) 및 유기층(154)을 관통하도록 형성된 컨택홀(136a)을 통해 화소 전극(182)과 전기적으로

로 연결될 수 있다.

- [0052] 게이트 배선(102, 104)과 데이터 배선(132, 134, 136) 사이에는 게이트 절연막(112)이 배치될 수 있다. 일 실시예에서, 게이트 절연막(112)은 게이트 배선(102, 104) 상에 배치되고, 데이터 배선(132, 134, 136)은 게이트 절연막(112) 상에 배치될 수 있다. 게이트 절연막(112)은 예를 들어, 질화 실리콘(SiNx), 산화 실리콘(SiO₂), 실리콘 산질화물(SiON), 또는 이들의 적층막 등으로 이루어질 수 있다. 게이트 절연막(112)은 게이트 배선(102, 104)과 이들의 상부에 위치하는 데이터선(132) 등의 도전성 박막들과의 절연을 유지하는 역할을 할 수 있다.
- [0053] 반도체층(122)은 게이트 절연막(112) 상에 배치되며, 예를 들어, 수소화 비정질 실리콘(hydrogenated amorphous silicon) 또는 다결정 실리콘 등으로 이루어질 수 있다. 반도체층(122)은 게이트 전극(104)과 적어도 일부가 중첩되도록 배치된다. 반도체층(122)은 게이트 전극(104), 소스 전극(134), 및 드레인 전극(136)과 함께 박막 트랜지스터를 구성한다.
- [0054] 반도체층(122)은 섬형 또는 선형 등 다양한 형상을 가질 수 있으며, 도 3은 반도체층(122)이 섬형으로 형성된 경우를 예시하나, 이에 한정되는 것은 아니다. 반도체층(122)이 선형으로 형성된 경우, 별도 도시하지 않았으나, 반도체층(122)은 데이터 배선(132, 134, 136)과 오버랩될 수 있다.
- [0055] 반도체층(122) 상에는 n형 불순물이 고농도로 도핑된 n+ 수소화 비정질 실리콘 등으로 이루어진 저항성 접촉층(124)이 배치될 수 있다. 저항성 접촉층(124)은 하부의 반도체층(122)과 상부의 소스 전극(134) 및 드레인 전극(136) 사이에 위치하여 접촉 저항을 감소시키는 역할을 한다. 저항성 접촉층(124)은 반도체층(122)과 유사하게 섬형 또는 선형 등 다양한 형상을 가질 수 있다. 반도체층(122)이 섬형인 경우 저항성 접촉층(124)도 섬형일 수 있으며, 반도체층(122)이 선형인 경우 저항성 접촉층(124)도 선형일 수 있다. 저항성 접촉층(124)은 반도체층(122)과는 달리, 소스 전극(134)과 드레인 전극(136)이 마주보며 이격되어 있는 공간이 분리되어 있어 하부의 반도체층(122)을 노출할 수 있다. 반도체층(122)에서 소스 전극(134)과 드레인 전극(136)이 마주보며 이격되어 있는 영역은 채널이 형성될 수 있다.
- [0056] 게이트 전극(104)이 게이트 온 신호를 인가받아 반도체층(122)에 채널이 형성되면, 박막 트랜지스터가 턴온되며 드레인 전극(136)은 소스 전극(134)으로부터 데이터 신호를 제공받아 이를 화소 전극(192)에 전달할 수 있다.
- [0057] 데이터 배선(132, 134, 136) 및 노출된 반도체층(122) 상에 제1 보호층(142)(passivation layer)이 배치된다. 제1 보호층(142)은 예를 들어, 질화 실리콘 또는 산화 실리콘 등의 무기물, 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition: PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 물질 등을 포함할 수 있다.
- [0058] 제1 보호층(142) 상에는 유기층(154)이 배치될 수 있다. 유기층(154)은 평탄화 특성이 우수하며, 감광성(photosensitivity)을 가지는 물질을 포함할 수 있다.
- [0059] 제1 보호층(142)과 유기층(154)에는 드레인 전극(136)의 적어도 일부를 노출시키는 컨택홀(136a)이 형성될 수 있다. 컨택홀(136a)을 통해 노출된 드레인 전극(136)의 적어도 일부는 화소 전극(182)과 접촉될 수 있다. 이를 통해 드레인 전극(136)과 화소 전극(182)은 전기적으로 연결/접속될 수 있다.
- [0060] 유기층(154)은 표시 영역(DA) 외에 비표시 영역(NDA)에도 배치된다. 비표시 영역(NDA)에 배치된 유기층(154)의 구조와 관련하여서는 이하에서 상술하기로 한다.
- [0061] 몇몇 실시예에서, 도 2에 도시된 바와 같이 유기층(154)과 제1 보호층(142) 사이에 컬러 필터(152)가 배치될 수 있다. 컬러 필터(152)는 R(red) 컬러 필터, G(green) 컬러 필터, 및 B(blue) 컬러 필터를 포함할 수 있다. 각각의 R, G, B 컬러 필터는 각각 하나의 화소에 형성되어 R, G, B 화소를 형성한다. 컬러 필터(152)는 화소 전극(182)과 오버랩되도록 배치될 수 있다. 컬러 필터(152)는 안료를 포함하는 감광성 유기물을 포함할 수 있다. 컬러 필터(152) 상의 유기층(154)은 R, G, B 컬러 필터의 단차를 평탄화하는 역할을 할 수 있다. 컬러 필터(152)는 유기층(154)에 의해 커버될 수 있다. 다만, 이는 예시적인 것이며 본 발명이 이러한 구조에 제한되는 것은 아니다.
- [0062] 유기층(154) 상에는 공통 전극(162)이 배치될 수 있다. 공통 전극(162)은 공통 전압을 인가받아 화소 전극(182)과 함께 전계를 생성하여 액정층(300)에 포함된 액정 분자의 배향 방향을 제어할 수 있다. 공통 전극(162)은 컨택홀(136a)이 형성된 영역을 노출시키는 개구부를 포함한다. 즉, 공통 전극(162)에 형성된 개구부를 통해 드레인 전극(136)의 적어도 일부가 노출될 수 있다. 공통 전극(162)은 위 개구부를 제외한 게이트선(102)과 데이터선(132)으로 둘러싸인 화소 영역 전체에 걸쳐 일체형으로 형성될 수 있다. 공통 전극(162)은 ITO(indium tin

oxide), 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 구현될 수 있으나, 이에 제한되는 것은 아니다.

- [0063] 도 3의 실시예에서, 컬러 필터(152) 및 공통 전극(162)이 제1 기판(100) 상에 배치된 경우를 예시하였으나, 이에 제한되는 것은 아니며, 다른 실시예에서 컬러 필터(152)와 공통 전극(162)은 제2 기판(200)에 배치된 형태로 구현될 수도 있다.
- [0064] 공통 전극(162) 및 유기층(154) 상에 제2 보호층(172)이 배치될 수 있다. 제2 보호층(172)은 컨택홀(136a)이 형성된 영역을 노출시키는 개구부를 포함할 수 있다. 즉, 제2 보호층(172)에 형성된 개구부를 통해 드레인 전극(136)의 적어도 일부가 노출될 수 있다. 제2 보호층(172)은 무기 절연물일 수 있다. 예를 들어, 제2 보호층(172)은 질화 실리콘, 산화 실리콘 등을 포함할 수 있다. 제2 보호층(172)은 화소 전극(182)과 공통 전극(162) 사이에 위치하여 화소 전극(182)과 공통 전극(162)을 상호 절연할 수 있다.
- [0065] 화소 전극(182)은 제2 보호층(172) 상에 단위 화소마다 배치될 수 있다. 화소 전극(182)의 일부는 컨택홀(136a)의 내부에도 배치되어 드레인 전극(136)과 접촉할 수 있다.
- [0066] 화소 전극(182)은 공통 전극(162)과 함께 전계를 형성하여 액정층(300)에 포함된 액정 분자를 회전시키는 역할을 한다. 화소 전극(182)은 ITO 또는 IZO 등의 투명한 도전성 물질을 포함할 수 있으나, 이에 제한되는 것은 아니다.
- [0067] 화소 전극(182)은 사각형, 폐곡선 또는 피시본(fish-bone) 형태 등 다양한 형태의 비어있는 복수의 절개 패턴(182a)을 포함할 수 있다. 도 1은 절개 패턴(182a)이 스트라이프 패턴인 경우를 예시하나 본 발명이 이에 한정되는 것은 아니며, 당업자의 필요에 따라 절개 패턴(182a)의 형상은 다양하게 선택될 수 있다.
- [0068] 제2 보호층(172) 및 화소 전극(182) 상에는 차광 패턴(192)이 배치될 수 있다. 차광 패턴(192)은 빛샘을 방지하는 역할을 한다. 차광 패턴(192)은 박막 트랜지스터 영역 및 비화소 영역(화소와 화소 사이, 게이트선 및 데이터선 영역)에 배치될 수 있다. 차광 패턴(192)은 도 3에 도시된 바와 같이 컨택홀(136a) 내에 배치될 수 있다. 다만, 이는 예시적인 것으로, 이러한 구조에 국한되는 것은 아니다.
- [0069] 차광 패턴(192)은 블랙 염료나 안료를 포함하는 블랙 유기 고분자 물질이나, 크롬, 크롬 산화물 등의 금속(금속 산화물) 등을 포함하여 이루어질 수 있다.
- [0070] 컬럼 스페이스(column spacer)(194)는 제1 기판(100)과 제2 기판(200) 사이의 간격을 유지하기 위한 것으로, 컬럼 스페이스(194)는 차광 패턴(192) 상에 배치될 수 있다. 몇몇 실시예에서, 컬럼 스페이스(194)의 단부는 도 4에 도시된 바와 같이 제2 기판(200) 측에 맞닿을 수 있다. 다만, 이는 예시적인 것으로, 컬럼 스페이스(194)의 단부는 제2 표시기판(200)으로부터 소정 거리 이격되어 배치될 수도 있다.
- [0071] 도시하지는 않았으나, 컬럼 스페이스(194)는 단차가 상이한 복수의 컬럼 스페이스를 포함하여 구현될 수 있다. 예를 들어, 상대적으로 단차가 높은 메인 컬럼 스페이스 및 상대적으로 단차가 낮은 서브 컬럼 스페이스를 포함할 수 있다. 이 경우, 외부 가압으로부터 제1 기판(100)과 제2 기판(200)의 간격은 일차적으로 메인 컬럼 스페이스에 의해 유지될 수 있으며, 더욱 큰 가압이 이루어진 경우, 이차적으로 서브 컬럼 스페이스에 의해 제1 기판(100)과 제2 기판(200)의 간격이 유지될 수 있다.
- [0072] 컬럼 스페이스(194)는 박막 트랜지스터에 대응되는 영역에 형성될 수 있다. 컬럼 스페이스(194)의 적어도 일부는 게이트 배선(112, 114)과 중첩될 수 있다. 다만, 이는 예시적인 것으로, 컬럼 스페이스(194)의 배치가 이에 국한되는 것은 아니다.
- [0073] 액정층(300)을 향하는 제1 기판(100)의 일면 및 제2 기판(200)의 일면에는 각각 배향막(미도시)이 배치될 수 있다. 즉, 화소 전극(182), 제2 보호막(172), 차광 패턴(192), 및 컬럼 스페이스(194) 상에는 액정층(300)을 배향할 수 있는 배향막(미도시)이 배치될 수 있다.
- [0074] 몇몇 실시예에서, 컬럼 스페이스(194)는 차광 패턴(192)과 동일한 물질로 이루어질 수 있다. 컬럼 스페이스(194) 및 차광 패턴(192)은 하프톤 마스크나 슬릿 마스크 노광을 통한 하나의 패터닝 공정을 통해 동시에 형성될 수 있다. 즉, 컬럼 스페이스(194, 196) 및 차광 패턴(192)은 동일 물질로 이루어질 수 있으며, 일체형으로 구현될 수 있다.
- [0075] 이하, 비표시 영역(NDA)에 배치된 유기층(154)의 구조에 대해 상세히 설명한다.
- [0076] 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다. 도 5는 도 4의 V-V'선을 따라 절단한 단면도이다.

- [0077] 도 4 및 도 5를 참조하면, 유기층(154)은 제1 기관(100) 상의 비표시 영역(NDA)에 배치된 돌출부(156)를 포함한다. 돌출부(156)는 비표시 영역(NDA)에 배치된 유기층(154)의 상부 표면으로부터 소정 높이(d1) 돌출되어 단차를 형성할 수 있다.
- [0078] 차광 패턴(192)은 유기층(154) 상에 배치되고, 유기층(154)에 형성된 돌출부(156)로 인하여 비표시 영역(NDA)에 배치된 차광 패턴(192)의 상부 표면으로부터 소정 높이(d2) 돌출된 형상의 단차부(196)를 포함한다. 단차부(196)의 적어도 일부는 돌출부(156)와 중첩될 수 있다. 단차부(196)의 높이(d2)는 돌출부(156)의 높이 보다 낮을 수 있다. 단차부(196)의 높이(d2)는 컬럼 스페이서(194)의 높이보다 낮을 수 있다.
- [0079] 한편, 액정 표시 장치를 제조하는 과정에 있어서, 제1 기관(100)에 액정층을 개재한 이후 제2 기관(200)을 제1 기관(100)의 상부에 위치시켜 가압하는 방식으로 제1 기관(100)과 제2 기관(200)을 합착할 수 있다. 이때, 위 가압에 따른 제2 기관(200)의 처짐으로 인하여 제1 기관(100)과 제2 기관(200)이 들러 붙을 수 있는데, 특히 비표시 영역(NDA)에서 그러할 수 있다. 이와 같이 제1 기관(100)과 제2 기관(200)이 들러 붙게 되면 비표시 영역(NDA)으로 액정이 온전히 퍼지지 못할 수 있고, 이에 따라 액정의 빈 공간이 시인되는 문제가 생길 수 있다.
- [0080] 본 발명의 일 실시예에 따른 액정 표시 장치(10)의 경우에는, 유기층(154)에 형성된 돌출부(156) 구조를 포함함에 따라 차광 패턴(192)에 자연스럽게 단차부(156)를 형성할 수 있어서, 실링 액정 표시 장치(10)의 제조 과정 중 위와 같은 제2 기관(200)의 처짐이 발생하더라도 제2 기관(200)은 우선적으로 차광 패턴(192)의 단차부(156)에 의해 지지될 수 있다. 즉, 위와 같은 제2 기관(200)의 처짐이 발생하더라도 차광 패턴(192)의 단차부(156)에 의해 제1 기관(100)과 제2 기관(200)의 간격은 계속해서 유지될 수 있고, 이에 따라 액정은 비표시 영역(NDA) 전체에 걸쳐 온전히 퍼질 수 있게 된다.
- [0081] 몇몇 실시예에서, 돌출부(156)는 평면 시점 형상이 점(dot) 형상으로 구현될 수 있다. 예를 들어, 돌출부(156)는 평면 시점 형상이 도 4에 도시된 바와 같이 소정 폭(w1)을 가지는 정사각 형상으로 구현될 수 있다. 돌출부(156)로 인해 형성되는 차광 패턴(192)의 단차부(196)의 평면 시점 형상도 돌출부(156)의 형상과 유사할 수 있으며, 돌출부(156)의 폭(w1)보다 더 넓은 폭(w2)으로 구현될 수 있다. 단차부(196)가 배치된 내측 영역에 돌출부(156)가 위치할 수 있다. 다만, 돌출부(156)는 평면 시점 형상은 이에 국한되지 않으며, 삼각, 직사각 등 다각형 형상으로 구현될 수도 있고, 원, 타원 등의 형상으로 구현될 수도 있다.
- [0082] 몇몇 실시예에서, 비표시 영역(NDA)은 표시 영역(DA)의 외측 둘레를 따라 배치될 수 있다. 이에 따라, 비표시 영역(NDA)은 띠 형상으로 구현될 수 있다. 예를 들어, 도 1 및 도 4를 참조하면, 표시 영역(DA)의 평면 형상이 사각 형상으로 구현된 경우, 비표시 영역(NDA)은 사각 띠 형상으로 구현될 수 있다.
- [0083] 몇몇 실시예에서, 유기층(154)은 평면 시점 형상이 점(dot) 형상인 복수의 돌출부(156)를 포함할 수 있고, 복수의 돌출부(156)는 표시 영역(DA)의 외측 둘레를 따라 상호 이격되어 배치될 수 있다. 도 4의 실시예에서와 같이 복수의 돌출부(156)간 이격 거리(L1)는 일정할 수 있으나, 이는 예시적인 것으로, 이에 제한되는 것은 아니다.
- [0084] 몇몇 실시예에서, 돌출부(156)는 표시 영역(DA)의 경계와 실링 부재(250)의 사이 영역에 배치될 수 있다. 도 4의 실시예에서와 같이 표시 영역(DA)의 평면 시점 형상이 사각 형상이고, 실링 부재(250)가 표시 영역의 외측 둘레를 따라 사각 띠 형상으로 구현된 경우, 표시 영역(DA)과 실링 부재(250)간 이격 영역 역시 사각 띠 형상일 수 있다. 이때, 돌출부(156)는 표시 영역(DA)과 실링 부재(250)간 이격 영역의 중심선(CL) 상에 배치될 수 있다. 중심선(CL)은 표시 영역(DA)과 실링 부재(250)간 이격 영역 폭의 중심 점을 연결한 선일 수 있다. 중심선(CL)은 폐선 일 수 있다.
- [0085] 돌출부(156)가 중심선(CL) 상에 배치됨에 따라 차광 패턴(192)의 단차부(196) 역시 중심선(CL) 상에 형성될 수 있고, 이렇게 단차부(196)가 중심선(CL) 상에 형성됨에 따라 단차부(196)는 위와 같은 제2 기관(200)의 처짐이 발생할 경우 균형감 있게 제2 기관(200)을 지지할 수 있다.
- [0086] 도 4의 실시예에서는 중심선(CL)의 평면 시점 형상이 사각형인 경우를 예시하였으나, 이에 제한되는 것은 아니며, 표시 영역(DA)의 형상 및 실링 부재의(250)의 형상에 따라 여러 다양한 형상으로 구현될 수 있다.
- [0087] 도 6은 본 발명의 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- [0088] 도 6을 참조하면, 본 발명의 다른 실시예에 따른 액정 표시 장치(20)는 도 1 내지 도 5를 통해 상술한 액정 표시 장치(10)와 비교하여 유기층(154)의 돌출부(156-2a, 156-2b) 구성이 상이하며, 그 외 나머지 구성은 동일하거나 유사할 수 있다. 이하에서는 중복된 부분을 제외한 차이점 위주로 설명한다.

- [0089] 도 6의 실시예에서, 유기층(154)의 돌출부(156-2a, 156-2b)는 제1 돌출부(156-2a)와 제2 돌출부(156-2b)를 포함한다. 제1 돌출부(156-2a)는 제2 돌출부(156-2b)에 비해 상대적으로 비표시 영역(NDA)의 내측에 배치될 수 있다.
- [0090] 도 6을 참조하면, 몇몇 실시예에서, 제1 돌출부(156-2a)는 표시 영역(DA)과 실링 부재(250)간 이격 영역 중심선(CL)의 내측에 배치될 수 있고, 제2 돌출부(156-2b)는 중심선(CL)의 외측에 배치될 수 있다.
- [0091] 몇몇 실시예에서, 제1 돌출부(156-2a)는 표시 영역(DA)과 중심선(CL)간 이격 영역의 중심선(미도시) 상에 배치될 수 있고, 제2 돌출부(156-2b)는 중심선(CL)과 실링 부재(250)간 이격 영역의 중심선(미도시) 상에 배치될 수 있다. 다만, 이는 예시적인 것으로, 제1 돌출부(156-2a) 및 제2 돌출부(156-2b)의 배치가 이에 제한되는 것은 아니다.
- [0092] 몇몇 실시예에서, 유기층(154)은 평면 시점 형상이 점(dot) 형상인 복수의 제1 돌출부(156-2a) 및 복수의 제2 돌출부(156-2b)를 포함할 수 있다. 복수의 제1 돌출부(156-2a)는 표시 영역(DA)의 외측 둘레를 따라 소정 간격(L2)으로 상호 이격되어 배치될 수 있다. 복수의 제2 돌출부(156-2b)는 표시 영역(DA)의 외측 둘레를 따라 소정 간격(L3)으로 상호 이격되어 배치될 수 있다. 복수의 제1 돌출부(156-2a)간 이격 거리(L2)와 복수의 제2 돌출부(156-2b)간 이격 거리(L3)는 동일할 수 있으나, 이에 제한되는 것은 아니다.
- [0093] 몇몇 실시예에서, 제2 돌출부(156-2b)는 제1 돌출부(156-2a)로부터 행 또는 열 방향을 기준으로 하여 대각선 방향으로 이격되어 배치될 수 있다. 여기서, 행 방향은 도 6의 도면상 가로 방향일 수 있고, 열 방향은 도 6의 도면상 세로 방향일 수 있다. 이에 따라, 복수의 제1 돌출부(156-2a) 및 복수의 제2 돌출부(156-2b)는 중심선(CL)을 사이에 두고 지그재그 형태로 배열될 수 있다.
- [0094] 제1 돌출부(156-2a) 및 제2 돌출부(156-2b)가 중심선(CL)을 사이에 두고 지그재그 형태로 배열됨에 따라 차광 패턴(192)의 단차부(196) 역시 중심선(CL)을 사이에 두고 지그재그 형태로 배열될 수 있고, 이렇게 단차부(196)가 중심선(CL)을 사이에 두고 지그재그 형태로 배열됨에 따라 단차부(196)는 위와 같은 제2 기관(200)의 처짐이 발생할 경우 균형감 있게 제2 기관(200)을 지지할 수 있다. 다만, 이는 예시적인 것으로, 제1 돌출부(156-2a) 및 제2 돌출부(156-2b)의 배치 관계가 이에 제한되는 것은 아니다.
- [0095] 도 7은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- [0096] 도 7을 참조하면, 본 발명의 또 다른 실시예에 따른 액정 표시 장치(30)는 도 1 내지 도 5를 통해 상술한 액정 표시 장치(10)와 비교하여 유기층(154)의 돌출부(156-3a, 156-3b) 구성이 상이하하며, 그 외 나머지 구성은 동일하거나 유사할 수 있다. 이하에서는 중복된 부분을 제외한 차이점 위주로 설명한다.
- [0097] 도 7의 실시예에서, 유기층(154)의 돌출부(156-3a, 156-3b)는 제1 돌출부(156-3a)와 제2 돌출부(156-3b)를 포함한다. 제1 돌출부(156-3a)는 제2 돌출부(156-3b)에 비해 상대적으로 비표시 영역(NDA)의 내측에 배치될 수 있다.
- [0098] 도 7을 참조하면, 몇몇 실시예에서, 제1 돌출부(156-3a)는 표시 영역(DA)과 실링 부재(250)간 이격 영역 중심선(CL)의 내측에 배치될 수 있고, 제2 돌출부(156-3b)는 중심선(CL)의 외측에 배치될 수 있다.
- [0099] 몇몇 실시예에서, 제1 돌출부(156-3a)는 표시 영역(DA)과 중심선(CL)간 이격 영역의 중심선(미도시) 상에 배치될 수 있고, 제2 돌출부(156-3b)는 중심선(CL)과 실링 부재(250)간 이격 영역의 중심선(미도시) 상에 배치될 수 있다. 다만, 이는 예시적인 것으로, 제1 돌출부(156-3a) 및 제2 돌출부(156-3b)의 배치가 이에 제한되는 것은 아니다.
- [0100] 몇몇 실시예에서, 유기층(154)은 평면 시점 형상이 점(dot) 형상인 복수의 제1 돌출부(156-3a) 및 복수의 제2 돌출부(156-3b)를 포함할 수 있다. 복수의 제1 돌출부(156-3a)는 표시 영역(DA)의 외측 둘레를 따라 소정 간격(L4)으로 상호 이격되어 배치될 수 있다. 복수의 제2 돌출부(156-3b)는 표시 영역(DA)의 외측 둘레를 따라 소정 간격(L4)으로 상호 이격되어 배치될 수 있다. 즉, 복수의 제1 돌출부(156-3a)간 이격 거리(L4)와 복수의 제2 돌출부(156-3b)간 이격 거리(L4)는 동일할 수 있다.
- [0101] 몇몇 실시예에서, 제2 돌출부(156-3b)는 제1 돌출부(156-3a)로부터 행 방향 또는 열 방향으로 이격되어 배치될 수 있다. 여기서, 행 방향은 도 7의 도면상 가로 방향일 수 있고, 열 방향은 도 7의 도면상 세로 방향일 수 있다. 이에 따라, 제1 돌출부(156-3a) 및 제2 돌출부(156-3b)는 중심선(CL)을 사이에 두고 좌우 또는 상하 대칭적

으로 배열될 수 있다.

- [0102] 제1 돌출부(156-3a) 및 제2 돌출부(156-3b)가 중심선(CL)을 기준으로 좌우 또는 상하 대칭적으로 배열됨에 따라 차광 패턴(192)의 단차부(196) 역시 중심선(CL)을 기준으로 좌우 또는 상하 대칭적으로 배열될 수 있고, 이렇게 단차부(196)가 중심선(CL)을 기준으로 좌우 또는 상하 대칭적으로 배열됨에 따라 단차부(196)는 위와 같은 제2 기관(200)의 치짐이 발생할 경우 균형감 있게 제2 기관(200)을 지지할 수 있다. 다만, 이는 예시적인 것으로, 제1 돌출부(156-3a) 및 제2 돌출부(156-3b)의 배치 관계가 이에 제한되는 것은 아니다.
- [0103] 도8은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다. 도 9는 도 8의 IX- IX'선을 따라 절단한 단면도이다.
- [0104] 도 8을 참조하면, 본 발명의 또 다른 실시예에 따른 액정 표시 장치(40)는 도 1 내지 도 5를 통해 상술한 액정 표시 장치(10)와 비교하여 유기층(154)의 돌출부(156-4a, 156-4b, 156-4c) 구성이 상이하며, 그 외 나머지 구성은 동일하거나 유사할 수 있다. 이하에서는 중복된 부분을 제외한 차이점 위주로 설명한다.
- [0105] 도 8의 실시예에서, 유기층(154)의 돌출부(156-4a, 156-4b, 156-4c)는 평면 시점 형상이 소정 방향으로 연장된 형상을 갖는다. 돌출부(156-4a, 156-4b, 156-4c)가 연장된 형상을 가짐에 따라 차광 패턴(192)의 단차부(196-4) 역시 동일 방향으로 연장된 형상을 가질 수 있다. 몇몇 실시예에서, 돌출부(156-4a, 156-4b, 156-4c)는 평면 시점 형상이 직사각형일 수 있으나, 이에 제한되는 것은 물론 아니다.
- [0106] 몇몇 실시예에서, 돌출부(156-4a, 156-4b, 156-4c)의 연장 방향으로의 중심은 표시 영역(DA)과 실링 부재(250)간 이격 영역 중심선(CL) 상에 형성될 수 있다. 즉, 돌출부(156-4a, 156-4b, 156-4c)는 중심선(CL)을 기준으로 대칭인 형상일 수 있다. 다만, 이는 예시적인 것으로, 돌출부(156-4a, 156-4b, 156-4c)와 중심선(CL)간 위치 관계가 이에 제한되는 것은 아니다.
- [0107] 몇몇 실시예에서, 돌출부(156-4a, 156-4b, 156-4c)는 연장된 방향이 서로 상이한 제1 돌출부(156-4a), 제2 돌출부(156-4b), 및 제3 돌출부(156-4c)를 포함하여 구현될 수 있다.
- [0108] 몇몇 실시예에서, 유기층(154)은 복수의 제1 돌출부(156-4a), 복수의 제2 돌출부(156-4b), 및 복수의 제3 돌출부(156-4c)를 포함할 수 있다. 복수의 제1 돌출부(156-4a), 복수의 제2 돌출부(156-4b), 및 복수의 제3 돌출부(156-4c)는 표시 영역(DA)의 외측 둘레를 따라 상호 이격되어 배치될 수 있다.
- [0109] 도 8을 참조하면, 표시 영역(DA)의 평면 형상이 사각형으로 구현된 경우, 유기층(154)은 행 방향(X 방향)으로 연장된 형상인 복수의 제1 돌출부(156-4a), 열 방향(Y 방향)으로 연장된 형상인 복수의 제2 돌출부(156-4b), 및 행 방향 또는 열 방향을 기준으로 대각선 방향으로 연장된 형상인 복수의 제3 돌출부(156-4c)를 포함할 수 있다. 구체적으로, 표시 영역(NDA)의 도면상 좌우 측에 위치한 비표시 영역(NDA)에는 행 방향(X 방향)으로 연장된 형상의 복수의 제1 돌출부(156-4a)가 배치되고, 표시 영역(NDA)의 도면상 상하 측에 위치한 비표시 영역(NDA)에는 열 방향(Y 방향)으로 연장된 형상인 복수의 제2 돌출부(156-4b)가 배치되며, 표시 영역(NDA)의 코너(corner) 측에 위치한 비표시 영역(NDA)에는 행 방향 또는 열 방향을 기준으로 대각선 방향으로 연장된 형상인 복수의 제3 돌출부(156-4c)가 배치될 수 있다.
- [0110] 즉, 제1 돌출부(156-4a), 제2 돌출부(156-4b), 및 제3 돌출부(156-4c) 각각의 연장 방향은 서로 상이하지만, 공통적으로 각각의 연장 방향은 표시 영역(NDA)을 향하도록 구현될 수 있다. 이와 같이, 제1 돌출부(156-4a), 제2 돌출부(156-4b), 및 제3 돌출부(156-4c)의 연장 방향이 표시 영역(NDA)을 향하도록 구현됨에 따라, 액정 표시 장치를 제조하는 과정에 있어서, 제1 기관(100)과 제2 기관(200)을 합착할 시에 액정이 퍼지는 것을 가로막지 않을 수 있으며, 또한 비표시 영역(NDA)의 외곽에까지 액정이 고르게 퍼지도록 유도할 수 있다.
- [0111] 도 10은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 비표시 영역에 배치된 유기층의 돌출부 구조를 설명하기 위한 개략적인 평면도이다.
- [0112] 도 10을 참조하면, 본 발명의 또 다른 실시예에 따른 액정 표시 장치(50)는 도 8 내지 도 9를 통해 상술한 액정 표시 장치(40)와 비교하여 유기층(154)의 돌출부(156-5a, 156-5b) 구성이 상이하며, 그 외 나머지 구성은 동일하거나 유사할 수 있다. 이하에서는 중복된 부분을 제외한 차이점 위주로 설명한다.
- [0113] 도 10의 실시예에서, 유기층(154)의 돌출부(156-5a, 156-5b)는 제1 돌출부(156-5a)와 제2 돌출부(156-5b)를 포함한다. 제1 돌출부(156-5a)의 평면 시점 형상은 점(dot) 형상이고, 제2 돌출부(156-5b)의 평면 시점 형상은 소정 방향으로 연장된 형상일 수 있다. 이에 따라, 제2 돌출부(156-5b)의 연장 방향으로의 폭은 제1 돌출부(156-

5a)의 위 연장 방향으로의 폭보다 클 수 있다.

- [0114] 제1 돌출부(156-5a)의 형상 및 배치와 관련하여, 도 1 내지 도 5를 통해 전술한 내용이 실질적으로 동일하게 적용될 수 있고, 제2 돌출부(156-5b)의 형상 및 배치와 관련하여서는 도 8 내지 도 9를 통해 전술한 내용이 실질적으로 동일하게 적용될 수 있다.
- [0115] 몇몇 실시예에서, 유기층(154)은 복수의 제1 돌출부(156-5a)와 복수의 제2 돌출부(156-5b)를 포함할 수 있다. 복수의 제1 돌출부(156-5a)와 복수의 제2 돌출부(156-5b)는 표시 영역(DA)의 외측 둘레를 따라 상호 이격되어 배치될 수 있다. 이때, 제1 돌출부(156-5a)와 제2 돌출부(156-5b)는 도 10에 도시된 바와 같이 교대로 반복하여 배치될 수 있다.
- [0116] 다음으로, 상술한 바와 같은 본 발명의 일 실시예에 따른 액정 표시 장치(10)의 제조 방법에 대해 설명한다.
- [0117] 도 11 내지 도 23은 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법의 공정 단계별 단면도들이다.
- [0118] 먼저, 도 2, 도 3, 및 도 11을 참조하면, 제1 기관(100) 상에 게이트 배선(102, 104)을 형성한다.
- [0119] 투명한 물질, 예를 들어 유리 및 석영을 포함하는 제1 기관(100) 위에 제1 금속층(미도시)을 형성한다. 제1 금속층(미도시)은 알루미늄, 구리, 은, 몰리브덴, 크롬, 티타늄, 탄탈륨 또는 이들의 합금 등으로 형성될 수 있으며, 물리적 성질이 다른 두 개 이상의 층으로 형성될 수 있다. 제1 금속층(미도시)은 일례로, 스퍼터링 공정에 의해 증착된다. 이어서, 제1 노광 마스크를 이용한 사진 식각 공정으로 제1 금속층(미도시)을 패터닝하여 게이트 트션(102) 및 게이트 전극(104)을 포함하는 게이트 배선(102, 104)을 형성한다. 게이트 전극(104)은 게이트선(102)으로부터 분기된 돌기형태일 수 있다.
- [0120] 다음으로, 도 12를 참조하면, 게이트 배선(102, 104) 상에 게이트 절연막(112)을 형성한다. 게이트 절연막(112)은 플라즈마 화학 기상 증착(Plasma Enhanced Chemical Vapor Deposition: PECVD) 방법을 통해 형성될 수 있으며, 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂) 등을 포함할 수 있다.
- [0121] 다음으로, 도 13을 참조하면, 반도체층(122) 및 저항성 접촉층(124)을 게이트 절연막(112) 상에 형성한다. 반도체층(122)은 수소화 비정질 실리콘(hydrogenated amorphous silicon) 또는 다결정 실리콘을 이용하여 형성할 수 있다. 반도체층(122) 및 저항성 접촉층(124)은 사진 식각 공정을 통해 형성할 수 있다.
- [0122] 다음으로, 도 14를 참조하면, 게이트선(102)과 교차하여 단위 화소를 정의하는 데이터선(132)과 소스 전극(134) 및 드레인 전극(136)을 포함하는 데이터 배선(132, 134, 136)을 사진 식각 공정을 통해 게이트 절연막(112), 반도체층(122) 및 저항성 접촉층(124) 상에 형성한다. 데이터 배선(132, 134, 136)은 게이트 배선(102, 104)과 마찬가지로 알루미늄, 구리, 은, 몰리브덴, 크롬, 티타늄, 탄탈륨 또는 이들의 합금 등으로 형성될 수 있으며, 물리적 성질이 다른 두 개 이상의 층으로 형성될 수 있다.
- [0123] 본 실시예에서 반도체층(122) 및 저항성 접촉층(124)과 데이터 배선(132, 134, 136)을 별개의 사진 식각 공정을 통해 형성하는 것으로 예시하였으나, 이에 제한되는 것은 아니며, 반도체층(122), 저항성 접촉층(124), 및 데이터 배선(132, 134, 136)은 하나의 마스크를 이용한 사진 식각 공정을 통해 형성할 수 있다. 이 경우, 데이터선(132)의 하부에 반도체층(122) 및 저항성 접촉층(124)의 잔존물이 남을 수 있다. 달리 말해, 반도체층(122) 및 저항성 접촉층(124)은 선형으로 구현될 수 있다. 반도체층(122)은 게이트 전극(104), 소스 전극(134), 및 드레인 전극(136)과 함께 박막 트랜지스터를 구성하며, 채널을 형성할 수 있다.
- [0124] 다음으로, 도 15를 참조하면, 박막 트랜지스터가 형성된 제1 기관(102) 상에 제1 보호막(142-1)을 형성한다. 제1 보호막(142-1)은 예를 들어, 질화 실리콘 또는 산화 실리콘 등의 무기물 등으로 형성될 수 있으며, 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition: PECVD)으로 a-Si:C:O, a-Si:O:F 등의 물질 등을 포함하여 형성될 수 있다.
- [0125] 다음으로, 도 16을 참조하면, 제1 보호막(142-1) 상에 컬러 필터(152)를 형성한다. 컬러 필터(152)는 화소 영역에 배치될 수 있으며, R(red) 필터, G(green) 필터, 및 B(blue) 필터를 포함할 수 있다. 컬러 필터(152)는 안료를 포함하는 감광성 유기물로 형성될 수 있다.
- [0126] 컬러 필터(152)는 사진 식각 공정이나 잉크젯 프린팅 방법 등에 의해 형성할 수 있으며, 이 외에도 다양한 방법이 적용될 수도 있다.
- [0127] 몇몇 실시예에서, 컬러 필터(152)는 스티치-샷(Stitch-Shot) 방식으로 형성할 수 있다. 이 경우, 하나의 마스크를 연속적/반복적으로 사용할 수 있다. 다만, 이는 예시적인 것으로, 컬러 필터(152)의 형성 방법이 이에 제한

되는 것은 아니다.

- [0128] 다음으로, 도 17을 계속 참조하면, 제1 보호막(142-1) 및 컬러 필터(152)상에 제1 유기막(154-1)을 형성한다. 제1 유기막(154-1)은 평탄화 특성이 우수하며, 감광성(photosensitivity)을 가지는 물질로 형성할 수 있다. 제1 유기막(154-1)은 스핀 코팅(spin coating) 방법 또는 슬릿 코팅(slit coating) 방법으로 형성하거나 스핀 코팅과 슬릿 코팅 방법을 동시에 사용하여 형성할 수도 있다.
- [0129] 다음으로, 도 18을 참조하면, 제1 보호막(142-1) 및 제1 유기막(154-1)에 드레인 전극(136)의 적어도 일부를 노출시키는 컨택홀(136a)을 형성한다. 구체적으로, 제1 유기막(154-1)에 컨택홀(136a)을 형성하여 유기층(154)을 형성하며, 이어서 제1 보호막(142-1)에 컨택홀(136a)을 형성하여 제1 보호층(142)을 형성할 수 있다.
- [0130] 이때, 비표시 영역(NDA)에 형성된 제1 유기막(154-1)을 하프톤 마스크나 슬릿 마스크 노광을 통해 돌출부(156)를 포함하는 유기층(154)을 형성한다. 유기층(154)은 스티치-샷(Stitch-Shot) 방식으로 형성할 수 있다. 이 경우, 유기층(154)의 비표시 영역(NDA) 부분을 형성하기 위한 마스크와 유기층(154)의 표시 영역(DA) 부분을 형성하기 위한 마스크는 상이할 수 있다. 위 표시 영역(DA) 부분을 형성하기 위한 마스크는 연속적/반복적으로 사용될 수 있다. 다만, 이는 예시적인 것으로, 유기층(154)의 형성 방법이 이에 제한되는 것은 아니다.
- [0131] 다음으로, 도 19를 참조하면, 유기층(154) 상에 공통 전극(162)을 형성한다. 공통 전극(162)은 컨택홀(136a)이 형성된 영역을 노출시키는 개구부를 포함할 수 있다. 공통 전극(162)은 위 개구부를 제외한 게이트선(102)과 데이터선(132)으로 둘러싸인 화소 영역 전체에 걸쳐 일체형으로 형성될 수 있다. 공통 전극(162)은 다결정, 단결정 또는 비정질의 ITO(indium tin oxide), 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 형성할 수 있으나, 이에 제한되는 것은 아니다.
- [0132] 다음으로, 도 20를 참조하면, 공통 전극(162) 및 유기층(154) 상에 제2 보호층(172)을 형성한다. 제2 보호층(172)은 컨택홀(136a)이 형성된 영역을 노출시키는 개구부를 포함할 수 있다. 제2 보호층(172)은 무기 절연물질을 예를 들어 질화 실리콘 또는 산화 실리콘 등을 공통 전극(162) 및 유기층(154) 상에 증착하는 과정 및 이를 패터닝하여 컨택홀(136a)이 형성된 영역을 노출하는 과정을 포함하여 형성할 수 있다.
- [0133] 몇몇 실시예에서, 제2 보호층(172)은 패터닝 되어 비표시 영역(NDA)의 돌출부(156) 상에는 배치되지 않은 구조로 구현될 수 있으나, 이에 제한되는 것은 아니며, 비표시 영역(NDA)의 돌출부(156) 상에 배치된 형태로 구현될 수도 있다.
- [0134] 다음으로, 도 21을 참조하면, 제2 보호층(172) 및 유기층(154) 상에 화소 전극(182)을 형성한다. 구체적으로, 화소 전극(182)은 제2 보호층(172)에 형성된 개구부와 유기층(154) 및 제1 보호층(142)에 형성된 컨택홀(136a)을 통해 노출된 드레인 전극(136)의 적어도 일부와 접촉할 수 있도록 형성할 수 있다. 이와 같은 접촉을 통해, 화소 전극(182)은 드레인 전극(136)과 전기적으로 연결/접속될 수 있다.
- [0135] 다음으로, 도 22를 참조하면, 차광 패턴(192)을 형성한다. 차광 패턴(192)은 액정층(300)에 포함된 액정 분자가 동작하지 않는 영역 예를 들어, 박막 트랜지스터 영역 및 비화소 영역(화소와 화소 사이, 게이트선 및 데이터선 영역)에 형성할 수 있다. 차광 부재(192)는 블랙 염료나 안료를 포함하는 블랙 유기 고분자 물질이나, 크롬, 크롬 산화물 등의 금속(금속 산화물) 등을 이용하여 형성할 수 있다.
- [0136] 차광 패턴(192)은 유기층(154)에 형성된 돌출부(156)로 인하여 비표시 영역(NDA)에 배치된 차광 패턴(192)의 상부 표면으로부터 소정 높이(d2) 돌출된 단차부(156)를 포함할 수 있다.
- [0137] 몇몇 실시예에서, 차광 패턴(192)은 스티치-샷(Stitch-Shot) 방식으로 형성할 수 있다. 이 경우, 차광 패턴(192)의 비표시 영역(NDA) 부분을 형성하기 위한 마스크와 차광 패턴(192)의 표시 영역(DA) 부분을 형성하기 위한 마스크는 상이할 수 있다. 위 표시 영역(DA) 부분을 형성하기 위한 마스크는 연속적/반복적으로 사용될 수 있다. 다만, 이는 예시적인 것으로, 차광 패턴(192)의 형성 방법이 이에 제한되는 것은 아니다.
- [0138] 다음으로, 차광 패턴(192) 상에 컬럼 스페이서(194)를 형성한다. 컬럼 스페이서(194)를 도 22에 도시된 바와 같이, 차광 패턴(192)과 일체형으로 이와 동시에 형성할 수 있다. 예를 들어, 하프톤 마스크나 슬릿 마스크 노광을 통해, 컬럼 스페이서(194)와 차광 부재(192)를 동일한 물질로 동일한 패터닝 공정을 통해 형성할 수 있다. 다만, 이는 예시적인 것으로 이에 국한되는 것은 아니다.
- [0139] 컬럼 스페이서(194)를 도 22에 도시된 바와 같이 박막 트랜지스터에 대응되는 영역에 형성할 수 있다. 다만, 이는 예시적인 것으로 컬럼 스페이서(194)의 형성 위치가 이에 국한되는 것은 아니다. 컬럼 스페이서(194)의 높이는 도 22에 도시된 바와 같이 단차부(196)의 높이(d2)보다 높을 수 있다. 다음으로, 도 23을 참조하면, 제1 기판

(100)에 양의 유전율 이방성 또는 음의 유전율 이방성을 가지는 액정 분자를 도포하여 액정층(300)을 형성한다. 다음으로, 액정층(300)이 형성된 제1 기판(100)을 제2 기판(200)과 합착한다.

[0140] 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법의 경우에는, 유기층(154)에 형성된 돌출부(156) 구조를 포함함에 따라 차광 패턴(192)에 자연스럽게 단차부(156)를 형성할 수 있어서, 설령 제1 기판(100)과 제2 기판(200)을 합착할 시에 제2 기판(200)의 처짐이 발생하더라도 제2 기판(200)은 우선적으로 차광 패턴(192)의 단차부(156)에 의해 지지될 수 있다. 즉, 위와 같은 제2 기판(200)의 처짐이 발생하더라도 차광 패턴(192)의 단차부(156)에 의해 제1 기판(100)과 제2 기판(200)의 간격은 계속해서 유지될 수 있고, 이에 따라 액정은 비표시 영역(NDA) 전체에 걸쳐 온전히 퍼질 수 있게 된다.

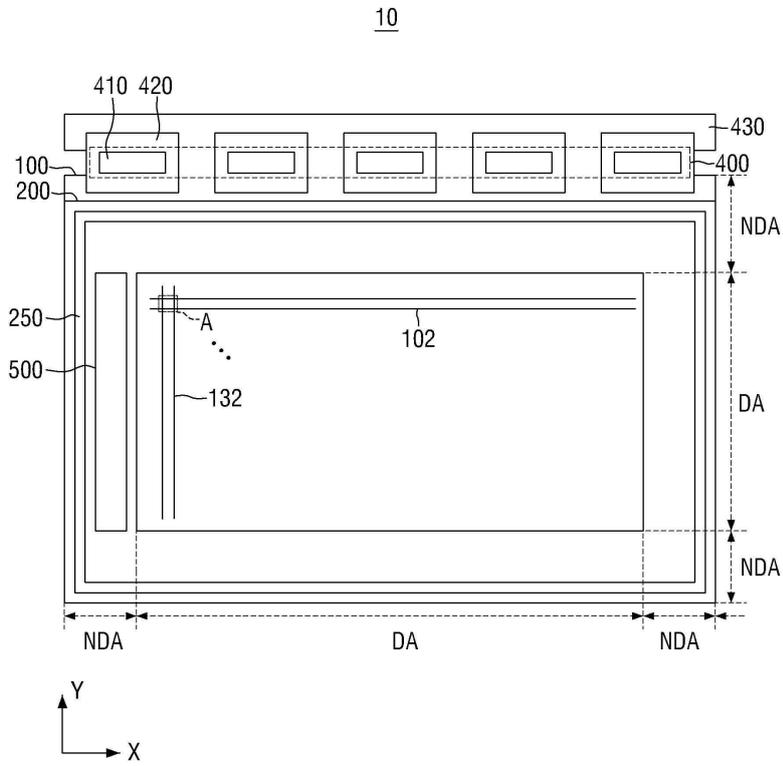
[0141] 이상에서 본 발명의 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 발명의 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

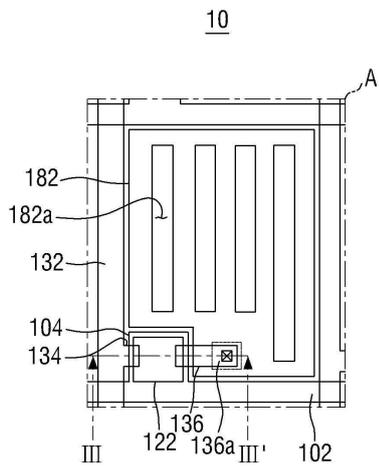
- [0142]
- 100: 제1 기판
 - 200: 제2 기판
 - 300: 액정층
 - 102: 게이트선
 - 104: 게이트 전극
 - 112: 게이트 절연막
 - 122: 반도체층
 - 124: 저항성 접촉층
 - 132: 데이터선
 - 134: 소스 전극
 - 136: 드레인 전극
 - 142: 제1 보호층
 - 152: 컬러 필터
 - 154: 유기층
 - 156: 돌출부
 - 162: 공통 전극
 - 172: 제2 보호층
 - 182: 화소 전극
 - 192: 차광 패턴
 - 194: 컬럼 스페이서
 - 196: 단차부

도면

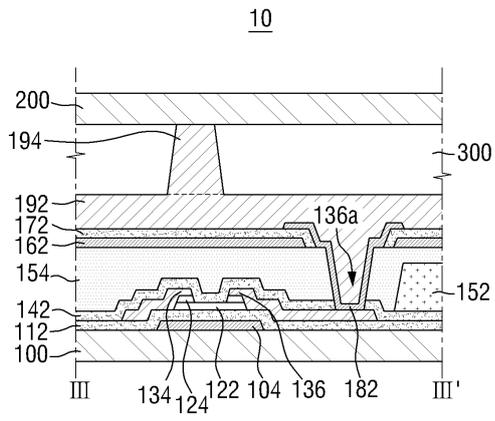
도면1



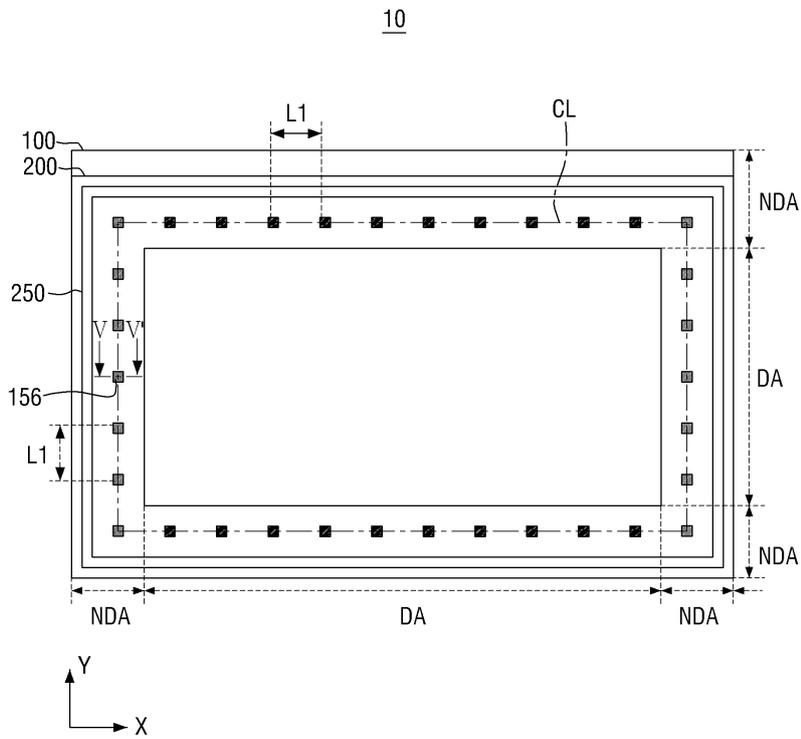
도면2



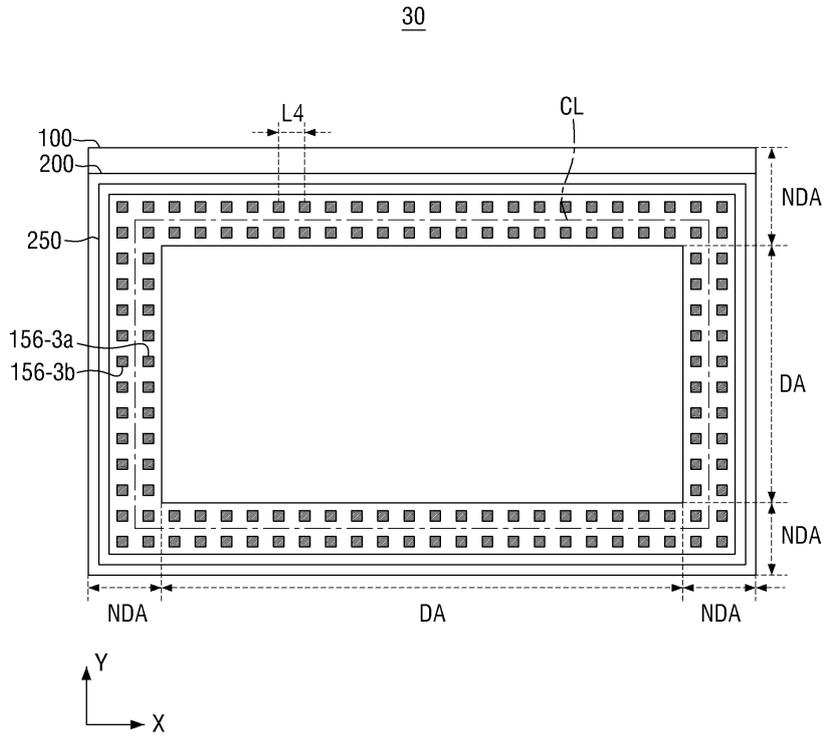
도면3



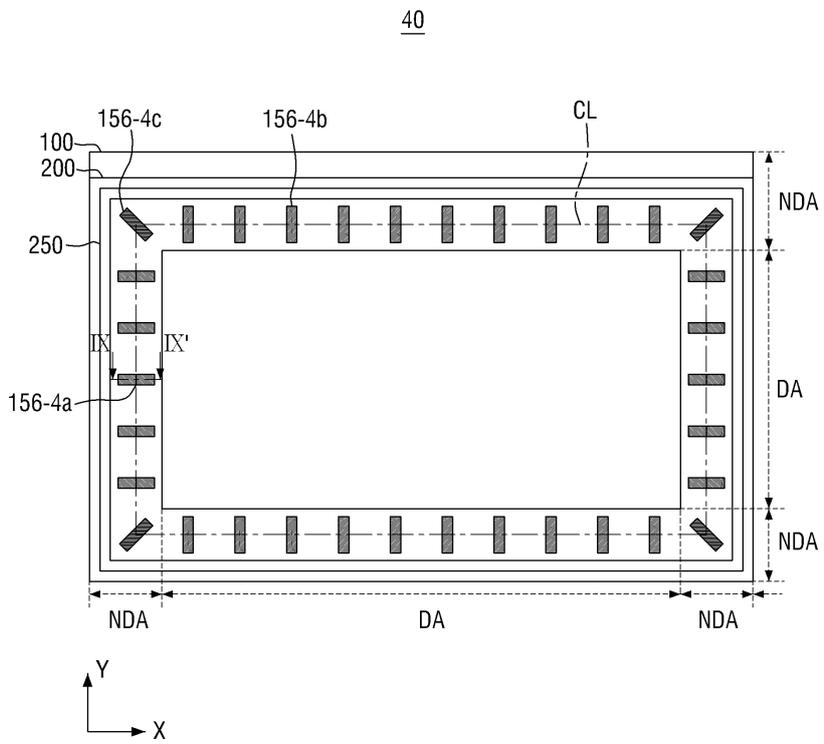
도면4



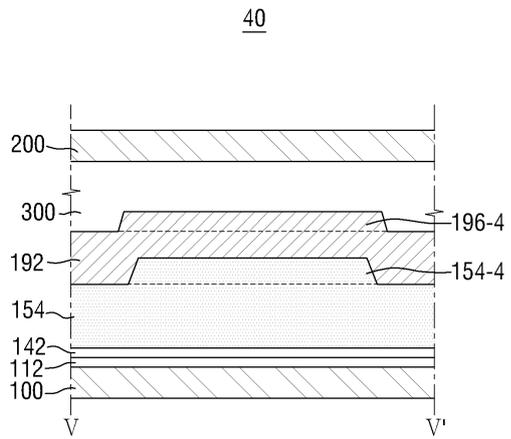
도면7



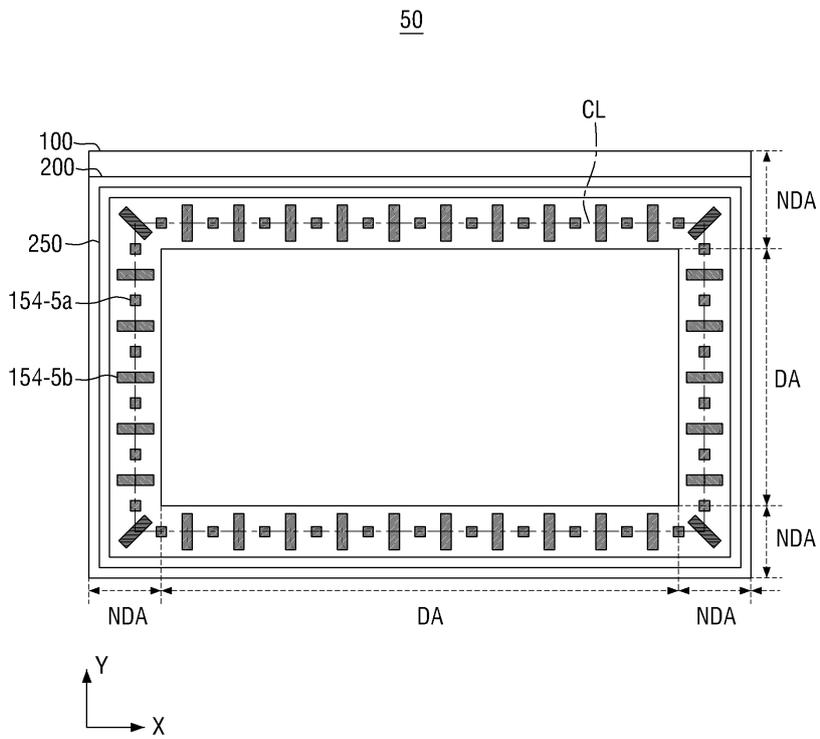
도면8



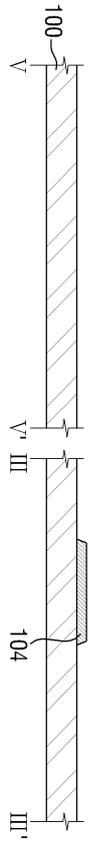
도면9



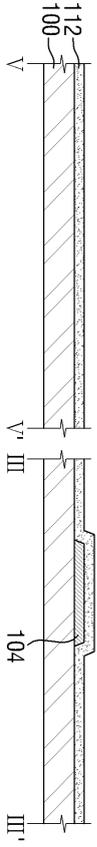
도면10



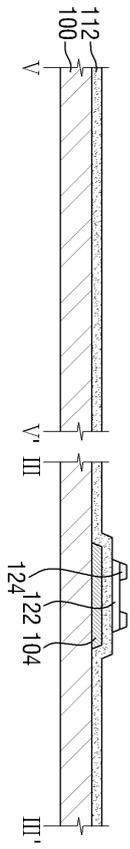
도면11



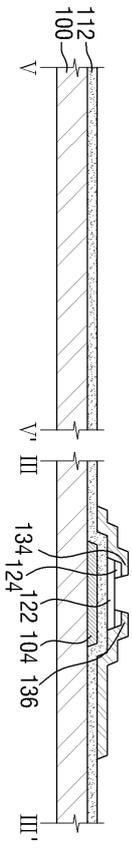
도면12



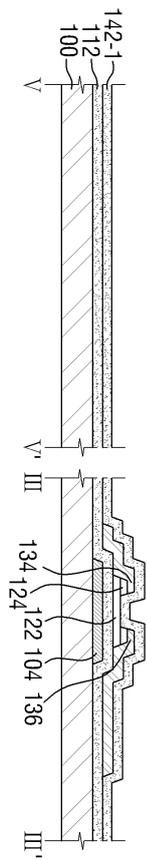
도면13



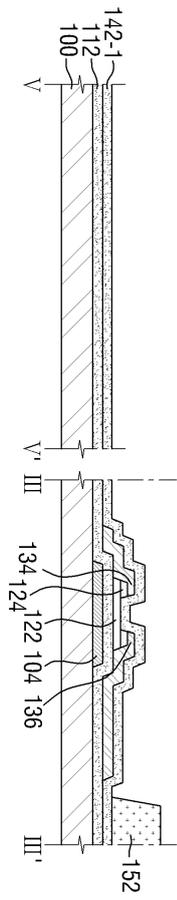
도면14



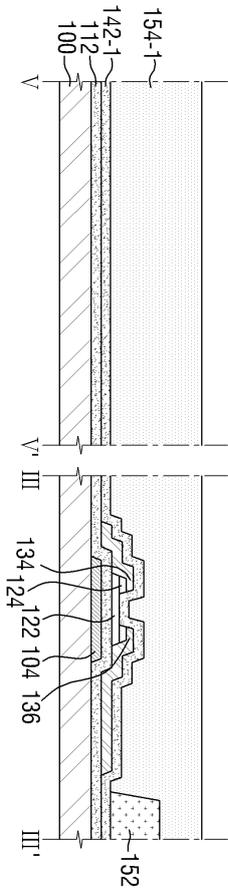
도면15



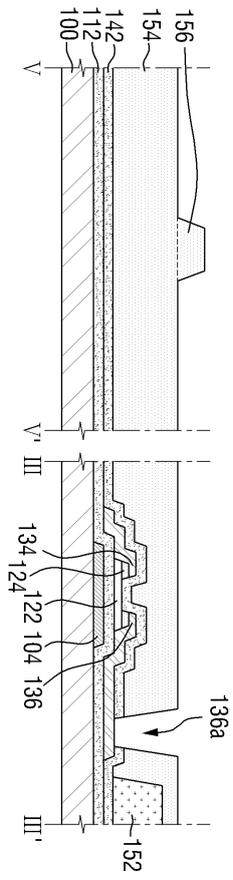
도면16



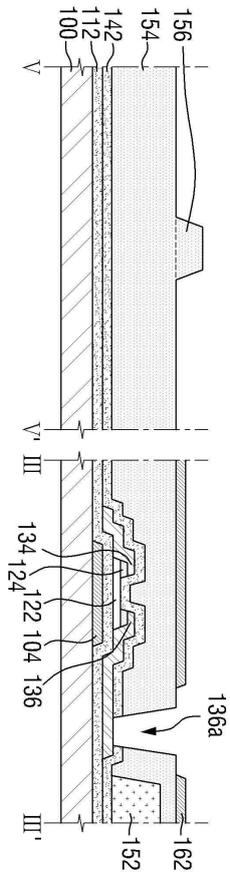
도면17



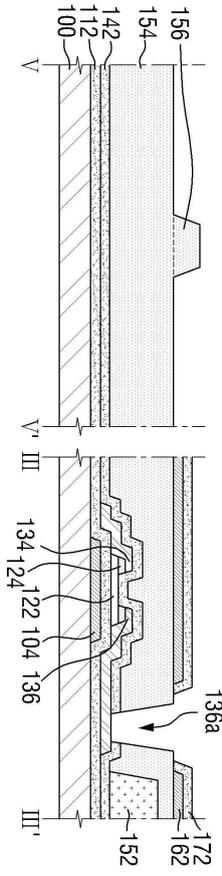
도면18



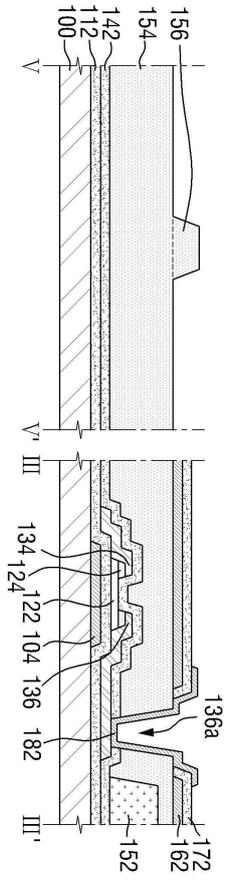
도면19



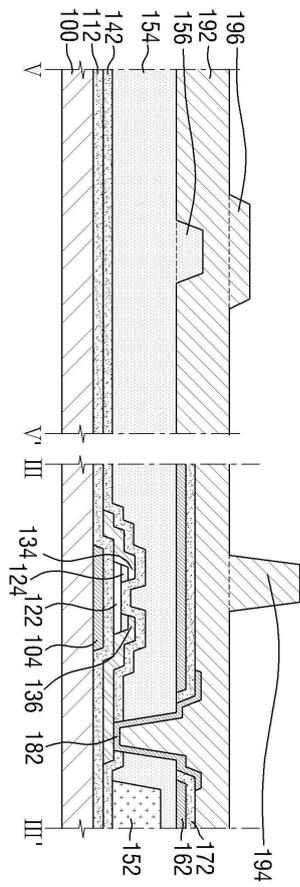
도면20



도면21



도면22



도면23

