

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-278361

(P2008-278361A)

(43) 公開日 平成20年11月13日(2008.11.13)

(51) Int.Cl.	F I	テーマコード (参考)
H03H 7/075 (2006.01)	H03H 7/075 Z	5J024
H03H 7/46 (2006.01)	H03H 7/46 A	

審査請求 未請求 請求項の数 2 O L (全 19 頁)

(21) 出願番号	特願2007-121597 (P2007-121597)	(71) 出願人	000004547 日本特殊陶業株式会社 愛知県名古屋市瑞穂区高辻町14番18号
(22) 出願日	平成19年5月2日(2007.5.2)	(74) 代理人	100064388 弁理士 浜野 孝雄
		(74) 代理人	100067965 弁理士 森田 哲二
		(74) 代理人	100088236 弁理士 平井 輝一
		(72) 発明者	小野 詔次 愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内
		(72) 発明者	末廣 哲大 愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

最終頁に続く

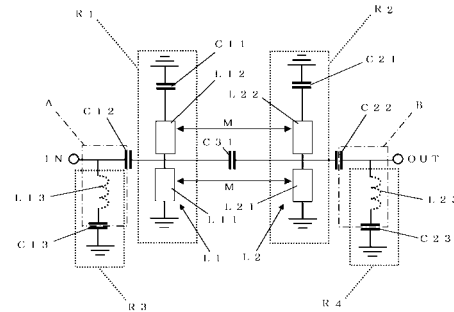
(54) 【発明の名称】 積層型バンドパスフィルタ及びそれを用いたダイプレクサ

(57) 【要約】 (修正有)

【課題】減衰回路の追加無く、減衰極周波数を独立に制御する事で、フィルタの減衰特性を改善できる積層型バンドパスフィルタ及びそれを用いたダイプレクサの提供。

【解決手段】積層体内部に、所望の通過帯域で共振する第一の共振器を複数個配置し、各第一の共振器が互いに電磁界結合してなる積層型バンドパスフィルタにおいて、各第一の共振器は、インダクタ導体と、接地導体と容量結合の導体とから成り、前記第一の共振器の一方と入力端子又は出力端子とが少なくとも一つのコンデンサを含む回路で接続され、前記各コンデンサを構成する二つの電極における入力端子又は出力端子と接続する側の電極を各々接地導体と対向させ、前記各電極自身が持つ微小なインダクタ成分と、各電極と接地導体との容量結合とによって第二の共振器を構成し、前記第二の共振器の共振周波数を、前記第一の共振器の共振周波数より高域側に設定してなる構成。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

積層体の内部に、所望の通過帯域で共振する第一の共振器を複数個配置し、それらの第一の共振器が互いに電磁界結合してなるバンドパスフィルタにおいて、

各第一の共振器が、インダクタ導体と、接地導体と容量結合する導体とから成り、

前記第一の共振器の一方と入力端子とが少なくとも一つのコンデンサを含む回路で接続され、

前記第一の共振器の他方と出力端子とが少なくとも一つのコンデンサを含む回路で接続され、

前記各コンデンサを構成する二つの電極における入力端子又は出力端子と接続する側の電極を各々接地導体と対向させ、

前記各電極自身が持つ微小なインダクタ成分と、各電極と接地導体との間の容量結合とによって第二の共振器を構成し、

前記第二の共振器の共振周波数を、前記第一の共振器の共振周波数より高域側に設定した

ことを特徴とする積層型バンドパスフィルタ。

【請求項 2】

第一の通過帯域を持つフィルタと、第二の通過帯域を持つフィルタとにより構成されたダイプレクサにおいて、

前記二つのフィルタの内の、何れか一方又は両方が、請求項 1 に記載のバンドパスフィルタから成る

ことを特徴とする積層型バンドパスフィルタを用いたダイプレクサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロ波帯域で使用され得る積層型バンドパスフィルタ及びそれを用いたダイプレクサに関する。

【背景技術】

【0002】

従来から、複数の誘電体層を積層して成る共振器を備えたフィルタにおいて、共振器のインダクタ導体としてピアホールを用いる構造は提案されている。

具体的には、特許文献 1 において、積層される複数の誘電体層と、前記複数の誘電体層を厚み方向に貫通するピアホールによって形成される複数のインダクタと、前記複数の誘電体層間に形成されるコンデンサ電極間に形成される複数のコンデンサとを備え、前記インダクタを前記コンデンサ電極の主面に直交する方向に設け、前記複数のインダクタ及び前記複数のコンデンサをそれぞれ並列接続し、前記複数のインダクタ及び前記複数のコンデンサによって複数の LC 共振器を形成し、前記複数の LC 共振器の前記複数のインダクタを電磁結合した LC フィルタが提案されている。

【0003】

また、特許文献 2 において、入力端子および出力端子と、前記入力端子と前記出力端子との間に電氣的に接続された少なくとも二つの LC 共振器と、前記入力端子と前記 LC 共振器との間に電氣的に接続された入力側 LC トラップ回路と、前記出力端子と前記 LC 共振器との間に電氣的に接続された出力側 LC トラップ回路とを備え、前記入力端子に電氣的に接続された LC 共振器を形成するインダクタの一部分が前記入力側 LC トラップ回路を形成するインダクタとして共用され、かつ、前記出力端子に電氣的に接続された LC 共振器を形成するインダクタの一部分が前記出力側 LC トラップ回路を形成するインダクタとして共用されている積層型 LC フィルタが提案されている。この特許文献 2 においても、前記 LC 共振器及び LC トラップ回路のインダクタを、複数の誘電体層を厚み方向に貫通するピアホールで形成することが開示されている。

【0004】

10

20

30

40

50

図 1 2 は、特許文献 2 において開示されている積層型 LC フィルタの分解斜視図である。

図 1 2 に示すように、積層型 LC フィルタ 1 0 0 は、結合コンデンサ導体 1 1 0 を表面に設けた絶縁体シート 1 0 3 と、共振器用コンデンサ導体 1 1 1, 1 1 2 を表面に設けた絶縁体シート 1 0 4 と、LC トラップ用コンデンサ導体 1 1 3, 1 1 4、1 1 5 及び 1 1 6 をそれぞれ表面に設けた絶縁体シート 1 0 6 及び 1 0 7 と、インダクタ用ビアホール 1 1 7 b, 1 1 8 b、1 1 7 e, 1 1 8 e をそれぞれ設けた絶縁体シート 1 0 5, 1 0 8 と、グランド導体 1 1 9, 1 2 0 をそれぞれ表面に設けた絶縁体シート 1 0 2, 1 0 9 にて構成されている。

共振器用コイル導体であるインダクタ用ビアホール 1 1 7 a ~ 1 1 7 e, 1 1 8 a ~ 1 1 8 e は、それぞれ絶縁体シート 1 0 2 ~ 1 0 9 の積み重ね方向に接続して実質的に $1/4$ の長さの共振器用インダクタ L 1 0 1, L 1 0 2 を構成し、これら共振器用インダクタ L 1 0 1, L 1 0 2 の軸方向は絶縁体シート 1 0 2 ~ 1 0 9 の表面に対して垂直である。

前記絶縁体シート 1 0 4 において、共振器用コンデンサ導体 1 1 1 の引出し部 1 1 1 a はシート 1 0 4 の左辺に露出し、入力端子に接続され、共振器用コンデンサ導体 1 1 2 の引出し部 1 1 2 a はシート 1 0 4 の右辺に露出し、出力端子に接続される。

図 1 1 は、図 1 2 に示した積層型 LC フィルタ 1 0 0 の電気等価回路図である。

共振器用インダクタ L 1 0 1 と共振器用コンデンサ C 1 0 1 は並列共振回路を形成し、LC 共振器 Q 1 0 1 を形成している。共振器用インダクタ L 1 0 2 と共振器用コンデンサ C 1 0 2 は並列共振回路を形成し、LC 共振器 Q 1 0 2 を形成している。LC 共振器 Q 1 0 1, Q 1 0 2 は結合コンデンサ C 1 0 3 を介して相互に電氣的に接続され、2 段のバンドパスフィルタを形成している。また、共振器用インダクタ L 1 0 1 の一部分 L 1 0 1 a と LC トラップ用コンデンサ C 1 0 4 とは入力側 LC トラップ回路 T 1 0 1 を形成している。同様に、共振器用インダクタ L 1 0 2 の一部分 L 1 0 2 a と LC トラップ用コンデンサ C 1 0 5 とは出力側 LC トラップ回路 T 1 0 2 を形成している。

【 0 0 0 5 】

【特許文献 1】特許第 3 1 2 7 7 9 2 号特許公報

【特許文献 2】特開 2 0 0 3 - 1 2 4 7 6 9 号公開特許公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

特許文献 1 及び 2 に記載のフィルタは、上記したように、共振器のインダクタ導体としてビアホールを用いている。そして、ビアホールの断面積は、ストリップラインの断面積より大きくなるため、導体の損失を低減し、挿入損失値を改善することが可能になる。

しかし、特許文献 1 におけるフィルタにおいて、二つの共振器を用いてバンドパスフィルタを構成する場合、共振器間の結合が容量性であれば通過帯域の低域側に、磁界性（誘導性）であれば通過帯域の高域側に、一つの減衰極を発生させることはできるが、二つ以上の減衰極を発生させる為には新たに減衰回路を追加しなければならない。即ち、追加回路を形成する為のスペースを確保しなければならないため、小型化の妨げとなるという問題がある。

【 0 0 0 7 】

特許文献 2 では、新たに減衰回路（トラップ回路）を追加することが提案されている。このトラップ回路では、LC 並列共振回路を形成するインダクタ電極を $1/4$ 共振器を形成するインダクタ電極の一部と共用させ、また LC 並列共振回路を形成する為の接続電極を共振器用コンデンサ形成層と同一層に形成することで、導体印刷層を増大させることなくトラップ回路の追加を可能としている。しかしながらこの構成において入出力インピーダンスを調整する為には、入出力端子と共振器に電氣的に接続されたトラップ回路の「電氣的な接続位置」を調整する必要がある。具体的には図 1 2 における引出し部 1 1 1 a 及び 1 1 2 a の積層方向の位置を調整する必要がある。必ずしも共振器用コンデンサ形成層と同一層に配置させることが最適となる訳ではなく、状況によってはやはり接続電極を印刷

10

20

30

40

50

する為の層を追加しなければならなくなり、小型化の妨げとなるという問題がある。

本発明は、減衰回路を追加することなく新たに減衰極を発生させることができ、かつ、減衰極の周波数を独立に制御することにより、フィルタの減衰特性を改善することができる積層型バンドパスフィルタ及びそれを用いたダイプレクサを提供することを目的としている。

【課題を解決するための手段】

【0008】

上記の目的を達成するために、本発明による積層型バンドパスフィルタは、積層体の内部に、所望の通過帯域で共振する第一の共振器を複数個配置し、それらの第一の共振器が互いに電磁界結合してなるバンドパスフィルタにおいて、各第一の共振器が、インダクタ導体と、接地導体と容量結合する導体とから成り、前記第一の共振器の一方と入力端子とが少なくとも一つのコンデンサを含む回路で接続され、前記第一の共振器の他方と出力端子とが少なくとも一つのコンデンサを含む回路で接続され、前記各コンデンサを構成する二つの電極における入力端子又は出力端子と接続する側の電極を各々接地導体と対向させ、前記各電極自身が持つ微小なインダクタ成分と、各電極と接地導体との間の容量結合とによって第二の共振器を構成し、前記第二の共振器の共振周波数を、前記第一の共振器の共振周波数より高域側に設定したことを特徴とする。

10

また、本発明によれば、第一の通過帯域を持つフィルタと、第二の通過帯域を持つフィルタとにより形成されたダイプレクサにおいて、前記二つのフィルタの内の、何れか一方又は両方が、前記バンドパスフィルタから成るダイプレクサが提供され得る。

20

【発明の効果】

【0009】

本発明による積層型バンドパスフィルタは、積層体の内部に、所望の通過帯域で共振する第一の共振器を複数個配置し、それらの第一の共振器が互いに電磁界結合してなるバンドパスフィルタにおいて、各第一の共振器が、インダクタ導体と、接地導体と容量結合する導体とから成り、前記第一の共振器の一方と入力端子とが少なくとも一つのコンデンサを含む回路で接続され、前記第一の共振器の他方と出力端子とが少なくとも一つのコンデンサを含む回路で接続され、前記各コンデンサを構成する二つの電極における入力端子又は出力端子と接続する側の電極を各々接地導体と対向させ、前記各電極自身が持つ微小なインダクタ成分と、各電極と接地導体との間の容量結合とによって第二の共振器を構成し、前記第二の共振器の共振周波数を、前記第一の共振器の共振周波数より高域側に設定する。

30

上記した構成により、共振を生じさせる所望の通過帯域は、第一の共振器を構成する素子により調整され、第一の共振器の共振周波数より高域側の減衰極は、第二の共振器を構成する素子により調整される。

ここで、第二の共振器は、第一の共振器を各々入力端子及び出力端子に接続するためのコンデンサを構成する二つの電極における入力端子又は出力端子と接続する側の電極を各々接地導体と対向させ、前記各電極自身が持つ微小なインダクタ成分と、各電極と接地導体との間の容量結合とによって構成されているので、新たな減衰回路が追加されるわけではなく、バンドパスフィルタの大きさに影響を与えない。

40

また、第二の共振器の共振周波数は、入出力結合用のコンデンサのコンデンサ容量を一定としたまま、入出力端子と接続した電極の形状を変更することで変えることができるので、バンドパスフィルタとしての通過帯域特性に影響を与えることなく、第二の共振器の共振周波数の調整を行うことができる。即ち、第一の共振器による所望の通過帯域特性と、第二の共振器による減衰極の周波数とを各々独立して調整することができるため、高域側の減衰特性に優れ、かつ、設計の自由度が高いバンドパスフィルタが提供され得る。

さらにまた、第一の通過帯域を持つフィルタと、第二の通過帯域を持つフィルタとを備えたダイプレクサにおいて、前記二つのフィルタの内の、何れか一方又は両方が、前記バンドパスフィルタであることにより、減衰特性に優れたダイプレクサが提供され得る。

【発明を実施するための最良の形態】

50

【 0 0 1 0 】

以下、添付図面に示した幾つかの実施例を参照して本発明の実施の形態について説明する。

図 1 は、本発明のバンドパスフィルタの一実施例の回路構成を概略的に示す図である。

図 1 に示すように、このバンドパスフィルタは、四つの共振器を備えている。

共振器 R 1 は、コンデンサ C 1 1 及び共振素子 L 1 1 , L 1 2 から成り第一の共振器の一方を構成する。

共振器 R 2 は、コンデンサ C 2 1 及び共振素子 L 2 1 , L 2 2 から成り第一の共振器の他方を構成する。

共振器 R 3 は、共振器 R 1 と入力端子 I N との間に接続されたコンデンサ C 1 2 を形成する一対の電極の入力端子 I N 側の電極（共用電極）をグランド電極と対向させることにより形成されるコンデンサ C 1 3 と、高周波になる程無視できなくなってくる分布定数的な振る舞いによって生じる、前記共用電極自身が持つ微小なインダクタ成分 L 1 3 とから成り、第二の共振器の一方を構成する。

10

共振器 R 4 は、共振器 R 2 と出力端子 O U T との間に接続されたコンデンサ C 2 2 を形成する一対の電極の出力端子 O U T 側の電極（共用電極）をグランド電極と対向させることにより形成されるコンデンサ C 2 3 と、高周波になる程無視できなくなってくる分布定数的な振る舞いによって生じる、前記共用電極自身が持つ微小なインダクタ成分 L 2 3 とから成り、第二の共振器の他方を構成する。一般に、使用する信号の周波数が高く、即ち波長が短くなればなる程、コンデンサ、インダクタ、グランドなどを構成する電極自身の大きさや形状の影響を考慮しなければならなくなる。例えば誘電率が 1.5 の誘電体層中に形成されたストリップラインの場合、周波数が 10 GHz での 1 / 4 波長は 1.94 m m であり、例えば 2 m m 程度の大きさを持つコンデンサ電極は、コンデンサ電極としてだけでなく、共振電極としても機能することになる。第二の共振器 R 3 及び R 4 では、こうした高周波特有の現象を利用しており、コンデンサ電極自身が持つ微小なインダクタ成分と、コンデンサ本来の容量成分を用いて、共振器としての効果を得ている。

20

また無線通信機器に使用される外形サイズがおよそ 2.5 m m x 2.0 m m 以下の小型電子部品、例えばフィルタ部品においては、およそ通過帯域の 2 倍以上の周波数領域において影響が顕著である。この為本発明は、例えば無線ランで使用される 5 GHz バンド用のフィルタ部品において、特にその効果が大きい。

30

第一の共振器 R 1 における共振素子 L 1 1 , L 1 2 の接続点はコンデンサ C 1 2 を介して入力端子 I N に接続され、かつ、コンデンサ C 3 1 を介して、第二の共振器 R 2 における共振素子 L 2 1 , L 2 2 間の接続点にも接続されている。前記共振素子 L 2 1 , L 2 2 間の接続点は、コンデンサ C 2 2 を介して出力端子 O U T にも接続されている。

また、第一の共振器 R 1 における共振素子 L 1 1 及びコンデンサ C 1 1 は各々接地されている。第二の共振器 R 2 における共振素子 L 2 1 及びコンデンサ C 2 1 は各々接地されている。

図 1 に示す符号 M は、共振素子 L 1 1 , L 2 1 間及び共振素子 L 1 2 , L 2 2 間の誘導性結合を示し、共振素子間の間隔に応じてその大きさが設定され得る。

上記したように構成されたバンドパスフィルタは、第一の共振器 R 1 及び R 2 が所望の通過帯域で共振するよう設定され、第二の共振器 R 3 及び R 4 が第一の共振器 R 1 及び R 2 の共振周波数より高域側で共振して減衰極を発生させるように設定される。

40

【 0 0 1 1 】

上記した回路構成により、共振を生じさせる所望の通過帯域は、第一共振器 R 1 及び R 2 を構成する素子により調整され、第一共振器 R 1 及び R 2 の共振周波数より高域側の減衰極は、第二共振器 R 3 及び R 4 を構成する素子により調整される。

ここで、第二共振器 R 3 及び R 4 は、第一共振器 R 1 及び R 2 を各々入力端子 I N 及び出力端子 O U T に接続するためのコンデンサ C 1 2 及び C 2 2 を構成する電極の一方をグランド電極に対向させて配置することにより構成されているので、新たな減衰回路が追加されるわけではなく、バンドパスフィルタの大きさに影響を与えない。

50

また、第二共振器 R 3 及び R 4 の共振周波数は、入出力結合用のコンデンサ C 1 2 及び C 2 2 のコンデンサ容量を一定としたまま入出力端子 I N 及び O U T と接続した電極の形状を変更することで変えることができるので、バンドパスフィルタとしての通過帯域特性に影響を与えることなく、第二共振器 R 3 及び R 4 の共振周波数の調整を行うことができる。

即ち、第一共振器 R 1 及び R 2 による所望の通過帯域特性と、第二共振器 R 3 及び R 4 による減衰極の周波数とを各々独立して調整することができるため、高域側の減衰特性に優れ、かつ、設計の自由度が高いバンドパスフィルタが提供され得る。

【 0 0 1 2 】

以下に、上記した回路構成を実現する積層型バンドパスフィルタの幾つかの具体的実施例を説明していく。

図 2 は、図 1 に示した回路構成を実現する積層型バンドパスフィルタの一実施例の外観の斜視図である。

このバンドパスフィルタは、6 枚の誘電体層 M 1 ~ M 6 を積層した多層基板で構成され、縦幅約 2 . 0 mm、横幅約 2 . 5 mm、高さ約 0 . 8 5 mm の寸法を有する。

図 2 中、符号 T 1 及び T 2 は接地端子を示し、符号 I N は入力端子を、符号 O U T は出力端子を各々示している。

図 3 は、図 2 に示すバンドパスフィルタを構成する各誘電体層の概略平面図を、図 4 は図 2 に示すバンドパスフィルタの分解斜視図を各々示している。

誘電体層 M 1、M 3、M 5 及び M 6 は誘電率の相対的に低い（例えば、誘電率 7）材料で構成され、誘電体層 M 2 及び M 4 は誘電率の相対的に高い（例えば、誘電率 15）材料で構成されている。

各誘電体層 M 1 ~ M 6 の一対の対向した側部にはそれぞれ三つの切り欠き凹部が形成されている。これらの凹部には接地端子 T 1 及び T 2、入力端子 I N 及び出力端子 O U T が形成される。なお、切り欠き凹部を設けずに側面印刷などにより各端子を形成してもよい。

【 0 0 1 3 】

以下、各誘電体層 M 1 ~ M 6 の構成について詳細に説明していく。

最も下に位置する誘電体層 M 1 上には、接地端子 T 1 及び T 2 に接続されたグラウンド電極 1 が形成されている。

第 2 の誘電体層 M 2 上には、共振器 R 1 を形成するコンデンサ C 1 1 の一方の電極 2 と、共振器 R 2 を形成するコンデンサ C 2 1 の一方の電極 3 とが各々形成されている。

前記コンデンサ C 1 1 及び C 2 1 における他方の電極は、各々誘電体層 M 1 におけるグラウンド電極 1 の対応する部分 2'、3' で形成される。

【 0 0 1 4 】

第 3 の誘電体層 M 3 上には、コンデンサ C 1 2、C 2 2 及び C 3 1 の一方の電極 4、5 及び 6 が形成され、かつ、第 4 の誘電体層 M 4 上には、コンデンサ C 1 2、C 2 2 及び C 3 1 の他方の電極 4'、5' 及び 6' が形成されている。

これにより、コンデンサ C 1 2、C 2 2 及び C 3 1 は直列に接続された構成になる。

第 3 の誘電体層 M 3 においてコンデンサ C 1 2 の一方の電極を形成する電極 4 は、入力端子 I N に接続されている。また、同層 M 3 におけるコンデンサ C 2 2 の一方の電極を形成する電極 5 は、出力端子 O U T に接続されている。

第 5 の誘電体層 M 5 上には、接地端子 T 1 及び T 2 に接続されたグラウンド電極 7 が形成されている。

【 0 0 1 5 】

前記第 3 の誘電体層 M 3 に形成されたコンデンサ C 1 2 の一方の電極を形成する電極 4 は、誘電体層 M 1 に形成されたグラウンド電極 1 と対向している。これにより、電極 4 とグラウンド電極 1 との間の容量結合によりコンデンサ C 1 3 が形成される。ここで、電極 4 自身が微小なインダクタ成分 L 1 3 を有しているため、電極 4 とグラウンド電極 1 との間で LC 直列共振器 R 3 が形成されることになる。

10

20

30

40

50

前記第3の誘電体層M3に形成されたコンデンサC22の一方の電極を形成する電極5は、誘電体層M1に形成されたグランド電極1と対向している。これにより、電極5とグランド電極1との間の容量結合によりコンデンサC23が形成される。ここで、電極5自身が微小なインダクタ成分L23を有しているため、電極5とグランド電極1との間でLC直列共振器R4が形成される。

【0016】

前記誘電体層M3, M4及びM5には、共振素子を構成するビア導体が形成されている。ここで、ビア導体とは、誘電体層に設けられた貫通孔(ビアホール)の中に柱状の導電性材料を形成するか、又は貫通孔の内壁に沿って導電性材料を設けるかして、誘電体層間を電氣的に接続するための導電経路のことをいう。

図3及び図4において、符号8, 9は誘電体層M3に形成されているビア導体を示し、符号10, 11は誘電体層M4に形成されているビア導体を示し、符号12, 13は誘電体層M5に形成されているビア導体を示す。

誘電体層M3に形成されているビア導体8は、誘電体層M3を貫通し、その上端がコンデンサC31を形成する一方の電極6に接続され、その下端がコンデンサC11を形成する一方の電極2に接続されている。

誘電体層M3に形成されているビア導体9は、誘電体層M3を貫通し、その下端がコンデンサC21を形成する一方の電極3に接続されている。

誘電体層M4に形成されているビア導体10は、誘電体層M4を貫通し、その上端がコンデンサC12を形成する他方の電極4'に接続され、その下端がコンデンサC31を形成する一方の電極6を通して誘電体層M3のビア導体8に接続されている。

誘電体層M4に形成されているビア導体11は、誘電体層M4を貫通し、その上端がコンデンサC22を形成する他方の電極5'及びコンデンサC31を形成する他方の電極6'に接続され、その下端が誘電体層M3のビア導体9に接続されている。

誘電体層M5に形成されているビア導体12は、誘電体層M5を貫通し、その上端がグランド電極7に接続され、その下端がコンデンサC12を形成する他方の電極4'を通して誘電体層M4のビア導体10に接続されている。

誘電体層M5に形成されているビア導体13は、誘電体層M5を貫通し、その上端がグランド電極7に接続され、その下端がコンデンサC22を形成する他方の電極5'及びコンデンサC31を形成する他方の電極6'を通して誘電体層M4のビア導体11に接続されている。

上記した構成により、ビア導体8, 10及び12とコンデンサC11を形成する電極2で一つの共振素子L1が形成され、ビア導体9, 11及び13とコンデンサC21を形成する電極3で一つの共振素子L2が形成される。

前記二つの共振素子L1, L2の軸方向は、誘電体層M1~M6の表面に対して垂直であり、共振素子L1, L2に電流が流れると、各共振素子L1, L2の周囲に共振素子の軸方向に対して垂直な面を周回する磁界が発生する。

ビア導体8, 10及び12とコンデンサC11を形成する電極2で形成される一方の共振素子L1は、コンデンサC12及びC31を形成する電極4, 4'及び6により、ビア導体8及び10からなる共振素子L12の部分と、ビア導体12からなる共振素子L11の部分との間に中間タップが形成された構造となる。

また、ビア導体9, 11及び13とコンデンサC21を形成する電極3で形成される他方の共振素子L2は、コンデンサC22及びC31を形成する電極5, 5'及び6'により、ビア導体9及び11からなる共振素子L22の部分と、ビア導体13からなる共振素子L21の部分との間に中間タップが形成された構造となる。

【0017】

上記したように構成された積層型バンドパスフィルタにおいて、第一の共振器R1及びR2の共振周波数は、誘電体層M3, M4及びM5に形成されたビアホール8~13によって構成された、インダクタの大きさを変化させることにより調整され得る。具体的には、前記インダクタの大きさは、積層型バンドパスフィルタの厚みにより調整され得る。ま

10

20

30

40

50

たコンデンサC 1 1及びC 2 1の静電容量を変化させることにより、その共振周波数が調整され得る。具体的には、コンデンサC 1 1及びC 2 1の静電容量は、誘電体層M 2における電極2及び3の大きさにより調整され得る。また誘電体層M 2の厚みを変化させることでも調整され得る。

一方、第二の共振器R 3及びR 4は、第一の共振器R 1及びR 2の共振周波数より高域側で共振するように設定され、かつ、コンデンサC 1 3及びインダクタL 1 3を形成する電極4及びコンデンサC 2 3及びインダクタL 2 3を形成する電極5の形状を、各々コンデンサC 1 2及びコンデンサC 2 2のコンデンサ容量に影響を及ぼさないよう変更することにより調整される。

上記したように、第二の共振器R 3及びR 4の共振周波数は、第一の共振器R 1及びR 2の共振周波数に影響を与えずに独立して調整することが可能である。

【0018】

図2～図4に示した実施例において、誘電体層M 1の厚みは0.06mm、誘電体層M 2の厚みは0.019mm、誘電体層M 3の厚みは0.03mm、誘電体層M 4の厚みは0.019mm、誘電体層M 5の厚みは0.549mm、そして、誘電体層M 6の厚みは0.03mmである。

図5(a)は、減衰極を発生させるための直列共振器を持たない従来の積層型バンドパスフィルタの電気特性を示すグラフであり、図5(b)は、図2～図4に示した本発明に係る積層型バンドパスフィルタの電気特性を示すグラフである。

図5(a)に示すように、従来のバンドパスフィルタでは、8GHzの周波数帯域にのみ減衰極が発生している。

これに対して、本発明に係る積層型バンドパスフィルタでは、8GHzの周波数帯域において第一共振器R 1及びR 2の共振器間結合による減衰極が発生し、かつ、それより高域側の14GHz付近の周波数帯域において第二共振器R 3及びR 4による減衰極が発生していることが図5(b)から分かる。

【0019】

次に、図6及び図7を参照して、図1に示す回路構成を実現する積層型バンドパスフィルタの第二実施例を説明する。

図6は、図1に示した回路構成を実現する積層型バンドパスフィルタの第二実施例の各誘電体層の概略平面図を、図7は図6に示すバンドパスフィルタの分解斜視図を各々示している。

図面に示すように、この積層型バンドパスフィルタは、7枚の誘電体層M 1 1～M 1 7で構成されている。

ここで、誘電体層M 1 1、M 1 3、M 1 6及びM 1 7は誘電率の相対的に低い(例えば、誘電率 7)材料で構成され、誘電体層M 1 2、M 1 4及びM 1 5は誘電率の相対的に高い(例えば、誘電率 15)材料で構成されている。

誘電体層M 1 1の厚みは0.06mm、誘電体層M 1 2の厚みは0.019mm、誘電体層M 1 3の厚みは0.03mm、誘電体層M 1 4の厚みは0.019mm、誘電体層M 1 5の厚みは0.019mm、誘電体層M 1 6の厚みは、0.50mm、そして、誘電体層M 1 7の厚みは0.03mmである。

各誘電体層M 1 1～M 1 7の一对の対向した側部にはそれぞれ三つの切り欠き凹部が形成されている。これらの凹部には接地端子T 2 1、T 2 2、T 2 3、入力端子IN及び出力端子OUTが形成される。なお、切り欠き凹部を設けずに側面印刷などにより各端子を形成してもよい。

【0020】

以下、各誘電体層M 1 1～M 1 7の構成について詳細に説明していく。

最も下に位置する誘電体層M 1 1上には、接地端子T 2 1、T 2 2及びT 2 3に接続されたグランド電極2 1が形成されている。

第2の誘電体層M 1 2上には、共振器R 1を形成するコンデンサC 1 1の一方の電極2 2と、共振器R 2を形成するコンデンサC 2 1の一方の電極2 3とが各々形成されている

10

20

30

40

50

。

前記コンデンサ C 1 1 及び C 2 1 における他方の電極は、各々誘電体層 M 1 1 におけるグラウンド電極 2 1 の対応する部分 2 2 ' , 2 3 ' で形成される。

【 0 0 2 1 】

第 3 の誘電体層 M 1 3 上には、コンデンサ C 1 2 及び C 2 2 の一方の電極 2 4 及び 2 5 が形成され、かつ、第 4 の誘電体層 M 1 4 上には、コンデンサ C 1 2 及び C 2 2 の他方の電極 2 4 ' 及び 2 5 ' が形成されている。

第 3 の誘電体層 M 1 3 においてコンデンサ C 1 2 の一方の電極を形成する電極 2 4 は、入力端子 I N に接続されている。また、同層 M 1 3 におけるコンデンサ C 2 2 の一方の電極を形成する電極 2 5 は、出力端子 O U T に接続されている。

第 5 の誘電体層 M 1 5 には、コンデンサ C 3 1 の一方の電極を形成する電極 2 6 が形成されており、第 6 の誘電体層 M 1 6 には、接地端子 T 2 1 及び T 2 2 に接続されたグラウンド電極 2 7 が形成されている。

前記コンデンサ C 3 1 の他方の電極は、誘電体層 M 1 4 に形成されたコンデンサ C 1 2 及び C 2 2 の他方の電極 2 4 ' 及び 2 5 ' より形成される。これにより、コンデンサ C 1 2、C 2 2 及び C 3 1 は、直列に接続された構成になる。

【 0 0 2 2 】

前記第 3 の誘電体層 M 1 3 に形成されたコンデンサ C 1 2 の一方の電極を形成する電極 2 4 は、誘電体層 M 1 1 に形成されたグラウンド電極 2 1 と対向している。これにより、電極 2 4 とグラウンド電極 2 1 との間の容量結合によりコンデンサ C 1 3 が形成される。ここで、電極 2 4 自身が微小なインダクタ成分 L 1 3 を有しているため、電極 2 4 とグラウンド電極 2 1 との間で L C 直列共振器 R 3 が形成されることになる。

前記第 3 の誘電体層 M 1 3 に形成されたコンデンサ C 2 2 の一方の電極を形成する電極 2 5 は、誘電体層 M 1 1 に形成されたグラウンド電極 2 1 と対向している。これにより、電極 2 5 とグラウンド電極 2 1 との間の容量結合によりコンデンサ C 2 3 が形成される。ここで、電極 2 5 自身が微小なインダクタ成分 L 2 3 を有しているため、電極 2 5 とグラウンド電極 2 1 との間で L C 直列共振器 R 4 が形成される。

【 0 0 2 3 】

前記誘電体層 M 1 3 , M 1 4、M 1 5 及び M 1 6 には、共振素子を形成するビア導体が形成されている。

図 6 及び図 7 において、符号 2 8 , 2 9 は誘電体層 M 1 3 に形成されているビア導体を示し、符号 3 0 , 3 1 は誘電体層 M 1 4 に形成されているビア導体を示し、符号 3 2 , 3 3 は誘電体層 M 1 5 に形成されているビア導体を示し、符号 3 4 , 3 5 は誘電体層 M 1 6 に形成されているビア導体を示す。

誘電体層 M 1 3 に形成されているビア導体 2 8 は、誘電体層 M 1 3 を貫通し、その下端がコンデンサ C 1 1 を形成する一方の電極 2 2 に接続されている。

誘電体層 M 1 3 に形成されているビア導体 2 9 は、誘電体層 M 1 3 を貫通し、その下端がコンデンサ C 2 1 を形成する一方の電極 2 3 に接続されている。

誘電体層 M 1 4 に形成されているビア導体 3 0 は、誘電体層 M 1 4 を貫通し、その上端がコンデンサ C 1 2 を形成する他方の電極 2 4 ' に接続され、その下端が誘電体層 M 1 3 のビア導体 2 8 に接続されている。

誘電体層 M 1 4 に形成されているビア導体 3 1 は、誘電体層 M 1 4 を貫通し、その上端がコンデンサ C 2 2 を形成する他方の電極 2 5 ' に接続され、その下端が誘電体層 M 1 3 のビア導体 2 9 に接続されている。

誘電体層 M 1 5 に形成されているビア導体 3 2 は、誘電体層 M 1 5 を貫通し、その下端がコンデンサ C 1 2 を形成する他方の電極 2 4 ' を通して誘電体層 M 1 4 のビア導体 3 0 に接続されている。

誘電体層 M 1 5 に形成されているビア導体 3 3 は、誘電体層 M 1 5 を貫通し、その下端がコンデンサ C 2 2 を形成する他方の電極 2 5 ' を通して誘電体層 M 1 4 のビア導体 3 1 に接続されている。

10

20

30

40

50

誘電体層 M 1 6 に形成されているビア導体 3 4 は、誘電体層 M 1 6 を貫通し、その上端がグランド電極 2 7 に接続され、その下端が誘電体層 M 1 5 のビア導体 3 2 に接続されている。

誘電体層 M 1 6 に形成されているビア導体 3 5 は、誘電体層 M 1 6 を貫通し、その上端がグランド電極 2 7 に接続され、その下端が誘電体層 M 1 5 のビア導体 3 3 に接続されている。

上記した構成により、ビア導体 2 8 , 3 0 , 3 2 及び 3 4 とコンデンサ C 1 1 を形成する一方の電極 2 2 で一つの共振素子 L 1 が形成され、ビア導体 2 9 , 3 1 , 3 3 及び 3 5 とコンデンサ C 2 1 を形成する一方の電極 2 3 で一つの共振素子 L 2 が形成される。

前記二つの共振素子 L 1 , L 2 の軸方向は、誘電体層 M 1 1 ~ M 1 7 の表面に対して垂直であり、共振素子 L 1 , L 2 に電流が流れると、各共振素子 L 1 , L 2 の周囲に共振素子の軸方向に対して垂直な面を周回する磁界が発生する。

ビア導体 2 8 , 3 0 , 3 2 及び 3 4 とコンデンサ C 1 1 を形成する一方の電極 2 2 で形成される一方の共振素子 L 1 は、コンデンサ C 1 2 及び C 3 1 を形成する電極 2 4 , 2 4 ' 及び 2 6 により、ビア導体 2 8 及び 3 0 からなる共振素子 L 1 2 の部分と、ビア導体 3 2 及び 3 4 からなる共振素子 L 1 1 の部分との間に中間タップが形成された構造となる。

また、ビア導体 2 9 , 3 1 , 3 3 及び 3 5 とコンデンサ C 2 1 を形成する一方の電極 2 3 で形成される他方の共振素子 L 2 は、コンデンサ C 2 2 及び C 3 1 を形成する電極 2 5 , 2 5 ' 及び 2 6 により、ビア導体 2 9 及び 3 1 からなる共振素子 L 2 2 の部分と、ビア導体 3 3 及び 3 5 からなる共振素子 L 2 1 の部分との間に中間タップが形成された構造となる。

【 0 0 2 4 】

上記したように構成された積層型バンドパスフィルタにおいて、第一の共振器 R 1 及び R 2 の共振周波数は、誘電体層 M 1 3 , M 1 4 , M 1 5 及び M 1 6 に形成されたピアホール 2 8 ~ 3 5 によって構成されたインダクタの大きさを変化させることにより調整され得る。具体的には、前記インダクタの大きさは、積層型バンドパスフィルタの厚みにより調整され得る。またコンデンサ C 1 1 及び C 1 2 の静電容量を変化させることにより、その共振周波数が調整され得る。具体的には、コンデンサ C 1 1 及び C 2 1 の静電容量は、誘電体層 M 1 2 における電極 2 2 及び 2 3 の大きさにより調整され得る。また誘電体層 M 1 2 の厚みを変化させることでも調整され得る。

一方、第二の共振器 R 3 及び R 4 は、第一の共振器 R 1 及び R 2 の共振周波数より高域側で共振するように設定され、かつ、コンデンサ C 1 3 及びインダクタ L 1 3 を形成する電極 2 4 及びコンデンサ C 2 3 及びインダクタ L 2 3 を形成する電極 2 5 の形状を、各々コンデンサ C 1 2 及びコンデンサ C 2 2 のコンデンサ容量に影響を及ぼさないよう変更することにより調整される。

上記したように、第二の共振器 R 3 及び R 4 の共振周波数は、第一の共振器 R 1 及び R 2 の共振周波数に影響を与えずに独立して調整することが可能である。

【 0 0 2 5 】

次に、図 8 及び図 9 を参照して、図 1 に示す回路構成を実現する積層型バンドパスフィルタの第三実施例を説明する。

図 8 は、図 1 に示した回路構成を実現する積層型バンドパスフィルタの第三実施例の各誘電体層の概略平面図を、図 9 は図 8 に示すバンドパスフィルタの分解斜視図を各々示している。

図面に示すように、この積層型バンドパスフィルタは、8 枚の誘電体層 M 2 1 ~ M 2 8 を積層した多層基板で構成され、縦幅約 1 . 2 5 mm、横幅約 2 . 0 mm、高さ約 0 . 8 mm の寸法を有する。

ここで、誘電体層 M 2 1、M 2 3、M 2 7 及び M 2 8 は誘電率の相対的に低い（例えば、誘電率 7）材料で構成され、誘電体層 M 2 2、M 2 4、M 2 5 及び M 2 6 は誘電率の相対的に高い（例えば、誘電率 15）材料で構成されている。

誘電体層 M 2 1 の厚みは 0 . 0 6 mm、誘電体層 M 2 2 の厚みは 0 . 0 1 9 mm、誘電

10

20

30

40

50

体層 M 2 3 の厚みは 0 . 0 3 mm、誘電体層 M 2 4 の厚みは 0 . 0 1 9 mm、誘電体層 M 2 5 の厚みは 0 . 0 1 9 mm、誘電体層 M 2 6 の厚みは、0 . 0 3 mm、誘電体層 M 2 7 の厚みは、0 . 4 6 mm、そして、誘電体層 M 2 8 の厚みは 0 . 0 3 mm である。

各誘電体層 M 2 1 ~ M 2 8 の一対の対向した側部にはそれぞれ三つの切り欠き凹部が形成されている。これらの凹部には接地端子 T 3 1 ~ T 3 4 及び入力端子 I N 及び出力端子 O U T が形成される。

【 0 0 2 6 】

以下、各誘電体層 M 2 1 ~ M 2 8 の構成について詳細に説明していく。

最も下に位置する誘電体層 M 2 1 上には、接地端子 T 3 1 ~ T 3 4 に接続されたグラウンド電極 4 1 が形成されている。

第 2 の誘電体層 M 2 2 上には、共振器 R 1 を形成するコンデンサ C 1 1 の一方の電極 4 2 と、共振器 R 2 を形成するコンデンサ C 2 1 の一方の電極 4 3 とが各々形成されている。

前記コンデンサ C 1 1 及び C 2 1 における他方の電極は、各々誘電体層 M 2 1 におけるグラウンド電極 4 1 の対応する部分 4 2 ' , 4 3 ' で形成される。

【 0 0 2 7 】

第 3 の誘電体層 M 2 3 上には、コンデンサ C 1 2 及び C 2 2 の一方の電極 4 4 及び 4 5 が形成され、かつ、第 4 の誘電体層 M 2 4 上には、コンデンサ C 1 2 及び C 2 2 の他方の電極 4 4 ' 及び 4 5 ' が形成されている。

第 3 の誘電体層 M 2 3 においてコンデンサ C 1 2 の一方の電極を形成する電極 4 4 は、入力端子 I N に接続されている。また、同層 M 2 3 におけるコンデンサ C 2 2 の一方の電極を形成する電極 4 5 は、出力端子 O U T に接続されている。

第 5 の誘電体層 M 2 5 には、コンデンサ C 3 1 の一方の電極を形成する電極 4 6 が形成されており、第 6 の誘電体層 M 2 6 には、各々共振素子 L 1 1 及び L 1 2 の一部を形成する電極 4 7 及び 4 8 が形成されている。

第 7 の誘電体層 M 2 7 には、接地端子 T 3 1 ~ T 3 4 に接続されたグラウンド電極 4 9 が形成されている。

前記コンデンサ C 3 1 の他方の電極は、誘電体層 M 2 4 に形成されたコンデンサ C 1 2 及び C 2 2 の他方の電極 4 4 ' 及び 4 5 ' より形成される。これにより、コンデンサ C 1 2、C 2 2 及び C 3 1 は、直列に接続された構成になる。

【 0 0 2 8 】

前記第 3 の誘電体層 M 2 3 に形成されたコンデンサ C 1 2 の一方の電極を形成する電極 4 4 は、誘電体層 M 2 1 に形成されたグラウンド電極 4 1 と対向している。これにより、電極 4 4 とグラウンド電極 4 1 との間の容量結合によりコンデンサ C 1 3 が形成される。ここで、電極 4 4 自身が微小なインダクタ成分 L 1 3 を有しているため、電極 4 4 とグラウンド電極 4 1 との間で L C 直列共振器 R 3 が形成されることになる。

前記第 3 の誘電体層 M 2 3 に形成されたコンデンサ C 2 2 の一方の電極を形成する電極 4 5 は、誘電体層 M 2 1 に形成されたグラウンド電極 4 1 と対向している。これにより、電極 4 5 とグラウンド電極 4 1 との間の容量結合によりコンデンサ C 2 3 が形成される。ここで、電極 4 5 自身が微小なインダクタ成分 L 2 3 を有しているため、電極 4 5 とグラウンド電極 4 1 との間で L C 直列共振器 R 4 が形成される。

【 0 0 2 9 】

前記誘電体層 M 2 3 , M 2 4、M 2 5、M 2 6 及び M 2 7 には、共振素子を形成するビア導体が形成されている。

図 8 及び図 9 において、符号 5 0 , 5 1 は誘電体層 M 2 3 に形成されているビア導体を示し、符号 5 2 , 5 3 は誘電体層 M 2 4 に形成されているビア導体を示し、符号 5 4 , 5 5 は誘電体層 M 2 5 に形成されているビア導体を示し、符号 5 6 , 5 7 は誘電体層 M 2 6 に形成されているビア導体を示し、符号 5 8 , 5 9 は誘電体層 M 2 7 に形成されているビア導体を示す。

誘電体層 M 2 3 に形成されているビア導体 5 0 は、誘電体層 M 2 3 を貫通し、その下端

10

20

30

40

50

がコンデンサ C 1 1 を形成する一方の電極 4 2 に接続されている。

誘電体層 M 2 3 に形成されているビア導体 5 1 は、誘電体層 M 2 3 を貫通し、その下端がコンデンサ C 2 1 を形成する一方の電極 4 3 に接続されている。

誘電体層 M 2 4 に形成されているビア導体 5 2 は、誘電体層 M 2 4 を貫通し、その上端がコンデンサ C 1 2 を形成する他方の電極 4 4 ' に接続され、その下端が誘電体層 M 2 3 のビア導体 5 0 に接続されている。

誘電体層 M 2 4 に形成されているビア導体 5 3 は、誘電体層 M 2 4 を貫通し、その上端がコンデンサ C 2 2 を形成する他方の電極 4 5 ' に接続され、その下端が誘電体層 M 2 3 のビア導体 5 1 に接続されている。

誘電体層 M 2 5 に形成されているビア導体 5 4 は、誘電体層 M 2 5 を貫通し、その下端が誘電体層 M 2 4 の電極 4 4 ' に接続されている。

誘電体層 M 2 5 に形成されているビア導体 5 5 は、誘電体層 M 2 5 を貫通し、その下端が誘電体層 M 2 4 の電極 4 5 ' に接続されている。

誘電体層 M 2 6 に形成されているビア導体 5 6 は、誘電体層 M 2 6 を貫通し、その上端が同層 M 2 6 に形成された電極 4 7 に接続され、その下端が誘電体層 M 2 5 に形成されたビア導体 5 4 に接続される。

誘電体層 M 2 6 に形成されているビア導体 5 7 は、誘電体層 M 2 6 を貫通し、その上端が同層 M 2 6 に形成された電極 4 8 に接続され、その下端が誘電体層 M 2 5 に形成されたビア導体 5 5 に接続される。

誘電体層 M 2 7 に形成されているビア導体 5 8 は、誘電体層 M 2 7 を貫通し、その上端がグランド電極 4 9 に接続され、その下端が誘電体層 M 2 6 の電極 4 7 に接続されている。

誘電体層 M 2 7 に形成されているビア導体 5 9 は、誘電体層 M 2 7 を貫通し、その上端がグランド電極 4 9 に接続され、その下端が誘電体層 M 2 6 の電極 4 8 に接続されている。

上記した構成により、ビア導体 5 0 , 5 2 , 5 4 , 5 6 , 5 8 及び電極 4 4 ' , 4 7 で一つの共振素子 L 1 が形成され、ビア導体 5 1 , 5 3 , 5 5 , 5 7 , 5 9 及び電極 4 5 ' , 4 8 で一つの共振素子 L 2 が形成される。

前記二つの共振素子 L 1 , L 2 の電極 4 4 ' , 4 5 ' , 4 7 , 4 8 以外の部分の軸方向は、誘電体層 M 2 1 ~ M 2 8 の表面に対して垂直であり、共振素子 L 1 , L 2 に電流が流れると、各共振素子 L 1 , L 2 の周囲に共振素子の軸方向に対して垂直な面を周回する磁界が発生する。

ビア導体 5 0 , 5 2 , 5 4 , 5 6 , 5 8 及び電極 4 4 ' , 4 7 で形成される一方の共振素子 L 1 は、コンデンサ C 1 2 及び C 3 1 を形成する電極 4 4 , 4 4 ' 及び 4 6 により、ビア導体 5 0 , 5 2 及び電極 4 4 ' からなる共振素子 L 1 2 の部分と、ビア導体 5 4 , 5 6 , 5 8 及び電極 4 7 からなる共振素子 L 1 1 の部分との間に中間タップが形成された構造となる。

また、ビア導体 5 1 , 5 3 , 5 5 , 5 7 , 5 9 及び電極 4 5 ' , 4 8 で形成される他方の共振素子 L 2 は、コンデンサ C 2 2 及び C 3 1 を形成する電極 4 5 , 4 5 ' 及び 4 6 により、ビア導体 5 1 , 5 3 及び電極 4 5 ' からなる共振素子 L 2 2 の部分と、ビア導体 5 5 , 5 7 , 5 9 及び電極 4 8 からなる共振素子 L 2 1 の部分との間に中間タップが形成された構造となる。

【 0 0 3 0 】

上記したように構成された積層型バンドパスフィルタにおいて、第一の共振器 R 1 及び R 2 の共振周波数は、誘電体層 M 2 3 , M 2 4 , M 2 5 , M 2 6 及び M 2 7 に形成されたビアホール 5 1 ~ 5 9 によって構成されたインダクタの大きさを変化させることにより調整され得る。具体的には、前記インダクタの大きさは、積層型バンドパスフィルタの厚みにより調整され得る。また誘電体層 M 2 2 の電極 4 2 及び 4 3 と、誘電体層 M 2 6 の電極 4 7 , 4 8 の形や大きさを変化させる、即ちインダクタの大きさを変化させることにより調整され得る。さらに、コンデンサ C 1 1 及びコンデンサ C 1 2 の静電容量を変化させる

10

20

30

40

50

ことにより、その共振周波数が調整され得る。具体的には、コンデンサC 1 1及びC 1 2の静電容量は、誘電体層M 2 2における電極4 2及び4 3の大きさにより調整され得る。また誘電体層M 2 2の厚みを変化させることでも調整され得る。

一方、第二の共振器R 3及びR 4は、第一の共振器R 1及びR 2の共振周波数より高域側で共振するように設定され、かつ、コンデンサC 1 3及びインダクタL 1 3を形成する電極4 4及びコンデンサC 2 3及びインダクタL 2 3を形成する電極4 5の形状を、各々コンデンサC 1 2及びコンデンサC 2 2のコンデンサ容量に影響を及ぼさないよう変更することにより調整される。

上記したように、第二の共振器R 3及びR 4の共振周波数は、第一の共振器R 1及びR 2の共振周波数に影響を与えずに独立して調整することが可能である。

図10に、誘電体層M 2 3における電極4 4及び4 5の寸法を矢印の方向に0.35mm, 0.55mm及び0.75mmに変更した時の積層型バンドパスフィルタの周波数特性を示す。

図10から、電極4 4及び4 5の寸法を小さくする程、第二の共振器R 3及びR 4の共振周波数が高域側に離れることが分かる。

また、図10から、電極4 4及び4 5の寸法を変更すると、第二の共振器R 3及びR 4の共振周波数は変動するが、通過帯域の共振周波数と、共振素子L 1及びL 2の電磁界結合によって生ずる減衰極の周波数は変動しないことが分かる。

このように、電極4 4及び4 5の寸法を変更して、第二の共振器R 3及びR 4の共振周波数を調整しても、通過帯域の共振周波数と、共振素子L 1及びL 2の電磁界結合によって生ずる減衰極の周波数には影響がないため、第二の共振器R 3及びR 4の共振周波数は独立して調整することが可能である。

【0031】

以上説明した実施例では、一つの通過帯域を有する積層型バンドパスフィルタを例に挙げて説明しているが、本発明によれば、第一の通過帯域を持つバンドパスフィルタと、第二の通過帯域を持つバンドパスフィルタとにより形成されたダイプレクサにおいて、何れか一方又は両方を、本発明に係るバンドパスフィルタで形成することにより、高域側の減衰特性に優れたダイプレクサを提供することができる。

具体的には、前記ダイプレクサとしては、前記したように第一の通過帯域を有するバンドパスフィルタと、第二の通過帯域を有するバンドパスフィルタとの両方を上記した実施例に挙げた分布定数タイプのバンドパスフィルタで形成したダイプレクサが例として挙げられる。

また、別の例として、第一の通過帯域を有するバンドパスフィルタを上記した実施例に挙げた分布定数タイプのバンドパスフィルタで形成すると共に、第二の通過帯域を有するバンドパスフィルタを集中定数タイプのバンドパスフィルタで形成したダイプレクサが挙げられる。

【図面の簡単な説明】

【0032】

【図1】本発明のバンドパスフィルタの一実施例の回路構成を概略的に示す図である。

【図2】図1に示した回路構成を実現する積層型バンドパスフィルタの一実施例の外観の斜視図である。

【図3】図2に示すバンドパスフィルタを構成する各誘電体層の概略平面図である。

【図4】図2に示すバンドパスフィルタの分解斜視図である。

【図5】(a)は、減衰極を発生させるための直列共振器を持たない従来の積層型バンドパスフィルタの電気特性を示すグラフであり、(b)は、図2～図4に示した本発明に係る積層型バンドパスフィルタの電気特性を示すグラフである。

【図6】図1に示した回路構成を実現する積層型バンドパスフィルタの第二実施例の各誘電体層の概略平面図である。

【図7】6に示すバンドパスフィルタの分解斜視図である。

【図8】図1に示した回路構成を実現する積層型バンドパスフィルタの第三の実施例を構

10

20

30

40

50

成する各誘電体層の概略平面図である。

【図 9】図 8 に示すバンドパスフィルタの分解斜視図である。

【図 10】図 8 及び図 9 に示した積層型バンドパスフィルタにおける誘電体層 M 2 3 の電極 4 4 及び 4 5 の寸法を変更した時の共振周波数を示すグラフである。

【図 11】従来の積層型 LC フィルタ 1 0 0 の電気等価回路図である。

【図 12】従来の積層型 LC フィルタの分解斜視図である。

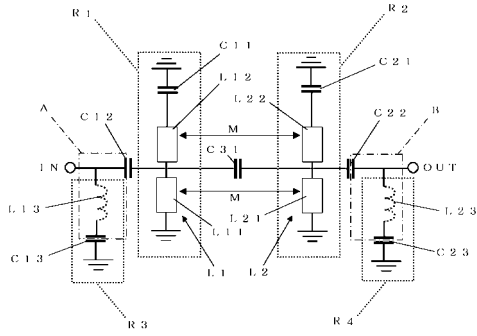
【符号の説明】

【 0 0 3 3 】

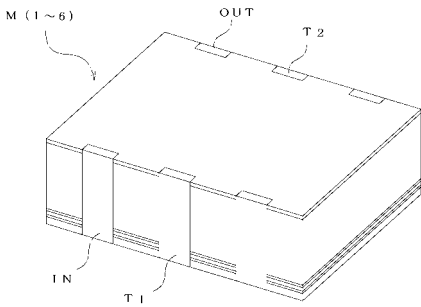
R 1	第一共振器	
R 2	第一共振器	10
R 3	第二共振器	
R 4	第二共振器	
C 1 1	コンデンサ	
C 1 2	コンデンサ	
L 1	共振素子	
L 1 1	共振素子	
L 1 2	共振素子	
C 2 1	コンデンサ	
C 2 2	コンデンサ	
L 2	共振素子	20
L 2 1	共振素子	
L 2 2	共振素子	
C 3 1	コンデンサ	
T 1	接地端子	
T 2	接地端子	
I N	入力端子	
O U T	出力端子	
M 1 ~ M 6	誘電体層	
1	グランド電極	
2	コンデンサ C 1 1 の一方の電極	30
2 '	コンデンサ C 1 1 の他方の電極	
3	コンデンサ C 2 1 の一方の電極	
3 '	コンデンサ C 2 1 の他方の電極	
4	コンデンサ C 1 2 の一方の電極	
4 '	コンデンサ C 1 2 の他方の電極	
5	コンデンサ C 2 2 の一方の電極	
5 '	コンデンサ C 2 2 の他方の電極	
6	コンデンサ C 3 1 の一方の電極	
6 '	コンデンサ C 3 1 の一方の電極	
7	グランド電極	40
8	共振素子 L 1 2 の一部を構成するビア導体	
9	共振素子 L 2 2 の一部を構成するビア導体	
1 0	共振素子 L 1 2 の一部を構成するビア導体	
1 1	共振素子 L 2 2 の一部を構成するビア導体	
1 2	共振素子 L 1 1 を構成するビア導体	
1 3	共振素子 L 2 1 を構成するビア導体	
M 1 1 ~ M 1 7	誘電体層	
T 2 1	接地端子	
T 2 2	接地端子	
T 2 3	接地端子	50

2 1	グラウンド電極	
2 2	コンデンサ C 1 1 の一方の電極	
2 2 '	コンデンサ C 1 1 の他方の電極	
2 3	コンデンサ C 2 1 の一方の電極	
2 3 '	コンデンサ C 2 1 の他方の電極	
2 4	コンデンサ C 1 2 の一方の電極	
2 4 '	コンデンサ C 1 2 の他方の電極	
2 5	コンデンサ C 2 2 の一方の電極	
2 5 '	コンデンサ C 2 2 の他方の電極	
2 6	コンデンサ C 3 1 の一方の電極	10
2 7	グラウンド電極	
2 8 ~ 3 5	ビア導体	
M 2 1 ~ M 2 8	誘電体層	
T 3 1	接地端子	
T 3 2	接地端子	
T 3 3	接地端子	
T 3 4	接地端子	
4 1	グラウンド電極	
4 2	コンデンサ C 1 1 の一方の電極	
4 2 '	コンデンサ C 1 1 の他方の電極	20
4 3	コンデンサ C 2 1 の一方の電極	
4 3 '	コンデンサ C 2 1 の他方の電極	
4 4	コンデンサ C 1 2 , C 1 3 , L 1 3 の一方の電極	
4 4 '	コンデンサ C 1 2 , C 1 3 , L 1 3 の他方の電極	
4 5	コンデンサ C 2 2 , C 2 3 , L 2 3 の一方の電極	
4 5 '	コンデンサ C 2 2 , C 2 3 , L 2 3 の他方の電極	
4 6	コンデンサ C 3 1 の一方の電極	
4 7	共振素子の一部を構成する電極	
4 8	共振素子の一部を構成する電極	
4 9	グラウンド電極	30
5 0 ~ 5 9	ビア導体	

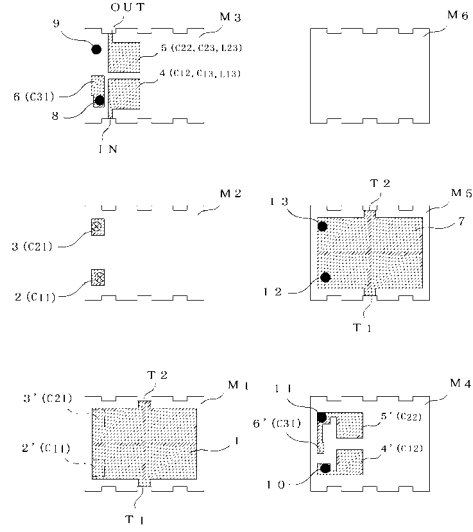
【図1】



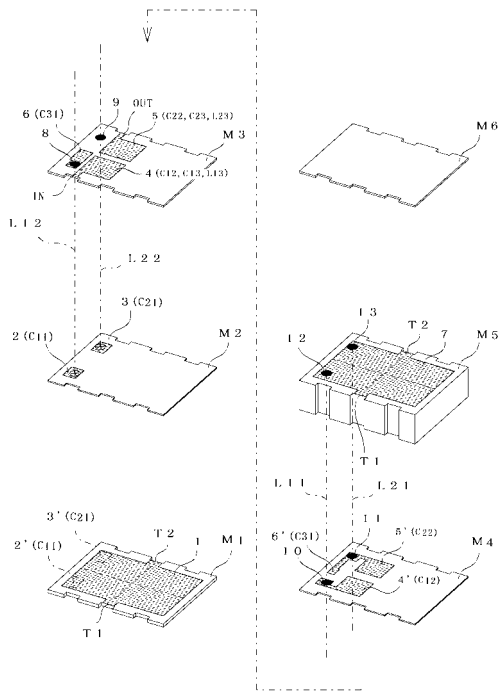
【図2】



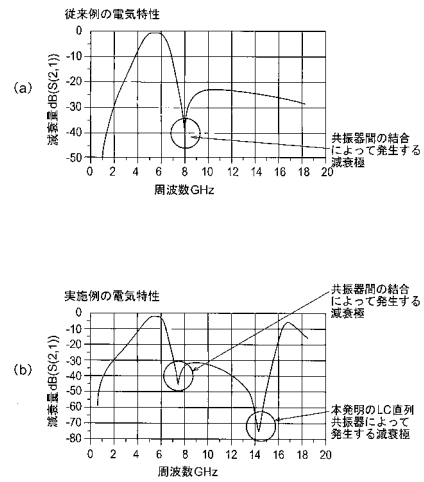
【図3】



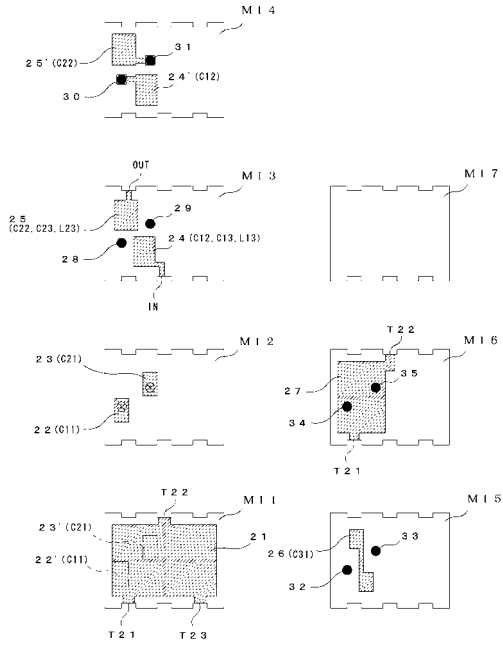
【図4】



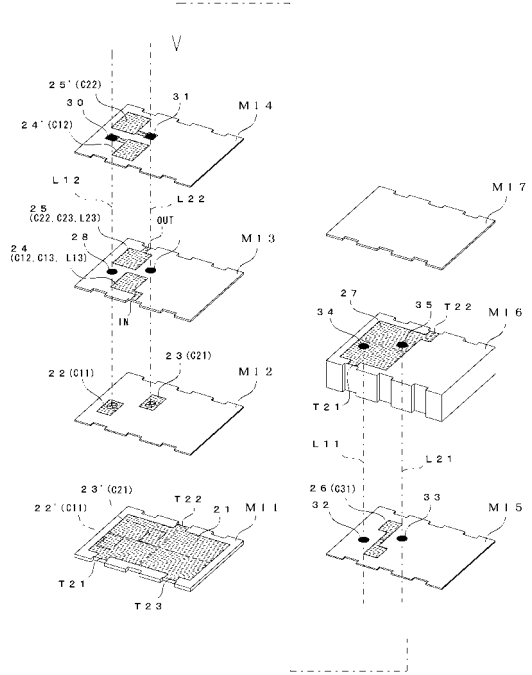
【図5】



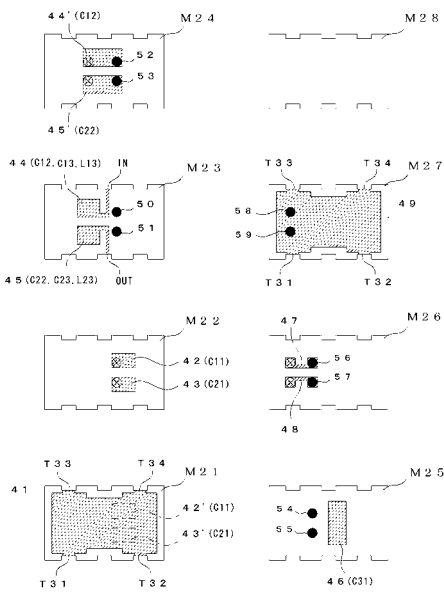
【 図 6 】



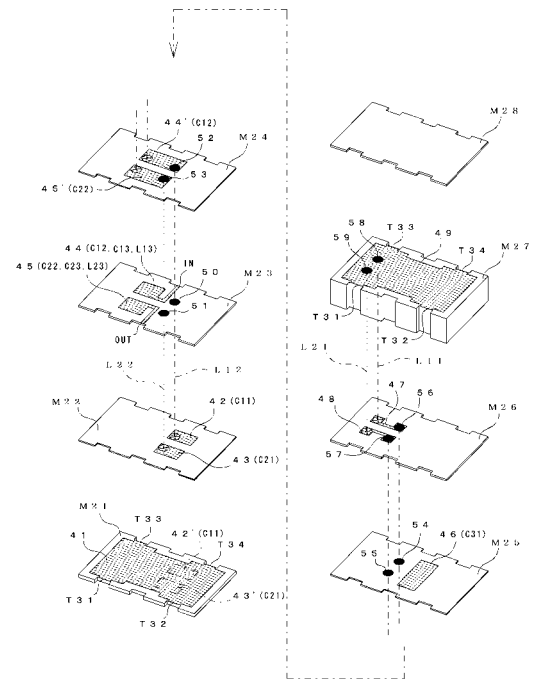
【 図 7 】



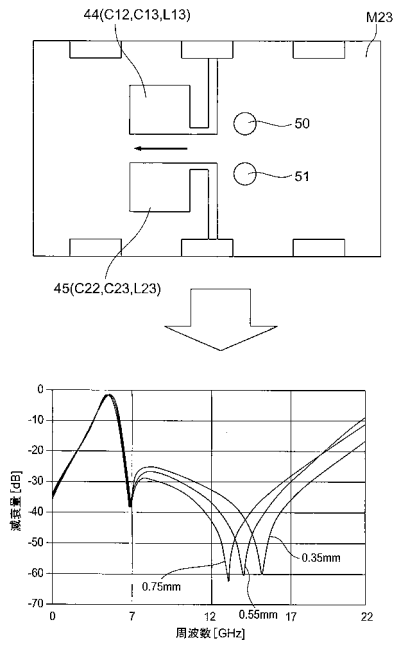
【 図 8 】



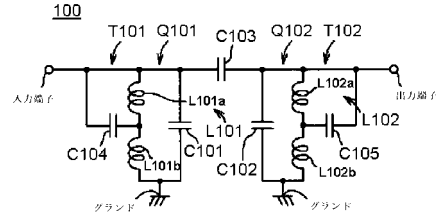
【 図 9 】



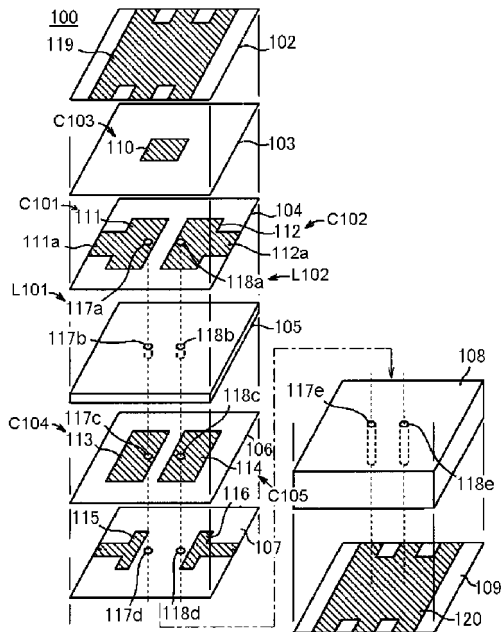
【 図 1 0 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(72)発明者 市川 順一

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

(72)発明者 高木 桂二

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

(72)発明者 佐藤 学

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

Fターム(参考) 5J024 AA01 BA11 CA02 CA06 CA09 CA10 DA05 DA21 DA29 DA35
EA03 KA03