



(12)发明专利申请

(10)申请公布号 CN 111540302 A

(43)申请公布日 2020.08.14

(21)申请号 202010046618.7

(22)申请日 2020.01.16

(71)申请人 重庆康佳光电技术研究院有限公司

地址 402760 重庆市璧山区璧泉街道鹤山路69号(1号厂房)

(72)发明人 郑士嵩

(74)专利代理机构 深圳市君胜知识产权代理事

务所(普通合伙) 44268

代理人 吴志益 王永文

(51) Int. Cl.

G09G 3/32(2016.01)

G09G 3/3208(2016.01)

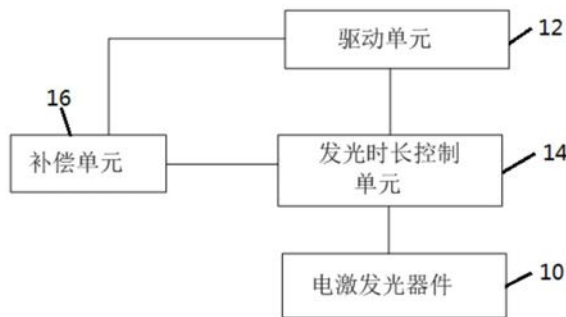
权利要求书2页 说明书7页 附图4页

(54)发明名称

一种电压补偿电路及显示器

(57)摘要

本申请涉及一种电压补偿电路及显示器,所述电压补偿电路包括:电激发光器件;驱动单元,用于驱动电激发光器件;发光时长控制单元,与所述驱动单元和所述电激发光器件分别连接,用于控制电激发光器件的发光时间;补偿单元,与所述驱动单元和所述发光时长控制单元分别连接,用于为所述电压补偿电路提供补偿电压。通过本申请中的电压补偿电路,补偿下降的电压值,从而改善了显示器的亮度均匀性,提高了画面质量。



1. 一种电压补偿电路,其特征在于,所述电路包括:
电激发光器件;
驱动单元,用于驱动电激发光器件;
发光时长控制单元,与所述驱动单元和所述电激发光器件分别连接,用于控制电激发光器件的发光时间;
补偿单元,与所述驱动单元和所述发光时长控制单元分别连接,用于为所述电压补偿电路提供补偿电压。
2. 根据权利要求1所述的电压补偿电路,其特征在于,通过一外部电路输入一固定电流至所述补偿单元,所述补偿单元接收所述固定电流并输出一补偿电压经至所述驱动单元,所述驱动单元接收所述补偿电压并输出一稳定电流经所述发光时长控制单元后至所述电激发光器件以驱动所述电激发光器件。
3. 根据权利要求1所述的电压补偿电路,其特征在于,输入一第一参考电压至所述补偿单元,所述补偿单元根据所述第一参考电压调节所述补偿电压的大小。
4. 根据权利要求2所述的电压补偿电路,其特征在于,输入一第二参考电压至所述补偿单元,以使所述驱动单元获得一可调节跨压,并输出一稳定电流经所述发光时长控制单元后至所述电激发光器件以驱动所述电激发光器件。
5. 根据权利要求4所述的电压补偿电路,其特征在于,所述补偿单元,包括:
第二晶体管、第三晶体管、第四晶体管、第五晶体管和电容;
所述第四晶体管的栅极与第一信号控制端连接,所述第四晶体管的源极与第一参考电压连接,所述第四晶体管的漏极与所述电容的第一端连接;所述电容的第二端与所述第三晶体管的源极连接,所述第三晶体管的漏极与所述第二晶体管的源极连接,所述第二晶体管的漏极与固定电流输入端连接;所述第一信号控制端还分别与所述第二晶体管的栅极和所述第三晶体管的栅极连接;
所述第五晶体管的源极与第二参考电压连接,所述第五晶体管的漏极与所述电容的第一端连接,所述第五晶体管的栅极与第二信号控制端连接。
6. 根据权利要求5所述的电压补偿电路,其特征在于,所述驱动单元,包括:
第一晶体管;
所述第一晶体管的栅极与所述电容的第二端连接,所述第一晶体管的源极与电源端连接,所述第一晶体管的漏极与第一开关晶体管的源极连接。
7. 根据权利要求6所述的电压补偿电路,其特征在于,所述发光时长控制单元,包括:
第一开关晶体管和第二开关晶体管;
所述第一开关晶体管的源极与所述第一晶体管的漏极连接,所述第一开关晶体管的漏极与所述第二开关晶体管的源极连接,所述第一开关晶体管的栅极与所述第二信号控制端连接;所述第二开关晶体管的源极与所述第一开关晶体管的漏极连接,所述第二开关晶体管的漏极与所述电激发光器件的阳极连接,所述第二开关晶体管的栅极与第三信号控制端连接;所述电激发光器件的阴极接地。
8. 根据权利要求4所述的电压补偿电路,其特征在于,所述补偿单元,包括:
第二晶体管、第三晶体管、第四晶体管、第五晶体管和电容;
所述第四晶体管的栅极与第一信号控制端连接,所述第四晶体管的源极与第一参考电

压连接,第四晶体管的漏极与所述电容的第一端连接;所述电容的第二端与所述第三晶体管的源极连接,所述第三晶体管的漏极与所述第二晶体管的源极连接,所述第二晶体管的漏极与固定电流输入端连接;第一信号控制端还分别与所述第二晶体管的栅极和所述第三晶体管的栅极连接;

所述第五晶体管的源极与第二参考电压连接,所述第五晶体管的漏极与所述电容的第一端连接。

9. 根据权利要求8所述的电压补偿电路,其特征在于,所述驱动单元,包括:

第一晶体管;

所述第一晶体管的栅极与所述电容的第二端连接,所述第一晶体管的源极与第一开关晶体管的漏极连接,所述第一晶体管的漏极接地;

所述发光时长控制单元,包括:

第一开关晶体管和第二开关晶体管;

所述第一开关晶体管的源极与所述第二开关晶体管的漏极连接,所述第一开关晶体管的漏极与所述第一晶体管的源极连接,所述第一开关晶体管的栅极与所述第二信号控制端连接;所述第二开关晶体管的漏极与所述第一开关晶体管的源极连接,所述第二开关晶体管的源极与所述电激发光器件的阴极连接,所述第二开关晶体管的栅极与第三信号控制端连接;所述电激发光器件的阳极与电源端连接。

10. 一种显示器,其特征在于,所述显示器包括权利要求1至9中任意一项所述的电压补偿电路。

一种电压补偿电路及显示器

技术领域

[0001] 本申请涉及电子电路技术领域,特别是涉及一种电压补偿电路及显示器。

背景技术

[0002] 电激发光(Electroluminescence, 简称为EL)器件,包括OLED、LED…等器件,近年来被大量用于制作显示器产品,相较于传统的显示器(CRT、LCD…等),其应用面展现了更好的光学特性、更低的功耗以及更好的产品形态可塑性。由于电激发光器件为电流驱动属性所致,当用于制作显示器时,搭配典型的主动式矩阵(Active Matrix, 简称为AM)或是被动式矩阵(Passive Matrix, 简称为PM)驱动方法,因受到电流经过线路及EL器件而引起的大电性负载,而必然产生IR-drop问题,该问题引起了电压值的下降,偏离了原始电压源的供应电压值,而此问题直接造成了EL器件的驱动跨压降低,而影响了其流经EL器件的电流下降,最终使亮度降低,反应至面板的亮度均匀性(Brightness Uniformity)下降,大符冲击了显示器的画面质量。

[0003] 因此,现有技术有待改进。

发明内容

[0004] 本申请要解决的技术问题是,提供一种电压补偿电路,补偿下降的电压值,从而改善了显示器的亮度均匀性,提高了画面质量。

[0005] 第一方面,本申请实施例提供了一种电压补偿电路,所述电路包括:

[0006] 电激发光器件;

[0007] 驱动单元,用于驱动电激发光器件;

[0008] 发光时长控制单元,与所述驱动单元和所述电激发光器件分别连接,用于控制电激发光器件的发光时间;

[0009] 补偿单元,与所述驱动单元和所述发光时长控制单元分别连接,用于为所述电压补偿电路提供补偿电压。

[0010] 可选地,通过一外部电路输入一固定电流至所述补偿单元,所述补偿单元接收所述固定电流并输出一补偿电压经至所述驱动单元,所述驱动单元接收所述补偿电压并输出一稳定电流经所述发光时长控制单元后至所述电激发光器件以驱动所述电激发光器件。

[0011] 可选地,输入一第一参考电压至所述补偿单元,所述补偿单元根据所述第一参考电压调节所述补偿电压的大小。

[0012] 可选地,输入一第二参考电压至所述补偿单元,以使所述驱动单元获得一可调节跨压,并输出一稳定电流经所述发光时长控制单元后至所述电激发光器件以驱动所述电激发光器件。

[0013] 可选地,所述补偿单元,包括:

[0014] 第二晶体管、第三晶体管、第四晶体管、第五晶体管和电容;

[0015] 所述第四晶体管的栅极与第一信号控制端连接,所述第四晶体管的源极与第一参考电压连接,所述第四晶体管的漏极与所述电容的第一端连接;所述电容的第二端与所述第三晶体管的源极连接,所述第三晶体管的漏极与所述第二晶体管的源极连接,所述第二晶体管的漏极与固定电流输入端连接;所述第一信号控制端还分别与所述第二晶体管的栅极和所述第三晶体管的栅极连接;

[0016] 所述第五晶体管的源极与第二参考电压连接,所述第五晶体管的漏极与所述电容的第一端连接,所述第五晶体管的栅极与第二信号控制端连接(第五晶体管的栅极接收第二控制信号)。

[0017] 可选地,所述驱动单元,包括:

[0018] 第一晶体管;

[0019] 所述第一晶体管的栅极与所述电容的第二端连接,所述第一晶体管的源极与电源端连接,所述第一晶体管的漏极与第一开关晶体管的源极连接。

[0020] 可选地,所述发光时长控制单元,包括:

[0021] 第一开关晶体管和第二开关晶体管;

[0022] 所述第一开关晶体管的源极与所述第一晶体管的漏极连接,所述第一晶体管的漏极与所述第二开关晶体管的源极连接,所述第一开关晶体管的栅极与所述第二信号控制端连接;所述第二开关晶体管的源极与所述第一开关晶体管的漏极连接,所述第二开关晶体管的漏极与所述电激发光器件的阳极连接,所述第二开关晶体管的栅极与第三信号控制端连接;所述电激发光器件的阴极接地。

[0023] 可选地,所述第一信号控制端用于提供一第一控制信号,所述第一控制信号用于控制所述第二晶体管、所述第三晶体管和所述第四晶体管的启闭。

[0024] 可选地,所述第二控制端提供一第二控制信号,用于控制所述第五晶体管和所述第一开关晶体管的启闭。

[0025] 可选地,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第一开关晶体管和第二开关晶体管均为P型晶体管。

[0026] 可选地,所述补偿单元,包括:

[0027] 第二晶体管、第三晶体管、第四晶体管、第五晶体管和电容;

[0028] 所述第四晶体管的栅极与第一信号控制端连接,所述第四晶体管的源极与第一参考电压连接,第四晶体管的漏极与所述电容的第一端连接;所述电容的第二端与所述第三晶体管的源极连接,所述第三晶体管的漏极与所述第二晶体管的源极连接,所述第二晶体管的漏极与固定电流输入端连接;第一信号控制端还分别与所述第二晶体管的栅极和所述第三晶体管的栅极连接;

[0029] 所述第五晶体管的源极与第二参考电压连接,所述第五晶体管的漏极与所述电容的第一端连接。

[0030] 可选地,所述驱动单元,包括:

[0031] 第一晶体管;

[0032] 所述第一晶体管的栅极与所述电容的第二端连接,所述第一晶体管的源极与第一开关晶体管的漏极连接,所述第一晶体管的漏极接地。

[0033] 可选地,所述发光时长控制单元,包括:

[0034] 第一开关晶体管和第二开关晶体管；

[0035] 所述第一开关晶体管的源极与所述第二开关晶体管的漏极连接，所述第一开关晶体管的漏极与所述第一晶体管的源极连接，所述第一开关晶体管的栅极与所述第二信号控制端连接；所述第二开关晶体管的漏极与所述第一开关晶体管的源极连接，所述第二开关晶体管的源极与所述电激发光器件的阴极连接，所述第二开关晶体管的栅极与第三信号控制端连接；所述电激发光器件的阳极与电源端连接。

[0036] 可选地，所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第一开关晶体管和第二开关晶体管均为N型晶体管。

[0037] 第二方面，本申请实施例提供了一种显示器，包括：所述显示器包括上述的电压补偿电路。

[0038] 与现有技术相比，本申请实施例具有以下优点：

[0039] 根据本申请实施方式提供的电压补偿电路，包括电激发光器件；驱动单元，用于驱动电激发光器件；发光时长控制单元，与所述驱动单元和所述电激发光器件分别连接，用于控制电激发光器件的发光时间；补偿单元，与所述驱动单元和所述发光时长控制单元分别连接，用于为所述电压补偿电路提供补偿电压。通过本申请中的电压补偿电路，补偿下降的电压值，从而改善了显示器的亮度均匀性，提高了画面质量。

附图说明

[0040] 为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请中记载的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0041] 图1为本申请实施例中一种电压补偿电路的结构示意图；

[0042] 图2为本申请实施例中n行m列面板中的一个电压补偿电路的示意图；

[0043] 图3为本申请实施例中p-type电压补偿电路的结构示意图；

[0044] 图4为本申请实施例中p-type电压补偿电路的信号波形示意图；

[0045] 图5为本申请实施例中p-type电压补偿电路的第一阶段电压补偿电路的结构示意图；

[0046] 图6为本申请实施例中p-type电压补偿电路的第一阶段信号波形示意图；

[0047] 图7为本申请实施例中p-type电压补偿电路的第二阶段电压补偿电路的结构示意图；

[0048] 图8为本申请实施例中p-type电压补偿电路的第二阶段信号波形示意图；

[0049] 图9为本申请实施例中n-type电压补偿电路的结构示意图。

具体实施方式

[0050] 为了使本技术领域的人员更好地理解本申请方案，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0051] 发明人经过研究发现,现有线路设计,在典型EL显示器的AM或PM驱动方法下,因其本质产生的IR-drop(电压降)问题,该问题引起了电压值的下降,偏离了原始电压源的供应电压值,而此问题直接造成了EL器件的驱动跨压降低,而影响了其流经EL器件的电流下降,最终使亮度降低,反应至面板的亮度均匀性(Brightness Uniformity)下降,大符冲击了显示器的画面质量。

[0052] 为了解决上述问题,在本申请实施例中,利用固定电流输入端调整电流信号,结合7T1C(7个Transistor及1个Capacitor)的像素电路架构补偿其下降的电压值,实现外部补偿电路系统(External Compensation Circuit and System),改善显示器的亮度均匀性的问题,提高了画面质量。

[0053] 下面结合附图,详细说明本申请的各种非限制性实施方式。

[0054] 本申请实施例提供了一种电压补偿电路,如图1所示,所述电压补偿电路包括:

[0055] 电激发光器件(EL器件)10;

[0056] 驱动单元12,用于驱动电激发光器件10;

[0057] 发光时长控制单元14,与所述驱动单元12和所述电激发光器件10分别连接,用于控制电激发光器件的发光时间;

[0058] 补偿单元16,与所述驱动单元12和所述发光时长控制单元14分别连接,用于为所述电压补偿电路提供补偿电压。

[0059] 本发明通过一外部电路输入一固定电流至所述补偿单元16,所述补偿单元16接收所述固定电流并输出一补偿电压经至所述驱动单元12,所述驱动单元12接收所述补偿电压并输出一稳定电流经所述发光时长控制单元14后至所述电激发光器件10以驱动所述电激发光器件10,通过进行电压补偿以补偿因电性负载引起的电压降问题,从而改善了显示器亮度均匀性的问题,提高了画面显示质量。

[0060] 进一步地,请结合图3,通过输入一第一参考电压VREF1至所述补偿单元16,所述补偿单元16可根据所述第一参考电压VREF1调节所述补偿电压的大小。更进一步地,通过输入一第二参考电压VREF2至所述补偿单元16,以使所述驱动单元12获得一可调节跨压,并输出一稳定电流经所述发光时长控制单元14后至所述电激发光器件10以驱动所述电激发光器件10。

[0061] 如图2所示,电路架构建立于面板内第n个行(row)及m个列(column),其row控制信号为S1和EM,作为此像素电路的功能操作用途,而在其相对垂直方向的column控制信号为SEL,为PWM功能信号用来控制EL器件的发光时间,关键的IS信号提供一可调整的定电流信号,连接至外部电路(通常连接到DDIC/显示驱动芯片),实现外部补偿电路系统,改善因IR-drop所引起的电压降问题。

[0062] 在本申请实施例中,有两种类型的电压补偿电路:p-type和n-type。电压补偿电路中包括7个TFT或MOS主动器件包括1个电容器件,3个电路控制信号,IS[m]为一可调整的定电流信号。n-type的电路架构相比于p-type,差异为EL器件与其他(含主动及被动器件)器件的连接位置差异。

[0063] 若电压补偿电路的类型为p-type,则电路中的晶体管为P型晶体管。如图3所示,电压补偿电路的连接方式如下:

[0064] 所述补偿单元16,包括:

[0065] 第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5和电容C;

[0066] 所述第四晶体管T4的栅极与第一信号控制端连接(第四晶体管的栅极接收第一控制信号S1),所述第四晶体管T4的源极与第一参考电压VREF1连接,所述第四晶体管T4的漏极与所述电容C的第一端连接;所述电容C的第二端与所述第三晶体管T3的源极连接,所述第三晶体管T3的漏极与所述第二晶体管T2的源极连接,所述第二晶体管T2的漏极与固定电流输入端连接(固定电流输入端输入的为一可调整的定电流信号IS);所述第一信号控制端还分别与所述第二晶体管T2的栅极和所述第三晶体管T3的栅极连接;

[0067] 所述第五晶体管T5的源极与第二参考电压VREF2连接,所述第五晶体管T5的漏极与所述电容C的第一端连接,所述第五晶体管T5的栅极与第二信号控制端连接(第五晶体管的栅极接收第二控制信号EM)。

[0068] 所述驱动单元12,包括:

[0069] 第一晶体管T1;

[0070] 所述第一晶体管T1的栅极与所述电容C的第二端连接,所述第一晶体管T1的源极与电源端VDD连接,所述第一晶体管T1的漏极与第一开关晶体管T6的源极连接。

[0071] 所述发光时长控制单元14,包括:

[0072] 第一开关晶体管T6和第二开关晶体管T7;

[0073] 所述第一开关晶体管T6的源极与所述第一晶体管T1的漏极连接,所述第一开关晶体管T6的漏极与所述第二开关晶体管T7的源极连接,所述第一开关晶体管T6的栅极与所述第二信号控制端连接(第一开关晶体管的栅极接收第二控制信号EM);所述第二开关晶体管T7的源极与所述第一开关晶体管T6的漏极连接,所述第二开关晶体管T7的漏极与所述电激发光器件EL的阳极连接,所述第二开关晶体管的栅极与第三信号控制端连接(第二开关晶体管的栅极接收第三控制信号SEL);所述电激发光器件EL的阴极接地VSS。

[0074] 具体地,所述第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第一开关晶体管T6和第二开关晶体管T7均为P型晶体管。

[0075] 为更好地理解本发明,以p-type类型的电压补偿电路为例,结合时序动作对其工作过程说明,如图4所示,图4为p-type电压补偿电路的信号波形示意图,其中,第一控制信号S1[n](低电平有效)用于控制第二晶体管T2、第三晶体管T3与第四晶体管T4的启闭,第二控制信号EM[n](低电平有效)用于控制第五晶体管T5和第六开关晶体管T6的启闭,第三控制信号SEL[m](常闭)为PWM功能信号用于控制EL器件的发光时间。具体地,时序动作包括如下两个阶段:

[0076] 第一阶段:请结合图5和图6所示,在第一阶段,即T1时刻,由于第一控制信号S1为低电平(低电平有效),因而第一晶体管T1、第二晶体管T2、第三晶体管T3与第四晶体管T4处于打开状态,由于第二控制信号EM为高电平,因而所述第五晶体管T5和第六开关晶体管T6处于断开状态(图5中的“×”表示关闭状态)。本发明透过IS[m](第一控制信号)连结至外部电路,供应可调整的固定电流源,以决定第一晶体管T1的Vgs电压值,完成补偿功能,因电源端VDD参与此电流路径,此电压值达成补偿IR-drop引起的电压降的目的。更具体地,可以通过下式来表达各节点之间的关系:

[0077] $V_a = V_{DD} - V_{th} - V_{IS}$:补偿电压写入,VIS决定于IS[m]的电流大小。

[0078] $V_b = V_{REF1}$:拉至一参考固定电位,可用作电流输出大小的调节功能。

[0079] 第二阶段:如图7和图8所示,在第二阶段,即在T2时刻,由于第一控制信号S1为高电平,因而第一晶体管T1、第二晶体管T2、第三晶体管T3与第四晶体管T4处于断开状态,由于第二控制信号EM为低电平,因而所述第五晶体管T5和第六开关晶体管T6处于打开状态。本发明通过写入第二参考电压VREF2,并通过电容C耦合使第一晶体管T1得到一可调节跨压,使得第一晶体管T1可输出一稳定电流,以达到EL器件所需的发光亮度,而第二开关晶体管T7做为控制电流通过EL器件的时间控制器,对应出发光亮度及灰阶。更具体地,可以通过下式来表达各节点之间的关系:

[0080] $V_a = V_{DD} - V_{th} - V_{IS} + (V_{REF2} - V_{REF1})$, 最终输出的补偿电压值。

[0081] $V_b = V_{REF2}$, 透过C耦合VREF1至VREF2的压差至T1。

[0082] 最后, $I_{EL} = k \times (V_{DD} - V_a - V_{th})^2 = k \times (V_{IS} + V_{REF1} - V_{REF2})^2$, 此式无VDD的参数因子,因此不受VDD压降的影响,完成补偿电流输出。

[0083] 若电压补偿电路的类型为n-type,则电路中的晶体管为N型晶体管,也即所述第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第一开关晶体管T6和第二开关晶体管T7均为N型晶体管。如图9所示,电压补偿电路的连接方式如下:

[0084] 所述补偿单元16,包括:

[0085] 第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5和电容C;

[0086] 所述第四晶体管T4的栅极与第一信号控制端连接(第四晶体管的栅极接收第一控制信号S1),所述第四晶体管T4的源极与第一参考电压VREF1连接,第四晶体管T4的漏极与所述电容C的第一端连接;所述电容C的第二端与所述第三晶体管T3的源极连接,所述第三晶体管T3的漏极与所述第二晶体管T2的源极连接,所述第二晶体管T2的漏极与固定电流输入端连接(固定电流输入端输入的为一可调整的定电流信号IS);第一信号控制端还分别与所述第二晶体管T2的栅极和所述第三晶体管T3的栅极连接;

[0087] 所述第五晶体管T5的源极与第二参考电压VREF2连接,所述第五晶体管T5的漏极与所述电容C的第一端连接。

[0088] 所述驱动单元12,包括:

[0089] 第一晶体管T1;

[0090] 所述第一晶体管T1的栅极与所述电容C的第二端连接,所述第一晶体管T1的源极与第一开关晶体管T6的漏极连接,所述第一晶体管T1的漏极接地。

[0091] 所述发光时长控制单元14,包括:

[0092] 第一开关晶体管T6和第二开关晶体管T7;

[0093] 所述第一开关晶体管T6的源极与所述第二开关晶体管T7的漏极连接,所述第一开关晶体管T6的漏极与所述第一晶体管T1的源极连接,所述第一开关晶体管T6的栅极与所述第二信号控制端连接(第一开关晶体管的栅极接收第二控制信号EM);所述第二开关晶体管T7的漏极与所述第一开关晶体管T6的源极连接,所述第二开关晶体管T7的源极与所述电激发光器件EL的阴极连接,所述第二开关晶体管T7的栅极与第三信号控制端连接(第二开关晶体管的栅极接收第三控制信号SEL);所述电激发光器件EL的阳极与电源端VDD连接。

[0094] 基于典型显示器驱动方法及线路设计,其因采用共电源,除面板边缘的像素点外,显示区内的像素供电,透过线路的直接布线,且EL器件于操作于发光时,所提供的大

电性负载,致使在显示区内的像素点会产生不同的电压降,反应至亮度的直接下降,亮度均匀性劣化。

[0095] 而本申请的电压补偿电路,利用IS[m]此调整电流信号,结合7T1C(7个Transistor及1个Capacitor)的像素电路架构补偿其下降的电压值,实现外部补偿电路系统(External Compensation Circuit and System),解决了显示器的亮度均匀性的问题,提高了画面质量。

[0096] 本申请提供了一种显示器,所述显示器包括上述的电压补偿电路。

[0097] 以上实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0098] 以上所述实施例仅表达了本申请的几种实施方式,其描述较为具体和详细,但并不能因此而理解为对发明专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本申请构思的前提下,还可以做出若干变形和改进,这些都属于本申请的保护范围。因此,本申请专利的保护范围应以所附权利要求为准。

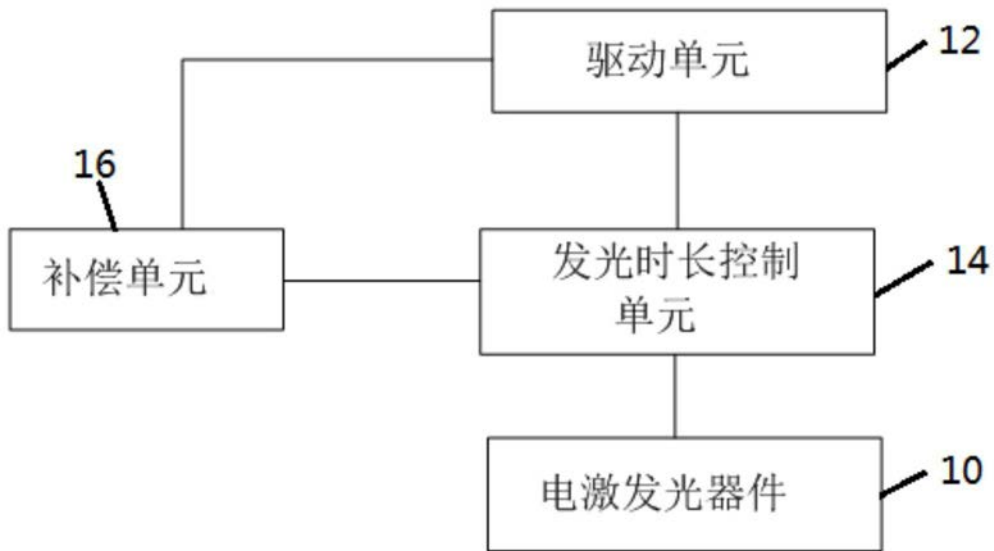


图1

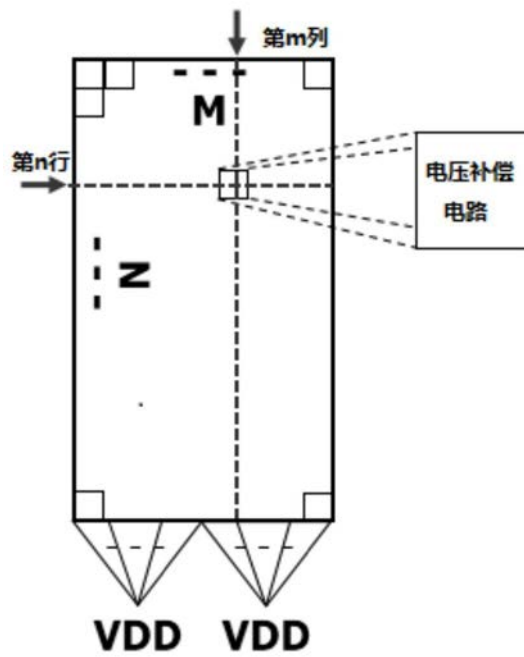


图2

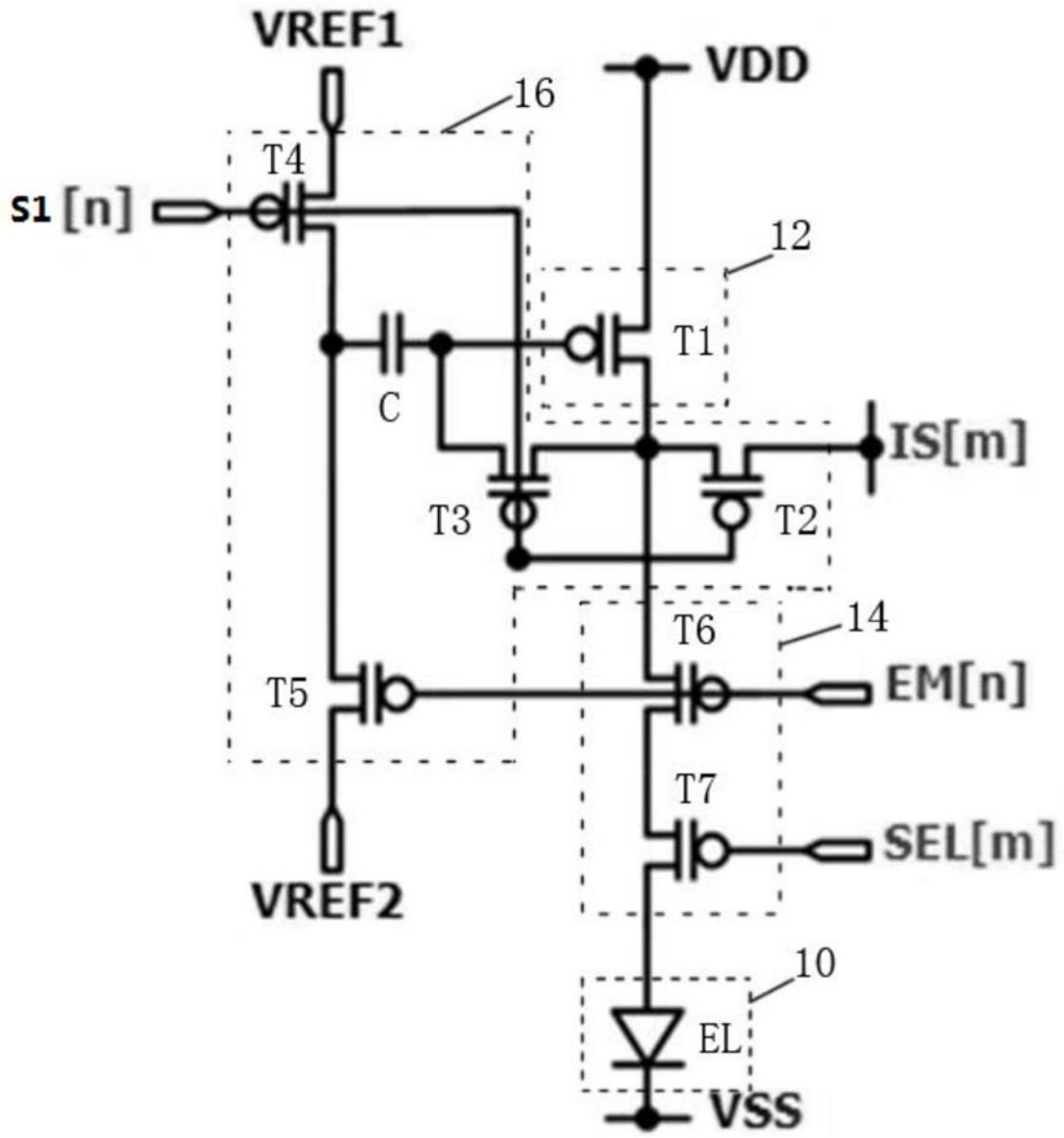


图3

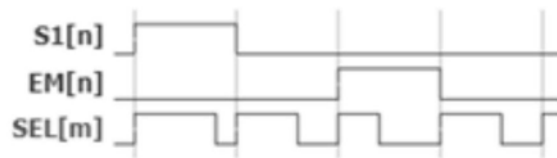


图4

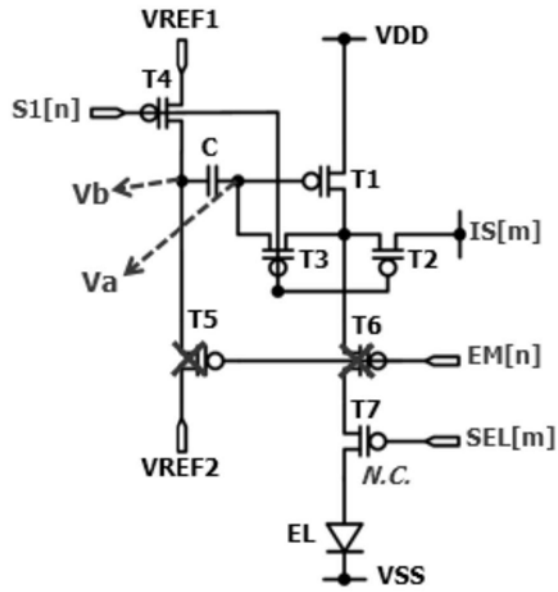


图5

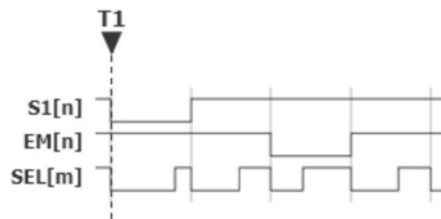


图6

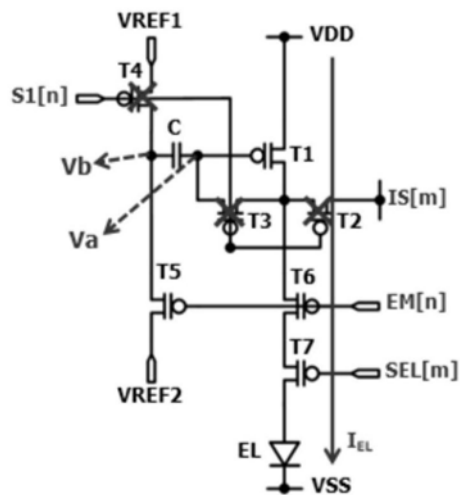


图7

