

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-5294  
(P2015-5294A)

(43) 公開日 平成27年1月8日(2015.1.8)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G06K 19/077 (2006.01)</b>	G06K 19/00 K	4M104
<b>H01L 21/28 (2006.01)</b>	H01L 21/28 301R	5B035
<b>H01L 21/336 (2006.01)</b>	H01L 21/28 301S	5F110
<b>H01L 29/786 (2006.01)</b>	H01L 29/78 627D	
<b>G06K 19/07 (2006.01)</b>	H01L 29/78 616M	

審査請求 有 請求項の数 3 O L (全 32 頁) 最終頁に続く

(21) 出願番号 特願2014-158704 (P2014-158704)  
 (22) 出願日 平成26年8月4日(2014.8.4)  
 (62) 分割の表示 特願2013-209158 (P2013-209158) の分割  
 原出願日 平成21年9月9日(2009.9.9)  
 (31) 優先権主張番号 特願2008-240812 (P2008-240812)  
 (32) 優先日 平成20年9月19日(2008.9.19)  
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 江口 晋吾  
 栃木県栃木市都賀町升塚161-2 アド  
 バンスト フィルム デバイス インク  
 株式会社内  
 (72) 発明者 及川 欣聡  
 栃木県栃木市都賀町升塚161-2 アド  
 バンスト フィルム デバイス インク  
 株式会社内

最終頁に続く

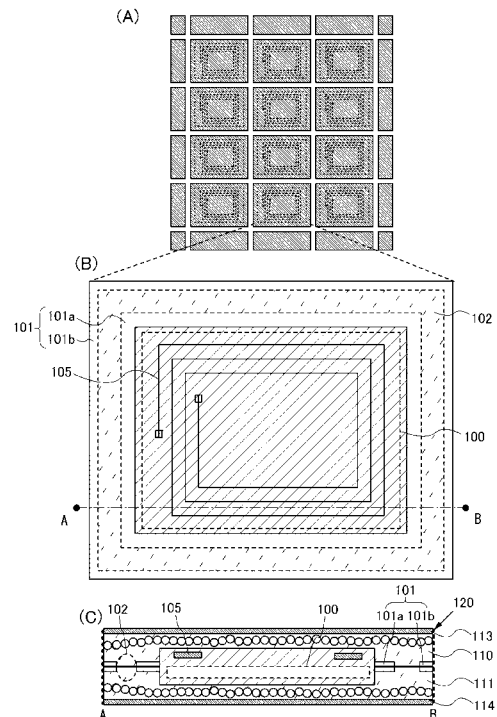
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 静電気放電に起因する特性の不良を低減した半導体装置及びその作製方法を提供することを目的の一とする。

【解決手段】 半導体装置が、(1) 回路部の周辺領域において、第1及び第2の絶縁膜が直接接する構成、(2) 第1及び第2の絶縁体が密着する構成、(3) 第1及び第2の絶縁体の外側の面にそれぞれ第1及び第2の導電層が設けられ、第1及び第2の導電層は、周辺領域の外側の側面で導通をとっている構成の少なくとも一を備える。なお、側面での導通は、半導体装置分断の際に形成することができる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

回路部を有し、  
 前記回路部は、第 1 の絶縁膜と、第 2 の絶縁膜とを有し、  
 前記第 1 の絶縁膜上に、第 3 の絶縁膜を有し、  
 前記第 2 の絶縁膜下に、第 4 の絶縁膜を有し、  
 前記回路部の外側で、前記第 1 の絶縁膜と、前記第 2 の絶縁膜とが接する第 1 の領域を有し、  
 前記第 1 の領域の外側で、前記第 3 の絶縁膜と、前記第 4 の絶縁膜とが接する第 2 の領域を有し、  
 前記第 2 の領域の外側で、前記第 1 の絶縁膜と、前記第 2 の絶縁膜とが接する第 3 の領域を有することを特徴とする半導体装置。

10

## 【請求項 2】

回路部を有し、  
 前記回路部は、第 1 の絶縁膜と、第 2 の絶縁膜とを有し、  
 前記第 1 の絶縁膜上に、第 3 の絶縁膜を有し、  
 前記第 2 の絶縁膜下に、第 4 の絶縁膜を有し、  
 前記回路部の外側で、前記第 1 の絶縁膜と、前記第 2 の絶縁膜とが接する第 1 の領域を有し、  
 前記第 1 の領域の外側で、前記第 3 の絶縁膜と、前記第 4 の絶縁膜とが接する第 2 の領域を有し、  
 前記第 2 の領域の外側で、前記第 1 の絶縁膜と、前記第 2 の絶縁膜とが接する第 3 の領域を有し、  
 前記第 3 の絶縁膜上に、第 1 の導電膜を有し、  
 前記第 4 の絶縁膜下に、第 2 の導電膜を有することを特徴とする半導体装置。

20

## 【請求項 3】

請求項 2 において、  
 前記導電層は、チタン、またはインジウム錫酸化物を有することを特徴とする半導体装置。

## 【発明の詳細な説明】

30

## 【技術分野】

## 【0001】

本発明は、半導体装置及びその作製方法に関する。

## 【背景技術】

## 【0002】

アンテナを介した無線通信によりデータの送受信を行う半導体装置（非接触信号処理装置、半導体集積回路チップ、ICチップなどという）において、静電気放電により半導体装置が破壊される（静電気破壊）という問題がある。静電気破壊は、作製段階、検査段階、製品としての使用段階など、あらゆる段階において信頼性や生産性の低下を招く重要な問題となっており、その対策が検討されている（例えば、特許文献 1 参照）。

40

## 【0003】

特許文献 1 では、半導体装置の基板や接着剤として導電性ポリマーを用いることで、静電気破壊を防止している。

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献 1】特開 2007 - 241999 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

50

上記のような半導体装置の市場が拡大するに伴い、半導体装置の形状や特性への要求は一層高度になる。このため、静電気破壊に対する高い耐性を有し、かつ要求される様々な特性を備えた半導体装置が求められている。

【0006】

また、より簡便な方法で、十分な特性を有する半導体装置を作製することが求められている。

【0007】

そこで、本発明の一態様は、静電気放電等に起因する特性の不良を低減した半導体装置を提供することを目的の一とする。

【0008】

また、本発明の一態様は、上記半導体装置を簡便な方法で提供することを目的の一とする。

【0009】

また、本発明の一態様は、外部ストレスに耐性を有する信頼性の高い半導体装置を提供することを目的の一とする。

【0010】

また、本発明の一態様は、時間の経過に伴う形状や特性の変化が低減された半導体装置を提供することを目的の一とする。

【課題を解決するための手段】

【0011】

本発明の一態様では、静電気破壊に対する耐性を向上させるため、半導体装置の最表面に第1の導電層及び第2の導電層を形成する。また、複数の半導体装置を個々に分断する際には、絶縁体並びに第1の導電層及び第2の導電層を溶融させる手段（例えば、レーザー光の照射）を用いて行うことにより、第1の導電層と、第2の導電層とを導通させることができる。

【0012】

また、本発明の一態様では、外部ストレスに対する耐性を持たせるため、半導体装置の両面に第1の絶縁体及び第2の絶縁体を配置する。これら絶縁体は半導体装置作製の際の貼り合わせ工程において接着剤として機能させることもできる。また、接着剤として機能する第1の絶縁体及び第2の絶縁体に同一材料を用いることにより、時間の経過に伴う形状や特性の変化を低減させることができる。

【0013】

また、本発明の一態様では、さらに時間の経過に伴う形状や特性の変化を低減させるため、回路部の上と、アンテナの上とに絶縁膜を設ける。また、これらの絶縁膜は、周辺領域で直接接する。なお、周辺領域とは、薄膜トランジスタを有する回路部の周辺の領域を指す。

【0014】

すなわち本発明の一態様は、(1)周辺領域において、回路部の上の第1の絶縁膜及びアンテナの上の第2の絶縁膜が直接接する構成、(2)周辺領域において、回路部の上の第1の絶縁膜及びアンテナの上の第2の絶縁膜が除去され、除去された領域で接着剤として機能する第1及び第2の絶縁体が密着される構成、(3)第1及び第2の絶縁体の外側の面（回路部等が設けられていない面）にそれぞれ第1及び第2の導電層が設けられ、第1及び第2の導電層は、周辺領域の外側の側面で導通をとっている構成の少なくとも一を備えた半導体装置である。もちろん、全ての構成を備えることで、相乗効果を伴い半導体装置の信頼性を格段に高めることができる。

【0015】

上記の分断によって、第1の導電層と、第2の導電層とを導通させる際、第1の導電層と第2の導電層の間の抵抗値を1G以下とすることが好ましい。

【0016】

上記において、第1及び第2の絶縁体は、繊維体に有機樹脂が含浸された構造体である

10

20

30

40

50

ことが好ましい。

【0017】

上記において、第1及び第2の絶縁膜が、窒化珪素膜であると好ましい。窒化珪素膜は、酸化珪素膜等と比較して緻密であるため、水分や酸素の侵入を効果的に防止できる。

【0018】

なお、本明細書において、半導体装置とは、半導体特性を利用することで機能しうる装置を指す。

【発明の効果】

【0019】

半導体装置の表面に導電層を形成することで、半導体集積回路の静電気破壊（回路の誤動作や半導体素子の損傷など）を防止することができる。

【0020】

また、レーザー光を照射して個々の半導体装置に分断することで、十分な静電気破壊耐性を有する半導体装置を極めて簡便な方法で提供することができる。

【0021】

また、半導体装置の両面に絶縁体を配置することで、外部ストレスに対して耐性を有し、信頼性を高めることができる。

【0022】

また、貼り合わせ工程の際、同一材料が密着する構成をとることで、半導体装置の時間の経過に伴う形状や特性の変化を低減させることができる。

【図面の簡単な説明】

【0023】

【図1】本発明の一態様の半導体装置を示した図である

【図2】本発明の一態様の半導体装置の作製方法を示した図である

【図3】本発明の一態様の半導体装置の作製方法を示した図である

【図4】本発明の一態様の半導体装置の作製方法を示した図である

【図5】本発明の一態様の半導体装置の作製方法を示した図である

【図6】本発明の一態様の半導体装置の作製方法を示した図である

【図7】本発明の一態様の半導体装置の作製方法を示した図である

【図8】本発明の一態様の半導体装置の作製方法を示した図である

【図9】本発明の一態様の半導体装置の作製方法を示した図である

【図10】本発明の一態様の構造体を示した図である

【図11】本発明の一態様の半導体装置の応用形態を示した図である

【図12】本発明の一態様の半導体装置の応用形態を示した図である

【図13】本発明の一態様の半導体装置の応用形態を示した図である

【図14】本発明の一態様の半導体装置の応用形態を示した図である

【図15】本発明の一態様の半導体装置の応用形態を示した図である

【図16】本発明の一態様の半導体装置の応用形態を示した図である

【図17】本発明の一態様の半導体装置の応用形態を示した図である

【図18】分断後の第1及び第2の導電層間の印加電圧と電流との関係を示した図である

【発明を実施するための形態】

【0024】

以下に、本発明の実施の形態を図面に基づいて説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

【0025】

10

20

30

40

50

(実施の形態1)

本実施の形態では、半導体装置の構成について説明する。本実施の形態の半導体装置は、全体の膜厚が40 $\mu\text{m}$ ~90 $\mu\text{m}$ 、好ましくは70 $\mu\text{m}$ ~80 $\mu\text{m}$ 、と薄いこともあり、フレキシブル性を有する。

【0026】

図1(A)には、複数の半導体装置を絶縁基板上で同時形成している上面図を示す。本実施の形態の半導体装置は、矩形状の絶縁基板を用いて同時に複数形成することができる。そのため、円形状のシリコンウェハを用いる場合と比較して、取り数が多くなり、低コスト化を図ることができる。

【0027】

また、複数の半導体装置は、分断手段によって個々の半導体装置に分断される。図1(B)には一つの半導体装置を示し、図1(C)には図1(B)のA-B間の断面図を示す。

【0028】

半導体装置には、無線チップ等として機能させるための回路部100がある。回路部100は、絶縁基板上に形成された薄膜トランジスタを有する。このような薄膜トランジスタは、半導体基板上に形成されたトランジスタと比べて薄膜化されており、半導体装置のフレキシブル性に貢献することができる。無線通信を行うために、回路部100と電氣的に接続された内蔵型アンテナ105が設けられている。内蔵型アンテナ105を回路部の薄膜トランジスタ上に設けることで、半導体装置の集積化、小型化を図ることができ、好ましい。このように内蔵型アンテナ105を薄膜トランジスタ上に設けると、それらの厚みは7 $\mu\text{m}$ ~8 $\mu\text{m}$ となる。

【0029】

回路部100の周辺には、上記薄膜トランジスタやアンテナが設けられていない領域(周辺領域という)がある。さらに、周辺領域には、薄膜トランジスタを覆っている絶縁膜やアンテナを覆っている絶縁膜が設けられた領域(絶縁膜形成領域という)101(101a及び101b)がある。絶縁膜形成領域101a、101bでは、上記絶縁膜同士が直接接するため、水分や酸素の侵入を防止することができる。さらに、上記絶縁膜を同じ材料とすることが好ましい。例えば、当該絶縁膜として、窒化珪素膜を用いることができる。窒化珪素膜は、酸化珪素膜等と比較して緻密なため、水分や酸素の侵入を効率的に防止することができる。また、絶縁膜形成領域101は、上方からみると回路部100を囲むように設けられているため、薄膜トランジスタ等の劣化原因となる水分や不純物の侵入を効率的に防止することもできる。その結果、半導体装置、特に回路部を構成する薄膜トランジスタにおける、時間の経過に伴う特性の変化を低減させることができる。このような絶縁膜形成領域101a、101bは、回路部100より膜厚が薄く、3 $\mu\text{m}$ ~4 $\mu\text{m}$ となる。

【0030】

周辺領域の一部(本実施の形態では周辺領域の中心付近)には、絶縁膜が除去され、回路部100の上下に設けられた接着剤として機能する第1の絶縁体110、第2の絶縁体111が密着して貼り合わされた領域(貼り合わせ領域という)102がある。絶縁膜形成領域は、貼り合わせ領域102をどこに何カ所設けるかによって、複数の領域に分かれることがある。本実施の形態では、貼り合わせ領域102が周辺領域の中心付近に選択的に1つ形成されたことにより、絶縁膜形成領域が2つ(101a、101b)設けられた場合を例示する。もちろん貼り合わせ領域102が周辺領域内に選択的に2つ形成された構成でもよく、その際、絶縁膜形成領域は3つ設けられることになる。貼り合わせ領域は、周辺領域内に2つ以上形成してもよい。貼り合わせ領域102では、第1の絶縁体と、第2の絶縁体とが密着しており、当該第1及び第2の絶縁体は半導体装置の両面に設けられたものである。第1の絶縁体と、第2の絶縁体とが同一材料からなると、密着性が向上して好ましい。その結果、半導体装置における時間の経過に伴う形状や特性の変化を低減させることができる。

10

20

30

40

50

## 【0031】

接着剤として機能する第1の絶縁体110、第2の絶縁体111の外側の面（回路部等が設けられていない面）は、それぞれ第1の導電層113、第2の導電層114で覆われている。導電層により、静電気による半導体装置の破壊を防ぐことができる。静電気が生じると、半導体装置の局所部分に高い電圧がかかってしまうが、両面に設けられた絶縁体と比べて抵抗の低い導電層によって、高い電圧を分散させることができるからである。その結果、半導体装置の静電気破壊に対する耐性を向上させることができる。

## 【0032】

周辺領域の外側で半導体装置は終端する。周辺領域の外側の側面、つまり半導体装置の終端部120では、第1の導電層113、第2の導電層114は、互いに電気的な導通を取ることができる。その結果、静電気をより広い領域に分散させることができるため、静電気による破壊を効率的に防ぐことができる。第1の導電層113と、第2の導電層114との電気的な導通とは、導電層が膜状となって達成するものに限らず、半導体装置を分断する際に、第1の導電層113、又は第2の導電層114の材料の一部が、終端部120に分散し、付着する程度でも可能となる。これは、接着剤として機能する絶縁体の抵抗が高いため、上記のように導電層の材料の一部が終端部に付着するだけでも、終端部120の抵抗値が下がり、第1の導電層113と、第2の導電層114との電気的な導通が取れたような状態となるからである。第1の導電層と第2の導電層の間の抵抗値は1G以下程度（10V印加時）であれば、静電気を十分に拡散させることができるため、これを目安に静電気対策を行えばよい。

## 【0033】

このような半導体装置は、最表面に設けられた導電層により静電気による回路部の破壊を防止することができる。また、同一材料同士が密着して張り合わされるため、密着性が高く、水分等による劣化、不必要箇所からの剥がれを防止することができる。このように本実施の形態の半導体装置は、不良が少なく、信頼性の高い半導体装置である。

## 【0034】

（実施の形態2）

本実施の形態では、上記実施の形態で示した半導体装置を得るための一作製方法を説明する。

## 【0035】

まず、基板701の一表面に剥離層702を形成し、続けて下地となる絶縁膜703および半導体膜704（例えば、非晶質珪素を含む膜）を形成する（図2（A）参照）。剥離層702、絶縁膜703、および半導体膜704は、連続して形成することができる。連続して形成することにより、大気に曝されないため不純物の混入を防ぐことができる。

## 【0036】

基板701は、ガラス基板、石英基板、金属基板、ステンレス基板、本工程の処理温度に耐えうる耐熱性があるプラスチック基板等を用いるとよい。このような基板であれば、その面積や形状に大きな制限はないため、例えば、1辺が1メートル以上であって、矩形のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。従って、回路部を大きく形成した場合であっても、シリコン基板を用いる場合と比較して低コスト化を実現することができる。

## 【0037】

なお、本工程では、剥離層702を基板701の全面に設けているが、必要に応じて、基板701の全面に剥離層を設けた後に、フォトリソグラフィ法により剥離層702を選択的に設けてもよい。また、本工程では、基板701に接するように剥離層702を形成しているが、必要に応じて、基板701に接するように酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜等の絶縁膜を形成し、当該絶縁膜に接するように剥離層702を形成してもよい。

## 【0038】

ここで、酸化窒化物とは、その組成として、窒素よりも酸素の含有量が多い物質であり、また、窒化酸化物とは、その組成として、酸素よりも窒素の含有量が多い物質をいう。例えば、酸化窒化珪素とは、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、珪素が25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲に含まれる物質とすることができる。また、窒化酸化珪素とは、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、珪素が25原子%以上35原子%以下、水素が10原子%以上30原子%以下の範囲に含まれる物質とすることができる。但し、上記組成の範囲は、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)や、水素前方散乱法(HFS: Hydrogen Forward Scattering)を用いて測定した場合のものである。また、構成元素の含有比率は、その合計が100原子%を超えない値をとるものである。

10

20

30

40

50

#### 【0039】

剥離層702は、金属膜や、金属膜と金属酸化膜の積層構造等を用いることができる。金属膜としては、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)から選択された元素、該元素を主成分とする合金材料、当該元素を主成分とする化合物材料からなる膜を単層構造又は積層構造で形成する。また、これらの材料からなる膜は、スパッタ法や、プラズマCVD法等の各種CVD法等を用いて形成することができる。金属膜と金属酸化膜の積層構造は、上述した金属膜を形成した後に、酸素雰囲気下またはN<sub>2</sub>O雰囲気下におけるプラズマ処理、酸素雰囲気下またはN<sub>2</sub>O雰囲気下における加熱処理を行うことによって、金属膜表面に当該金属膜の酸化物または酸化窒化物を形成することによって設けることができる。また、金属膜を形成した後に、オゾン水等の酸化力の強い溶液で表面を処理することにより、金属膜表面に当該金属膜の酸化物又は酸化窒化物を形成することもできる。

#### 【0040】

絶縁膜703は、スパッタ法やプラズマCVD法等により、珪素の酸化物または珪素の窒化物を含む膜を、単層構造又は積層構造で形成する。下地となる絶縁膜703が2層構造の場合、例えば、1層目として窒化酸化珪素膜を形成し、2層目として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜703が3層構造の場合、1層目の絶縁膜として酸化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。または、1層目の絶縁膜として酸化窒化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜703は、基板701からの不純物の侵入を防止するブロッキング膜として機能する。

#### 【0041】

半導体膜704は、スパッタ法、LPCVD法、プラズマCVD法等により、25nm以上200nm以下程度、好ましくは50nm以上70nm以下程度、具体的には66nmの厚さで形成する。半導体膜704としては、例えば、非晶質珪素膜を形成すればよい。

#### 【0042】

次に、半導体膜704にレーザー光を照射して結晶化を行う。なお、レーザー光の照射と、RTA(Rapid Thermal Annealing)、アニール炉を用いる熱結晶化法、又は結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により半導体膜704の結晶化を行ってもよい。その後、得られた結晶質半導体膜を所望の形状にエッチングして、半導体膜704a、半導体膜704bを形成し、これらを覆うようにゲート絶縁膜705を形成する(図2(B)参照)。

#### 【0043】

半導体膜704a、半導体膜704bの作製工程の一例を以下に簡単に説明する。まず

、プラズマCVD法を用いて、非晶質半導体膜（例えば、非晶質珪素膜）を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理（500、1時間）と、熱結晶化の処理（550、4時間）とを行って結晶質半導体膜を形成する。その後、結晶化の程度に基づき、必要に応じて、レーザー発振器からレーザー光を照射する。さらに、フォトリソグラフィ法を用いることよって半導体膜704a、半導体膜704bを形成する。なお、結晶化を助長する金属元素を用いる熱結晶化を行わずに、レーザー光の照射だけで非晶質半導体膜の結晶化を行ってもよい。

#### 【0044】

また、半導体膜に対し、連続発振レーザー光又は10MHz以上の周波数で発振するレーザー光を照射しながら一方向に走査して結晶化させて得られた半導体膜704a、半導体膜704bを形成することができる。このような結晶化の場合、そのレーザー光の走査方向に結晶が成長する特性がある。その走査方向をチャンネル長方向（チャンネル形成領域が形成されたときにキャリアが流れる方向）に合わせて薄膜トランジスタを配置するとよい。

10

#### 【0045】

次に、半導体膜704a、半導体膜704bを覆うゲート絶縁膜705を形成する。ゲート絶縁膜705は、CVD法やスパッタ法等により、珪素の酸化物又は珪素の窒化物を含む膜を、単層構造又は積層構造で形成する。具体的には、酸化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜を、単層構造又は積層構造で形成する。

20

#### 【0046】

また、ゲート絶縁膜705は、半導体膜704a、半導体膜704bに対しプラズマ処理を行い、表面を酸化又は窒化することで形成しても良い。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素（NO<sub>2</sub>）、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起をマイクロ波によって行うと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル（OHラジカルを含む場合もある）や窒素ラジカル（NHラジカルを含む場合もある）によって、半導体膜の表面を酸化又は窒化することができる。

#### 【0047】

このような高密度プラズマを用いた処理により、1nm以上20nm以下程度、代表的には膜厚5nm以上10nm以下程度の絶縁膜が半導体膜表面に形成される。この場合の反応は、固相反応であるため、当該絶縁膜と半導体膜との界面準位密度をきわめて低くすることができる。このような、プラズマ処理は、半導体膜（結晶性シリコン又は多結晶シリコン）を直接酸化（又は窒化）するため、形成される絶縁膜の膜厚のばらつきをきわめて小さくすることができる。加えて、結晶性シリコンの結晶粒界でも酸化が進行するということがないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。

30

#### 【0048】

ゲート絶縁膜705は、プラズマ処理によって形成される絶縁膜のみを用いても良いし、それに加えてプラズマや熱反応を利用したCVD法で酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁膜を堆積し、積層させても良い。いずれにしても、プラズマ処理により形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成される薄膜トランジスタは、特性のばらつきを小さくすることができ、好ましい。

40

#### 【0049】

また、半導体膜に対し、連続発振レーザー光又は10MHz以上の周波数で発振するレーザー光を照射しながら一方向に走査して結晶化させた半導体膜704a、半導体膜704bを形成する場合は、上記プラズマ処理を行ったゲート絶縁膜を組み合わせることで、特性ばらつきが小さく、しかも電界効果移動度が高い薄膜トランジスタ（TFET）を得ることができる。

50



## 【0050】

次に、ゲート絶縁膜705上に、導電膜を形成する。ここでは、100nm以上500nm以下程度の厚さの導電膜を単層で形成する。用いる材料としては、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素を含む材料、これらの元素を主成分とする合金材料、又はこれらの元素を主成分とする化合物材料を用いることができる。リン等の不純物元素を添加した多結晶珪素に代表される半導体材料を用いても良い。導電膜を積層構造で形成する場合には、例えば、窒化タンタル膜とタングステン膜の積層構造、窒化タングステン膜とタングステン膜の積層構造、窒化モリブデン膜とモリブデン膜の積層構造を用いることができる。例えば、膜厚30nmの窒化タンタルと、膜厚150nmのタングステンとの積層構造を用いることができる。タングステンや窒化タンタルは、耐熱性が高いため、導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、導電膜を3層以上の積層構造としても良く、例えば、モリブデン膜と、アルミニウム膜と、モリブデン膜との積層構造を採用することができる。

10

## 【0051】

次に、上記の導電膜上に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート配線を形成するためのエッチング処理を行って、半導体膜704a、半導体膜704bの上方にゲート電極707を形成する。

## 【0052】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成して、半導体膜704a、半導体膜704bに、イオンドープ法またはイオン注入法により、n型又はp型を付与する不純物元素を低濃度に添加する。本実施の形態においては、半導体膜704a、半導体膜704bに、n型を付与する不純物元素を低濃度に添加する。n型を付与する不純物元素は、元素周期表の第15族に属する元素を用いれば良く、リン(P)、砒素(As)などを用いることができる。また、p型を付与する不純物元素としては、元素周期表の第13族に属する元素を用いれば良く、硼素(B)などを用いることができる。

20

## 【0053】

なお、本実施の形態においては簡単のため、n型を付与する不純物元素が添加された半導体膜を有する薄膜トランジスタ(n型TFET)についてのみ示しているが、本発明はこれに限定して解釈されない。p型を付与する不純物元素が添加された半導体膜を有する薄膜トランジスタ(p型TFET)のみを用いる構成としても良い。また、n型TFETとp型TFETを併せて形成しても良い。n型TFETとp型TFETを併せて形成する場合、後にp型TFETとなる半導体層を覆うマスクを形成してn型を付与する不純物元素を添加し、後にn型TFETとなる半導体層を覆うマスクを形成してp型を付与する不純物元素を添加することで、n型を付与する不純物元素とp型を付与する不純物元素を選択的に添加することができる。

30

## 【0054】

次に、ゲート絶縁膜705とゲート電極707を覆うように、絶縁膜を形成する。これら絶縁膜は、プラズマCVD法やスパッタ法等により、珪素、珪素の酸化物、若しくは珪素の窒化物等の無機材料を含む膜、又は有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、ゲート電極707の側面に接する絶縁膜708(サイドウォールともよばれる)を形成する。絶縁膜708は、後にLDD(Lightly Doped drain)領域を形成する際のマスクとして用いる。

40

## 【0055】

次に、ゲート電極707および絶縁膜708をマスクとして用いて、半導体膜704a、半導体膜704bにn型を付与する不純物元素を添加する。これにより、チャンネル形成領域706a、第1の不純物領域706b、第2の不純物領域706cが形成される(図2(C)参照)。第1の不純物領域706bは薄膜トランジスタのソース領域又はドレイン領域として機能し、第2の不純物領域706cはLDD領域として機能する。第2の不

50

純物領域 706c が含む不純物元素の濃度は、第 1 の不純物領域 706b が含む不純物元素の濃度よりも低い。

【0056】

続いて、ゲート電極 707、絶縁膜 708 等を覆うように、絶縁膜を単層構造又は積層構造で形成する。本実施の形態では、絶縁膜 709、710、711 を 3 層構造とする場合を例示する。これら絶縁膜は CVD 法により形成することができる。例えば、絶縁膜 709 は膜厚 50 nm の酸化窒化珪素膜、絶縁膜 710 は膜厚 200 nm の窒化酸化珪素膜、絶縁膜 711 は膜厚 400 nm の酸化窒化珪素膜として形成することができる。これら絶縁膜の表面は、その膜厚にもよるが、下層に設けられた層の表面形状に沿って形成される。すなわち、絶縁膜 709 は膜厚が薄いため、その表面はゲート電極 707 の表面形状に大きく沿っている。膜厚が厚くなるにつれ表面形状は平坦に近づくため、3 層構造のうち膜厚が最も厚い絶縁膜 711 の表面形状は平坦に近い。しかしながら、有機材料とは異なるため、平坦な表面形状とは異なっている。すなわち、表面形状を平坦にしたいのであれば、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等を用いればよい。また、これら絶縁膜の作製方法は、CVD 法以外に、スパッタ法、SOG 法、液滴吐出法、スクリーン印刷法等を採用することができる。

10

【0057】

そして、フォトリソグラフィ法を用いて絶縁膜 709、710、711 等をエッチングして、第 1 の不純物領域 706b に達するコンタクトホールを形成した後、薄膜トランジスタのソース電極又はドレイン電極として機能する導電膜 731a、及び接続配線として機能する導電膜 731b を形成する。導電膜 731a、731b は、コンタクトホールを充填するように導電膜を形成し、当該導電膜を選択的にエッチングすることで形成することができる。なお、導電膜を形成する前に、コンタクトホールにおいて露出した半導体膜 704a、半導体膜 704b の表面にシリサイドを形成して、抵抗を低くしてもよい。導電膜 731a、731b は、低抵抗材料を用いて形成すると信号遅延を低減することができる。好ましい。低抵抗材料は耐熱性が低い場合も多くあるため、低抵抗材料の上下には耐熱性の高い材料を設けるとよい。例えば、低抵抗材料として膜厚 300 nm のアルミニウムを形成し、アルミニウムの上下に膜厚 100 nm のチタンを設ける構成がよい。また、導電膜 731b は、接続配線として機能しているが、導電膜 731a と同じ積層構造で形成することで、接続配線の低抵抗化と耐熱性の向上を図ることができる。導電膜 731a、731b は、その他の導電性材料、例えば、タングステン (W)、タンタル (Ta)、モリブデン (Mo)、ニッケル (Ni)、白金 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、マンガン (Mn)、ネオジム (Nd)、炭素 (C)、シリコン (Si) から選択された元素を含む材料、これらの元素を主成分とする合金材料、これらの元素を主成分とする化合物材料を用いて、単層構造又は積層構造で形成することができる。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としてニッケルを含む材料、又は、アルミニウムを主成分として、ニッケルと、炭素若しくは珪素の一方あるいは両方を含む合金材料に相当する。また、導電膜 731a、731b は、CVD 法やスパッタ法等により形成することができる。

20

30

【0058】

以上により、薄膜トランジスタ 730a、薄膜トランジスタ 730b を含む素子層 749 が得られる (図 3 (A) 参照)。

40

【0059】

なお、絶縁膜 709、710、711 を形成する前、又は絶縁膜 709 を形成した後、若しくは絶縁膜 709、710 を形成した後に、半導体膜 704 の結晶性の回復や半導体膜 704 に添加された不純物元素の活性化、半導体膜 704 の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール法、レーザーアニール法、RTA 法などを適用するとよい。

【0060】

次に、導電膜 731a、731b を覆うように、絶縁膜 712、713 を形成する (図

50

3 ( B ) 参照 ) 。 絶縁膜 7 1 2 には 1 0 0 n m の膜厚を有する窒化珪素膜を用い、絶縁膜 7 1 3 には 1 5 0 0 n m の膜厚を有するポリイミドを用いる場合を例示する。絶縁膜 7 1 3 の表面形状は平坦性が高いと好ましい。そのため、ポリイミドである有機材料の特徴に加えて、厚膜化する構成、例えば 7 5 0 n m 以上 3 0 0 0 n m 以下の膜厚 ( 具体的には 1 5 0 0 n m ) によっても、絶縁膜 7 1 3 の平面形状の平坦性を高めている。当該絶縁膜 7 1 2 、 7 1 3 に対しては、開口部を形成する。本実施の形態では、導電膜 7 3 1 b が露出する開口部 7 1 4 を形成する場合を例示する。このような開口部 7 1 4 において ( 詳しくは点線で囲まれた領域 7 1 5 において ) 、絶縁膜 7 1 2 の端部は、絶縁膜 7 1 3 で覆われている。上層の絶縁膜 7 1 3 で下層の絶縁膜 7 1 2 の端部を覆うことで、その後開口部 7 1 4 に形成される配線の段切れを防止することができる。本実施の形態では、絶縁膜 7 1 3 が有機材料であるポリイミドを用いているため、開口部 7 1 4 において、絶縁膜 7 1 3 はなだらかなテーパを有することができ、効率的に段切れを防止することができる。このような段切れ防止効果を得ることのできる絶縁膜 7 1 3 の材料は、ポリイミド以外に、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等が挙げられる。また、絶縁膜 7 1 2 には、窒化珪素膜の代わりに、酸化窒化珪素膜や窒化酸化珪素膜を用いてもよい。また絶縁膜 7 1 2 、 7 1 3 の作製方法は、CVD法、スパッタ法、SOG法、液滴吐出法またはスクリーン印刷法等を用いることができる。

10

20

30

40

50

#### 【 0 0 6 1 】

次に、絶縁膜 7 1 3 上に導電膜 7 1 7 を形成し、当該導電膜 7 1 7 上に絶縁膜 7 1 8 を形成する ( 図 3 ( C ) 参照 ) 。導電膜 7 1 7 は、導電膜 7 3 1 a 、 7 3 1 b と同じ材料で形成することができる。例えば、膜厚 1 0 0 n m のチタン膜、膜厚 2 0 0 n m のアルミニウム膜、膜厚 1 0 0 n m のチタン膜の積層構造を採用することができる。導電膜 7 1 7 は、開口部 7 1 4 で導電膜 7 3 1 b と接続するため、チタン膜同士が接触することでコンタクト抵抗を抑えることができる。また、導電膜 7 1 7 は、薄膜トランジスタと、アンテナ ( 後に形成される ) との間の信号に基づく電流が流れるため、配線抵抗が低い方が好ましい。そのため、アルミニウム等の低抵抗材料を用いるとよい。また、導電膜 7 1 7 は、その他の導電性材料、例えば、タングステン ( W ) 、タンタル ( T a ) 、モリブデン ( M o ) 、ニッケル ( N i ) 、白金 ( P t ) 、銅 ( C u ) 、金 ( A u ) 、銀 ( A g ) 、マンガ ( M n ) 、ネオジム ( N d ) 、炭素 ( C ) 、シリコン ( S i ) から選択された元素を含む材料、これらの元素を主成分とする合金材料、これらの元素を主成分とする化合物材料を用いて、単層構造又は積層構造で形成することができる。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としてニッケルを含む材料、又は、アルミニウムを主成分として、ニッケルと、炭素若しくは珪素の一方あるいは両方とを含む合金材料に相当する。また、導電膜 7 1 7 は、CVD法やスパッタ法等により形成することができる。絶縁膜 7 1 8 は、その表面形状に平坦性が要求されるため、有機材料で形成するとよい。ここでは、2000nmの膜厚で形成されたポリイミドを用いる場合を例示する。絶縁膜 7 1 8 は、1500nmの膜厚で形成された絶縁膜 7 1 3 の開口部 7 1 4 、及び開口部 7 1 4 に形成された導電膜 7 1 7 の表面の凹凸を平坦にする必要があり、絶縁膜 7 1 3 の膜厚よりも厚い2000nmの膜厚で形成されている。そのため、絶縁膜 7 1 8 は絶縁膜 7 1 3 の1.1倍~2倍、好ましくは1.2~1.5倍の膜厚を有するとよい。つまり、絶縁膜 7 1 3 が750nm以上3000nm以下の膜厚を有するのであれば、絶縁膜 7 1 8 は、900nm以上4500nm以下の膜厚とすると好ましい。絶縁膜 7 1 8 には、膜厚を考慮しつつ、さらに平坦性の高い材料を用いるとよい。平坦性の高い材料として絶縁膜 7 1 8 に用いられる材料は、ポリイミド以外に、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等が挙げられる。絶縁膜 7 1 8 上にアンテナを形成する場合、このように絶縁膜 7 1 8 の表面形状の平坦性を考慮する必要がある。

#### 【 0 0 6 2 】

また、図 7 に回路部の周辺領域を示す。絶縁膜 7 1 8 は、回路部におけるアンテナの外側 ( 具体的には領域 7 4 0 ) で、絶縁膜 7 1 3 の端部を覆うと好ましい。絶縁膜 7 1 3 を

覆う際、絶縁膜 718 は、絶縁膜 713 の膜厚と、絶縁膜 718 の膜厚との合計より、2 倍以上の外側（距離  $d$ ）から覆うとよい。本実施の形態では、絶縁膜 713 の膜厚を 1500 nm、絶縁膜 718 の膜厚を 2000 nm としたため、絶縁膜 713 の端から距離  $d = 7000$  nm の外側から、絶縁膜 718 は絶縁膜 713 の端部を覆う。このような構成によって、プロセスのマージンを確保することができ、また水分や酸素の侵入を防止することができる。

#### 【0063】

次に、絶縁膜 718 上にアンテナ 720 を形成する（図 4（A）参照）。そして、アンテナ 720 と、導電膜 717 とを開口部（図示しない）を介して接続させる。開口部はアンテナ 720 の下方に設け、集積化を図る。なお、アンテナ 720 は、導電膜 731a に直接接続させてもよいが、本実施の形態のように導電膜 717 を設けることにより、アンテナ 720 との接続のための開口部の形成にマージンを持たせることができ、高集積化を図ることができ好ましい。そのため、導電膜 717 の上にさらなる導電膜を設けて、アンテナ 720 を接続してもよい。すなわちアンテナ 720 は、薄膜トランジスタを構成する導電膜 731a と電氣的に接続されればよく、複数の導電膜を介した接続構造によって高集積化を図ることができる。このような導電膜 717 をはじめとする複数の導電膜は、膜厚が厚くなると半導体装置にも厚みが出てしまうため、薄い方が好ましい。そのため、導電膜 731a と比較すると、導電膜 717 等はその膜厚を薄くすることが好ましい。

#### 【0064】

アンテナ 720 は、第 1 の導電膜 721、第 2 の導電膜 722 の積層構造を採用することができる。本実施の形態では、第 1 の導電膜 721 として膜厚 100 nm のチタン、第 2 の導電膜 722 として膜厚 5000 nm のアルミニウムを採用し、積層構造を形成する。チタンは、アンテナの耐湿性を高めることができ、絶縁膜 718 と、アンテナ 720 との密着性を高めることもできる。さらに、第 1 の導電膜 721 としてチタンを採用することによって、第 1 の導電膜 721 と、導電膜 717 との接触抵抗を低くすることができる。これは導電膜 717 の最上層には、チタンが形成されているため、第 1 の導電膜 721 に採用されたチタンと同一材料同士が接触していることによる。第 1 の導電膜 721 として採用されるチタンはドライエッチングを用いて形成されるため、端部が切り立った状態となることが多い。第 2 の導電膜 722 として採用されたアルミニウムは低抵抗材料であるため、アンテナに好適である。また、第 2 の導電膜 722 を厚膜化していることにより、抵抗をより低くすることができる。アンテナの抵抗が低くなることで、通信距離を伸ばすことができ、好ましい。第 2 の導電膜 722 として採用されるアルミニウムはウェットエッチングを用いて形成されるため、端部における側面にテーパが付くことが多い。本実施の形態におけるテーパは、第 2 の導電膜 722 側に凸部が形成された、つまり内側に凹んだ形で形成されている。また、第 2 の導電膜 722 をウェットエッチングする際、第 1 の導電膜 721 の端部より、第 2 の導電膜 722 の端部が内側となる（領域 742）。例えば、第 2 の導電膜 722 の端部は、第 2 の導電膜 722 の膜厚の  $1/6 \sim 1/2$  程度の範囲で内側（距離  $L$  分内側）に設けるとよく、本実施の形態では第 1 の導電膜 721 端部から距離  $L = 0.8 \mu\text{m}$  以上  $2 \mu\text{m}$  以下の範囲で内側となるようにするとよい。第 1 の導電膜 721 端部が第 2 の導電膜 722 端部より突出していることで、その後形成される絶縁膜の段切れを防止することができ、アンテナの耐性を高めることができる。

#### 【0065】

アンテナはチタンやアルミニウム以外に、銀、銅、金、白金、ニッケル、パラジウム、タンタル、モリブデン等の金属元素を含む材料、当該金属元素を含む合金材料、当該金属元素を含む化合物材料を導電性材料として用いることができ、CVD 法、スパッタ法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて形成することができる。また本実施の形態では、積層構造を例示したが、上述したいずれかの材料の単層構造で形成してもよい。

#### 【0066】

アンテナ 720 を覆って、絶縁膜 723 を形成する。本実施の形態では、絶縁膜 723

10

20

30

40

50

を膜厚200nmの窒化珪素膜で形成する。絶縁膜723により、アンテナの耐湿性をより高めることができ、好ましい。絶縁膜723はチタン端部がアルミニウム端部より突出しているため、段切れすることなく形成できる。このような絶縁膜723は窒化珪素膜以外に、酸化窒化珪素膜、窒化酸化珪素膜、その他の無機材料から形成することができる。

#### 【0067】

また図7に示すが、絶縁膜723と、絶縁膜712とは、絶縁膜718の外側、つまり回路部におけるアンテナの外側(具体的には、図7における領域741)で直接接していると好ましい。本実施の形態では、絶縁膜712、723はともに窒化珪素膜で形成するため、同一材料同士が直接接する構成となり、密着性が高く、水分や酸素の侵入を防止することができる。また窒化珪素膜は、酸化珪素膜と比較して緻密性が高いため、水分や酸素の侵入を効果的に防止することができる。絶縁膜712、723が密着している領域は周辺領域にあり、アンテナや薄膜トランジスタが設けられていないため、膜厚は3 $\mu$ m以上4 $\mu$ m以下と、非常に薄くなる。周辺領域は、回路部を囲むように形成されている。このような周辺領域の構成を採用していない半導体装置と比較して、半導体装置の端部からの剥離といった、経時的な形状や特性の変化に伴う欠陥を少なくすることができる。

10

#### 【0068】

次に、絶縁膜723を覆うように第1の絶縁体751を配置する(図4(B)参照)。本実施の形態では、第1の絶縁体751として、繊維体727に有機樹脂728が含浸された構造体726を用い、更に好ましい形態として構造体726の表面に第1の衝撃緩和層750を設ける場合を例示する。本実施の形態では、第1の衝撃緩和層750にはアラミド樹脂を用いる。

20

#### 【0069】

繊維体727に有機樹脂728が含浸された構造体726は、プリプレグとも呼ばれる。プリプレグは、具体的には繊維体にマトリックス樹脂を有機溶剤で希釈したワニスを含浸させた後、有機溶剤を揮発させてマトリックス樹脂を半硬化させたものである。プリプレグは弾性率13GPa以上15GPa以下、破断係数140MPaである。これを薄膜化して用いることで、薄型で湾曲することが可能な半導体装置を作製することができる。プリプレグの繊維体の代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維等がある。マトリックス樹脂を構成する代表例としては、エポキシ樹脂、不飽和ポリエステル樹脂、ポリイミド樹脂又はフッ素樹脂等がある。なお、プリプレグの詳細については、後の実施の形態において詳述する。

30

#### 【0070】

このような構造体726以外に、第1の絶縁体751として、エポキシ樹脂、不飽和ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂又はシアネート樹脂などの熱硬化性樹脂を有する層を用いることができる。また、第1の絶縁体751として、ポリフェニレンオキシド樹脂、ポリエーテルイミド樹脂又はフッ素樹脂などの熱可塑性樹脂を用いてもよい。また、第1の衝撃緩和層750は高強度材料で形成されていればよく、アラミド樹脂以外に、ポリビニルアルコール樹脂、ポリエステル樹脂、ポリアミド樹脂、ポリエチレン樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。

40

#### 【0071】

第1の絶縁体751の厚さは、5 $\mu$ m以上100 $\mu$ m以下、さらには10 $\mu$ m以上50 $\mu$ m以下が好ましく、本実施の形態では32 $\mu$ mとする。本実施の形態では、第1の絶縁体751のうち、構造体726の膜厚を20 $\mu$ mとし、第1の衝撃緩和層750の膜厚を12 $\mu$ mとする。このような構成によっても、薄型で湾曲することが可能な半導体装置を作製することができる。

#### 【0072】

第1の衝撃緩和層750を形成後、第1の衝撃緩和層750の表面に第1の導電層72

50

9を形成する。第1の導電層729は、膜厚100nmの酸化珪素とインジウム錫酸化物の化合物を用いる場合を例示する。このような第1の導電層729は、構造体726や第1の衝撃緩和層750より抵抗が低い構造であればよい。そのため、第1の導電層729の状態は、膜状に設けられたり、小さな間隔をあけた島状の固まりで設けられたりしてもよい。また、抵抗が低い構造であればよいため、用いる材料の比抵抗等を考慮して、膜厚は50nm以上200nm以下とすることができる。厚膜化することで、抵抗を低くでき好ましい。第1の導電層729は、酸化珪素とインジウム錫酸化物の化合物以外に、チタン、モリブデン、タングステン、アルミニウム、銅、銀、金、ニッケル、錫、白金、パラジウム、イリジウム、ロジウム、タンタル、カドミウム、亜鉛、鉄、シリコン、ゲルマニウム、ジルコニウム、バリウムなどから選ばれた元素を含む材料、前記元素を主成分とする合金材料、前記元素を主成分とする化合物材料などを用いて形成することができる。第1の導電層729の作製方法は、スパッタ法やプラズマCVD法、塗布法、印刷法などを用いることができ、電解メッキ法や無電解メッキ法などのメッキ法を用いても良い。なお、第1の導電層729の表面には絶縁膜を設けても良い。これにより、第1の導電層729を保護することが可能である。

10

20

30

40

50

#### 【0073】

次に、薄膜トランジスタ730a、薄膜トランジスタ730bを含む素子層、及びアンテナ720として機能する導電膜などが一体となった層を、基板701から剥離する(図5参照)。このとき、剥離層702と基板701の界面、剥離層702と絶縁膜703の界面、又は剥離層702の内部のいずれかから分離し、剥離される。剥離層702が上記一体となった層側に残存してしまった場合、不要であれば、エッチング等で除去してもよい。その結果、後に絶縁膜703と接して形成される層との密着性を高めることができる。

#### 【0074】

なお、剥離する際に、水やオゾン水等の水溶液を用いて剥離する面を濡らしながら行うことによって、薄膜トランジスタ730a、薄膜トランジスタ730bなどの素子が静電気等によって破壊されることを防止できる。水溶液中のイオンにより、剥離層702の不对電子が終端されるためである。

#### 【0075】

また、剥離後の基板701を再利用することによって、低コスト化を実現することができる。

#### 【0076】

次に、剥離により露出した面を覆うように、第2の絶縁体753を配置する(図6参照)。本実施の形態では、第2の絶縁体753として、繊維体731に有機樹脂732が含まれた構造体730(プリプレグ)を設け、更に構造体730の表面に第2の衝撃緩和層752を設ける場合を示す。第2の衝撃緩和層752にはアラミド樹脂を用いる。もちろん、第1の構造体726及び第2の構造体730のみで貼り合わせることもでき、そのときの半導体装置の膜厚は40 $\mu$ m~70 $\mu$ m、好ましくは40 $\mu$ m~50 $\mu$ mとなる。第1及び第2の衝撃緩和層を設けた際の半導体装置の膜厚は70 $\mu$ m~90 $\mu$ m、好ましくは70 $\mu$ m~80 $\mu$ mとなる。

#### 【0077】

次に、第2の絶縁体753の表面に第2の導電層733を形成する。第2の導電層733は、第1の導電層729と同様に形成することができる。また、第2の導電層733の表面には絶縁膜を設けても良い。これにより、第2の導電層733を保護することが可能である。以上の工程で、素子層やアンテナが第1の絶縁体751と第2の絶縁体753で封止され、第1の絶縁体751の表面に第1の導電層729を有し、第2の絶縁体753の表面に第2の導電層733を有する積層体が得られる。

#### 【0078】

その後、分断手段を用いて、上記の積層体を個々の半導体装置に分断する。分断手段としては、分断の際に第1の絶縁体751及び第2の絶縁体753が溶解される手段を用い

ることが好ましい（第1の導電層729及び第2の導電層733が溶融される手段であるとより好ましい）。本実施の形態では、レーザー光の照射による分断を適用する。

【0079】

上記分断に用いるレーザー光の波長や強度、ビームサイズなどの条件については特に限定されない。少なくとも、半導体装置を分断できる条件であればよい。レーザー光の発振器としては、例えば、Arレーザー、Krレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、ヘリウムカドミウムレーザー等の連続発振レーザー、Arレーザー、Krレーザー、エキシマ（ArF、KrF、XeCl）レーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、銅蒸気レーザー、金蒸気レーザー等のパルス発振レーザーを用いることができる。

10

【0080】

本実施の形態に示すように、レーザー光の照射を用いて個々の半導体装置に分断することで、第1の導電層729と第2の導電層733の間の抵抗値が低下し、第1の導電層729と第2の導電層733が導通することになる。このため、半導体装置の分断の工程と、第1の導電層729と第2の導電層733を導通させる工程を、一度に行うことができる。

【0081】

第1の導電層729と第2の導電層733の間の抵抗値は、第1の絶縁体751、第2の絶縁体753よりも低ければよい。例えば、1G以下であれば良く、好ましくは5M以上500M以下程度、より好ましくは、10M以上200M以下程度である。よって、このような条件になるように、レーザー光の照射処理などによる分断を行えばよい。

20

【0082】

このようにして絶縁基板を用いて形成された半導体装置を完成することができる。

【0083】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

【0084】

（実施の形態3）

本実施の形態では、半導体装置の分断工程の一形態を説明する。なお分断工程は半導体装置間、つまり周辺部が示された図8、図9を用いて説明する。

30

【0085】

まず、上記実施の形態で示したように、第1の導電層729までを形成する。その後、図8に示すように、除去手段を用いて、周辺領域内に対して選択的に、つまり周辺領域の一部に貼り合わせ領域102a、102bを形成する。周辺領域を選択的に除去する際、深さ方向においては、構造体726が露出するように絶縁膜等を除去する。そして、半導体装置を上方からみたとき、貼り合わせ領域102a、102bはともに回路部100を囲うようにする。

40

【0086】

このような除去手段としては、レーザー光を用いることができる。すなわち、レーザーアブレーションの原理を使用できる。除去手段に用いるレーザー光の波長や強度、ビームサイズなどの条件については特に限定されない。少なくとも絶縁膜等を除去できる条件であればよい。レーザー光の発振器としては、例えば、Arレーザー、Krレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、ヘリウムカドミウムレーザー等の連続発振レーザー、Arレーザー、Krレーザー、エキシマ（ArF、KrF、XeCl）レーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、G

50

dV<sub>04</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、銅蒸気レーザー、金蒸気レーザー等のパルス発振レーザーを用いることができる。

【0087】

半導体装置を個々に分断後は、貼り合わせ領域102a、102bは、隣接する半導体装置がそれぞれ有する領域となる。同様に絶縁膜形成領域も、半導体装置を個々に分断後は隣接する半導体装置がそれぞれ有する絶縁膜形成領域101a、101cとなる（図9参照）。

【0088】

その後、図9に示すように、第2の導電層733を形成する。貼り合わせ領域102a、102bでは、構造体726、730が直接合わされている。具体的には構造体726、730のうち、互いの有機樹脂728、732が接触して密着している。このように同一材料が密着することで、貼り合わせ強度を高めることができ、好ましい。

【0089】

貼り合わせが完了した状態で、個々の半導体装置に分断する。分断手段としては、上記実施の形態を参照することができる。

【0090】

このようにして絶縁基板を用いて形成され、貼り合わせ強度がより高く、信頼性も向上された半導体装置を完成することができる。

【0091】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

【0092】

（実施の形態4）

本実施の形態では、半導体装置の封止に用いられる第1及び第2の絶縁体の例として、繊維体に有機樹脂が含浸された構造体の詳細について、図10を参照して説明する。

【0093】

繊維体160は、一定間隔をあけた経系と、一定間隔をあけた緯系とで織られている（図10参照）。このような経系及び緯系を用いて製織された繊維体には、経系及び緯系が存在しない領域を有する。このような繊維体160は、有機樹脂161が含浸される割合が高まり、繊維体160と半導体集積回路との密着性を高めることができる。

【0094】

また、繊維体160は、経系及び緯系の密度が高く、経系及び緯系が存在しない領域の割合が低いものでもよい。

【0095】

繊維体160に有機樹脂161が含浸された構造体は、プリプレグとも呼ばれる。プリプレグは、具体的には繊維体にマトリックス樹脂を有機溶剤で希釈したワニスを含浸させた後、乾燥して有機溶剤を揮発させてマトリックス樹脂を半硬化させたものである。構造体の厚さは、5μm以上100μm以下、さらには10μm以上30μmが好ましい。このような厚さの構造体を用いることで、薄型で湾曲することが可能な半導体装置を作製することができる。例えば、絶縁体として、弾性率13GPa以上15GPa以下、破断係数140MPaのプリプレグを薄膜化して用いることができる。また、上記実施の形態のように、更に衝撃緩和層を設けても、薄型で湾曲することが可能な半導体装置を作製することができる。

【0096】

また、有機樹脂161として、エポキシ樹脂、不飽和ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂又はシアネート樹脂等の熱硬化性樹脂を用いることができる。また、ポリフェニレンオキシド樹脂、ポリエーテルイミド樹脂、又はフッ素樹脂等の熱可塑性樹脂を用いてもよい。上記有機樹脂を用いることで、熱処理により繊維体を半導体集積回路に固着することができる。なお、有機樹脂161はガラス転移温度が高いほど、局所的押圧に対して破壊しにくいいため好ましい。

10

20

30

40

50



## 【0097】

有機樹脂161に、または繊維の系束内に高熱伝導性フィラーを分散させてもよい。高熱伝導性フィラーとしては、窒化アルミニウム、窒化ホウ素、窒化珪素、アルミナ等が挙げられる。また、高熱伝導性フィラーとしては、銀、銅等の金属粒子がある。導電性フィラーが有機樹脂または繊維系束内に含まれることにより半導体集積回路での発熱を外部に放出しやすくなるため、半導体装置の蓄熱を抑制することが可能であり、半導体装置の破壊を低減することができる。

## 【0098】

繊維体160は、有機化合物または無機化合物の高強度繊維を用いた織布または不織布であり、部分的に重なるように配置する。高強度繊維としては、具体的には引張弾性率またはヤング率の高い繊維である。高強度繊維の代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾピスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、Eガラス、Sガラス、Dガラス、Qガラス等を用いたガラス繊維が挙げられる。なお、繊維体160は、一種類の上記高強度繊維で形成されてもよい。また、複数の上記高強度繊維で形成されてもよい。

10

## 【0099】

また、繊維体160は、繊維(単系)の束(以下、系束と呼ぶ)を経系及び緯系に使用して製織した織布、又は複数種の繊維の系束をランダム若しくは一方向に堆積させた不織布であってもよい。織布の場合、平織り、綾織り、しゅす織り等を適宜用いることができる。

20

## 【0100】

系束の断面は、円形でも楕円形でもよい。繊維系束として、高圧水流、液体を媒体とした高周波の振動、連続超音波の振動、ロールによる押圧等によって、開織加工をした繊維系束を用いてもよい。開織加工をした繊維系束は、系束幅が広くなり、厚み方向の単係数を削減することが可能であり、系束の断面が楕円形または平板状となる。また、繊維系束として低撚糸を用いることで、系束が扁平化やすく、系束の断面形状が楕円形状または平板形状となる。このように、断面が楕円形または平板状の系束を用いることで、繊維体160を薄くすることが可能である。このため、構造体を薄くすることが可能であり、薄型の半導体装置を作製することができる。

30

## 【0101】

以上に示すような構造体を、半導体装置の封止を目的とした絶縁体として用いることで、半導体装置の外的ストレスに対する強度を高めることができる。また、加圧処理工程などにおける、破損や特性不良などの発生を低減することができる。よって、歩留まりよく半導体装置を作製することができる。

## 【0102】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

## 【0103】

(実施の形態5)

本実施の形態では、より高い信頼性を付与することを目的とした半導体装置の例について説明する。詳しくは半導体装置の一例として、マイクロプロセッサ及び非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について説明する。

40

## 【0104】

図11は半導体装置の一例として、マイクロプロセッサ500の一例を示す。このマイクロプロセッサ500は、上記実施の形態に係る半導体装置により製造されるものである。このマイクロプロセッサ500は、演算回路501(Arithmetic logic unit。ALUともいう。)、演算回路制御部502(ALU Controller)、命令解析部503(Instruction Decoder)、割り込み制御部504(Interrupt Controller)、タイミング制御部505(Timing Controller)、レジスタ506(Register)、レジスタ

50

制御部507 (Register Controller)、バスインターフェース508 (Bus I/F)、読み出し専用メモリ509、及びメモリインターフェース510 (ROM I/F)を有している。

#### 【0105】

バスインターフェース508を介してマイクロプロセッサ500に入力された命令は、命令解析部503に入力され、デコードされた後、演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505に入力される。演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505は、デコードされた命令に基づき各種制御を行う。具体的に演算回路制御部502は、演算回路501の動作を制御するための信号を生成する。また、割り込み制御部504は、マイクロプロセッサ500のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を、その優先度やマスク状態から判断して処理する。レジスタ制御部507は、レジスタ506のアドレスを生成し、マイクロプロセッサ500の状態に応じてレジスタ506の読み出しや書き込みを行う。タイミング制御部505は、演算回路501、演算回路制御部502、命令解析部503、割り込み制御部504、レジスタ制御部507の動作のタイミングを制御する信号を生成する。例えばタイミング制御部505は、基準クロック信号CLK1を元に、内部クロック信号CLK2を生成する内部クロック生成部を備えており、内部クロック信号CLK2を上記各種回路に供給する。なお、図11に示すマイクロプロセッサ500は、その構成を簡略化して示した一例にすぎず、実際にはその用途によって多種多様な構成を備えることができる。

10

20

#### 【0106】

次に、非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について図12を参照して説明する。図12は無線通信により外部装置と信号の送受信を行って動作するコンピュータ(以下、「RF CPU」という)の一例を示す。RF CPU 511は、アナログ回路部512とデジタル回路部513を有している。アナログ回路部512として、共振容量を有する共振回路514、整流回路515、定電圧回路516、リセット回路517、発振回路518、復調回路519、変調回路520、及び電源管理回路530を有している。デジタル回路部513は、RFインターフェース521、制御レジスタ522、クロックコントローラ523、インターフェース524、中央処理ユニット525、ランダムアクセスメモリ526、読み出し専用メモリ527を有している。

30

#### 【0107】

このような構成のRF CPU 511の動作は概略以下の通りである。アンテナ528が受信した信号は共振回路514により誘導起電力を生じる。誘導起電力は、整流回路515を経て容量部529に充電される。この容量部529はセラミックコンデンサーや電気二重層コンデンサーなどのキャパシタで形成されていることが好ましい。容量部529はRF CPU 511と一体形成されている必要はなく、別部品としてRF CPU 511を構成する絶縁表面を有する基板に取り付けられていればよい。

#### 【0108】

リセット回路517は、デジタル回路部513をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路518は、定電圧回路516により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。ローパスフィルタで形成される復調回路519は、例えば振幅変調(ASK)方式の受信信号の振幅の変動を二値化する。変調回路520は、送信データを振幅変調(ASK)方式の送信信号の振幅を変動させて送信する。変調回路520は、共振回路514の共振点を変化させることで通信信号の振幅を変化させている。クロックコントローラ523は、電源電圧又は中央処理ユニット525における消費電流に応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路530が行っている。

40

#### 【0109】

アンテナ528からRF CPU 511に入力された信号は復調回路519で復調された

50

後、RFインターフェース521で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ522に格納される。制御コマンドには、読み出し専用メモリ527に記憶されているデータの読み出し、ランダムアクセスメモリ526へのデータの書き込み、中央処理ユニット525への演算命令などが含まれている。中央処理ユニット525は、インターフェース524を介して読み出し専用メモリ527、ランダムアクセスメモリ526、制御レジスタ522にアクセスする。インターフェース524は、中央処理ユニット525が要求するアドレスより、読み出し専用メモリ527、ランダムアクセスメモリ526、制御レジスタ522のいずれかに対するアクセス信号を生成する機能を有している。

#### 【0110】

中央処理ユニット525の演算方式は、読み出し専用メモリ527にOS（オペレーティングシステム）を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の処理を行い、残りの演算をプログラムを使って中央処理ユニット525が実行する方式を適用することができる。

#### 【0111】

本実施の形態におけるマイクロプロセッサにおいても、表面に設けられた導電層により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止することができる。これにより、静電気放電に起因する特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

#### 【0112】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

#### 【0113】

（実施の形態6）

本実施の形態では、上記実施の形態で示した半導体装置の使用形態の一例について説明する。具体的には、非接触でデータの入出力が可能である半導体装置の適用例に関して、図面を用いて以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によって、RFIDタグ、IDタグ、ICタグ、RFタグ、無線タグ、電子タグまたは無線チップとも呼ばれる。

#### 【0114】

本実施の形態で示す半導体装置の上面構造の一例について、図13（A）を参照して説明する。図13（A）に示す半導体装置400は、上記実施の形態を用いて形成された個々に分断された状態（この状態を半導体チップともいう）で、支持基板406上に絶縁膜を介して設けられている。支持基板406にはアンテナ（プースターアンテナともいう）405が形成されており、内蔵型アンテナ720とは破線の領域407で接近している。

#### 【0115】

半導体装置内に設けられる回路部にはメモリ部やロジック部が構成されており、これら回路は複数の薄膜トランジスタ等の半導体素子によって構成されている。本実施の形態に係る半導体装置は、半導体素子として薄膜トランジスタ以外の電界効果トランジスタはもちろん、半導体層を用いる記憶素子なども適用することができる。

#### 【0116】

図13（A）において、プースターアンテナ405は、主に破線で囲まれたループ状の領域407において、内蔵型アンテナ720と電磁結合することにより（電磁誘導により）信号の授受または電力の供給を行うことができる。また、プースターアンテナ405は、主に、破線で囲まれた領域407以外の領域において、電波により質問器と信号の授受または電力の供給を行うことができる。質問器と半導体装置との間において、キャリア（搬送波）として用いられる電波の周波数は、30MHz以上5GHz以下程度が望ましく、例えば950MHz、2.45GHzなどの周波数帯を用いればよい。

#### 【0117】

10

20

30

40

50

また、アンテナ 405 は、破線で囲まれた領域 407 において巻き数 1 の矩形のループ状になっているが、本発明はこの構成に限定されない。ループ状の部分は矩形を有することに限定されず、曲線を有する形状、例えば円形を有していても良い。そして巻き数は 1 に限定されず、複数であっても良い。

【0118】

本発明の半導体装置は、電磁誘導方式、電磁結合方式、マイクロ波方式を適用することも可能である。マイクロ波方式の場合は、用いる電磁波の波長によりアンテナ 720、アンテナ 405 の形状を適宜決めればよい。

【0119】

例えば、半導体装置における信号の伝送方式として、マイクロ波方式（例えば、UHF 帯（860MHz 帯乃至 960MHz 帯）、2.45GHz 帯等）を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナの長さや形状等を適宜設定すればよい。例えば、アンテナを線状（例えば、ダイポールアンテナ）、平坦な形状（例えば、パッチアンテナまたはリボン型の形状）等に形成することができる。また、アンテナの形状は直線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

【0120】

図 14 に内蔵型アンテナ 720、ブースターアンテナ 405 をコイル状に設け、電磁誘導方式または電磁結合方式を適用する例を示す。

【0121】

図 14 においては、ブースターアンテナとしてコイル状のアンテナ 405 が設けられた支持基板 406 上に、コイル状の内蔵型アンテナ 720 が設けられた半導体装置 400 が設けられている。なお、ブースターアンテナ 405 は支持基板 406 を挟んで、容量 411 を形成している。

【0122】

次に、半導体装置 400 とブースターアンテナ 405 の構造及びその配置について説明する。図 13 (B) は、図 13 (A) に示した半導体装置 400 と支持基板 406 に形成されたブースターアンテナ 405 が積層された状態の斜視図である。そして、図 13 (C) は、図 13 (B) の破線 X - Y における断面図に相当する。

【0123】

図 13 (C) に示す半導体装置 400 は、上記実施の形態で示した半導体装置を用いることができ、ここでは、個々に分断しチップ状にしているため半導体チップともいう。

【0124】

図 13 (C) に示す半導体装置が有する回路部 403 は、第 1 の絶縁体 751、第 2 の絶縁体 753 で挟持され、その側面も封止されている。第 1 及び第 2 の絶縁体の構成は、上記実施の形態を参照することができる。また、分断手段としてレーザー光を用いることにより、第 1 及び第 2 の絶縁体が溶融し、溶融した第 1 及び第 2 の絶縁体によって側面を封止することができる。

【0125】

本実施の形態の半導体装置は、アンテナ、該アンテナと電氣的に接続する回路部を挟持し、第 1 及び第 2 の絶縁体の外側にそれぞれ第 1 の導電層 729、第 2 の導電層 733 を有する。第 1 の導電層 729、第 2 の導電層 733 は、内蔵型アンテナ 720 が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の回路部に印加されるのを遮断する機能を有する。

【0126】

図 13 (C) では、回路部 403 が内蔵型アンテナ 720 よりも、ブースターアンテナ 405 に近い位置に配置されている。この状態は電磁結合（電磁誘導）による信号の授受又は電力の供給が行いやすい。しかしながら、内蔵型アンテナ 720 が回路部 403 よりもブースターアンテナ 405 に近い位置に配置されていてもよい。アンテナの材料により、電磁結合（電磁誘導）が行いやすい距離に合わせて、いずれかの構成をとることができ

10

20

30

40

50

る。また、回路部 403 と内蔵型アンテナ 720 は、第 1 の絶縁体 751、第 2 の絶縁体 753 に直接固着していても良いし、接着剤によって固着されていても良い。

【0127】

なお、図 13 (C) において、半導体装置 400 は、支持基板 406 及びブースターアンテナ 405 上に形成された絶縁膜 410 上に設けられているが、本発明はこれに限定されない。例えば、導電層の抵抗が十分に高い場合には、第 1 の導電層 729 又は第 2 の導電層 733 と、ブースターアンテナ 405 とが接触する形態であっても良い。

【0128】

次に、本実施の形態に係る半導体装置の動作について説明する。図 15 は、本実施の形態に係る半導体装置の構成を示すブロック図の一例である。図 15 に示す半導体装置 400 は、ブースターアンテナ 405 と、回路部 403 と、内蔵型チップアンテナ 720 とを有している。質問器 421 から電磁波が送信されると、ブースターアンテナ 405 が該電磁波を受信することで、ブースターアンテナ 405 内に交流の電流が生じ、ブースターアンテナ 405 の周囲に磁界が発生する。そして、ブースターアンテナ 405 が有するループ状の部分と、ループ状の形状を有する内蔵型アンテナ 720 とが電磁結合することで、内蔵型アンテナ 720 に誘導起電力が生じる。回路部 403 は上記誘導起電力を用いることで、信号または電力を質問器 421 から受け取る。逆に回路部 403 において生成された信号に従って、内蔵型アンテナ 720 に電流を流してブースターアンテナ 405 に誘導起電力を生じさせることで、質問器 421 から送られてくる電波の反射波にのせて、質問器 421 に信号を送信することができる。

10

20

【0129】

なお、ブースターアンテナ 405 は、主に内蔵型アンテナ 720 との間において電磁結合するループ状の部分と、主に質問器 421 からの電波を受信する部分とに分けられる。質問器 421 からの電波を主に受信する部分における、ブースターアンテナ 405 の形状は、電波を受信できる形であればよい。例えば、ダイポールアンテナ、折り返しダイポールアンテナ、スロットアンテナ、メアングラインアンテナ、マイクロストリップアンテナ等の形状を用いればよい。

【0130】

また、図 13 では、アンテナを 1 つだけ有する半導体装置の構成について説明したが、本発明はこの構成に限定されない。電力を受信するためのアンテナと、信号を受信するためのアンテナとの、2 つのアンテナを有していても良い。アンテナが 2 つあると、電力を供給する電波の周波数と、信号を送るための電波の周波数とを使い分けることができる。

30

【0131】

本実施の形態に係る半導体装置では、内蔵型チップアンテナを用いており、なおかつ、ブースターアンテナと内蔵型チップアンテナの間における信号または電力の授受を非接触で行うことができる。そのため、ブースターアンテナ等の外付けのアンテナを回路部に接続する場合とは異なり、外力による回路部とアンテナとの接続が分断されにくい。結果として、該接続における初期不良の発生も抑えることができる。また、本実施の形態ではブースターアンテナを用いているので、内蔵型チップアンテナのみの場合とは異なり、内蔵型チップアンテナの寸法または形状が回路部の面積の制約を受けにくい。そのため、受信可能な電波の周波数帯が限定されず、通信距離を伸ばすことができる。

40

【0132】

本実施の形態の半導体装置は、表面の導電層により、回路部の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止することができる。これにより、静電気放電に起因する特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。本実施の形態の半導体装置は外力及び静電気に対する信頼性が高いので、半導体装置が使用可能な環境の条件を広げ、延いては半導体装置の用途の幅を広げることが可能になる。

【0133】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

【0134】

50

(実施の形態 7)

本実施の形態では、上述した実施の形態を用いて形成された非接触でデータの入出力が可能である半導体装置の適用例に関して図 16 を参照して以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によっては、RFID タグ、ID タグ、IC タグ、IC チップ、RF タグ、無線タグ、電子タグ、または無線チップともよばれる。

【0135】

半導体装置 800 は、非接触でデータを交信する機能を有し、高周波回路 810、電源回路 820、リセット回路 830、クロック発生回路 840、データ復調回路 850、データ変調回路 860、他の回路の制御を行う制御回路 870、記憶回路 880、およびアンテナ 890 を有している (図 16 (A) 参照)。高周波回路 810 は、アンテナ 890 より信号を受信して、データ変調回路 860 より受信した信号をアンテナ 890 から出力する回路である。電源回路 820 は、受信信号から電源電位を生成する回路である。リセット回路 830 は、リセット信号を生成する回路である。クロック発生回路 840 は、アンテナ 890 から入力された受信信号を基に各種クロック信号を生成する回路である。データ復調回路 850 は、受信信号を復調して制御回路 870 に出力する回路である。データ変調回路 860 は、制御回路 870 から受信した信号を変調する回路である。また、制御回路 870 としては、例えばコード抽出回路 910、コード判定回路 920、CRC 判定回路 930、および出力ユニット回路 940 が設けられている。なお、コード抽出回路 910 は、制御回路 870 に送られてきた命令に含まれる複数のコードをそれぞれ抽出する回路であり、コード判定回路 920 は抽出されたコードとリファレンスに相当するコードとを比較して命令の内容を判定する回路であり、CRC 判定回路 930 は判定されたコードに基づいて送信エラー等の有無を検出する回路である。

【0136】

次に、上述した半導体装置の動作の一例について説明する。まず、アンテナ 890 により無線信号が受信される。無線信号は高周波回路 810 を介して電源回路 820 に送られ、高電源電位 (以下、VDD と記す) が生成される。VDD は半導体装置 800 が有する各回路に供給される。また、高周波回路 810 を介してデータ復調回路 850 に送られた信号は復調される (以下、復調信号)。さらに、高周波回路 810 を介してリセット回路 830 およびクロック発生回路 840 を通った信号及び復調信号は制御回路 870 に送られる。制御回路 870 に送られた信号は、コード抽出回路 910、コード判定回路 920 および CRC 判定回路 930 等によって解析される。そして、解析された信号にしたがって、記憶回路 880 内に記憶されている半導体装置の情報が出力される。出力された半導体装置の情報は出力ユニット回路 940 を通って符号化される。さらに、符号化された半導体装置 800 の情報はデータ変調回路 860 を通って、アンテナ 890 により無線信号に載せて送信される。なお、半導体装置 800 を構成する複数の回路においては、低電源電位 (以下、VSS) は共通であり、VSS は GND とすることができる。

【0137】

このように、通信装置から半導体装置 800 に信号を送り、当該半導体装置 800 から送られてきた信号を通信装置で受信することによって、半導体装置のデータを読み取ることが可能となる。

【0138】

また、半導体装置 800 は、各回路への電源電圧の供給を電源 (バッテリー) を搭載せず電磁波により行うタイプとしてもよいし、電源 (バッテリー) を搭載して電磁波と電源 (バッテリー) により各回路に電源電圧を供給するタイプとしてもよい。

【0139】

次に、非接触でデータの入出力が可能な半導体装置の使用形態の一例について説明する。表示部 3210 を含む携帯端末の側面には、通信装置 3200 が設けられ、品物 3220 の側面には半導体装置 3230 が設けられる (図 16 (B) 参照)。品物 3220 が含む半導体装置 3230 に通信装置 3200 をかざすと、表示部 3210 に品物の原材料や

10

20

30

40

50

原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品3260をベルトコンベアにより搬送する際に、通信装置3240と、商品3260に設けられた半導体装置3250を用いて、該商品3260の検品を行うことができる(図16(C)参照)。このように、システムに半導体装置を活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。

【0140】

以上の様に、本実施の形態の信頼性の高い半導体装置の適用範囲は極めて広く、広い分野の電子機器に用いることが可能である。

【0141】

本実施の形態は、他の実施の形態と適宜組み合わせ用いることができる。

【0142】

(実施の形態8)

上記実施の形態を適用したプロセッサ回路を有するチップ(以下、プロセッサチップ、無線チップ、無線プロセッサ、無線メモリ、無線タグともよぶ)として機能する半導体装置を形成することができる。本実施の形態の半導体装置の用途は広範にわたり、非接触で対象物の履歴等の情報を明確にし、生産・管理等に役立てる商品であればどのようなものにも適用することができる。例えば、紙幣、硬貨、有価証券類、証券類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの例に関して図17を用いて説明する。

【0143】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの(金券)、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指し、プロセッサ回路を有するチップ190を設けることができる(図17(A)参照)。証券類とは、運転免許証、住民票等を指し、プロセッサ回路を有するチップ191を設けることができる(図17(B)参照)。身の回り品とは、鞆、眼鏡等を指し、プロセッサ回路を有するチップ197を設けることができる(図17(C)参照)。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指し、プロセッサ回路を有するチップ193を設けることができる(図17(D)参照)。書籍類とは、書物、本等を指し、プロセッサ回路を有するチップ194を設けることができる(図17(E)参照)。記録媒体とは、DVDソフト、ビデオテープ等を指し、プロセッサ回路を有するチップ195を設けることができる(図17(F)参照)。乗物類とは、自転車等の車両、船舶等を指し、プロセッサ回路を有するチップ196を設けることができる(図17(G)参照)。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置(テレビ受像機、薄型テレビ受像機)、携帯電話等を指す。

【0144】

このような半導体装置の設け方としては、物品の表面に貼る、或いは物品に埋め込んで設ける。例えば、本の場合は紙に埋め込めばよく、有機樹脂からなるパッケージであれば有機樹脂に埋め込めばよい。

【0145】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に半導体装置を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類に半導体装置を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にセンサーを備えた半導体装置を埋め込む又は取り付けることによって、生まれた年や性別または種類等はもちろん体温等

10

20

30

40

50

の健康状態を容易に管理することが可能となる。

【0146】

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【実施例1】

【0147】

本実施例では、本発明の一態様の作製方法の効果について検証した結果を示す。

【0148】

試料は、第1の導電層、第1の衝撃緩和層、第1の絶縁体、アンテナ、薄膜トランジスタ等を含む回路部、第2の絶縁体、第2の衝撃緩和層、第2の導電層を積層させた積層体を、レーザー光の照射処理によって各半導体装置に分断することで作製した。比較例として、第1の導電層、第1の衝撃緩和層、第1の絶縁体、アンテナ、上記回路部、第2の絶縁体、第2の衝撃緩和層、第2の導電層を積層させた積層体を、ナイフを用いて各半導体装置に分断した試料を用意した。

10

【0149】

上記の試料において、第1の絶縁体及び第2の絶縁体には、それぞれ繊維体（ガラス繊維）に有機樹脂（臭素化エポキシ樹脂）が含浸された構造体であるプリプレグ（膜厚20 $\mu\text{m}$ ）を用いた。そして、第1の導電層及び第2の導電層には、それぞれスパッタ法により形成したチタン膜（膜厚10nm）とした。また、第1の衝撃緩和層及び第2の衝撃緩和層にはアラミド樹脂（膜厚12 $\mu\text{m}$ ）を用いた。なお、アンテナ上には保護層として窒化珪素膜を形成し、第1の衝撃緩和層と回路の間には接着剤としてアクリル樹脂（膜厚10 $\mu\text{m}$ ）を形成している。

20

【0150】

上記試料（各3個）に電圧を印加して、第1の導電層と第2の導電層の間の電流値を測定した。図18に、印加電圧と電流との関係を示す。

【0151】

図18より、レーザー光の照射処理によって分断した試料では、ナイフを用いて分断した試料と比較して、電流値が大きくなっている（抵抗値が小さくなっている）ことが分かる。具体的には、ナイフを用いて分断した試料において、第1の導電層と第2の導電層の間の抵抗値は20G程度（10V印加時）であった。また、レーザー光の照射処理によって分断した試料において、第1の導電層と第2の導電層の間の抵抗値は10M以上200M以下程度（10V印加時）であった。

30

【0152】

以上により、レーザー光の照射による分断では、第1の導電層と第2の導電層の間の抵抗値が小さくなることが分かった。これは、レーザー光の照射による分断の場合には、絶縁体が熔融する際に導電層の材料が絶縁体中に分散されて、導通が取れた状態になるのに対して、ナイフを用いて分断する場合には、導電層の材料によって電流の経路が形成されないためと考えられる。なお、第1の導電層と第2の導電層の間の抵抗値は1G以下程度（10V印加時）であれば、静電気を十分に拡散させることができるため、これを目安に静電気対策を行えばよい。

【0153】

なお、本実施例は、本明細書の他の実施の形態で示した構成又は作製方法と適宜組み合わせることができる。

40

【符号の説明】

【0154】

100	回路部
101	絶縁膜形成領域
101a	絶縁膜形成領域
101b	絶縁膜形成領域
101c	絶縁膜形成領域
102	貼り合わせ領域

50



1 0 2 a	貼り合わせ領域	
1 0 2 b	貼り合わせ領域	
1 0 5	内蔵型アンテナ	
1 1 0	絶縁体	
1 1 1	絶縁体	
1 1 3	導電層	
1 1 4	導電層	
1 2 0	終端部	
1 6 0	繊維体	
1 6 1	有機樹脂	10
1 9 0	プロセッサ回路を有するチップ	
1 9 1	プロセッサ回路を有するチップ	
1 9 2	プロセッサ回路を有するチップ	
1 9 3	プロセッサ回路を有するチップ	
1 9 4	プロセッサ回路を有するチップ	
1 9 5	プロセッサ回路を有するチップ	
1 9 6	プロセッサ回路を有するチップ	
1 9 7	プロセッサ回路を有するチップ	
4 0 0	半導体装置	
4 0 3	回路部	20
4 0 5	アンテナ	
4 0 6	支持基板	
4 0 7	領域	
4 1 0	絶縁膜	
4 1 1	容量	
4 2 1	質問器	
5 0 0	マイクロプロセッサ	
5 0 1	演算回路	
5 0 2	演算回路制御部	
5 0 3	命令解析部	30
5 0 4	割り込み制御部	
5 0 5	タイミング制御部	
5 0 6	レジスタ	
5 0 7	レジスタ制御部	
5 0 8	バスインターフェース	
5 0 9	読み出し専用メモリ	
5 1 0	メモリインターフェース	
5 1 1	R F C P U	
5 1 2	アナログ回路部	
5 1 3	デジタル回路部	40
5 1 4	共振回路	
5 1 5	整流回路	
5 1 6	定電圧回路	
5 1 7	リセット回路	
5 1 8	発振回路	
5 1 9	復調回路	
5 2 0	変調回路	
5 2 1	R F インターフェース	
5 2 2	制御レジスタ	
5 2 3	クロックコントローラ	50

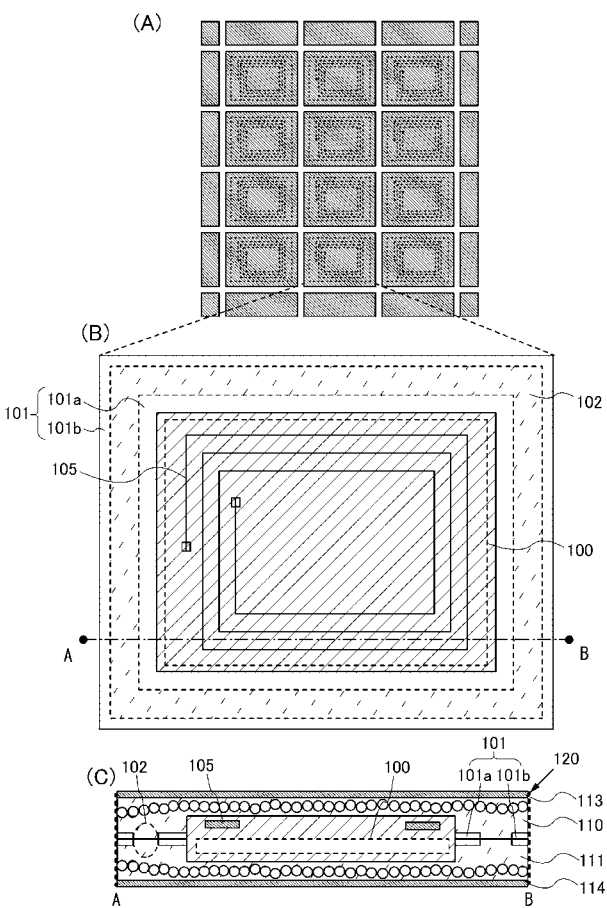
5 2 4	インターフェース	
5 2 5	中央処理ユニット	
5 2 6	ランダムアクセスメモリ	
5 2 7	読み出し専用メモリ	
5 2 8	アンテナ	
5 2 9	容量部	
5 3 0	電源管理回路	
7 0 1	基板	
7 0 2	剥離層	
7 0 3	絶縁膜	10
7 0 4	半導体膜	
7 0 4 a	半導体膜	
7 0 4 b	半導体膜	
7 0 5	ゲート絶縁膜	
7 0 6 a	チャネル形成領域	
7 0 6 b	第1の不純物領域	
7 0 6 c	第2の不純物領域	
7 0 7	ゲート電極	
7 0 8	絶縁膜	
7 0 9	絶縁膜	20
7 1 0	絶縁膜	
7 1 1	絶縁膜	
7 1 2	絶縁膜	
7 1 3	絶縁膜	
7 1 4	開口部	
7 1 5	領域	
7 1 7	導電膜	
7 1 8	絶縁膜	
7 2 0	アンテナ	
7 2 1	導電膜	30
7 2 2	導電膜	
7 2 3	絶縁膜	
7 2 6	構造体	
7 2 7	繊維体	
7 2 8	有機樹脂	
7 2 9	導電層	
7 3 0	構造体	
7 3 0 a	薄膜トランジスタ	
7 3 0 b	薄膜トランジスタ	
7 3 1	繊維体	40
7 3 1 a	導電膜	
7 3 1 b	導電膜	
7 3 2	有機樹脂	
7 3 3	導電層	
7 4 0	領域	
7 4 1	領域	
7 4 2	領域	
7 4 9	素子層	
7 5 0	第1の衝撃緩和層	
7 5 1	絶縁体	50

- 7 5 2 衝撃緩和層
- 7 5 3 絶縁体
- 8 0 0 半導体装置
- 8 1 0 高周波回路
- 8 2 0 電源回路
- 8 3 0 リセット回路
- 8 4 0 クロック発生回路
- 8 5 0 データ復調回路
- 8 6 0 データ変調回路
- 8 7 0 制御回路
- 8 8 0 記憶回路
- 8 9 0 アンテナ
- 9 1 0 コード抽出回路
- 9 2 0 コード判定回路
- 9 3 0 CRC判定回路
- 9 4 0 出力ユニット回路
- 3 2 0 0 通信装置
- 3 2 1 0 表示部
- 3 2 2 0 品物
- 3 2 3 0 半導体装置
- 3 2 4 0 通信装置
- 3 2 5 0 半導体装置
- 3 2 6 0 商品

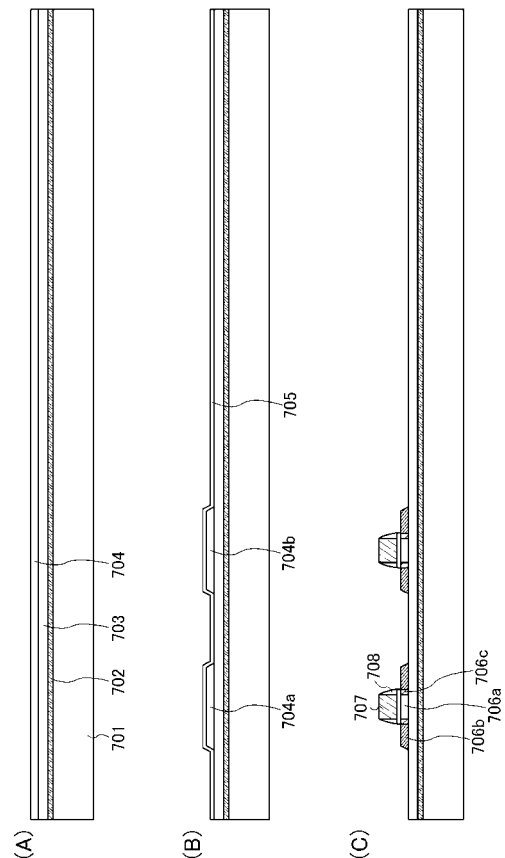
10

20

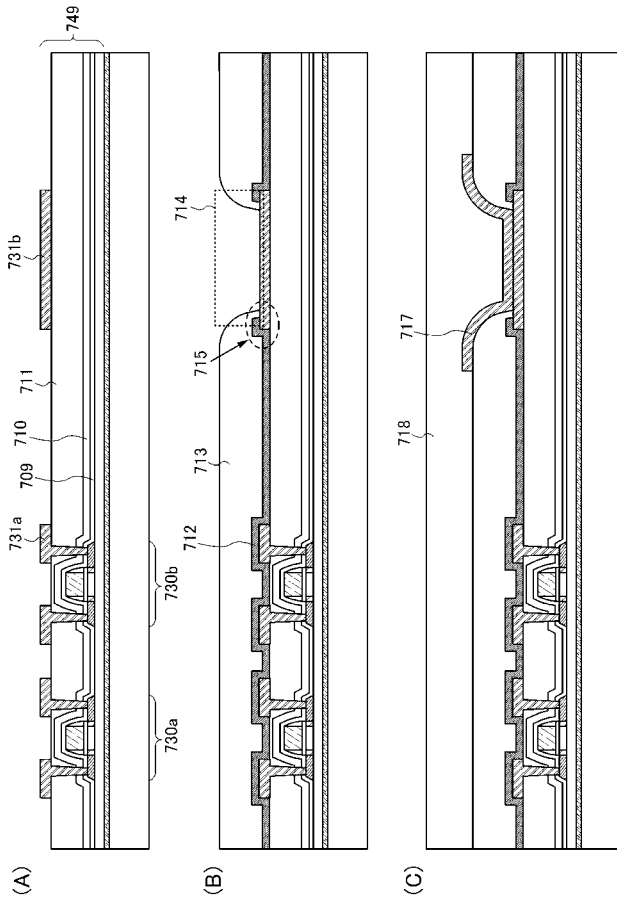
【 図 1 】



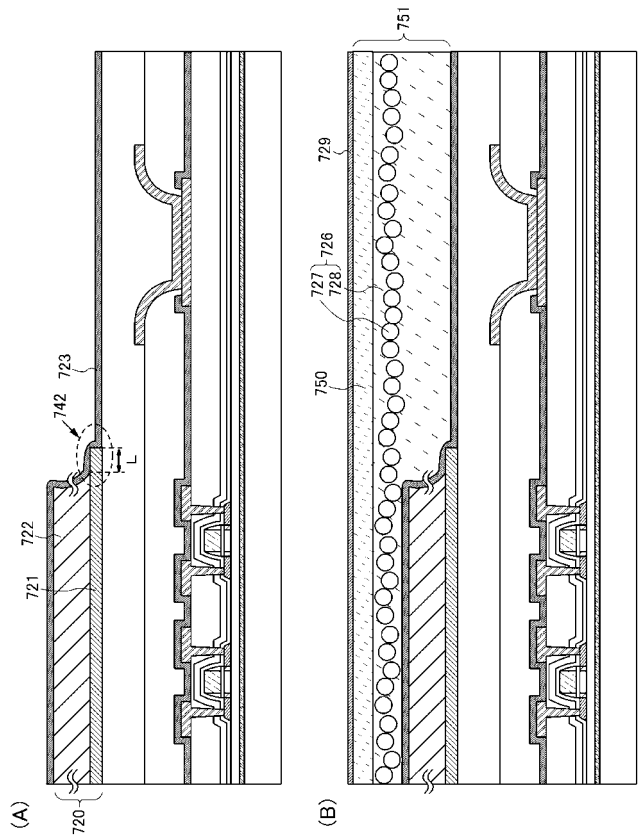
【 図 2 】



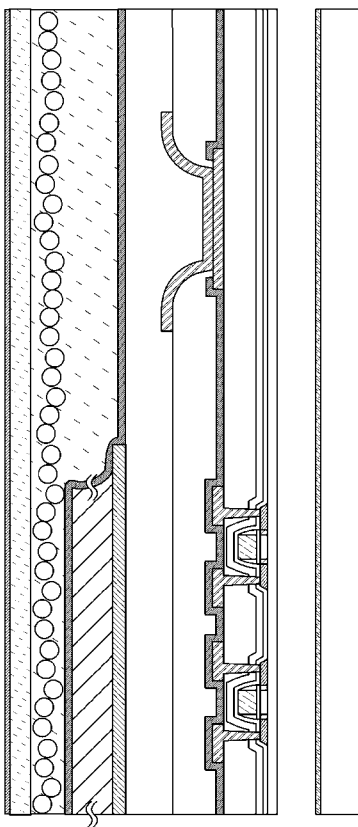
【 図 3 】



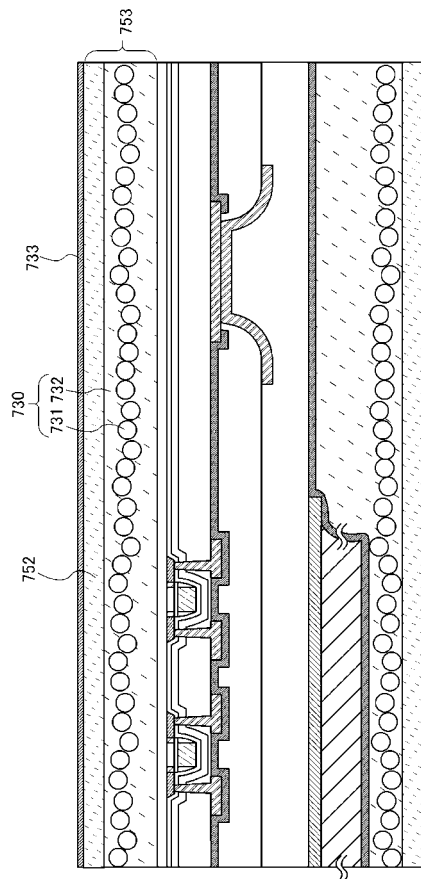
【 図 4 】



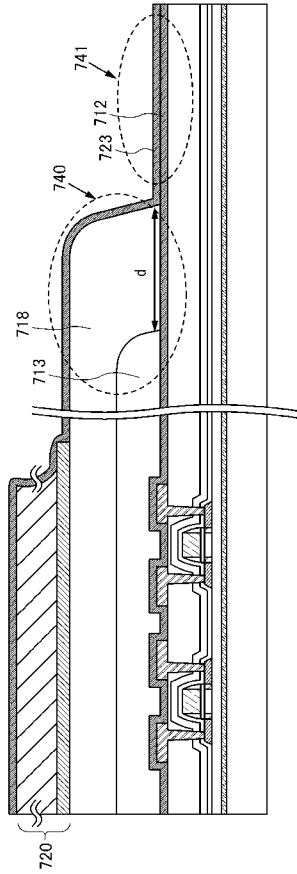
【 図 5 】



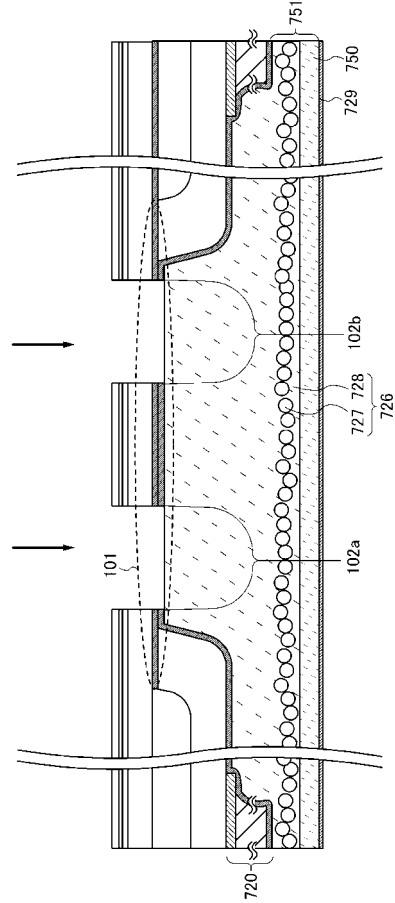
【 図 6 】



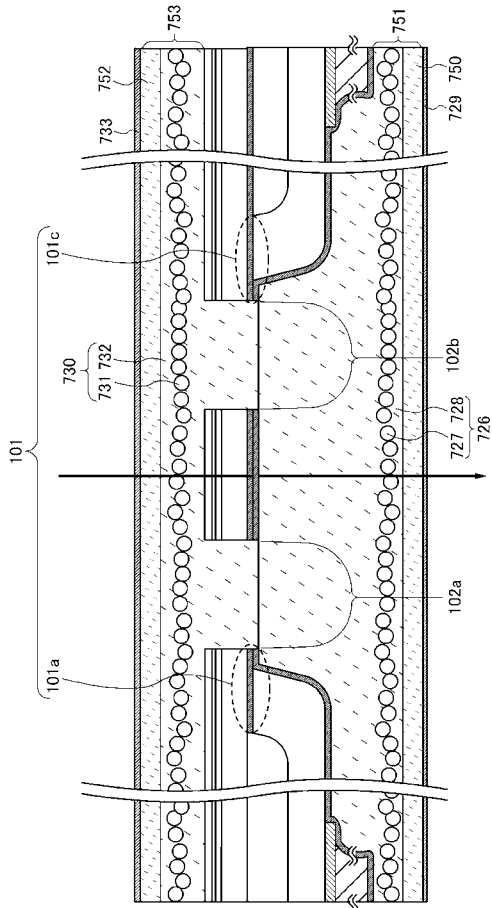
【 図 7 】



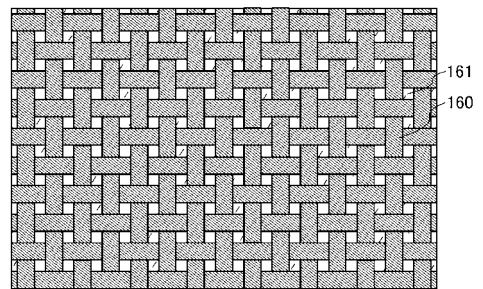
【 図 8 】



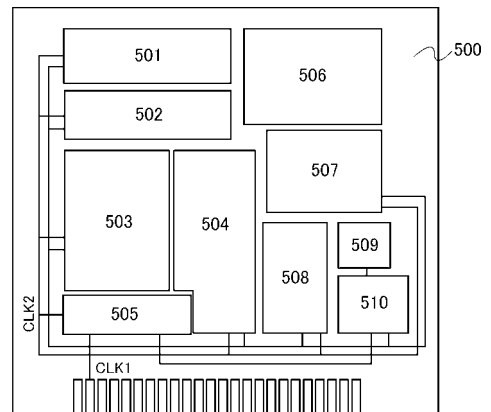
【 図 9 】



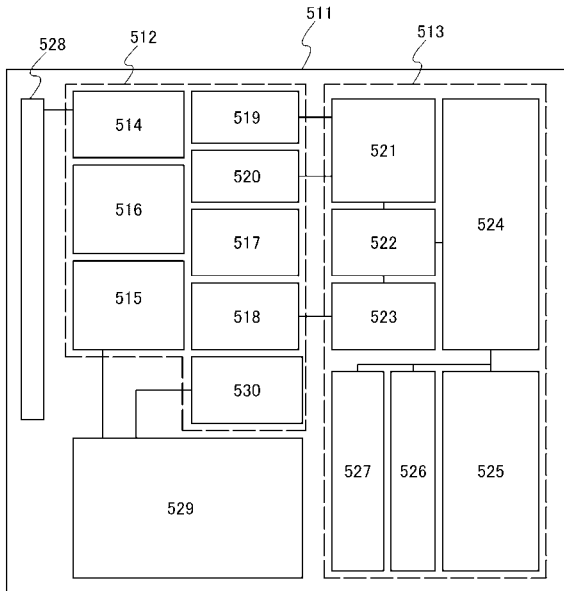
【 図 10 】



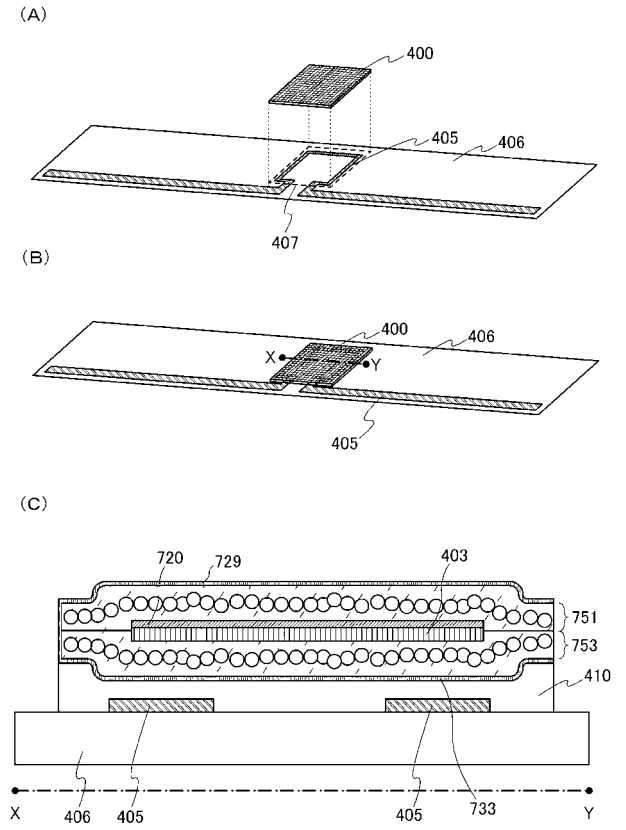
【 図 11 】



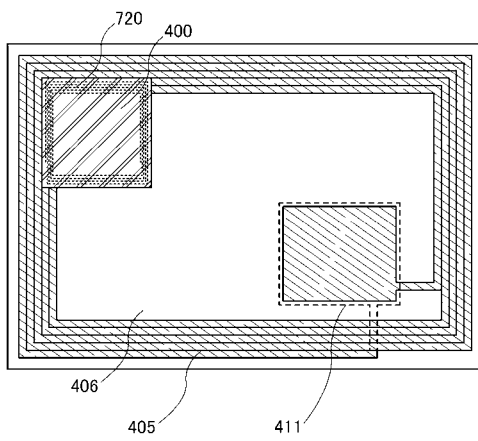
【 図 1 2 】



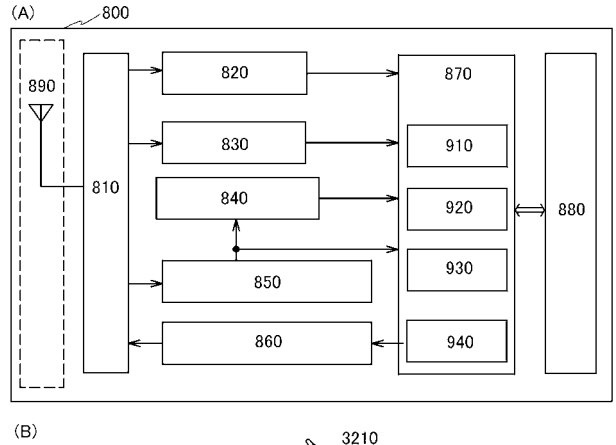
【 図 1 3 】



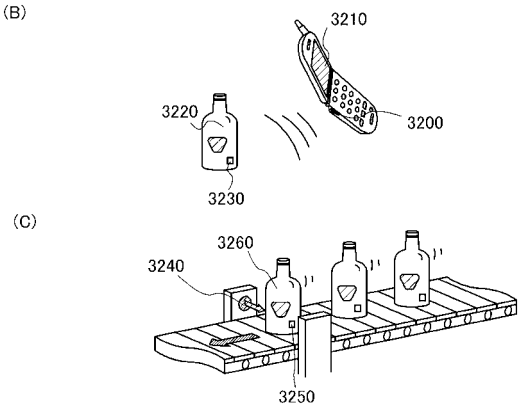
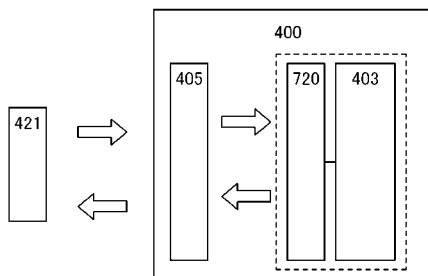
【 図 1 4 】



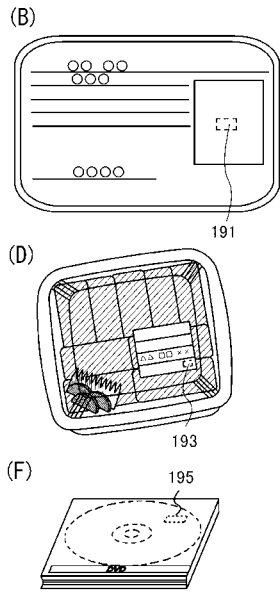
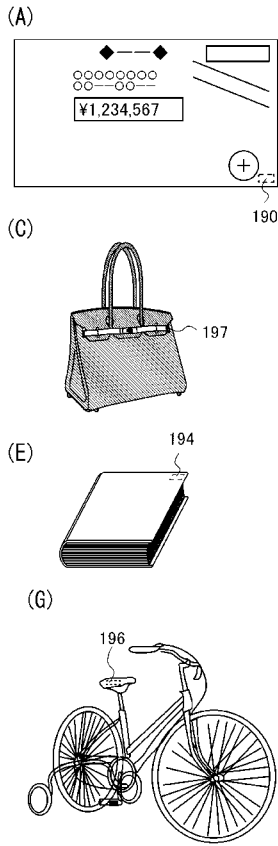
【 図 1 6 】



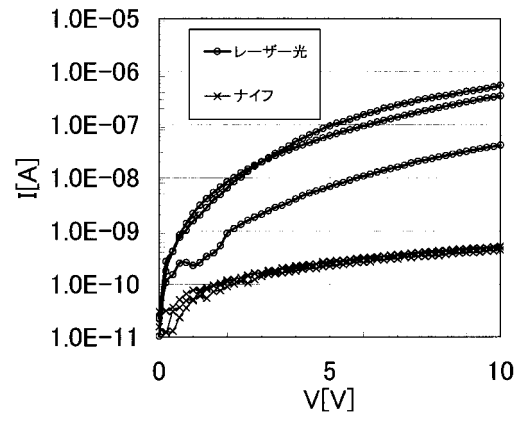
【 図 1 5 】



【 図 17 】



【 図 18 】



## フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 6 K 19/00 H  
 H 0 1 L 29/78 6 1 3 Z

Fターム(参考) 4M104 AA01 AA09 BB01 BB02 BB04 BB05 BB06 BB08 BB09 BB13  
 BB14 BB16 BB17 BB18 BB21 BB22 BB25 BB26 BB27 BB28  
 BB31 BB32 BB33 BB40 CC01 CC05 DD37 DD43 DD84 EE03  
 EE06 EE14 EE15 EE17 EE18 FF17 FF18 GG08  
 5B035 AA08 AA11 BA05 BB09 CA03 CA23 CA36  
 5F110 AA16 AA22 BB03 BB04 BB05 BB20 CC02 DD01 DD13 DD14  
 DD15 DD17 DD24 EE01 EE02 EE03 EE04 EE06 EE09 EE14  
 EE15 EE32 EE44 EE45 FF02 FF03 FF04 FF09 FF25 FF26  
 FF28 FF29 GG02 GG13 GG24 GG25 GG43 GG44 GG45 HJ01  
 HJ12 HJ13 HJ23 HL02 HL03 HL04 HL05 HL06 HL12 HL23  
 HL24 HM15 NN03 NN05 NN22 NN23 NN24 NN27 NN33 NN34  
 NN35 NN36 NN40 NN72 PP02 PP03 PP34 PP35 QQ11 QQ16  
 QQ19