

[19] 中华人民共和国国家知识产权局



# [12] 发明专利申请公布说明书

[21] 申请号 200610139950.8

[51] Int. Cl.

H01L 21/283 (2006.01)

H01L 21/336 (2006.01)

H01L 29/78 (2006.01)

H01L 29/51 (2006.01)

[43] 公开日 2007年4月4日

[11] 公开号 CN 1941288A

[22] 申请日 2006.9.27

[21] 申请号 200610139950.8

[30] 优先权

[32] 2005.9.27 [33] JP [31] 2005-280499

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 挂端哲弥

[74] 专利代理机构 中国专利代理(香港)有限公司  
代理人 浦柏明 张志醒

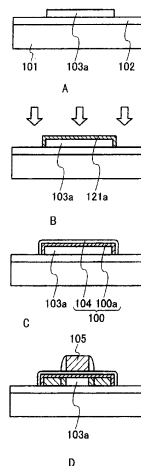
权利要求书 2 页 说明书 36 页 附图 28 页

## [54] 发明名称

半导体器件、半导体器件的制造方法、液晶显示器件、RFID 标签、发光器件以及电子器具

## [57] 摘要

本发明提供能够使栅绝缘膜薄膜化而提高半导体装置的特性并且可以减少漏泄电流的半导体器件及其制造方法。在本发明中，在多晶半导体膜(103a)上形成铝膜(121a)作为金属膜，通过对所述铝膜进行等离子体氧化处理，氧化所述铝膜来形成氧化铝膜(104)，并且，在所述多晶半导体膜(103a)和所述氧化铝膜之间形成氧化硅膜(100a)。



1. 一种半导体器件的制造方法，包括以下步骤：  
在多晶半导体膜上形成金属膜；以及  
通过对所述金属膜进行等离子体氧化处理，使所述金属膜氧化以形成金属氧化膜，并且，氧化所述多晶半导体膜以便在所述多晶半导体膜和所述金属氧化膜之间形成氧化膜。
2. 一种半导体器件的制造方法，包括以下步骤：  
在多晶半导体膜上形成金属膜；  
通过对所述金属膜进行等离子体氮化处理，使所述金属膜氮化以形成金属氮化膜；以及  
通过对所述金属氮化膜进行等离子体氧化处理，使所述金属氮化膜氧化以形成金属氧化膜，并且，氧化所述多晶半导体膜以便在所述多晶半导体膜和所述金属氧化膜之间形成氧化膜，  
其中，所述金属氧化膜被形成为至少在其表面含有氮。
3. 一种半导体器件的制造方法，包括以下步骤：  
在多晶半导体膜上形成金属膜；  
通过对所述金属膜进行等离子体氧化处理，使所述金属膜氧化以形成金属氧化膜，并且，氧化所述多晶半导体膜以便在所述多晶半导体膜和所述金属氧化膜之间形成氧化膜；以及  
通过对所述金属氧化膜进行等离子体氮化处理，形成至少在其表面含有氮的金属氧化膜。
4. 根据权利要求1至3中任一项的半导体器件的制造方法，其中所述金属膜是Al膜、Ta膜、La膜、Hf膜和Zr膜中的一种。
5. 根据权利要求1至4中任一项的半导体器件的制造方法，其中所述多晶半导体膜是在所述多晶半导体膜上形成金属膜之前，使用激光对非晶半导体膜进行晶化而形成的。
6. 一种半导体器件，包括：  
由多晶半导体膜氧化而形成在该多晶半导体膜上的氧化膜；  
形成在所述氧化膜上的金属氧化膜；  
形成在所述金属氧化膜上的栅极；以及  
形成在所述多晶半导体膜中的源区和漏区，  
其中，所述氧化膜和所述金属氧化膜构成栅绝缘膜。

7. 一种半导体器件，包括：

形成在玻璃衬底上的基底绝缘膜；

形成在所述基底绝缘膜上的多晶半导体膜；

形成在所述多晶半导体膜中的源区和漏区；

由所述多晶半导体膜氧化而形成在该多晶半导体膜上的氧化膜；

形成在所述氧化膜上的金属氧化膜；以及

形成在所述金属氧化膜上的栅极，

其中，所述氧化膜和所述金属氧化膜构成栅绝缘膜。

8. 根据权利要求6或7的半导体器件，其中所述金属氧化膜是由金属氮化膜氧化而形成的。

9. 根据权利要求6或7的半导体器件，其中所述金属氧化膜被形成至少在其表面含有氮。

10. 根据权利要求6至9中任一项的半导体器件，其中所述金属氧化膜是氧化铝膜、氧化钽膜、氧化镧膜、氧化铪膜和氧化锆膜中的一种。

11. 根据权利要求6至10中任一项的半导体器件，其中所述氧化膜的厚度为0.5nm或更大至1nm或更小。

12. 根据权利要求6至11中任一项的半导体器件，其中所述多晶半导体膜的表面形成为不平坦。

13. 一种液晶显示器件，包括根据权利要求6至12中任一项的半导体器件。

14. 一种RFID标签，包括根据权利要求6至12中任一项的半导体器件。

15. 一种发光器件，包括根据权利要求6至12中任一项的半导体器件。

16. 一种电子器具，包括根据权利要求6至12中任一项的半导体器件。

## 半导体器件、半导体器件的制造方法、液晶显示器件、 RFID标签、发光器件以及电子器具

### 技术领域

本发明涉及半导体器件、半导体器件的制造方法、液晶显示器件、RFID (Radio Frequency Identification) 标签、发光器件以及电子器具。特别地，涉及能够使栅绝缘膜薄膜化而提高半导体装置的特性并且可以减少漏泄电流的半导体器件、半导体器件的制造方法、液晶显示器件、RFID标签、发光器件以及电子器具。

### 背景技术

伴随着半导体器件的微细化，栅绝缘膜的厚度也依照缩尺定律变薄。在常规的形成在单晶硅衬底上的半导体器件中，为了确保物理厚度的同时使硅氧化膜换算的厚度减薄，目前将氧化铪和氧化铝等的高介电常数绝缘膜应用于栅绝缘膜，以应对由栅绝缘膜的厚度减薄而产生的隧道电流的增加。在厚度为2nm或更薄的情况下，明显地发生隧道电流。

然而，当使用高介电常数绝缘膜作为栅绝缘膜时，不能减少界面能级密度。由此，已提出了在与单晶硅衬底的界面中形成硅氮化膜来减少界面能级密度的方法，即，将在硅氮化膜上层叠氧化铝膜的叠层膜用作栅绝缘膜以减少界面能级密度的方法。

详细地说，在单晶硅衬底的表面上形成非晶硅氧化膜，在该非晶硅氧化膜上形成铝膜，接着，执行热处理以在单晶硅衬底上形成氧化铝膜。然后，通过微波低温等离子体氮化法在单晶硅衬底的表面和氧化铝膜之间形成硅氮化膜。像这样，在单晶硅衬底上形成由硅氮化膜和氧化铝膜构成的叠层膜的栅绝缘膜（例如，参照专利文献1）。

专利文献1 日本专利申请公开2005-86023号

另一方面，在形成在玻璃衬底上的半导体器件中，有可能采用如图28A所示的结构，即在玻璃衬底10上形成由两层构成的基底绝缘膜11，在该基底绝缘膜11上形成非晶硅膜12，然后，如图28B所示，对于该非晶硅膜12照射激光来形成结晶化了的晶体硅膜13，在该晶体硅膜13的表面上形成由硅氧化膜等构成的栅绝缘膜（未示出）。由于被激

光晶化的晶体硅表面的表面粗糙度 (roughness) 比单晶硅大得多, 所以在通过等离子体CVD (chemical vapor deposition) 法或等离子体氧化法形成的5nm左右的由硅氧化膜 (或硅氮化膜) 构成的栅绝缘膜中, 在厚度为薄的部分容易发生隧道电流等的电流泄漏路径。由于在如图28B所示的晶体硅膜表面的凹凸顶点或谷底部分中形成的硅氧化膜的厚度变薄, 容易发生上述电流泄漏路径。也就是说, 由于进行栅绝缘膜的薄膜化, 增加了因晶体硅膜表面的凹凸而发生的隧道电流。

另外, 上述常规的形成在单晶硅衬底上的半导体器件使用将氧化铝膜层叠于硅氮化膜上的叠层膜作为栅绝缘膜, 从而具有硅表面和硅氮化膜相接触的结构。但是, 该结构的阈值或滞后作用等晶体管特性比硅表面和硅氧化膜相接触的结构更低。就是说, 如果考虑到晶体管的特性, 优选将硅氧化膜接触到硅表面。

#### 发明内容

鉴于上述情形制作了本发明, 且本发明的目的在于提供一种半导体器件、半导体器件的制造方法、液晶显示器件、RFID标签、发光器件以及电子器具, 其中可以使栅绝缘膜减薄而提高半导体器件的特性, 并且可以减少漏泄电流。

为了解决上述问题, 根据本发明的半导体器件的制造方法, 包括如下步骤: 在多晶半导体膜上形成金属膜; 以及, 通过对所述金属膜进行等离子体氧化处理, 使所述金属膜氧化以形成金属氧化膜, 并且, 在所述多晶半导体膜和所述金属氧化膜之间形成氧化所述多晶半导体膜而获得的氧化膜。

根据本发明的半导体器件的制造方法, 包括如下步骤: 在多晶半导体膜上形成金属膜; 通过对所述金属膜进行等离子体氮化处理, 使所述金属膜氮化以形成金属氮化膜; 以及, 通过对所述金属氮化膜进行等离子体氧化处理, 使所述金属氮化膜氧化以形成金属氧化膜, 并且, 在所述多晶半导体膜和所述金属氧化膜之间形成氧化所述多晶半导体膜而获得的氧化膜, 其中, 在所述金属氧化膜的表面残留氮。

根据本发明的半导体器件的制造方法, 包括如下步骤: 在多晶半导体膜上形成金属膜; 通过对所述金属膜进行等离子体氧化处理, 使所述金属膜氧化以形成金属氧化膜, 并且, 在所述多晶半导体膜和所述金属氧化膜之间形成氧化所述多晶半导体膜而获得的氧化膜; 以

及，通过对所述金属氧化膜进行等离子体氮化处理，在所述金属氧化膜的表面残留氮。

此外，在根据本发明的半导体器件的制造方法中，所述金属膜优选是从由Al膜、Ta膜、La膜、Hf膜和Zr膜构成的组中选择的一种金属膜。另外，在根据本发明的半导体器件的制造方法中，所述多晶半导体膜的表面优选形成有凹凸形状，该凹凸形状是由于在所述多晶半导体膜上形成金属膜之前，对非晶半导体膜进行激光晶化而形成的。

根据本发明的半导体器件，包括：由多晶半导体膜氧化而形成在该多晶半导体膜上的氧化膜；形成在所述氧化膜上的金属氧化膜；形成在所述金属氧化膜上的栅极；以及，形成在所述多晶半导体膜中的源区和漏区，其中，所述氧化膜和所述金属氧化膜构成栅绝缘膜。

根据本发明的半导体器件，包括：形成在玻璃衬底上的基底绝缘膜；形成在所述基底绝缘膜上的多晶半导体膜；形成在所述多晶半导体膜中的源区和漏区；由所述多晶半导体膜氧化而形成在该多晶半导体膜上的氧化膜；形成在所述氧化膜上的金属氧化膜；以及，形成在所述金属氧化膜上的栅极，其中，所述氧化膜和所述金属氧化膜构成栅绝缘膜。

此外，在根据本发明的半导体器件中，所述金属氧化膜可以由金属氮化膜氧化而形成的。另外，在根据本发明的半导体器件中，所述金属氧化膜的表面可以残留氮。另外，在根据本发明的半导体器件中，所述金属氧化膜优选是从由氧化铝膜、氧化钽膜、氧化镧膜、氧化铪膜和氧化锆膜构成的组中选择的一种金属氧化膜。

此外，在根据本发明的半导体器件中，所述氧化膜的厚度优选为0.5nm或更大至1nm或更小。另外，在根据本发明的半导体器件中，所述多晶半导体膜的表面优选形成有凹凸形状。根据本发明的液晶显示器件包括上述半导体器件。根据本发明的RFID标签包括上述半导体器件。根据本发明的发光器件包括上述半导体器件。根据本发明的电子器具包括上述半导体器件。

根据本发明，如上所述，能够提供半导体器件、半导体器件的制造方法、液晶显示器件、RFID标签、发光器件以及电子器具，其中可以使栅绝缘膜减薄而提高半导体器件的特性，并且可以减少漏泄电流。

## 附图说明

图1A至1D是表示根据实施方式1的半导体器件的制造方法的截面图；

图2是表示适用于根据实施方式4的半导体器件的制造方法中的多室设备的结构图；

图3是表示设置在图2的第二室中的等离子体处理设备的结构图；

图4A是表示根据实施方式5的半导体器件的平面图，图4B是沿图4A的a-b之间的截面图，图4C是沿图4A的c-d之间的截面图；

图5A至5C是表示根据实施方式5的半导体器件的变形例子的截面图；

图6A至6D是表示根据实施方式5的半导体器件的制造方法的截面图；

图7是说明根据实施方式6的液晶显示器件的制造方法的截面图；

图8是说明根据实施方式6的液晶显示器件的制造方法的平面图；

图9是说明根据实施方式6的液晶显示器件的制造方法的截面图；

图10A至10D是说明实施方式6的液晶显示器件的制造方法的平面图；

图11A和11B是说明实施方式6的液晶显示器件的制造方法的平面图；

图12A是表示实施方式7的半导体器件的平面图，图12B是说明实施方式7的半导体器件的制造方法的平面图；

图13A至13D是说明实施方式7的半导体器件的制造方法的截面图；

图14A和14B是说明实施方式7的半导体器件的制造方法的截面图；

图15A至15C是说明实施方式7的半导体器件的制造方法的截面图；

图16A至16C是说明实施方式7的半导体器件的制造方法的截面图；

图17A是说明实施方式7的RFID标签的方框图，图17B和17C是表示RFID标签的使用方式的一个例子的立体图；

图18A至18H是表示实施方式7的RFID标签的使用方式的一个例子

的立体图；

图19A至19D是说明根据实施方式8的发光器件的制造方法的截面图；

图20A至20C是说明根据实施方式8的发光器件的制造方法的截面图；

图21A和21B是表示根据实施方式8的发光器件的结构例子的截面图；

图22A是表示实施方式9的发光器件的平面图，图22B是沿图22A的A-A'的截面图；

图23A至23F是表示实施方式10的发光器件的像素电路的电路图；

图24是表示实施方式10的发光器件的保护电路的电路图；

图25是表示根据实施方式11的发光器件的截面图；

图26A至26E是表示根据实施方式12的电子器具的实例的立体图；

图27是表示根据实施方式12的电子器具的实例的立体图；

图28A和28B是表示对在玻璃衬底上的非晶硅进行激光结晶的工艺  
的截面图。

#### 具体实施方式

以下，参考附图描述本发明的实施方式。但是，本发明可通过多种不同的方式来实施，本领域技术人员可以很容易的理解一个事实就是其方式和详细内容可以被变换为各种各样的形式，而不脱离本发明的宗旨及其范围。因此，本发明不应该被解释为仅限定在下述实施方式所记载的内容中。注意，在下面说明的本发明的结构中，对在不同附图中的相同部分或具有相同功能的部分使用相同的符号，而省略其重复说明。另外，下面的实施方式可以自由组合而实施。

#### 实施方式1

图1A至1D是示出根据本发明实施方式1的半导体器件的制造方法的截面图。

首先，在玻璃衬底101上形成岛状多晶半导体膜（例如多晶硅膜）103a（图1A）。在此，优选使用硅膜或硅锗膜作为半导体膜。这是在其他实施方式中也相同。通过在预先形成在玻璃衬底101上的绝缘膜102上使用溅射法、LPCVD法、等离子体CVD法等形成厚度为30至200nm左右的非晶半导体膜诸如非晶硅膜，将该非晶硅膜加热到450至



500℃进行脱氧处理，晶化非晶硅膜来形成多晶硅膜，并有选择地蚀刻该多晶硅膜，就可以形成岛状多晶硅膜103a。注意，上述非晶硅膜的结晶化通过使用受激准分子激光器等激光晶化法来进行。在激光晶化时，多晶硅膜的表面形成凹凸形状（脊(ridge)）（在图1中没有示出，但图28表示出）。可以在激光晶化之前将催化剂金属添加到非晶硅膜中，以进行固相晶化。此外，根据需要对于多晶硅膜执行沟道掺杂处理。

然后，在岛状多晶硅膜的103a上使用MOCVD法形成铝膜121a（图1B）。通过采用MOCVD法，能够有选择地只在岛状多晶硅膜103a的表面上形成铝膜121a。优选形成单晶铝膜作为铝膜121a。注意，在此通过MOCVD法形成铝膜121a，但也可以使用铝膜之外的金属膜，并且也可以采用MOCVD法之外的其他形成膜的方法（例如，溅射法或蒸发淀积法等）。上述金属膜只要是在被氧化时具有高介电常数的金属膜即可，例如可以使用Ta（钽）、La（镧）、Hf（铪）、Zr（锆）等。

然后，在含氧的气氛中对铝膜121a进行等离子体处理，以形成作为金属氧化膜的氧化铝膜104。而且，含氧的气氛中对氧化铝膜104进行等离子体处理，以在多晶硅膜103a和氧化铝膜104之间形成大约0.5至1nm厚的氧化硅膜100a（图1C）。由此，在多晶硅膜103a上形成由氧化铝膜104及氧化硅膜100a构成的栅绝缘膜100。等离子体处理优选在如下条件下进行：电子密度为 $1.0 \times 10^{11} \text{cm}^{-3}$ 或更大（更优选为 $1.0 \times 10^{11} \text{cm}^{-3}$ 或更大且 $1.0 \times 10^{13} \text{cm}^{-3}$ 或更小），等离子体的电子温度为1.5eV或更小（优选为0.5eV或更大且1.5eV或更小）。另外，氧化铝的相对介电常数k是8.5至10。氧化铝膜104的厚度优选为大约7至21nm，更优选为大约8至11nm。此外，当进行等离子体氧化时所使用的含氧的原料气体优选使用氧（O<sub>2</sub>）和稀有气体的混合气体或氧、氢（H<sub>2</sub>）和稀有气体的混合气体等。作为上述稀有气体，优选使用氦（He）、氖（Ne）、氩（Ar）、氪（Kr）、氙（Xe）中的至少一种。另外，通过等离子体氧化而形成的金属氧化膜可以认为包括包含在原料气体中的稀有气体元素。

另外，在如上所述那样使用Ta、La、Hf、Zr作为金属膜以形成0.5至1nm厚的由氧化硅膜和金属氧化膜构成的栅绝缘膜的情况下，金属氧化膜优选具有如下厚度。氧化钽的厚度优选为大约18至47nm，更优选

为大约25至28nm，其相对介电常数是大约25。氧化镧的厚度优选为大约20至50nm，更优选为大约27至30nm，其相对介电常数是大约27。氧化铪的厚度优选为大约18至45nm，更优选为大约24至27nm，其相对介电常数是大约24。氧化锆的厚度优选为大约8至35nm，更优选为大约11至20nm，其相对介电常数是大约11.0至18.5。注意，如果增加氧化硅膜的厚度，虽然能够减少所需要的金属氧化膜的厚度，但不容易均匀地且使厚度为薄地形成金属膜，所以优选不太多地增加氧化硅膜的厚度。另外，作为栅绝缘膜所需要的要素，可以举出：能够容易进行蚀刻加工；具有化学稳定性；在热处理步骤中不发生晶化（如果进行结晶而变为多晶体，引起漏泄电流的增加）。考虑到上述要素，更优选使用氧化铝或氧化钽作为金属氧化膜。

然后，通过在栅绝缘膜100上形成栅极105等，可以形成将岛状多晶硅膜103a用作沟道形成区域的薄膜晶体管（Thin Film Transistor: TFT）（图1D）。栅极的材料可以使用铝、钨、钼、钽、钛或这些金属的硅化物等。

根据上述实施方式1，可以通过将如氧化铝膜等高介电常数绝缘膜的金属氧化膜用作栅绝缘膜100，确保栅绝缘膜的物理厚度的同时使硅氧化膜换算的厚度减薄。由此，可以提高半导体器件的特性，并且可以抑制因栅绝缘膜的厚度变薄而导致的隧道电流的增加。

#### 实施方式2

根据本实施方式2的半导体器件的制造方法不同于实施方式1之处在如下几点。在岛状多晶半导体膜（例如，多晶硅膜）上形成铝膜，接着在含氮的气氛中对铝膜进行等离子体处理而形成作为金属氮化膜的氮化铝膜。然后，在含氧的气氛中对氮化铝膜进行等离子体处理来形成含氮的作为金属氧化膜的氧化铝膜（含有氮）。而且，进一步在含氧的气氛中对氧化铝膜进行等离子体处理而在多晶硅膜和氧化铝膜之间形成0.5至1nm左右的氧化硅膜。如此，在氮化处理后进行氧化处理时，优选的是，金属氮化膜大部分被氧化而成为金属氧化膜，并在其表面上残留有大约几%的氮。该氮化处理是为了改变金属氧化膜的表面性质而执行的，所以氮化铝膜不需要形成得厚。此外，作为在进行等离子体氮化时的含氮的原料气体，优选使用氮（N<sub>2</sub>）和稀有气体的混合气体、氮（NH<sub>3</sub>）和稀有气体的混合气体、氮和氢（H<sub>2</sub>）和稀

有气体的混合气体等。作为上述稀有气体，优选使用氦(He)、氖(Ne)、氩(Ar)、氪(Kr)、氙(Xe)中的至少一种。另外，可以认为在通过等离子体氮化而形成的金属氮化膜中包含含有在原料气体中的稀有气体元素。另外，作为在进行等离子体氧化时的含氧的原料气体，优选使用与实施方式1相同的原料气体。

注意，氧化铝膜的厚度是与实施方式1相同的。另外，代替氧化铝膜，可以将具有与实施方式1相同的厚度的其他金属氧化膜用于栅绝缘膜。

在上述实施方式2中，也可以获得与实施方式1同样的效果。另外，使用高熔点金属(例如W、Mo)作为栅极的情况下，通过将氮残留在金属氧化膜的表面，在金属氧化膜的表面残留有金属氮化物，因此，可以提高与金属氧化膜之间的贴紧性。

### 实施方式3

根据本实施方式3的半导体器件的制造方法不同于实施方式1之处在如下几点。在岛状多晶半导体膜(例如，多晶硅膜)上形成铝膜，接着在含氧的气氛中对铝膜进行等离子体处理来形成作为金属氧化膜的氧化铝膜。然后，进一步在含氧的气氛中对氧化铝膜进行等离子体处理而在多晶硅膜和氧化铝膜之间形成0.5至1nm左右的氧化硅膜。然后，在含氮的气氛中对氧化铝膜进行等离子体处理来形成含氮的作为金属氧化膜的氧化铝膜(含有氮)。这里，在从氧化铝膜的表面到1至2nm的深度进行氮化处理，并使从氧化铝变化到氮化铝的变化最多为20%左右。氮化处理后的膜厚度和氮化处理之前的厚度几乎相同。该氮化处理是为了改变金属氧化膜的表面性质而执行的。另外，作为在进行等离子体氧化及等离子体氮化时的原料气体，优选使用与实施方式1、2相同的原料气体。

注意，氧化铝膜的厚度是与实施方式1相同的。另外，代替氧化铝膜，可以将具有与实施方式1相同的厚度的其他金属氧化膜用于栅绝缘膜。

在上述实施方式3中，也可以获得与实施方式1同样的效果。另外，在使用高熔点金属(例如W、Mo)作为栅极的情况下，由于金属氧化膜的表面含有氮，因此可以提高与金属氧化膜之间的贴紧性。

### 实施方式4

图2是表示一种多室设备的结构图，该多室设备适用于根据本发明的实施方式4的半导体器件的制造方法。

图2所示的多室设备具有第一室1111、第二室1112、第三室1113、第四室1114、装载锁定室1110和1115以及共用室1120。每个室具有气密性，并装有真空排气泵和气体导入系统。

装载锁定室1110和1115是用于将样品（处理衬底）搬入系统的室。第一至第四室是用于在衬底上形成导电膜、绝缘膜或半导体膜或进行蚀刻、等离子体处理等的室。共用室1120是对每个装载锁定室1110和1115以及第一至第四室共同安置的样品的共用室1120。另外，闸阀1122至1127被设置在共用室1120和装载锁定室1110、1115、第一至第四室1111至1114之间。注意，机械手1121被设置在共用室1120内，它将处理衬底1100传送到各个室。

以下，将说明与在实施方式1中说明的图1所示的半导体器件同样的半导体器件的制造方法。以下示出一个具体例子，即，对于通过与实施方式1同样的方法而制造的图1A所示的具有岛状多晶硅膜103a的衬底，在第一室1111中作为金属膜形成铝膜121a，在第二室1112中对铝膜进行等离子体处理而形成由作为金属氧化膜的氧化铝膜104以及氧化硅膜100a构成的栅绝缘膜，在第三室1113中在栅绝缘膜上形成栅极，并且在第四室1114中对衬底表面进行基离子辐照退火处理。在本实施方式中，图3所示的等离子体处理设备被设置于第二室1112内。

首先，通过包含多个衬底的盒1128将衬底搬入到装载锁定室1110。在将盒1128搬入到其中后，装载锁定室1110的门关闭。在这种情况下，闸阀1122开启以将处理衬底从盒1128中取出，随后通过机械手1121将衬底安置在共用室1120内。在此，在共用室1120内进行衬底的定位。

然后，闸阀1122关闭，而闸阀1124开启，以将衬底传送到第一室1111。在第一室1111中，通过MOCVD法、溅射法或蒸发淀积法，在衬底上形成金属膜。

在形成金属膜后，由机械手1121将衬底取出于共用室1120并传送到第二室1112。在第二室1112中，通过进行等离子体处理形成由金属氧化膜以及氧化硅膜构成的栅绝缘膜。此外，对于等离子体处理的详细内容，在后面进行说明。

在形成栅绝缘膜后，由机械手1121将衬底取出于共用室1120并传送到第三室1113。在第三室1113中，在栅绝缘膜上形成栅极。例如，在第三室1113中，可以通过离子体CVD法或使用钼（Mo）作为靶的溅射法而形成钼膜。

在形成栅极后，由机械手1121将衬底取出于共用室1120中并传送到第四室1114。在第四室1114中，进行基离子辐照退火处理而改变栅极表面的性质。注意，可以省略该基离子辐照退火处理。

如上所述，在形成栅极后，由机械手1121将衬底传送到装载锁定室1115以收入在盒1129中。

注意，图2仅示出一个例子。例如，可增加室数量以形成更多层的栅极。或者，可以使用上述设备而制造在本实施方式中所示的步骤以外的部分。此外，虽然在图2中示出对第一至第四室1111至1114采用单个类型室的例子，但也可以采用使用分批式室以一次对多个衬底进行处理的结构。

通过使用图2所示的设备，可在一次也不暴露于大气的情况下形成栅绝缘膜和栅极，因此，可以实现防止污染物的混入并提高生产效率。

下面，将参照图3说明等离子体处理的详细内容。首先，使处理室内变为真空，并将含氧气体从气体引入源65引入。在本实施方式中，引入氧（O<sub>2</sub>）和氩（Ar）的混合气体。然后，形成有金属膜的绝缘衬底101设置在具有加热机构的支架64上，并将绝缘衬底101加热到400℃。加热温度可以在200℃至550℃的范围内（优选为250℃或更高）。绝缘衬底101和天线62之间的间距被设置在20至80mm的范围内（优选为20至60mm）。

然后，从波导管60将微波提供给天线62。在本实施方式中，提供频率为2.45GHz的微波。然后，通过设置在处理室内的介电板63将微波从天线62引入处理室内，并产生混合有O<sub>2</sub>气体和Ar气体的高密度激发等离子体66。通过混合有O<sub>2</sub>气体和Ar气体的高密度激发等离子体66中产生的基和衬底表面的金属材料彼此反应，在衬底上形成金属氧化膜。在本实施方式中，由于将铝用作金属材料，因此形成氧化铝膜。上述步骤中使用的O<sub>2</sub>气体和Ar气体从排气口67排出到处理室之外。产生等离子体66的区域和设置在支架64的绝缘衬底101离间，所以不发生因电荷在膜的表面上带电而发生的膜损伤。另外，也可以在绝缘衬底

101和产生等离子体66的区域之间设置有淋浴板,在该淋浴板上形成多个使等离子体可以通过的孔。

由图3所示的设备产生的等离子体具有低电子温度(1.5eV或更低(优选为0.5eV或更高以及1.5eV或更低))以及高电子密度( $1.0 \times 10^{11} \text{cm}^{-3}$ 或更高(优选为 $1.0 \times 10^{11} \text{cm}^{-3}$ 或更高以及 $1.0 \times 10^{13} \text{cm}^{-3}$ 或更低)),因此,可以在低温下形成具有极小等离子体损伤的致密金属氧化膜。

注意,在本实施方式中,说明使用图2所示的多室设备而制造实施方式1的半导体器件的方法,但是也可以使用图2所示的多室设备而制造实施方式2的半导体器件以及实施方式3的半导体器件。

在制造实施方式2的半导体器件的情况下,通过在第二室1112内进行等离子体氮化处理后进行等离子体氧化处理,而形成由含氮的金属氧化膜和氧化硅膜构成并且在其表面上留下大约几%的氮的栅绝缘膜。注意,在进行等离子体氮化处理的情况下,改变为含氮的原料气体即可,关于其他条件与等离子体氧化处理的情况一样。

在制造实施方式3的半导体器件的情况下,通过在第二室1112内进行等离子体氧化处理后进行等离子体氮化处理,而形成由含氮的金属氧化膜和氧化硅膜构成并且至多大约20%被取代为金属氮化膜的栅绝缘膜。注意,在进行等离子体氮化处理的情况下,改变为含氮的原料气体即可,关于其他条件与等离子体氧化处理的情况一样。

#### 实施方式5

图4A表示根据本发明的实施方式5的半导体器件的平面图,图4B为图4A的a-b之间的截面图,图4C为图4A的c-d之间的截面图。

图4所示的半导体器件包括隔着绝缘膜102而提供在衬底101上的作为半导体膜的岛状多晶硅膜103a和103b、隔着栅绝缘膜100而提供在多晶硅膜103a和103b上的栅极105、覆盖栅极而提供的绝缘膜106和107、电连接到多晶硅膜103a和103b的源区或漏区并提供在绝缘膜107上的导电膜108。上述栅绝缘膜100具有与实施方式1至3中任一项的栅绝缘膜同样的结构。注意,在图4中,显示了提供使用多晶硅膜103a的一部分作为沟道形成区域的n型薄膜晶体管110a和使用多晶硅膜103b的一部分作为沟道形成区域的p型薄膜晶体管110b的情况。

作为衬底101,可以使用玻璃衬底例如钡硼硅玻璃或者铝硼硅玻璃等、石英衬底、陶瓷衬底、或包括不锈钢的金属衬底等。另外可以使

用由以聚对苯二甲酸乙酯(PET)、聚萘二甲酸乙二醇酯(PEN)、或者聚醚砜(PES)为代表的塑料、或者具有柔性的合成树脂例如丙烯酸等而形成的衬底。通过使用具有柔性的衬底,可以制造能够折叠的半导体器件。另外,当使用这种衬底时对其面积及形状没有很大的限制,因而,如果使用例如一边为1米或更大的矩形状衬底作为衬底101,可以格外地提高生产率。与使用圆形的硅衬底相比,这种优点是很大的优势。

绝缘膜102用作基底绝缘膜,提供它以便防止如Na等碱金属或碱土金属从衬底101扩散到多晶硅膜103a和103b中来对半导体元件的特性给以不利的影晌。作为绝缘膜102,可以使用包含氧或氮的绝缘膜例如氧化硅( $\text{SiO}_x$ )、氮化硅( $\text{SiN}_x$ )、氧氮化硅( $\text{SiO}_x\text{N}_y$ )( $x>y$ )、氮氧化硅( $\text{SiN}_x\text{O}_y$ )( $x>y$ )等的单层结构或者叠层结构。例如,当提供具有双层结构的绝缘膜102时,优选提供氮氧化硅膜作为第一层的绝缘膜和提供氧氮化硅膜作为第二层的绝缘膜。当提供具有三层结构的绝缘膜102时,优选提供氧氮化硅膜作为第一层的绝缘膜、提供氮氧化硅膜作为第二层的绝缘膜、和提供氧氮化硅膜作为第三层的绝缘膜。

可以用非晶硅或者半非晶硅(SAS)形成多晶硅膜103a和103b。SAS是具有在非晶和晶体结构(包含单晶和多晶)之间的中间结构,而且具有在自由能方面稳定的第三状态的半导体,其中包括具有短程有序和晶格扭曲的结晶区。至少在薄膜的一部分区域中可以观察从0.5nm到20nm的结晶区。当进行X射线衍射时观察到被认为是由硅晶格引起的(111)和(220)的衍射值峰。含有至少1原子%或更多的氢或卤素以终止悬空键。通过在含硅气体上执行辉光放电分解(等离子体CVD)形成SAS。除了 $\text{SiH}_4$ 之外, $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_2$ 等可以用于含硅气体。另外,可以将 $\text{GeF}_4$ 混合到含硅气体。也可以用 $\text{H}_2$ 或者 $\text{H}_2$ 与选自He、Ar、Kr、和Ne中的一种或多种稀有气体元素稀释所述含硅气体。稀释率为从2倍到1000倍的范围。压力范围为大约从0.1Pa至133Pa,电源频率范围为从1MHz至120MHz,优选为从13MHz到60MHz。衬底加热温度可以为 $300^\circ\text{C}$ 或更低。希望的是,作为在膜中的杂质元素的大气成分杂质例如氧、氮、或碳为 $1 \times 10^{20}\text{cm}^{-3}$ 或更低,特别是氧浓度为 $5 \times 10^{19}/\text{cm}^3$ 或更低,优选为 $1 \times 10^{19}/\text{cm}^3$ 或更低。在此,用溅射法、LPCVD法、或等离子体CVD法等而形成非晶硅膜,并将该非晶硅膜通过已知的结晶方法例如激光结晶方法、使用RTA或者退火炉的热结晶方法、使用促

进结晶的金属元素的热结晶方法等而结晶化。另外，作为另外的结晶方法，也可以通过施加DC偏压产生热等离子体，使该热等离子体对半导体膜作用而进行。

栅绝缘膜100具有与实施方式1至3同样的结构。即，栅绝缘膜100可以由形成在多晶硅膜上的氧化硅膜和形成在其上的金属氧化膜构成，也可以在所述金属氧化膜的表面存在氮。

可以通过溅射法或等离子体CVD法等，使用例如氧化硅( $\text{SiO}_x$ )、氮化硅( $\text{SiN}_x$ )、氧氮化硅( $\text{SiO}_x\text{N}_y$ )( $x>y$ )、氮氧化硅( $\text{SiN}_x\text{O}_y$ )( $x>y$ )等的含有氧或氮的绝缘膜、诸如DLC(金钢石类碳)等的含有碳的膜的单层结构或叠层结构，而形成绝缘膜106。

作为绝缘膜107，可以形成由例如氧化硅( $\text{SiO}_x$ )、氮化硅( $\text{SiN}_x$ )、氧氮化硅( $\text{SiO}_x\text{N}_y$ )( $x>y$ )、氮氧化硅( $\text{SiN}_x\text{O}_y$ )( $x>y$ )等的含有氧或氮的绝缘膜、诸如DLC(金钢石类碳)等的含有碳的膜、或者进一步，例如环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯、或丙烯酸等的有机材料、硅氧烷树脂构成的单层结构或者叠层结构。该硅氧烷树脂相当于包含Si-O-Si键的树脂。硅氧烷具有由硅(Si)和氧(O)的键构成的骨架结构。使用至少包含氢的有机基(例如烷基或者芳香烃)作为取代基。另外，氟基可以用作取代基。另外，可以使用至少包含氢的有机基和氟基作为取代基。此外，作为绝缘膜107也可以使用恶唑树脂，例如可以使用光敏性聚苯并恶唑等。光敏性聚苯并恶唑为低介电常数(在常温1MHz下，介电常数为2.9)、高耐热性、且低吸水性(在常温24小时的情况下，它为0.3%)的材料。恶唑树脂的介电常数为比聚酰亚胺低，所以更适当为绝缘膜。注意，在图4所示的半导体器件中，可以直接提供绝缘膜107以覆盖栅极105而不提供绝缘膜106。

作为导电膜108，可以使用由选自Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au、Mn中的一种元素或包括上述元素中的多种的合金构成的单层结构或叠层结构。例如，作为由包括多种上述元素的合金构成的导电膜，可以使用含有C和Ti的Al合金、含有Ni的Al合金、含有C和Ni的Al合金、含有C和Mn的Al合金等。另外，在由叠层结构设置的情况下，可以层叠Al和Ti而设置。

另外，在图4中，n型薄膜晶体管110a具有与栅极105的侧面接触的侧壁，并在多晶硅膜103a中形成有用给予n型导电性的杂质有选择地掺



杂的源区、漏区和设置在侧壁之下的LDD区域。另外，p型薄膜晶体管110b具有与栅极105的侧面接触的侧壁，并在多晶硅膜103b中形成有用给予p型导电性的杂质有选择地掺杂的源区和漏区。注意，本发明的半导体器件包括的薄膜晶体管的结构不局限于上述结构。例如，在图4中，在n型薄膜晶体管110a中提供LDD区域，而在p型薄膜晶体管110b中不提供LDD区域，然而，可以采用在两个晶体管中都提供LDD区域的结构或者在两个晶体管中都不提供LDD区域和侧壁的结构(图5A)。

此外，薄膜晶体管的结构不局限于上述结构，可以采用具有一个沟道形成区域的单栅结构、具有两个沟道形成区域的两栅结构或者具有三个沟道形成区域的三栅结构等的多栅结构。另外，也可以采用双栅(dual gate)结构，该双栅结构具有通过栅绝缘膜而配置在沟道形成区域的上面和下面的两个栅极。另外，在以叠层结构形成栅极的情况下，可以由形成在栅极下方的第一导电膜105a以及形成在所述第一导电膜105a上的第二导电膜105b构成栅极，并且，将所述第一导电膜形成成为锥形状，形成具有比用作源极或漏极区域的杂质区域更低浓度的杂质区域并使它只与第一导电膜重叠(图5B)。此外，在以叠层结构形成栅极的情况下，也可以采用如下结构：由形成在栅极下方的第一导电膜225a以及形成在所述第一导电膜225a上的第二导电膜225b构成栅极，并且，形成与所述第二导电膜225b的侧面接触且形成在导电膜225a的上方的侧壁(图5C)。注意，在上述结构中，也可以使用Ni、Co、W等的硅化物形成用作多晶硅膜103a、103b的源极或漏极区域的杂质区域。

以下，参照附图而说明根据本实施方式的半导体器件的制造方法。首先，对于在设置在衬底上的岛状多晶硅膜中，将该岛状多晶硅膜的端部以近似直角的形状而设置的情况，参照图6而进行说明。

首先，通过与实施方式1同样的方法，在衬底101上形成岛状多晶硅膜103a、103b(图6A)。注意，在图6中，将岛状多晶硅膜103a、103b的端部以近似直角的形状( $85^{\circ} \leq \theta \leq 100^{\circ}$ )而设置。

上述多晶硅膜103a、103b为使非晶半导体膜激光结晶化而获得的。以下，对于该激光结晶化详细地说明。在使用激光辐照的情况下，可以使用连续振荡(CW: continuous-wave)激光束或脉冲振荡激光束(脉冲激光束)。此处，作为激光束可以采用由如下的一种或多种激光器

振荡的激光束,即气体激光器诸如Ar激光器、Kr激光器、受激准分子激光器等;将在单晶的YAG、YVO<sub>4</sub>、镁橄榄石(Mg<sub>2</sub>SiO<sub>4</sub>)、YAlO<sub>3</sub>、GdVO<sub>4</sub>、或者多晶(陶瓷)的YAG、Y<sub>2</sub>O<sub>3</sub>、YVO<sub>4</sub>、YAlO<sub>3</sub>、GdVO<sub>4</sub>中添加Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta之中的一种或多种作为掺杂物而获得的材料用作介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸气激光器;以及金蒸气激光器。通过辐照这种激光束的基波或者这些基波的第二次谐波到第四次谐波的激光束,可以获得大粒度尺寸的晶体。例如,可以使用Nd:YVO<sub>4</sub>激光器(基波:1064nm)的第二次谐波(532nm)或第三次谐波(355nm)。由连续振荡或脉冲振荡都可以射出这种激光束。当由连续振荡射出时,需要大约0.01至100MW/cm<sup>2</sup>(优选为0.1至10MW/cm<sup>2</sup>)的激光能量密度。而且,以大约10至2000cm/sec的扫描速度来辐照激光。

此外,将在单晶的YAG、YVO<sub>4</sub>、镁橄榄石(Mg<sub>2</sub>SiO<sub>4</sub>)、YAlO<sub>3</sub>、GdVO<sub>4</sub>、或者多晶(陶瓷)的YAG、Y<sub>2</sub>O<sub>3</sub>、YVO<sub>4</sub>、YAlO<sub>3</sub>、GdVO<sub>4</sub>中添加Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta之中的一种或多种作为掺杂物而获得的材料用作介质的激光器、Ar离子激光器、或Ti:蓝宝石激光器可以使激光束进行连续振荡,而且,通过Q开关动作或模式同步等可以以10MHz或更高的振荡频率使激光束进行脉冲振荡。当使用10MHz或更高的振荡频率来使激光束振荡时,在由激光束熔化半导体膜之后并在凝固半导体膜之前向半导体膜辐照下一个脉冲的激光束。因此,由于固相和液相之间的界面可以在半导体膜中连续地移动,这不同于使用振荡频率低的脉冲激光的情况,所以可以获得沿扫描方向连续生长的晶粒。

通过使用陶瓷(多晶体)作为介质,可以以短时间和低成本形成任何形状的介质。当采用单晶体时,通常使用直径为几mm、长度为几十mm的圆柱形的介质,但是,当采用陶瓷时可以形成更大的介质。

由于在直接有助于发光的介质中的Nd、Yb等掺杂物的浓度,在单晶体中也好在多晶体中也好不能被大幅度地更改,因此,通过增加浓度而提高激光输出就有一定的界限。然而,在用陶瓷的情况下,因为与单结晶相比可以显著增大介质的尺寸,所以可以期待大幅度地提高输出。

而且,在用陶瓷的情况下,可以容易地形成平行六面体形状或长

方体形状的介质。通过使用这样形状的介质使振荡光在介质内部以之字型前进，以增加振荡光路的距离。因此，增幅变大，使以大输出进行振荡成为可能。另外，由于从这样形状的介质射出的激光束在射出时的断面形状是四角形状，所以与圆形状的激光束相比有利于将其整形为线状激光束。通过利用光学系统整形这样被射出的激光束，可以容易地获取短边长度为小于或等于1mm、长边长度为几mm到几m的线状激光。另外，通过将激发光均匀地辐照在介质上，线状激光束沿着长边方向具有均匀能量分布。

通过将上述线状激光辐照在半导体膜上，可以对整个半导体膜表面更均匀地进行退火。当需要对到线状激光束的两端上均匀地进行退火时，需要采用在激光束的两端布置狭缝(slit)以遮断能量的衰变部分等的方法。

接着，通过与实施方式1同样的方法，通过MOCVD法将铝膜121a、121b形成在岛状多晶硅膜103a、103b上(图6B)。

接着，在含氧的气氛中，对铝膜121a、121b进行等离子体处理而形成作为金属氧化膜的氧化铝膜104。而且，在含氧的气氛中，对氧化铝膜104进行等离子体处理而在多晶硅膜103a、103b以及氧化铝膜104之间形成0.5至1nm程度的氧化硅膜100a、100b(图6C)。由此，在多晶硅膜103a、103b上形成由氧化铝膜104以及氧化硅膜100a、100b而构成的栅绝缘膜100。栅绝缘膜的厚度与实施方式1同样。注意，在此形成与实施方式1同样的栅绝缘膜，然而也可以形成与实施方式2或3同样的栅绝缘膜。

然后，通过在栅绝缘膜100上形成栅极105等，可以制造半导体器件，该半导体器件具有将岛状多晶硅膜103a、103b用作沟道形成区的n型薄膜晶体管110a和p型薄膜晶体管110b(图6D)。

如此，通过多晶硅膜103a、103b的表面上形成氧化硅膜100a、100b，可以防止栅极和多晶硅膜的短路等，该短路起因于在沟道形成区域的端部151a、151b等中的栅绝缘膜100的覆盖不良。换句话说，在岛状多晶硅膜的端部的角度是近似直角( $85^\circ < \theta < 100^\circ$ )的情况下，当通过CVD法、溅射法等形成栅绝缘膜以覆盖多晶硅膜时，存在在多晶硅膜的端部由于栅绝缘膜的损坏等引起覆盖不良的危险，然而，通过多晶硅膜的表面上形成氧化硅膜100a、100b，可以防止在多晶硅膜

的端部产生栅绝缘膜的覆盖不良等。

#### 实施方式6

参照图7至图11说明本发明的实施方式6的液晶显示器件（Liquid Crystal Display（LCD））的制造方法。

在本实施方式中说明的显示器件的制作方法是同时制作包含像素TFT的像素部分及在其周边设置的驱动电路部分的TFT的方法。但是，为简化说明起见，关于驱动电路在图中示出作为基本单元的CMOS电路。

首先，进行到图7所示的TFT的形成。TFT的栅绝缘膜为与实施方式1至3中的任一个同样的。注意，在本实施方式中，像素TFT552为多栅型TFT。

在形成图7所示的层间绝缘膜17之后，形成作为第二层间绝缘膜19的平坦化膜。

接着，通过在第二层间绝缘膜19上形成抗蚀剂掩模，而使用该抗蚀剂掩模对第二层间绝缘膜19以及层间绝缘膜17进行蚀刻，形成各位于源区、漏区之上的接触孔。

在除去抗蚀剂掩模，而形成导电膜之后，还使用别的抗蚀剂掩模进行蚀刻，而形成电极或布线540至544（TFT的源布线以及漏布线等）。作为导电膜，可以使用氮化钛、Al以及氮化钛的叠层膜、Al合金膜等。

在此，优选将电极和布线走线为在从与衬底垂直的方向看的情况下其角为圆形的形式。通过使该电极或该布线的角部分为圆形，可以防止尘埃等留在布线的角部分，并抑制因尘埃而发生的不良，且提高成品率。在进行构图时，使用将光敏性的抗蚀剂用作光掩模并进行曝光和显影而制造的掩模。在此，可以在光掩模的任意部分中抑制进行曝光的光的透过率，以控制显影后的掩模厚度。通过控制掩模的厚度，可以进行更细致且准确的构图。

然后，在第二层间绝缘膜19以及电极或布线540至544上形成第三层间绝缘膜610。这里，可以使用与第二层间绝缘膜19同样的材料形成第三层间绝缘膜610。

接着，使用光掩模形成抗蚀剂掩模，利用干蚀刻将第三层间绝缘膜610的一部分去除而形成开孔（形成接触孔）。在形成该接触孔时，使用四氟化碳（ $CF_4$ ）、氧（ $O_2$ ）、氦（He）作为蚀刻气体。另外，

接触孔的底部达到电极或布线544。

在去除抗蚀剂掩模之后，在整个表面上形成第二导电膜。接着，使用光掩模对第二导电膜进行构图，形成与电极或布线544电连接的像素电极623（图7）。在制作反射型的液晶显示面板的情况下，可以通过溅射法使用Ag（银）、Au（金）、Cu（铜）、W（钨）、Al（铝）等具有光反射性的金属材料而形成像素电极623。

另外，在制作透过型液晶显示面板的情况下，使用铟锡氧化物（ITO, Indium Tin Oxide）、包含氧化硅的铟锡氧化物、氧化锌（ZnO）、氧化锡（SnO<sub>2</sub>）等的透明导电膜形成像素电极623。

此外，在图8中示出包含像素TFT的像素部分的一部分的扩大俯视图。另外，图7示出的是像素电极形成的中间过程，示出在右侧的像素中形成像素电极，而在左侧的像素中未形成像素电极的状态。在图8中，实线A-A'切断的图与图7的像素部分的剖面相对应，与图7对应的部分使用相同的符号。

像素设置在源信号线543和栅信号线4802的交叉处，并且具有晶体管552、电容元件4804、以及液晶元件。注意，在图中仅仅示出了用于驱动液晶元件的液晶的一对电极中的一个电极（像素电极623）。

晶体管552由半导体层4806、第一绝缘层、通过第一绝缘层与半导体层4806重叠的栅信号线4802的一部分而构成。半导体层4806成为晶体管552的激活层。第一绝缘层用作晶体管的栅绝缘层。通过接触孔4807将晶体管552的源和漏之一连接到源信号线543，并且通过接触孔4808将源和漏的另一个连接到连接布线544。通过接触孔4810将连接布线544连接到像素电极623。可以使用和源信号线543相同的导电层并且同时构图而形成连接布线544。

电容元件4804可以是具有如下结构的电容元件（称为第一电容元件），其中将半导体层4806以及通过第一绝缘层与半导体层4806重叠的电容布线4811作为一对电极，且其中将第一绝缘层作为介电层。注意，电容元件4804还可以是具有如下结构的电容元件（称为第二电容元件），其中，将电容布线4811和通过第二绝缘层与电容布线4811重叠的像素电极623作为一对电极，并且将第二绝缘层作为介电层。因为第二电容元件与第一电容元件并联连接，所以可以通过提供第二电容元件来增加电容元件4804的电容值。此外，可以使用和栅信号线4802

相同的导电层并且同时构图而形成电容布线4811。

半导体层4806、栅信号线4802、电容布线4811、源信号线543、连接布线544、像素电极623的图案具有以小于或等于 $10\mu\text{m}$ 的边长在角部削角的形状。使用该光掩模图案形成掩模图案，并且利用该掩模图案进行构图而形成，可以得到角部被削角的形状。注意，可以进一步将角部弄成圆形。即通过适当地设定感光条件和蚀刻条件，可以使图案形状比光掩模图案更光滑。

在布线和电极中，将弯曲部分或布线宽度发生变化的部分的角部变得平滑并形成圆形，可具有以下效果。通过对凸部分削角，当执行利用等离子体的干蚀刻时，可以抑制由于异常放电而产生微粒。此外，通过对凹部分削角，即使产生微粒，在清洗时也可以防止该微粒集中在角部，从而可以将该微粒洗掉。这样，可以解决在制造过程中的灰尘或微粒的问题，且可以提高成品率。

通过上述工序，完成液晶显示器件的TFT衬底。在该衬底上形成有顶栅型的像素TFT552、由顶栅型TFT550以及551构成的CMOS电路553、以及像素电极623。

接着，覆盖像素电极623地形成定向膜624a。定向膜624a可以使用液滴喷射法、丝网印刷法及胶印刷法而形成。然后，对定向膜624a的表面进行磨擦处理。而且，在相对衬底625上设置由着色层626a、遮光层（黑矩阵）626b以及覆盖层627构成的彩色滤光片，还形成由透明电极或反射电极构成的相对电极628，在其上形成定向膜624b（图9）。接着，利用液滴喷射法包围与包含像素TFT的像素部分650重叠的区域地形成作为封闭图案的密封材料600（图10A）。此处，示出为使液晶滴下来而绘画封闭图案的密封材料600的例子，但也可以采用设置具有开口部分的密封图案，在贴合衬底500之后利用毛细管现象注入液晶的浸渍式（汲上式）。

接着，为了不使气泡进入，在减压下进行液晶组成物629的滴下（图10B）并将两个衬底500及625贴合（图10C）。将液晶一次或多次滴下到闭环的密封图案内。作为液晶组成物629的定向模式，采用液晶分子的排列从光的入射方向到出射方向扭曲 $90^\circ$ 定向的TN模式。而且，使其贴合成为与衬底的摩擦方向正交。

注意，可以散布球状的隔离物，形成由树脂构成的柱形隔离物或

在密封材料600中加入填料而保持一对衬底的间隔。上述柱形隔离物是将丙烯酸、聚酰亚胺、聚酰亚胺酰胺和环氧中的至少一种为主要成分的有机树脂材料，或者氧化硅、氮化硅和含氮的氧化硅中的任一种的材料，或由上述材料组成的叠层膜构成的无机材料。

然后，分割衬底。在获得多个面的情况下，将每个面板分割。另外，在获得一个面的情况下，通过贴合预先分割好的相对衬底，也可以省略分割过程（图9、10D）。

接着，通过各向异性导电体层，用已知技术将FPC（柔性印刷电路）贴上。以上述的工序完成液晶显示器件。此外，如果需要时可以将光学膜贴上。在采用透过型的液晶显示器件的情况下，在TFT衬底和相对衬底上都贴上偏振片。

图11A示出用上述工序得到的液晶显示器件的俯视图，同时图11B示出另一液晶显示器件的俯视图的例子。

图11A中，符号1表示TFT衬底，625表示相对衬底，650表示像素部分，600表示密封材料，801表示FPC。将液晶组成物通过液滴喷射法而喷射，在减压下将一对衬底500以及625用密封材料600而贴合在一起。

图11B中，符号1表示TFT衬底，625表示相对衬底，802表示源信号线驱动电路，803表示栅信号线驱动电路，650表示像素部分，600a表示第一密封材料，801表示FPC。注意，将液晶组成物通过液滴喷射法而喷射，而且用第一密封材料600a和第二密封材料600b将一对衬底500和625贴合在一起。由于驱动电路部分802以及803并不需要液晶，因此只有像素部分650保持液晶，并且提供第二密封材料600b是为了加强面板的整体。

注意，根据本实施方式制造的液晶显示器件可以用作各种电子器具的显示部分。

另外，不局限于多栅结构的TFT，也可以采用单栅型TFT。此外，如果需要，本实施方式可以与上述实施方式中的任何记载任意地组合。

#### 实施方式7

参照图12至图18说明本发明的实施方式7的RFID标签。具体地，说明具有存储元件和在不接触的情况下能够发送和接收数据的半导体器

件的一个例子。

在本实施方式所显示的半导体器件中，如图12A所示，在衬底1141上提供包括多个薄膜晶体管的半导体元件1140和用作天线的导电膜1133。注意，用作天线的导电膜1133电连接到包含在半导体元件1140中的薄膜晶体管。另外，该半导体器件通过用作天线的导电膜1133可以不接触就能与外部设备(读取器/写入器)进行发送和接收数据。

在下文，参照附图描述上述半导体器件的制造方法的一个例子。这里，如图12B所示，描述使用一个衬底1101制造多个半导体器件1143的情况(在此，是由纵四个、横三个构成的12个)。另外，在此表示一个例子。即，为了形成具有柔性的半导体器件，通过剥离层1103一在具有刚性的衬底1101例如玻璃等上提供薄膜晶体管等的半导体元件和天线，然后将半导体元件和天线等从该衬底1101剥离，并在具有柔性的衬底上提供半导体元件和天线等。

首先，在衬底1101上形成绝缘膜1102和剥离层1103(图13A)。

作为衬底1101，可以使用与上述衬底101相同的材料。这里，使用玻璃衬底作为衬底1101。

作为绝缘膜1102，可以使用包含氧或氮的绝缘膜例如氧化硅( $\text{SiO}_x$ )、氮化硅( $\text{SiN}_x$ )、氧氮化硅( $\text{SiO}_x\text{N}_y$ )( $x>y$ )、氮氧化硅( $\text{SiN}_x\text{O}_y$ )( $x>y$ )等的单层结构或者叠层结构。这里，使用玻璃衬底作为衬底1101，形成具有50至150nm厚的氧氮化硅作为绝缘膜1102。

作为剥离层1103，可以使用金属膜、金属膜和金属氧化膜的叠层结构等。作为金属膜，可以使用由选自钨(W)、钼(Mo)、钛(Ti)、钽(Ta)、铌(Nb)、镍(Ni)、钴(Co)、锆(Zr)、锌(Zn)、钌(Ru)、铑(Rh)、铅(Pb)、钨(Os)、或者铱(Ir)的元素、以上述元素为主要成分的合金材料或化合物材料构成的膜的单层结构或者多层结构。另外，可以通过溅射法或各种CVD法例如等离子体CVD法等而形成上述材料。作为金属膜和金属氧化膜的叠层结构，在形成上述金属膜之后，通过在氧气气氛中进行等离子体处理和氧气气氛中进行加热处理，可以在金属膜的表面上提供该金属膜的氧化物。例如，在用溅射法而形成钨膜作为金属膜的情况下，通过对钨膜进行等离子体处理，可以在钨膜的表面上形成由钨氧化物构成的金属氧化膜。另外，在此情况下，用 $\text{WO}_x$ 表示钨氧化物，其中x是2至3，具有x是2的情况( $\text{WO}_2$ )、x是2.5的情况( $\text{W}_2\text{O}_5$ )、x



是2.75的情况( $W_4O_{11}$ )、和 $x$ 是3的情况( $WO_3$ )等。当形成钨氧化物时,上述的 $x$ 的数值没有特别的限制,可以根据蚀刻速率等确定形成哪种氧化物。除了金属氧化膜之外,也可以使用金属氮化物或者金属氧氮化物。在这种情况下,可以在氮气气氛中或者在氮气和氧气的气氛中对上述金属膜进行等离子体处理或者加热处理。另外,作为另一个方法,在形成金属膜之后,在氧气气氛中通过溅射法在该金属膜上形成绝缘膜,从而可以在金属膜的表面上提供金属氧化膜和绝缘膜的叠层结构。而且,在形成金属膜以后,可以以金属为靶而在氧气气氛中进行溅射,以在金属膜的表面上设置金属氧化膜。在这种情况下,可以用不同的金属元素形成金属膜和金属氧化膜。注意,在采用这些方法时,通过在氮气气氛中或者氮气和氧气的气氛中执行溅射法,也可以在金属膜上形成金属氮化物或者金属氧氮化物。

接着,在剥离层1103上形成用作基底膜的绝缘膜1104,在该绝缘膜1104上形成作为非晶半导体膜的非晶硅膜。然后,通过激光结晶法、使用快速热退火方法(RTA)或退火炉的热结晶法、使用促进结晶的金属元素的热结晶法、或者组合上述方法的方法等而使非晶硅膜晶化,以形成作为晶体半导体膜的多晶硅膜1105(图13B)。

绝缘膜1104为基底膜,在作为基底膜1104形成氮氧化硅( $SiN_xO_y$ )( $x>y$ )之后,通过在含氮气氛中对上述氮氧化硅膜进行等离子体处理,而使该氮氧化硅膜的表面氮化,然后在该氮氧化硅膜上形成氧氮化硅( $SiO_xN_y$ )( $x>y$ )以获得叠层结构。通常,通过CVD法或者溅射法而形成的氮氧化硅膜具有内部缺陷和不充分的膜质。因而,通过在氮气气氛中进行等离子体处理来氮化,可以提高该氮氧化硅膜的表面的膜质,并且形成更致密的膜。其结果是,当在绝缘膜1104上提供半导体元件时,可以防止杂质元素从衬底1101或剥离层1103混入。

接着,将给予p型导电性的杂质元素掺杂到多晶硅膜1105中。这里,添加硼(B)作为杂质元素(图13C)。

下面,有选择地蚀刻多晶硅膜1105以形成第一半导体膜1106至第四半导体膜1109(图13D)。这里,第一半导体膜1106和第二半导体膜1107用于存储元件部分,第三半导体膜1108和第四半导体膜1109用于逻辑电路。

然后,在形成抗蚀剂掩模1210以便覆盖第一半导体膜1106之后,

将给予p型的导电性的杂质元素掺杂到第二半导体膜1107至第四半导体膜1109中(图14A)。在本实施方式中,添加硼(B)作为杂质元素。

下面,去除抗蚀剂掩模1210,通过与实施方式1至3中的任一项同样的方法,在第一半导体膜1106至第四半导体膜1109上形成栅绝缘膜1223。栅绝缘膜1223由形成在半导体膜上的氧化硅膜1221和形成在其上的金属氧化膜1222构成。

下面,在第一半导体膜1106至第四半导体膜1109上形成用作栅极的导电膜1226至1229(图15A)。注意,在此导电膜1226至1229由第一导电膜1226a至1229a和第二导电膜1226b至1229b的叠层结构设置。这里,使用氮化钽作为第一导电膜1226a至1229a,使用钨作为第二导电膜1226b至1229b,并且层叠第一导电膜1226a至1229a和第二导电膜1226b至1229b。注意,不局限于该结构,可以采用单层结构。另外,材料也不局限于此,可以使用选自钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、铌(Nb)等的元素、以上述元素为主要成分的合金材料或者化合物材料而形成。另外,可以使用以将磷等的杂质元素掺杂的多晶硅为代表的半导体材料而形成。

然后,使用导电膜1126作为掩模,将给予p型的杂质元素掺杂到第一半导体膜1106中,并使用导电膜1227至1229作为掩模,将给予n型的杂质元素掺杂到第二半导体膜1107至第四半导体膜1109,以形成源区或漏区。接着,覆盖导电膜1226至1229地形成绝缘膜1130,并且电连接到上述第一半导体膜1106至1109的源区或漏区地在绝缘膜1130上形成导电膜1131,以提供将第一半导体膜1106至第四半导体膜1109使用为沟道形成区的p型薄膜晶体管1151a、n型薄膜晶体管1151b至1151d(图15B)。注意,薄膜晶体管1151a至1151d不局限于图15B所示的结构,可以使用上述实施方式所示中的任一结构。

然后,覆盖导电膜1131地形成绝缘膜1132,并在该绝缘膜1132上形成用作天线的导电膜1133,且覆盖导电膜1133地形成绝缘膜1134(图15C)。这里,为了方便起见将薄膜晶体管1151a至1151d以及设置在该薄膜晶体管1151a至1151d上的导电膜1133等称作元件群1155。

作为绝缘膜1130、1132和1134,除了含有氧或氮的绝缘膜例如氧化硅(SiO<sub>x</sub>)、氮化硅(SiN<sub>x</sub>)、氧氮化硅(SiO<sub>x</sub>N<sub>y</sub>)(x>y)、氮氧化硅(SiN<sub>x</sub>O<sub>y</sub>)(x>y)等,含碳的薄膜例如DLC(金刚类碳)等之外,也可以使

用有机材料例如环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯、丙烯酸等、或硅氧烷类材料等的单层结构或叠层结构而形成。特别地，可以通过旋涂法、液滴喷射法或印刷法等形成有机材料例如环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯、丙烯酸等、或硅氧烷类材料等的材料。因而，可以谋求提高平坦化或者处理时间的效率化。可以由相同的材料或者不同的材料形成绝缘膜1130、1132和1134。另外，也可以通过绝缘膜1130、1132和1134进行等离子体处理来执行氧化或氟化。

作为导电膜1133，可以使用导电材料，它包括一种或者多种金属例如铜(Cu)、铝(Al)、银(Ag)、金(Au)、铬(Cr)、钼(Mo)、钛(Ti)、钽(Ta)、钨(W)、镍(Ni)、碳(C)等或者金属化合物。

接下来，在除薄膜晶体管1151a至1151d之外的区域形成开口部分1150而暴露剥离层1103，且从该开口部分1150引入蚀刻剂以除去剥离层1103(图16A)。可以除去整个剥离层1103，或可以不完全地除去而留下其一部分。通过留下剥离层1103，即使在用蚀刻剂除去剥离层1103之后，也可以将薄膜晶体管1151a至1151d保持在衬底1101上，从而，在随后的步骤中处理变得简单和容易。作为蚀刻剂，可以使用卤素氟化物例如三氟化氯气等或者包含卤素的气体或液体。另外，还可以使用CF<sub>4</sub>、SF<sub>6</sub>、NF<sub>3</sub>、F<sub>2</sub>等。

然后，具有粘结性的第一薄板材料1152粘结于绝缘膜1134，而将元件群1155从衬底1101剥离(图16B)。

作为第一薄板材料1152，可以使用柔性的薄膜，其至少一个表面上设置具有粘合剂的面。例如，可以使用在用作基材的聚酯等的基膜上提供有粘合剂的薄板材料。作为粘合剂，可以使用由包含丙烯酸树脂等的树脂材料或者合成橡胶材料构成的材料。

然后，用具有柔性的薄膜密封剥离的元件群1155。这里，用第二薄板材料1153及第三薄板材料1154密封元件群1155(图16C)。

柔性的薄膜可以用于第二薄板材料1153和第三薄板材料1154，例如，可以使用由聚丙烯、聚酯、乙烯基、聚氟乙烯、氯乙烯等构成的薄膜、由纤维材料构成的纸、基材薄膜(聚酯、聚酰胺、无机蒸发沉积薄膜、纸类等)和粘结性合成树脂膜(丙烯酸类合成树脂、环氧类合成树脂等)的叠层薄膜等。另外，该薄膜和被处理体一起受到加热处理和加

压处理。当进行加热处理和加压处理时，通过加热处理熔化提供在薄膜的最表面上的粘结层或者提供在最外层的层（非粘结层），而通过加压处理粘结。另外，当用第一薄板材料1152和第二薄板材料1153密封元件群时，可以使用相同的材料作为第一薄板材料以实施密封。

通过上述步骤，可以获得具有存储元件并可以不接触就能发送和接收数据的半导体器件。另外，本实施方式中所示的半导体器件具有柔性。

下面，参照附图说明可以不接触地发送和接收数据的半导体器件的适用例子。注意，根据利用方式，将可以不接触地发送和接收数据的半导体器件也可以称为RFID(射频识别)、ID标签、IC标签、IC芯片、RF(射频)标签、无线标签、电子标签、或者无线芯片。

RFID标签80具有不接触地发送和接收数据的功能，包括电源电路81、时钟产生电路82、数据解调电路83、数据调制电路84、控制其他电路的控制电路85、存储电路86、以及天线87(图17A)。RFID标签可以包括多个存储电路，而不限定为一个存储电路。可以使用SRAM、闪存、ROM、FeRAM等、或将有机化合物层用于存储元件部分的电路。

通过电磁感应，在天线87中将从读取器/写入器88发送的作为电波的信号变换为交流电信号。在电源电路81中，通过使用交流的信号而产生电源电压，并使用电源布线将电源电压提供给每个电路。时钟产生电路82根据从天线87输入的交流信号而产生各种时钟信号并供给于控制电路85。在解调电路83中，解调上述交流电信号并供给于控制电路85。在控制电路85中，根据输入的信号执行各种运算处理。在存储电路86中，存储在控制电路85中使用的程序或数据等。另外，存储电路86还可以用作运算处理时的工作区域。而且，可以将数据从控制电路85发送到调制电路84，并根据该数据将负载调制从调制电路84施加到天线87。读取器/写入器88通过电波接收施加到天线87的负载调制，结果可以读出数据。

此外，RFID标签可以是通过电波将电源电压提供给每个电路而不安装电源(电池)的类型，或者是安装电源(电池)而通过电波和电源(电池)将电源电压提供给每个电路的类型。

通过使用上述实施方式中描述的结构，可以制造能够折弯的RFID标签。因而，可以将上述RFID标签贴在具有曲面的物体上而设置。

下面，描述具有柔性的RFID标签的使用方式的一个例子。在包含显示部分321的便携式终端的侧面上提供读取器/写入器320，而在物品322的侧面上提供RFID标签323(图17B)。当将读取器/写入器320罩在物品322包括的RFID标签323上时，关于商品的信息例如物品的原材料、原产地、每个生产过程中的检查结果、流通过程的历史等、以及商品的说明等都显示在显示部分321上。另外，当通过带式运转机传送商品326时，可以使用读取器/写入器324和提供在商品326上的RFID标签325而进行对该商品326的检查(图17C)。这样，通过将RFID利用于系统中，可以容易地获得信息，从而实现高性能化和高附加价值化。此外，如上述实施方式所示，即使在将RFID贴在具有曲面的物体上的情况下，也可以防止包含在RFID标签中的晶体管等的损伤，而提供高可靠性的RFID。

另外，除了上述以外，具有柔性的RFID的用途很广泛，可以适用于任何商品，其中RFID不接触而使对象物的历史等的信息为明确，在生产和管理等中很有用。例如，可以将RFID设置在纸币、硬币、有价证券类、证书类、无记名债券类、用于包装的容器类、书籍类、记录介质、身边东西、交通工具类、食品类、衣服、保健用品类、生活用品类、药品类、以及电子器具等而使用。参照图18描述这些的例子。

纸币、硬币为在市场上流通的金钱，并包含在特定区域内跟货币一样流通的东西（兑换钱）、纪念硬币等。有价证券类指支票、证券、期票等(参照图18A)。证书类指驾驶执照、居民卡等(参照图18B)。无记名债券类指邮票、米券、各种商品券等(参照图18C)。用于包装的容器类指用于盒饭等的包装纸、塑料瓶等(参照图18D)。书籍类指书等(参照图18E)。记录介质指DVD软件、录象磁带等(参照图18F)。交通工具类指如自行车等的车辆、船舶等(参照图18G)。身边东西指包、眼镜等(参照图18H)。食品类指食品、饮料等。衣服指衣裳、鞋类等。保健用品类指医疗器械、健康用具等。生活用品类指家具、照明器具等。药品类指医药产品、农药等。电子器具指液晶显示器件、EL显示器件、电视机（电视接收图象机或者薄型电视接收图象机）、手机等。

通过将RFID标签提供给纸币、硬币、有价证券类、证书类、无记名债券类等，可以防止伪造。另外，通过将RFID标签提供给用于包装的容器类、书籍类、记录介质等、身边东西、食品类、生活用品类、

电子器具等，可以谋求提高检查产品系统或者在租借商店中使用的系统等的效率。通过将RFID标签提供给交通工具类、保健用品类、药品类等，可以防止伪造或被盗。就药品来说，可以防止错误地吃药。作为设置RFID标签的方法，通过将其贴在物品的表面上或者将其嵌入在物品中而设置。例如，就书来说，可以将RFID标签嵌入到纸中，或者当外壳由有机树脂构成时嵌入在该有机树脂中。通过使用具有柔性的RFID标签，即使在将其设置在纸等中的情况下，也可以通过使用具有上述实施方式所示的结构的半导体器件而设置RFID标签，来防止包含在该RFID标签中的元件的破损等。

此外，通过将RFID标签嵌入动物等的生物中，可以容易地辨别每个生物。例如，通过将具备传感器的RFID标签嵌入家畜等的生物中，可以容易地管理出生年份、性别、种类等当然不用说，还可管理当前的体温等的健康状况。

#### 实施方式8

参照附图说明根据本发明的实施方式8的发光器件。首先，进行到图19所示的TFT的形成。TFT的栅绝缘膜5为与实施方式1至3中的任一个同样的。TFT具有栅极8a、栅绝缘膜5以及多晶硅膜3，而且被形成在包括基底绝缘膜2的玻璃衬底1上。注意，在图19中只记载一方的TFT。

在形成层间绝缘膜17之后，形成作为第二层间绝缘膜19的平坦化膜（图19A）。接着，使用抗蚀剂掩模而在第二层间绝缘膜19以及层间绝缘膜17中形成接触孔。接下来，蚀刻栅绝缘膜5形成到达半导体层的接触孔。接触孔可通过使用抗蚀剂掩模蚀刻以暴露半导体层来形成。接触孔可通过湿蚀刻或干蚀刻中的任一种来形成。此外，根据条件，可以蚀刻一次或多次而形成。当进行多次蚀刻时，可以使用湿蚀刻和干蚀刻两者（图19B）。

然后，形成导电层以覆盖该接触孔和第二层间绝缘层19。将该导电层加工为所希望的形状，以形成连接部分161a、布线161b等。该布线可以具有铝、铜、铝和碳和镍的合金、铝和碳和钼的合金等的单层。但是，该布线也可以具有从衬底一侧包括钼、铝、钼的叠层结构、从衬底一侧包括钛、铝、钛的结构、或从衬底一侧包括钛、氮化钛、铝、钛的结构（图19C）。

然后，形成第三层间绝缘膜163，以覆盖连接部分161a、布线161b

以及第二层间绝缘膜19。作为第三层间绝缘膜163的材料，优选使用具有自平坦性的涂敷膜，比如，丙烯酸、聚酰亚胺和硅氧烷等。在本实施方式中，将硅氧烷使用为第三层间绝缘膜163（图19D）。

接下来，可以使用氮化硅等在第三层间绝缘膜163上形成绝缘层。形成该绝缘层以防止在以后的蚀刻像素电极的步骤中第三层间绝缘膜163被蚀刻超过需要的程度。因此，当在像素电极与第三层间绝缘膜的蚀刻速率之比较大时，可以不提供该绝缘层。

接下来，形成贯通第三层间绝缘膜163而达到连接部分161a的接触孔。

而且，在形成具有透光性的导电层以覆盖该接触孔和第三层间绝缘膜163（或绝缘层）之后，加工上述具有透光性的导电层而形成薄膜发光元件的第一电极164。在此，第一电极164电连接到连接部分161a。

作为第一电极164的材料，可以形成铝(Al)、银(Ag)、金(Au)、铂(Pt)、镍(Ni)、钨(W)、铬(Cr)、钼(Mo)、铁(Fe)、钴(Co)、铜(Cu)、钯(Pd)、锂(Li)、铯(Cs)、镁(Mg)、钙(Ca)、锶(Sr)、钛(Ti)等的具有导电性的金属，铝硅(Al-Si)、铝钛(Al-Ti)、铝硅铜(Al-Si-Cu)等的合金，或者氮化钛(TiN)等的金属材料的氮化物，或者ITO（氧化铟锡）、含硅的ITO、以及在氧化铟中混合2至20atomic%的氧化锌（ZnO）的氧化铟氧化锌(IZO)等的金属化合物等。

另外，取出发光一侧的电极可以由具有透明性的导电膜而形成，使用除了ITO（氧化铟锡）、含有氧化硅的铟锡氧化物（ITSO）、以及在氧化铟中混合2至20atomic%的氧化锌（ZnO）的IZO(铟锌氧化物)等的金属化合物以外，还使用Al、Ag等极薄的金属膜。此外，当从第二电极一侧来取出发光时，作为第一电极164可以使用高反射率的材料（Al、Ag等）。在本实施方式中，将ITSO使用为第一电极164（图20A）。

接下来，形成由有机材料或无机材料构成的绝缘层，以覆盖第三层间绝缘膜163（或绝缘层）和第一电极164。接着，加工该绝缘层以便使第一电极164的一部分露出而形成分隔壁165。优选将具有光敏性的有机材料（丙烯酸、聚酰亚胺等）用作分隔壁165的材料，然而，也可以使用没有光敏性的有机材料或无机材料而形成。此外，可通过使用分散剂等在于分隔壁165的材料中分散诸如黑色氧化钛或氮化碳等黑色色素或染料，以使分隔壁165变黑而可用作黑矩阵（black matrix）。

分隔壁165的向第一电极的边缘优选具有曲率，而且使该曲率为连续变化的锥形（图20B）。

接下来，形成含有发光物质的层166，接着形成覆盖含有发光物质的层166的第二电极167。由此，可以形成发光元件193，该发光元件193在第一电极164和第二电极167之间夹着含有发光物质的层166而构成。同时，通过对第一电极施加比第二电极高的电压，可以得到发光（图20C）。作为用于形成第二电极167的电极材料，可以使用与第一电极相同的材料。在本实施方式中，将铝使用为第二电极。

此外，通过蒸发沉积法、喷墨法、旋涂法、浸渍涂法等而形成含有发光物质的层166。含有发光物质的层166可以为具有空穴传输、空穴注入、电子传输、电子注入、发光等的各种功能的层的叠层，也可以为发光层的单层。此外，作为用于含有发光物质的层的材料，通常在很多情况下，将有机化合物以单层或叠层而使用，然而，在本发明中，也可以采用如下的结构：例如，作为与第一或第二电极接触的层，采用无机化合物作为由有机化合物构成的膜的一部分。

然后，通过等离子体CVD法形成含氮的氧化硅膜作为钝化膜。当利用含氮的氧化硅膜时，可以通过等离子体CVD法形成由 $\text{SiH}_4$ 、 $\text{N}_2\text{O}$ 和 $\text{NH}_3$ 制造的氮氧化硅膜、由 $\text{SiH}_4$ 和 $\text{N}_2\text{O}$ 制造的氮氧化硅膜、或由使用Ar稀释 $\text{SiH}_4$ 和 $\text{N}_2\text{O}$ 的气体而形成的氮氧化硅膜。

此外，可以将由 $\text{SiH}_4$ 、 $\text{N}_2\text{O}$ 和 $\text{H}_2$ 制造的氮氧化硅膜适用为钝化膜。当然，第一钝化膜的结构不局限于单层结构，也可以采用其他含硅的绝缘膜的单层结构或叠层结构。另外，也可以形成氮化碳膜和氮化硅膜的多层膜、苯乙烯聚合物的多层膜、氮化硅膜或类金刚石碳膜，而代替含氮的氧化硅膜。

接下来，为了保护发光元件而使其不受水等的促进退化的物质的影响，密封显示部分。在将相对衬底使用于密封的情况下，用绝缘性密封材料将其粘在一起，以使外部连接部分露出。在相对衬底与元件衬底之间的空间中可以填充惰性气体如干燥的氮气等，或者，可以将密封材料涂在像素部分的整个表面上，而将相对衬底粘在一起。优选将紫外线固化树脂等用作密封材料。也可以在密封材料中混入干燥剂或用于维持衬底间的间隔为恒定的粒子。接着，将柔性布线衬底贴上外部连接部分，来完成发光器件。



参照图21说明如上所述制造的发光器件的结构的一个例子。注意，尽管可能具有不同的形状，但具有类似功能的部分用相同的符号来表示，以省略说明。在本实施方式中，薄膜晶体管170通过连接部分161a连接到发光元件193。

图21A示出了一种结构，其中第一电极164由具有透光性的导电膜形成，并且是从含有发光物质的层166发射的光在衬底1一侧取出的结构。注意，194表示相对衬底，在形成发光元件193之后，使用密封材料等在衬底1上被粘着。在相对衬底194和元件之间中填充具有透光性的树脂188等而密封，由此，可以防止因湿气而使发光元件193退化。此外，树脂188优选具有吸湿性。而且，通过将具有高透光性的干燥剂189分散在树脂188中，能够进一步防止湿气的影 响，因此，这是更优选的。

图21B示出了一种结构，其中第一电极164和第二电极167都由具有透光性的导电膜形成，并且是在衬底1以及相对衬底194的双方都能够取出光的结构。此外，在这种结构中，通过在衬底1和相对衬底194的外部提供偏振片190，可以防止屏幕变为透明，由此提高可见度。在偏振片190的外部可以提供保护膜191。

注意，作为具有显示功能的本发明的发光器件可以使用模拟视频信号或数字视频信号。当使用数字视频信号时，该视频信号可以分别为使用电压或电流的。当发光元件发光时，输入到像素的视频信号具有恒定的电压或恒定的电流。当视频信号具有恒定的电压时，恒定的电压被施加到发光元件上，或恒定的电流流到发光元件。此外，当视频信号具有恒定的电流时，恒定的电压被施加到发光元件或恒定的电流流到发光元件。这种对发光元件施加的电压为恒定的是恒压驱动，流到发光元件的电流为恒定的是恒流驱动。在恒流驱动时，不根据发光元件的电阻变化，流到恒定的电流。本实施方式的发光器件可以使用上述中的任一个驱动方法。

具有这种结构的本发明的发光器件为高可靠性的发光器件。具有这种结构的本发明的发光器件为能够得到彩色纯度好的蓝色发光的发光器件。此外，具有这种结构的本发明的发光器件为彩色再现性好的发光器件。本实施方式可以与上述实施方式中的适当的结构组合而使用。

### 实施方式9

参照图22说明作为本发明的发光器件的面板的外观。图22A为面板的俯视图，其中将形成在衬底上的晶体管和发光元件用密封材料密封，该密封材料形成在衬底上的晶体管和发光元件与相对衬底4006之间。图22B相当于图22A的截面图。此外，安装在该面板上的发光元件具有的结构为如上述实施方式所示那样的结构。

提供密封材料4005以便围绕设置在衬底4001上的像素部分4002、信号线驱动电路4003以及扫描线驱动电路4004。相对衬底4006被设置在像素部分4002、信号线驱动电路4003以及扫描线驱动电路4004上。由此，像素部分4002、信号线驱动电路4003和扫描线驱动电路4004，通过衬底4001、密封材料4005和相对衬底4006与填充材料4007密封在一起。

此外，设置在衬底4001上的像素部分4002、信号线驱动电路4003和扫描线驱动电路4004具有多个薄膜晶体管。在图22B中，示出了在信号线驱动电路4003中所包括的薄膜晶体管4008以及在像素部分4002中所包括的薄膜晶体管4010。

此外，发光元件4011电连接到薄膜晶体管4010。

此外，引线4014相当于将信号或电源电压提供给像素部分4002、信号线驱动电路4003和扫描线驱动电路4004的布线。引线4014通过引线4015连接到连接端子4016。连接端子4016通过各向异性导电膜4019电连接到柔性印刷电路(FPC)4018具有的端子。

注意，作为填充材料4007，除了氮或氩等的情性气体之外，也可以使用紫外线固化树脂或热固化树脂。例如，可以使用聚氯乙烯、丙烯酸、聚酰亚胺、环氧树脂、硅树脂、聚乙烯醇缩丁醛、或乙烯-醋酸乙烯酯。

注意，本发明的发光器件在其范畴内包括形成具有发光元件的像素部分的面板以及在该面板中安装IC的模块。

本实施方式可以与上述实施方式中的适当的结构组合而使用。

### 实施方式10

在本实施方式中，将说明在上述实施方式8、9中所示的面板和模块具有的像素电路、保护电路以及它们的动作。注意，图19至图22所示的截面图为驱动TFT1403或开关TFT1401和发光元件1405的截面

图。

在图23A所示的像素中，信号线1410、电源线1411和1412被按列配置，而扫描线1414被按行配置。此外，像素还包括开关TFT1401、驱动TFT1403、电流控制TFT1404、电容元件1402以及发光元件1405。

图23C所示的像素具有与图23A所示的像素一样的结构，不同之处在于，驱动TFT1403的栅极连接到配置在行方向的电源线1412。即，图23A和23C所示的两个像素显示相同的等效电路图。然而，在电源线1412按列配置的情况下（图23A）以及在电源线1412按行配置的情况下（图23C），各电源线由不同层的导电膜而形成。在此，注视连接驱动TFT1403中的栅极的布线，为了表示制造这些的层不同，分别记载为图23A和23C。

在图23A和23C所示的各像素中，驱动TFT1403与电流控制TFT1404串联连接，并且驱动TFT1403的沟道长度 $L(1403)$ 、沟道宽度 $W(1403)$ 以及电流控制TFT1404的沟道长度 $L(1404)$ 、沟道宽度 $W(1404)$ 可以设定为满足 $L(1403)/W(1403):L(1404)/W(1404)=5\sim 6000:1$ 。

注意，驱动TFT1403工作在饱和区中并控制流过发光元件1405的电流值，而电流控制TFT1404工作在线性区并控制提供给发光元件1405的电流。从制造过程看，两个TFT优选具有相同的导电类型，在本实施方式中形成为n沟道型TFT。此外，作为驱动TFT1403，除了增强型TFT以外也可以使用耗尽型TFT。在具有上述结构的本发明的发光器件中，电流控制TFT1404的 $V_{gs}$ 中的轻微变化不影响发光元件1405的电流值，因为电流控制TFT1404工作在线性区中。即，发光元件1405的电流值可以由工作在饱和区中的驱动TFT1403来决定。根据上述结构，可以提供一种发光器件，其中通过改善因TFT特性变化所导致的发光元件的亮度变化，而提高图像的质量。

图23A至23D所示的像素中，开关TFT1401控制对像素的视频信号的输入。当开关TFT1401导通时，视频信号被输入到像素中。结果，视频信号的电压被保持在电容元件1402中。注意，在图23A和23C中示出设置有电容元件1402的结构，但是本发明不局限于此。当可以用栅极电容等维持保持视频信号的电容时，可以不提供电容元件1402。

图23B所示的像素与图23A所示的像素结构一样，不同之处在于，

添加了TFT1406和扫描线1415。同样地，图23D所示的像素与图23C所示的像素结构一样，不同之处在于，添加了TFT1406和扫描线1415。

TFT1406由新提供的扫描线1415来控制其导通或截止。当TFT1406导通时，保持在电容元件1402中的电荷被放掉，由此使电流控制TFT1404截止。即，通过提供TFT1406，可以强行停止将电流流到发光元件1405。因此，TFT1406也可以称为擦除TFT。由此，根据图23B和23D所示的结构，在信号被写入到所有的像素之前，可以与写入期间的开始同时或者之后立刻开始点亮期间，因此可以提高占空比。

在图23E所示的像素中，信号线1410和电源线1411按列配置，而扫描线1414按行配置。此外，像素还包括开关TFT1401、驱动TFT1403、电容元件1402以及发光元件1405。图23F所示的像素与图23E所示的像素结构一样。不同之处在于，添加了TFT1406和扫描线1415。注意，通过提供TFT1406，图23F所示的结构可以提高占空比。

如上所述，可以使用各种像素电路。特别是，在使用非晶半导体膜形成薄膜晶体管的情况下，优选使驱动TFT1403的半导体膜大一些。因此，在上述像素电路中，优选使用顶部发光型，其中从发光叠层体产生的光从密封衬底一侧发出。

普遍认为，这种有源矩阵型的发光器件，当像素密度增大时很有利，因为在每个像素中设置有TFT而能够以低电压驱动。

在本实施方式中描述了一种有源矩阵型发光器件，其中在各像素中提供各TFT。然而，也可以适用于无源矩阵型发光器件。在无源矩阵型发光器件中，因为在各像素中不提供TFT，所以成为高开口率。在采用将发光朝着发光叠层体的两侧发出的发光器件的情况下，当使用无源矩阵型发光器件时，可以提高透过率。

接下来，使用图23E所示的等效电路来描述一种情况，其中在扫描线和信号线中提供二极管以作为保护电路。

在图24中，开关TFT1401和1403、电容元件1402以及发光元件1405设置在像素部分1500中。在信号线1410中设置有二极管1561和1562。二极管1561和1562是与开关TFT1401或1403同样，根据上述实施方式来制造的，而且具有栅极、半导体层、源极以及漏极等。通过将栅极连接到漏极或源极，来使二极管1561和1562工作为二极管。

与栅电极相同的层形成了连接到二极管的共同电位线1554和

1555。因此，在与二极管的源极或漏极连接时，有必要在栅绝缘层中形成接触孔。

提供在扫描线1414中的二极管也具有同样的结构。

如上所述，根据本发明，可以同时形成设置在输入级中的保护二极管。此外，形成保护二极管的位置并不局限于此，可以设置在驱动电路和像素之间。

本实施方式可以跟上述实施方式中的适当的结构合适地组合而使用。

#### 实施方式11

参照图25说明根据本发明的实施方式11的发光器件。该发光器件采用密封材料746覆盖驱动电路部分的一部分的方式。

在图25中，形成起源极或漏极作用的电极529至536以及作为端子电极的电极560。该电极529至536通过层间绝缘膜528a至528c与半导体层502至505电连接。

接着，在层间绝缘膜528c以及电极529至536、560上形成第二层间绝缘膜700。作为第二层间绝缘膜700，可以使用氧化硅膜、氮化硅膜或氧氮化硅膜等的无机绝缘膜，而且将这些绝缘膜以单层或两个或更多的多层形成即可。此外，作为形成无机绝缘膜的方法，可以使用溅射法、LPCVD法或等离子体CVD法等。

在本实施方式中，使用等离子体CVD法，形成厚度为100nm至150nm的由无机绝缘膜构成的第二层间绝缘膜700。注意，可以在厚度为50nm至500nm（优选为100nm至300nm）的范围内形成第二层间绝缘膜700。

接着，在第二层间绝缘膜700上形成抗蚀剂掩模，将它有选择地蚀刻，而形成到达驱动TFT的漏极529以及电极560的接触孔。然后，除去抗蚀剂掩模。

接着，形成第一电极543以及作为端子电极的电极561。

此外，在本实施方式中，设置密封材料746以便其一部分覆盖驱动电路部分。在密封材料746围绕的领域中可以填充填充材料，也可以填充干燥了的情性气体。注意，只要设置密封材料746以围绕显示区域的外周即可，也可以只在端子部分设置它。

如本实施方式，通过形成第二层间绝缘膜700，可以防止使驱动电

路部分的TFT和布线等露出而保护它。

### 实施方式12

参照图26和图27说明根据本发明的实施方式12的电子器具。该电子器具安装有如在上述实施方式中示出了其一个例子的TFT。

作为该电子器具，可以举出影像拍摄装置比如摄像机和数字照相机等、护目镜型显示器（头盔显示器）、导航系统、声音再现装置（汽车音响组件等）、电脑、游戏机、便携式信息终端（移动计算机、手机、便携式游戏机或电子书籍等）、以及配备记录介质的图像再现设备（具体地举出，再生数字通用光盘(DVD)等的记录介质而且具有可以显示其图像的显示器的装置）等。图26、图27示出这些电子器具的具体例子。

图26A为电视接收机或个人电脑的监视器等。其包括框体3001、显示部分3003、以及扬声器部分3004等。有源矩阵型显示器件设置在显示部分3003中。显示部分3003中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的电视机。

图26B为手机，包括主体3101、框体3102、显示部分3103、声音输入部分3104、声音输出部分3105、操作键3106、以及天线3108等。有源矩阵型显示器件设置在显示部分3103中。显示部分3103中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的手机。

图26C为电脑，包括主体3201、框体3202、显示部分3203、键盘3204、外接端口3205、以及鼠标3206等。有源矩阵型显示器件设置在显示部分3203中。显示部分3203中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的电脑。

图26D为移动计算机，包括主体3301、显示部分3302、开关3303、操作键3304、以及红外线端口3305等。有源矩阵型显示器件设置在显示部分3302中。显示部分3302中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的移动计算机。

图26E为便携式游戏机，包括框体3401、显示部分3402、扬声器部分3403、操作键3404、以及记录介质插入部分3405等。有源矩阵型显示器件设置在显示部分3402中。显示部分3402中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的便携式游戏机。

图27为柔性显示器，包括主体3110、像素部分3111、驱动IC3112、接收装置3113、以及薄膜电池3114等。接收装置可以接收从上述手机的红外线通讯端口3107发射的信号。有源矩阵型显示器件设置在像素部分3111中。像素部分3111中的每个像素具有使用本发明的制造方法的TFT。通过具有该TFT，可以得到特性恶化少的柔性显示器。

如上所述，本发明的适用范围极宽，并且可以用于所有领域的电子器具中。

本说明书根据2005年9月27日在日本专利局受理的日本专利申请编号2005-280499而制作，所述申请内容包括在本说明书中。

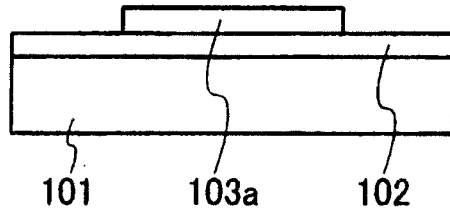


图 1A

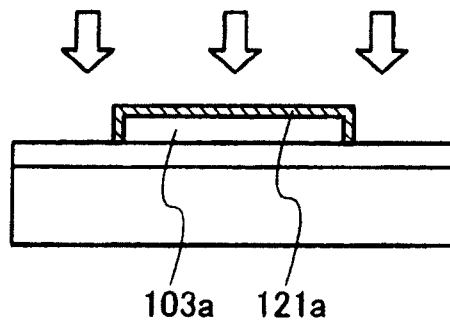


图 1B

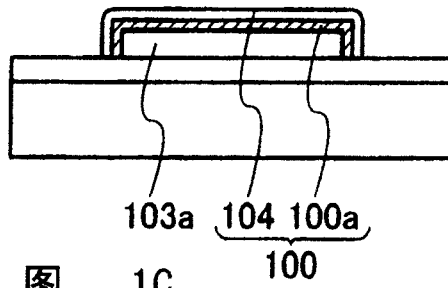


图 1C

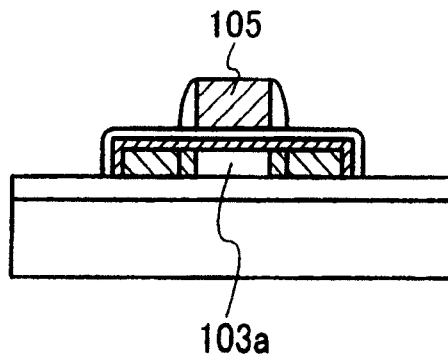


图 1D



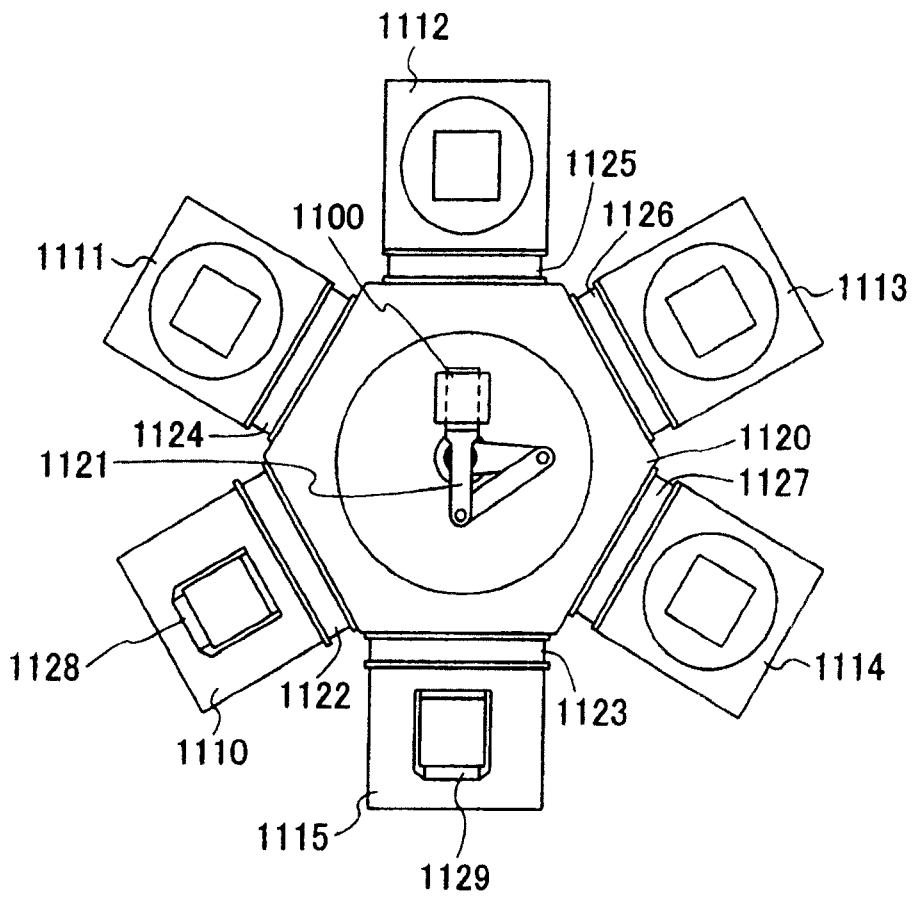


图 2

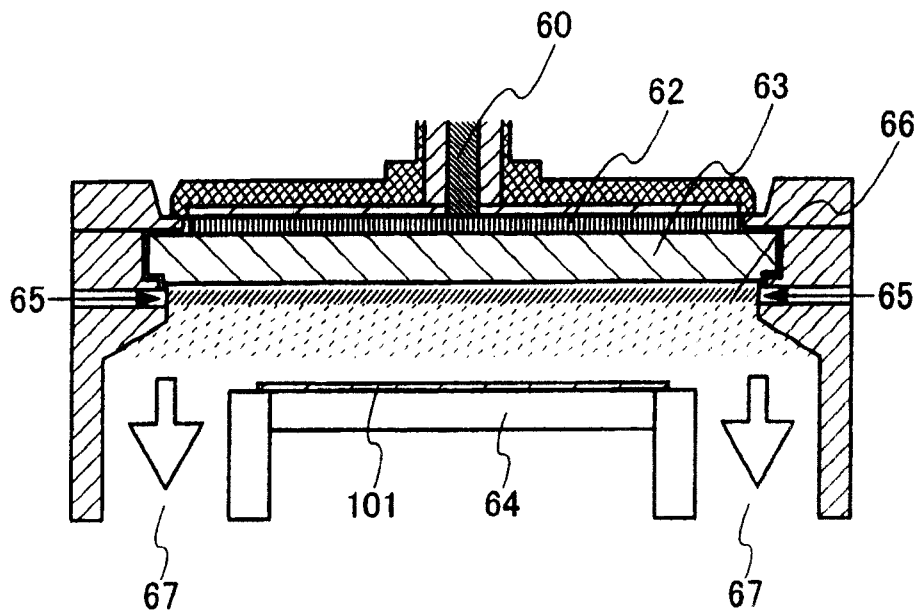


图 3

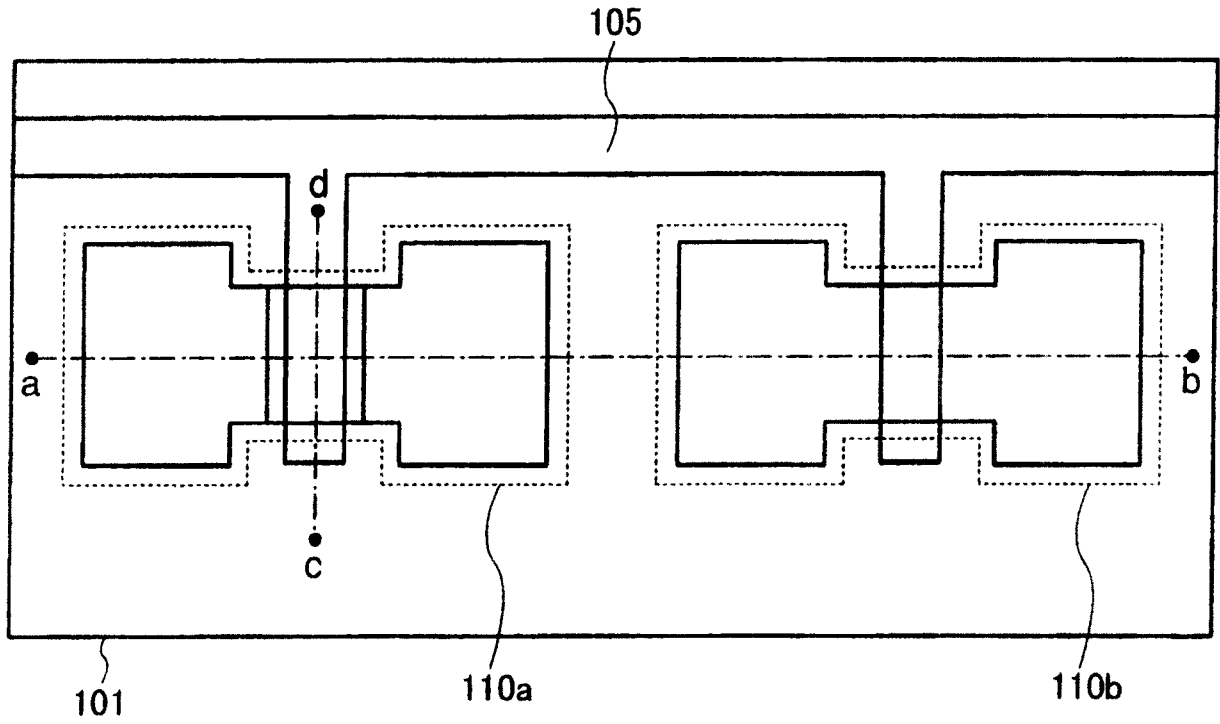


图 4A

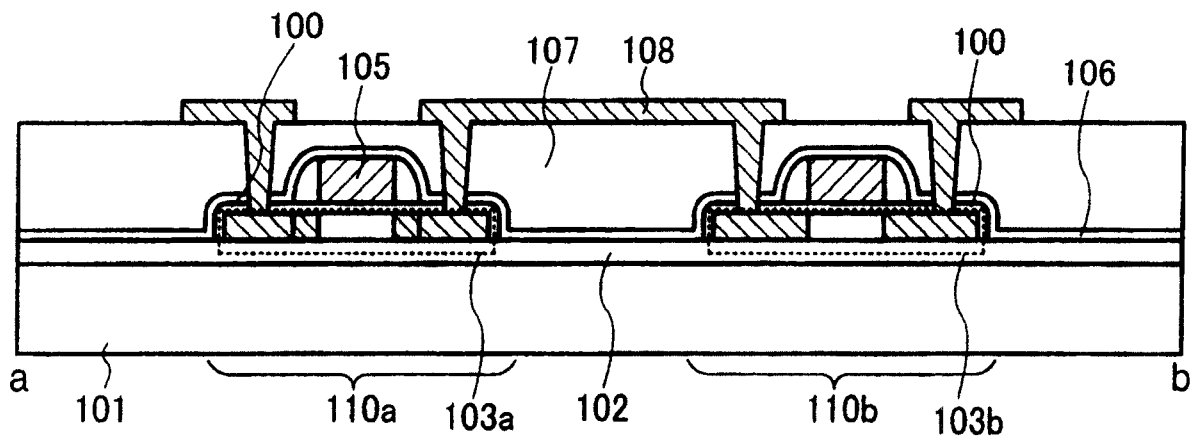


图 4B

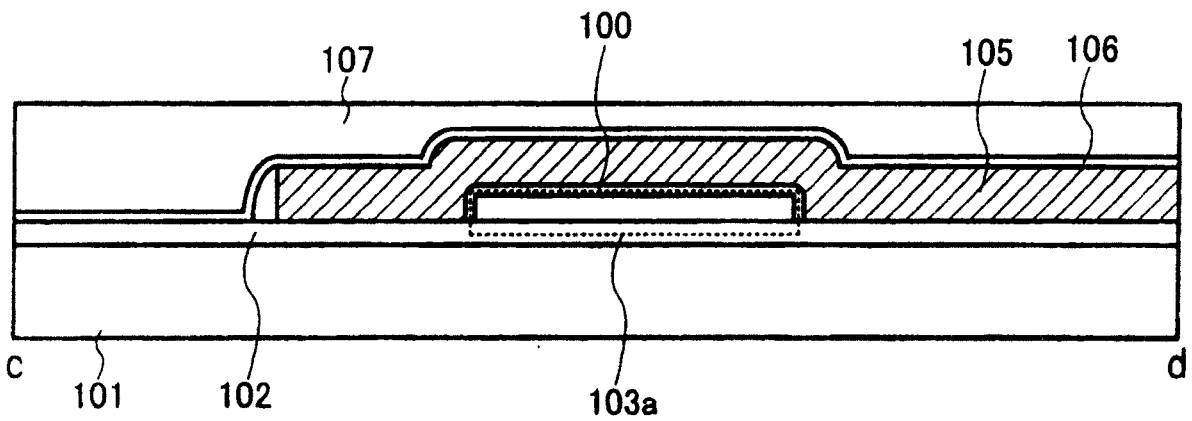


图 4C

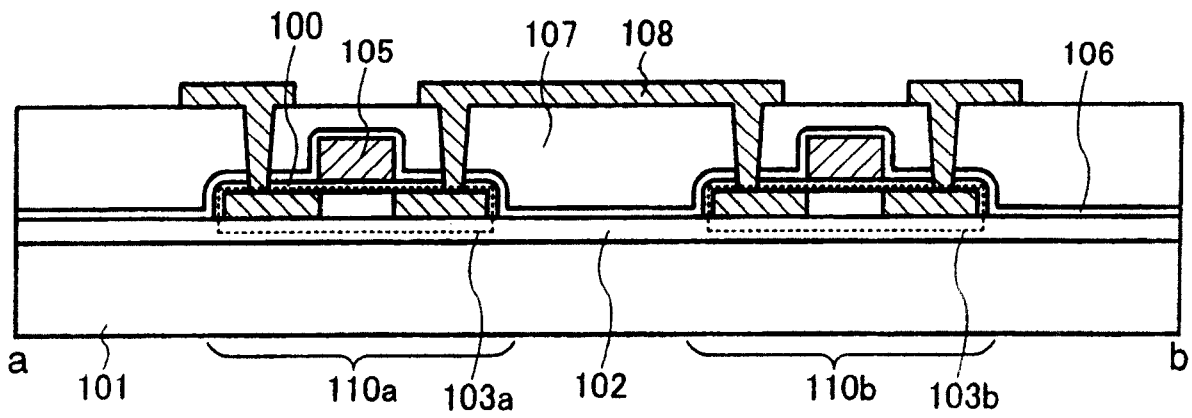


图 5A

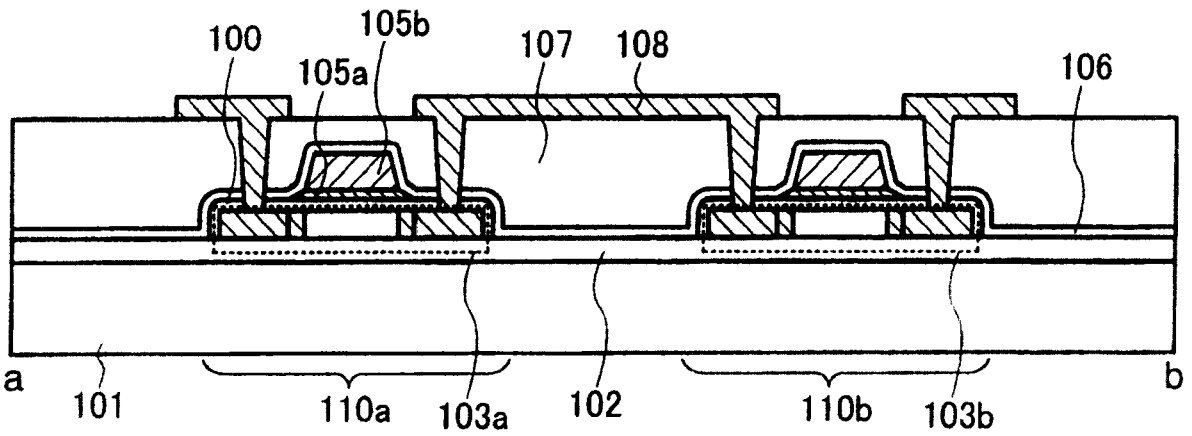


图 5B

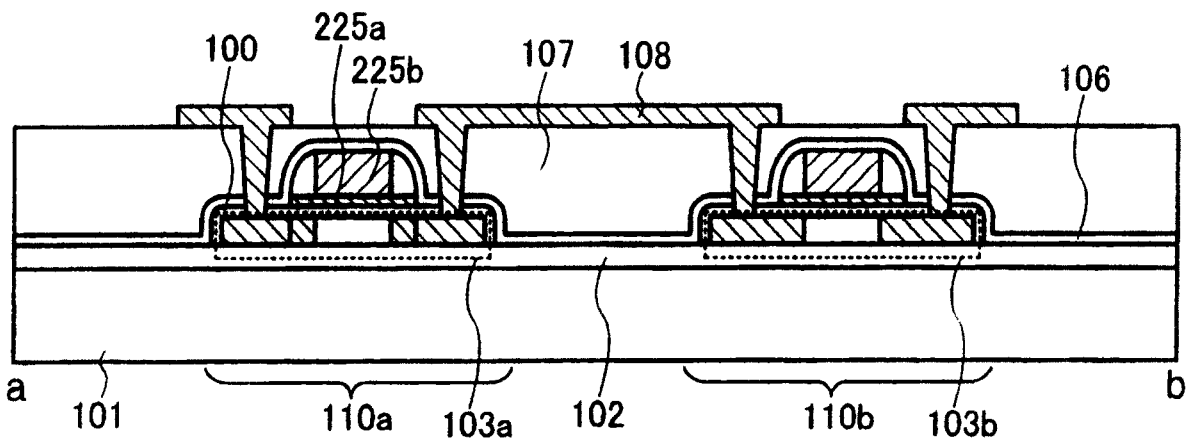
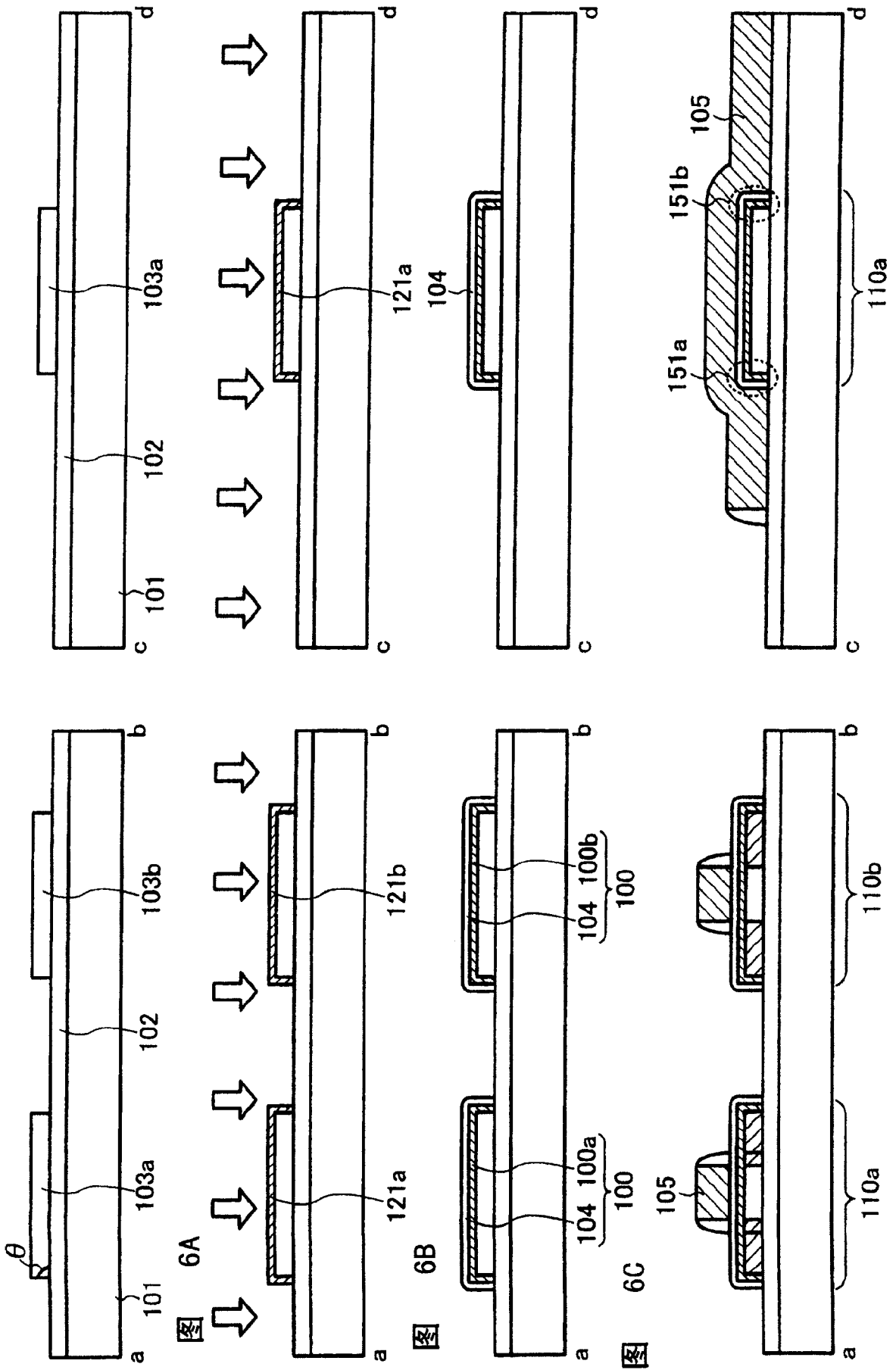


图 5C



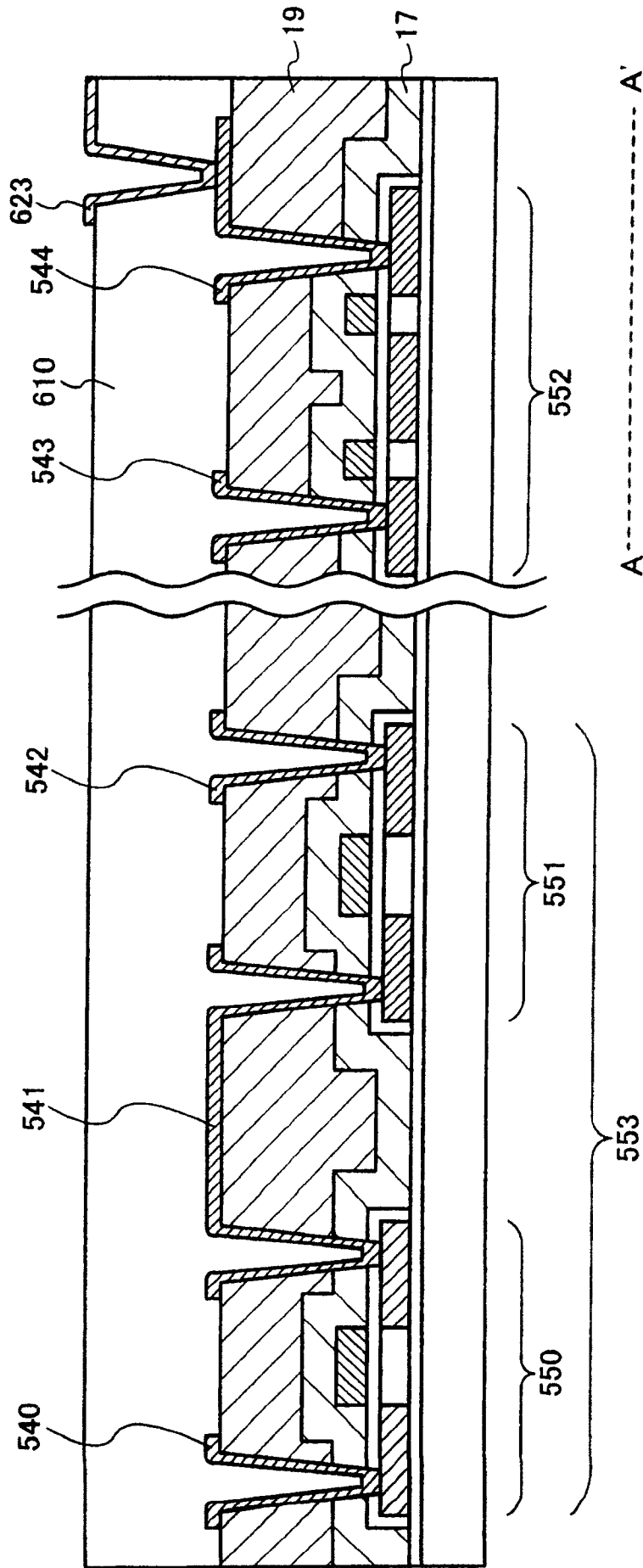


图 7

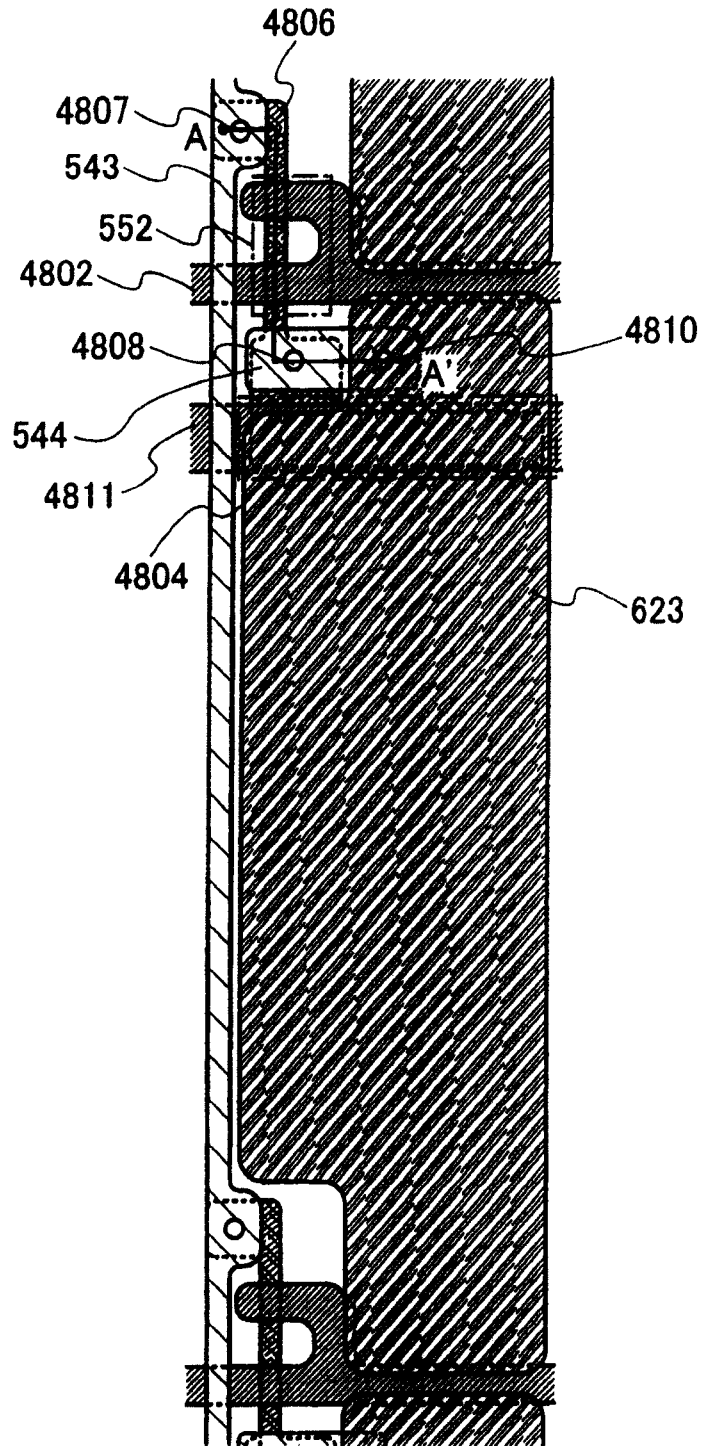


图 8

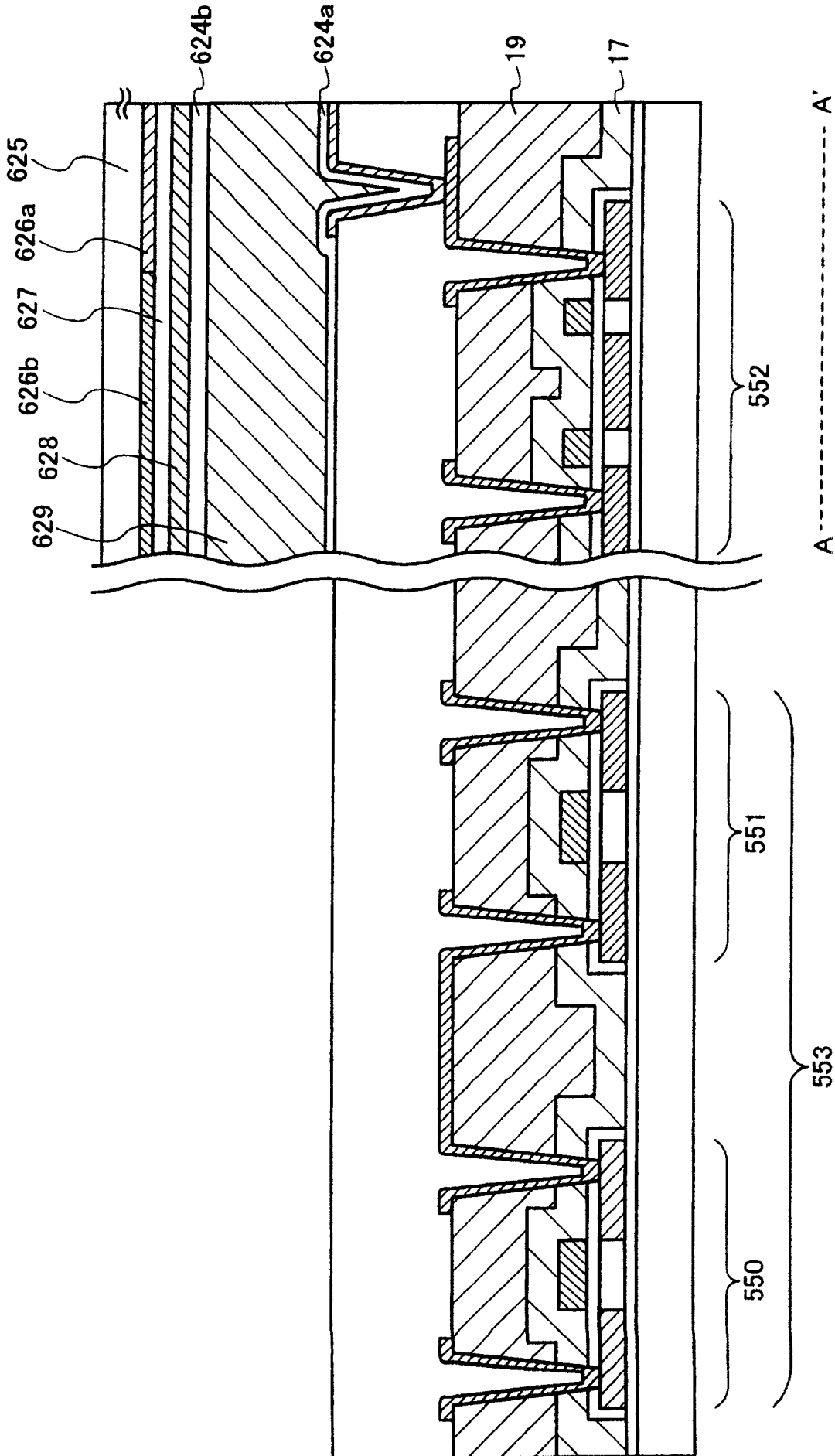


图 9



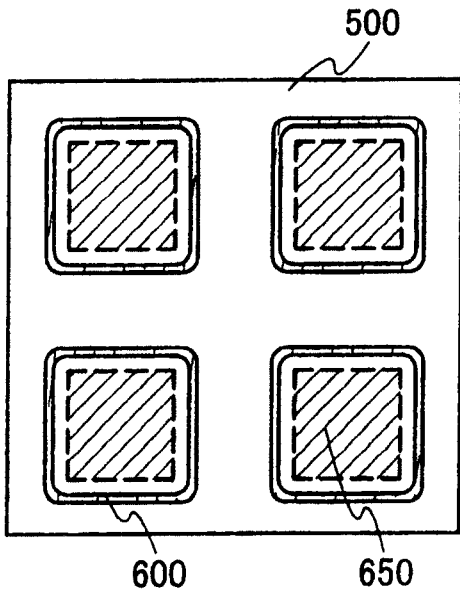


图 10A

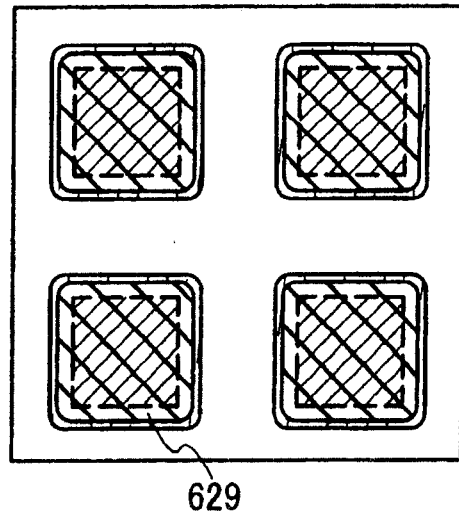


图 10B

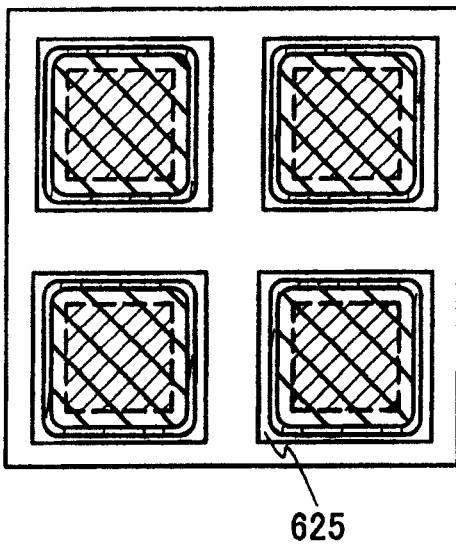


图 10C

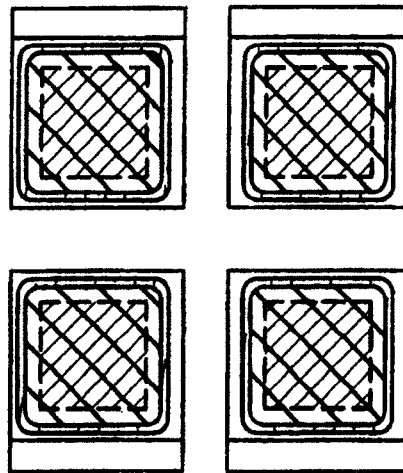


图 10D

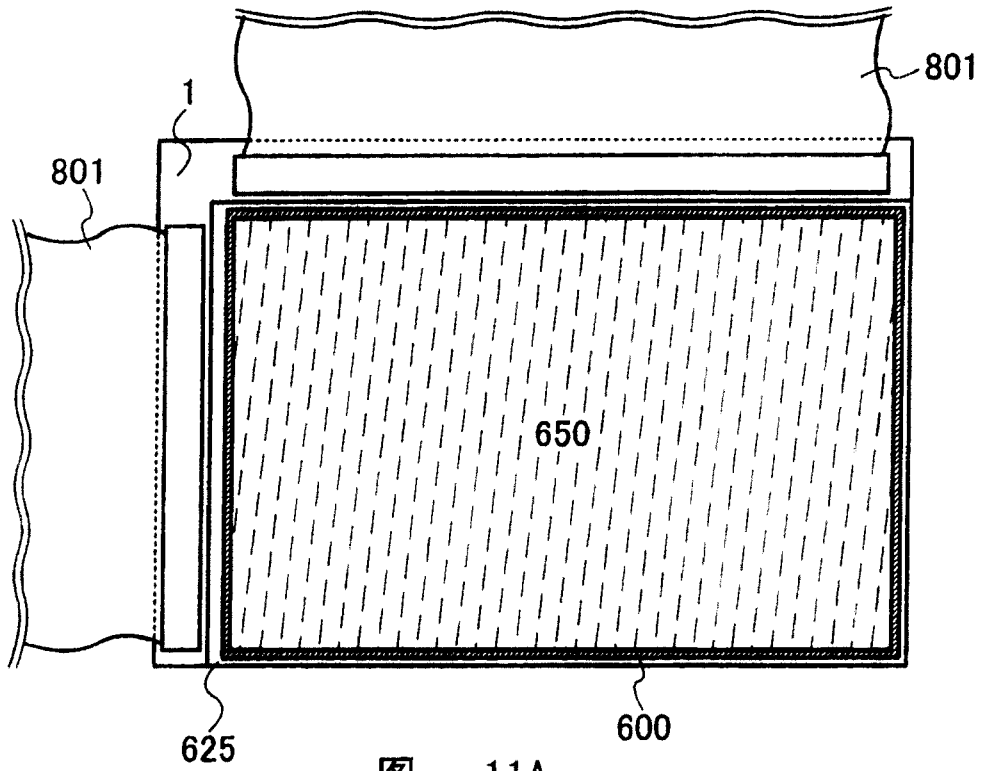


图 11A

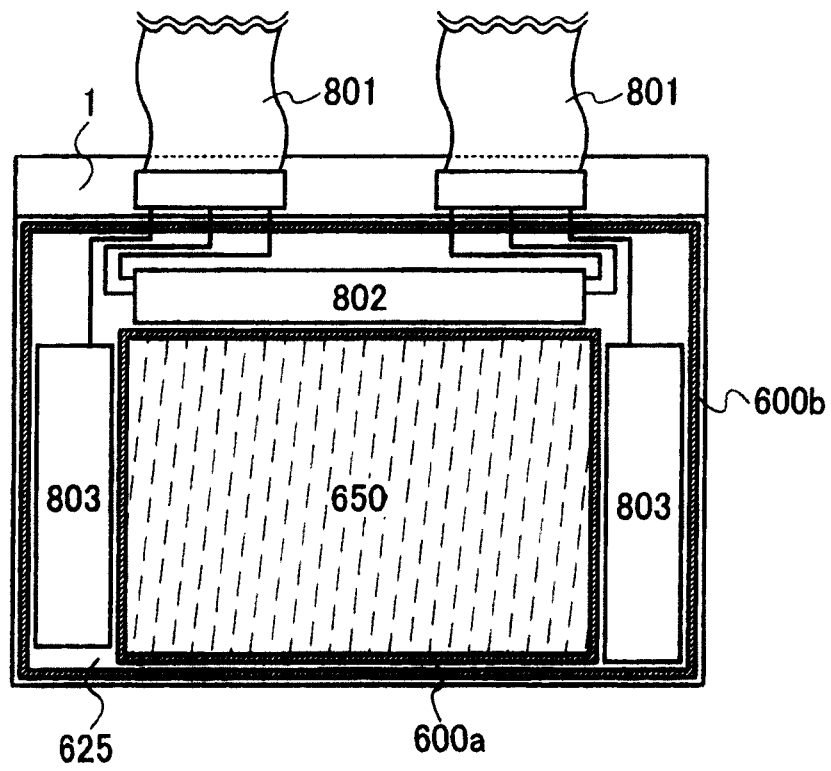


图 11B

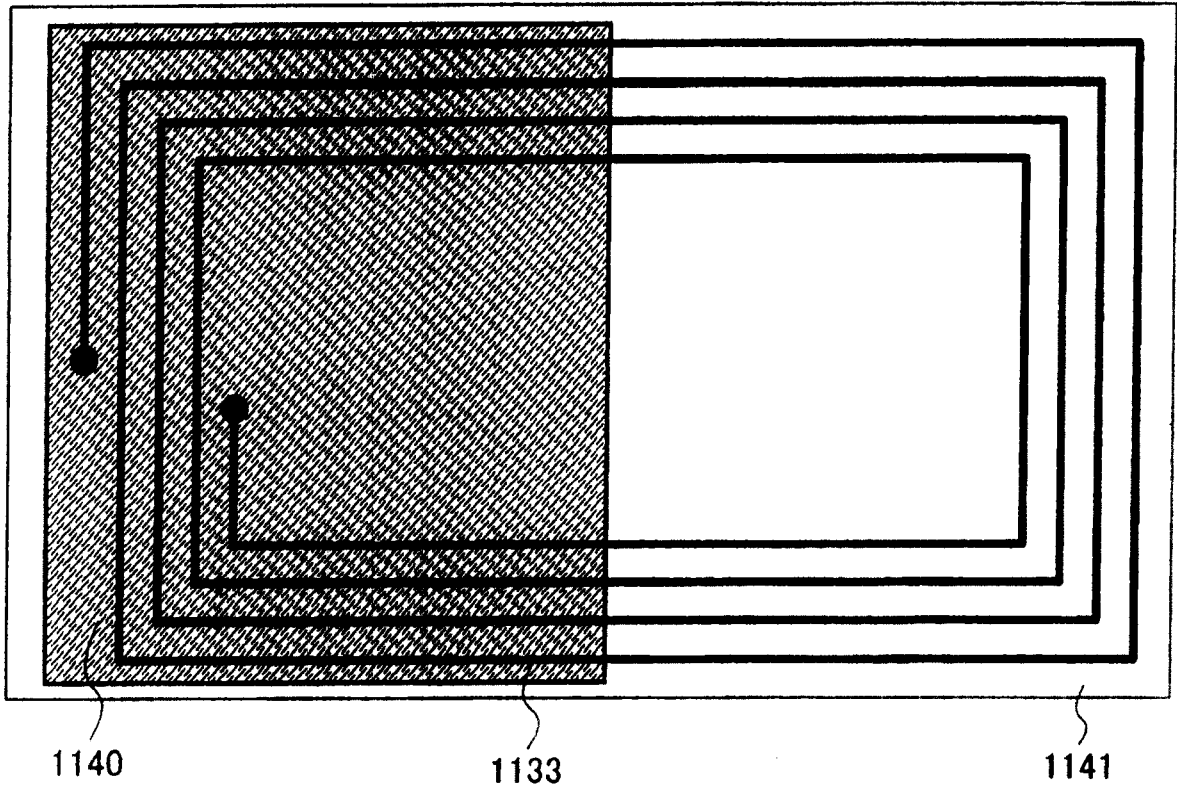


图 12A

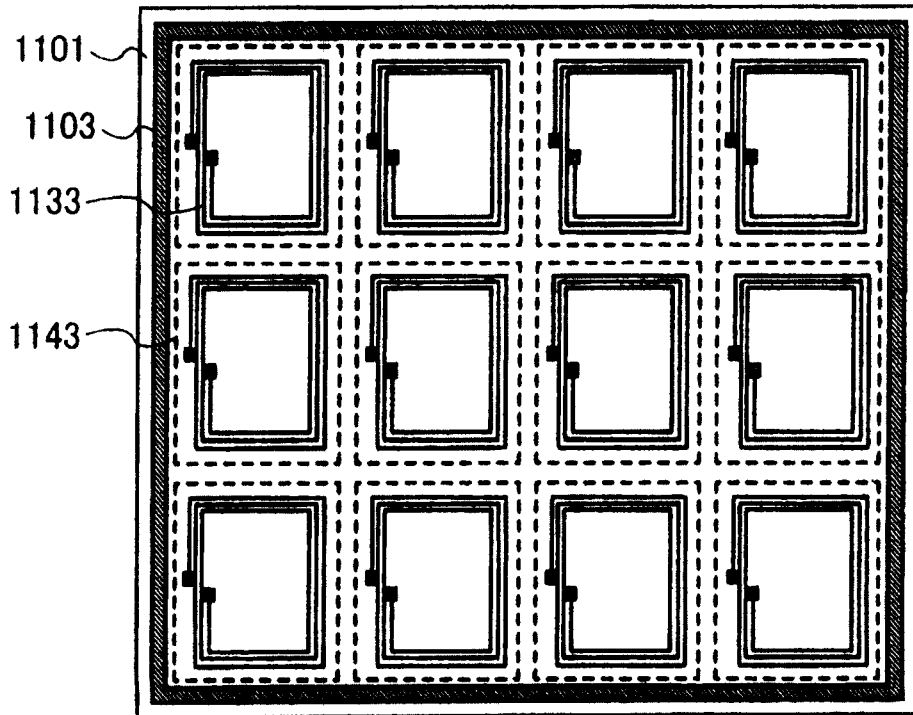
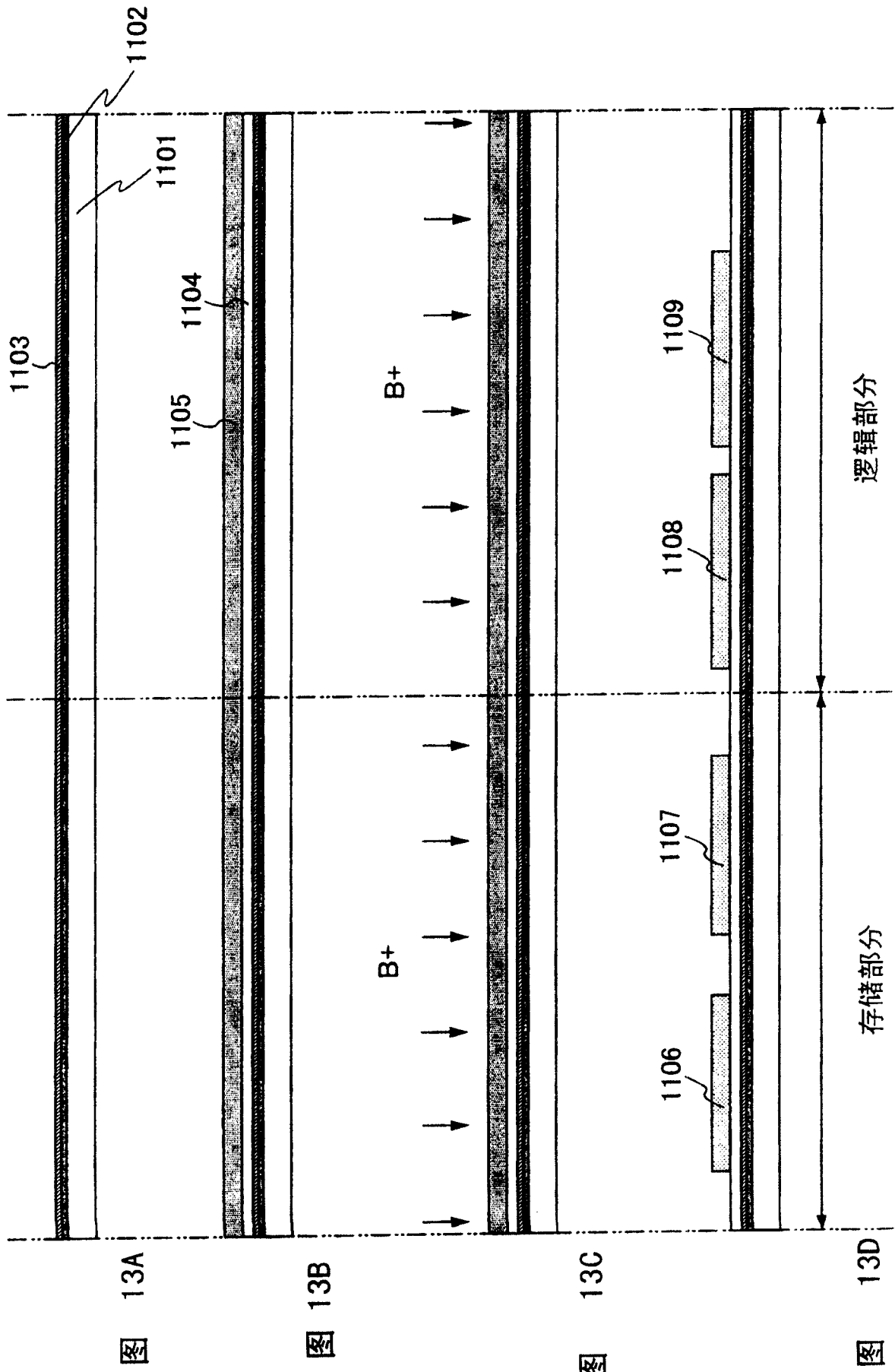


图 12B



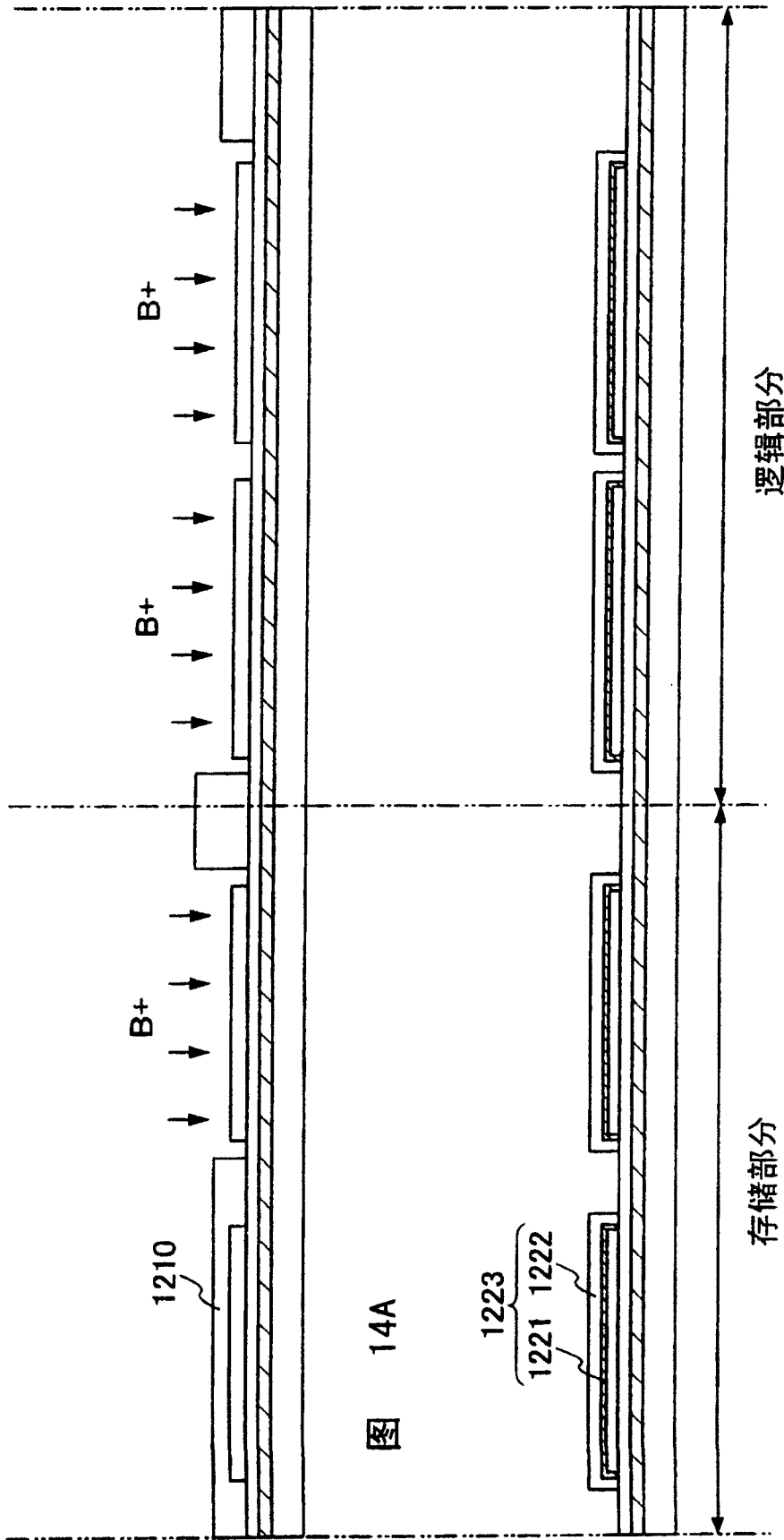


图 14A

图 14B

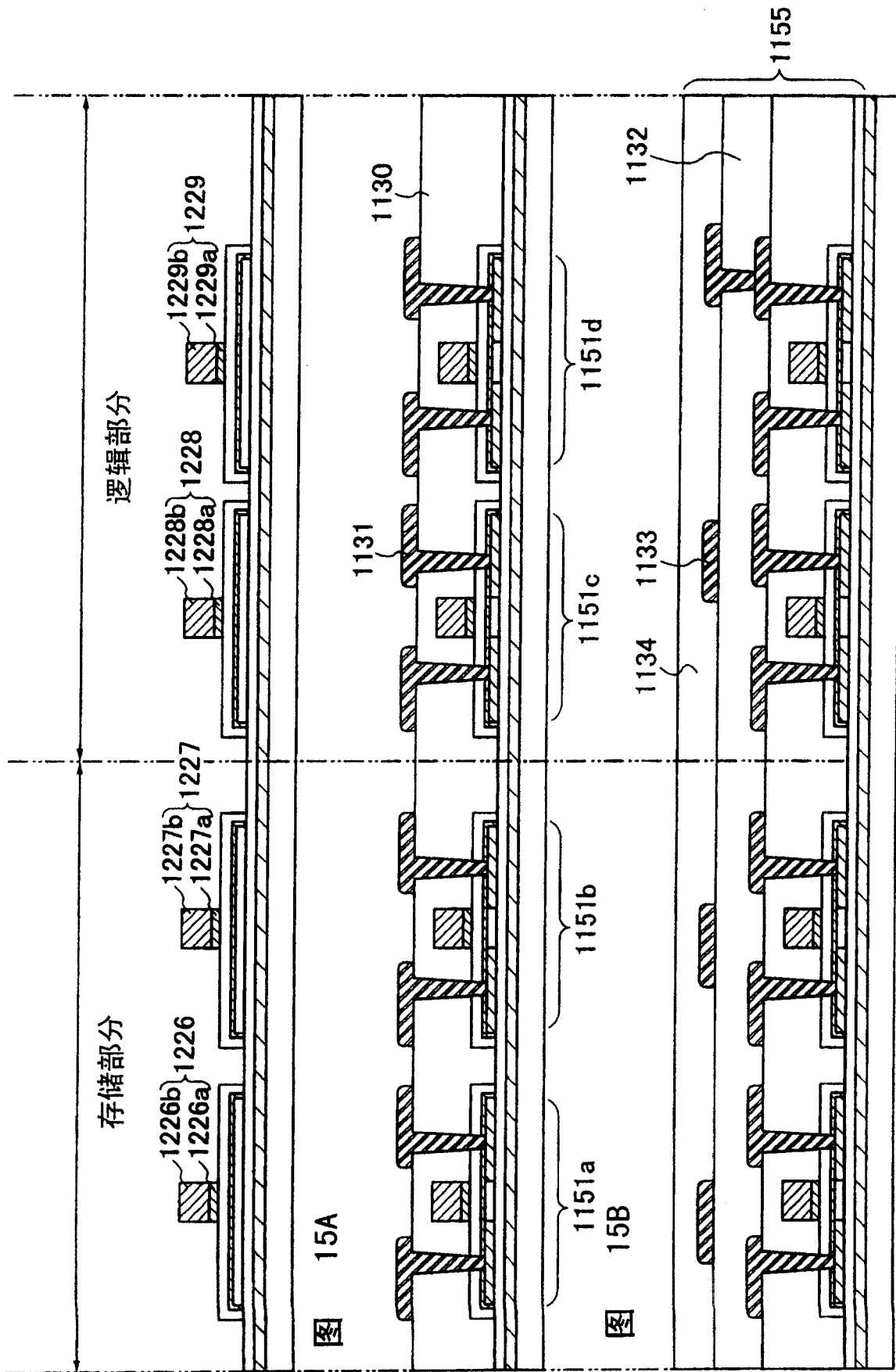


图 15A

图 15B

图 15C

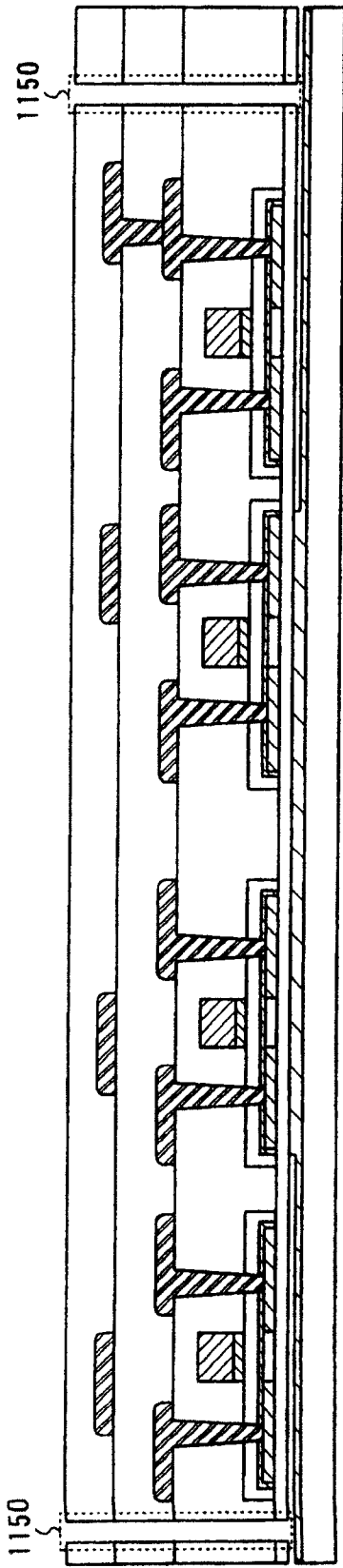


图 16A

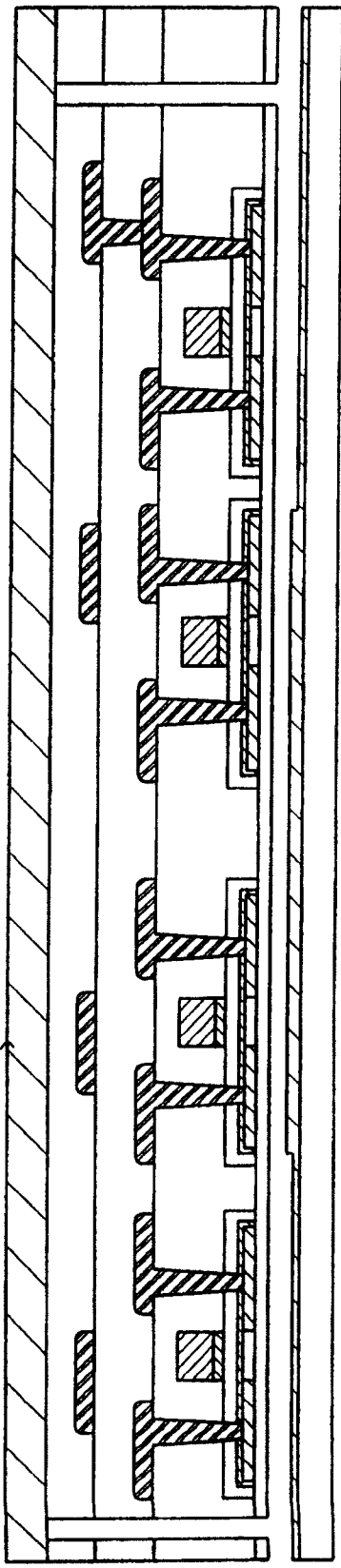


图 16B

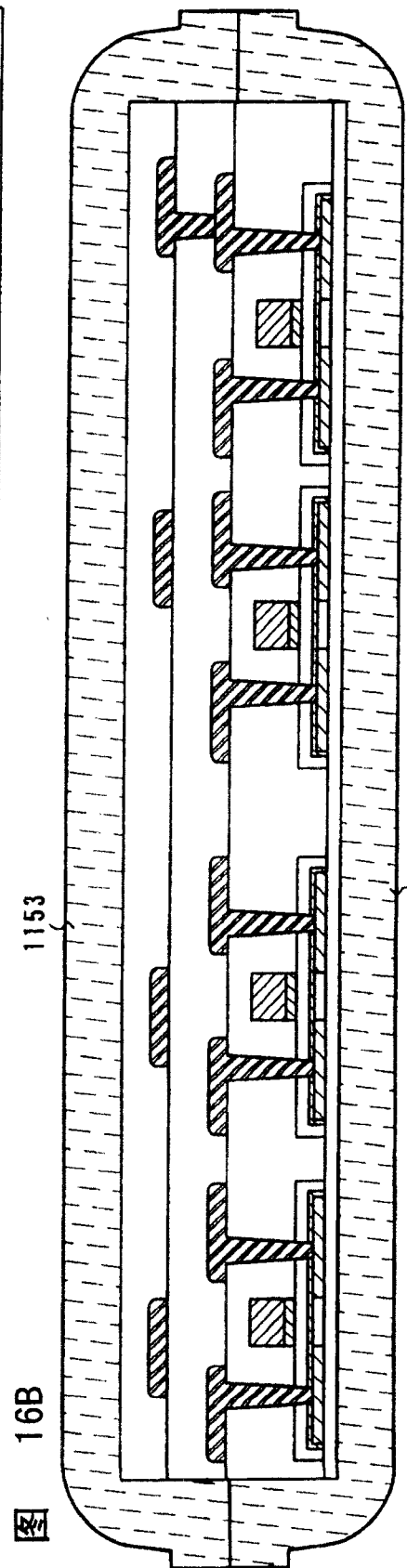
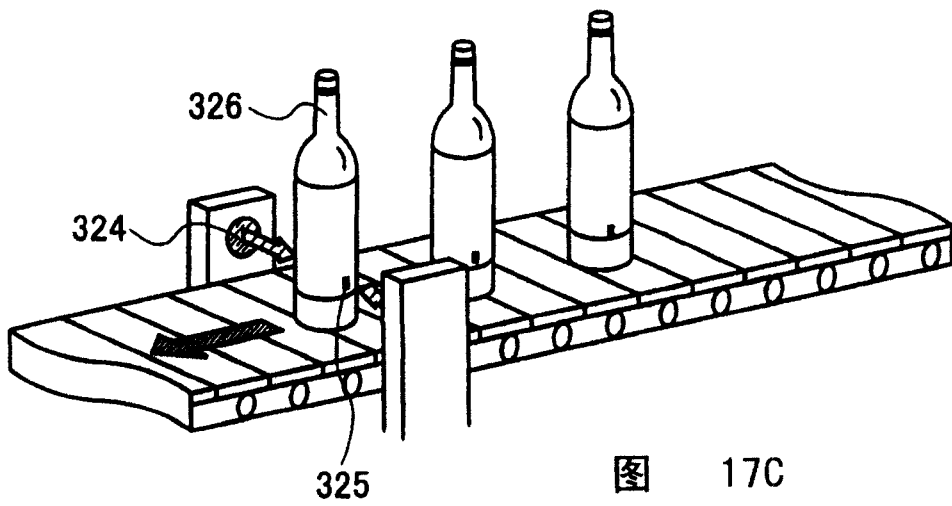
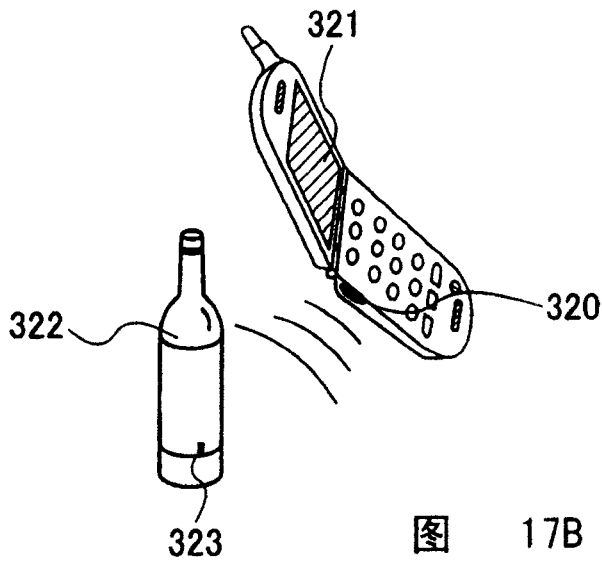
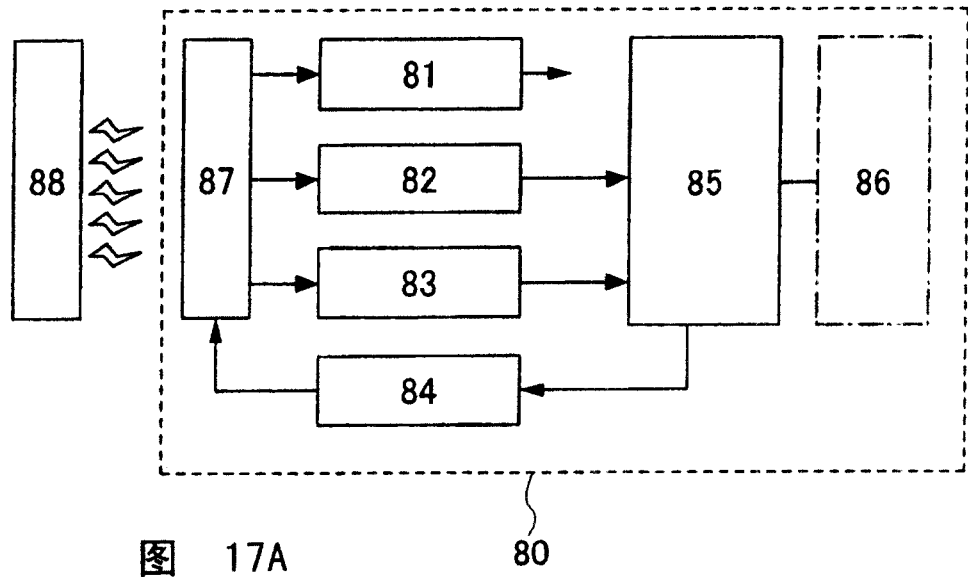


图 16C





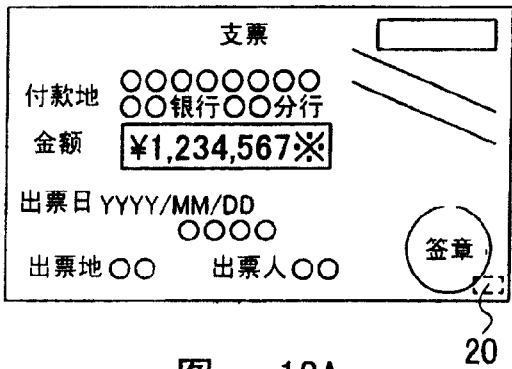


图 18A

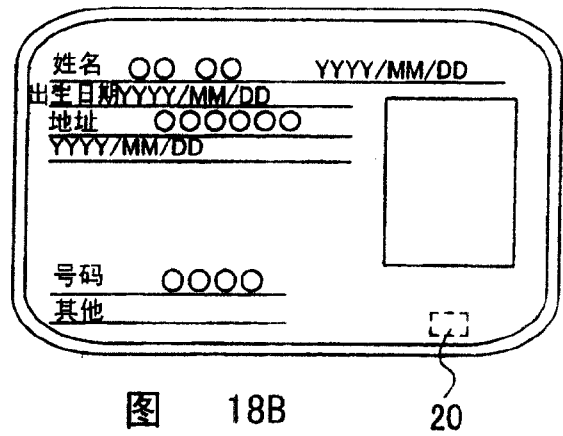


图 18B

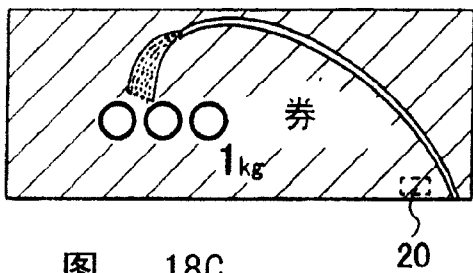


图 18C

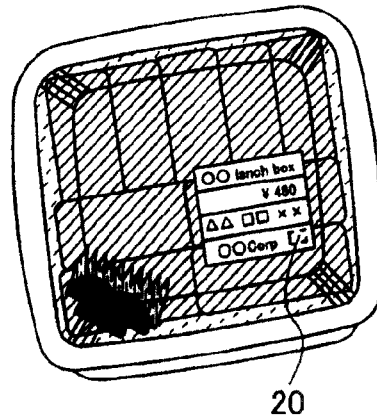


图 18D

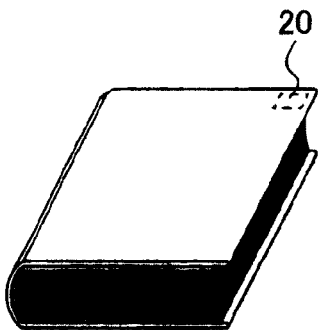


图 18E

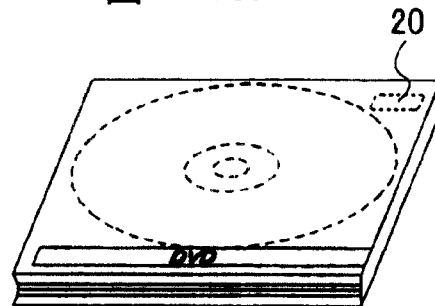


图 18F

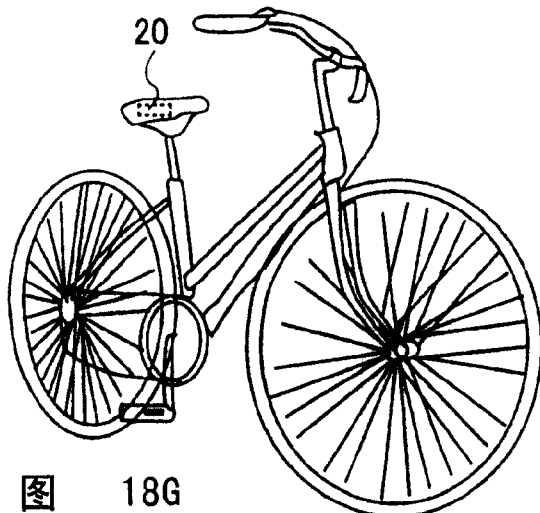


图 18G

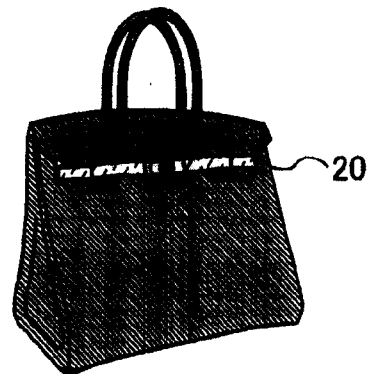


图 18H

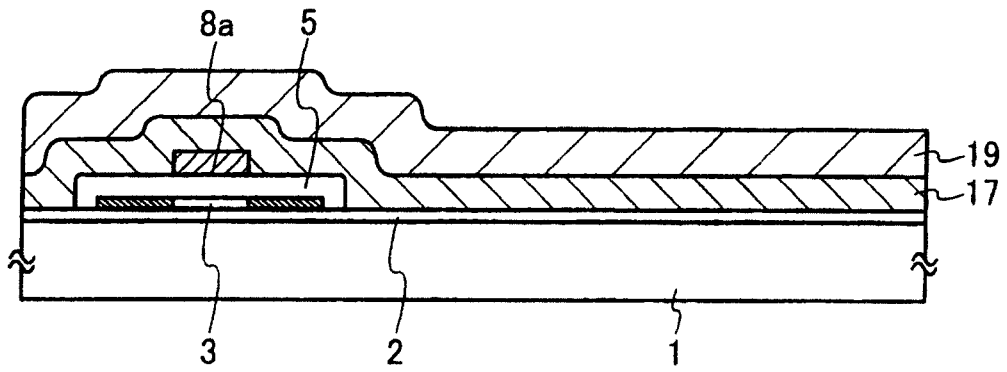


图 19A

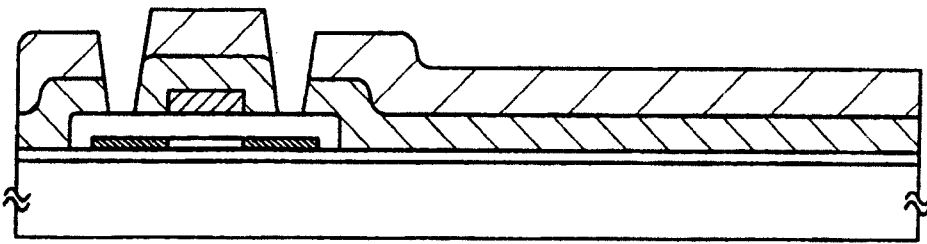


图 19B

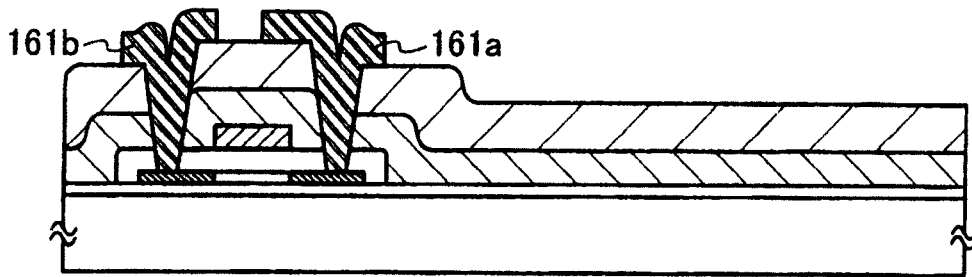


图 19C

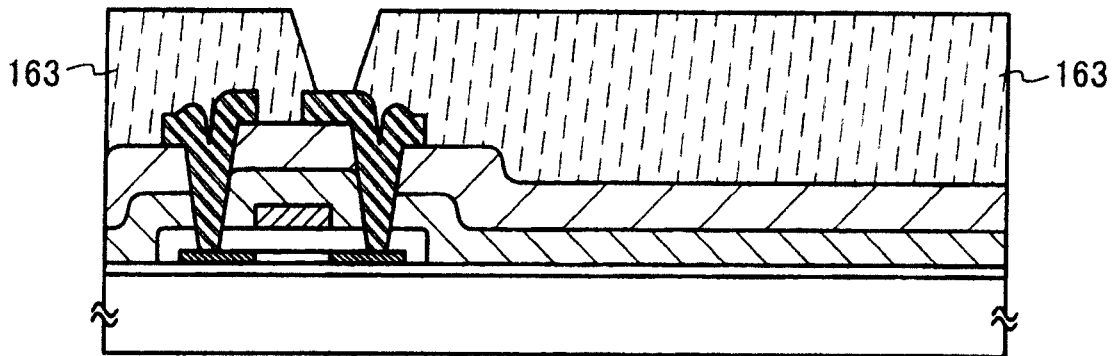


图 19D

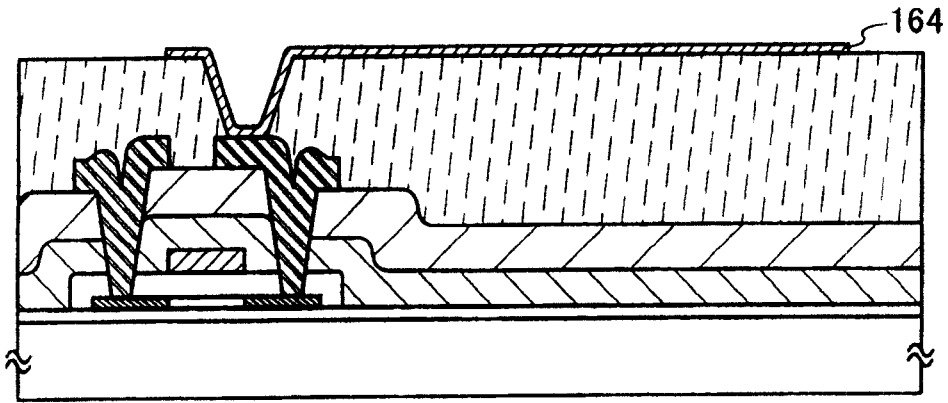


图 20A

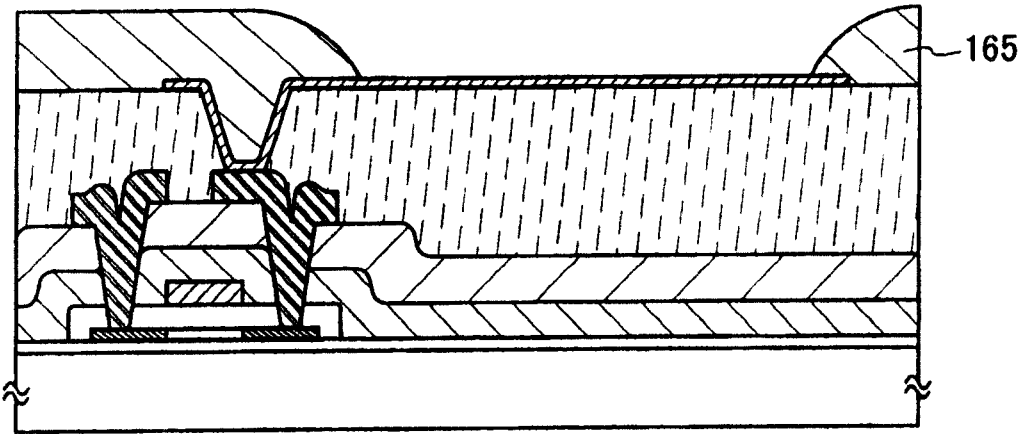


图 20B

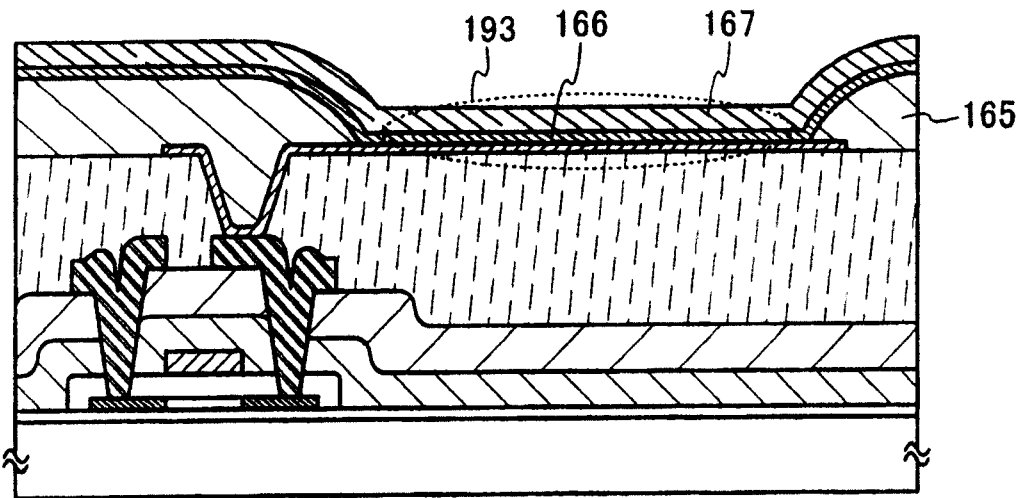


图 20C

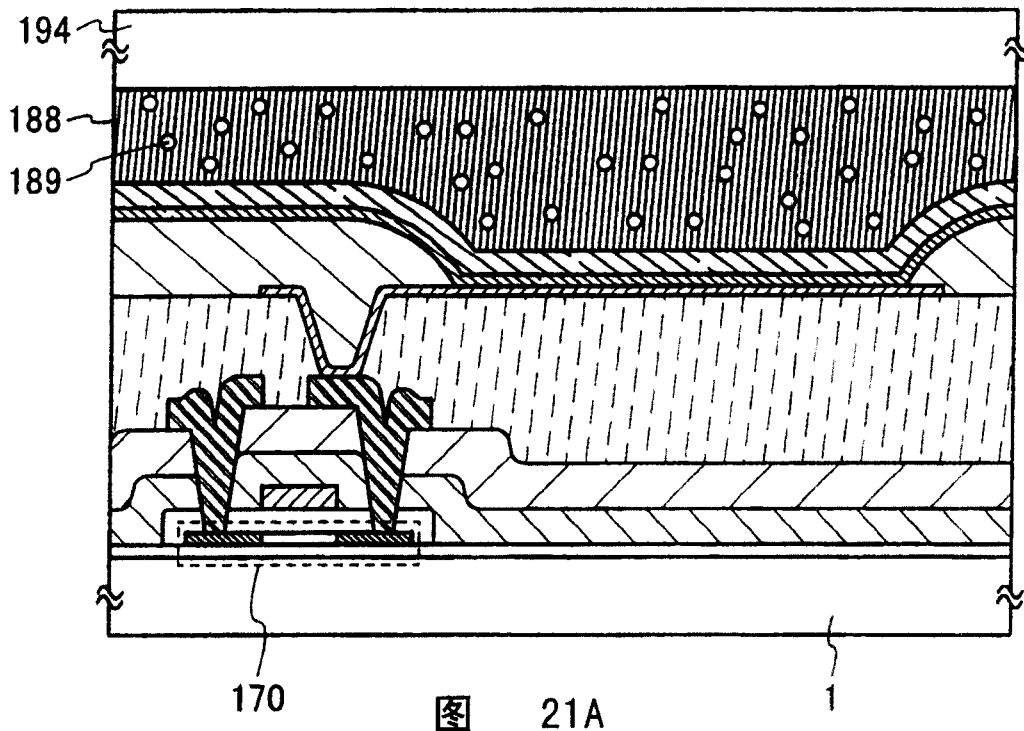


图 21A

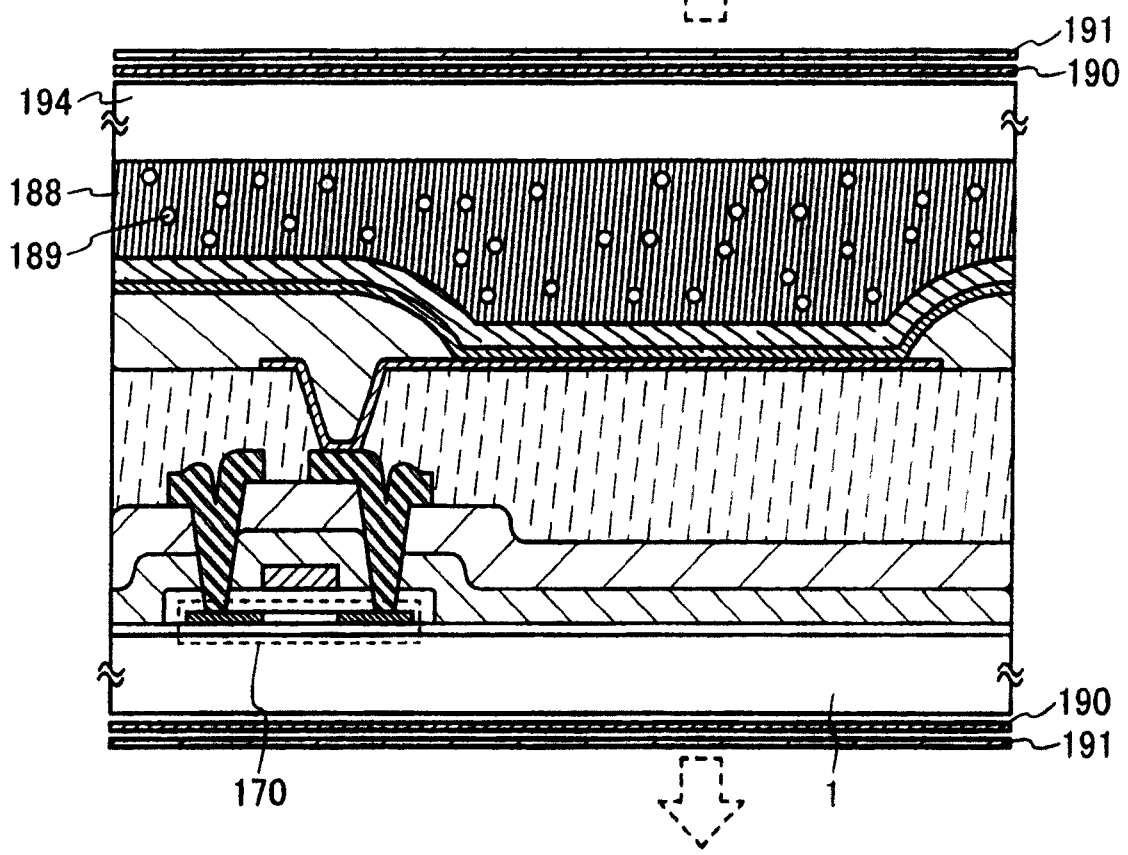


图 21B

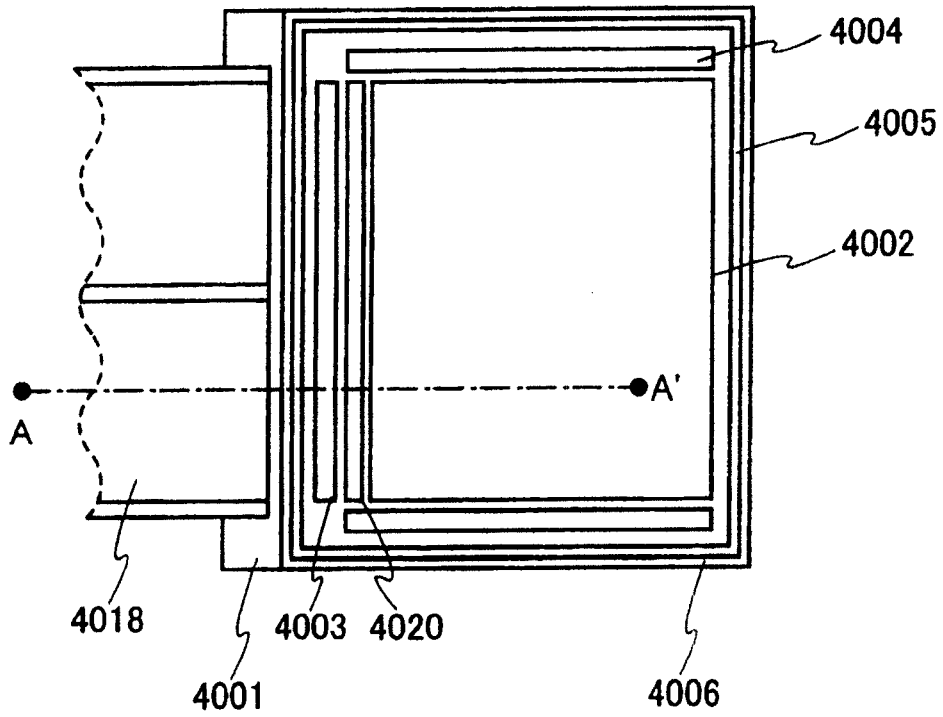


图 22A

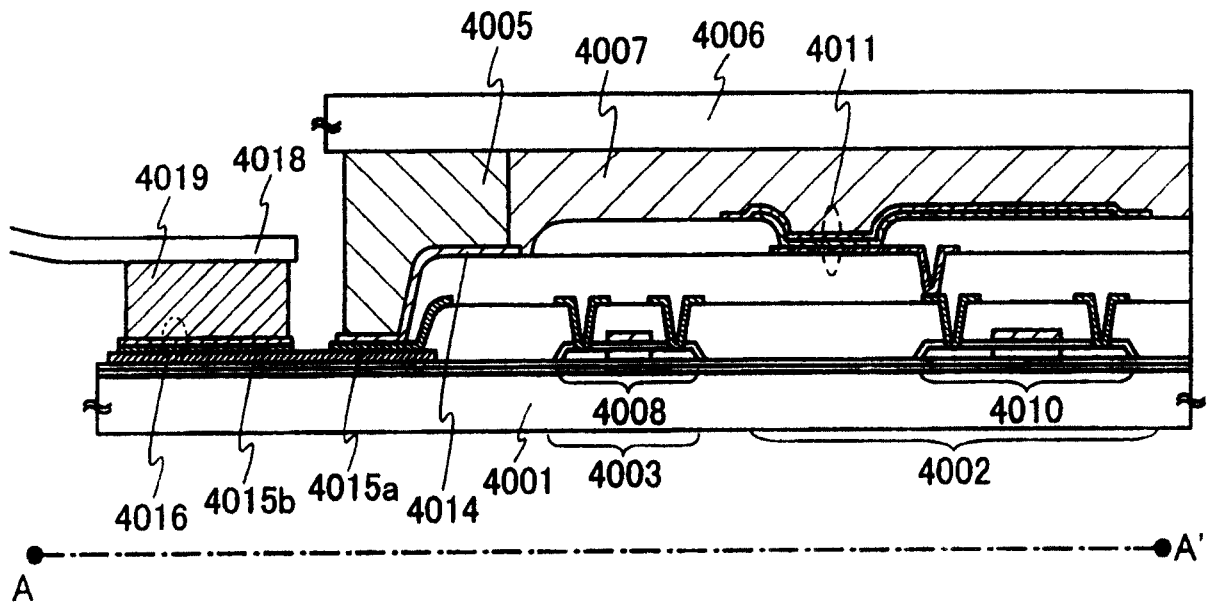


图 22B

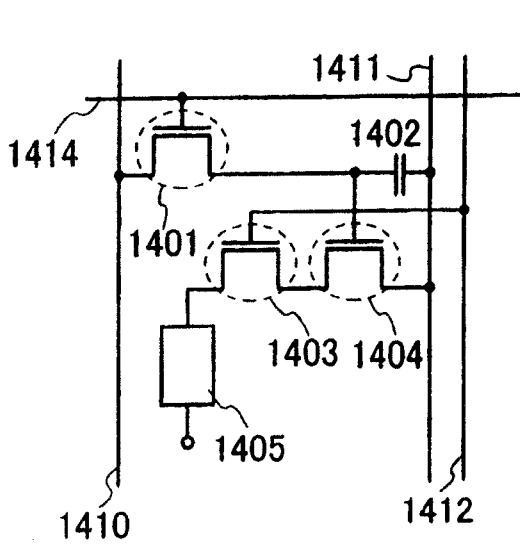


图 23A

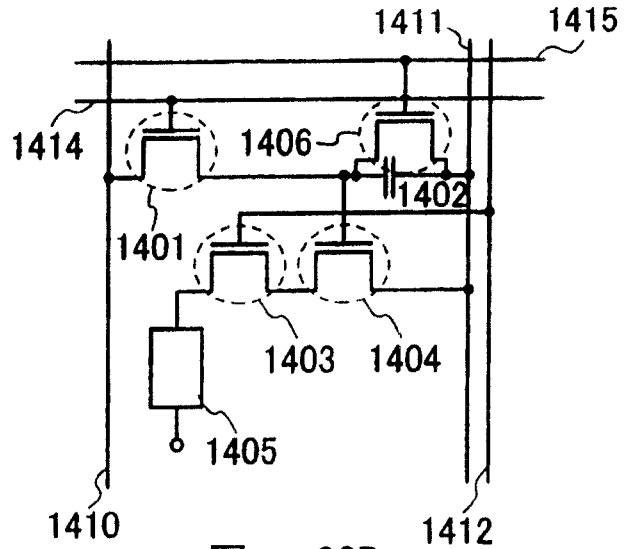


图 23B

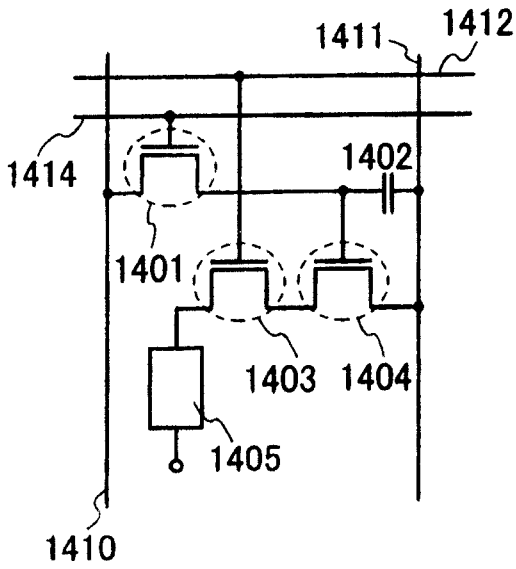


图 23C

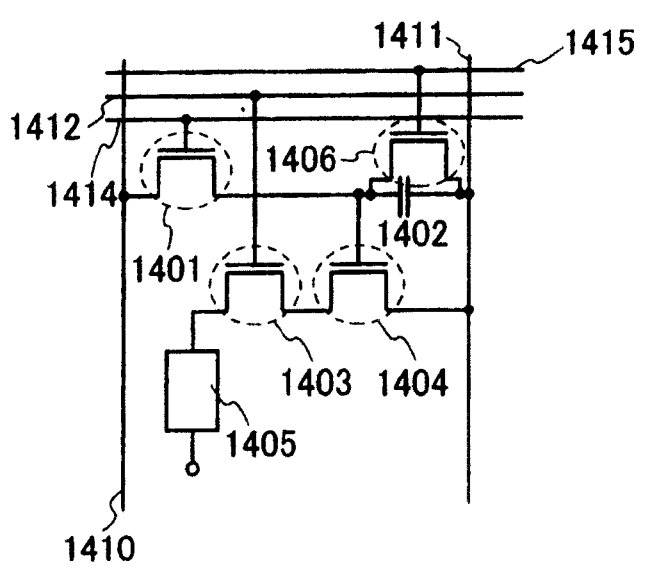


图 23D

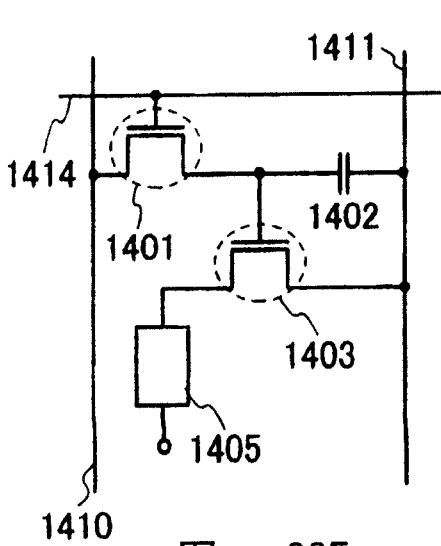


图 23E

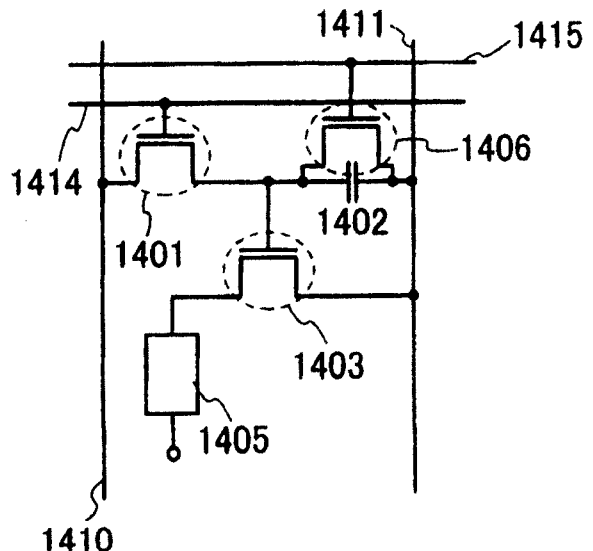


图 23F

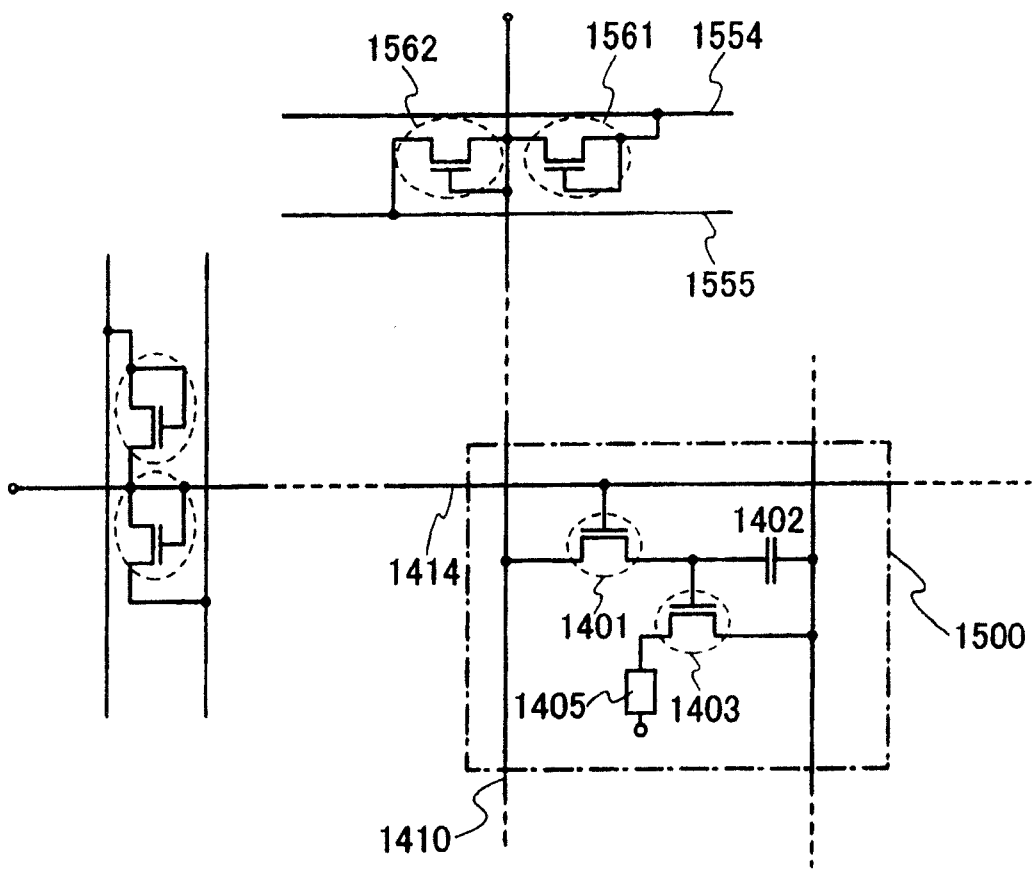


图 24

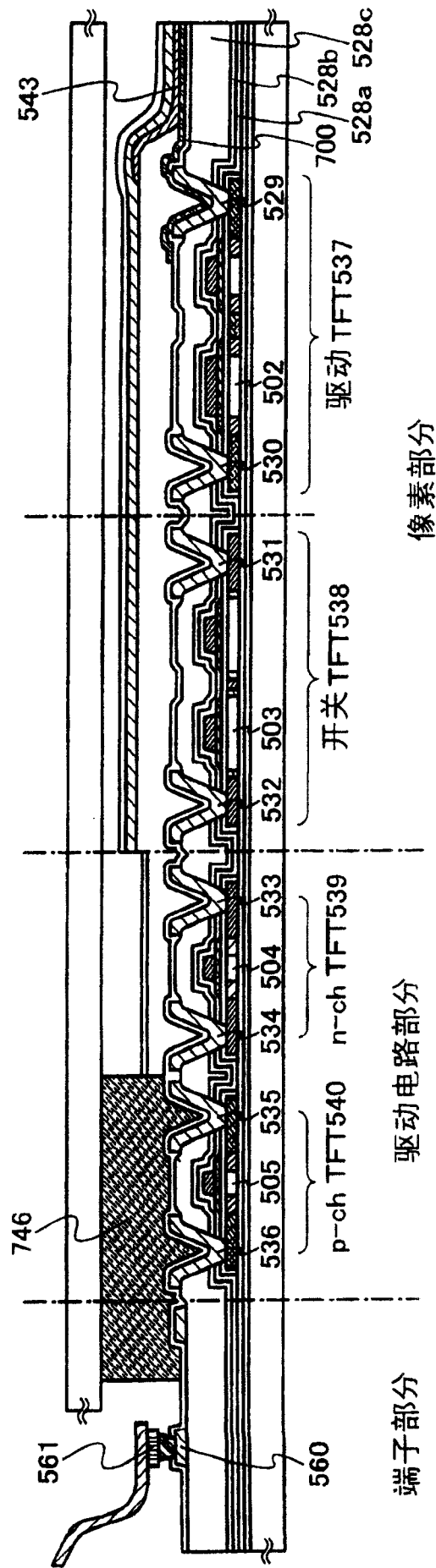


图 25



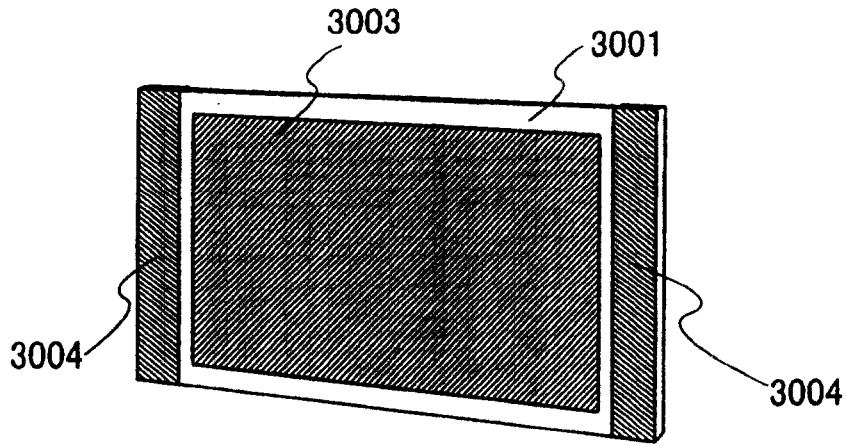


图 26A

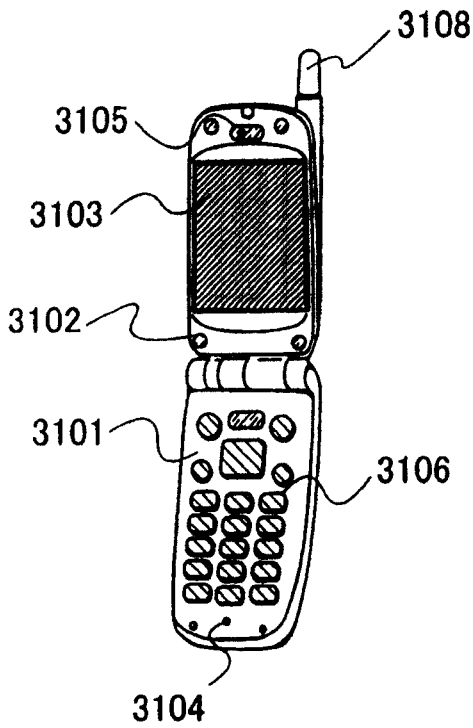


图 26B

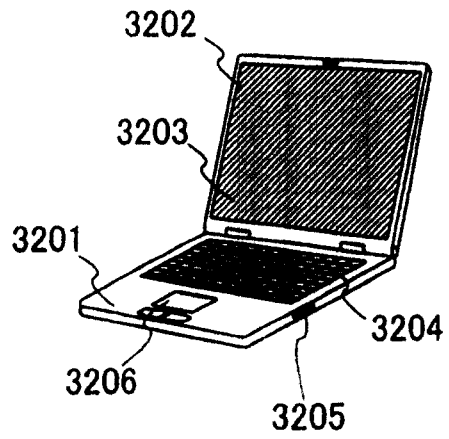


图 26C

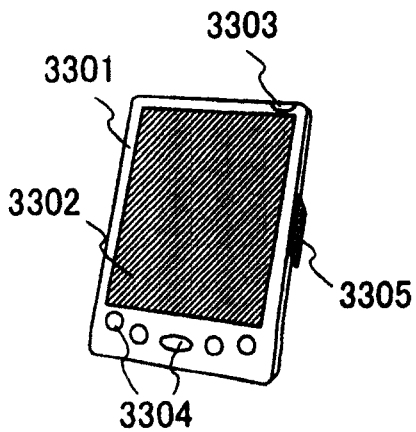


图 26D

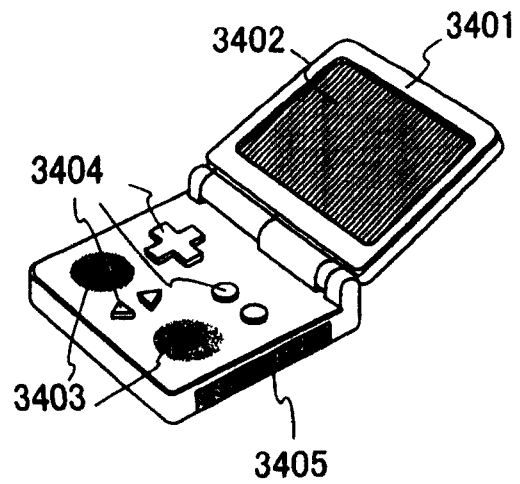


图 26E

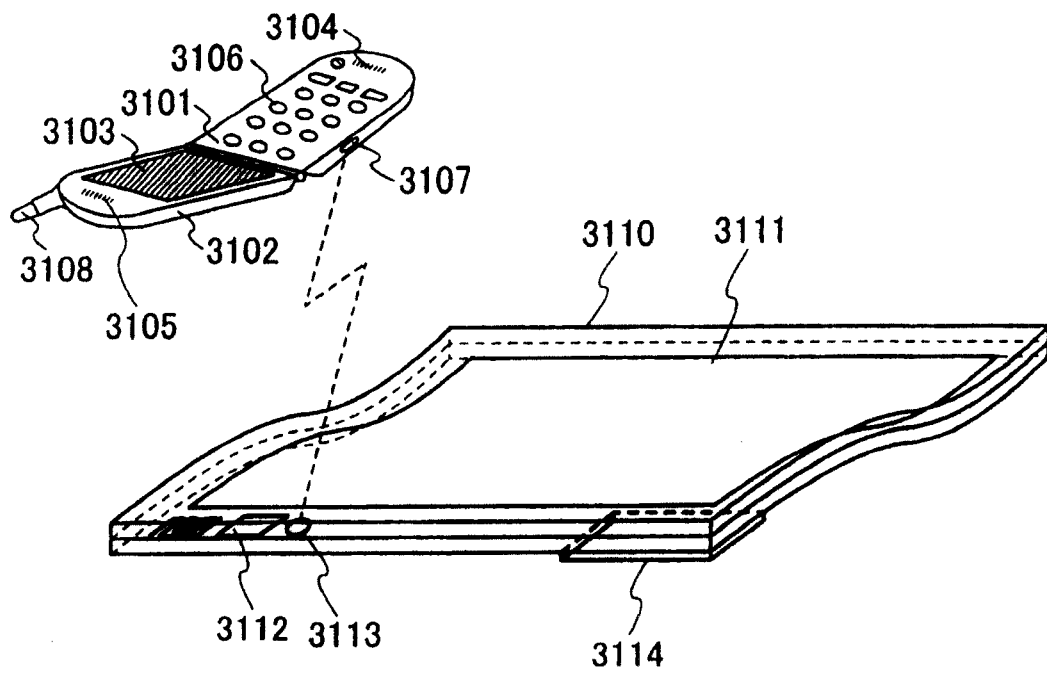


图 27

基底绝缘膜和非晶硅膜的结构

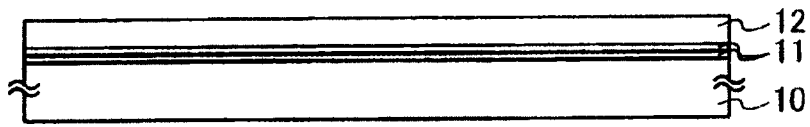
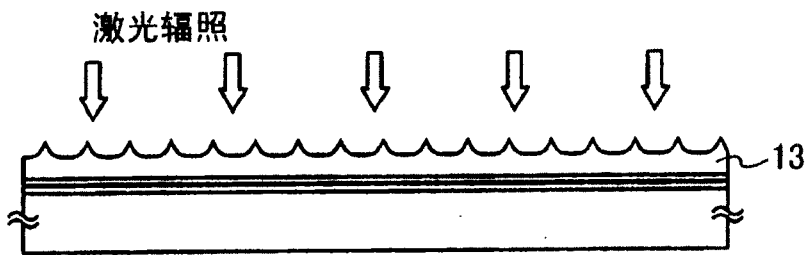


图 28A



- 10: 衬底
- 11: 基底绝缘膜(在此表示两层结构)
- 12: 非晶硅膜
- 13: 晶体硅膜

图 28B