

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6414231号
(P6414231)

(45) 発行日 平成30年10月31日(2018.10.31)

(24) 登録日 平成30年10月12日(2018.10.12)

(51) Int.Cl. F I
 HO4R 3/00 (2006.01) HO4R 3/00 320
 HO4R 19/04 (2006.01) HO4R 19/04

請求項の数 15 (全 9 頁)

(21) 出願番号	特願2016-571024 (P2016-571024)	(73) 特許権者	000003067
(86) (22) 出願日	平成26年6月5日(2014.6.5)		T D K株式会社
(65) 公表番号	特表2017-517217 (P2017-517217A)		東京都港区芝浦三丁目9番1号
(43) 公表日	平成29年6月22日(2017.6.22)	(74) 代理人	110000305
(86) 国際出願番号	PCT/EP2014/061726		特許業務法人青莪
(87) 国際公開番号	W02015/185144	(72) 発明者	ロッカ, ジノ
(87) 国際公開日	平成27年12月10日(2015.12.10)		デンマーク国, コペンハーゲン, ハフネホルメン 62, 1エムエフ
審査請求日	平成29年1月6日(2017.1.6)	(72) 発明者	ロムバッハ, ビルミン ヘルマン オットー
			デンマーク国, コンゲンツ リングバイ, クリスチャン テンス アレー 72
		審査官	下林 義明

最終頁に続く

(54) 【発明の名称】 マイク用電子回路及びマイクを動作させる方法

(57) 【特許請求の範囲】

【請求項1】

マイク用の電子回路であって、
 第1の端子と第2の端子とを備え、
 前記電子回路は、第1のモードまたは第2のモードで選択的に動作可能で、前記第1のモードでは、前記第1の端子がマイク出力用に構成され、前記第2のモードでは、前記第2の端子がマイク出力用に構成される電子回路。

【請求項2】

前記電子回路を前記第1または第2のモードに設定するためのメモリを備える請求項1記載の電子回路。

【請求項3】

少なくとも1つのスイッチャブル抵抗を備える請求項1または請求項2記載の電子回路。

【請求項4】

前記第1のモードにおいて、前記スイッチャブル抵抗がオンに切り替えられる請求項3記載の電子回路。

【請求項5】

前記第1及び第2のモードにおいて、前記第1の端子が電源用に構成される請求項1~4のいずれか1項記載の電子回路。

【請求項6】

トランスデューサから信号を受信するための信号入力を備え、前記スイッチャブル抵抗が、前記信号入力と前記第2の端子との間の電路に配置される請求項3または請求項4記載の電子回路。

【請求項7】

グランド用に構成される第3の端子を備える請求項1～6のいずれか1項記載の電子回路。

【請求項8】

トランスデューサから信号を受信するための信号入力と、グランド用に構成される第3の端子とを備え、前記スイッチャブル抵抗が、前記信号入力と前記第3の端子との間の電路に配置される請求項3または請求項4記載の電子回路。

10

【請求項9】

少なくとも1つのスイッチャブル抵抗と、前記スイッチャブル抵抗をオンに切り替えるために前記メモリによって制御可能な少なくとも1つのスイッチとを備える請求項2記載の電子回路。

【請求項10】

前記スイッチャブル抵抗が調整可能である請求項3、4、6、8及び9のいずれか1項記載の電子回路。

【請求項11】

少なくとも1つのスイッチャブル抵抗を備え、前記スイッチャブル抵抗が調整可能であり、前記メモリが、前記スイッチャブル抵抗の調整を制御する請求項2記載の電子回路。

20

【請求項12】

前記電子回路が特定用途向け集積回路(A S I C)である請求項1～11のいずれか1項記載の電子回路。

【請求項13】

請求項1～12のいずれか1項記載の電子回路と、トランスデューサとを備えるマイク。

【請求項14】

前記トランスデューサが、MEMS(微小電気機械システム)技術によって作成される請求項13記載のマイク。

【請求項15】

請求項13または請求項14記載のマイクを動作させる方法であって、前記第1または第2のモードを選択するステップと、マイクを選択されたモードで動作させるステップとを含む方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、マイク用電子回路に関する。具体的には、電子回路はA S I C(特定用途向け集積回路)として構成される。さらに、本開示は、電子回路を備えたマイクに関する。マイクはMEMS技術(微小電気機械システム)によって作成される。さらに、マイクを動作させる方法を開示している。

40

【背景技術】

【0002】

さまざまな用途に、マイクは3端子モードで動作する。3端子モードでは、電源用、グランド用及び出力用に別個の端子が用意される。別の用途には、2端子モードが要求される。2端子モードでは、電源及び出力が同じ端子に割り当てられる。

【発明の概要】

【発明が解決しようとする課題】

【0003】

本開示の目的は、改善された特性を有する電子回路及びマイクを提供することである。具体的には、様々なモードにおける電子回路の動作を可能とすることが、少なくともいく

50

つかの実施形態の目的である。さらに、マイクを動作させる改善された方法を提供することが本開示の目的である。

【課題を解決するための手段】

【0004】

本開示の一態様は、マイク用電子回路に関する。電子回路は、ASICとして構成される。電子回路は、第1の端子を備えている。第1の端子は、電源用に構成される。電源は、トランジスタなど、電子回路の構成部品に供給される。さらに、または代替として、電源は、電子回路に接続可能なトランスデューサを動作させるために供給される。

【0005】

電子回路は、第2の端子を備えている。第2の端子の機能は、電子回路の選択されたモードに依存する。

10

【0006】

電子回路は、第3の端子を備えている。第3の端子は、グランド用に構成する。

【0007】

一実施形態では、電子回路は、第1のモードで動作する。第1のモードでは、第2の端子は、マイクの出力用には構成されていない。代わりに、第2の端子は、グランドに接続される。第2の端子をグランドに容量的に接続するためにコンデンサを設けてもよい。また、コンデンサによって電磁干渉(EMI)保護がもたらされる。マイク出力は、第1の端子に設けられる。それに応じて、第1のモードでは、第1の端子は、電源及びマイク出力の両方用に構成される。第3の端子は、グランド用に構成される。第1のモードは、電源、マイク出力及びグランドが2つの端子に割り当てられるため、2端子モードとも称される。

20

【0008】

一実施形態では、電子回路は、第2のモードで動作する。第2のモードは、3端子モードである。第2のモードでは、第2の端子はマイク出力用に構成される。それに応じて、電気出力信号は、第2の端子に供給される。3端子モードでは、第1の端子は、電源用のみ構成される。第2のモードは、電源、マイク出力及びグランドが3つの端子に割り当てられるため、3端子モードとも称される。

【0009】

電子回路は、選択的に、第1のモード及び第2のモードで動作可能である。この目的のため、電子回路は、第1または第2のモードで動作するようにプログラム可能である。

30

【0010】

電子回路は、メモリを備える。メモリは不揮発性メモリであってもよい。メモリは、第1または第2のモードにおいて電子回路を設定するように構成される。具体的には、メモリは、モードの1つを選択するためにプログラム可能である。さらに、メモリは、マイクの感度の調整を可能とするように構成される。

【0011】

電子回路は、調整可能な負荷を備える。具体的には、電子回路は、少なくとも1つのスイッチャブル抵抗(switchable resistor)を備える。スイッチャブル抵抗は、メモリによって制御される。具体的には、メモリが抵抗のオンまたはオフを切り替える。ここで、「スイッチャブル」とは、抵抗を通して流れる電流量を、具体的にはスイッチをオープンまたはクローズすることによって制御することができることを意味する。抵抗を「オフに切り替える」または「非アクティブにする」ことは、抵抗を通して小さな電流が流れることを可能にすることを意味する。抵抗を「オンに切り替える」または「アクティブにする」ことは、抵抗を通して大きな電流が流れることを可能にすることを意味する。スイッチャブル抵抗は、マイクの電子回路それぞれの感度を、目標に調整することを可能にする。抵抗のオンとオフを切り替えることによって、同じ電子回路を第1及び第2のモードで使用できる。一実施形態では、スイッチャブル抵抗は、第1のモードでオンに切り替えられる。スイッチャブル抵抗は、第2のモードでオフに切り替えられる。

40

【0012】

50

第1のモードにおける電子回路の動作は、追加の外付け抵抗を必要としない。好ましくは、電子回路はASICで構成され、スイッチャブル抵抗は、ASICに組み込まれる。これによって、電子回路に必要なスペースを削減することができる。組み込まれた抵抗は、エリアをほとんど増加させないようにすることができる。さらに、抵抗を電子回路、具体的にはASICに組み込むことによって、マイクの感度のばらつきを低減することができる。感度のばらつきは、外付け部品の許容誤差に起因して生じる。

【0013】

電子回路は、少なくとも1つのスイッチを備える。スイッチを使用して、スイッチャブル抵抗をアクティブまたは非アクティブにする。具体的には、スイッチは、メモリによって制御される。プログラムされたモードに応じて、メモリは、スイッチをオープンまたはクローズする。それによって、スイッチャブル抵抗が、アクティブまたは非アクティブにされる。一実施形態では、第1のモードにおいてスイッチはクローズされる。第2のモードにおいてスイッチはオープンされる。

10

【0014】

一実施形態では、スイッチは、スイッチャブル抵抗と直列に接続される。抵抗をアクティブにするために、スイッチはクローズされる。抵抗を非アクティブにするために、スイッチはオープンされる。スイッチは、第1のモードにおいてクローズされ、第2のモードにおいてオープンされる。

【0015】

さらなる例として、スイッチは、抵抗と並列に接続される。抵抗をアクティブにするために、スイッチはオープンされる。抵抗を非アクティブにするために、スイッチはクローズされる。スイッチは、第1のモードにおいてオープンされ、第2のモードにおいてクローズされる。

20

【0016】

電子回路は、トランスデューサから信号を受信するための信号入力を備える。一実施形態では、スイッチャブル抵抗は、信号入力と第2の端子との間の電路に配置される。スイッチャブル抵抗は、さらなる抵抗と並列に接続される。

【0017】

一実施形態では、スイッチャブル抵抗は、信号入力と第3の端子との間の電路に配置される。スイッチが、抵抗と並列に接続される。

30

【0018】

一実施形態では、電子回路は、2つのスイッチャブル抵抗を備える。電子回路は、スイッチの各々が抵抗の1つに割り当てられた、2つのスイッチを備える。具体的には、電子回路は、例えば上記のように、第3の端子に接続された第1のスイッチャブル抵抗と、第2の端子に接続された第2のスイッチャブル抵抗とを備える。

【0019】

一実施形態では、少なくとも1つのスイッチャブル抵抗が調整可能である。好ましくは、メモリが、抵抗の調整を制御する。その調整によって、マイクの感度を調整することを可能にする。これによって、2端子モードにおいて顧客が要求する感度をもたらず値に抵抗を設定することを可能にする。その結果、抵抗に起因するだけでなくマイクの感度のばらつきにも起因する感度のばらつきが低減される。さらに、調整によって、マイクの消費電流及びTHD（総高調波歪）性能を調節することも可能にする。具体的には、メモリが抵抗の微調整を可能にする。

40

【0020】

本開示のさらなる態様は、電子回路及びトランスデューサを備えたマイクに関する。電子回路は、上記のように任意の構造的及び機能的特徴を備える。特定の態様との関連においてそれぞれの特徴が明記されていない場合であっても、マイクに関して記載された特徴は、電子回路に関連して本明細書にも開示され、その逆も同様である。

【0021】

トランスデューサは、MEMS技術の応用によって製作される。トランスデューサは、

50

コンデンサを備える。具体的には、音響入力信号が、トランスデューサの電気容量の変化をもたらす。すなわち、マイクは、コンデンサマイクである。トランスデューサは、ダイアフラム、及び1つまたは複数のバックプレートを備える。具体的には、トランスデューサは、シングルエンドまたは差動のトランスデューサである。

【0022】

本開示のさらなる態様によれば、マイクを動作させる方法が提供される。方法は、上記のようにマイクの任意の機能的及び構造的特徴を含む。特定の態様との関連においてそれぞれの特徴が明記されていない場合であっても、マイクに関して記載された特徴は、方法に関連して本明細書にも開示され、その逆も同様である。

【0023】

方法は、モードの1つを選択するステップを含む。具体的には、モードを選択するという事は、第1または第2のモードで動作するようにメモリをプログラムすることを意味する。さらに、方法は、選択されたモードにおいてマイクを動作させるステップを含む。

【0024】

方法は、少なくとも1つのスイッチャブル抵抗を調整するステップも含む。一例として、抵抗の微調整が行われる。抵抗を微調整するために、選択されたモードでマイクが動作させられる。そのとき、例えばマイク出力についての計測によって、マイクのパラメータが決定される。一例として、感度、THD性能または消費電流が決定される。その後、メモリをプログラムすることによって、抵抗値が調整される。これによって、マイクのパラメータを最適化することを可能にする。

【0025】

さらなる特徴、改善点及び有用性が、図に関連して以下の例示的な実施形態の記載から明らかとなる。

【図面の簡単な説明】

【0026】

【図1】第1のモードにおけるマイク2用の電子回路1の回路図を示す。

【図2】第2のモードにおけるマイク2用の電子回路1の回路図を示す。

【発明を実施するための形態】

【0027】

類似の素子、同種の素子及び同様の働きをする素子は、図において同じ符号で示されている。

【0028】

図1及び図2は、2つの異なるモードにおけるマイク用の電子回路1を示している。図1では、電子回路1は第1のモードになっており、図2では、電子回路1は第2のモードになっている。

【0029】

電子回路1は、特定用途向け電子回路(ASIC)である。電子回路1はダイとして作成される。

【0030】

マイク2は、音響入力信号を電気信号に変換するために、トランスデューサ3、具体的にはMEMSトランスデューサを備える。一例として、トランスデューサ3は、シリコンまたはガリウムヒ素などの半導体材料を含んでもよい。トランスデューサ3は、ダイアフラム、及び1つまたは複数のバックプレートを備える。一例として、ダイアフラムとバックプレートとの間の距離は、1 μ mから10 μ mの範囲である。トランスデューサ3は、例えば差動トランスデューサとして、またはシングルエンドトランスデューサとして構成される。

【0031】

マイク2は、MEMSダイ、及び電子回路1を備えたASICダイを備える。示されている電子回路1は、MEMSトランスデューサ以外の別のトランスデューサと共に使用される。マイク2は、例えばヘッドセットに使用され得る。

10

20

30

40

50

【 0 0 3 2 】

トランスデューサ 3 は、電子回路 1 に電氣的に接続されている。具体的には、電子回路 1 は、トランスデューサ 3 の信号を処理する。一例として、信号は増幅器として機能するトランジスタ 2 0、及び/またはさらなる部品 2 1 によって処理される。さらに、電子回路は、トランスデューサ 3 にバイアス電圧を供給するが、図に詳細には示していない。

【 0 0 3 3 】

電子回路 1 は、電子回路 1 を電圧源 5 に接続するための第 1 の端子 4 を備えている。抵抗 6 が、第 1 の端子 4 と電圧源 5 との間の接続部分に配置される。抵抗 6 は、電圧源 5 と直列に接続されている。

【 0 0 3 4 】

電子回路 1 は、電子回路 1 をグランドに接続するための第 3 の端子 7 を備えている。トランスデューサ 3 もグランドに接続される。

【 0 0 3 5 】

電子回路 1 は、電子回路 1 の動作モードに応じた機能を有する第 2 の端子 8 を備えている。端子 4、7、8 はピンとして構成される。

【 0 0 3 6 】

図 1 に示すように、電子回路 1 は、2 端子モードである第 1 のモードで動作可能である。第 1 のモードでは、第 2 の端子 8 は、マイク出力として使用されない。代わりに、第 1 のモードでは、第 2 の端子 8 は、コンデンサ 9 を介してグランドに接続される。コンデンサ 9 は、第 2 の端子 8 に直列に接続される。コンデンサ 9 は、電子回路 1 の一部ではなく、具体的には A S I C の一部ではない。

【 0 0 3 7 】

図 2 に示すように、電子回路 1 は、3 端子モードである第 2 のモードでも動作可能である。第 2 のモードでは、第 2 の端子 8 はマイク出力として使用される。第 2 の端子 8 にコンデンサは接続されない。音響入力にตอบสนองしてトランスデューサ 3 によって生成される電気信号が、第 2 の端子 8 に供給される。

【 0 0 3 8 】

図 1 及び図 2 に見られるように、電子回路 1 は、第 1 または第 2 のモードでの動作を可能にするためのメモリ 1 0 を備えている。メモリ 1 0 は、不揮発性メモリである。メモリ 1 0 は、制御入力 1 1 及びクロック入力 1 2 を備えている。メモリは、外部から、具体的には制御ピンを経由して制御入力 1 1 へアクセスすることによってプログラム可能である。制御入力 1 1 に供給される入力信号に応じて、メモリ 1 0 が電子回路 1 を第 1 または第 2 のモードで動作するように切り替える。

【 0 0 3 9 】

電子回路 1 は、第 1 のスイッチャブル抵抗 1 3 及び第 2 のスイッチャブル抵抗 1 4 を備えている。第 1 のスイッチャブル抵抗 1 3 は、第 3 の端子 7 に接続されている。具体的には、第 1 のスイッチャブル抵抗 1 3 は、第 3 の端子 7 に直列に接続されている。さらなる抵抗 1 5 が、第 1 のスイッチャブル抵抗 1 3 と並列に接続されている。第 1 のスイッチャブル抵抗 1 3 は、第 1 のスイッチ 1 6 によってアクティブまたは非アクティブにすることができる。第 2 のモードでは、第 1 のスイッチャブル抵抗 1 3 が非アクティブになるように、第 1 のスイッチ 1 6 はオープンになっている。

【 0 0 4 0 】

第 2 のスイッチャブル抵抗 1 4 は、第 2 の端子 8 に接続されている。第 2 のスイッチャブル抵抗 1 4 は、第 2 のスイッチ 1 7 によってアクティブまたは非アクティブにすることができる。第 2 のスイッチ 1 7 は、第 2 のスイッチャブル抵抗 1 4 と並列に接続されている。第 2 のモードでは、第 2 のスイッチャブル抵抗 1 4 がブリッジされて非アクティブにされるように、第 2 のスイッチ 1 7 はクローズになっている。

【 0 0 4 1 】

第 1 及び第 2 のスイッチ 1 6、1 7 は、メモリ 1 0 によって制御される。具体的には、メモリ 1 0 は、第 1 のスイッチ 1 6 の状態を制御する第 1 のスイッチ制御 1 8、及び第 2

10

20

30

40

50

のスイッチ 17 の状態を制御する第 2 のスイッチ制御 19 を備えている。電子回路 1 が第 1 のモードで動作させられるべきとき、メモリ 10 は、第 1 のスイッチ制御 18 を経由して対応する信号を供給することによって、第 1 のスイッチ 16 をクローズする。さらに、メモリ 10 は、第 2 のスイッチ制御 19 を経由して対応する信号を供給することによって、第 2 のスイッチ 17 をオープンする。第 1 及び第 2 のスイッチャブル抵抗 13、14 をアクティブにすることによって、第 1 のモードで要求される感度が達成される。

【0042】

電子回路 1 が第 2 のモードに切り替えられるとき、メモリ 10 は、第 1 のスイッチ 16 をオープンし、第 2 のスイッチ 17 をクローズする。その結果、第 1 及び第 2 のスイッチャブル抵抗 13、14 を非アクティブにすることができる。

10

【0043】

さらに、スイッチャブル抵抗 13、14 は、メモリ 10 によって調整可能である。具体的には、メモリ 10 は、第 1 及び第 2 それぞれのスイッチャブル抵抗 13、14 を調整するための、第 1 の調整制御 22 及び第 2 の調整制御 23 を備えている。これによって、スイッチャブル抵抗 13、14 の微調整を可能にしている。その結果、第 1 のモードにおける感度のばらつきが低減される。このばらつきは、抵抗からだけではなく、マイクの全体のばらつきからも生じる。したがって、全体のばらつきを低減することができる。具体的には、感度調整は、第 2 のスイッチャブル抵抗 14 を調整することによって達成することができる。さらに、具体的には第 1 のスイッチャブル抵抗 13 を調整することによって、マイクの消費電流及び THD 性能も調整することができる。

20

【符号の説明】

【0044】

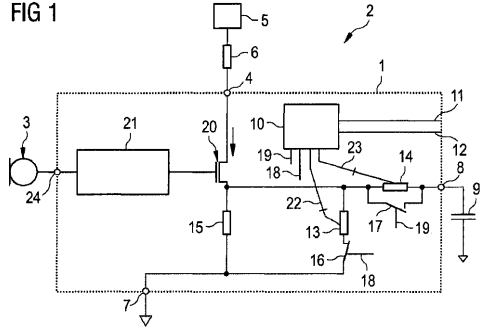
- 1 電子回路
- 2 マイク
- 3 トランスデューサ
- 4 第 1 の端子
- 5 電圧源
- 6 抵抗
- 7 第 3 の端子
- 8 第 2 の端子
- 9 コンデンサ
- 10 メモリ
- 11 制御入力
- 12 クロック入力
- 13 第 1 のスイッチャブル抵抗
- 14 第 2 のスイッチャブル抵抗
- 15 さらなる抵抗
- 16 第 1 のスイッチ
- 17 第 2 のスイッチ
- 18 第 1 のスイッチ制御
- 19 第 2 のスイッチ制御
- 20 トランジスタ
- 21 電子回路のさらなる部品
- 22 第 1 の調整制御
- 23 第 2 の調整制御
- 24 信号入力

30

40

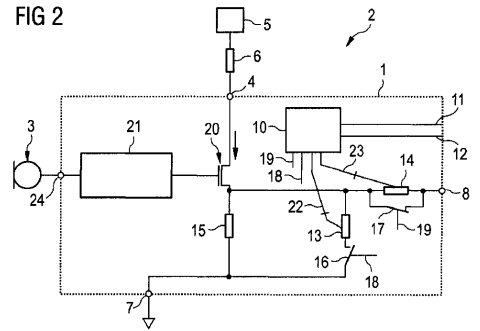
【 図 1 】

FIG 1



【 図 2 】

FIG 2



フロントページの続き

(56)参考文献 特開2012-025270(JP,A)
中国実用新案第202384000(CN,U)

(58)調査した分野(Int.Cl., DB名)

H04R 3/00 - 3/14

H04R 19/01 - 19/04