

# 新型專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 53220979  
 ※申請日期： 53.12.27 ※IPC 分類： H01R12/16

## 一、新型名稱：(中文/英文)

刀鋒伺服系統

## 二、申請人：(共1人)

姓名或名稱：(中文/英文)(簽章) ID : 22822281

廣達電腦股份有限公司

QUANTA COMPUTER INC.

指定 為應受送達人

代表人：(中文/英文)(簽章) 林百里

住居所或營業所地址：(中文/英文)

桃園縣龜山鄉文化二路188號

No. 188, Wen Hwa 2nd Rd., Kuei Shen Hsiang, Tao Yuan Shien, Taiwan,  
R. O. C.

國籍：(中文/英文) Taiwan 中華民國(R. O. C.)

## 三、創作人：(共2人)

姓名：(中文/英文)

1. 倪孝祖 NI, HSIAO-TSU D120843872

2. 吳政翔 WU, CHENG-HSIANG F121261992

國籍：(中文/英文)

1. Taiwan 中華民國(R. O. C.)

2. Taiwan 中華民國(R. O. C.)

**四、聲明事項：**

主張專利法第九十四條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第一百零八條準用第二十七條第一項國際優先權：

無主張專利法第一百零八條準用第二十七條第一項國際優先權：

主張專利法第一百零八條準用第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

## 八、新型說明：

### 【新型所屬之技術領域】

本創作是有關於一種刀鋒伺服器系統，且特別是有關於一種將刀鋒伺服器上所有接腳之位置及功能加以鎖定之刀鋒伺服器系統。

### 【先前技術】

現今的刀鋒伺服器系統係為一種高密度(High-density)系統，通常可容納好幾片刀鋒伺服器(Server Blade)，而且每片刀鋒伺服器透過具有高密度接腳設計之連接器電性連接至中間平板(Middle Blade Board)。這些接腳係用以傳輸電源訊號、高速訊號、低速訊號以及通用序列匯流排(Universal Serial Bus, USB)訊號等。

然而，刀鋒伺服器系統的設計往往必須在提昇刀鋒伺服器之性能與節省刀鋒伺服器於平板使用空間取得一個平衡。因此，在有限空間中利用具有適當接腳定義之連接器來提供刀鋒伺服器所需之功能，其重要性更甚於提供高速訊號傳輸效能。

再者，為了防止其他廠商仿效，設計者有必要在刀鋒伺服器之連接器上鎖定上述之所有接腳位置及功能，使得自行定義接腳所製造之刀鋒伺服器無法加以仿冒適用。

### 【新型內容】

有鑑於此，本創作的目的就是在提供一種刀鋒伺服器，藉由將刀鋒伺服器連接器之所有接腳之位置及功能加以鎖定，以避免不肖廠商仿效。

根據本創作的目的，提出一種刀鋒伺服器系統，其包括中間平板以及刀鋒伺服器。中間平板包括第一連接器，且刀鋒伺服器包括第二連接器，用以電性連接第一連接器。第二連接器具有符合

VHDM-HSD 8 row、Female、Right-Angle 以及 92 接腳特性規格之多支接腳。因此，可藉由鎖定這些接腳之位置及功能，避免其它廠商仿製本創作之刀鋒伺服系統。

根據本創作的目的，提出一種刀鋒伺服系統，其包括中間平板以及刀鋒伺服器。中間平板包括第一連接器，且刀鋒伺服器包括第二連接器，用以電性連接第一連接器。第二連接器具有符合符合 8 single rows、2 shielding rows、Female、Right-Angle 以及 99 接腳特性規格之多支接腳。因此，可藉由鎖定這些接腳之位置及功能，避免其它廠商仿製本創作之刀鋒伺服系統。

根據本創作的目的，提出一種刀鋒伺服系統，其包括中間平板以及刀鋒伺服器。中間平板包括第一連接器，且刀鋒伺服器包括第二連接器，用以電性連接第一連接器。第二連接器具有符合 High Speed、Male、double row 以及 84 接腳特性規格之多支接腳。因此，可藉由鎖定這些接腳之位置及功能，避免其它廠商仿製本創作之刀鋒伺服系統。

根據本創作的目的，提出一種刀鋒伺服系統，其包括中間平板以及刀鋒伺服器。中間平板包括第一連接器，且刀鋒伺服器包括第二連接器，用以電性連接第一連接器。第二連接器具有符合 High Speed、Male、double row 以及 120 接腳特性規格之多支接腳。因此，可藉由鎖定這些接腳之位置及功能，避免其它廠商仿製本創作之刀鋒伺服系統。

根據本創作的目的，提出一種刀鋒伺服系統，其包括中間平板以及刀鋒伺服器。中間平板包括第一連接器，且刀鋒伺服器包括第二連接器，用以電性連接第一連接器。第二連接器具有符合 High Speed、Male、double row 以及 40 接腳特性規格之多支接腳。因此，可藉由鎖定這些接腳之位置及功能，避免其它廠商仿

製本創作之刀鋒伺服系統。

為讓本創作之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

## 【實施方式】

請參考第 1 圖，其繪示依照本創作一較佳實施例刀鋒伺服系統結構側視圖。刀鋒伺服系統 100 包括中間平板 110 以及刀鋒伺服器 120。中間平板 110 包括第一連接器 112，且刀鋒伺服器 120 包括第二連接器 122，用以電性連接第一連接器 112。而且第二連接器 122 具有多支接腳 124，用以插接第一連接器 112 之多個插槽 114。接下來就以第二連接器 122 之各種規格之接腳位置及功能加以說明。

請參考第 2A 圖，其繪示第 1 圖中第二連接器 122 之第一規格接腳配置圖。上述第一規格係符合 STARCONN 公司之 Low\_EPT\_CONN 規格：特性為 Hard Metric 2.0mm、8 single rows、2 shielding rows、Female、Right-Angle、DIP 以及 99 接腳之連接器，例如型號 EPT 246-31300-15 之連接器。其中，EPT 代表電子精密技術(Electronic Precision Technology, EPT)。第二連接器 122 具有 A1~A11、B1~B11、C1~C11、D1~D11、E1~E11、F1~F11、G1~G11 以及 H1~H11 等 88 支接腳 124。

A1 接腳係為刀鋒伺服器存在信號 Present 接腳。A2 接腳以及 A3 接腳係為小型電腦系統界面(Small Computer System Interface, SCSI)需求(Request)信號 LVREQBM 及 LVREQBP 接腳。A4~A9 接腳為 SCSI 通道位元組信號對(Channel Byte Signal Pairs)LVSCDBP11、LVSCDBM11、LVSCDBM8、LVSCDBP8、LVSCDBM10、LVSCDBP10 接腳。B8~B9 接腳為 SCSI 通道位元組信號對 LVSCDBM9

# M270514

及 LVSCDBP9 接腳。E1~E2 接腳為 SCSI 通道位元組信號對 LVSCDBM5 及 LVSCDBP5 接腳。E4~E7 接腳為通道位元組信號對 LVSCDBM6、LVSCDBP6、LVSCDBM7 及 LVSCDBP7。F2~F11 接腳為通道位元組信號對 LVSCDBM0、LVSCDBP0、LVSCDBM1、LVSCDBP1、LVSCDBM2、LVSCDBP2、LVSCDBM3、LVSCDBP3、LVSCDBM4 以及 LVSCDBP4。G2~G9 接腳為 SCSI 通道位元組信號對 LVSCDBM12、LVSCDBP12、LVSCDBM13、LVSCDBP13、LVSCDBM14、LVSCDBP14、LVSCDBM15 以及 LVSCDBP15 接腳。B4~B5 接腳係為 SCSI 輸入/輸出信號 LVIOBM 及 LVIOBP 接腳。B6~B7 接腳係為選擇(Select)信號 LVSELBM 及 LVSELBP 接腳。C4~C5 接腳係為 SCSI 重置信號 LVRSTBM 及 LVRSTBP 接腳。C6~C7 接腳係為 SCSI 訊息信號 LVMSGBM 及 LVMSGBP 接腳。C8~C9 接腳係為 SCSI 命令/資料(Command/Data)信號 LVDCBP 及 LVDCBM 接腳。D4~D5 接腳係為 SCSI 警示(Attention)信號 LVANTBM 及 LVANTBP 接腳。

D6~D7 接腳係為 SCSI 通路全忙(Busy)信號 LVBSYBM 及 LVBSYBP 接腳。D8~D9 接腳係為 SCSI 認可(Acknowledge)LVACKBM 及 LVACKBP 信號。E3 接腳係為 SCSI 差動信號感應偵測(Differential Sense)輸入信號 DIFSENB 接腳。E8~E9 接腳係為 SCSI 高位元組同位檢查(High Byte Parity)信號 LVSCDBPHM 及 LVSCDBPHP 接腳。G10~G11 接腳係為 SCSI 低位元組同位檢查(Low Byte Parity)信號 LVSCDBPLM 及 LVSCDBPLP 接腳。A10~A11 接腳、B10~B11 接腳、C10~C11 接腳、D10~D11 接腳以及 E11 接腳係為系統 12V 電源信號接腳。B1 接腳係為待機 5V 電源信號 5VSBY 接腳。B2 接腳係為待機 5V 預先充電(Precharge)電源信號 5VSBY\_Pre 接腳。B3 接腳、C2~C3 接腳以及 D3 接腳係為刀鋒伺服器身分辨識 BLD\_ID1、BLD\_ID0、BLD\_ID2 及 BLD\_ID3 接腳。C1 接腳以及

# M270514

D1 接腳係為系統 5V 電源接腳。

D2 接腳係為系統 12V 預先充電電源信號接腳。F1 接腳係為機箱管理模組(Chassis Management Module, CMM)流量控制 CTS 信號 CMM\_CTS\_M 接腳。G1 接腳係為 CMM 流量控制 RTS 信號 CMM\_RTS\_M 接腳。H1 接腳係為顯示介面 I2C 匯流排資料信號 D2DATA 接腳。H2 接腳係為顯示介面 I2C 匯流排時脈信號 D2CLK 接腳。H3 接腳係為藍顯示信號 BLD\_B 接腳。H4 接腳係為綠顯示信號 BLD\_G 接腳。H5 接腳係為紅顯示信號 BLD\_R 接腳。H6 接腳係為顯示垂直同步信號 VSYNC 接腳。H7 接腳係為顯示水平同步信號 HSVNC 接腳。H8 接腳係為 USB 負信號 USB-接腳。H9 接腳係為 USB 正信號 USB+接腳。H10 接腳係為 I2C 匯流排時脈信號 I2C\_SCL 接腳。H11 接腳係為 I2C 匯流排資料信號 I2C\_SDA 接腳。此外，E10 與 Y1~Y11 接腳為接地(GND)接腳。

請參考第 2B 圖，其繪示第 1 圖中第二連接器 122 之第二規格接腳配置圖。上述第二規格係符合 Teradyne 公司之 Upper\_5G\_CONN 規格：特性為 VHDM-HSD 8 row、2.0mm、Female、Right-Angle、DIP 以及 92 接腳之連接器，例如型號 MOLEX 74680-0229 之連接器。第二連接器 122 具有 A1~A10、B1~B10、C1~C10、D1~D10、E1~E10、F1~F10、G1~G10 以及 H1~H10 等 80 支接腳 124。

A1、B1 接腳係為光纖/GIGA 網路差動配對(Differential Pair)1 發送器信號 FC\_GIGA\_TD1N 及 FC\_GIGA\_TD1P 接腳。A2、B2 接腳係為光纖/GIGA 網路差動配對 1 接收器信號 FC\_GIGA\_RD1N 及 FC\_GIGA\_RD1P 接腳。A3、B3 接腳係為 Infinite Band 主通道差動配對 1 接收器信號 IB\_RDN1\_P 及 IB\_RDP1\_P 接腳。A4、B4 接腳係為 Infinite Band 主通道差動配對 2 接收器信號

# M270514

IB\_RDN2\_P 及 IB\_RDP2\_P 接腳。A5、B5 接腳係為 Infinite Band 主通道差動配對 3 接收器信號 IB\_RDN3\_P 及 IB\_RDP3\_P 接腳。A6、B6 接腳係為 Infinite Band 主通道差動配對 4 接收器信號 IB\_RDN4\_P 及 IB\_RDP4\_P 接腳。A7、B7 接腳係為 Infinite Band 次通道差動配對 1 接收器信號 IB\_RDN1\_S 及 IB\_RDP1\_S 接腳。A8、B8 接腳係為 Infinite Band 次通道差動配對 2 接收器信號 IB\_RDN2\_S 及 IB\_RDP2\_S 接腳。

A9、B9 接腳係為 Infinite Band 次通道差動配對 3 接收器信號 IB\_RDN3\_S 及 IB\_RDP3\_S 接腳。A10、B10 接腳係為 Infinite Band 次通道差動配對 4 接收器信號 IB\_RDN4\_S 及 IB\_RDP4\_S 接腳。C1~C10 接腳係為接地 GND 接腳。D1、E1 接腳係為光纖/GIGA 網路差動配對 2 發送器信號 FC\_GIGA\_TD2N、FC\_GIGA\_TD2P 接腳。D2、E2 接腳係為光纖/GIGA 網路差動配對 2 接收器信號 FC\_GIGA\_RD2N、FC\_GIGA\_RD2P 接腳。D3、E3 接腳係為 Infinite Band 主通道差動配對 1 發送器信號 IB\_TDN1\_P 及 IB\_TDP1\_P 接腳。D4、E4 接腳係為 Infinite Band 主通道差動配對 2 發送器信號 IB\_TDN2\_P 及 IB\_TDP2\_P 接腳。D5、E5 接腳係為 Infinite Band 主通道差動配對 3 發送器信號 IB\_TDN3\_P 及 IB\_TDP3\_P 接腳。D6、E6 接腳係為 Infinite Band 主通道差動配對 4 發送器信號 IB\_TDN4\_P 及 IB\_TDP4\_P 接腳。

D7、E7 接腳係為 Infinite Band 次通道差動配對 1 發送器信號 IB\_TDN1\_S 及 IB\_TDP1\_S 接腳。D8、E8 接腳係為 Infinite Band 次通道差動配對 2 發送器信號 IB\_TDN2\_S 及 IB\_TDP2\_S 接腳。D9、E9 接腳係為 Infinite Band 次通道差動配對 3 發送器信號 IB\_TDN3\_S 及 IB\_TDP3\_S 接腳。D10、E10 接腳係為 Infinite Band 次通道差動配對 4 發送器信號 IB\_TDN4\_S 及 IB\_TDP4\_S 接



# M270514

腳。F1~F10 接腳係為接地 GND 接腳。G1 接腳係為區域匯流排 (Local Bus) 功能致能 0 信號 F\_EN0 接腳。G2 接腳係為區域匯流排功能致能 2 信號 F\_EN2 接腳。G3~G7 接腳係為區域匯流排資料位元 [0:4] 信號 S\_AD0~S\_AD4 接腳。G8 接腳係為 PS2 滑鼠時脈信號 MSCLK 接腳。G9 接腳係為 PS2 鍵盤時脈信號 KBCLK 接腳。

G10 接腳係為 Infinite Band 主通道總體輸入 / 輸出 (General Purpose Input/Output, GPIO) 信號 IB\_GPIO 接腳。H1 接腳係為刀鋒伺服器接合信號 Mated 接腳。H2 接腳係為區域匯流排功能致能 1 信號 F\_EN1 接腳。H3 接腳係為區域匯流排資料位元信號 S\_D0 接腳。H4 接腳係為區域匯流排選通 (Strobe) 信號 STROBE\_B 接腳。H5 接腳係為機箱管理模組 (Chassis Management Module, CMM) 接收流量控制信號 BLD\_RX 接腳。H6 接腳係為 CMM 傳輸流量控制信號 BLD\_TX 接腳。H7 接腳係為區域匯流排清除功能信號 CLEAR 接腳。H8 接腳係為 PS2 滑鼠資料信號 MSDATA 接腳。H9 接腳係為 PS2 鍵盤資料信號 KBDATA 接腳。H10 接腳係為 Infinite Band 次通道 GPIO 信號 IB\_GPIO\_S 接腳。

請參考第 2C 圖，其繪示第 1 圖中第二連接器 122 之第三規格接腳配置圖。上述第三規格係符合 Upper\_Daughter 規格：特性為 High Speed、0.8mm、Male、double row、differential pairs、SMD 以及 84 接腳之連接器，例如型號 Samtec QTE-042-03-F-D-DP-A 之連接器。第二連接器 122 具有第 1 接腳至第 84 接腳等 84 支接腳 124。

第 1 接腳及第 3 接腳係為光纖 / GIGA 網路差動配對 1 發送器信號 FC\_GIGA\_TDN1 及 FC\_GIGA\_TDPI1 接腳。第 2 接腳及第 4 接腳係為光纖 / GIGA 網路差動配對 1 接收器信號 FC\_GIGA\_RDN1 及 FC\_GIGA\_RDP1 接腳。第 5 接腳以及第 7 接腳係為光纖 / GIGA 網路

# M270514

差動配對 2 發送器信號 FC\_GIGA\_TDN2 及 FC\_GIGA\_TDP2 接腳。第 6 接腳以及第 8 接腳係為光纖/GIGA 網路差動配對 2 接收器信號 FC\_GIGA\_RDN2 及 FC\_GIGA\_RDP2 接腳。第 9 接腳以及第 11 接腳係為 Infinite Band 主通道差動配對 4 接收器信號 IB\_RDN4\_P 及 IB\_RDP4\_P 接腳。第 10 接腳以及第 12 接腳係為 Infinite Band 次通道差動配對 4 接收器信號 IB\_RDN4\_S 及 IB\_RDP4\_S 接腳。第 13 接腳以及第 15 接腳係為 Infinite Band 主通道差動配對 3 接收器信號 IB\_RDN3\_P 及 IB\_RDP3\_P 接腳。第 14 接腳以及第 16 接腳係為 Infinite Band 次通道差動配對 3 接收器信號 IB\_RDN3\_S 及 IB\_RDP3\_S 接腳。

第 17 接腳以及第 19 接腳係為 Infinite Band 主通道差動配對 2 接收器信號 IB\_RDN2\_P 及 IB\_RDP2\_P 接腳。第 18 接腳以及第 20 接腳係為 Infinite Band 次通道差動配對 2 接收器信號 IB\_RDN2\_S 及 IB\_RDP2\_S 接腳。第 21 接腳至第 23 接腳係為 Infinite Band 主通道差動配對 1 接收器信號 IB\_RDN1\_P 及 IB\_RDP1\_P 接腳。第 22 接腳以及第 24 接腳係為 Infinite Band 次通道差動配對 1 接收器信號 IB\_RDN1\_S 及 IB\_RDP1\_S 接腳。第 25 接腳以及第 27 接腳係為 Infinite Band 主通道差動配對 4 發送器信號 IB\_TDN4\_P 及 IB\_TDP4\_P 接腳。第 26 接腳以及第 28 接腳係為 Infinite Band 次通道差動配對 4 發送器信號 IB\_TDN4\_S 及 IB\_TDP4\_S 接腳。第 29 接腳以及第 31 接腳係為 Infinite Band 主通道差動配對 3 發送器信號 IB\_TDN3\_P 及 IB\_TDP3\_P 接腳。第 30 接腳以及第 32 接腳係為 Infinite Band 次通道差動配對 3 發送器信號 IB\_TDN3\_S 及 IB\_TDP3\_S 接腳。

第 33 接腳以及第 35 接腳係為 Infinite Band 主通道差動配對 2 發送器信號 IB\_TDN2\_P 及 IB\_TDP2\_P 接腳。第 34 接腳以及

第 36 接腳係為 Infinite Band 次通道差動配對 2 發送器信號 IB\_TDN2\_S 及 IB\_TDP2\_S 接腳。第 37 接腳以及第 39 接腳係為 Infinite Band 主通道差動配對 1 發送器信號 IB\_TDN1\_P 及 IB\_TDP1\_P 接腳。第 38 接腳以及第 40 接腳係為 Infinite Band 次通道差動配對 1 發送器信號 IB\_TDN1\_S 及 IB\_TDP1\_S 接腳。第 41 接腳係為 GIGA 網路運轉指示信號 GB\_LED 接腳。第 42 接腳係為 Infinite Band 主通道 GPIO 信號 IB\_GPIO\_P 接腳。第 43 接腳係為光纖運轉指示信號 FC\_LED 接腳。第 44 接腳係為 Infinite Band 次通道 GPIO 信號 IB\_GPIO\_S 接腳。第 45 接腳以及第 47 接腳係為 PCI 快速 (Express)B 通道時脈差動配對接收信號 EXPB\_100MHz\_CLK\_P 及 EXPB\_100MHz\_CLK\_N 接腳。第 46 接腳係為系統管理匯流排時脈信號 SMB4\_CLK 接腳。

第 48 接腳係為系統管理匯流排資料信號 SMB4\_DTA 接腳。第 49 接腳以及第 51 接腳係為 PCI 快速 B 通道差動配對 0 接收器信號 EXPB\_RXP0 及 EXPB\_RXN0 接腳。第 50 接腳以及第 52 接腳係為 PCI 快速 B 通道差動配對 0 發送器信號 EXPB\_TXP0 及 EXPB\_TXN0 接腳。第 53 接腳以及第 55 接腳係為 PCI 快速 B 通道差動配對 1 接收器信號 EXPB\_RXP1 及 EXPB\_RXN1 接腳。第 54 接腳以及第 56 接腳係為 PCI 快速 B 通道差動配對 1 發送器信號 EXPB\_TXP1 及 EXPB\_TXN1 接腳。第 57 接腳以及第 59 接腳係為 PCI 快速 B 通道差動配對 2 接收器信號 EXPB\_RXP2 及 EXPB\_RXN2 接腳。第 58 接腳以及第 60 接腳係為 PCI 快速 B 通道差動配對 2 發送器信號 EXPB\_TXP2 及 EXPB\_TXN2 接腳。第 61 接腳以及第 63 接腳係為 PCI 快速 B 通道差動配對 3 接收器信號 EXPB\_RXP3 及 EXPB\_RXN3 接腳。第 62 接腳以及第 64 接腳係為 PCI 快速 B 通道差動配對 3 發送器信號 EXPB\_TXP3 及 EXPB\_TXN3 接腳。

# M270514

第 65 接腳以及第 67 接腳係為 PCI 快速 B 通道差動配對 4 接收器信號 EXPB\_RXP4 及 EXPB\_RXN4 接腳。第 66 接腳以及第 68 接腳係為 PCI 快速 B 通道差動配對 4 發送器信號 EXPB\_TXP4 及 EXPB\_TXN4 接腳。第 69 接腳以及第 71 接腳係為 PCI 快速 B 通道差動配對 5 接收器信號 EXPB\_RXP5 及 EXPB\_RXN5 接腳。第 70 接腳以及第 72 接腳係為 PCI 快速 B 通道差動配對 5 發送器信號 EXPB\_TXP5 及 EXPB\_TXN5 接腳。第 73 接腳以及第 75 接腳係為 PCI 快速 B 通道差動配對 6 接收器信號 EXPB\_RXP6 及 EXPB\_RXN6 接腳。第 74 接腳以及第 76 接腳係為 PCI 快速 B 通道差動配對 6 發送器信號 EXPB\_TXP6 及 EXPB\_TXN6 接腳。第 77 接腳以及第 79 接腳係為 PCI 快速 B 通道差動配對 7 接收器信號 EXPB\_RXP7 及 EXPB\_RXN7 接腳。第 78 接腳以及第 80 接腳係為 PCI 快速 B 通道差動配對 7 發送器信號 EXPB\_TXP7 及 EXPB\_TXN7 接腳。第 81 接腳係為系統電源良好信號 SYS\_PWRGD2 接腳。第 82 接腳係為 LAN 功能喚醒(Wake UP)信號 WAKE\_N 接腳。第 83 接腳以及第 84 接腳係為接地 GND 接腳。以及，第 G1~G12 接腳係為接地(GND)接腳。

請參考第 2D 圖，其繪示第 1 圖中第二連接器 122 之第四規格接腳配置圖。上述第四規格係符合 Down\_Daughter 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 120 接腳之連接器，例如型號 Samtec QTE-060-03-F-D-D-A 之連接器。第二連接器 122 具有第 1 接腳至第 120 接腳等 120 支接腳 124。

第 1 接腳至第 9 接腳分別為 PCI 位址/資料信號 P2\_AD27、P2\_AD31、P2\_AD26、P2\_AD30、P2\_AD25、P2\_AD29、P2\_AD24、P2\_AD28 及 P2\_AD23 接腳。第 11 接腳、第 13 接腳、第 15 接腳、第 17 接腳、第 19 接腳、第 21 接腳、第 23 接腳、第 25 接腳、第 27 接腳以及第 29 接腳分別為 PCI 位址/資料信號 P2\_AD22、P2\_AD21、

# M270514

P2\_AD20、P2\_AD19、P2\_AD18、P2\_AD17、P2\_AD16、P2\_AD15、P2\_AD14 及 P2\_AD13 接腳。第 31 接腳、第 33 接腳、第 35 接腳、第 37 接腳、第 39 接腳、第 41 接腳、第 43 接腳、第 45 接腳、第 47 接腳以及第 49 接腳分別為 PCI 位址/資料信號 P2\_AD12、P2\_AD11、P2\_AD10、P2\_AD9、P2\_AD8、P2\_AD7、P2\_AD6、P2\_AD5、P2\_AD4 及 P2\_AD3 接腳。

第 51 接腳、第 53 接腳、第 55 接腳、第 57 接腳、第 59 接腳、第 61 接腳、第 63 接腳、第 65 接腳、第 67 接腳以及第 69 接腳分別為 PCI 位址/資料信號 P2\_AD2、P2\_AD1、P2\_AD0、P2\_AD63、P2\_AD62、P2\_AD61、P2\_AD60、P2\_AD59、P2\_AD58 及 P2\_AD57 接腳。第 71 接腳、第 73 接腳、第 75 接腳、第 77 接腳、第 79 接腳、第 81 接腳、第 83 接腳、第 85 接腳、第 87 接腳以及第 89 接腳分別為 PCI 位址/資料信號 P2\_AD56、P2\_AD55、P2\_AD54、P2\_AD53、P2\_AD52、P2\_AD51、P2\_AD50、P2\_AD49、P2\_AD48 及 P2\_AD47 接腳。

第 91 接腳、第 93 接腳、第 95 接腳、第 97 接腳、第 99 接腳、第 101 接腳、第 103 接腳、第 105 接腳、第 107 接腳、第 109 接腳、第 111 接腳、第 113 接腳、第 115 接腳、第 117 接腳以及第 119 接腳分別為 PCI 位址/資料信號 P2\_AD46、P2\_AD45、P2\_AD44、P2\_AD43、P2\_AD42、P2\_AD41、P2\_AD40、P2\_AD39、P2\_AD38、P2\_AD37、P2\_AD36、P2\_AD35、P2\_AD34、P2\_AD33 以及 P2\_AD32 接腳。G1 接腳至 G12 接腳係為接地 GND 接腳。第 10 接腳係為光纖存在信號 FC\_PRESENT\_N 接腳。第 12 接腳、第 14 接腳、第 84 接腳以及第 86 接腳係為 PCI 中斷信號 PCIIRQ-L7、PCIIRQ-L6、PCIIRQ-L10、PCIIRQ-L9 接腳。

第 16 接腳係為 PCI 時脈信號 PCIX\_CLK1 接腳。第 18 接腳係

# M270514

為 PCI 重置信號 PCIX\_RST-L 接腳。第 20 接腳係為 PCI 允許(Grant) 匯流排 0 信號 P2\_PGNT-L0 接腳。第 22 接腳為 PCI 需求(Request) 匯流排 0 信號 P\_REQ-L0 接腳。第 24 接腳為 PCI 同步檢查(Parity) 信號 P2\_PAR 接腳。第 26 接腳為 PCI 停止信號 P2\_STOP-L 接腳。第 28 接腳為 PCI 裝置選擇信號 P2\_DEVSEL-L 接腳。第 30 接腳為 PCI 目標準備信號 P2\_TRDY-L 接腳。第 32 接腳為 PCI 啟動程序準備信號 P2\_IRDY-L 接腳。第 34 接腳為 PCI 資料框(Frame)信號 P2\_FREAME-L 接腳。

第 36 接腳為 PCI 系統錯誤信號 P2\_SERR-L 接腳。第 38 接腳為 PCI 同位元錯誤(Parity Error)信號 P2\_PERR-L 接腳。第 40 接腳為 I2C 時脈信號 SMBO\_SCL 接腳。第 42 接腳、第 44 接腳、第 46 接腳、第 48 接腳、第 60 接腳、第 62 接腳、第 64 接腳及第 66 接腳為 PCI 匯流排命令(Bus Command)及位元組致能(Byte Enable)信號 P2\_CBE-L3、P2\_CBE-L2、P2\_CBE-L1、P2\_CBE-L0、P2\_CBE-L7、P2\_CBE-L6、P2\_CBE-L5、P2\_CBE-L4 接腳。第 50 接腳為 66Mhz 致能信號 P2\_M66EN 接腳。第 52 接腳為 64 位元傳輸(Transfer)認可(Acknowledge)信號 P2\_ACK64-L 接腳。

第 54 接腳為 64 位元傳輸需求(Request)信號 P2\_REQ64 接腳。第 56 接腳為 64 位元同步檢查信號 P2\_PAR64 接腳。第 58 接腳為 I2C 資料信號 SMBO\_SDA 接腳。第 68 接腳為 PIC-X 支援能力信號 PCIXCAP 接腳。第 70 接腳為 PCI 需求匯流排 2 信號 P\_REQ-L2 接腳。第 72 接腳為 PCI 允許(Grant)匯流排 2 信號 P2\_PGNT-L2 接腳。第 74 接腳為 PCI 時脈信號 PCIX\_CLK2 接腳。第 76 接腳為初始化(Initialization)元件選擇 2 信號 IDSEL2 接腳。第 78 接腳為初始化元件選擇 1 信號 IDSEL1 接腳。第 80 接腳為 PCI 鎖定信號 P2\_LOCK-L 接腳。

第 82 接腳為 PCI 電源事件管理(PME)信號 RESERVE\_PME-L 接腳。第 88 接腳為 SCSI 中斷 B 信號 SCSI\_IRQB-L 接腳。第 90 接腳為 SCSI 中斷 A 信號 SCSI\_IRQA-L 接腳。第 92 接腳，用以作為一 ZCR 存在信號 ZCR\_PRESENT-L 接腳。第 94 接腳為 ZCR 允許匯流排信號 ZCR\_GNT-L 接腳。第 96 接腳為待機 5V 電源信號 VCC5SBY 接腳。第 98 接腳為待機 3.3V 電源信號 VCC3\_3SBY 接腳。第 100 接腳、第 102 接腳、第 104 接腳及第 106 接腳為系統 5V 電源信號 VCC5 接腳。第 108 接腳、第 110 接腳、第 112 接腳、第 114 接腳、第 116 接腳及第 118 接腳為系統 3.3V 電源信號 VCC3\_3 接腳。第 120 接腳為系統 12V 電源信號接腳。

請參考第 2E 圖，其繪示第 1 圖中第二連接器 122 之第五規格接腳配置圖。上述第五規格係符合 PCI\_Base\_Conn 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 40 接腳之連接器，例如型號 Samtec QTE-020-03-F-D-A 之連接器。第二連接器 122 具有第 1 接腳至第 40 接腳等 40 支接腳 124。

第 1 接腳為 PCI 系統錯誤信號 SERR 接腳。第 2 接腳為 PCI 同位元(Parity)錯誤信號 PERR 接腳。第 4 接腳為系統管理匯流排時脈信號 SMB\_CLK2 接腳。第 6 接腳為系統管理匯流排資料信號 SMB\_DATA2 接腳。第 3 接腳、第 5 接腳、第 7 接腳、第 8 接腳、第 13 接腳至第 16 接腳、第 22 接腳、第 23 接腳以及第 31 接腳至第 35 接腳為接地 GND 接腳。

第 9 接腳至第 12 接腳為系統 12V 電源信號接腳。第 17 接腳至第 21 接腳為系統 3.3V 電源信號接腳。第 24 接腳、第 26 接腳、第 28 接腳以及第 30 接腳為系統 5V 電源信號接腳。第 25 接腳、第 27 接腳以及第 29 接腳為系統 1.5V 電源信號接腳。第 36 接腳以及第 38 接腳為待機 3.3V 電源信號 3V3STB 接腳。第 37 接腳為

# M270514

PCI 存在 1 信號 PRESENT1 接腳。第 39 接腳為 PCI 存在 2 信號 PRESENT2 接腳。第 40 接腳為 PCI 電源管理事件 (PME) 信號 PME 接腳。

請參考第 2F 圖，其繪示第 1 圖中第二連接器 122 之第五規格之另一接腳配置圖。上述第五規格係符合 PCI\_Base\_Conn 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 40 接腳之連接器，例如型號 Samtec QTE-020-03-F-D-A 之連接器。第二連接器 122 具有第 1 接腳至第 40 接腳等 40 支接腳 124。

第 1 接腳以及第 3 接腳為 PCI 快速 A 通道差動配對 1 發送器信號 EXPA\_TX\_N1 及 EXPA\_TX\_P1 接腳。第 2 接腳為 PCI 基板 (Base Board) 存在信號 PRESENT 接腳。第 4 接腳為 PCI 匯流排重置信號 PCI\_RST 接腳。第 5 接腳、第 11 接腳、第 17 接腳、第 23 接腳、第 29 接腳、第 30 接腳、第 35 接腳、第 36 接腳為接地 GND 接腳。第 6 接腳為系統電源正常信號 SYSTEM\_PWR\_OK 接腳。第 7 接腳以及第 9 接腳為 PCI 快速 A 通道差動配對 3 接收器信號 EXPA\_RX\_P3 及 EXPA\_RX\_N3 接腳。第 8 接腳為系統管理匯流排時脈信號 SMB\_CLK 接腳。第 10 接腳為系統管理匯流排資料信號 SMB\_DATA 接腳。第 12 接腳為系統 12V 電源信號接腳。第 14 接腳為系統 5V 電源信號接腳。第 13 接腳以及第 15 接腳為 PCI 快速 A 通道差動配對 3 發送器信號 EXPA\_TX\_P3 及 EXPA\_TX\_N3 接腳。第 16 接腳、第 18 接腳、第 20 接腳以及第 22 接腳為系統 3.3V 電源信號接腳。第 19 接腳以及第 21 接腳為 PCI 快速 A 通道差動配對 2 接收器信號 EXPA\_RX\_N2 及 EXPA\_RX\_P2 接腳。第 24 接腳為待機 3.3V 電源信號 3V3STB 接腳。第 25 接腳以及第 27 接腳為 PCI 快速 A 通道差動配對 0 發送器信號 EXPA\_TX\_P0 及 EXPA\_TX\_N0 接腳。第 26 接腳以及第 28 接腳為系統 1.5V 電源信號接腳。第 31 接腳以及



第 33 接腳為 PCI 快速 A 通道差動配對 0 接收器信號 EXPA\_RX\_N0 及 EXPA\_RX\_P0 接腳。第 32 接腳以及第 34 接腳為 PCI 快速 A 通道差動配對 2 發送器信號 EXPA\_TX\_N2 及 EXPA\_TX\_P2 接腳。第 37 接腳以及第 39 接腳為 PCI 快速 A 通道差動配對 1 接收器信號 EXPA\_RX\_N1 及 EXPA\_RX\_P1 接腳。第 38 接腳以及第 40 接腳為 PCI 快速 A 通道時脈差動配對接收信號 EXPA\_CLOCK\_N 及 EXPA\_CLOCK\_P 接腳。

根據上述之較佳實施例，本創作刀鋒伺服系統之優點在於藉由刀鋒伺服器連接器之所有接腳鎖定為特殊功能接腳，自行研製之刀鋒伺服器透過連接器連接至中間平板，必無法正確地連接到中間平板產生所需之功能，因而無法適用本創作所設計之系統，有效避免不肖廠商之仿製。

綜上所述，雖然本創作已以一較佳實施例揭露如上，然其並非用以限定本創作，任何熟習此技藝者，在不脫離本創作之精神和範圍內，當可作各種之更動與潤飾，因此本創作之保護範圍當視後附之申請專利範圍所界定者為準。

## 【圖式簡單說明】

第 1 圖繪示依照本創作一較佳實施例刀鋒伺服系統結構方塊圖；

第 2A 圖繪示第 1 圖中第二連接器之第一規格接腳配置圖；

第 2B 圖繪示第 1 圖中第二連接器之第二規格接腳配置圖；

第 2C 圖繪示第 1 圖中第二連接器之第三規格接腳配置圖；

第 2D 圖繪示第 1 圖中第二連接器之第四規格接腳配置圖。

第 2E 圖繪示第 1 圖中第二連接器之第五規格接腳配置圖

第 2F 圖繪示第 1 圖中第二連接器之第五規格之另一接腳配置圖。

## 【主要元件符號說明】

100：刀鋒伺服系統

110：中間平板

112：第一連接器

114：插槽

120：刀鋒伺服器

122：第二連接器

124：接腳

### 五、中文新型摘要：

刀鋒伺服系統包括中間平板以及刀鋒伺服器。刀鋒伺服器包括第二連接器用以電性連接中間平板之第一連接器。第二連接器具有符合一特定規格之多支接腳，上述特定規格包括一符合 VHDM-HSD 8 row、Female、Right-Angle 以及 92 接腳特性之規格；一符合 8 single rows、2 shielding rows、Female、Right-Angle 以及 99 接腳特性之規格；一符合 High Speed、Male、double row 以及 84 接腳特性之規格；一符合 High Speed、Male、double row 以及 120 接腳特性之規格；以及一符合 High Speed、Male、double row 以及 40 接腳特性之規格。

### 六、英文新型摘要：

七、指定代表圖：

(一)、本案指定代表圖為：第 2A 圖

(二)、本案代表圖之元件代表符號簡單說明：無

## 九、申請專利範圍：

1. 一種刀鋒伺服器系統，包括：

一中間平板(Middle Plane Board)，包括一第一連接器；以及

一刀鋒伺服器(Server Blade)，包括一第二連接器，用以電性連接該第一連接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：

一 A1 接腳，用以作為一刀鋒伺服器存在信號接腳；

一 A2 接腳以及一 A3 接腳，用以作為小型電腦系統界面(Small Computer System Interface, SCSI)需求(Request)信號接腳；

一 A4 接腳至一 A9 接腳、一 B8 接腳、一 B9 接腳、一 E1 接腳、一 E2 接腳、一 E4 接腳至一 E7 接腳，一 F2 接腳至一 F11 接腳以及一 G2 接腳至一 G9 接腳，用以作為 SCSI 通道位元組信號對(Channel Byte Signal Pairs)接腳；

一 B4 接腳以及一 B5 接腳，用以作為 SCSI 輸入/輸出信號接腳；

一 B6 接腳以及一 B7 接腳，用以作為選擇信號接腳；

一 C4 接腳以及一 C5 接腳，用以作為 SCSI 重置信號接腳；

一 C6 接腳以及一 C7 接腳，用以作為 SCSI 訊息信號接腳；

一 C8 接腳以及一 C9 接腳，用以作為 SCSI 命令/資料(Command/Data)信號接腳；

一 D4 接腳以及一 D5 接腳，用以作為 SCSI 警示(Attention)信號接腳；

一 D6 接腳以及一 D7 接腳，用以作為 SCSI 通路全忙(Busy)信號接腳；

# M270514

— D8 接腳以及一 D9 接腳，用以作為 SCSI 認可 (Acknowledge) 信號；

— E3 接腳，用以作為一 SCSI 差動信號感應偵測 (Differential Sense) 輸入信號接腳；

— E8 接腳以及一 E9 接腳，用以作為 SCSI 高位元組同位檢查 (High Byte Parity) 信號接腳；

— G10 接腳以及一 G11 接腳，用以作為 SCSI 低位元組同位檢查 (Low Byte Parity) 信號接腳；

— A10 接腳、一 A11 接腳、一 B10 接腳、一 B11 接腳、一 C10 接腳、一 C11 接腳、一 D10 接腳、一 D11 接腳以及一 E11 接腳，用以作為系統 12V 電源信號接腳；

— B1 接腳，用以作為一待機 5V 電源信號接腳；

— B2 接腳，用以作為一待機 5V 預先充電 (Precharge) 電源信號接腳；

— B3 接腳、一 C2 接腳、一 C3 接腳以及一 D3 接腳，用以作為刀鋒伺服器 ID 腳位；

— C1 接腳以及一 D1 接腳，用以作為系統 5V 電源接腳；

— D2 接腳，用以作為一系統 12V 預先充電電源信號接腳；

— F1 接腳，用以作為一機箱管理模組 (Chassis Management Module, CMM) 流量控制 CTS 接腳；

— G1 接腳，用以作為一 CMM 流量控制 RTS 接腳；

— H1 接腳，用以作為一顯示介面 I2C 匯流排資料信號接腳；

— H2 接腳，用以作為一顯示介面 I2C 匯流排時脈信號接腳；

— H3 接腳，用以作為一藍顯示信號接腳；

- 一 H4 接腳，用以作為一綠顯示信號接腳；
- 一 H5 接腳，用以作為一紅顯示信號接腳；
- 一 H6 接腳，用以作為一顯示垂直同步信號接腳；
- 一 H7 接腳，用以作為一顯示水平同步信號接腳；
- 一 H8 接腳，用以作為一通用序列匯流排(USB)負信號接腳；
- 一 H9 接腳，用以作為一 USB 正信號接腳；
- 一 H10 接腳，用以作為一 I2C 匯流排時脈信號接腳；
- 一 E10 接腳與複數個第 Y1 至第 Y11 接腳，用以作為接地接腳；以及

一 H11 接腳，用以作為一 I2C 匯流排資料信號接腳。

2. 如申請專利範圍第 1 項所述之刀鋒伺服系統，其中該特定規格係符合一 Low\_EPT\_CONN 規格：特性為 Hard Metric 2.0mm、8 single rows、2 shielding rows、Female、Right-Angle、DIP 以及 99 支接腳。

3. 一種刀鋒伺服系統，包括：

一中間平板，包括一第一連接器；以及

一刀鋒伺服器，包括一第二連接器，用以電性連接該第一連接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：

一 A1 接腳以及一 B1 接腳，用以作為光纖/GIGA 網路差動配對(Differential Pair)1 發送器信號接腳；

一 A2 接腳以及一 B2 接腳，用以作為光纖/GIGA 網路差動配對 1 接收器信號接腳；

一 A3 接腳以及一 B3 接腳，用以作為 Infinite Band 主通道差動配對 1 接收器信號接腳；

一 A4 接腳以及一 B4 接腳，用以作為 Infinite Band 主通道

# M270514

差動配對 2 接收器信號接腳；

— A5 接腳以及一 B5 接腳，用以作為 Infinite Band 主通道  
差動配對 3 接收器信號接腳；

— A6 接腳以及一 B6 接腳，用以作為 Infinite Band 主通道  
差動配對 4 接收器信號接腳；

— A7 接腳以及一 B7 接腳，用以作為 Infinite Band 次通道  
差動配對 1 接收器信號接腳；

— A8 接腳以及一 B8 接腳，用以作為 Infinite Band 次通道  
差動配對 2 接收器信號接腳；

— A9 接腳以及一 B9 接腳，用以作為 Infinite Band 次通道  
差動配對 3 接收器信號接腳；

— A10 接腳以及一 B10 接腳，用以作為 Infinite Band 次通  
道差動配對 4 接收器信號接腳；

— C1 接腳至一 C10 接腳，用以作為接地接腳；

— D1 接腳以及一 E1 接腳，用以作為光纖/GIGA 網路差動配  
對 2 發送器信號接腳；

— D2 接腳以及一 E2 接腳，用以作為光纖/GIGA 網路差動配  
對 2 接收器信號接腳；

— D3 接腳以及一 E3 接腳，用以作為 Infinite Band 主通道  
差動配對 1 發送器信號接腳；

— D4 接腳以及一 E4 接腳，用以作為 Infinite Band 主通道  
差動配對 2 發送器信號接腳；

— D5 接腳以及一 E5 接腳，用以作為 Infinite Band 主通道  
差動配對 3 發送器信號接腳；

— D6 接腳以及一 E6 接腳，用以作為 Infinite Band 主通道  
差動配對 4 發送器信號接腳；



# M270514

- D7 接腳以及一 E7 接腳，用以作為 Infinite Band 次通道差動配對 1 發送器信號接腳；
- D8 接腳以及一 E8 接腳，用以作為 Infinite Band 次通道差動配對 2 發送器信號接腳；
- D9 接腳以及一 E9 接腳，用以作為 Infinite Band 次通道差動配對 3 發送器信號接腳；
- D10 接腳以及一 E10 接腳，用以作為 Infinite Band 次通道差動配對 4 發送器信號接腳；
- F1 接腳至一 F10 接腳，用以作為接地接腳；
- G1 接腳，用以作為一區域匯流排(Local Bus)功能致能 0 信號接腳；
- G2 接腳，用以作為一區域匯流排功能致能 2 信號接腳；
- G3 接腳至一 G7 接腳，用以作為區域匯流排資料位元[0:4]信號接腳；
- G8 接腳，用以作為一 PS2 滑鼠時脈信號接腳；
- G9 接腳，用以作為一 PS2 鍵盤時脈信號接腳；
- G10 接腳，用以作為一 Infinite Band 主通道總體輸入/輸出(General Purpose Input/Output, GPIO)接腳；
- H1 接腳，用以作為一刀鋒伺服器接合信號接腳；
- H2 接腳，用以作為一區域匯流排功能致能 1 信號接腳；
- H3 接腳，用以作為一區域匯流排資料位元信號接腳；
- H4 接腳，用以作為一區域匯流排選通(Strobe)信號接腳；
- H5 接腳，用以作為一機箱管理模組(Chassis Management Module, CMM)接收流量控制接腳；
- H6 接腳，用以作為一 CMM 傳輸流量控制接腳；
- H7 接腳，用以作為一區域匯流排清除功能接腳；

# M270514

- 一 H8 接腳，用以作為一 PS2 滑鼠資料接腳；
- 一 H9 接腳，用以作為一 PS2 鍵盤資料接腳；以及
- 一 H10 接腳，用以作為一 Infinite Band 次通道 GPIO 接腳。

4. 如申請專利範圍第 3 項所述之刀鋒伺服系統，其中該特定規格係符合一 Upper\_5G\_CONN 規格：特性為 VHDM-HSD 8 row、2.0mm、Female、Right-Angle、DIP 以及 92 支接腳。

5. 一種刀鋒伺服系統，包括：

- 一 中間平板，包括一第一連接器；以及
- 一 刀鋒伺服器，包括一第二連接器，用以電性連接該第一連接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：

- 一 第 1 接腳以及一第 3 接腳，用以作為光纖/GIGA 網路差動配對(Differential Pair)1 發送器信號接腳；

- 一 第 2 接腳以及一第 4 接腳，用以作為光纖/GIGA 網路差動配對 1 接收器信號接腳；

- 一 第 5 接腳以及一第 7 接腳，用以作為光纖/GIGA 網路差動配對 2 發送器信號接腳；

- 一 第 6 接腳以及一第 8 接腳，用以作為光纖/GIGA 網路差動配對 2 接收器信號接腳；

- 一 第 9 接腳以及一第 11 接腳，用以作為 Infinite Band 主通道差動配對 4 接收器信號接腳；

- 一 第 10 接腳以及一第 12 接腳，用以作為 Infinite Band 次通道差動配對 4 接收器信號接腳；

- 一 第 13 接腳以及一第 15 接腳，用以作為 Infinite Band 主通道差動配對 3 接收器信號接腳；

- 一 第 14 接腳以及一第 16 接腳，用以作為 Infinite Band

# M270514

次通道差動配對 3 接收器信號接腳；

一第 17 接腳以及一第 19 接腳，用以作為 Infinite Band 主通道差動配對 2 接收器信號接腳；

一第 18 接腳以及一第 20 接腳，用以作為 Infinite Band 次通道差動配對 2 接收器信號接腳；

一第 21 接腳至一第 23 接腳，用以作為 Infinite Band 主通道差動配對 1 接收器信號接腳；

一第 22 接腳以及一第 24 接腳，用以作為 Infinite Band 次通道差動配對 1 接收器信號接腳；

一第 25 接腳以及一第 27 接腳，用以作為 Infinite Band 主通道差動配對 4 發送器信號接腳；

一第 26 接腳以及一第 28 接腳，用以作為 Infinite Band 次通道差動配對 4 發送器信號接腳；

一第 29 接腳以及一第 31 接腳，用以作為 Infinite Band 主通道差動配對 3 發送器信號接腳；

一第 30 接腳以及一第 32 接腳，用以作為 Infinite Band 次通道差動配對 3 發送器信號接腳；

一第 33 接腳以及一第 35 接腳，用以作為 Infinite Band 主通道差動配對 2 發送器信號接腳；

一第 34 接腳以及一第 36 接腳，用以作為 Infinite Band 次通道差動配對 2 發送器信號接腳；

一第 37 接腳以及一第 39 接腳，用以作為 Infinite Band 主通道差動配對 1 發送器信號接腳；

一第 38 接腳以及一第 40 接腳，用以作為 Infinite Band 次通道差動配對 1 發送器信號接腳；

一第 41 接腳，用以作為一 GIGA 網路運轉指示信號接腳；

# M270514

一第 42 接腳，用以作為一 Infinite Band 主通道 GPIO 信號接腳；

一第 43 接腳，用以作為一光纖運轉指示信號接腳；

一第 44 接腳，用以作為一 Infinite Band 次通道 GPIO 信號接腳；

一第 45 接腳以及一第 47 接腳，用以作為 PCI 快速 (Express)B 通道時脈差動配對接收接腳；

一第 46 接腳，用以作為一系統管理匯流排時脈信號接腳；

一第 48 接腳，用以作為一系統管理匯流排資料信號接腳；

一第 49 接腳以及一第 51 接腳，用以作為 PCI 快速 B 通道差動配對 0 接收器接腳；

一第 50 接腳以及一第 52 接腳，用以作為 PCI 快速 B 通道差動配對 0 發送器接腳；

一第 53 接腳以及一第 55 接腳，用以作為 PCI 快速 B 通道差動配對 1 接收器接腳；

一第 54 接腳以及一第 56 接腳，用以作為 PCI 快速 B 通道差動配對 1 發送器接腳；

一第 57 接腳以及一第 59 接腳，用以作為 PCI 快速 B 通道差動配對 2 接收器接腳；

一第 58 接腳以及一第 60 接腳，用以作為 PCI 快速 B 通道差動配對 2 發送器接腳；

一第 61 接腳以及一第 63 接腳，用以作為 PCI 快速 B 通道差動配對 3 接收器接腳；

一第 62 接腳以及一第 64 接腳，用以作為 PCI 快速 B 通道差動配對 3 發送器接腳；

一第 65 接腳以及一第 67 接腳，用以作為 PCI 快速 B 通道差

動配對 4 接收器接腳；

一第 66 接腳以及一第 68 接腳，用以作為 PCI 快速 B 通道差

動配對 4 發送器接腳；

一第 69 接腳以及一第 71 接腳，用以作為 PCI 快速 B 通道差

動配對 5 接收器接腳；

一第 70 接腳以及一第 72 接腳，用以作為 PCI 快速 B 通道差

動配對 5 發送器接腳；

一第 73 接腳以及一第 75 接腳，用以作為 PCI 快速 B 通道差

動配對 6 接收器接腳；

一第 74 接腳以及一第 76 接腳，用以作為 PCI 快速 B 通道差

動配對 6 發送器接腳；

一第 77 接腳以及一第 79 接腳，用以作為 PCI 快速 B 通道差

動配對 7 接收器接腳；

一第 78 接腳以及一第 80 接腳，用以作為 PCI 快速 B 通道差

動配對 7 發送器接腳；

一第 81 接腳，用以作為一系統電源良好信號接腳；

一第 82 接腳，用以作為一 LAN 功能喚醒(Wake UP)信號接腳；

一第 83 接腳以及一第 84 接腳，用以作為接地接腳；以及

複數個第 G1 接腳至第 G12 接腳，用以作為接地接腳。

6. 如申請專利範圍第 5 項所述之刀鋒伺服系統，其中該特定規格係符合一 Upper\_Daughter 規格：特性為 High Speed、0.8mm、Male、double row、differential pairs、SMD 以及 84 支接腳。

7. 一種刀鋒伺服系統，包括：

一中間平板，包括一第一連接器；以及

一刀鋒伺服器，包括一第二連接器，用以電性連接該第一連

# M270514

接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：

一第 1 接腳至一第 9 接腳、一第 11 接腳、一第 13 接腳、一第 15 接腳、一第 17 接腳、一第 19 接腳、一第 21 接腳、一第 23 接腳、一第 25 接腳、一第 27 接腳、一第 29 接腳、一第 31 接腳、一第 33 接腳、一第 35 接腳、一第 37 接腳、一第 39 接腳、一第 41 接腳、一第 43 接腳、一第 45 接腳、一第 47 接腳、一第 49 接腳、一第 51 接腳、一第 53 接腳、一第 55 接腳、一第 57 接腳、一第 59 接腳、一第 61 接腳、一第 63 接腳、一第 65 接腳、一第 67 接腳、一第 69 接腳、一第 71 接腳、一第 73 接腳、一第 75 接腳、一第 77 接腳、一第 79 接腳、一第 81 接腳、一第 83 接腳、一第 85 接腳、一第 87 接腳、一第 89 接腳、一第 91 接腳、一第 93 接腳、一第 95 接腳、一第 97 接腳、一第 99 接腳、一第 101 接腳、一第 103 接腳、一第 105 接腳、一第 107 接腳、一第 109 接腳、一第 111 接腳、一第 113 接腳、一第 115 接腳、一第 117 接腳以及一第 119 接腳，用以作為 PCI 位址/資料接腳；

一 G1 接腳至一 G12 接腳，用以作為接地接腳；

一第 10 接腳，用以作為一光纖存在信號接腳；

一第 12 接腳、一第 14 接腳、一第 84 接腳以及一第 86 接腳，用以作為 PCI 中斷信號接腳；

一第 16 接腳，用以作為一 PCI 時脈信號接腳；

一第 18 接腳，用以作為一 PCI 重置信號接腳；

一第 20 接腳，用以作為一 PCI 允許(Grant)匯流排 0 信號接腳；

一第 22 接腳，用以作為一 PCI 需求(Request)匯流排 0 信號接腳；

# M270514

- 第 24 接腳，用以作為一 PCI 同步檢查 (Parity) 信號接腳；
- 第 26 接腳，用以作為一 PCI 停止信號接腳；
- 第 28 接腳，用以作為一 PCI 裝置選擇信號接腳；
- 第 30 接腳，用以作為一 PCI 目標準備信號接腳；
- 第 32 接腳，用以作為一 PCI 啟動程序準備信號接腳；
- 第 34 接腳，用以作為一 PCI 資料框 (Frame) 信號接腳；
- 第 36 接腳，用以作為一 PCI 系統錯誤信號接腳；
- 第 38 接腳，用以作為一 PCI 同位元錯誤 (Parity Error) 信號接腳；
- 第 40 接腳，用以作為一 I2C 時脈信號接腳；
- 第 42 接腳、一第 44 接腳、一第 46 接腳、一第 48 接腳、一第 60 接腳、一第 62 接腳、一第 64 接腳及一第 66 接腳，用以作為 PCI 匯流排命令 (Bus Command) 及位元組致能 (Byte Enable) 信號接腳；
- 第 50 接腳，用以作為一 66Mhz 致能信號接腳；
- 第 52 接腳，用以作為一 64 位元傳輸 (Transfer) 認可 (Acknowledge) 信號接腳；
- 第 54 接腳，用以作為一 64 位元傳輸需求 (Request) 信號接腳；
- 第 56 接腳，用以作為一 64 位元同步檢查信號接腳；
- 第 58 接腳，用以作為一 I2C 資料信號接腳；
- 第 68 接腳，用以作為一 PIC-X 支援能力信號接腳；
- 第 70 接腳，用以作為一 PCI 需求匯流排 2 信號接腳；
- 第 72 接腳，用以作為一 PCI 允許 (Grant) 匯流排 2 信號接腳；
- 第 74 接腳，用以作為一 PCI 時脈信號接腳；

一第 76 接腳，用以作為一初始化 (Initialization) 元件選擇 2 信號接腳；

一第 78 接腳，用以作為一初始化元件選擇 1 信號接腳；

一第 80 接腳，用以作為一 PCI 鎖定信號接腳；

一第 82 接腳，用以作為一 PCI 電源事件管理 (Power Management Event, PME) 信號接腳；

一第 88 接腳，用以作為一 SCSI 中斷 B 信號接腳；

一第 90 接腳，用以作為一 SCSI 中斷 A 信號接腳；

一第 92 接腳，用以作為一 ZCR 存在信號接腳；

一第 94 接腳，用以作為一 ZCR 允許匯流排信號接腳；

一第 96 接腳，用以作為一待機 5V 電源信號接腳；

一第 98 接腳，用以作為一待機 3.3V 電源信號接腳；

一第 100 接腳、一第 102 接腳、一第 104 接腳及一第 106 接腳，用以作為系統 5V 電源信號接腳；

一第 108 接腳、一第 110 接腳、一第 112 接腳、一第 114 接腳、一第 116 接腳及一第 118 接腳，用以作為系統 3.3V 電源信號接腳；以及

一第 120 接腳，用以作為一系統 12V 電源信號接腳。

8. 如申請專利範圍第 7 項所述之刀鋒伺服系統，其中該特定規格係符合一 Down\_Daughter 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 120 接腳。

9. 一種刀鋒伺服系統，包括：

一中間平板，包括一第一連接器；以及

一刀鋒伺服器，包括一第二連接器，用以電性連接該第一連接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：



# M270514

- 一第 1 接腳，用以作為一 PCI 系統錯誤信號接腳；
- 一第 2 接腳，用以作為一 PCI 同位元 (Parity) 錯誤信號接腳；
- 一第 4 接腳，用以作為一系統管理匯流排時脈信號接腳；
- 一第 6 接腳，用以作為一系統管理匯流排資料信號接腳；
- 一第 3 接腳、一第 5 接腳、一第 7 接腳、一第 8 接腳、一第 13 接腳至一第 16 接腳、一第 22 接腳、一第 23 接腳以及一第 31 接腳至一第 35 接腳，用以作為接地接腳；
- 一第 9 接腳至一第 12 接腳，用以作為系統 12V 電源信號接腳；
- 一第 17 接腳至一第 21 接腳，用以作為系統 3.3V 電源信號接腳；
- 一第 24 接腳、一第 26 接腳、一第 28 接腳以及一第 30 接腳，用以作為系統 5V 電源信號接腳；
- 一第 25 接腳、一第 27 接腳以及一第 29 接腳，用以作為系統 1.5V 電源信號接腳；
- 一第 36 接腳以及一第 38 接腳，用以作為待機 3.3V 電源信號接腳；
- 一第 37 接腳，用以作為一 PCI 存在 1 信號接腳；
- 一第 39 接腳，用以作為一 PCI 存在 2 信號接腳；以及
- 一第 40 接腳，用以作為一 PCI 電源管理事件 (Power Management Event, PME) 信號接腳。

10. 如申請專利範圍第 9 項所述之刀鋒伺服系統，其中該特定規格係符合一 PCI\_Base\_Conn 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 40 支接腳。

11. 一種刀鋒伺服系統，包括：

一中間平板，包括一第一連接器；以及

# M270514

一刀鋒伺服器，包括一第二連接器，用以電性連接該第一連接器，該第二連接器具有符合一特定規格之複數支接腳，該些接腳包括：

一第 1 接腳以及一第 3 接腳，用以作為 PCI 快速 A 通道差動配對 1 發送器信號接腳；

一第 2 接腳，用以作為一 PCI 基板(Base Board)存在信號接腳；

一第 4 接腳，用以作為一 PCI 匯流排重置信號接腳；

一第 5 接腳、一第 11 接腳、一第 17 接腳、一第 23 接腳、一第 29 接腳、一第 30 接腳、一第 35 接腳、一第 36 接腳，用以作為接地接腳；

一第 6 接腳，用以作為一系統電源正常信號接腳；

一第 7 接腳以及一第 9 接腳，用以作為 PCI 快速 A 通道差動配對 3 接收器信號接腳；

一第 8 接腳，用以作為一系統管理匯流排時脈信號接腳；

一第 10 接腳，用以作為一系統管理匯流排資料信號接腳；

一第 12 接腳，用以作為一系統 12V 電源信號接腳；

一第 13 接腳以及一第 15 接腳，用以作為 PCI 快速 A 通道差動配對 3 發送器信號接腳；

一第 14 接腳，用以作為系統 5V 電源信號接腳；

一第 16 接腳、一第 18 接腳、一第 20 接腳以及一第 22 接腳，用以作為系統 3.3V 電源信號接腳；

一第 19 接腳以及一第 21 接腳，用以作為 PCI 快速 A 通道差動配對 2 接收器信號接腳；

一第 24 接腳，用以作為待機 3.3V 電源信號接腳；

一第 25 接腳以及一第 27 接腳，用以作為 PCI 快速 A 通道差

# M270514

動配對 0 發送器信號接腳；

一第 26 接腳以及一第 28 接腳，用以作為系統 1.5V 電源信號接腳；

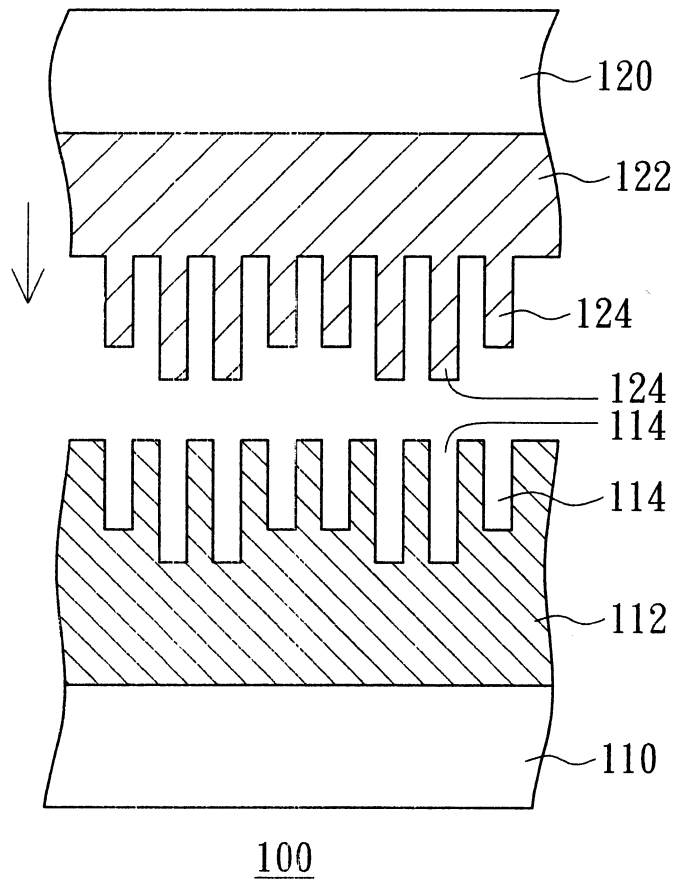
一第 31 接腳以及一第 33 接腳，用以作為 PCI 快速 A 通道差動配對 0 接收器信號接腳；

一第 32 接腳以及一第 34 接腳，用以作為 PCI 快速 A 通道差動配對 2 發送器信號接腳；

一第 37 接腳以及一第 39 接腳，用以作為 PCI 快速 A 通道差動配對 1 接收器信號接腳；以及

一第 38 接腳以及一第 40 接腳，用以作為 PCI 快速 A 通道時脈差動配對接收信號接腳。

12. 如申請專利範圍第 11 項所述之刀鋒伺服系統，其中該特定規格係符合一 PCI\_Base\_Conn 規格：特性為 High Speed、0.8mm、Male、double row、SMD 以及 40 支接腳。



第 1 圖



TW1836PA

|              |    |              |    |                   |    |           |    |           |
|--------------|----|--------------|----|-------------------|----|-----------|----|-----------|
| FC_GIGA_TDP1 | 04 | FC_GIGA_RDP1 | 31 | IB_TDP3_P         | 32 | IB_TDP3_S | 59 | EXPB_RXN2 |
| FC_GIGA_TDN2 | 06 | FC_GIGA_RDN2 | 33 | IB_TDN2_P         | 34 | IB_TDN2_S | 61 | EXPB_RXP3 |
| FC_GIGA_TDP2 | 08 | FC_GIGA_RDP2 | 35 | IB_TDP2_P         | 36 | IB_TDP2_S | 63 | EXPB_RXN3 |
| IB_RDN4_P    | 10 | IB_RDN4_S    | 37 | IB_TDN1_P         | 38 | IB_TDN1_S | 65 | EXPB_RXP4 |
| IB_RDP4_P    | 12 | IB_RDP4_S    | 39 | IB_TDP1_P         | 40 | IB_TDP1_S | 67 | EXPB_RXN4 |
| IB_RDN3_P    | 14 | IB_RDN3_S    | 41 | GB_LED            | 42 | IB_GPIO_P | 69 | EXPB_RXP5 |
| IB_RDP3_P    | 16 | IB_RDP3_S    | 43 | FC_LED            | 44 | IB_GPIO_S | 71 | EXPB_RXN5 |
| IB_RDN2_P    | 18 | IB_RDN2_S    | 45 | EXPB_100MHZ_CLK_P | 46 | SMB4_CLK  | 73 | EXPB_RXP6 |
| IB_RDP2_P    | 20 | IB_RDP2_S    | 47 | EXPB_100MHZ_CLK_N | 48 | SMB4_DAT  | 75 | EXPB_RXN6 |
| IB_RDN1_P    | 22 | IB_RDN1_S    | 49 | EXPB_RXP0         | 50 | EXPB_TXP0 | 77 | EXPB_RXP7 |
| IB_RDP1_P    | 24 | IB_RDP1_S    | 51 | EXPB_RXN0         | 52 | EXPB_TXN0 | 79 | EXPB_RXN7 |

第 2B 圖

TW1836PA

|    |              |    |              |    |                   |    |           |    |            |    |           |     |     |
|----|--------------|----|--------------|----|-------------------|----|-----------|----|------------|----|-----------|-----|-----|
| 01 | FC_GIGA_TDN1 | 02 | FC_GIGA_RDN1 | 29 | IB_TDN3_P         | 30 | IB_TDN3_S | 57 | EXPB_RXP2  | 58 | EXPB_TXP2 | G1  | GND |
| 03 | FC_GIGA_TDP1 | 04 | FC_GIGA_RDP1 | 31 | IB_TDP3_P         | 32 | IB_TDP3_S | 59 | EXPB_RXN2  | 60 | EXPB_TXN2 | G2  | GND |
| 05 | FC_GIGA_TDN2 | 06 | FC_GIGA_RDN2 | 33 | IB_TDN2_P         | 34 | IB_TDN2_S | 61 | EXPB_RXP3  | 62 | EXPB_TXP3 | G3  | GND |
| 07 | FC_GIGA_TDP2 | 08 | FC_GIGA_RDP2 | 35 | IB_TDP2_P         | 36 | IB_TDP2_S | 63 | EXPB_RXN3  | 64 | EXPB_TXN3 | G4  | GND |
| 09 | IB_RDN4_P    | 10 | IB_RDN4_S    | 37 | IB_TDN1_P         | 38 | IB_TDN1_S | 65 | EXPB_RXP4  | 66 | EXPB_TXP4 | G5  | GND |
| 11 | IB_RDP4_P    | 12 | IB_RDP4_S    | 39 | IB_TDP1_P         | 40 | IB_TDP1_S | 67 | EXPB_RXN4  | 68 | EXPB_TXN4 | G6  | GND |
| 13 | IB_RDN3_P    | 14 | IB_RDN3_S    | 41 | GB_LED            | 42 | IB_GPIO_P | 69 | EXPB_RXP5  | 70 | EXPB_TXP5 | G7  | GND |
| 15 | IB_RDP3_P    | 16 | IB_RDP3_S    | 43 | FC_LED            | 44 | IB_GPIO_S | 71 | EXPB_RXN5  | 72 | EXPB_TXN5 | G8  | GND |
| 17 | IB_RDN2_P    | 18 | IB_RDN2_S    | 45 | EXPB_100MHZ_CLK_P | 46 | SMB4_CLK  | 73 | EXPB_RXP6  | 74 | EXPB_TXP6 | G9  | GND |
| 19 | IB_RDP2_P    | 20 | IB_RDP2_S    | 47 | EXPB_100MHZ_CLK_N | 48 | SMB4_DAT  | 75 | EXPB_RXN6  | 76 | EXPB_TXN6 | G10 | GND |
| 21 | IB_RDN1_P    | 22 | IB_RDN1_S    | 49 | EXPB_RXP0         | 50 | EXPB_TXP0 | 77 | EXPB_RXP7  | 78 | EXPB_TXP7 | G11 | GND |
| 23 | IB_RDP1_P    | 24 | IB_RDP1_S    | 51 | EXPB_RXN0         | 52 | EXPB_TXN0 | 79 | EXPB_RXN7  | 80 | EXPB_TXN7 | G12 | GND |
| 25 | IB_TDN4_P    | 26 | IB_TDN4_S    | 53 | EXPB_RXP1         | 54 | EXPB_TXP1 | 81 | SYS_PWRGD2 | 82 | WAKE_N    |     |     |
| 27 | IB_TDP4_P    | 28 | IB_TDP4_S    | 55 | EXPB_RXN1         | 56 | EXPB_TXN1 | 83 | GND        | 84 | GND       |     |     |

第 2C 圖

TW1836PA

|    |         |    |              |    |         |    |            |     |         |     |               |     |     |
|----|---------|----|--------------|----|---------|----|------------|-----|---------|-----|---------------|-----|-----|
| 01 | P2_AD27 | 02 | P2_AD31      | 41 | P2_AD7  | 42 | P2_CBE-L3  | 81  | P2_AD51 | 82  | RESERVE_PME-L | G1  | GND |
| 03 | P2_AD26 | 04 | P2_AD30      | 43 | P2_AD6  | 44 | P2_CBE-L2  | 83  | P2_AD50 | 84  | PCIIRQ-L10    | G2  | GND |
| 05 | P2_AD25 | 06 | P2_AD29      | 45 | P2_AD5  | 46 | P2_CBE-L1  | 85  | P2_AD49 | 86  | PCIIRQ-L9     | G3  | GND |
| 07 | P2_AD24 | 08 | P2_AD28      | 47 | P2_AD4  | 48 | P2_CBE-L0  | 87  | P2_AD48 | 88  | SCSI_IRQB-L   | G4  | GND |
| 09 | P2_AD23 | 10 | FC_PRESENT_N | 49 | P2_AD3  | 50 | P2_M66EN   | 89  | P2_AD47 | 90  | SCSI_IRQA-L   | G5  | GND |
| 11 | P2_AD22 | 12 | PCIIRQ-L7    | 51 | P2_AD2  | 52 | P2_ACK64-L | 91  | P2_AD46 | 92  | ZCR_PRESENT-L | G6  | GND |
| 13 | P2_AD21 | 14 | PCIIRQ-L6    | 53 | P2_AD1  | 54 | P2_REQ64-L | 93  | P2_AD45 | 94  | ZCR_GNT-L     | G7  | GND |
| 15 | P2_AD20 | 16 | PCIX_CLK1    | 55 | P2_AD0  | 56 | P2_PAR64   | 95  | P2_AD44 | 96  | VCC5SBY       | G8  | GND |
| 17 | P2_AD19 | 18 | PCIX_RST-L   | 57 | P2_AD63 | 58 | SMB0_SDA   | 97  | P2_AD43 | 98  | VCC3_3SBY     | G9  | GND |
| 19 | P2_AD18 | 20 | P2_PGNT-L0   | 59 | P2_AD62 | 60 | P2_CBE-L7  | 99  | P2_AD42 | 100 | VCC5          | G10 | GND |
| 21 | P2_AD17 | 22 | P_REQ-L0     | 61 | P2_AD61 | 62 | P2_CBE-L6  | 101 | P2_AD41 | 102 | VCC5          | G11 | GND |
| 23 | P2_AD16 | 24 | P2_PAR       | 63 | P2_AD60 | 64 | P2_CBE-L5  | 103 | P2_AD40 | 104 | VCC5          | G12 | GND |
| 25 | P2_AD15 | 26 | P2_STOP-L    | 65 | P2_AD59 | 66 | P2_CBE-L4  | 105 | P2_AD39 | 106 | VCC5          |     |     |
| 27 | P2_AD14 | 28 | P2_DEVSEL-L  | 67 | P2_AD58 | 68 | PCIXCAP    | 107 | P2_AD38 | 108 | VCC3_3        |     |     |
| 29 | P2_AD13 | 30 | P2_TRDY-L    | 69 | P2_AD57 | 70 | P_REQ-L2   | 109 | P2_AD37 | 110 | VCC3_3        |     |     |
| 31 | P2_AD12 | 32 | P2_IRDY-L    | 71 | P2_AD56 | 72 | P2_PGNT-L2 | 111 | P2_AD36 | 112 | VCC3_3        |     |     |
| 33 | P2_AD11 | 34 | P2_FREAME-L  | 73 | P2_AD55 | 74 | PCIX_CLK2  | 113 | P2_AD35 | 114 | VCC3_3        |     |     |
| 35 | P2_AD10 | 36 | P2_SERR-L    | 75 | P2_AD54 | 76 | IDSEL2     | 115 | P2_AD34 | 116 | VCC3_3        |     |     |
| 37 | P2_AD9  | 38 | P2_PERR-L    | 77 | P2_AD53 | 78 | IDSEL1     | 117 | P2_AD33 | 118 | VCC3_3        |     |     |
| 39 | P2_AD8  | 40 | SMB0_SCL     | 79 | P2_AD52 | 80 | P2_LOCK-L  | 119 | P2_AD32 | 120 | 12V           |     |     |

第 2D 圖



TW1836PA

|    |           |    |          |
|----|-----------|----|----------|
| 02 | PERR      | 01 | SERR     |
| 04 | SMB_CLK2  | 03 | GND      |
| 06 | SMB_DATA2 | 05 | GND      |
| 08 | GND       | 07 | GND      |
| 10 | 12V       | 09 | 12V      |
| 12 | 12V       | 11 | 12V      |
| 14 | GND       | 13 | GND      |
| 16 | GND       | 15 | GND      |
| 18 | 3V3       | 17 | 3V3      |
| 20 | 3V3       | 19 | 3V3      |
| 22 | GND       | 21 | 3V3      |
| 24 | 5V        | 23 | GND      |
| 26 | 5V        | 25 | 1.5V     |
| 28 | 5V        | 27 | 1.5V     |
| 30 | 5V        | 29 | 1.5V     |
| 32 | GND       | 31 | GND      |
| 34 | GND       | 33 | GND      |
| 36 | 3V3STB    | 35 | GND      |
| 38 | 3V3STB    | 37 | PRESENT1 |
| 40 | PME       | 39 | PRESENT2 |

第 2E 圖

TW1836PA

|    |               |    |            |
|----|---------------|----|------------|
| 02 | PRESENT       | 01 | EXPA_TX_N1 |
| 04 | PCI_RST       | 03 | EXPA_TX_P1 |
| 06 | SYSTEM_PWR_OK | 05 | GND        |
| 08 | SMB_CLK       | 07 | EXPA_RX_P3 |
| 10 | SMB_DATA      | 09 | EXPA_RX_N3 |
| 12 | 12V           | 11 | GND        |
| 14 | 5V            | 13 | EXPA_TX_P3 |
| 16 | 3V3           | 15 | EXPA_TX_N3 |
| 18 | 3V3           | 17 | GND        |
| 20 | 3V3           | 19 | EXPA_RX_N2 |
| 22 | 3V3           | 21 | EXPA_RX_P2 |
| 24 | 3V3STB        | 23 | GND        |
| 26 | 1.5V          | 25 | EXPA_TX_P0 |
| 28 | 1.5V          | 27 | EXPA_TX_N0 |
| 30 | GND           | 29 | GND        |
| 32 | EXPA_TX_N2    | 31 | EXPA_RX_N0 |
| 34 | EXPA_TX_P2    | 33 | EXPA_RX_P0 |
| 36 | GND           | 35 | GND        |
| 38 | EXPA_CLOCK_N  | 37 | EXPA_RX_N1 |
| 40 | EXPA_CLOCK_P  | 39 | EXPA_RX_P1 |

第 2F 圖