



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년05월12일
 (11) 등록번호 10-1394572
 (24) 등록일자 2014년05월02일

(51) 국제특허분류(Int. Cl.)
 G02F 1/1335 (2006.01)
 (21) 출원번호 10-2008-0037585
 (22) 출원일자 2008년04월23일
 심사청구일자 2013년03월29일
 (65) 공개번호 10-2009-0111956
 (43) 공개일자 2009년10월28일
 (56) 선행기술조사문헌
 KR1020030075368 A*
 KR1020060079599 A*
 KR1020060134316 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
안수창
 서울특별시 구로구 신도림로 78, 신도림3차
 동아APT 306-1901 (신도림동)
정호영
 경기도 군포시 광정로 122, 주몽아파트 1003동
 2005호 (산본동)
 (74) 대리인
특허법인네이트

전체 청구항 수 : 총 5 항

심사관 : 정구용

(54) 발명의 명칭 **반투과형 액정표시장치 및 그 제조방법**

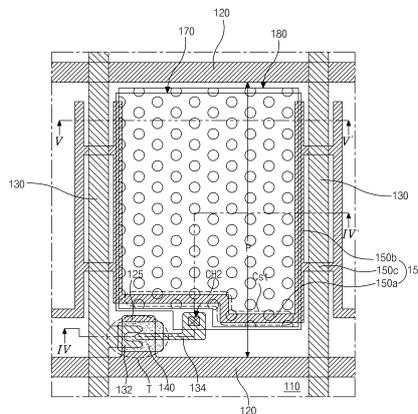
(57) 요약

본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 반사 모드와 투과 모드를 선택적으로 구현할 수 있는 반투과형 액정표시장치 및 그 제조방법에 관한 것이다.

이를 위한 본 발명에 따른 반투과형 액정표시장치용 어레이 기판은 기판과; 상기 기판 상의 일 방향으로 구성된 게이트 배선 및 게이트 전극과; 상기 게이트 배선과 평행하게 이격된 스토리지 배선과; 상기 게이트 배선 및 전극과 스토리지 배선을 덮는 게이트 절연막과; 상기 게이트 절연막 상의 상기 게이트 배선과 수직 교차하여 화소 영역을 정의하는 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차지점에 위치하는 박막트랜지스터와; 상기 박막트랜지스터를 덮는 엠보싱 처리된 보호막과; 상기 엠보싱 처리된 보호막 상에 위치하고, 50 ~ 100Å의 두께를 가지며 전기적으로 절연된 반투명판과; 상기 반투명판의 상부를 덮는 층간 절연막과; 상기 층간 절연막 상에 위치하고, 상기 박막트랜지스터와 연결된 화소 전극을 포함하는 것을 특징으로 한다.

전술한 구성에서, 반투명판은 조도 조절에 의해 반사판과 투과판의 역할을 병행할 수 있는 여과기의 역할을 하는 바, 화소 영역 내에 투과 영역과 반사 영역의 구분 없이 반사 모드와 투과 모드를 구현할 수 있는 것을 장점이 있다.

대표도 - 도3



특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

화소 영역과 비화소 영역으로 구분된 제 1 기관 및 제 2 기관에 있어서,

상기 비화소 영역에 대응된 블랙 매트릭스와, 상기 블랙 매트릭스 상의 컬러필터층과, 상기 컬러필터층 상부 면에 구성된 공통 전극을 포함하는 제 1 기관과;

상기 제 1 기관과 대향 합착되고, 일 방향으로 구성된 게이트 배선 및 게이트 전극과, 상기 게이트 배선 및 전극을 덮는 게이트 절연막과, 상기 게이트 절연막 상의 박막트랜지스터와, 상기 박막트랜지스터를 덮는 엠보싱 처리된 보호막과, 상기 보호막 상의 전기적으로 절연된 반투명판과, 상기 반투명판의 상부를 덮는 층간 절연막과, 상기 층간 절연막 상부에 위치하고, 상기 박막트랜지스터와 연결된 화소 전극을 포함하는 제 2 기관과;

상기 제 1 기관의 상부 면에 차례로 부착된 제 1 위상차판 및 제 1 편광판과;

상기 제 2 기관의 하부 면에 차례로 부착된 제 2 위상차판 및 제 2 편광판과;

상기 제 2 편광판과 이격된 배면에 위치하는 백라이트 유닛과;

상기 제 1 및 제 2 기관의 이격된 사이 공간에 개재된 액정층을 포함하는 반투과형 액정표시장치.

청구항 10

제 9 항에 있어서,

상기 제 1 및 제 2 위상차판은 $\lambda/4$ 의 위상차를 가지는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 11

제 9 항에 있어서,

투과 모드 시, 상기 반투명판은 투과판으로 이용하고, 상기 화소 전극과 공통 전극 간의 수직 전계로 화상을 구현하는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 12

제 9 항에 있어서,

반사 모드시, 상기 반투명판을 반사판으로 이용하고, 상기 화소 전극과 공통 전극 간의 수직 전계로 화상을 구현하는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 13

제 11 항 내지 제 12 항 중 어느 한 항에 있어서,

상기 투과 모드시 인가되는 파형과, 상기 반사 모드시 인가되는 파형은 서로 상반된 파형인 것을 특징으로 하는 반투과형 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 반사 모드와 투과 모드를 선택적으로 구현할 수 있는 반투과형 액정표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 지니고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

[0003] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 즉, 빛의 투과율은 액정층을 통과할 때 액정 물질의 광학적 특성에 의해 발생하는 위상 지연에 의해 결정되며, 이러한 위상 지연은 액정 물질의 굴절률 이방성과 어레이 기관과 컬러필터 기관 간의 이격 거리에 의해 결정된다.

[0005] 이러한 액정표시장치는 백라이트 유닛을 통해 발광된 내부광을 액정층에 투과시켜 화상을 표시하는 투과형 액정표시장치가 대체를 이루고 있으나, 이러한 투과형 액정표시장치는 백라이트 유닛의 전력 소모가 심하고, 부피를 많이 차지할 뿐만 아니라, 무게가 많이 나간다는 문제를 가지고 있다.

[0006] 또한, 투과형 액정표시장치는 밝은 외부 환경에서 액정 패널의 표면 반사에 의해 색대비비가 저하되는 문제로 시인성이 떨어지는 단점이 있다.

[0007] 진술한 문제를 해결하기 위해 자연광 또는 형광등과 같은 인조광을 포함하는 외부광을 반사부에 대응된 반사 전극에 반사시켜 화상을 표시하는 반사형 액정표시장치가 대두되었다.

[0008] 이러한 반사형 액정표시장치는 외부광을 광원으로 사용하므로 전체 전력 소모의 70% 이상을 차지하는 백라이트

유닛에 의한 전력 소모가 없고 백라이트 유닛이 사용되지 않으므로 부피 및 무게를 줄일 수 있는 장점이 있다. 그러나, 외부광은 항상 존재하는 것이 아니므로 반사형 액정표시장치는 자연광이 존재하는 낮이나, 형광등과 같은 인조광이 존재하는 건물 내부에서는 사용이 가능하지만 인조광이 존재하지 않는 야간에는 사용할 수 없다는 제약이 있다.

- [0009] 이러한 문제를 개선하기 위해 개발된 것이 투과 모드와 반사 모드의 장점을 겸용하여 사용하는 반투과형 액정표시장치이다.
- [0010] 이하, 첨부한 도면을 참조하여 종래에 따른 반투과형 액정표시장치에 대해 설명하도록 한다.
- [0011] 도 1은 종래의 반투과형 액정표시장치용 어레이 기관의 단위 화소를 나타낸 평면도이다.
- [0012] 도시한 바와 같이, 기관(10) 상에 매트릭스 형태로 수직 교차하여 화소 영역(P)을 정의하는 게이트 배선(20) 및 데이터 배선(30)이 구성된다. 또한, 상기 게이트 배선(20) 및 데이터 배선(30)의 교차지점에는 박막트랜지스터(T)가 구성된다.
- [0013] 상기 박막트랜지스터(T)는 게이트 배선(20)에서 연장된 게이트 전극(25)과, 상기 게이트 전극(25)과 중첩된 반도체층(미도시)과, 상기 데이터 배선(30)에서 연장된 소스 전극(32)과, 상기 소스 전극(32)과 이격된 드레인 전극(34)을 포함한다.
- [0014] 상기 드레인 전극(34)의 일부를 노출하는 드레인 콘택홀(CH1)을 통해 드레인 전극(34)과 접촉된 투과 전극(70)이 화소 영역(P)에 대응하여 구성된다.
- [0015] 이때, 상기 화소 영역(P)은 투과 모드와 반사 모드를 선택적으로 구현하기 위해 투과 영역(TA)과 반사 영역(RA)으로 세분화하여 설계된다. 상기 반사 영역(RA)에 대응하여 반사 전극(80)이 구성되는 바, 상기 반사 전극(80)은 층간 절연막(미도시)을 사이에 두고 투과 전극(70)과 중첩되도록 설계된다.
- [0016] 상기 반사 전극(80)은 투과 전극(70)과 전기적으로 연결되거나 전기적으로 절연된 플로팅 상태로 구성될 수 있다.
- [0017] 이하, 첨부한 도면을 참조하여 종래에 따른 반투과형 액정표시장치에 대해 상세히 설명하도록 한다.
- [0018] 도 2는 도 1의 II-II' 선을 따라 절단하여 나타낸 단면도로, 어레이 기관과 대향 합착된 컬러필터 기관을 함께 도시하고 있다.
- [0019] 도시한 바와 같이, 종래에 따른 반투과형 액정표시장치(90)는 서로 대향 합착되며, 화상을 구현하는 화소 영역(P)과 이를 제외한 비화소 영역(NP)으로 구분된 제 1 기관(5) 및 제 2 기관(10)과, 상기 제 1 및 제 2 기관(5, 10)의 사이 공간에 개재된 액정층(15)과, 상기 제 2 기관(10)의 배면에 위치하는 백라이트 유닛(미도시)을 포함한다. 이때, 상기 화소 영역(P)은 투과 영역(TA)과 반사 영역(RA)으로 세분화된다.
- [0020] 상기 제 1 기관(5)의 투명 기관(1) 하부 면에는 비화소 영역(NP)에 대응된 블랙 매트릭스(12)와, 상기 블랙 매트릭스(12)를 경계로 순차적으로 패터닝된 적(R), 녹(G), 청(B) 서브 컬러필터를 포함하는 컬러필터층(16)과, 상기 컬러필터층(16) 하부 면에 구성된 공통 전극(18)이 차례로 위치한다.
- [0021] 한편, 상기 제 2 기관(10)의 투명 기관(2) 상부 면에는 게이트 배선 및 게이트 전극(도 1의 20, 25)을 덮는 게이트 절연막(45)과, 상기 게이트 절연막(45) 상부 양측의 데이터 배선(30)과, 상기 데이터 배선(30)을 덮는 보호막(55)과, 상기 보호막(55) 상의 화소 영역(P)에 대응된 투과 전극(70)과, 상기 투과 전극(70)의 일부를 노출하는 픽셀 오프홀(PH)을 포함하는 층간 절연막(65)과, 상기 층간 절연막(65) 상의 반사 영역(RA)에 대응된 반사 전극(80)이 차례로 위치한다.
- [0022] 이때, 상기 반사 영역(RA)에 대응된 반사 전극(80)은 알루미늄(Al)과 같은 반사율이 뛰어난 도전성 물질 그룹 중 선택된 하나로 500 ~ 200Å의 두께로 구성되고, 상기 투과 전극(70)은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 물질 그룹 중 선택된 하나로 구성된다.
- [0023] 특히, 상기 반사 영역(RA)에서의 제 1 기관(5)과 제 2 기관(10) 간의 이격 거리인 제 1 셀갭(G1)과, 투과 영역(TA)에서의 제 1 기관(5)과 제 2 기관(10) 간의 이격 거리인 제 2 셀갭(G2)의 비가 $d : 2d$ 를 이루도록 설계된다.
- [0024] 상기 제 1 셀갭(G1)과 제 2 셀갭(G2)의 높이를 서로 다르게 설계하는 것은, 반사 영역(RA)의 경우 외부광으로부터 입사되는 빛이 액정층(15)을 통과하고 반사 전극(80)에 의해 재반사되는 과정에서 액정층(15)을 다시 한번

통과하여 총 2회를 통과하는 데 반해 투과 영역(TA)에서는 백라이트 유닛으로부터의 빛이 액정층(15)을 그대로 1회 통과하게 되는 데 따른 위상차를 보상하기 위함이다.

[0025] 그러나, 이러한 듀얼 셀갭 구조는 반사 영역(RA)과 투과 영역(TA)에서 제 1 및 제 2 셀갭(G1, G2) 간의 높이차를 달리 형성하기 위해 투과 영역(TA)에 대응된 유기절연막으로 이루어진 보호막(55)을 패턴하여 픽셀 오픈홀(POH)을 구성해야 하므로 공정이 복잡해지고, 제 1 셀갭(G1)과 제 2 셀갭(G2) 간의 높이차를 $d : 2d$ 로 정확하게 설계하는 데 공정적인 한계가 있다.

[0026] 또한, 종래의 반투과형 액정표시장치에서는 단위 화소 영역(P) 내에서 투과 영역(TA)과 반사 영역(RA)으로 구분하여 설계해야 하므로, 투과형 액정표시장치에 비해 반사 영역(RA)에 대응된 면적 만큼 개구율이 현격히 저하되는 문제가 있다.

[0027] 특히, 단위 화소 영역(P) 내에 투과 영역(TA)과 반사 영역(RA)을 구분하여 설계할 경우 두 영역 간의 경계 영역(F)에서 액정 분자가 제어되지 않는 전경선의 발생으로 화질이 저하되는 문제를 유발할 수 있다.

발명의 내용

해결 하고자하는 과제

[0028] 본 발명은 전술한 문제를 해결하기 위해 안출된 것으로, 반사 영역과 투과 영역의 구분 없이 반사 모드와 투과 모드를 구현하는 것을 통해 개구율을 향상시킴과 더불어, 공정의 단순화를 통해 생산 수율을 개선하는 것을 목적으로 한다.

과제 해결수단

[0029] 전술한 목적을 달성하기 위한 본 발명에 따른 반투과형 액정표시장치용 어레이 기판은 기판과; 상기 기판 상의 일 방향으로 구성된 게이트 배선 및 게이트 전극과; 상기 게이트 배선과 평행하게 이격된 스토리지 배선과; 상기 게이트 배선 및 전극과 스토리지 배선을 덮는 게이트 절연막과; 상기 게이트 절연막 상의 상기 게이트 배선과 수직 교차하여 화소 영역을 정의하는 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차지점에 위치하는 박막 트랜지스터와; 상기 박막트랜지스터를 덮는 엠보싱 처리된 보호막과; 상기 엠보싱 처리된 보호막 상에 위치하고, 50 ~ 100Å의 두께를 가지며 전기적으로 절연된 반투명판과; 상기 반투명판의 상부를 덮는 층간 절연막과; 상기 층간 절연막 상에 위치하고, 상기 박막트랜지스터와 연결된 화소 전극을 포함하는 것을 특징으로 한다.

[0030] 이때, 상기 반투명판은 알루미늄과 알루미늄 합금을 포함하는 도전성 물질 그룹 중 선택된 하나로 구성된다. 상기 화소 전극과 반투명판은 상기 화소 영역에 대응하여 서로 대응된 면적으로 중첩 설계된 것을 특징으로 한다.

[0031] 상기 반투명판은 투과 모드시에는 투과판의 기능을 하고, 반사 모드시에는 반사판의 기능을 한다. 상기 스토리지 배선은 상기 게이트 배선과 평행하게 이격된 수평부와, 상기 수평부에서 수직하게 분기된 다수의 수직부와, 양측의 상기 데이터 배선에 인접한 화소 영역 간에 위치하는 상기 수직부를 서로 연결하는 링크부를 포함한다.

[0032] 이때, 상기 스토리지 배선의 수평부를 제 1 전극으로 하고, 상기 제 1 전극과 중첩된 상기 화소 전극을 제 2 전극으로 하며, 상기 제 1 및 제 2 전극의 중첩된 사이 공간에 개재된 상기 보호막을 유전체층으로 하는 스토리지 커패시터가 구성된다.

[0033] 전술한 목적을 달성하기 위한 본 발명에 따른 반투과형 액정표시장치용 어레이 기판의 제조방법은 기판 상의 일 방향으로 구성된 게이트 배선 및 게이트 전극과, 상기 게이트 배선과 평행하게 이격된 스토리지 배선을 형성하는 단계와; 상기 게이트 배선 및 전극과 스토리지 배선 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 박막 트랜지스터를 형성하는 단계와; 상기 박막트랜지스터를 덮는 엠보싱 처리된 보호막을 형성하는 단계와; 상기 엠보싱 처리된 보호막 상에 50 ~ 100Å의 두께를 가지며 전기적으로 절연된 반투명판을 형성하는 단계와; 상기 반투명판 상에 층간 절연막을 형성하는 단계와; 상기 층간 절연막 상에 위치하고, 상기 박막트랜지스터와 연결된 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0034] 이때, 상기 반투명판은 알루미늄 또는 알루미늄 합금을 포함하는 도전성 물질 그룹 중 선택된 하나로 형성된다.

[0035] 전술한 목적을 달성하기 위한 본 발명에 따른 반투과형 액정표시장치는 화소 영역과 비화소 영역으로 구분된 제

1 기판 및 제 2 기판에 있어서, 상기 비화소 영역에 대응된 블랙 매트릭스와, 상기 블랙 매트릭스 상의 컬러필터층과, 상기 컬러필터층 상부 면에 구성된 공통 전극을 포함하는 제 1 기판과; 상기 제 1 기판과 대향 합착되고, 일 방향으로 구성된 게이트 배선 및 게이트 전극과, 상기 게이트 배선 및 전극을 덮는 게이트 절연막과, 상기 게이트 절연막 상의 박막트랜지스터와, 상기 박막트랜지스터를 덮는 엠보싱 처리된 보호막과, 상기 보호막 상의 전기적으로 절연된 반투명판과, 상기 반투명판의 상부를 덮는 층간 절연막과, 상기 층간 절연막 상부에 위치하고, 상기 박막트랜지스터와 연결된 화소 전극을 포함하는 제 2 기판과; 상기 제 1 기판의 상부 면에 차례로 부착된 제 1 위상차판 및 제 1 편광판과; 상기 제 2 기판의 하부 면에 차례로 부착된 제 2 위상차판 및 제 2 편광판과; 상기 제 2 편광판과 이격된 배면에 위치하는 백라이트 유닛과; 상기 제 1 및 제 2 기판의 이격된 사이 공간에 개재된 액정층을 포함하는 것을 특징으로 한다.

[0036] 상기 제 1 및 제 2 위상차판은 $\lambda/4$ 의 위상차를 가진다.

[0037] 이때, 투과 모드 시에는, 상기 반투명판은 투과판으로 이용하고, 상기 화소 전극과 공통 전극 간의 수직 전계로 화상을 구현하게 되고, 반사 모드시에는, 상기 반투명판을 반사판으로 이용하고, 상기 화소 전극과 공통 전극 간의 수직 전계로 화상을 구현하는 것을 특징으로 한다.

[0038] 특히, 상기 투과 모드시 인가되는 파형과, 상기 반사 모드시 인가되는 파형은 서로 상반된 파형인 것을 특징으로 한다.

효 과

[0039] 본 발명에서는 첫째, 화소 영역에 대응하여 50 ~ 100Å의 두께로 반투명판을 형성하는 것을 통해 조도 조절에 의해 투과 및 반사를 모두 구현할 수 있는 장점이 있다.

[0040] 둘째, 화소 영역에 대응하여 화소 전극과 반투명판을 중첩되도록 설계하는 것을 통해 반사 영역과 투과 영역의 구분 없이 없어지는 바, 개구율을 개선할 수 있게 된다.

[0041] 셋째, 화소 영역 내에 위치하는 셀갭을 이중 셀갭으로 구성할 필요가 없어지므로, 공정을 단순화할 수 있다.

[0042] 넷째, 화소 영역 내에 투과 전극과 반투명 전극을 중첩 설계하는 것을 통해, 반사 영역과 투과 영역 간의 경계면이 없어지므로 화질 불량 문제를 미연에 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

[0043] --- 실시예 ---

[0044] 본 발명에서는 빛의 조도에 따라 반사 및 투과를 모두 구현할 수 있는 반투명판을 적용함으로써, 단위 화소 영역 내에서 투과 영역과 반사 영역의 구분 없이 반투과형 액정표시장치를 구현할 수 있는 것을 특징으로 한다.

[0045] 이하, 첨부한 도면을 참조하여 본 발명에 따른 반투과형 액정표시장치에 대해 설명하도록 한다.

[0046] 도 3은 본 발명에 따른 반투과형 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도이다.

[0047] 도시한 바와 같이, 기판(110) 상의 일 방향으로 게이트 배선(120)과, 상기 게이트 배선(120)과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(130)을 구성한다.

[0048] 상기 화소 영역(P)의 가장자리를 따라 스토리지 배선(150)을 구성한다. 상기 스토리지 배선(150)은 게이트 배선(120)과 평행하게 이격된 수평부(150a)와, 상기 수평부(150a)에서 수직하게 분기된 다수의 수직부(150b)와, 양측의 데이터 배선(130)에 대응하여 인접한 화소 영역(P) 간에 위치하는 수직부(150b)를 연결하는 링크부(150c)를 포함한다. 이때, 상기 스토리지 배선(150)은 게이트 배선(120)과 동일층 동일 물질로 구성된다.

[0049] 상기 게이트 배선(120)과 데이터 배선(130)의 교차지점에 대응하여 박막트랜지스터(T)를 구성한다. 상기 박막트랜지스터(T)는 게이트 배선(120)에서 연장된 게이트 전극(125)과, 상기 게이트 전극(125)과 중첩된 반도체층(미도시)과, 상기 데이터 배선(130)에서 연장된 소스 전극(132)과, 상기 소스 전극(132)과 이격된 드레인 전극(134)을 포함한다. 상기 소스 전극(132)은 U자 형상으로, 상기 드레인 전극(134)은 U자 형상과 서로 맞물리는 I자 형상으로 구성된다.

- [0050] 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(140)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다.
- [0051] 상기 드레인 전극(134)의 일부를 노출시키는 드레인 콘택홀(CH2)을 통해 드레인 전극(134)과 연결된 화소 전극(170)을 화소 영역(P)에 대응하여 구성한다.
- [0052] 이때, 상기 스토리지 배선(150)의 수평부(150a)를 제 1 전극으로 하고, 상기 제 1 전극과 중첩된 화소 전극(170)을 제 2 전극으로 하며, 상기 제 1 및 제 2 전극의 중첩된 사이 공간에 개재된 절연막(미도시)을 유전체층으로 하는 스토리지 커패시터(Cst)를 구성한다.
- [0053] 또한, 상기 화소 영역(P)에 대응된 투과 전극(170) 중 드레인 콘택홀(CH1)이 구성된 면적을 제외하고, 투과 전극(170)과 대응되는 면적으로 반투명판(180)을 구성한다. 이러한 반투명판(180)은 전기적으로 절연된 플로팅 상태로 구성된다. 도면으로 제시하지는 않았지만, 상기 반투명판(180)은 드레인 전극(134)과 중첩된 상부를 제외한 화소 영역(P)의 전면에 대응하여 구성할 수도 있다.
- [0054] 상기 반투명판(180)은 50 ~ 100Å 두께로 구성하는 것을 특징으로 하는 바, 이러한 두께는 종래의 반사 전극(도 1의 80)에 비해 대략 1/10에 해당하는 두께이다. 이러한 반투명판(180)은 조도 조절에 의해 빛의 투과와 반사를 구현할 수 있는 여과기의 역할을 수행하게 된다.
- [0055] 즉, 도시하지 않은 센서(미도시)에 의해 외부 조도가 기준치 이상으로 측정되면 백라이트 유닛(미도시)을 오프시켜 반투명판(180)을 반사판으로 이용하고, 외부 조도가 기준치 이하로 측정되면 백라이트 유닛을 작동시켜 내부 조도를 높임으로써 반투명판(180)을 투과판으로 활용하는 것을 특징으로 한다. 즉, 투과 모드시에 백라이트 유닛으로부터 입사되는 빛이 매우 얇은 두께로 제작된 반투명판(180)을 그대로 투과되는 원리를 이용한 것이다.
- [0056] 일반적으로 외부 조도가 높은 주간에는 반투명판(180)을 반사판으로 이용하고, 외부 조도가 낮은 야간에는 투과판으로 이용하는 것을 특징으로 한다.
- [0057] 이러한 반투명판(180)은 엠보싱 처리된 보호막(미도시)을 사이에 두고 화소 전극(170)과 서로 다른 층에 구성된다. 엠보싱 처리된 보호막은 반사 모드시 반투명판(180)으로 입사되는 빛의 산란 특성을 통해 반사 효율을 높이는 기능을 한다. 이때, 상기 반투명판(180)을 화소 전극(170)의 상부에 구성할 경우 선택 구동시 화소 전극(170)으로 인가되는 데이터 신호를 표시할 수 없게 되는 바, 화소 전극(170)의 하부에 위치하도록 구성한다.
- [0058] 전술한 구성은 50 ~ 100Å의 두께로 반투명판을 구성하는 것을 통해 투과 영역과 반사 영역의 구분 없이 반사 모드와 투과 모드를 선택적으로 구현할 수 있는 것을 특징으로 한다.
- [0059] 이하, 본 발명에 따른 반투과형 액정표시장치용 어레이 기판의 제조방법을 통해 보다 상세히 설명하도록 한다.
- [0060] 도 4a 내지 도 4g는 도 3의 IV-IV'선을 따라 절단하여 공정 순서에 의해 나타낸 공정 단면도이다.
- [0061] 도 4a에 도시한 바와 같이, 기판(110) 상에 스위칭 영역(S), 화소 영역(P), 스토리지 영역(C), 게이트 영역(G) 및 데이터 영역(D)을 정의하는 단계를 진행한다. 상기 다수의 영역(S, P, C, G, D)이 정의된 기판(110) 상에 구리(Cu), 구리 합금(AINd), 알루미늄(Al), 알루미늄 합금(AINd) 및 크롬(Cr)과 같은 도전성 금속 그룹 중 선택된 하나로 게이트 금속층(미도시)을 형성하고 이를 패터닝하여, 상기 게이트 영역(G)의 일 방향으로 게이트 배선(도 3의 120)과, 상기 게이트 배선에서 연장된 게이트 전극(125)을 형성한다.
- [0062] 또한, 상기 스토리지 영역(C)에 대응하여 스토리지 배선(150)을 구성한다. 상기 스토리지 배선(150)은 게이트 배선과 평행하게 이격된 수평부(150a)와, 상기 수평부(150b)에서 수직하게 분기된 다수의 수직부(150b)와, 데이터 영역(D)을 사이에 두고 양측으로 분기된 수직부(150b)를 서로 연결하는 링크부(도 3의 150c)를 포함한다.
- [0063] 상기 게이트 배선, 게이트 전극(125)과 스토리지 배선(150)이 형성된 기판(110) 상에 산화 실리콘(SiO₂)과 질화 실리콘(SiNx)을 포함하는 무기절연물질 그룹 중 선택된 하나로 게이트 절연막(145)을 형성한다.
- [0064] 도 4b에 도시한 바와 같이, 상기 게이트 절연막(145)이 형성된 기판(110) 상에 순수 비정질 실리콘(a-Si:H)으로 이루어진 순수 비정질 실리콘층(미도시)과 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 불순물 비정질 실리콘층(미도시)을 차례로 적층 형성하고 이를 패터닝하여, 상기 스위칭 영역(S)에 대응하여 게이트 전극(125)과 중첩된 액티브층(140)과 오믹 콘택층(141)을 형성한다. 상기 액티브층(140)과 오믹 콘택층(141)을 포함하여 반도체층(142)이라 한다.
- [0065] 다음으로, 상기 반도체층(142)이 형성된 기판(110) 상에 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금

(AlNd) 및 크롬(Cr)을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하여 소스 및 드레인 금속층(미도시)을 형성하고 이를 패터닝하여, 상기 게이트 배선과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(130)과, 상기 데이터 배선(130)에서 연장되고 반도체층(142)과 접촉된 소스 전극(132)과, 상기 소스 전극(132)과 이격된 드레인 전극(134)을 형성한다.

- [0066] 다음으로, 상기 소스 및 드레인 전극(132, 134)의 이격된 사이로 노출된 오믹 콘택층(141)을 양측으로 분리 형성하고, 그 하부로 노출된 액티브층(140)을 과식각하여 백에치 타입의 채널(ch)을 형성한다.
- [0067] 이때, 상기 게이트 전극(125), 반도체층(142)과 소스 및 드레인 전극(132, 134)을 포함하여 박막트랜지스터(T)라 한다.
- [0068] 도 4c에 도시한 바와 같이, 상기 소스 및 드레인 전극(132, 134)과 데이터 배선(130)이 형성된 기판(110) 상에 벤조사이클로부텐(benzocyclobutene: BCB)과 아크릴계 수지를 포함하는 유기절연물질 그룹 중 선택된 하나로 보호막(155a)을 형성한다. 이러한 보호막(155a)은 감광성을 띠는 물질이 이용될 수 있는 데, 이 경우 별도의 포토 레지스트를 사용할 필요가 없게 된다.
- [0069] 다음으로, 상기 보호막(155a)이 형성된 기판(110) 상에 투과부(T1)와 차단부(T2)로 이루어진 마스크(M)를 정렬하는 바, 상기 화소 영역(P)에 대응하여 차단부(T2)와 투과부(T1)를 교대로 배치하고, 이를 제외한 전 영역은 차단부(T2)가 위치하도록 정렬한다.
- [0070] 다음으로, 상기 마스크(M)와 이격된 상부에서 노광 및 현상하게 되면, 일정한 간격 및 크기를 가지는 다수의 요부 패턴(concave pattern: CP)이 형성된다.
- [0071] 이때, 상기 요부 패턴(CP)은 보호막(155a)의 노출된 표면의 일 부분이 제거되어 움푹 들어간 형태로 설계된다. 도면으로 제시하지는 않았지만, 보호막(155a)의 노출된 표면으로부터 돌출된 철부 패턴으로 설계될 수도 있다. 즉, 상기 보호막(155a)은 빛을 받는 부분이 제거되는 포지티브 타입이나 빛을 받지 않는 부분이 제거되는 네거티브 타입이 이용될 수 있다.
- [0072] 도 4d에 도시한 바와 같이, 전술한 다수의 요부 패턴(도 4c의 CP)을 열처리에 의해 용융시킨 후, 경화시키게 되면 골곡진 엠보싱 처리된 보호막(155b)이 형성된다.
- [0073] 도 4e에 도시한 바와 같이, 상기 엠보싱 처리된 보호막(155b) 상에 알루미늄(Al) 및 알루미늄 합금(AlNd)을 포함하는 도전성 물질 그룹 중 선택된 하나를 50 ~ 100Å의 두께로 증착하여 반투명 금속층(미도시)을 형성하고 이를 패터닝하여, 상기 화소 영역(P)에 대응하여 전기적으로 절연된 플로팅 상태의 반투명판(180)을 형성한다. 도면으로 제시하지는 않았지만, 상기 반투명판(180)은 드레인 전극(134)과 중첩된 상부를 제외한 화소 영역(P)의 전면에 대응하여 구성할 수도 있다.
- [0074] 상기 반투명판(180)은 50 ~ 100Å의 매우 얇은 두께로 형성하는 것을 특징으로 하는 바, 이와 같은 두께는 종래의 반사 전극(도 1의 80)에 비해 1/10 정도의 두께에 해당된다. 이러한 두께로 형성되는 반투명판(180)은 조도 조절에 의해 반사판과 투과판의 역할을 병행할 수 있게 되는 바, 반사 모드시에는 반사판, 투과 모드시에는 투과판으로 활용할 수 있는 장점이 있다.
- [0075] 상기 반투명판(180)은 종래의 반사 전극과 비교하여 매우 얇은 두께로 형성되기 때문에, 조도 조절에 의해 빛의 투과와 반사를 모두 구현할 수 있는 여과기의 역할을 수행할 수 있게 된다.
- [0076] 즉, 도시하지 않은 센서에 의해 외부 조도가 기준치 이상으로 측정되면 백라이트 유닛(미도시)을 오픈시켜 반투명판(180)을 반사판으로 이용하고, 외부 조도가 기준치 이하로 측정되면 백라이트 유닛을 작동시켜 내부 조도를 높임으로써 반투명판(180)을 투과판으로 활용하는 것을 특징으로 한다. 즉, 투과 모드시에는 백라이트 유닛으로부터 입사되는 빛이 반투명판(180)을 그대로 투과되도록 하여 화소 전극(170)과 공통 전극(미도시) 간의 수직 전계를 통해 액정층(미도시)을 구동하여 화상을 구현하게 된다.
- [0077] 전술한 구성은 종래와 달리, 화소 영역(P) 내에 위치하는 화소 전극(170)과 반투명판(180)을 영역 구분 없이 중첩된 설계를 가지더라도 반투명판(180)이 선택적으로 반사 및 투과판의 역할을 병행할 수 있기 때문에, 투과 영역과 반사 영역으로 구분하여 설계할 필요가 없어지게 되는 바, 그 만큼 개구율을 향상시킬 수 있는 장점이 있다.
- [0078] 또한, 본 발명에서는 화소 영역(P) 내에서 투과 영역과 반사 영역의 구분이 없어지므로, 투과 영역과 반사 영역 간의 경계 영역에서 발생되던 액정의 이상 배열에 따른 전경선의 발생으로 화질 불량이 야기되는 문제를 원천적

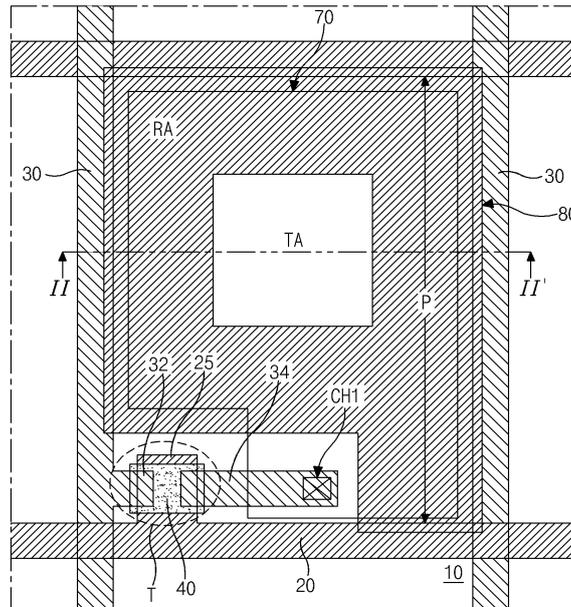
으로 방지할 수 있다.

- [0079] 도 4f에 도시한 바와 같이, 상기 반투명판(180)이 형성된 기판(110) 상부 전면에 산화 실리콘과 질화 실리콘을 포함하는 무기절연물질 그룹 중 선택된 하나 또는 벤조사이클로부텐과 아크릴계 수지를 포함하는 유기절연물질 그룹 중 선택된 하나로 층간 절연막(165)을 형성한다.
- [0080] 다음으로, 상기 드레인 전극(134)에 대응된 층간 절연막(165)과 엠보싱 처리된 보호막(155b)을 차례로 패터하여, 드레인 전극(134)의 일부를 노출시키는 드레인 콘택홀(CH2)을 형성한다.
- [0081] 도 4g에 도시한 바와 같이, 상기 드레인 콘택홀(CH2)을 포함하는 층간 절연막(165) 상부에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO) 등과 같은 투명한 도전성 물질 그룹 중 선택된 하나로 투명 금속층(미도시)을 형성하고 이를 패터하여, 상기 드레인 전극(134)과 연결된 화소 전극(170)을 화소 영역(P)에 대응하여 형성한다.
- [0082] 이상으로, 본 발명에 따른 반투과형 액정표시장치용 어레이 기판을 제작할 수 있다.
- [0083] 이하, 첨부한 도면을 참조하여 본 발명에 따른 반투과형 액정표시장치에 대해 보다 상세히 설명하도록 한다.
- [0084] 도 5는 본 발명에 따른 반투과형 액정표시장치를 개략적으로 나타낸 단면도로, 보다 상세하게는 도 3의 V-V' 선을 따라 절단하여 나타낸 도면으로, 어레이 기판과 대향 합착된 컬러필터 기판을 함께 도시하고 있다.
- [0085] 도시한 바와 같이, 본 발명에 따른 반투과형 액정표시장치(290)는 서로 대향 합착되며, 화상을 구현하는 화소 영역(P)과 이를 제외한 비화소 영역(NP)으로 구분된 제 1 기판(205) 및 제 2 기판(210)과, 상기 제 1 및 제 2 기판(205, 210)의 사이 공간에 개재된 액정층(215)과, 상기 제 2 기판(210)의 배면에 위치하는 백라이트 유닛(295)과, 상기 제 1 기판(205)의 상부 면에 차례로 부착되는 제 1 위상차판(272) 및 제 1 편광판(282)과, 상기 제 2 기판(210)의 하부 면에 차례로 부착되는 제 2 위상차판(274) 및 제 2 편광판(284)을 포함한다.
- [0086] 이때, 상기 제 1 기판(205)의 투명 기판(201) 하부 면에는 블랙 매트릭스(212)와, 상기 블랙 매트릭스(212)를 경계로 순차적으로 패터된 적(R), 녹(G), 청(B) 서브 컬러필터를 포함하는 컬러필터층(216)과, 상기 컬러필터층(216) 하부 면에 공통 전극(218)이 차례로 위치한다.
- [0087] 한편, 상기 제 2 기판(210)의 투명 기판(202) 상부 면에는 게이트 배선 및 게이트 전극(도 3의 220, 225)과 스토리지 배선(도 3의 250)을 덮는 게이트 절연막(245)과, 상기 게이트 절연막(245) 상의 박막트랜지스터(도 3의 T) 및 양측으로 이격된 데이터 배선(230)과, 상기 박막트랜지스터 및 데이터 배선(230)을 덮는 엠보싱 처리된 보호막(255b)과, 상기 엠보싱 처리된 보호막(255b) 상의 반투명판(280)과, 상기 반투명판(280)을 덮는 층간 절연막(265)과, 상기 층간 절연막(265) 상에 위치하고, 박막트랜지스터와 연결된 화소 전극(270)이 차례로 위치한다.
- [0088] 상기 제 1 및 제 2 위상차판(272, 274)은 $\lambda/4$ 의 위상차를 갖는 바, 이러한 제 1 및 제 2 위상차판(272, 274)은 빛의 편광 상태를 바꾸는 기능을 한다. 즉, 선편광을 좌 또는 우원 편광으로, 좌 또는 우원편광을 45도 또는 135도의 선편광으로 바꾸는 기능을 한다.
- [0089] 상기 제 1 및 제 2 편광판(282, 284)은 외부광을 소정의 기울기를 가지는 선편광으로 바꾸는 기능을 한다. 이때, 상기 제 1 및 제 2 편광판(282, 284)의 투과축은 서로 직교되게 배치되며, 제 1 및 제 2 편광판(282, 284)의 편광축과 평행한 선편광만을 투과시키는 기능을 한다. 상기 액정층(215)은 전압을 인가하는 경우에 장축이 수직 전계의 방향과 수직인 방향으로 배열하는 유전율 이방성이 양인 액정이 사용되었다고 가정한다.
- [0090] 진술한 구성을 갖는 본 발명에 따른 반투과형 액정표시장치에서 각 셀을 통과하는 빛의 진행 특성에 대해서는 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.
- [0091] 도 6a와 도 6b는 본 발명에 따른 반투과형 액정표시장치에서 각 셀을 통과하는 빛의 진행 특성을 설명하기 위한 도면이다.
- [0092] 도 6a에 도시한 바와 같이, 본 발명에 따른 반투과형 액정표시장치를 투과 모드로 사용할 경우 백라이트 유닛(395)을 구동시키고, 이 백라이트 유닛(395)으로부터 입사되는 내부광을 이용하게 된다.
- [0093] 이때, 선택 화소에 전압을 인가하지 않게 되면, 백라이트 유닛(395)으로부터 입사된 내부광 중 제 2 편광판(384)의 편광축과 동일한 선편광이 입사되고, 상기 선편광은 제 2 위상차판(374)을 통과하면서 좌원 편광으로 바뀌게 된다. 이때, 위상차를 가지지 않는 액정층(315)을 그대로 통과하게 되고, 제 1 위상차판(372)을 통과하

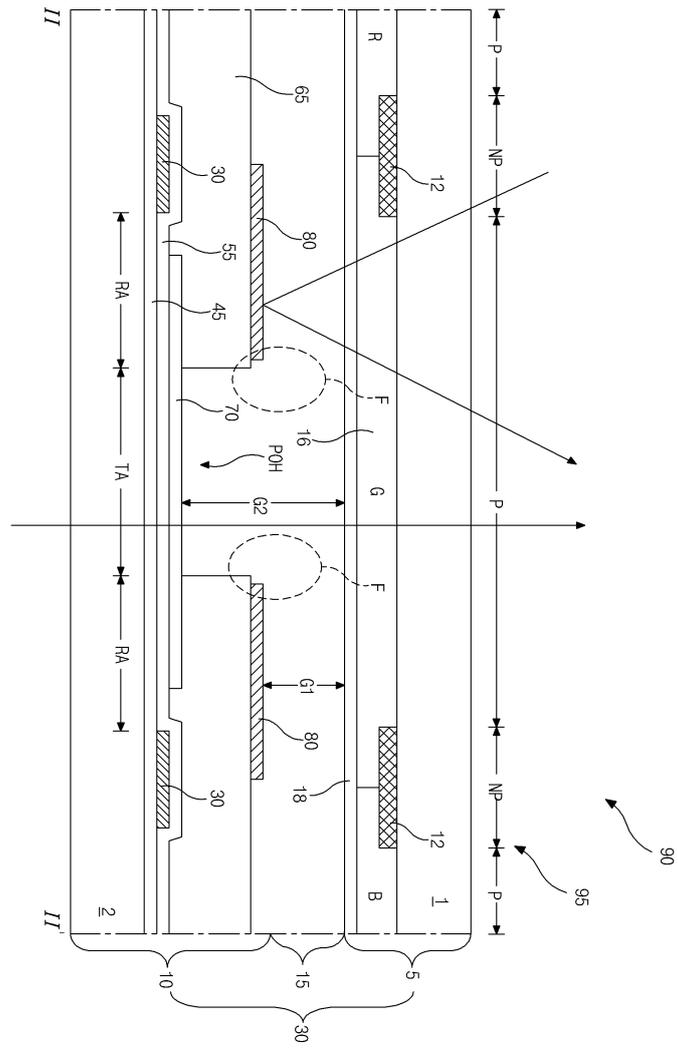
- [0113] 130 : 데이터 배선 132 : 소스 전극
- [0114] 134 : 드레인 전극 140 : 액티브층
- [0115] 141 : 오믹 콘택층 142 : 반도체층
- [0116] 145 : 게이트 절연막 150a : 스토리지 배선의 수평부
- [0117] 150b : 스토리지 배선의 수직부 155b : 엠보싱 처리된 보호막
- [0118] 165 : 층간 절연막 170 : 화소 전극
- [0119] 180 : 반투명판 ch : 채널
- [0120] Cst : 스토리지 커패시터

도면

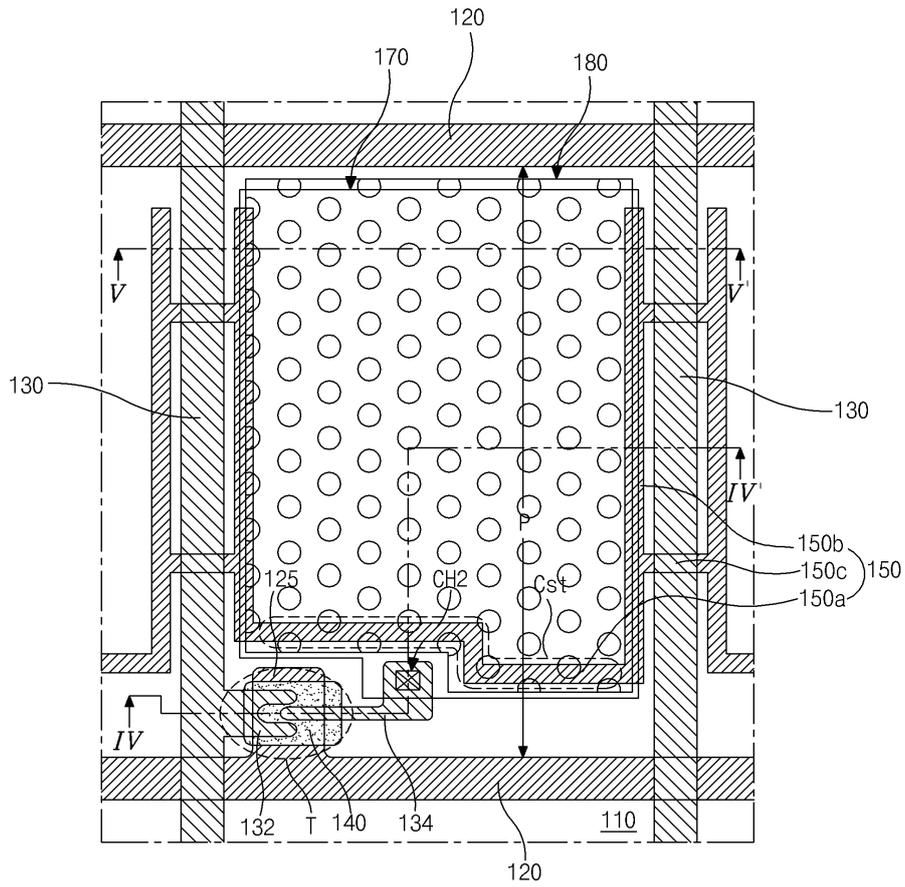
도면1



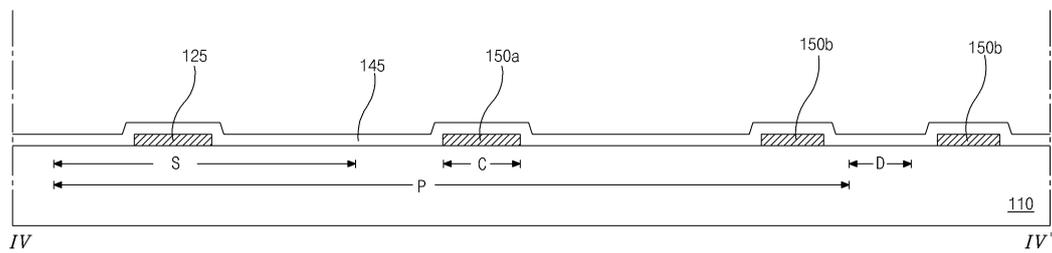
도면2



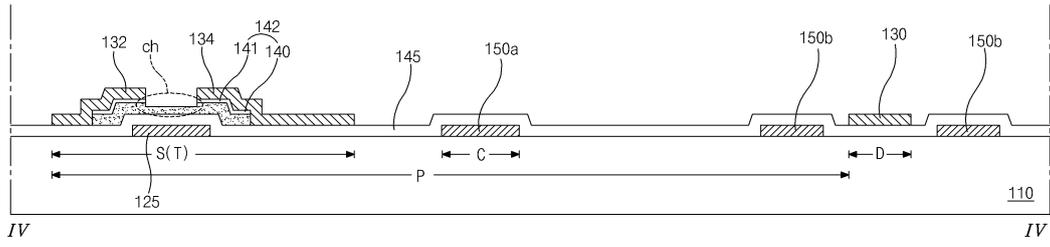
도면3



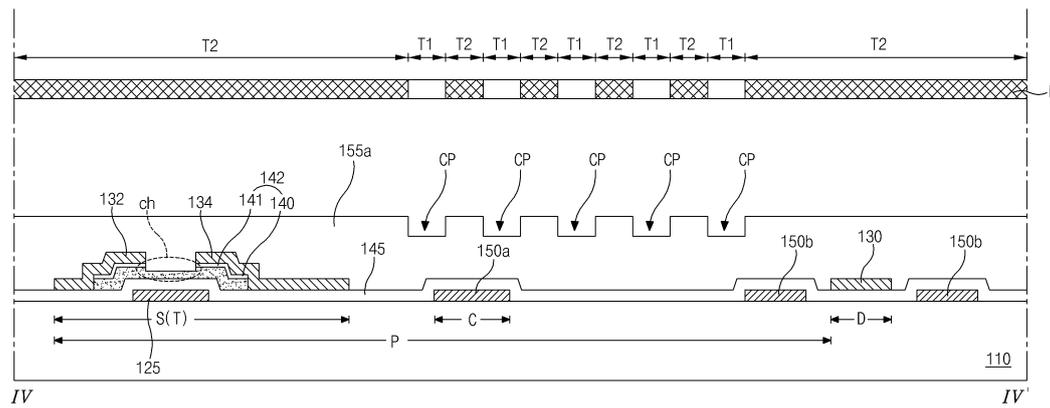
도면4a



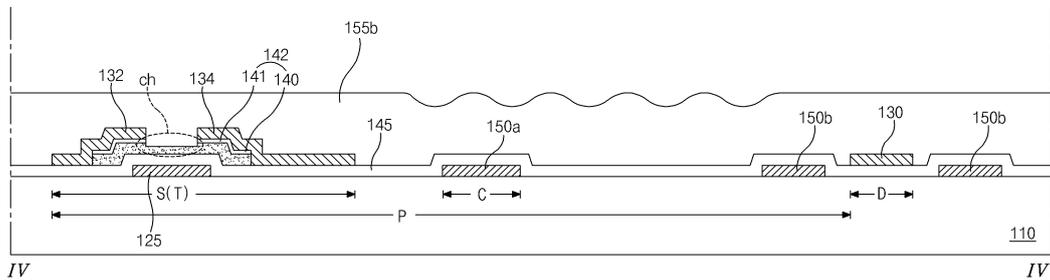
도면4b



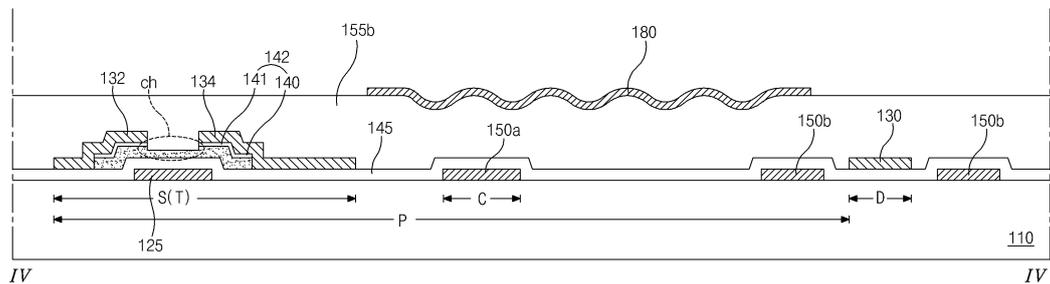
도면4c



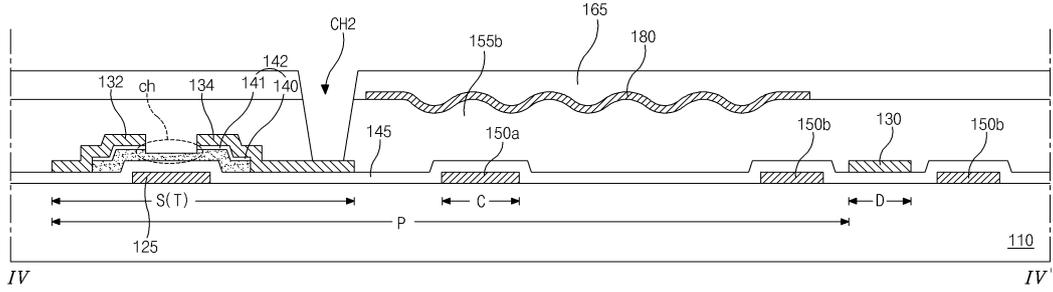
도면4d



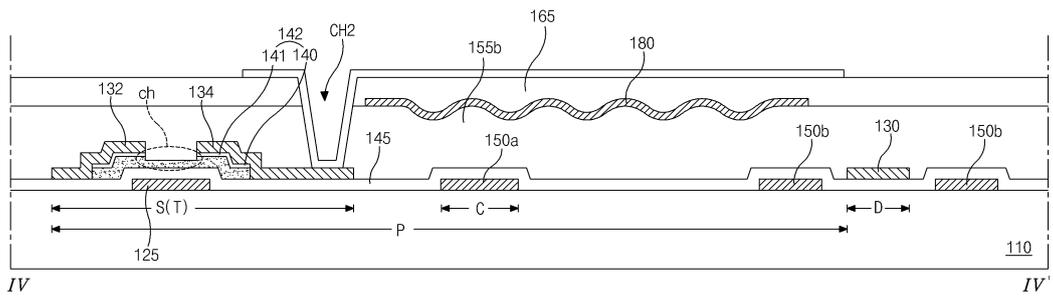
도면4e



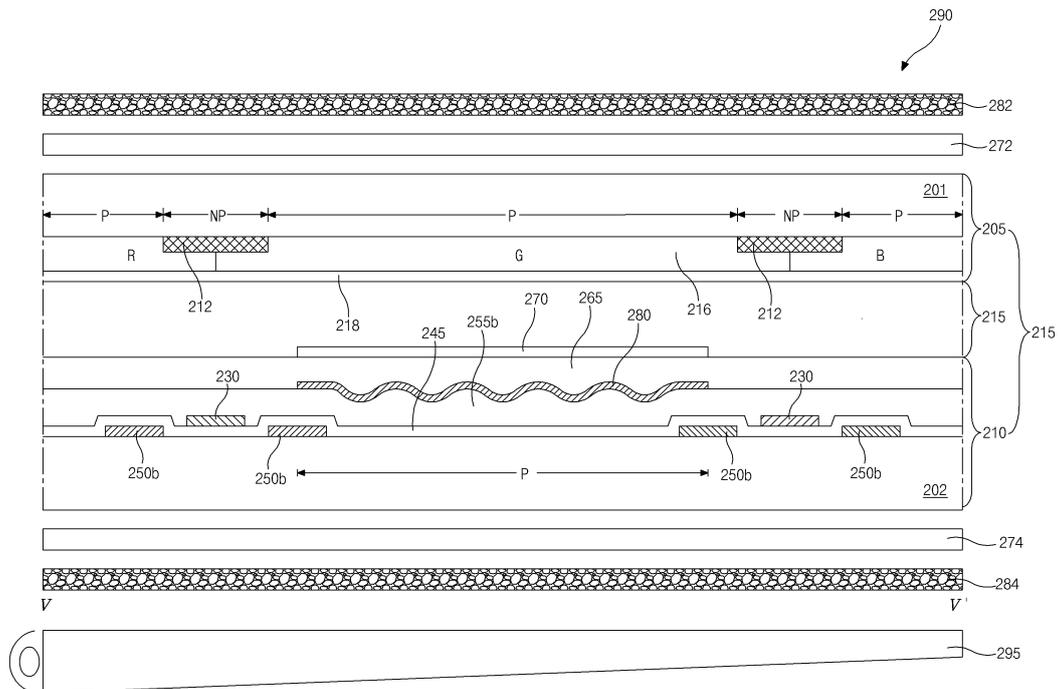
도면4f



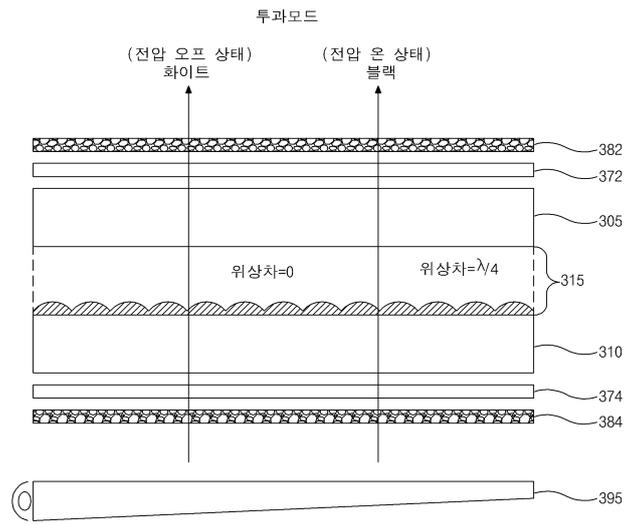
도면4g



도면5



도면6a



도면6b

