

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4039794号  
(P4039794)

(45) 発行日 平成20年1月30日(2008.1.30)

(24) 登録日 平成19年11月16日(2007.11.16)

(51) Int.Cl. F I  
**G06F 13/14 (2006.01)** G O 6 F 13/14 3 1 O E  
**G06F 13/00 (2006.01)** G O 6 F 13/14 3 1 O H  
 G O 6 F 13/00 3 O 1 E

請求項の数 5 (全 19 頁)

<p>(21) 出願番号 特願2000-248157 (P2000-248157)                  (22) 出願日 平成12年8月18日 (2000. 8. 18)                  (65) 公開番号 特開2002-63126 (P2002-63126A)                  (43) 公開日 平成14年2月28日 (2002. 2. 28)                  審査請求日 平成15年12月18日 (2003.12.18)</p> <p>前置審査</p>	<p>(73) 特許権者 000005223                  富士通株式会社                  神奈川県川崎市中原区上小田中4丁目1番1号                  (74) 代理人 100100930                  弁理士 長澤 俊一郎                  (72) 発明者 岩谷 沢男                  神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内                  審査官 横山 佳弘</p>
--	---

最終頁に続く

(54) 【発明の名称】 マルチパス計算機システム

(57) 【特許請求の範囲】

【請求項1】

上位装置と入出力装置とが複数の経路により接続されるマルチパス制御システムであって、

該入出力装置は、

前記複数の経路に接続される前記上位装置からのアクセスを禁止又は許可するチャンネルアダプタとを備え、入出力装置を特定するための装置情報と、該装置内で唯一のチャンネルアダプタ番号情報とを保持し、

前記上位装置は、

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと

10

前記上位装置で動作しているソフトウェアからの前記入出力装置へのアクセスに際して、前記複数のホストアダプタのそれぞれからのアクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、を備え、

前記入出力装置のチャンネルアダプタは、更に、前記上位装置に対して、前記装置情報とチャンネルアダプタ番号情報とからなる識別情報を応答する識別情報応答部を備え、

前記上位装置のマルチパス制御部は、エラーパスを検出した際、該エラーパスに関連する、前記入出力装置から応答される識別情報を、自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知する手段と、

他のマルチパス制御部から、上記エラーパスに関連する識別情報の通知を受け取ると、

20

自分の管理しているパスの中で関連しているアクセスパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させフェールオーバ機能を実施する手段と、を備える

ことを特徴とするマルチパス計算機システム。

【請求項 2】

入出力装置と複数の経路によって接続される装置であって、  
前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと

、  
前記装置で動作しているソフトウェアからの前記入出力装置のアクセスに際して、前記複数のホストアダプタからのそれぞれからアクセス可能な前記入出力装置のチャンネルアダプタを示すアクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部とを備え、

10

上記入出力装置は、入出力装置を特定するための装置情報と、該装置内で唯一のチャンネルアダプタ番号情報とからなる識別情報とを保持し、

上記マルチパス制御部は、エラーパスを検出した際、該エラーパスに関連する、前記入出力装置から応答される該入出力装置の装置情報とチャンネルアダプタ番号情報とからなる識別情報を、該マルチパス制御部から自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知する手段と、

他のマルチパス制御部から、上記識別情報の通知を受け取ると、自分の管理しているパスの中で関連しているアクセスパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させフェールオーバ機能を実施する手段と、を備える

20

ことを特徴とする装置。

【請求項 3】

上位装置と入出力装置とが複数の経路により接続されるマルチパス制御システムであって、

該入出力装置は、

前記複数の経路に接続される前記上位装置からのアクセスを禁止又は、許可するチャンネルアダプタとを備え、入出力装置を特定するための装置情報と、該装置内における部品交換単位情報とを保持し、

前記上位装置は、

30

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと

、  
前記上位装置で動作しているソフトウェアからの前記入出力装置へのアクセスに際して、前記複数のホストアダプタのそれぞれからのアクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、を備え、

前記入出力装置のチャンネルアダプタは、更に、前記上位装置に対して、前記装置情報と前記部品交換単位情報とからなる識別情報を応答する識別情報応答部を備え、

前記上位装置のマルチパス制御部は、チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に、交換を要求されたチャンネルアダプタを示す上記部品交換単位情報からなる識別情報を通知する手段と、

40

上記識別情報の通知を受け取ると、自分の管理しているパスの中で関連しているアクセスパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させ、上記チャンネルアダプタの交換を、ホストアプリケーションの I/O 要求に影響を与えずに実行される手段と、

交換が終了し、アクセスパスの再起動コマンドが発行されたとき、停止していたアクセスパスの再起動を行なうと同時に、当該アクセスパスに関連する上記識別情報を自装置内の他のマルチパス制御部にパスが復旧したということと通知し、

また、他のマルチパス制御部から、パスが復旧したということと上記識別情報を通知されたとき、該識別情報に関連するアクセスパスが停止していた場合に、このアクセスパス

50

を再起動させる手段を備える  
ことを特徴とするマルチパス計算機システム。

【請求項4】

入出力装置と複数の経路によって接続される装置であって、  
前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと

、  
前記装置で動作しているソフトウェアからの前記入出力装置のアクセスに際して、前記  
複数のホストアダプタからのそれぞれからアクセス可能な前記入出力装置のチャンネルアダ  
プタを示すアクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部  
とを備え、

10

上記マルチパス制御部は、チャンネルアダプタを交換する要求があったとき、そのチャネ  
ルアダプタを使用しているパスの動作を停止させ、また、同時に該マルチパス制御部から  
自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に、交換を要  
求されたチャンネルアダプタを示す上記部品交換単位情報からなる識別情報を通知する手段  
と、

上記識別情報の通知を受け取ると、自分の管理しているパスの中で関連しているアクセ  
スパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させ、上記チ  
ャネルアダプタの交換を、ホストアプリケーションのI/O要求に影響を与えずに実行さ  
れる手段と、

交換が終了し、アクセスパスの再起動コマンドが発行されたとき、停止していたアクセ  
スパスの再起動を行なうと同時に、当該アクセスパスに関連する上記識別情報を自装置内  
の他のマルチパス制御部にパスが復旧したということで通知し、

20

また、他のマルチパス制御部から、パスが復旧したということで上記識別情報を通知さ  
れたとき、該識別情報に関連するアクセスパスが停止していた場合に、このアクセスパス  
を再起動させる手段を備える

ことを特徴とする装置。

【請求項5】

上位装置と入出力装置とが複数の経路により接続される、マルチパス制御システムの上  
位装置において実行される処理プログラムを記録した記録媒体であって、

上記処理プログラムは、入出力装置内のチャンネルアダプタから、該入出力装置の装置情  
報と、該装置内のチャンネルアダプタ番号情報、および/または、該装置内における部品交  
換単位情報を取得し、

30

アクセス経路情報と、上記識別情報から前記複数の経路の正常性を判断し、

エラーパスを検出した際、該エラーパスに関連する、前記入出力装置から応答される該  
入出力装置の装置情報とチャンネルアダプタ番号情報とからなる識別情報を、自装置内の他  
のマルチパス制御部もしくは他装置のマルチパス制御部に通知し、

上記識別情報の通知を受け取ると、自分の管理しているパスの中で関連しているアクセ  
スパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させフェール  
オーバー機能を実施し、

チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用してい  
るパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他  
装置のマルチパス制御部に、交換を要求されたチャンネルアダプタを示す上記部品交換単位  
情報からなる識別情報を通知し、

40

上記識別情報の通知を受け取ると、自分の管理しているパスの中で関連しているアクセ  
スパスがないかをチェックし、あった場合、そのアクセスパスの動作を停止させ、上記チ  
ャネルアダプタの交換を、ホストアプリケーションのI/O要求に影響を与えずに実行さ  
せ、

交換が終了し、アクセスパスの再起動コマンドが発行されたとき、停止していたアクセ  
スパスの再起動を行なうと同時に、当該アクセスパスに関連する上記識別情報を自装置内  
の他のマルチパス制御部にパスが復旧したということで通知し、

50

また、他のマルチパス制御部から、パスが復旧したということで上記識別情報を通知されたとき、該識別情報に関連するアクセスパスが停止していた場合に、このアクセスパスを再起動させる

ことを特徴とするマルチパス計算機システムの上位装置で実行される処理プログラムを記録した記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、サーバ間とデバイス間を接続するに際し、マルチパスでデバイスにアクセスするマルチパス計算機システムに関し、特に、マルチパスデバイス制御の信頼性を確保したマルチパス計算機システムに関するものである。

10

【0002】

【従来の技術】

近年、サーバとデバイス装置を接続するに際し、単なる1対1の接続から複数対複数の接続を行ったマルチパスのデバイス制御が、信頼性確保の為に重要視されている。

上記マルチパスデバイス制御においては、ユーザがデバイスにアクセスするためのマルチパスを設定し、マルチパスデバイス制御機構が、上記マルチパス設定に基づきアクセスパスを振り分ける。

【0003】

【発明が解決しようとする課題】

20

上記マルチパスの環境を実現するためのシステムを構築する上で、以下の問題点があった。

(1) マルチパス構成設定の誤りによりデータ破壊等が発生する可能性があった。

マルチパス構成設定はユーザにより行われるため、この設定間違えがあると、2つのパスで別の領域にアクセスしてしまうこととなり、デバイス装置のデータを破壊する可能性があった。また、例えば、アクセスパスを設定した後に、保守を行った際に誤ってアクセスパスをつなぎ代えてしまう可能性もあり、このような場合にも、データを破壊する可能性があった。

特に、近年ファイバチャネルが普及し、どこのデバイス装置に接続されているか分かりずらくなってしまっているため、マルチパスの構成設定が間違え易くなってしまっている。

30

(2) 複数装置から同一パスを使用している時の保守方法が明確になっていなかった。

例えば、デバイス装置のチャンネルアダプタの交換を行う際、他の装置からも該チャンネルアダプタと同一交換単位のチャンネルアダプタを用いたアクセスパスが設定されている場合には、他の装置にチャンネルアダプタの交換を行うことを通知しないと、他の装置に影響を与えてしまう。従来においては、このような場合に対応する方法が明確でなく、保守作業を効率的に行うことができなかった。

(3) パス切換の時間が掛かりすぎ、無駄なエラー処理時間が発生した。

例えば、デバイス装置のチャンネルアダプタが故障した際、マルチパスデバイス制御機構のフェールオーバー機能が働き、該チャンネルアダプタを使用したアクセスパスは停止される。

このため、当該チャンネルアダプタを使用した複数のアクセスパスが設定されている場合、各アクセスパスを経由してアクセスを行う毎にエラー処理を行ってパス切換えをすることとなり、無駄なエラー処理時間が生ずることとなる。特にファイバチャネルはエラー検出まで時間が掛かる(例えば数十秒)ため、ファイバチャネルを用いたシステムにおいては、効率の良いパス切替手法が求められていた。

40

本発明は上記事情を考慮してなされたものであって、本発明の目的は、マルチパス計算機システムにおいて、マルチパスの誤ったユーザ設定による問題を解消するとともに、フェールオーバー時のリカバリ時間を短縮し、さらに、デバイス装置の保守作業時間の短縮を図ることである。

【0004】

【課題を解決するための手段】

50

図 1 は本発明の概要を示す図である。同図において、1 は上位装置であり、上位装置 1 はインタフェース 2 を介して複数の入出力装置 3 に接続されている。上位装置 1 と入力装置間のインタフェースとしては、例えば前記したファイバ・チャンネル・ネットワークを用いることができるが、SCSI やバブを用いてもよい。上位装置 1 は複数のホストアダプタ 1 c を備え、ホストアダプタ 1 c と入出力装置 3 のチャンネルアダプタ 3 a に対して複数のアクセスパス（経路）が設定される。

上位装置 1 のホストアプリケーション 1 a からの I/O 要求はマルチパス制御部 1 b に渡され、マルチパス制御部 1 b は、複数のアクセスパスに I/O を振り分ける。振り分けられた I/O は、ホストアダプタ 1 c - アクセスパス - チャンネルアダプタ 3 a を経由して入出力装置 3 に対して送られて処理され、同一経路を經由してホストアプリケーション 1 a 10 に応答が返される。

上記構成のシステムにおいて、本発明においては、次のようにして前記課題を解決する。  
(1) 入出力装置 3 は、上位装置 1 からアクセス可能な複数の領域と、当該複数の領域のそれぞれに対応した領域情報と、当該入出力装置を特定するための装置情報と、前記複数の経路に接続され前記上位装置 1 からのアクセスを前記領域情報に従い前記領域単位で許可又は禁止するチャンネルアダプタ 3 a とを備える。

また、上位装置 1 は、複数の経路に接続され入出力装置 3 へのアクセスを行う複数のホストアダプタ 1 c と、前記複数のホストアダプタのそれぞれからアクセス可能な前記入出力装置の領域を示すアクセス経路情報と、上位装置 1 で動作しているソフトウェアからの前記入出力装置 3 の特定領域へのアクセスに際して、前記アクセス経路情報に従って特定の 20 ホストアダプタ 1 c を選択するマルチパス制御部 1 b とを備える。

更に、入出力装置 3 のチャンネルアダプタ 3 a は、上位装置 1 に対して前記装置情報と前記領域情報とからなる識別情報 1 を応答する識別情報応答部を備え、前記上位装置 1 は、前記アクセス経路情報と前記識別情報 1 とから前記複数の経路の正常性を判断する。

上記のように領域を特定する識別情報 1 によりアクセスパスの設定誤りを検出しているので、誤って 2 つのパスで別の領域にアクセスしてしまうことがなく、アクセスパス構成設定の誤りによりデータ破壊等を防ぐことができる。

また、電源オン時および定期的に、入出力装置 3 内のチャンネルアダプタ 3 a から上記情報を取得することにより、保守時の接続誤りにも対応することができる。 30

(2) 入出力装置 3 は、入出力装置 3 を特定するための装置情報と、該装置内のチャンネルアダプタ番号情報と、前記複数の経路に接続される前記上位装置からのアクセスを禁止又は許可するチャンネルアダプタ 3 a を備える。

また、上位装置 1 は、前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタ 1 c と、前記複数のホストアダプタ 1 c のそれぞれからアクセス経路情報と、上位装置 1 で動作しているソフトウェアからの入出力装置 3 へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタ 1 c を選択するマルチパス制御部 1 b を備える。

更に、入出力装置 3 のチャンネルアダプタ 3 a は、上位装置 1 に対して、前記装置情報と前記アダプタ番号情報とからなる識別情報 2 を応答する識別情報応答部を備え、上位装置 1 は、エラーパスを検出した際、エラーパスに関連する上記識別情報を自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知する。 40

上記のように、エラーパスを検出した際、エラーパスに関連する識別情報 2 を自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知しているので、自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部は、パスエラーが検出されたとき、そのアクセスパスの動作を停止させパスフェールオーバー動作を事前に実施することができ、これにより、無駄なエラー処理時間が生ずるのを防止することができる。

(3) 入出力装置 3 は、入出力装置 3 を特定するための装置情報と、該装置内における部品交換単位情報と、前記複数の経路に接続される上位装置 1 からのアクセスを禁止又は、許可するチャンネルアダプタ 3 a を備える。 50

また上位装置 1 は、前記複数の経路に接続され入出力装置 3 へのアクセスを行う複数のホストアダプタ 1 c と、ホストアダプタ 1 c のそれぞれからアクセス経路情報と、上位装置 1 で動作しているソフトウェアからの入出力装置 3 へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタ 1 c を選択するマルチパス制御部 1 b を備える。更に、入出力装置 3 のチャンネルアダプタ 3 a は、上位装置 1 に対して、前記装置情報と前記部品交換単位情報とからなる識別情報 3 を応答する識別情報応答部を備え、上位装置 1 は、チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に上記識別情報 3 を通知して、同一交換単位情報を持つチャンネルアダプタを使用しているパスについての動作を停止させる。

10

上記のように、チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパスデバイス制御部に、上記識別情報 3 を通知して、同一交換単位情報を持つチャンネルアダプタを使用しているパスについての動作を停止させるようにしているので、入出力装置 3 のチャンネルアダプタ等の交換を、自装置内の他のアプリケーション、他装置の I/O 要求に影響を与えずに行うことができる。

また、部品交換が正常終了し再起動する際、上記識別情報 3 をパスが復旧されたということで、自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に通知することによりリカバリ時間の短縮を図ることができる。

なお、インタフェースとしてファイバチャンネルを用いる場合には、上記装置を特定する識別情報として、チャンネルアダプタが所有するファイバチャンネルの WWN (World wide name) を利用することができる。また、上記交換部品単位情報として、WWN のノード名を使用してもよい。

20

【0005】

【発明の実施の形態】

図 2 は本発明の実施例のマルチパスデバイス制御システムの構成を示す図である。同図において、ホストサーバ # 100 は複数のホストアダプタ # 120、# 121、# 122 を持ち、それらのホストアダプタ # 120 ~ # 122 より複数のデバイス装置 # 300、# 400 の複数のチャンネルアダプタ # 310、# 311、# 312、# 410 に対して複数のアクセスパスが設定される。ここでは、アクセスパス # 200、# 201、# 202、

30

# 203、# 204 が設定されていたとする。ホストサーバ # 100 とデバイス装置 # 300、# 400 間のインターフェイスは特に規定されず、例えば、ハブ、SCSI 等で接続されていてもよいが、ここでは、普及が進み始めたファイバー・チャンネル・ネットワーク (Fibre Channel network) を想定し、柔軟なアクセスパスが設定出来る環境であるとする。

デバイス装置 # 300、# 400 はチャンネルアダプタからデバイス内の各領域 A ~ C がアクセスできる。ここではチャンネルアダプタ # 310 と # 311 より領域 A、チャンネルアダプタ # 312 より領域 B、チャンネルアダプタ # 410 より領域 C を割り当てている。

【0006】

以下に図 2 に示すシステムの I/O 要求の流れを示す。

40

ホストサーバ # 100 はホストアプリケーション # 101 が動作しており、領域 A に対する I/O 要求はマルチパスデバイス制御機構 # 102 に渡される。マルチパスデバイス制御機構 # 102 は、領域 A をアクセスするためにアクセスパス # 200 か # 201 のどちらかに I/O を振り分ける。

振り分けられた I/O は、ホストアダプタ # 120 - アクセスパス # 200 - チャンネルアダプタ # 310 か、ホストアダプタ # 121 - アクセスパス # 201 - チャンネルアダプタ # 311 を経由して領域 A に対して送られ処理され、同一経路を經由してホストアプリケーション # 101 に応答を返す。

【0007】

次に、上記マルチパスデバイス制御システムにおいて、前記問題点を解決する本発明の実

50

施例について説明する。

(1) 実施例 1

上記図 2 に示すシステムにおいて、マルチパスデバイス制御機構 # 1 0 2 のアクセスパス設定は、通常ホストサーバ # 1 0 0 から、ユーザがマルチパスデバイス制御に対して設定する。

つまり、図 2 の例ではアクセスパス # 2 0 0 と # 2 0 1 でマルチパスデバイスを構成するという設定をユーザがしなくてはならない。

しかし、ここで誤ってユーザがアクセスパス # 2 0 0 と # 2 0 2 でマルチパスデバイス制御を構成してしまうと、2 つのパスで別の領域 A, B をアクセスしてしまい、関係のない領域 B を破壊してしまうこととなる。

この誤った設定をプロテクトするため、本実施例では、チャンネルアダプタにデバイス装置 # 3 0 0 の装置名 # 3 3 0、シリアル番号情報 # 3 4 0 とチャンネルアダプタが接続された領域情報を返す仕組みを搭載する。

【 0 0 0 8 】

ホストサーバ # 1 0 0 はチャンネルアダプタからこの情報を読み取り、それらを組み合わせることによって世界で唯一の領域名を作成し識別子として利用する。

つまりホストサーバ # 1 0 0 はチャンネルアダプタ # 3 1 0, # 3 1 1, # 3 1 2, # 4 1 0 より、この情報を確保して、例えば以下の識別子を生成する。ここでは、デバイス装置 # 3 0 0 の装置名が F 6 4 9 4、シリアル番号が 0 1 2 3、デバイス装置 # 4 0 0 の装置名が F 6 4 9 5、シリアル番号が 0 1 2 4 とする。

(a) チャンネルアダプタ # 3 1 0 より上記情報を確保し、領域 A に対して以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - A

(b) チャンネルアダプタ # 3 1 1 より上記情報を確保し、領域 A に対して以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - A

(c) チャンネルアダプタ # 3 1 2 より上記情報を確保し、領域 B に対して以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - B

(d) チャンネルアダプタ # 4 1 0 より上記情報を確保し、領域 C に対して以下の識別子とする。

F 6 4 9 5 - 0 1 2 4 - C

【 0 0 0 9 】

マルチパスデバイス制御機構 # 1 0 2 に、同一識別子が作成できないアクセスパスの指定は拒否する仕組みを組み込むことにより、誤ったマルチパスデバイス構成を設定することを防ぐことが可能となる。

つまり、この例においては、チャンネルアダプタ # 3 1 0、# 3 1 1 は同一識別子なのでアクセスパスの設定を受け付けるが、チャンネルアダプタ # 3 1 2、# 4 1 0 は識別子が異なるのでアクセスパスの設定を受け付けない。

【 0 0 1 0 】

また、アクセスパスを一度設定してからホストサーバ # 1 0 0 の電源を切った後、保守を行った際に誤ってアクセスパス # 2 0 1 を # 2 0 2 につなぎかえてしまうと、上記と同様に領域 B は破壊される。

そこで、ホストサーバ # 1 0 0 の立ち上がり時に、マルチパスデバイス制御機構 # 1 0 2 がアクセスパス毎の識別子を上記のように計算しマルチパスデバイス制御を構成するアクセスパス正しいかどうかを確認する。

もし、識別子がアクセスパス毎異なる場合は、マルチパスデバイス制御機構 # 1 0 2 は、マルチパス処理を行わない。

【 0 0 1 1 】

さらに、アクセスパスを一度設定してからホストサーバ # 1 0 0 の電源をいれたままアク

10

20

30

40

50

セスパス# 201を# 202につなぎかえてしまった場合も、上記と同様に領域Bは破壊される。

そこで、ホストサーバ# 100のマルチパスデバイス制御機構# 102は定期的に、チャンネルアダプタに対して各情報の要求を行い、上記と同様にアクセスパス毎の識別子を計算し、マルチパスデバイス制御を構成するアクセスパスが正しいかどうかを確認する。

もし、識別子がアクセスパス毎異なる場合は、マルチパスデバイス制御機構# 102は、マルチパス処理を中断する。

#### 【0012】

図3は上記マルチパスデバイス制御機構# 102における処理の概要を示すフローチャートである。

図3において、まず、ユーザによるマルチパスのアクセスパス設定コマンドが実行されアクセスパス設定が行われる。これにより、例えば、前記図2におけるアクセスパス# 200、# 201が設定される。

マルチパスデバイス制御機構# 102はデバイス装置から、パス毎に、装置名、シリアル番号・領域を確保して識別子を作成する。例えば、前記例では、アクセスパス# 200、# 201に対してそれぞれ識別子F6494-0123-Aが、アクセスパス# 202に対してF6494-0123-Bが、アクセスパス# 203に対してF6495-0124-Cが、アクセスパス# 204に対してF6494-0123-Bが作成される。

領域に対するI/O要求があると、マルチパスデバイス制御機構# 102はコマンドのパスの識別子を比較する。そして識別子が不一致であれば、エラー終了し、また一致しているば正常終了し、マルチパス処理を実行する。

例えば、ユーザがアクセスパス# 200と# 201でマルチパスを構成している場合には、識別子F6494-0123-Aが一致するのでマルチパス処理が実行されるが、誤って、アクセスパス# 200と# 202でマルチパスを構成している場合には、それぞれの識別子がF6494-0123-AとF6494-0123-Bであるので、不一致となり、マルチパスデバイス制御機構# 102はマルチパス処理を中断する。

また、電源オン時および定期的に、マルチパスデバイス制御機構# 102はデバイス装置から、パス毎に、装置名、シリアル番号・領域を確保して識別子を作成し、上記のようにI/O要求があったとき、コマンドのパスの識別子を比較する。これにより、保守時の接続誤りにも対応することができる。

#### 【0013】

##### (2) 実施例2

図4に示す構成のシステムにおいて、次のようなマルチパス構成を設定した場合を想定する。

- ・ホストサーバ# 100のマルチパスデバイス制御機構(領域A用)# 102に、デバイス装置# 300の領域Aに対してアクセスパス# 200、# 201からのマルチパス構成を設定する。

- ・ホストサーバ# 100のマルチパスデバイス制御機構(領域D用)# 103に、デバイス装置# 300の領域Dに対してもアクセスパス# 200、# 201からのマルチパス構成を設定する。

この状態で領域Aに対する処理を行っている際に、チャンネルアダプタ# 310でエラーが発生した場合マルチパスデバイス制御機構# 102のフェールオーバー機能が働き、アクセスパス# 200は停止されて、アクセスパス# 201経由でチャンネルアダプタ# 311を使用して領域Aに対してコマンドが発行される。

しかし、この際に領域Dに対する、マルチパスデバイス制御機構# 103のアクセスパスの設定はそのまま、ホストアプリケーション# 101からコマンドが領域Dに対して発行された際は、マルチパスデバイス制御機構(領域D用)# 103はアクセスパス# 200経由でチャンネルアダプタ# 310を使用しようとする。

しかし、チャンネルアダプタ# 310はエラーとなっているため使用できない。この時、チャンネルアダプタ# 310に対して無駄なエラー処理時間が発生する。特に前記したようにフ

10

20

30

40

50



アイバチャンネルはエラー検出まで時間が掛かるため、この無駄なエラー処理時間は特に問題となる。

この問題を解決するため、本実施例においては、エラーとなったチャンネルアダプタをホストサーバで認識できるようにする。

そのため、チャンネルアダプタにデバイス装置の装置名 # 3 3 0、シリアル番号情報 # 3 4 0 と装置内で唯一のアダプタ番号情報を返す仕組みを搭載する。

#### 【 0 0 1 4 】

ホストサーバはチャンネルアダプタからこの情報を読み取り組み合わせることによって世界で唯一のチャンネル場所識別子を作成し利用できることとなる。

つまりホストサーバ # 1 0 0 はチャンネルアダプタよりこの情報を確保して、例えば以下の識別子を生成する。ここでは、デバイス装置 # 3 0 0 の装置名が F 6 4 9 4、シリアル番号が 0 1 2 3、デバイス装置 # 4 0 0 の装置名が F 6 4 9 5、シリアル番号が 0 1 2 4 とする。

(a) チャンネルアダプタ # 3 1 0 (アダプタ番号 1) より上記情報を確保し、以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - 1

(b) チャンネルアダプタ # 3 1 1 (アダプタ番号 2) より上記情報を確保し、以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - 2

(c) チャンネルアダプタ # 3 1 2 (アダプタ番号 3) より上記情報を確保し、以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - 3

(d) チャンネルアダプタ # 4 1 0 (アダプタ番号 1) より上記情報を確保し、以下の識別子とする。

F 6 4 9 5 - 0 1 2 4 - 4

#### 【 0 0 1 5 】

全てのマルチパスデバイス制御がパスエラーを検出する前に予めパス毎にこの情報を確保しておく。

マルチパスデバイス制御は、パスエラーを検出した際には、エラーパスに関連するチャンネルアダプタの識別子をホスト内の他のマルチパスデバイス制御に通知する。

この例では、マルチパスデバイス制御機構 # 1 0 2 からマルチパスデバイス制御機構 # 1 0 3 に通知される。

このエラー識別子情報を受けたマルチパスデバイス制御機構 # 1 0 3 は、自分のパス設定内に同一識別と関連されているアクセスパスがないかをチェックし、あった場合そのアクセスパスの動作を停止させパスフェールオーバー動作を事前に実施する。これにより、マルチパスデバイス制御がアクセスパス # 2 0 0 に不用意にアクセスする事を防止することが可能となる。

#### 【 0 0 1 6 】

上記説明は 1 台のホストサーバ内における処理であるが、この処理はホストサーバを超えて実現することもできる。

図 4 に示すように、ホストサーバ # 1 0 0 とホストサーバ # 5 0 0 が LAN # 6 0 0 により接続されている場合を想定する。

このような構成において、前記したようにデバイス装置 # 3 0 0 の領域 A に対してアクセスパス # 2 0 0、# 2 0 1 からのマルチパス構成が設定され、デバイス装置 # 3 0 0 の領域 D に対してもアクセスパス # 2 0 0、# 2 0 1 からのマルチパス構成が設定されており、さらに、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0 は、ホストサーバ # 1 0 0 からだけでなく、ホストサーバ # 5 0 0 でも使用されている場合を想定する。

この場合、チャンネルアダプタ # 3 1 0 の障害は、ホストサーバ # 5 0 0 でも同等に検出される。従って、チャンネルアダプタ # 3 1 0 に障害が発生すると、それぞれのホストサーバ # 1 0 0、# 5 0 0 によりエラー処理が行われ無駄なエラー処理時間が発生することとな

10

20

30

40

50

る。

そこで、例えばチャンネルアダプタ # 3 0 0 に障害が発生すると、マルチパスデバイス制御機構 # 1 0 2 から、前記したエラーチャンネルアダプタ識別子情報（例えば F 6 4 9 4 - 0 1 2 3 - 1）を、他のサーバ # 5 0 0 にも通知する。これにより、他ホストサーバ # 5 0 0 での不用意なエラー検出を防ぐことができ、リカバリ時間を短縮させることが可能となる。

他ホストサーバ # 5 0 0 で起動中のマルチパスデバイス制御機構 # 5 0 2 は、上記エラーチャンネルアダプタの識別子を受け取ると、自分のパス設定内に同一識別と関連されているアクセスパスがないかをチェックし、あった場合そのアクセスパスの動作を停止させ、パスフェールオーバ機能を実施する。

【 0 0 1 7 】

( 3 ) 実施例 3

上記実施例は、マルチパスデバイス制御がパスエラーを検出した場合の処理であるが、以下に説明する実施例では、デバイスの活性交換単位を考慮して、ホスト内で交換単位に関連するアクセスパスの停止を実現させる。

図 5 により本実施例について説明する。

図 5 において、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0、# 3 1 1 は同一パッケージになっている同一活性交換単位（以下交換単位 1 という）のチャンネルアダプタであり、チャンネルアダプタを交換する場合、チャンネルアダプタ # 3 1 0、# 3 1 1 は同時に交換される。同様にチャンネルアダプタ # 3 1 2、# 3 1 3 も同一活性交換単位（以下交換単位 2 という）のチャンネルアダプタである。

また、ホストサーバ # 1 0 0 より、アクセスパス # 2 0 0、# 2 0 1 を経由して、デバイス装置 # 3 0 0 の領域 A をアクセスするようにマルチパスデバイス制御機構 # 1 0 2 が設定されている。

さらに、アクセスパス # 2 0 2、# 2 0 3 を経由して、デバイス装置 # 3 0 0 の領域 B をアクセスするようにマルチパスデバイス制御機構 # 1 5 2 が設定されている。上記アクセスパス # 2 0 0、# 2 0 2 は交換単位 1 のチャンネルアダプタ # 3 1 0、# 3 1 1 を使用しており、また、アクセスパス # 2 0 1、# 2 0 3 は交換単位 2 のチャンネルアダプタ # 3 1 2、# 3 1 3 を使用している。

【 0 0 1 8 】

この環境で、チャンネルアダプタ # 3 1 0 で障害が発生した際には、マルチパスデバイス制御機構 # 1 5 2 配下のパスには影響はない。

しかし、チャンネルアダプタ # 3 1 0 の障害を取り除くため、チャンネルアダプタ # 3 1 0 を交換しようとした際に、チャンネルアダプタ # 3 1 0 がチャンネルアダプタ # 3 1 1 と同一パッケージとなっている為に、チャンネルアダプタ # 3 1 1 も影響を受けてしまう。

そこで、本実施例においては、チャンネルアダプタ # 3 1 0 を交換する際に # 3 1 1 の処理を事前に停止させるようにする。

このため、チャンネルアダプタにデバイス装置の装置名 # 3 3 0、シリアル番号情報 # 3 4 0 と装置内で部品交換単位情報を返す仕組みを搭載する。

ホストサーバ # 1 0 0 はチャンネルアダプタからこのこの情報を読み取り組み合わせることによって世界で唯一の部品交換単位識別子を作成し利用できることとなる。

【 0 0 1 9 】

つまりホストサーバ # 1 0 0 はチャンネルアダプタよりこの情報を取得して、例えば以下の部品交換識別子を生成する。ここでは、デバイス装置 # 3 0 0 の装置名が F 6 4 9 4、シリアル番号が 0 1 2 3、デバイス装置 # 4 0 0 の装置名が F 6 4 9 5、シリアル番号が 0 1 2 4 とする。

(a) チャンネルアダプタ # 3 1 0（交換単位番号 1）より上記情報を確保し、以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - 1

(b) チャンネルアダプタ # 3 1 1（交換単位番号 1）より上記情報を確保し、以下の識別子

10

20

30

40

50

とする。

F 6 4 9 4 - 0 1 2 3 - 1

(c) チャンネルアダプタ # 3 1 2 (交換単位番号 2) より上記情報を確保し、以下の識別子とする。

F 6 4 9 4 - 0 1 2 3 - 2

(d) チャンネルアダプタ # 3 1 3 (交換単位番号 2) より上記情報を確保し、以下の識別子とする。

F 6 4 9 5 - 0 1 2 3 - 2

【 0 0 2 0 】

図 5 において、ユーザからチャンネルアダプタ # 3 1 0 を交換するというコマンドをマルチパスデバイス制御機構 # 1 0 2 が受け付けた際に、チャンネルアダプタ # 3 1 0 に関連する部品交換識別子 (上記例では F 6 4 9 4 - 0 1 2 3 - 1) を当該ホストの別マルチパスデバイス制御機構 # 1 5 2 に転送する。

マルチパスデバイス制御機構 # 1 5 2 はこの識別子を受け付けると、この部品交換識別子に関連するアクセスパス # 2 0 2 を停止させ、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0 - # 3 1 1 の交換をホストアプリケーション # 1 5 1 の I / O 要求に影響を与えずに実行させる。

【 0 0 2 1 】

上記説明は 1 台のホストサーバ内における処理であるが、上記処理はホストを超えて実現することもできる。

次に、図 6 により、デバイスの活性交換単位を考慮して、ホストを超えたアクセスパスの停止を実現させる場合について説明する。

図 6 に示すように、ホストサーバ # 1 0 0 より、アクセスパス # 2 0 0、# 2 0 1 を経由して、デバイス装置 # 3 0 0 の領域 A をアクセスするようにマルチパスデバイス制御機構 # 1 0 2 が設定されている。また、ホストサーバ # 5 0 0 より、アクセスパス # 2 0 2、# 2 0 3 を経由して、デバイス装置 # 3 0 0 の領域 B をアクセスするようにマルチパスデバイス制御機構 # 5 0 2 が設定されている。なお、部品交換識別子は前記図 5 で説明したのと同じ識別子であるとする。

【 0 0 2 2 】

図 6 において、ユーザからチャンネルアダプタ # 3 1 0 を交換するというコマンドをマルチパスデバイス制御機構 # 1 0 2 が受け付けると、マルチパスデバイス制御機構 # 1 0 2 はチャンネルアダプタ # 3 1 0 に関連する部品交換識別子 (F 6 4 9 4 - 0 1 2 3 - 1) を他ホスト # 5 0 0 の別マルチパスデバイス制御機構 # 5 0 2 に転送する。

マルチパスデバイス制御機構 # 5 0 2 は、この識別子を受け付けると、この部品交換識別子に関連するアクセスパス # 2 0 2 のアクセスを停止させる。これにより、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0 - # 3 1 1 の交換をホストアプリケーション # 5 0 1 の I / O 要求に影響を与えずに実行させることができる。

【 0 0 2 3 】

また、上記デバイスの活性交換単位を考慮して、ホスト内の関連するアクセスパスの再起動を実現することもできる。

前記図 5 において、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0 - # 3 1 1 の交換をする際には、マルチパスデバイス制御機構 # 1 0 2 および # 1 5 2 からアクセスパス # 2 0 0、# 2 0 2 は停止される。

交換が正常終了した際に、ユーザはマルチパスデバイス制御機構 # 1 0 2 にアクセスパスの再起動コマンドを発行する。

マルチパスデバイス制御機構 # 1 0 2 はこれによりアクセスパス # 2 0 0 の再起動を行うが、これと同時に、当該アクセスパス # 2 0 0 に関連する交換単位識別子 (F 6 4 9 4 - 0 1 2 3 - 1) を当該ホスト内の他のマルチパスデバイス制御部 # 1 5 2 にパス復旧されたということで通知する。マルチパスデバイス制御部 # 1 5 2 は、上記交換識別子に関連するアクセスパスが停止していた場合は、これを再起動させるコマンドを自分自身に発行

10

20

30

40

50

し、再起動を実現する。

【 0 0 2 4 】

上記と同様に、デバイスの活性交換単位を考慮してホストを超えたアクセスパスを再起動を実現させることができる。

前記図 6 において、デバイス装置 # 3 0 0 のチャンネルアダプタ # 3 1 0 - # 3 1 1 の交換をする際は、マルチパスデバイス制御機構 # 1 0 2 および # 1 5 2 からアクセスパス # 2 0 0、# 2 0 2 は停止される。

交換を正常終了した際、ユーザはマルチパスデバイス制御機構 # 1 0 2 にパスの再起動コマンドを発行する。

マルチパスデバイス制御機構 # 1 0 2 はこれを受けて、アクセスパス # 2 0 0 の再起動を行うが、これと同時に、当該アクセスパス # 2 0 0 に関連する部品交換単位識別子 ( F 6 4 9 4 - 0 1 2 3 - 1 ) を他のホスト # 5 0 0 内の他マルチパスデバイス制御機構 # 1 5 2 にパス復旧されたということで通知する。

マルチパスデバイス制御 # 1 5 2 は、上記部品交換識別子に関連するアクセスパスが停止していた場合は、これを再起動させるコマンドを自分自身に発行し、再起動を実現する。これにより、ホストを超えた活性交換時のマルチパスデバイス制御へのコマンドの簡素化が実現でき、マルチパスデバイス制御に対しての誤操作とリカバリ時間の短縮を実現することができる。

【 0 0 2 5 】

図 7 は、本実施例の処理の概要を示すフローチャートである。

図 7 において、まず、ホストサーバはチャンネルアダプタからデバイス装置の装置名、シリアル番号情報と装置内での部品交換単位情報を取得し、前記した部品交換識別子を生成する。

そして、障害が発生すると、マルチパスデバイス制御機構は、当該チャンネルアダプタに関連する部品交換識別子を自ホストもしくは他ホストの別マルチパスデバイス制御機構に転送する。

他のマルチパスデバイス制御機構は、この識別子を受け付けると、この部品交換識別子に関連するアクセスパスのアクセスを停止させる。

ついで、再起動コマンドを発行されると、マルチパスデバイス制御機構は、当該チャンネルアダプタに関連する部品交換識別子をパス復旧されたということで自ホストもしくは他ホストのマルチパスデバイス制御機構に転送し、アクセスパスを再開する。

【 0 0 2 6 】

上記実施例では、装置を特定する識別子としてシリアル番号を用いる場合について説明したが、ファイバチャンネルを用いる場合には、シリアル番号の代わりに、チャンネルアダプタが所有するファイバチャンネルの WWN ( W o r l d w i d e n a m e ) を利用することができる。

ファイバチャンネルの WWN は世界で唯一の値であるため、上記実施例の識別子として使用する上では問題がない。但し、この WWN が使用できるのは、ファイバチャンネル接続環境のみであるので、オールマイティとはいえないが、装置のシリアル番号を読み込めない装置などに使用できる。

また、上記第 3 の実施例の交換部品単位を特定する識別子として、WWN のノード名を使用することができる。WWN のノード名は世界唯一であり、かつ複数のポート名を図 8 に示すように同一ノード内にもてるために、交換部品を特定する識別子と利用できる。

なお、上記説明では、第 1 ~ 第 3 の実施例についてそれぞれ説明したが、これらを単独で用いてもよいし、また第 1 ~ 第 3 の実施例を組み合わせてもよい。

【 0 0 2 7 】

( 付記 1 ) 上位装置と入出力装置とが複数の経路により接続されるマルチパス計算機システムであって、

該入出力装置は、

上位装置からアクセス可能な複数の領域と、

10

20

30

40

50

当該複数の領域のそれぞれに対応した領域情報と、  
 当該入出力装置を特定するための装置情報と、  
 前記複数の経路に接続され前記上位装置からのアクセスを前記領域情報に従い前記領域単位で許可又は禁止するチャンネルアダプタと、を備え

前記上位装置は、

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、  
 前記複数のホストアダプタのそれぞれからアクセス可能な前記入出力装置の領域を示すアクセス経路情報と、

前記上位装置で動作しているソフトウェアからの前記入出力装置の特定領域へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、を備え、

前記入出力装置のチャンネルアダプタは、更に、上位装置に対して前記装置情報と前記領域情報とからなる識別情報を応答する識別情報応答部を備え、

前記上位装置は、更に、前記アクセス経路情報と前記識別情報とから前記複数の経路の正常性を判断する経路判断部を備えること

を特徴とするマルチパス計算機システム。

(付記2) 複数のアクセス領域を有する入出力装置と複数の経路によって接続される装置であって、

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、  
 前記複数のホストアダプタのそれぞれからアクセス可能な前記入出力装置の領域を示すアクセス経路情報と、

前記装置で動作しているソフトウェアからの前記入出力装置の特定領域へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、

前記入出力装置から応答される該入出力装置の装置情報と領域情報とからなる識別情報と、  
 前記アクセス経路情報とから前記複数の経路の正常性を判断する経路判断部と、  
 を備えることを特徴とする装置。

(付記3) 上位装置と複数の経路により接続される入出力装置であって、上位装置からアクセス可能な複数の領域と、

当該複数の領域のそれぞれに対応した領域情報と、

当該入出力装置を特定するための装置情報と、

前記複数の経路に接続され前記上位装置からのアクセスを前記領域情報に従い前記領域単位で許可又は禁止するチャンネルアダプタと、

上位装置に対して前記装置情報と前記領域情報とからなる識別情報を応答する識別情報応答部と、

を備えたことを特徴とする入出力装置。

(付記4) 上位装置の立ち上がり時に、経路判断部は、前記複数の経路の正常性を判断し、

上記識別情報が経路毎異なる場合に、マルチパス設定を行わないようにした

ことを特徴とする付記1のマルチパス計算機システム。

(付記5) 定期的に、経路判断部は、前記複数の経路の正常性を判断し、上記識別情報が経路毎異なる場合に、マルチパス設定を行わないようにした

ことを特徴とする付記1のマルチパス計算機システム。

(付記6) 上位装置と入出力装置とが複数の経路により接続されるマルチパス制御システムであって、

該入出力装置は、入出力装置を特定するための装置情報と、

該装置内のチャンネルアダプタ番号情報と、

前記複数の経路に接続される前記上位装置からのアクセスを禁止又は許可するチャンネルアダプタと、を備え、

前記上位装置は、

10

20

30

40

50

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、前記複数のホストアダプタのそれぞれからのアクセス経路情報と、前記上位装置で動作しているソフトウェアからの前記入出力装置へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、を備え、

前記入出力装置のチャンネルアダプタは、更に、前記上位装置に対して、前記装置情報とチャンネルアダプタ番号情報とからなる識別情報を応答する識別情報応答部を備え、

前記上位装置は、更に、エラーパスを検出した際、エラーパスに関連する上記識別情報を自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知する手段を備える

10

ことを特徴とするマルチパス計算機システム。

(付記7) 入出力装置と複数の経路によって接続される装置であって、

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、前記複数の経路に接続され、前記入出力装置へのアクセスを行う複数のホストアダプタと、

前記複数のホストアダプタからのそれぞれからアクセス可能な前記入出力装置のチャンネルアダプタを示すアクセス経路情報と、

前記装置で動作しているソフトウェアからの前記入出力装置のアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、

エラーパスを検出した際、該エラーパスに関連する、前記入出力装置から応答される該入出力装置の装置情報とチャンネルアダプタ番号情報とからなる識別情報を、自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知する手段と、を備えることを特徴とする装置。

20

(付記8) 上位装置と複数の経路により接続される入出力装置であって、

当該入出力装置を特定するための装置情報と、

該装置内のチャンネルアダプタ番号情報と、

前記複数の経路に接続され前記上位装置からのアクセスを許可または禁止するチャンネルアダプタと、

上位装置に対して前記装置情報と、前記チャンネルアダプタ番号情報とからなる識別情報を応答する識別情報応答部とを備えた

30

ことを特徴とする入出力装置。

(付記9) 上記入出力装置を特定するための情報として、チャンネルアダプタが所有するファイバチャンネルのワールド・ワイド・ネームを用いることを特徴とする付記1または付記6のマルチパス計算機システム。

(付記10) 上位装置と入出力装置とが複数の経路により接続されるマルチパス制御システムであって、

該入出力装置は、入出力装置を特定するための装置情報と、

該装置内における部品交換単位情報と、

前記複数の経路に接続される前記上位装置からのアクセスを禁止又は、許可するチャンネルアダプタと、を備え、

40

前記上位装置は、

前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、前記複数のホストアダプタのそれぞれからアクセス経路情報と、

前記上位装置で動作しているソフトウェアからの前記入出力装置へのアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、を備え、

前記入出力装置のチャンネルアダプタは、更に、前記上位装置に対して、前記装置情報と前記部品交換単位情報とからなる識別情報を応答する識別情報応答部を備え、

前記上位装置は、チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部お

50

よび/または他装置のマルチパス制御部に上記識別情報を通知する手段を備えることを特徴とするマルチパス計算機システム。

(付記11) 入出力装置と複数の経路によって接続される装置であって、前記複数の経路に接続され前記入出力装置へのアクセスを行う複数のホストアダプタと、前記複数のホストアダプタからのそれぞれからアクセス可能な前記入出力装置のチャンネルアダプタを示すアクセス経路情報と、

前記装置で動作しているソフトウェアからの前記入出力装置のアクセスに際して、前記アクセス経路情報に従って特定のホストアダプタを選択するマルチパス制御部と、チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に、前記入出力装置から応答される該入出力装置の装置情報と部品交換単位情報とからなる識別情報を通知する手段とを備えることを特徴とする装置。

10

(付記12) 上位装置と複数の経路により接続される入出力装置であって、当該入出力装置を特定するための装置情報と、

該装置内における部品交換単位情報と、

前記複数の経路に接続され前記上位装置からのアクセスを許可または禁止するチャンネルアダプタと、

上位装置に対して前記装置情報と、前記部品交換単位情報とからなる識別情報を応答する識別情報応答部とを備えた

ことを特徴とする入出力装置。

20

(付記13) チャンネルアダプタを交換し、再起動するという要求があったとき、そのチャンネルアダプタを使用しているパスの動作を再起動させ、また、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に上記識別情報を通知して、同一交換単位識別子を持つチャンネルアダプタを使用しているパスに関しての動作を再起動させる

ことを特徴とする付記10のマルチパス計算機システム。

(付記14) 上記部品交換単位を特定する識別情報として、チャンネルアダプタが所有するファイバチャンネルのワールド・ワイド・ネームのノード名を使用する

ことを特徴とする付記10のマルチパス計算機システム。

(付記15) 上位装置と入出力装置とが複数の経路により接続されるマルチパス制御システムの上位装置における処理プログラムを記録した記録媒体であって、上記処理プログラムは、入出力装置内のチャンネルアダプタから、該入出力装置の装置情報と、アクセス可能な複数の領域のそれぞれに対応した領域情報、該装置内のチャンネルアダプタ番号情報、および/または、該装置内における部品交換単位情報を取得し、

30

前記アクセス経路情報と、上記装置情報と領域情報とからなる識別情報から前記複数の経路の正常性を判断し、

エラーパスを検出した際、エラーパスに関連する上記装置情報とチャンネルアダプタ番号情報とからなる識別情報を自装置内の他のマルチパス制御部もしくは他装置のマルチパス制御部に通知し、

チャンネルアダプタを交換する要求があったとき、そのチャンネルアダプタを使用しているパスの動作を停止させ、また、同時に自装置内の他のマルチパス制御部および/または他装置のマルチパス制御部に、上記装置情報と部品交換単位情報とからなる識別情報を通知する

40

ことを特徴とするマルチパス計算機システムにおける処理プログラムを記録した記録媒体。

【0028】

【発明の効果】

以上説明したように、本発明においては、マルチパス制御部がチャンネルアダプタから、チャンネルアダプタが接続された領域情報、アダプタを特定する情報、および/または、部品交換単位を表す情報を取得して、入出力装置側のパス情報を正確に認識するようにしてい

50

るので、誤ったユーザ設定を防ぐことができ、また、フェールオーバー時のリカバリ時間を短縮することができ、さらに、活性交換時の作業時間の短縮を実現することが可能となる。

【図面の簡単な説明】

【図 1】本発明の概要を説明する図である。

【図 2】本発明の実施例のマルチパスデバイス制御システムの構成を示す図である。

【図 3】本発明の第 1 の実施例の処理の概要を示すフローチャートである。

【図 4】本発明の第 2 の実施例を説明する図である。

【図 5】本発明の第 3 の実施例を説明する図（ 1 ）である。

【図 6】本発明の第 3 の実施例を説明する図（ 2 ）である。

【図 7】本発明の第 3 の実施例の処理の概要を示すフローチャートである。

【図 8】部品交換単位と WWN のノード名との関係を説明する図である。

【符号の説明】

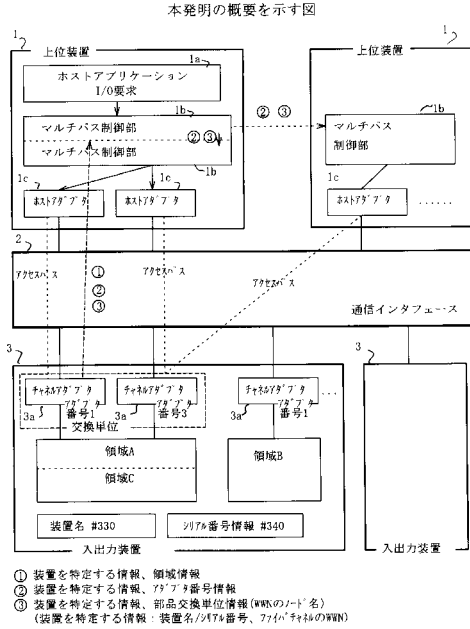
1	上位装置	
1 b	マルチパス制御部	
1 c	ホストアダプタ	
2	通信インタフェース	
3	入出力装置	
3 a	チャンネルアダプタ	
# 1 0 0 , # 5 0 0	ホストサーバ	20
# 1 0 2 ~ # 1 0 3	マルチパスデバイス制御機構	
# 1 5 2 , # 5 0 2	マルチパスデバイス制御機構	
# 1 2 0 ~ # 1 2 2	ホストアダプタ	
# 1 7 0 , # 1 7 1	ホストアダプタ	
# 5 2 0 , # 5 2 1	ホストアダプタ	
# 3 0 0 , # 4 0 0	デバイス装置	
# 3 1 0 ~ # 3 1 3	チャンネルアダプタ	
# 4 1 0	チャンネルアダプタ	
# 2 0 0 ~ # 2 0 4	アクセスパス	

10

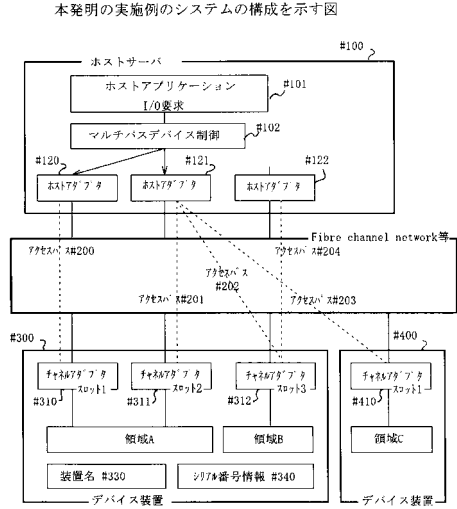
20



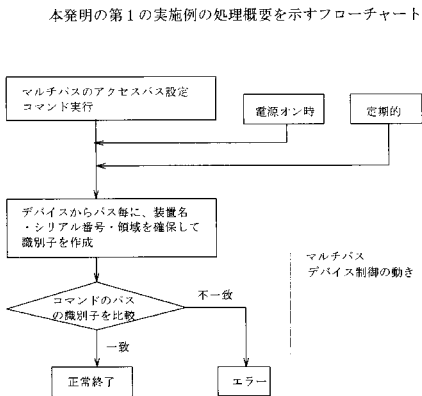
【図1】



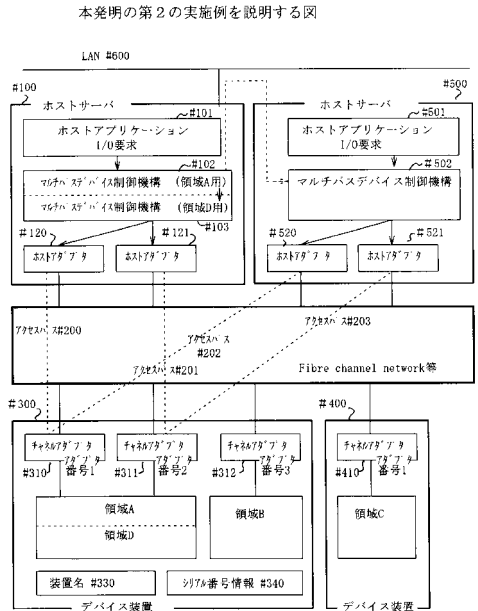
【図2】



【図3】

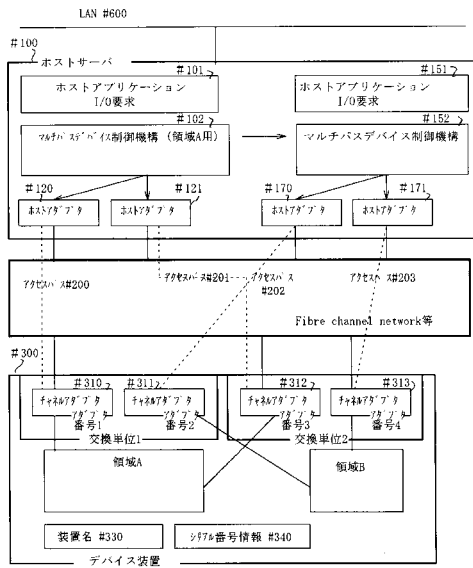


【図4】



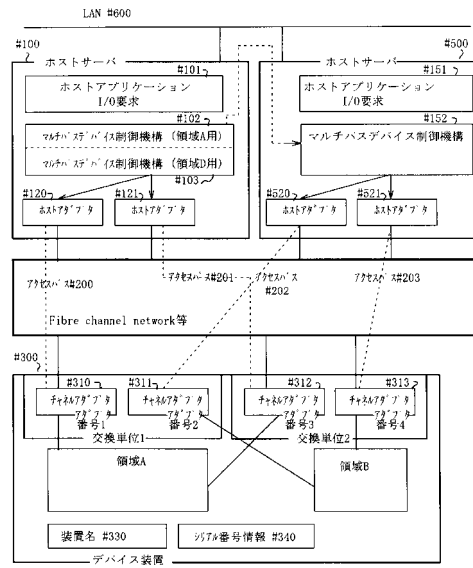
【図5】

本発明の第3の実施例を説明する図(1)



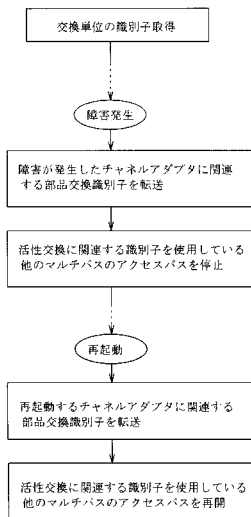
【図6】

本発明の第3の実施例を説明する図(2)



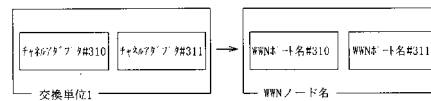
【図7】

本発明の第3の実施例の処理の概要を示すフローチャート



【図8】

部品交換単位とWWNのノード名との関係を示す図



---

フロントページの続き

- (56)参考文献 特開平04 - 330548 (JP, A)  
特開平01 - 155452 (JP, A)  
特開平06 - 187282 (JP, A)  
特開平09 - 305510 (JP, A)  
特開平04 - 137153 (JP, A)  
特開平08 - 328979 (JP, A)  
特開平08 - 286989 (JP, A)  
特開平05 - 053936 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 13/14

G06F 13/00