



(21) 申請案號：099101318

(22) 申請日：中華民國 99 (2010) 年 01 月 19 日

(51) Int. Cl. : **H03D7/12 (2006.01)**

(71) 申請人：財團法人工業技術研究院 (中華民國) INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE (TW)

新竹縣竹東鎮中興路 4 段 195 號

(72) 發明人：張智翔 CHANG, CHIH HSIANG (TW)；林榮茂 LIN, JUNG MAO (TW)；楊清淵 YANG, CHING YUAN (TW)

(74) 代理人：洪澄文；顏錦順

(56) 參考文獻：

I, P.-C. Huang, R.-C. Liu, H.-Y. Chang, C.-S. Lin, M.-F. Lei, H. Wang, C.-Y. Su, and C.-L. Chang, "A 131 GHz push-push VCO in 90-nm CMOS technology," in IEEE Radio Frequency Integrated Circuits (RFIC) Symposium, Jun. 2005, pp. 613-616.

審查人員：文治中

申請專利範圍項數：5 項 圖式數：5 共 19 頁

(54) 名稱

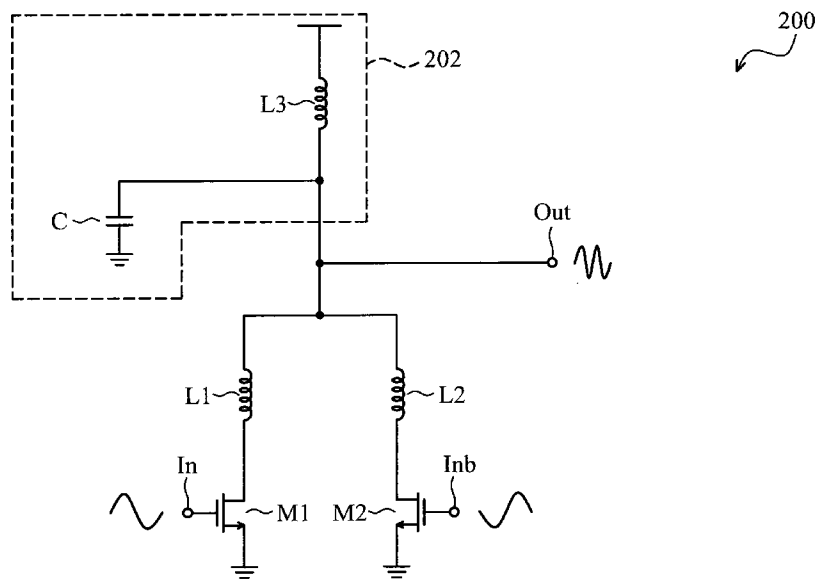
倍頻器

FREQUENCY DOUBLER

(57) 摘要

一種倍頻器，用於對一正相振盪信號與一反相振盪信號進行處理，以於輸出端產生更高頻的信號。該倍頻器包括一第一、一第二電晶體與一第一、一第二電感。第一與第二電晶體的第一端處於共電位。上述正相與反相振盪信號分別由第一與第二電晶體的控制端輸入該倍頻器。上述第一與第二電感分別將第一與第二電晶體的第二端耦接至該倍頻器之輸出端。第一與第二電感可用各自獨立的電感元件實現，也可由具有互感效應的一對稱型電感實現。

A frequency doubler receiving an oscillating signal and an inverse signal of the oscillating signal, and outputting another oscillating signal with high frequency at an output terminal. The frequency doubler has a first transistor, a second transistor, a first inductor and a second inductor. A first terminal of the first transistor and a first terminal of the second transistor are at a common voltage level. The frequency doubler receives the oscillating signal and the inverse signal via control terminals of the first and second transistors. The first and second inductors couple a second terminal of the first transistor and a second terminal of the second transistor, respectively, to the output terminal of the frequency doubler. The first and second inductors may be independent in structure or, in another case, be implemented by a symmetric inductor.



第 2 圖

- 200 . . . 倍頻器
- 202 . . . 濾波器
- C . . . 電容
- In . . . 正相振盪信號
- Inb . . . 反相振盪信號
- L1、L2、L3 . . . 第一、第二、第三電感
- M1、M2 . . . 第一、第二電晶體
- 以及
- Out . . . 倍頻輸出

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99101318

※申請日：99. 1. 19

※IPC 分類：H03D 7/12 (2006.01)

一、發明名稱：(中文/英文)

倍頻器 / Frequency Doubler

二、中文發明摘要：

一種倍頻器，用於對一正相振盪信號與一反相振盪信號進行處理，以於輸出端產生更高頻的信號。該倍頻器包括一第一、一第二電晶體與一第一、一第二電感。第一與第二電晶體的第一端處於共電位。上述正相與反相振盪信號分別由第一與第二電晶體的控制端輸入該倍頻器。上述第一與第二電感分別將第一與第二電晶體的第二端耦接至該倍頻器之輸出端。第一與第二電感可用各自獨立的電感元件實現，也可由具有互感效應的一對稱型電感實現。

三、英文發明摘要：

A frequency doubler receiving an oscillating signal and an inverse signal of the oscillating signal, and outputting another oscillating signal with high frequency at an output terminal. The frequency doubler has a first transistor, a second transistor, a first inductor and a second inductor. A first terminal of the first transistor and a first terminal of the second transistor are at a common voltage level. The

frequency doubler receives the oscillating signal and the inverse signal via control terminals of the first and second transistors. The first and second inductors couple a second terminal of the first transistor and a second terminal of the second transistor, respectively, to the output terminal of the frequency doubler. The first and second inductors may be independent in structure or, in another case, be implemented by a symmetric inductor.

四、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

200~倍頻器；

202~濾波器；

C~電容；

In~正相振盪信號；

Inb~反相振盪信號；

L1、L2、L3~第一、第二、第三電感；

M1、M2~第一、第二電晶體；以及

Out~倍頻輸出。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種倍頻器(frequency doubler)。

【先前技術】

無線通訊技術日益發達，使用的頻率範圍已經來到十億赫茲(Giga Hertz)。第 1 圖列舉數種目前常見之無線通訊應用，其中，標號 102~116 分別為地面中繼無線通訊系統(TETRA)、全球行動通訊系統 900(GSM 900)、GSM 1800、第三代行動通訊技術(3G)、無線區域網路 802.11b/g (WLAN 802.11b/g)、WLAN 802.11a、超頻寬(UWB)、以及無線高畫質通訊(wireless HD)。可發現目前無線通訊的使用頻率甚至上達 60GHz。

如此高的通訊頻率會使得無線信號之接收器與發送器必須以相當高階的製程技術實現，成本高昂。此外，除了上述高頻需求，頻寬是否足夠也是一項重要課題。兼顧高頻且寬頻的振盪器設計是相當昂貴且困難的。

【發明內容】

本發明揭露一種倍頻器，可用於對一振盪器所提供的一正相振盪信號與一反相振盪信號進行處理，以於輸出端產生高頻的信號。

在一種實施方式中，所揭露之倍頻器包括一第一電晶體、一第二電晶體、一第一電感以及一第二電感。以下詳

述該些元件之結構。上述第一電晶體具有一第一端、一第二端以及一控制端。上述第二電晶體同樣具有一第一端、一第二端以及一控制端。上述第一與第二電晶體的上述第一端處於共電位。上述正相振盪信號與反相振盪信號分別由上述第一與第二電晶體的上述控制端輸入該倍頻器。上述第一電感將該第一電晶體的上述第二端耦接至該倍頻器之輸出端，且上述第二電感將該第二電晶體的上述第二端耦接至該倍頻器之輸出端。

上述第一與第二電感元件可以多種方式實現。例如，上述第一與第二電感可以兩獨立電感元件實現，該兩電感元件更可彼此提供互感效應。在另一種實施方式中，上述第一與第二電感由一對稱型電感實現，該對稱型電感的一第一側的一第一連結端與一第二連結端分別耦接該第一電晶體的上述第二端與該第二電晶體的上述第二端，且該對稱型電感的一第二側之連結端耦接該倍頻器的上述輸出端。

以下列舉多個實施方式與相關圖示以幫助了解本發明。

【實施方式】

以下內容包括本發明多種實施方式，其內容並非用來限定本發明範圍。本發明實際之範圍仍應當以申請專利範圍之敘述為主。

第 2 圖圖解本案倍頻器的一種實施方式。倍頻器 200

包括兩個輸入端以及一輸出端，其兩個輸入端可用於接收一振盪器(未顯示在圖中)所提供的一正相振盪信號 In 與一反相振盪信號 Inb，上述正相與反相振盪信號 In 與 Inb 彼此擁有 180 度相位差。倍頻器 200 在上述正相與反相振盪信號 In 與 Inb 操作下會在輸出端產生更高頻的振盪信號 Out。

參閱第 2 圖之實施方式，倍頻器 200 的基本元件包括一第一電晶體 M1、一第二電晶體 M2 一第一電感 L1 以及一第二電感 L2。以下詳述該些元件之結構。上述第一與第二電晶體 M1 與 M2 各自具有一第一端、一第二端以及一控制端。例如，此實施方式以兩個相同尺寸的 N 型金氧半電晶體(NMOS)實現上述第一與第二電晶體 M1 與 M2，上述第一、第二端與控制端即 NMOS 的源極、汲極與閘極。以圖中所示實施方式為例，第一與第二電晶體 M1 與 M2 的第一端(源極)處於共電位(皆接地)。第一與第二電晶體 M1 與 M2 的控制端(閘極)分別接收前級一振盪器(未顯示在圖中)所提供的正相振盪信號 In 與反相振盪信號 Inb。第一電晶體 M1 的第二端(汲極)乃經由第一電感 L1 耦接至倍頻器 200 之輸出端(Out)，且第二電晶體 M2 的第二端(汲極)乃經由第二電感 L2 耦接至倍頻器 200 之輸出端(Out)。

除了上述第一、第二電晶體 M1 與 M2 以及第一、第二電感 L1 與 L2，倍頻器 200 更包括一濾波器 202 供使用者選用。濾波器 202 包括一第三電感 L3 以及一電容 C，用以濾除信號 In 與 Inb 內的雜訊。第三電感 L3 耦接在倍頻器 200 之電源與輸出端(Out)之間。電容 C 耦接於倍頻器 200

的輸出端(Out)與接地點之間。

第 2 圖倍頻器 200 僅為本案一種實施方式，其中元件更可以其它類似裝置取代。例如，第一與第二電晶體 M1 與 M2 除了如第 2 圖以金氧半電晶體實現，亦可以改由雙載子接面電晶體或其他電晶體元件實現。例如，在第一與第二電晶體 M1 與 M2 為雙載子接面電晶體的例子中，上述第一、第二端與控制端即雙載子接面電晶體的射極、集極與基極。此外，本案倍頻器之輸出端也不一定是耦接第 2 圖所示之濾波器 202，也可能是任何阻抗單元。第 3a...3c 圖列舉本案倍頻器其他幾種實施方式。觀察第 3a...3c 圖，可發現其中除了具有基本的結構(包含第一、第二電晶體 M1 與 M2 以及第一、第二電感 L1 與 L2)外，也可視使用者需求作出各種變形。

參閱第 3a 圖，其中顯示第 2 圖濾波器 202 也可為任何電子元件所組成的阻抗單元 302。參閱第 3b 圖，其中更顯示第一與第二電晶體 M1 與 M2 共電位之第一端(源極)更可耦接一電流源 304。參閱第 3c 圖，其中更顯示第一與第二電晶體 M1 與 M2 不限定為 NMOS，也可為 P 型金氧半電晶體 PMOS。必須聲明的是，第 3a...3c 圖僅為其中幾種實施方式，並非用來限定本案範圍。任何具有本案倍頻器基本結構(包含第一、第二電晶體 M1 與 M2 以及第一、第二電感 L1 與 L2)之倍頻電路，皆屬本案所欲保護的範圍。

此外，第 2 圖所示之第一與第二電感 L1 與 L2 也有多種實現方式。例如，第一與第二電感 L1 與 L2 可單純為兩個電感元件，各自獨力將第一與第二電晶體 M1 與 M2 之第

二端(汲極)耦接至倍頻器 200 之輸出端(Out)。或者，第一與第二電感 L1 與 L2 之間可存在互感效應。更甚者，以一對稱型電感元件取代第一與第二電感 L1 與 L2。第 4 圖顯示對稱型電感元件的一示意圖。對稱型電感在結構上具有兩圈電感(對應本案前述之第一與第二電感 L1 與 L2)，彼此具有互感效應。第 4 圖所示之對稱型電感 400 具有一第一側以及一第二側，第一側具有一第一連結端 402 以及一第二連結端 404，且第二側具有單一連結端 406。以第 2 圖為例，第 4 圖對稱型電感之第一側的第一與第二連結端 402 與 404 分別耦接第一與第二電晶體 M1 與 M2 之第二端(汲極)，且第二側之連結端 406 耦接該倍頻器 200 之輸出端(Out)。

上述各種實施方式皆可實現倍頻器。第 5 圖以第 2 圖之實施方式為例，說明其輸出端信號 Out 與其輸入端信號 In 與 Inb 之關係，並顯示第一與第二電晶體 M1 與 M2 之動作；其中，波形 502 為第一與第二電感 L1 與 L2 為獨立兩電感且不含互感作用的例子，波形 504 為第一與第二電感 L1 與 L2 以第 4 圖對稱型電感實現的例子，至於波形 506 則為第 2 圖拿掉第一與第二電感 L1 與 L2 的狀態下其倍頻輸出 Out 之波形，用以突顯第一與第二電感 L1 與 L2 所提供的信號放大功能。

首先，參考第 5 圖下方的表格，討論輸入信號 In 與 Inb 對第一與第二電晶體 M1 與 M2 的狀態控制。在正相與反相振盪信號 In 與 Inb 作用下，第一與第二電晶體 M1 與 M2 會在三極體區、飽和區、與不導通狀態間反覆切換，導致

流經第一與第二電晶體 M1 與 M2 的電流不停變動。第一與第二電感 L1 與 L2 的作用有如放大器，將上述電流變動反應在電壓值上、且疊加在第一與第二電晶體 M1 與 M2 之第二端電位上；而第一與第二電感 L1 與 L2 之連結則會提供一混波效果，用以產生倍頻振盪信號。如圖所示，輸出信號 Out 有倍頻效果。比較波形 502、504 與 506，可發現不使用第一與第二電感 L1 與 L2 倍頻器僅能輸出振幅有限的倍頻輸出(波形 506)；加入第一與第二電感 L1 與 L2 的倍頻器則可提供振幅顯著的倍頻輸出(波形 502 與 504)，其中，又以具有互感效應的倍頻器之倍頻輸出(波形 504)放大效果最明顯。

上述第一與第二電感 L1 與 L2 除了上述信號放大作用外，若配合第 2 圖所示之濾波器 202 會更有提高倍頻器頻寬的效果。以第 2 圖為例，倍頻器 200 輸出端(Out)的濾波結果除了考慮濾波器 202 結構，更必須考慮第一與第二電感 L1 與 L2 的值。第一與第二電感 L1 與 L2 會使倍頻器 200 整體電路之輸出端等效電感值下降，致使倍頻器頻寬提升。

此外，如第 2 圖所示之倍頻器結構，其中不論是放大或濾波效果都無需使用到電晶體，因此無需大電源即可操作之。

本案倍頻器設計在耗電量上也有明顯的改善。本案倍頻器的放大電路(第一與第二電感 L1 與 L2)以及混波電路(第一與第二電晶體 M1 與 M2)採用的乃是相同的電流，此共用電流設計可以大大改善倍頻器的耗電量。

綜上所述，本案倍頻器不僅具有倍頻效應，更具有高

頻寬、低操作電壓、且低功率消耗等。本案倍頻器技術非常適合應用在高頻通訊領域中，使高頻通訊之發送器、接收器電路無需以特別昂貴的製程，即可實現。

前述多種實施方式乃用來幫助了解本發明，並非用來限定本案範圍。本案範圍請見以下申請專利範圍。

【圖式簡單說明】

第 1 圖圖解數種目前常見之無線通訊技術的使用頻率；

第 2 圖圖解本案倍頻器的一種實施方式；

第 3a、3b、3c 圖列舉本案倍頻器其他幾種實施方式；

第 4 圖顯示對稱型電感元件的一示意圖；以及

第 5 圖以第 2 圖之實施方式為例，說明其輸出端信號 Out 與其輸入端信號 In 與 Inb 之關係，並顯示第一與第二電晶體 M1 與 M2 之動作。

【主要元件符號說明】

102~地面中繼無線通訊系統；

104~全球行動通訊系統 900；

106~GSM 1800；

108 第三代行動通訊技術；

110~無線區域網路 802.11b/g；

112~WLAN 802.11a；

114~超頻寬；

116 無線高畫質通訊(wireless HD)；

200~倍頻器；

202~濾波器；

302~阻抗單元；

304~電流源；

400~對稱型電感；

402、404~對稱型電感 400 第一側的第一、第二連結端；

406~對稱型電感 400 第二側的連結端；

502、504、506~各種實施方式的倍頻輸出波形；

C~電容；

In~正相振盪信號；

Inb~反相振盪信號；

L1、L2、L3~第一、第二、第三電感；

M1、M2~第一、第二電晶體；以及

Out~倍頻輸出。

七、申請專利範圍：

1. 一種倍頻器，包括：

一第一電晶體，具有一第一端、一第二端以及一控制端，該第一電晶體的上述控制端接收一正相振盪信號；

一第二電晶體，具有一第一端、一第二端以及一控制端，該第二電晶體的上述控制端接收一反相振盪信號，且該第二電晶體的上述第一端與該第一電晶體的上述第一端共電位，該第二電晶體之上述控制端不直接連結該第一電晶體之上述第二端，該第二電晶體之上述第二端不直接連結該第一電晶體之上述控制端；

一對稱型電感，該對稱型電感的一第一側的一第一連結端與一第二連結端分別耦接該第一電晶體的上述第二端與該第二電晶體的上述第二端，且該對稱型電感的一第二側之連結端耦接該倍頻器的一輸出端；以及

一濾波器，耦接在該倍頻器之該輸出端，該濾波器包括：

一第三電感，耦接該倍頻器所使用的一電源至該倍頻器之該輸出端；以及

一電容，不經該第三電感連結該第三電感與該倍頻器之該輸出端的連結點至一接地點。

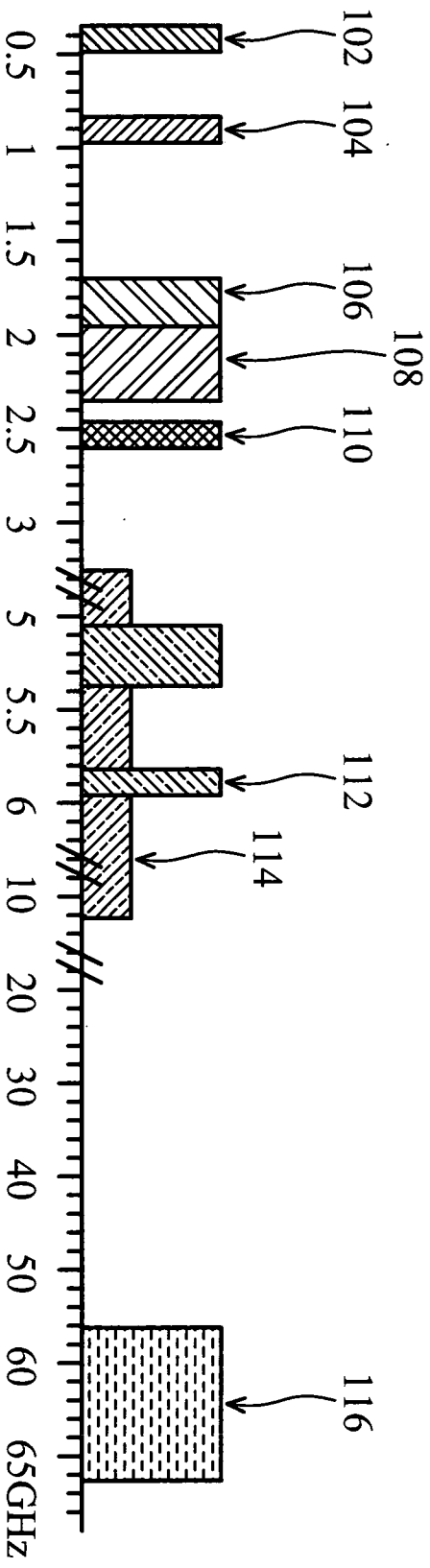
2. 如申請專利範圍第 1 項所述之倍頻器，其中上述第一與第二電晶體為金氧半電晶體，上述第一與第二電晶體之上述控制端、第一端與第二端分別為金氧半電晶體的閘極、源極以及汲極。

3. 如申請專利範圍第 1 項所述之倍頻器，其中上述第

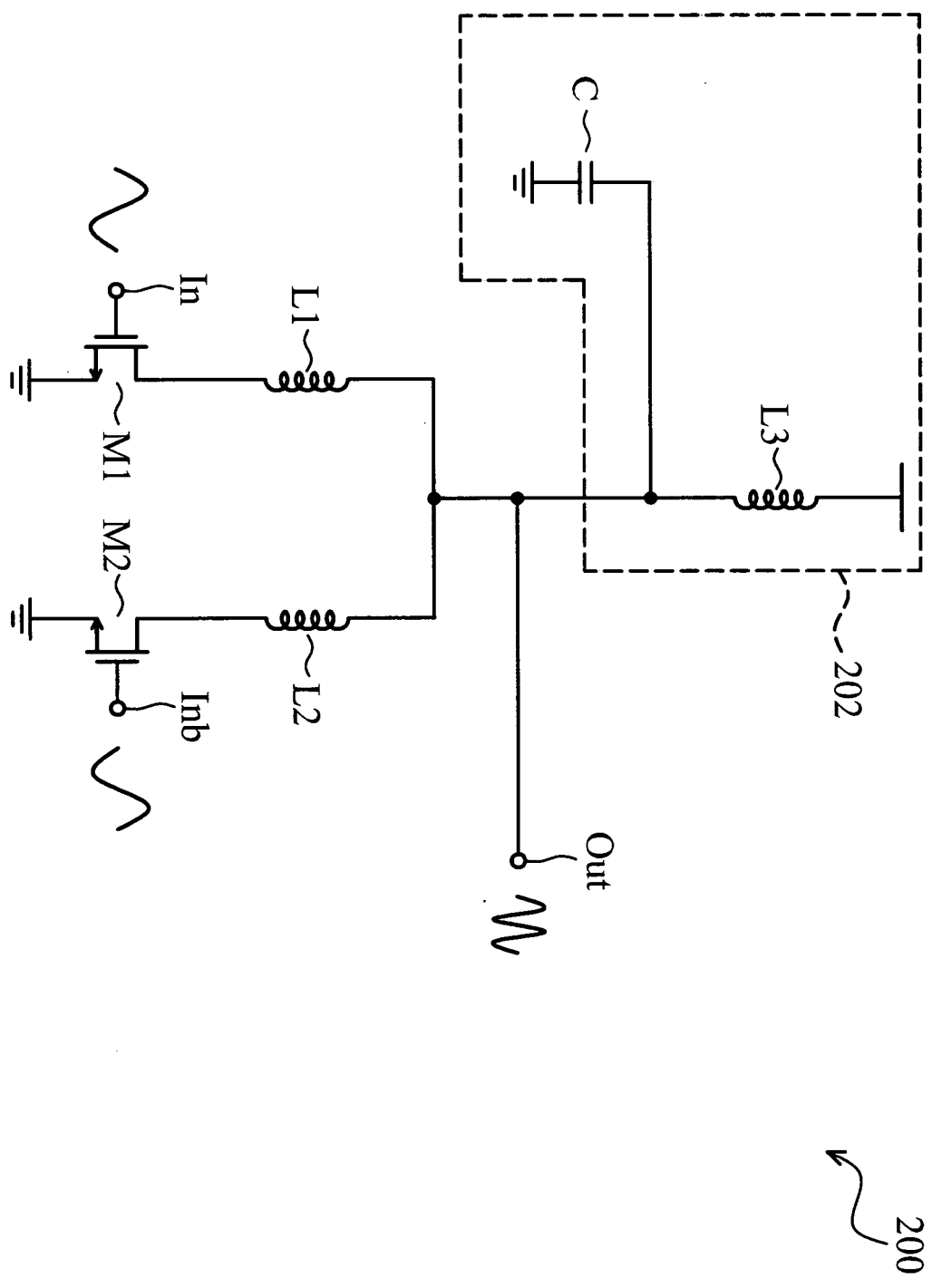
一與第二電晶體為雙載子接面電晶體，上述第一與第二電晶體之上述控制端、第一端與第二端分別為雙載子接面電晶體之基極、射極以及集極。

4.如申請專利範圍第 1 項所述之倍頻器，其中上述第一與第二電晶體之上述第一端連結在一起。

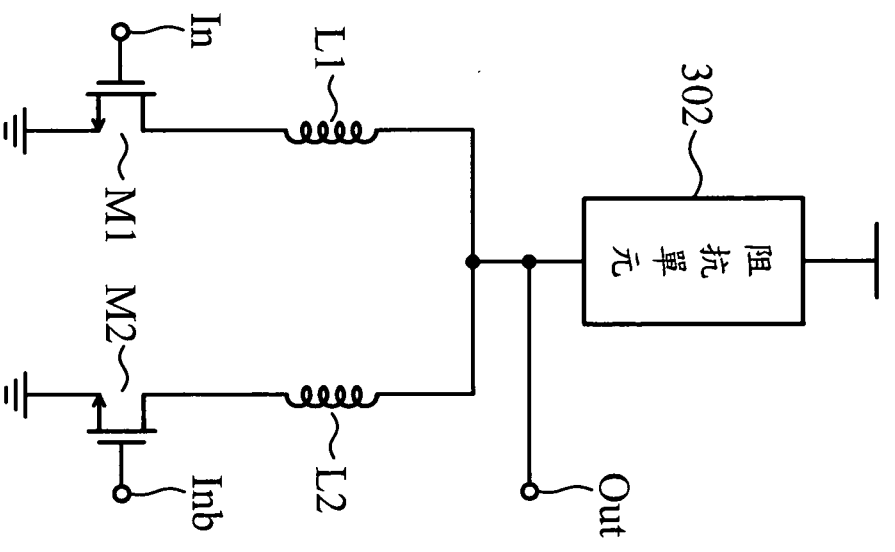
5.如申請專利範圍第 4 項所述之倍頻器，其中上述第一與第二電晶體之上述第一端更連結一電流源。



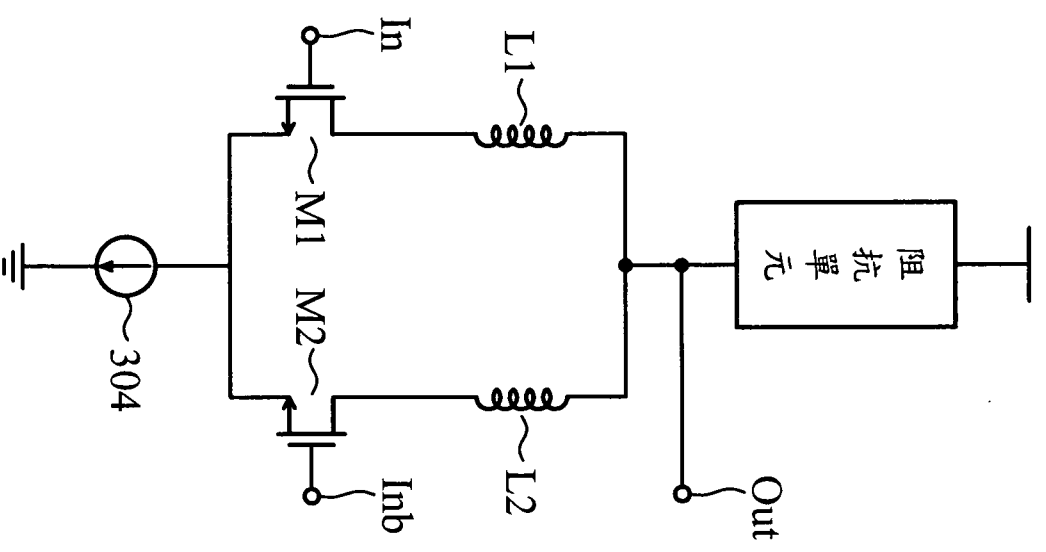
第 1 圖



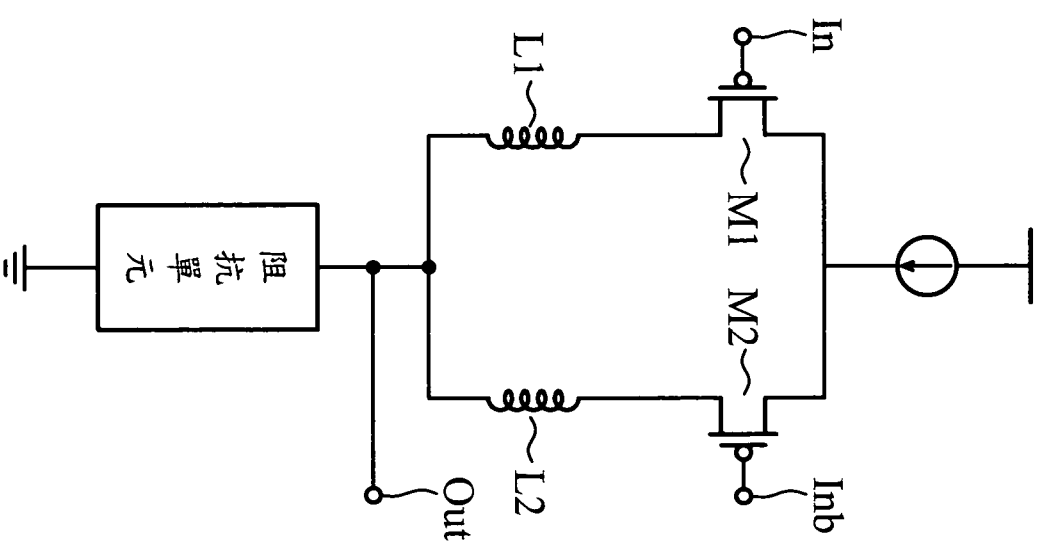
第 2 圖



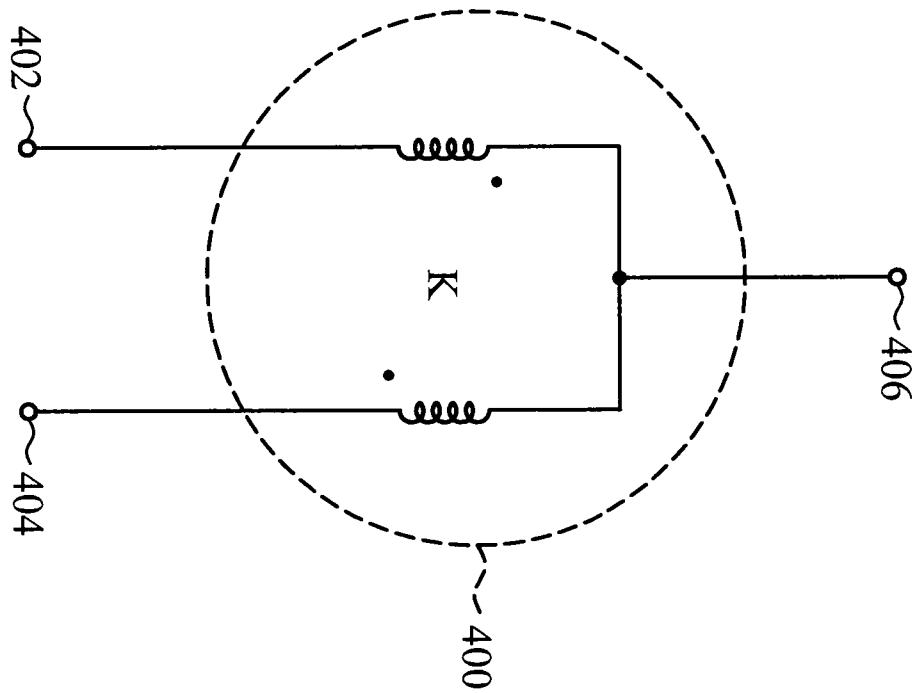
第 3a 圖



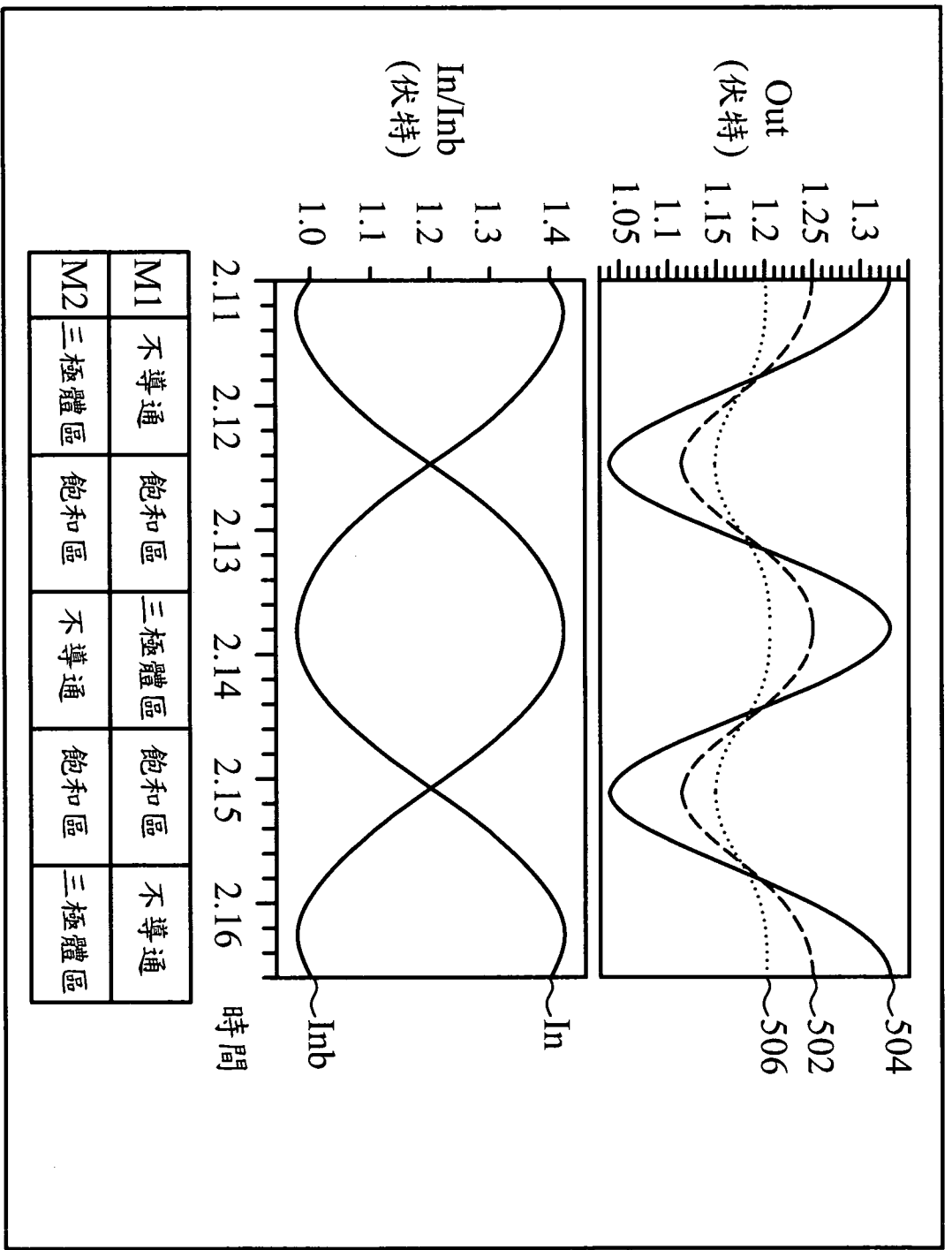
第 3b 圖



第 3c 圖



第 4 圖



| | | | | | | | |
|----|------|-----|------|-----|-----|-----|------|
| M1 | 不導通 | 飽和區 | 三極體區 | 飽和區 | 不導通 | 飽和區 | 三極體區 |
| M2 | 三極體區 | 飽和區 | 不導通 | 飽和區 | 不導通 | 飽和區 | 三極體區 |

第 5 圖