

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4312786号
(P4312786)

(45) 発行日 平成21年8月12日(2009.8.12)

(24) 登録日 平成21年5月22日(2009.5.22)

(51) Int.Cl. F I
 HO 1 L 25/065 (2006.01) HO 1 L 25/08 Z
 HO 1 L 25/07 (2006.01)
 HO 1 L 25/18 (2006.01)

請求項の数 7 (全 19 頁)

(21) 出願番号	特願2006-299313 (P2006-299313)	(73) 特許権者	308033711
(22) 出願日	平成18年11月2日(2006.11.2)		OKIセミコンダクタ株式会社
(65) 公開番号	特開2008-117916 (P2008-117916A)		東京都八王子市東浅川町550番地1
(43) 公開日	平成20年5月22日(2008.5.22)	(74) 代理人	100069615
審査請求日	平成20年9月22日(2008.9.22)		弁理士 金倉 喬二
		(72) 発明者	市川 俊治
			東京都港区虎ノ門1丁目7番12号 沖電 気工業株式会社内
		審査官	今井 拓也

最終頁に続く

(54) 【発明の名称】 半導体チップの製造方法

(57) 【特許請求の範囲】

【請求項1】

貫通電極を有する半導体チップの製造方法において、
 回路が形成されたおもて面と裏面とを備える半導体ウェハに、前記貫通電極を形成するための複数の電極形成穴を形成すると同時に、前記半導体ウェハの外周縁部に位置合せ穴を形成する工程と、

該半導体ウェハの表裏の面に、複数のバンプ穴および第1の合せ穴が形成されたバンプ形成用マスクを、前記半導体ウェハの位置合せ穴と前記バンプ形成用マスクの第1の合せ穴とを光学的に位置合せを行うことにより、前記電極形成穴と前記バンプ穴との位置合せを行って、それぞれ重ね合わせる工程と、

該バンプ形成用マスクを重ね合わせた半導体ウェハを、ステージ上に設置する工程と、
 該半導体ウェハの前記ステージと反対側の面の前記バンプ形成用マスク側から、前記表裏の面に重ね合わされた前記バンプ形成用マスクのバンプ穴および前記半導体ウェハの電極形成穴に、導電性ペーストを埋込む工程と、

導電ペーストを埋込んだ後、前記半導体ウェハから前記バンプ形成用マスクを取外す工程と、

前記バンプ形成用マスクを取外した後、前記半導体ウェハを個片に分割する工程と、を備えることを特徴とする半導体チップの製造方法。

【請求項2】

貫通電極を有する半導体チップの製造方法において、

回路が形成されたおもて面と裏面とを備える半導体ウェハに、前記貫通電極を形成するための複数の電極形成穴を形成するのと同時に、前記半導体ウェハの外周縁部に位置合せ穴を形成する工程と、

該半導体ウェハの表裏の面に、複数の開口部および第2の合せ穴が形成された絶縁シートを、前記半導体ウェハの位置合せ穴と前記絶縁シートの第2の合せ穴とを光学的に位置合せを行うことにより、前記電極形成穴と前記開口部との位置合せを行って、それぞれ貼り合わす工程と、

該絶縁シートを貼り合わせた半導体ウェハを、ステージ上に載置する工程と、

該半導体ウェハの前記ステージと反対側の面の前記絶縁シート上に、複数のパンプ穴が形成されたパンプ形成用マスクを前記開口部と前記パンプ穴との位置が合うように重ね合わせる工程と、

前記パンプ形成用マスク側から、該パンプ形成用マスクのパンプ穴、前記表裏の面に貼り合わされた絶縁シートの開口部、および前記半導体ウェハの電極形成穴に、導電性ペーストを埋込む工程と、

導電ペーストを埋込んだ後、前記半導体ウェハから前記パンプ形成用マスクを取外す工程と、

前記パンプ形成用マスクを取外した後、前記半導体ウェハを個片に分割する工程と、を備えることを特徴とする半導体チップの製造方法。

【請求項3】

請求項2に記載の半導体チップの製造方法において、

前記絶縁シート上にパンプ形成用マスクを重ね合わせる工程は、パンプ形成用マスクには第1の合せ穴が形成されており、前記絶縁シートの第2の合せ穴とパンプ形成用マスクの第1の合せ穴とを光学的に位置合せを行うことにより、前記開口部と前記パンプ穴との位置合せを行うことを特徴とする半導体チップの製造方法。

【請求項4】

請求項1ないし請求項3のいずれか一項に記載の半導体チップの製造方法において、前記複数の電極形成穴を形成する工程は、

前記おもて面側から前記半導体ウェハに複数の深穴を形成する工程と、

前記複数の深穴を形成した後、前記裏面側から前記半導体ウェハを研削することにより、複数の電極形成穴を形成する工程と、を備えることを特徴とする半導体チップの製造方法。

【請求項5】

請求項1ないし請求項4のいずれか一項に記載の半導体チップの製造方法において、

前記パンプ形成用マスクは、金属板により構成されていることを特徴とする半導体チップの製造方法。

【請求項6】

請求項1ないし請求項5のいずれか一項に記載の半導体チップの製造方法において、

前記パンプ形成用マスクは、前記半導体ウェハより大きい直径を有することを特徴とする半導体チップの製造方法。

【請求項7】

請求項1ないし請求項6のいずれか一項に記載の半導体チップの製造方法において、前記半導体ウェハをステージ上に設置する工程は、

前記おもて面が前記ステージ側の面となるように、前記半導体ウェハを前記ステージ上に設置する工程であることを特徴とする半導体チップの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、下部基板に半導体チップを積層して形成される半導体装置に用いられる半導体チップの製造方法に関する。

【背景技術】

10

20

30

40

50

【 0 0 0 2 】

従来の半導体装置は、積層する半導体チップに貫通電極を形成する場合に、半導体ウェハの回路形成面上に形成された絶縁膜内に複数のバンプを形成し、その回路形成面側の面（おもて面という。）をガラス等の支持台上にUVテープ等の接着剤を用いて貼付し、その裏面を研削等により平坦化して50～200μmの厚さに調整し、おもて面のバンプに相当する部位に穴を形成したレジストマスクを用いて、ドライエッチングによりバンプに達する電極形成穴を形成し、電極形成穴の内面および半導体ウェハの裏面にCVD法により絶縁膜を形成し、この絶縁膜上に電極形成穴より小さい穴を形成したメタルマスクをセットし、これをマスクとしてドライエッチングによりバンプ上の絶縁膜を除去し、メタルマスクの除去後に半導体ウェハの裏面に電極形成穴より大きい穴を有する絶縁フィルムを貼付し、CVD法等により絶縁フィルム上および電極形成穴の内面等を覆うバリアメタル層を形成し、メッキ法または金属ペースト法により電極形成穴および絶縁フィルムの穴に導電材を埋込み、その後硬質のバイトを用いて絶縁フィルムおよび導電材の上層等を削り取って、半導体ウェハのおもて面から裏面に貫通する貫通電極およびその両側のバンプを形成している（例えば、特許文献1参照。）。

10

【 0 0 0 3 】

また、下部基板に貫通プラグを形成する場合に、SOI構造の半導体ウェハの250～550μmの厚さのシリコンからなる支持基板の裏面にプラグ形成穴を形成するためのマスクとして用いる保護層を形成し、この保護層をマスクとし埋込み絶縁層をエッチングストップ層としてエッチングによりプラグ形成穴を形成し、更に埋込み絶縁層をエッチングしてシリコン層に有底の外部端子穴を形成し、プラグ形成穴および外部端子穴の内面に絶縁膜を形成した後に、溶融金属吸引法またはCVD法により導電材をプラグ形成穴および外部端子穴に埋込み、その後シリコン層および外部端子穴の底部に形成された外部端子上の絶縁膜をエッチング等により除去して下部基板のおもて面から裏面に貫通する貫通プラグおよび外部端子を形成しているものもある（例えば、特許文献2参照。）。

20

【特許文献1】特開2005-64451号公報（第7頁段落0030 - 第9頁段落0045、第1図 - 第5図）

【特許文献2】特開2005-93954号公報（第7頁段落0026 - 第8頁段落0035、第2図）

【 発明の開示 】

30

【 発明が解決しようとする課題 】

【 0 0 0 4 】

近年、半導体チップの薄型化が進展し、その半導体チップを製造するための半導体ウェハとして、厚さを30～70μm程度とした半導体ウェハが用いられるようになってきている。

しかしながら、上述した特許文献1の技術においては、バンプを形成した半導体ウェハのおもて面を支持台上に接着剤を用いて貼付し、その状態で貫通電極および裏面側のバンプを形成しているため、支持台から半導体ウェハを剥離させるときに、おもて面側のバンプが接着剤と密着して剥がれ難くなり、おもて面側のバンプの脱落や半導体ウェハの割れが生ずる場合があり、半導体ウェハの歩留りが低下するという問題がある。

40

【 0 0 0 5 】

このことは、薄型化された半導体チップを製造するために、半導体ウェハを薄板化した場合に特に顕著になる。

また、半導体ウェハの裏面の絶縁フィルムの穴に導電材を埋込み、その後硬質のバイトを用いて絶縁フィルムおよび導電材の上層等を削り取っているため、貫通電極の裏面側のバンプを形成するためには裏面平坦化工程が必要になり、貫通電極の製造工程が複雑化するという問題がある。

【 0 0 0 6 】

本発明は、上記の問題点を解決するためになされたもので、半導体チップに貫通電極を形成する際の半導体ウェハの歩留りを向上させると共に、その製造工程の簡素化を図る手

50

段を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明は、上記課題を解決するために、貫通電極を有する半導体チップの製造方法において、回路が形成されたおもて面と裏面とを備える半導体ウェハに、前記貫通電極を形成するための複数の電極形成穴を形成すると同時に、前記半導体ウェハの外周縁部に位置合せ穴を形成する工程と、該半導体ウェハの表裏の面に、複数のバンブ穴および第1の合せ穴が形成されたバンブ形成用マスクを、前記半導体ウェハの位置合せ穴と前記バンブ形成用マスクの第1の合せ穴とを光学的に位置合せを行うことにより、前記電極形成穴と前記バンブ穴との位置合せを行って、それぞれ重ね合わせる工程と、該バンブ形成用マスクを重ね合わせた半導体ウェハを、ステージ上に設置する工程と、該半導体ウェハの前記ステージと反対側の面の前記バンブ形成用マスク側から、前記表裏の面に重ね合わされた前記バンブ形成用マスクのバンブ穴および前記半導体ウェハの電極形成穴に、導電性ペーストを埋込む工程と、導電ペーストを埋込んだ後、前記半導体ウェハから前記バンブ形成用マスクを取外す工程と、前記バンブ形成用マスクを取外した後、前記半導体ウェハを個片に分割する工程と、を備えることを特徴とする。

10

【発明の効果】

【0008】

これにより、本発明は、半導体ウェハの薄板化後に貫通電極およびその両側のバンブを形成することができ、バンブの脱落や半導体ウェハの割れを防止して、半導体チップを製造する半導体ウェハの歩留りを向上させることができると共に、バンブの端面の平坦化処理を不要にして、半導体チップに貫通電極を形成する際の製造工程の簡素化を図ることができるという効果が得られる。

20

【発明を実施するための最良の形態】

【0009】

以下に、図面を参照して本発明による半導体チップの製造方法半導体チップを備えた半導体装置の実施例について説明する。

【実施例1】

【0010】

図1は実施例1の半導体装置の断面を示す説明図、図2は実施例1の半導体チップの断面を示す説明図、図3は実施例1の半導体チップの製造方法を示す説明図、図4は実施例1の半導体装置の製造方法を示す説明図である。

30

図1において、1は半導体装置である。

【0011】

2は下部基板であり、シリコン(Si)で形成された板状部材であって、そのおもて面2aにはポリイミド等からなる絶縁層3に覆われた複数の配線からなる図示しない配線パターンが形成されており、その配線パターン上の所定の部位には絶縁層3から突出する接続端子4が形成されている。

5は貫通プラグであり、下部基板2のおもて面2aから裏面2bに貫通して形成されプラグ形成穴6に、銅(Cu)等の導電材を埋込んで形成されており、おもて面2aの配線パターンと電氣的に接続している。

40

【0012】

7は酸化膜であり、それぞれのプラグ形成穴6の側面と貫通プラグ5との間、および下部基板2のおもて面2aに形成された酸化シリコン(SiO₂)からなる絶縁性を有する膜である。

8は外部端子であり、貫通プラグ5の裏面2b側の端面上に半田ボール法等により錫鉛(SnPb)合金や錫銀(SnAg)合金等で形成された半球状の端子であって、図示しない実装基板の配線端子と接合され、半導体装置1と実装基板とを電氣的に接続する機能を有している。

50

【0013】

図2において、11は半導体チップであり、そのおもて面11a側には半導体チップ11の複数の回路素子が形成されている。

12は絶縁膜であり、半導体チップ11のおもて面11aおよび裏面11bと、半導体チップ11に形成されたおもて面11aから裏面11bに貫通する貫通穴である複数の電極形成穴13のそれぞれの側面とに形成された、酸化シリコンや窒化シリコン(Si_3N_4)、ポリイミド等からなる絶縁性を有する膜である。

【0014】

14は貫通電極であり、半導体チップ11の絶縁膜12で内張りされた複数の電極形成穴13に導電材を埋込んで形成され、そのおもて面11aおよび裏面11b側の端面には同じ導電材で形成されたバンプ15がそれぞれ形成されており、おもて面11aと裏面11b側のバンプ15とは貫通電極14により電氣的に接続されている。

本実施例の貫通電極14およびその両側のバンプ15は、銀(Ag)や銅等の導電材を含有するペースト状の導電性ペースト16を熱硬化させて形成される。

【0015】

本実施例の半導体装置1は、図1に示すように、下部基板2のおもて面2aに形成された接続端子4に、半導体チップ11の一の面、例えばおもて面11a側のバンプ15を接合し、その半導体チップ11の反対側の面である裏面11b側に形成されたバンプ15に他の半導体チップ11のおもて面11a側に形成されたバンプ15を接合して複数の半導体チップ11を下部基板2上に積層し、積層された半導体チップ11間等にエポキシ樹脂等の図1に網掛けを付して示す絶縁性を有するアンダーフィル樹脂を充填したアンダーフィル層18が形成された3次元構造のボールグリッドアレイ(BGA)である。

【0016】

図3において、21は半導体ウェハであり、本実施例の半導体チップ11を複数同時に形成するための円形のシリコン基板である。

22は位置合せ穴であり、半導体ウェハ21の外周縁部の複数箇所に形成された位置合せ用の貫通穴である。

24は支持台であり、ガラス板(本実施例では、厚さ0.5~1mm)で形成されており、半導体ウェハ21の裏面21bを研削するときに半導体ウェハ21を支持する機能を有している。

【0017】

本実施例では、裏面研削により30~70 μm の厚さに薄板化された半導体ウェハ21が用いられる。

25は接着層であり、UV硬化型、または熱硬化型の接着剤を支持台24上に塗布し、半導体ウェハ21を密着させた後に硬化させて形成され、支持台24上に半導体ウェハ21を貼付する機能を有している。

【0018】

本実施例の接着層25は、20~100 μm の厚さに形成される。

26はバンプ形成用マスクであり、薄い金属板(本実施例では、厚さ30 μm 程度)等で形成された半導体ウェハ21より大きい直径を有するシート状部材であって、半導体ウェハ21に形成された電極形成穴13と同じ位置に電極形成穴13を内包する大きさの貫通穴であるバンプ穴27が形成され、半導体ウェハ21に形成された位置合せ穴22と同じ位置に位置合せ穴22と同等の大きさの貫通穴である合せ穴28(第1の合せ穴)が形成されており、本実施例のバンプ15を形成するときのマスク部材として機能する。

【0019】

以下に、図3にPで示す工程に従って、本実施例の半導体チップの製造方法について説明する。

P1、半導体ウェハ21のおもて面21aに、熱酸化法またはCVD(Chemical Vapor Deposition)法により酸化シリコンからなる酸化膜を形成し、この酸化膜上に複数の貫通電極14および位置合せ穴22の形成領域を露出させたレジ

10

20

30

40

50

ストマスクを形成し、これをマスクとして異方性エッチングにより酸化膜をエッチングして貫通電極 14 および位置合せ穴 22 の形成領域の半導体ウェハ 21 のおもて面 21a を露出させ、レジストマスクの除去後に、露出した酸化膜をマスクとして異方性エッチングにより半導体ウェハ 21 をエッチングして、おもて面 21a に電極形成穴 13 および位置合せ穴 22 を形成するための深さ 50 ~ 100 μm の有底の深穴 13a、22a を形成する。

【0020】

支持台 24 上に UV 硬化型の接着剤を塗布し、これに深穴 13a、22a を形成した半導体ウェハ 21 のおもて面 21a を密着させ、接着剤を硬化させて接着層 25 を形成し、支持台 24 上に半導体ウェハ 21 を貼付する。

10

P2、支持台 24 上への半導体ウェハ 21 の貼付後に、半導体ウェハ 21 の裏面 21b を砥石により研削して 30 ~ 70 μm の厚さに薄板化し、深穴 13a、22a の裏面 21a 側を裏面 21a に開口させて、半導体ウェハ 21 を厚さ方向に貫通する貫通穴である複数の電極形成穴 13 および位置合せ穴 22 を形成する。

【0021】

P3、電極形成穴 13 および位置合せ穴 22 が形成された半導体ウェハ 21 を剥離剤を用いて接着層 25 から剥離させ、CVD 法により酸化シリコンを堆積して、半導体ウェハ 21 のおもて面 21a および裏面 21b、並びに電極形成穴 13 のそれぞれの側面等に絶縁膜 12 を形成する。

P4、ステージ 30 上にパンプ形成用マスク 26 を載置し、このパンプ形成用マスク 26 に形成された合せ穴 28 と、半導体ウェハ 21 に形成された位置合せ穴 22 とを用いた光学的な位置合せにより、パンプ形成用マスク 26 上に工程 P3 で形成された半導体ウェハ 21 の一の面、例えばおもて面 21a を合せてパンプ形成用マスク 26 上に半導体ウェハ 21 を重ね合わせ、同様にして半導体ウェハ 21 の裏面 21b 上に他のパンプ形成用マスク 26 を重ね合わせ、これらをステージ 30 に押圧してステージ 30 上に表裏の面にパンプ形成用マスク 26 をそれぞれ重ね合わせた半導体ウェハ 21 を設置する。

20

【0022】

このとき、表裏の面のパンプ形成用マスク 26 のそれぞれのパンプ穴 27 は、合せ穴 28 と位置合せ穴 22 とを用いた位置合せにより、半導体ウェハ 21 に形成された電極形成穴 13 を内包する位置に位置合せされている。

30

そして、半導体ウェハ 21 のステージ 30 と反対側（本実施例では裏面 21b 側）に重ね合わされたパンプ形成用マスク 26 上に導電性ペースト 16 を塗布し、これをヘラ状治具 31 により引き延ばして、おもて面 21a に重ね合わされたパンプ形成用マスク 26 のパンプ穴 27、半導体ウェハ 21 の電極形成穴 13、および裏面 21b に重ね合わされたパンプ形成用マスク 26 のパンプ穴 27 に導電性ペースト 16 を埋込む。

【0023】

P5、ステージ 30 上に設置された 2 枚のパンプ形成用マスク 26 および半導体ウェハ 21 への押圧を解除して導電性ペースト 16 を埋込んだパンプ形成用マスク 26 および半導体ウェハ 21 をステージ 30 上から取り出し、パンプ形成用マスク 26 を半導体ウェハ 21 のおもて面 21a および裏面 21b から取り出した後に、熱処理により導電性ペースト 16 を硬化させて、半導体ウェハ 21 を貫通する貫通電極 24 およびそのおもて面 21a 側および裏面 21b 側の端面にそれぞれ接続するパンプ 15 を形成する。

40

【0024】

P6、ダイシングリング 33 に貼付されたダイシングテープ 34 上に、工程 P5 で形成された半導体ウェハ 21 の一の面、例えばおもて面 21a を貼付し、ダイシングブレード 35 により、半導体ウェハ 21 に設定された図 3（P6）に破線で示す分割線 36 上を切断して半導体ウェハ 21 を半導体チップ 11 の単位で個片に分割する。

その後、個片化された半導体チップ 11 をダイシングテープ 34 から剥離して図 2 に示す半導体チップ 11 を形成する。

【0025】

50

このようにして製造された半導体チップ 11 は、下部基板 2 のおもて面 2 a 側に積層される。

以下に、図 4 に P A で示す工程に従って、本実施例の半導体装置の製造方法について説明する。

P A 1、絶縁層 3 で覆われた配線パターンをおもて面 2 a に形成し、この配線パターンに電氣的に接続しおもて面 2 a 側に形成された接続端子 4 と、配線パターンに電氣的に接続しおもて面 2 a から裏面 2 b に貫通する貫通プラグ 5 とを形成した個片に分割された下部基板 2 を準備し、その接続端子 4 に半導体チップ 11 の一の面側、例えばおもて面 11 a 側に形成されたパンプ 15 を合わせて載置し、熱処理および/もしくは超音波によりパンプ 15 を溶融させて、最下層の半導体チップ 11 のパンプ 15 と下部基板 2 の接続端子 4 とを接合する。

10

【0026】

P A 2、最下層の半導体チップ 11 を下部基板 2 に接合した後に、最下層の半導体チップ 11 の裏面 11 b 側のパンプ 15 に、2 層目の半導体チップ 11 のおもて面 11 a 側のパンプ 15 を合わせて載置し、熱処理および/もしくは超音波によりパンプ 15 同士を溶融させて、2 層目の半導体チップ 11 を接合する。

この半導体チップ 11 同士の接合を順次に繰り返して、下部基板 2 の配線パターンに電氣的に接続する複数の半導体チップ 11 を下部基板 2 のおもて面 2 a 側に積層する。

【0027】

P A 3、積層された半導体チップ 11 を搭載した下部基板 2 を図示しない金型に設置し、液状のアンダーフィル樹脂を注入して積層された半導体チップ 11 の間、最下層の半導体チップ 11 と下部基板 2 との間、および積層された半導体チップ 11 の周囲にアンダーフィル樹脂を充填し、その後熱硬化させてアンダーフィル層 18 形成する。

20

これにより、積層された各半導体チップ 11 同士、および最下層の半導体チップ 11 と下部基板 2 とがアンダーフィル層 18 の接着作用により接合されると共に、それぞれの接合されたパンプ 15 の間が面方向に絶縁される。

【0028】

P A 4、アンダーフィル層 18 の冷却後に、金型からアンダーフィル層 18 が形成された半導体装置 1 を取出し、下部基板 2 の裏面 2 a 側に半田ボール法等により貫通プラグ 5 の端面に接続する外部端子 8 を形成する。

30

このようにして、図 1 に示す下部基板 2 に複数の半導体チップ 11 を積層した半導体装置 1 が製造される。

【0029】

上記のように、本実施例の半導体チップ 11 は、半導体ウェハ 21 を研削により薄板化し、接着層 25 から剥離した後に、パンプ形成用マスク 26 を用いて導電性ペースト 16 を埋込んでパンプ 15 および貫通電極 14 を形成するので、接着層 25 がパンプ 15 に密着してしまうことはなく、パンプ 15 の脱落や半導体ウェハ 21 の割れを防止して、半導体ウェハ 21 の歩留りを向上させることができる。

【0030】

このことは、薄型化された半導体チップ 11 を製造する半導体ウェハ 21 において、特に有効である。

40

また、半導体ウェハ 21 に位置合せ穴 22 を、パンプ形成用マスク 26 に合せ穴 28 をそれぞれ設けてあるので、パンプ形成用マスク 26 のパンプ穴 27 と、半導体ウェハ 21 の電極形成穴 13 との位置合せを精度よく行うことができ、貫通電極 14 とパンプ 15 との位置ずれに伴う接続不良を防止して位置精度の優れたパンプ 15 を形成することができる。

【0031】

更に、半導体ウェハ 21 の表裏の面にパンプ形成用マスク 26 を重ね合わせ、導電性ペースト 16 を埋込んだ後に、パンプ形成用マスク 26 を取外して半導体ウェハ 21 の表裏の面にパンプ 15 を形成するので、裏面平坦化工程等のパンプ 15 の端面の平坦化処理が

50

不要になり、半導体チップ11の製造工程の簡素化を図ることができる。

以上説明したように、本実施例では、半導体ウェハの表裏の面に、電極形成穴を内包する大きさのバンプ穴を有するバンプ形成用マスクをそれぞれ重ね合わせてステージ上に設置し、ステージと反対側の面のバンプ形成用マスク側から、表裏の面に重ね合わされたバンプ形成用マスクのバンプ穴および半導体ウェハの電極形成穴に導電性ペーストを埋込み、バンプ形成用マスクを取外し、導電性ペーストを硬化させた後に、半導体ウェハを個片に分割して半導体チップを製造するようにしたことによって、半導体ウェハの薄板化後に貫通電極およびその両側のバンプを形成することができ、バンプの脱落や半導体ウェハの割れを防止して、薄型化された半導体チップを製造する半導体ウェハの歩留りを向上させることができると共に、バンプの端面の平坦化処理を不要にして、半導体チップに貫通電極を形成する際の製造工程の簡素化を図ることができる。

10

【実施例2】

【0032】

図5は実施例2の半導体装置の断面を示す説明図、図6は実施例2の半導体チップの断面を示す説明図、図7は実施例2の半導体チップの製造方法を示す説明図、図8は実施例2の半導体装置の製造方法を示す説明図である。

なお、上記実施例1と同様の部分は、同一の符号を付してその説明を省略する。

図5において、41は絶縁樹脂層であり、図6に示す半導体チップ11のおもて面11aおよび裏面11bに貼り合わされた絶縁シート42を熱処理により溶着させて形成された絶縁性を有する層であって、積層された各半導体チップ11同士、および最下層の半導体チップ11と下部基板2とをその接着作用により接合すると共に、それぞれの接合されたバンプ15の間を絶縁する機能を有している。

20

【0033】

絶縁シート42は、図6、図7に示すように、ポリイミド等の絶縁性を有する薄い樹脂シート（本実施例では、厚さ20 μ m程度）で形成された半導体ウェハ21と同等の直径を有するシート状部材であって、上記実施例1のバンプ形成用マスク26と同様に、半導体ウェハ21に形成された電極形成穴13と同じ位置に電極形成穴13を内包する大きさの貫通穴である開口部43が形成され、半導体ウェハ21に形成された位置合せ穴22と同じ位置に位置合せ穴22と同等の大きさの貫通穴である合せ穴44（第2の合せ穴）が形成されている。

30

【0034】

なお、本実施例のバンプ形成用マスク26の厚さは、20 μ m程度である。

また、本実施例の半導体チップ11の裏面11b側に形成されるバンプ15は、絶縁シート42から突出するように形成され、おもて面11a側のバンプ15はその側面を絶縁シート42に囲まれ、端面のみが露出した状態で形成されている。

以下に、図7にPBで示す工程に従って、本実施例の半導体チップの製造方法について説明する。

【0035】

本実施例の工程PB1～PB3の作動は、上記実施例1の工程P1～P3の作動と同様であるので、その説明を省略する。

40

PB4、工程PB3で形成された半導体ウェハ21のおもて面21aおよび裏面21bに絶縁シート42を、その合せ穴44と半導体ウェハ21に形成された位置合せ穴22とを用いた光学的な位置合せにより重ね合わせ、それぞれの絶縁シート42を押圧して半導体ウェハ21のおもて面21aおよび裏面21bに絶縁シート42を仮に貼り合わせる。

【0036】

PB5、半導体ウェハ21の一の面側、例えばおもて面21a側をステージ30に向けて表裏の面に絶縁シート42を貼り合わせた半導体ウェハ21をステージ30上に載置し、バンプ形成用マスク26に形成された合せ穴28と、絶縁シート42の合せ穴44とを用いた光学的な位置合せにより、裏面21b側の絶縁シート42上にバンプ形成用マスク26を重ね合わせ、これらをステージ30に押圧してステージ30上に表裏の面に絶縁シ

50

ート42を貼り合わせ、裏面21b側の絶縁シート42上にバンプ形成用マスク26を重ね合わせた半導体ウェハ21を設置する。

【0037】

このとき、表裏の面の絶縁シート42のそれぞれの開口部42および裏面21b側のバンプ形成用マスク26のバンプ穴27は、合せ穴44、28と位置合せ穴22とを用いた位置合せにより、半導体ウェハ21に形成された電極形成穴13を内包する位置に位置合せされている。

そして、上記実施例1の工程P4と同様にして、バンプ形成用マスク26上に塗布された導電性ペースト16を引き延ばして、おもて面21aに貼り合わされた絶縁シート42の開口部43、半導体ウェハ21の電極形成穴13、および裏面21bに貼り合わされた絶縁シート42の開口部43、その上に重ね合わされたバンプ形成用マスク26のバンプ穴27に導電性ペースト16を埋込む。

【0038】

PB6、ステージ30上に設置された2枚の絶縁シート42、およびバンプ形成用マスク26、半導体ウェハ21への押圧を解除して導電性ペースト16を埋込んだ絶縁シート42、バンプ形成用マスク26および半導体ウェハ21をステージ30上から除外し、バンプ形成用マスク26を半導体ウェハ21の裏面21b側の絶縁シート42から除外した後に、熱処理により導電性ペースト16を硬化させて、半導体ウェハ21を貫通する貫通電極24およびそのおもて面21a側および裏面21b側の端面にそれぞれ接続するバンプ15を形成する。

【0039】

このとき、同時に絶縁シート42が半導体ウェハ21のおもて面21aおよび裏面21bに強固に貼り合わされると共に、半導体ウェハ21の裏面21b側には絶縁シート42から突出したバンプ15が形成され、おもて面21a側には側面を絶縁シート42に囲まれたバンプ15が形成される。

PB7、実施例1の工程P6と同様にして、ダイシングテープ34に貼付された工程PB6で形成された半導体ウェハ21を半導体チップ11の単位で個片に分割する。

【0040】

その後、個片化された半導体チップ11をダイシングテープ34から剥離して図6に示す半導体チップ11を形成する。

このようにして製造された半導体チップ11は、下部基板2のおもて面2a側に積層される。

以下に、図8にPCで示す工程に従って、本実施例の半導体装置の製造方法について説明する。

【0041】

PC1、上記実施例1の工程PA1と同様の下部基板2を準備し、その接続端子4に半導体チップ11の一面、例えばおもて面11a側に形成されたバンプ15を合わせて載置し、最下層の半導体チップ11を下部基板2に積み重ね、最下層の半導体チップ11の裏面11b側のバンプ15に、2層目の半導体チップ11のおもて面11a側のバンプ15を合わせて積み重ね、この半導体チップ11同士の積み重ねを順次に繰り返して下部基板2のおもて面2a側に複数の半導体チップ11を積み重ねる。

【0042】

PC2、下部基板2とその上に積み重ねられた半導体チップ11を治具等により固定して図示しない高温槽内に搬入し、これを加熱して下部基板2の接続端子4とバンプ15、バンプ15同士、および下部基板2の絶縁層3と絶縁シート42、絶縁シート42同士を完全に硬化させ、下部基板2の絶縁層3と絶縁シート42、絶縁シート42同士を溶着させて絶縁樹脂層41を形成する。

【0043】

これにより、積層された各半導体チップ11同士、および最下層の半導体チップ11と下部基板2とが絶縁樹脂層41の接着作用により接合されると共に、それぞれの接合され

10

20

30

40

50

たバンプ15の間が面方向に絶縁される。

PC3、絶縁樹脂層41の冷却後に、高温槽から絶縁樹脂層41が形成された半導体装置1を取り出し、実施例1の工程PA4と同様にして貫通プラグ5に接続する外部端子8を形成する。

【0044】

このようにして、図5に示す下部基板2に複数の半導体チップ11を積層した半導体装置1が製造される。

上記のように、本実施例の半導体チップ11は、半導体ウェハ21を研削により薄板化し、接着層25から剥離した後に、絶縁シート42およびバンプ形成用マスク26を用いて導電性ペースト16を埋込んでバンプ15および貫通電極14を形成するので、上記実施例1と同様に、バンプ15の脱落や半導体ウェハ21の割れを防止して薄型化された半導体チップ11を製造する半導体ウェハ21の歩留りを向上させることができる。

【0045】

また、半導体ウェハ21に位置合せ穴22を、絶縁シート42およびバンプ形成用マスク26に合せ穴44、28をそれぞれ設けてあるので、絶縁シート42の開口部43およびバンプ形成用マスク26のバンプ穴27と、半導体ウェハ21の電極形成穴13との位置合せを精度よく行うことができ、貫通電極14とバンプ15との位置ずれに伴う接続不良を防止して位置精度の優れたバンプ15を形成することができる。

【0046】

更に、半導体ウェハ21の表裏の面に絶縁シート42を貼り合わせ、その一方の絶縁シート42上にバンプ形成用マスク26を重ね合わせ、導電性ペースト16を埋込んだ後に、バンプ形成用マスク26を取外して半導体ウェハ21の表裏の面にバンプ15を形成するので、裏面平坦化工程等のバンプ15の端面の平坦化処理が不要になり、半導体チップ11の製造工程の簡素化を図ることができる。

【0047】

更に、下部基板2上に半導体チップ11を積み重ねた後に、熱処理により絶縁シート42同士を溶着させて絶縁樹脂層41を形成するので、アンダーフィル工程が不要になり、半導体装置1の製造工程の簡素化を図ることができる。

以上説明したように、本実施例では、上記実施例1と同様の効果に加えて、半導体ウェハの表裏の面に、電極形成穴を内包する大きさの開口部を有する絶縁シートを貼り合わせ、その一方の上にバンプ形成用マスクを重ね合わせて半導体ウェハの表裏の面にバンプを形成し、これを個片に分割して半導体チップ製造するようにしたことによって、半導体チップを積み重ねて熱処理を行うことにより、半導体チップ同士等を絶縁する絶縁樹脂層を容易に形成することができ、下部基板上に複数の半導体チップを積層した半導体装置の製造工程におけるアンダーフィル工程を省略することが可能になり、半導体装置の製造工程の簡素化を図ることができる。

【0048】

なお、本実施例においては、半導体チップの裏面側に絶縁シートから突出したバンプを形成するとして説明したが、半導体チップのおもて面側に絶縁シートから突出したバンプを形成し、裏面側に絶縁シートに側面を囲まれたバンプを形成するようにしてもよい。

上記各実施例においては、半導体装置の製造の用いる下部基板は、個片に分割した下部基板であるとして説明したが、下部基板を複数形成したウェハを用いて、ウェハ上で上記と同様にして半導体チップを各下部基板上に積層し、各下部基板に外部端子を形成した後にウェハを下部基板単位で個片に分割して半導体装置を製造するようにしてもよく、複数の下部基板をマトリックス状または直線状に配置した短冊状の下部基板の集合体を用いて前記と同様にして半導体装置を製造するようにしてもよい。

【0049】

また、上記各実施例においては、下部基板上への半導体チップの積層は、半導体チップのおもて面側を下部基板側に向けて積層するとして説明したが、半導体チップの裏面側を下部基板側に向けて積層するようにしてもよい。

更に、上記各実施例においては、半導体ウェハと、バンプ形成用マスクまたは絶縁シートとの位置合せは、光学的に行うとして説明したが、位置合せ穴に嵌合するピン等を用いて機械的に行うようにしてもよく、それぞれの位置合せ穴および合せ穴の形成を省略して電極形成穴とバンプ穴または開口部を用いて画像処理等により位置合せを行うようにしてもよい。

【0050】

更に、上記各実施例においては、下部基板はシリコンで形成した板状部材であるとして説明したが、ガラス繊維を含有したガラスエポキシ樹脂等で形成した板状部材を用いるようにしてもよい。

【図面の簡単な説明】

10

【0051】

【図1】実施例1の半導体装置の断面を示す説明図

【図2】実施例1の半導体チップの断面を示す説明図

【図3】実施例1の半導体チップの製造方法を示す説明図

【図4】実施例1の半導体装置の製造方法を示す説明図

【図5】実施例2の半導体装置の断面を示す説明図

【図6】実施例2の半導体チップの断面を示す説明図

【図7】実施例2の半導体チップの製造方法を示す説明図

【図8】実施例2の半導体装置の製造方法を示す説明図

20

【符号の説明】

【0052】

- 1 半導体装置
- 2 下部基板
- 2 a、1 1 a、2 1 a おもて面
- 2 b、1 1 b、2 1 b 裏面
- 3 絶縁層
- 4 接続端子
- 5 貫通プラグ
- 6 プラグ形成穴
- 7 酸化膜
- 8 外部端子
- 1 1 半導体チップ
- 1 2 絶縁膜
- 1 3 電極形成穴
- 1 3 a、2 2 a 深穴
- 1 4 貫通電極
- 1 5 バンプ
- 1 6 導電性ペースト
- 1 8 アンダーフィル層
- 2 1 半導体ウェハ
- 2 2 位置合せ穴
- 2 4 支持台
- 2 5 接着層
- 2 6 バンプ形成用マスク
- 2 7 バンプ穴
- 2 8、4 4 合せ穴
- 3 0 ステージ
- 3 1 ヘラ状治具
- 3 3 ダイシングリング
- 3 4 ダイシングシート

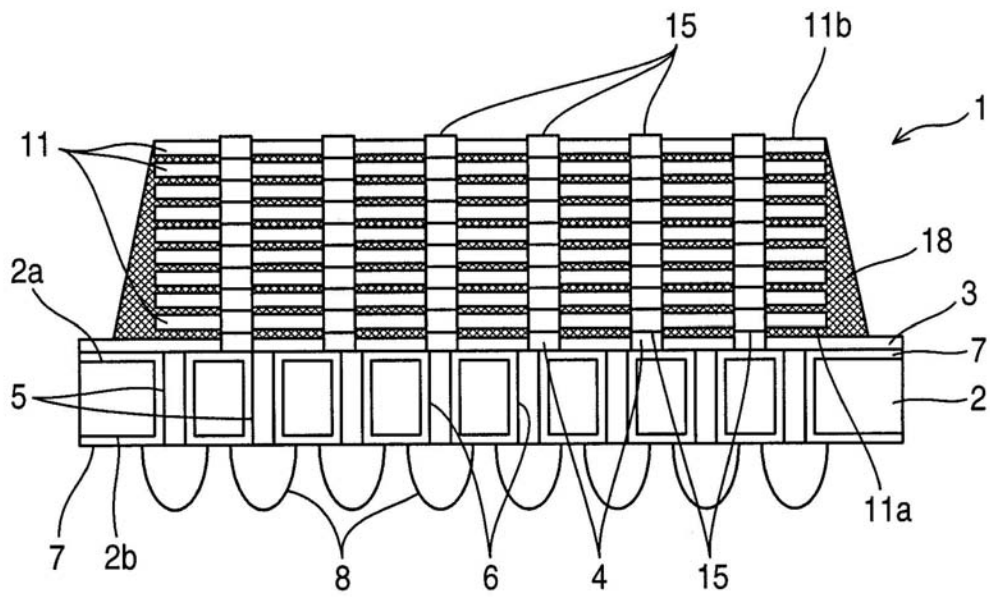
30

40

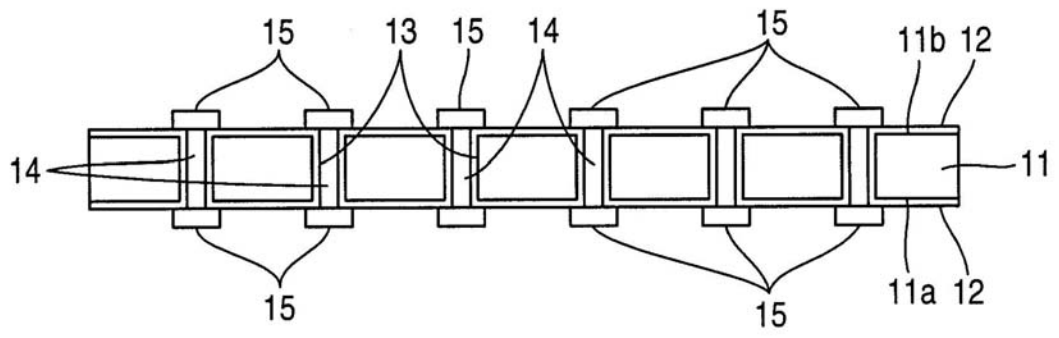
50

- 3 5 ダイシングブレード
- 3 6 分割線
- 4 1 絶縁樹脂層
- 4 2 絶縁シート
- 4 3 開口部

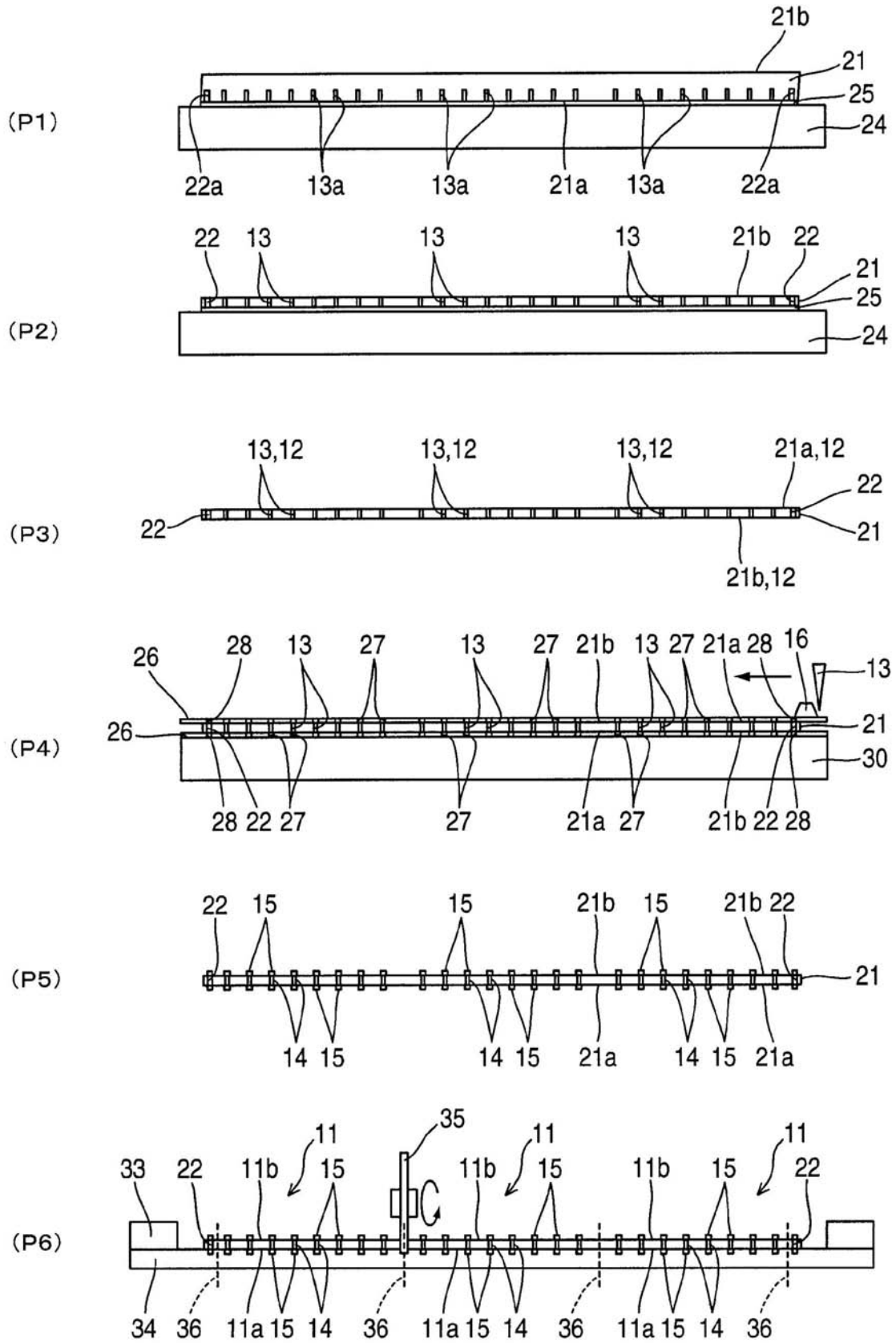
【図1】



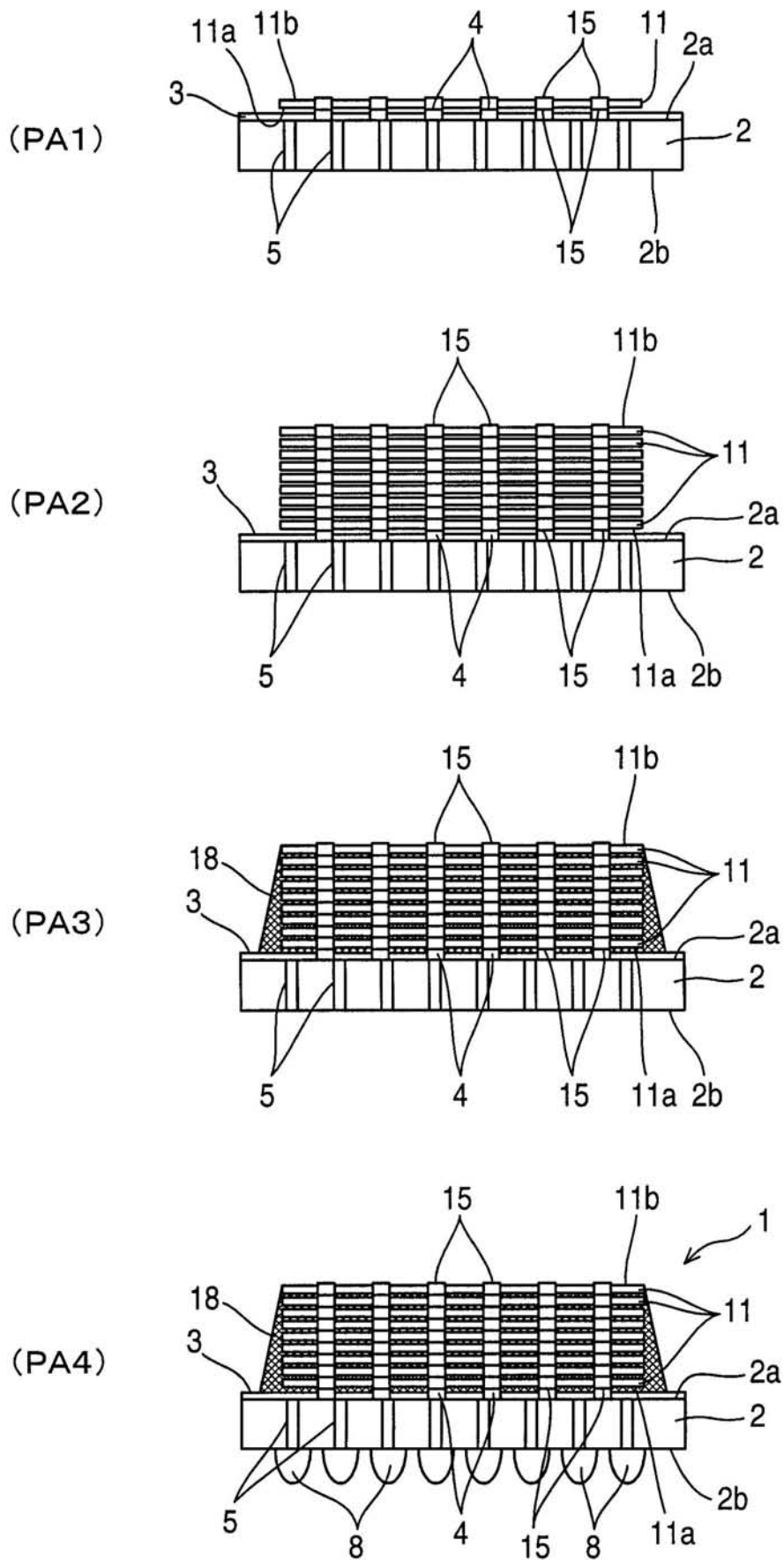
【 図 2 】



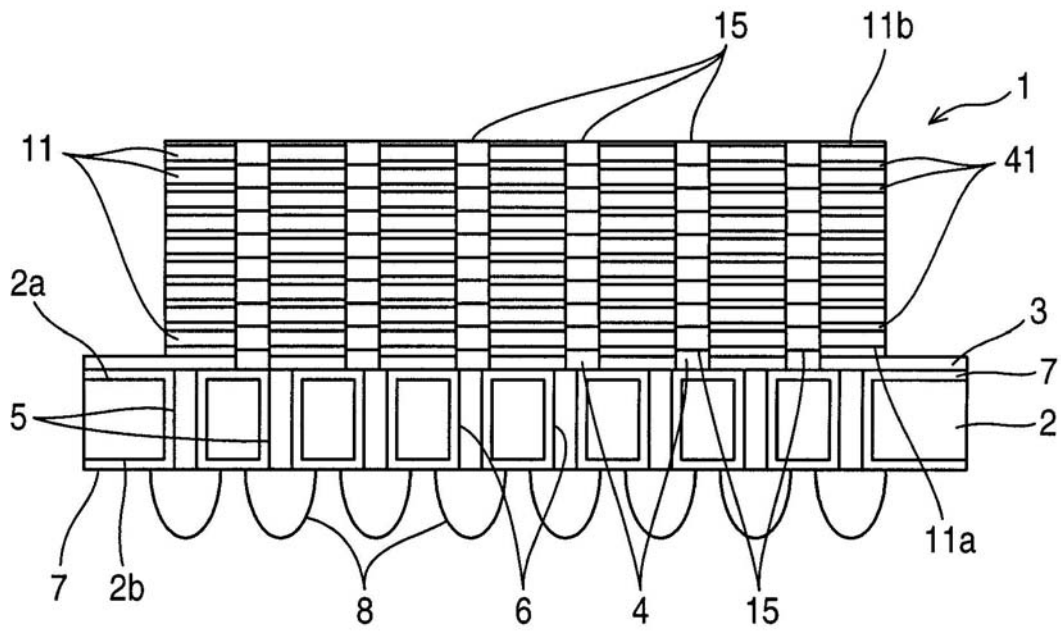
【 図 3 】



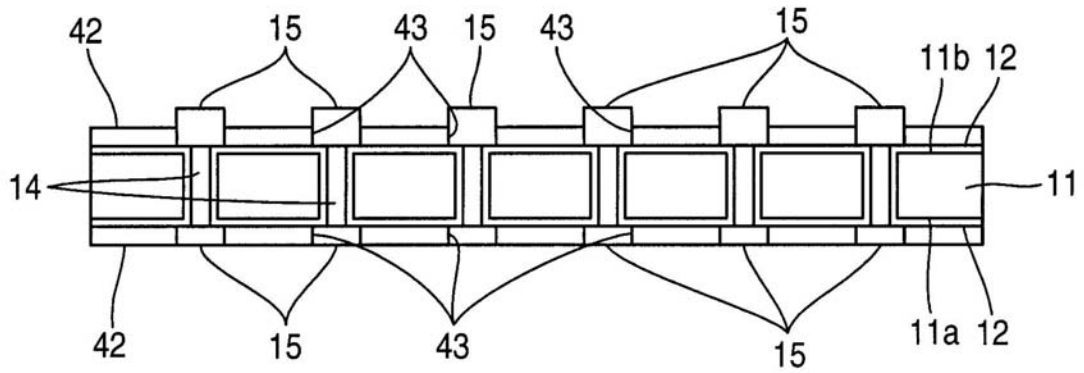
【 図 4 】



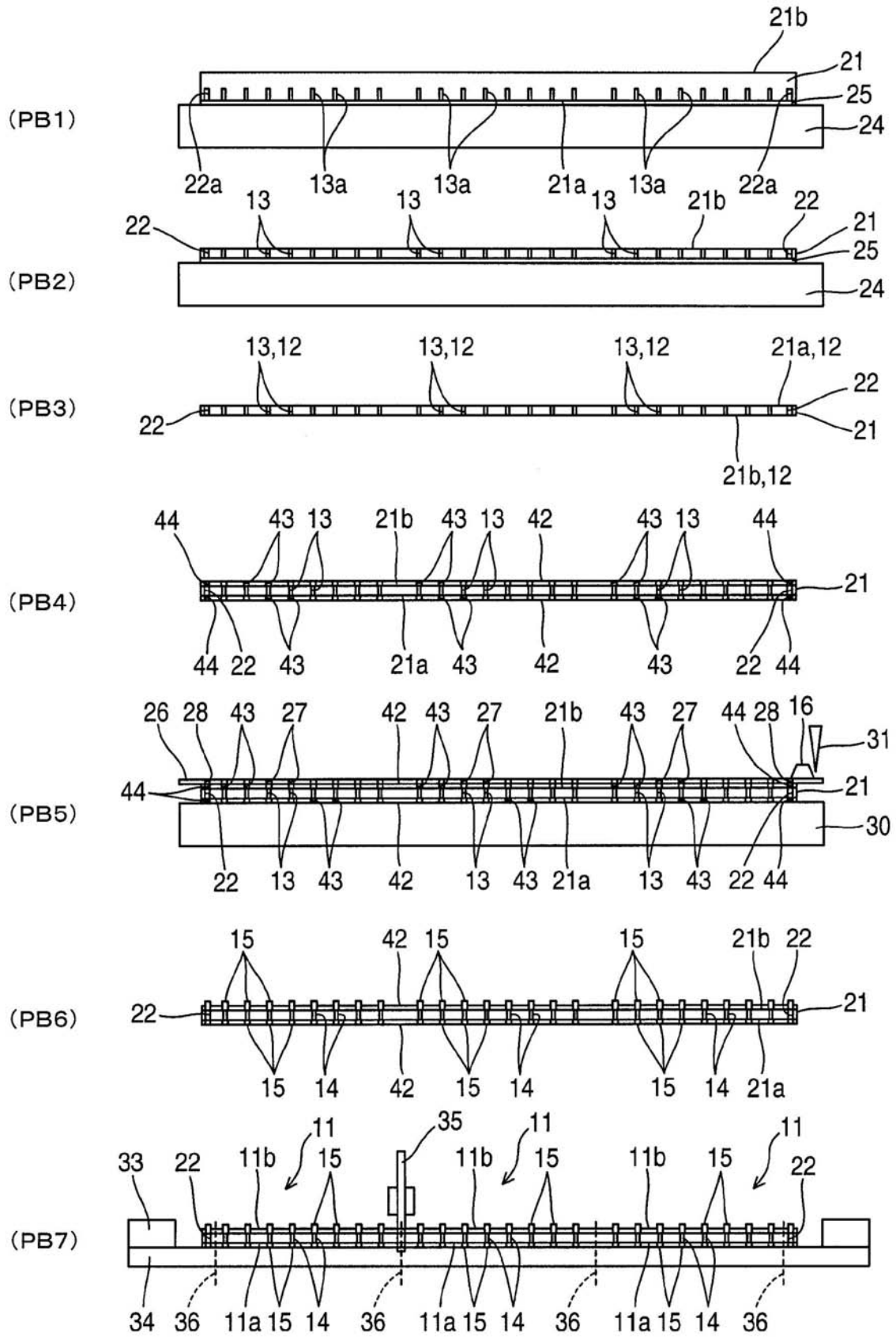
【 図 5 】



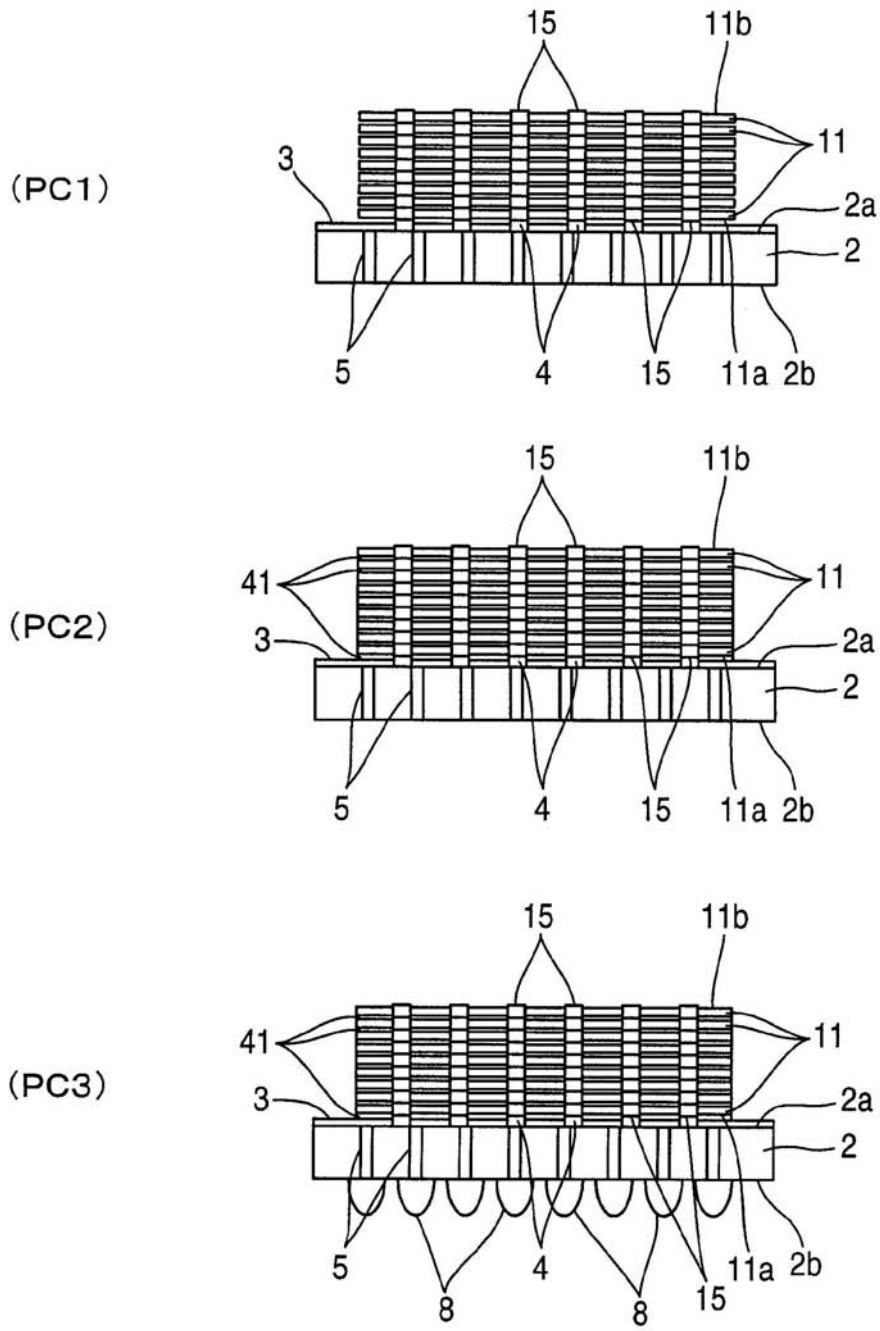
【 図 6 】



【図7】



【 図 8 】



フロントページの続き

- (56)参考文献 特開2004-172453(JP,A)
特開2002-050738(JP,A)
特開2006-165073(JP,A)
特開2006-173388(JP,A)
特開2000-243900(JP,A)
特開2006-261323(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 25/065
H01L 25/07
H01L 25/18