

公告本

申請日期	87.9. - 9
案 號	87114763
類 別	H01K ²¹ /50

A4
C4

434767

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	球格陣列積體電路元件之封裝架構
	英 文	
二、發明人 創作	姓 名	林志鋼
	國 籍	中華民國
	住、居所	桃園市永安路 302 號
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明是有關於一種球格陣列積體電路(BGA IC, Ball-Grid Array Integrated Circuit)元件之製作，且特別是有關於一種具有支撐墊，可避免發生飛碟墜落情形(空焊與短路)之球格陣列積體電路元件之封裝架構。

球格陣列(Ball Grid Array；以下簡稱 BGA)積體電路(IC)，係為一種新一代的高接腳數 IC 封裝(packaging)，其適用於今日以次微米解析度所製造出來的，極大型積體電路(Ultra-Large Scale Integration；ULSI)之封裝使用。由於積體電路的功能越來越形複雜，以電晶體為單位的電路數量之積集程度越來越高，故傳統的 QFP (quad flat pack)或 PGA (pin-grid array)已逐漸不符合實際應用的要求。例如，常見的 QFP 與 PGA 只提供一百至二百支 IC 接腳(PIN)，對於今日複雜的數位邏輯電子電路 IC 而言，顯然逐漸已不敷使用。

就以今日廣泛使用的，以六十四位元微處理器為基礎的個人電腦而言，其核心邏輯(core logic)電路，必須與微處理器，以及諸如做為系統主記憶體的 DRAM，與做為快取記憶體的 SRAM 等，各以六十四位元的全匯流排寬度連結。因此，若此種核心邏輯被製作成為單一晶片的 IC，單只是各資料匯流排與其對應的各個位址匯流排，便必須使用到接近兩百支接腳，若再加上其他的控制信號，便輕易地會超過三百支接腳。BGA IC 封裝即為一種可以符合此種高接腳數要求的封裝。

以印刷電路技術為基礎的一小片印刷電路基板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

(Printed Circuit Board；以下簡稱 PCB)，構成了球格陣列封裝的基板(substrate)。如同熟習於本技藝之士所習知者，切割之後的半導體電路晶片(die)係先由自動化的取放機(pick-and-place machines)黏固於此基板的表面上，並再由焊線機(wire-bonding machines)將電路晶片上的接線墊以金屬線連接至球格陣列封裝印刷電路基板上的對應焊墊上。之後再由灌膠機將整個電路晶片，包含其焊線及焊墊等，全部予以密封。待灌膠硬化之後，基板背面之球格陣列中的數百個焊球，再由迴焊爐(solder reflow)處理形成。

綜上所述，由於目前 IC 之內包之邏輯功能越來越多樣化，工作頻率也已高達數百 MHz 的程度，使得對於 IC 封裝的要求必須要能提供數目夠多的輸入輸出焊墊(IO Pad)，同時要能縮短晶粒(die)至接腳的引線長度數目。因此，近年來 BGA 封裝已蔚為高積集度 IC 包裝之主流，而使用 BGA 封裝具有下列優點：

- (1)可提供數目夠多的輸入輸出焊墊。
- (2)IC 封裝尺寸小，適用於小型裝置例如筆記型電腦(Notebook)。
- (3)引線電感小，適用於高速電路並可減少接地跳動(Ground Bounce)。
- (4)將傳統之引線接腳(Lead PIN)連接方式，改善為使用錫球(Ball)之方式與 PCB 接觸，避免封裝搬運時，造成接腳折彎或偏移情形。

然而，BGA 封裝同時亦存在有一些缺點。第 1 圖繪示

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

的是習知一種 BGA 封裝的下視圖。傳統 BGA 封裝 10 之基板背面 12 配置有複數個球格陣列錫球 14。由於接腳改為使用錫球之方式與 PCB 接觸，對於生產之條件要求較嚴格，因為 BGA 封裝是屬於可進行表面鑲嵌技術(Surface-Mount Technology；以下簡稱 SMT)的元件，而所謂的 SMT 就是把 BGA IC 固定於 PCB 的技術方法，在生產時的 SMT 階段後，經過氮氣迴焊爐時，BGA 基板下的錫球便會融化。此時，若氮氣迴焊爐的溫度時間曲線沒有控制好，便會造成相鄰兩錫球短路如第 2 圖所示，或造成空焊現象如第 3 圖所示。

請參照第 4 圖，此時若觀察此故障之 BGA IC 16，便會發現其本體與 PCB 18 之接觸有如飛碟墜落一般，翹起來的一側即造成空焊 20，而另一端也就反過來是短路 22，如第 4 圖所示。上述現象只會出現在 BGA 封裝的元件上，此乃因為這種封裝沒有支撐 IC 本體的支柱(如 PGA 之接腳)，為目前 BGA 封裝本身固有的缺點。

此外，在 SMT 生產過程中，當我們要把 BGA IC 固定於 PCB 時，亦即要將 BGA IC 基板下之錫球接觸 PCB 表面之錫膏，若在到達定位前，太高將 BGA IC 放下，則 BGA IC 從高處跌落，使 PCB 表面之錫膏散開，若太低才將 BGA IC 放下，則容易壓擠到 PCB 上的錫膏，兩者都會使 PCB 上的錫膏，處於較不適合焊接的情況，因而不論如何都容易造成接觸時之短路或空焊的情形。再者，由於 PCB 受熱彎曲，亦會使得 BGA IC 固定於 PCB 時，造成放置不平的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(Ψ)

情形發生，進而造成生產上的不良。

有鑒於此，本發明的目的就是在提供一種球格陣列積體電路元件之封裝架構，以改善習知 BGA IC 與 PCB 焊接時接觸處所造成之飛碟墜落的缺點，避免發生空焊與短路情形。

為達成本發明之上述和其他目的，一種球格陣列積體電路元件之封裝架構，係於 BGA 封裝之基板放置錫球之背面配置數個支撐墊，使得 BGA 封裝焊接時不會一邊翹起，防止飛碟墜落的情形發生。

本發明所提供之球格陣列積體電路元件之封裝架構，包括：複數個球格陣列錫球，配置於一球格陣列封裝之基板背面，以及數個可構成支撐平面的支撐墊，配置於上述球格陣列封裝之基板背面周圍。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示的是習知一種 BGA 封裝的下視圖；

第 2 圖繪示的是習知一種 BGA IC 基板下之錫球短路的示意圖；

第 3 圖繪示的是習知一種 BGA IC 基板下之錫球空焊的示意圖；

第 4 圖繪示的是習知一種 BGA IC 接觸 PCB 的側視圖；

第 5A~5D 圖繪示的是依照本發明一較佳實施例的一種 BGA 封裝的下視圖；以及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(ㄟ)

第 6 圖繪示的是依照本發明一較佳實施例的一種 BGA 封裝的側視圖。

圖式之標號說明：

10、16、30、40、50、60：BGA IC

12、32、42、52、62：基底板背面

14、34、66：球格陣列錫球

18：PCB

20：空焊現象

22：短路現象

36、44、54：支撐墊

64：支撐裝置

實施例

請參照第 5A~5D 圖及第 6 圖，其分別繪示的是依照本發明一較佳實施例的一種 BGA 封裝的下視圖及側視圖。

同樣地，本發明之 BGA 封裝 30 架構，其基底板背面 32 配置有複數個球格陣列錫球 34。此外，在 BGA 封裝 30 之基底板背面 32 的周圍例如四角落處(如第 5A 圖所示)，分別配置有一支撐墊 36，其中支撐墊 36 之高度約為球格陣列錫球 34 直徑的一半。此外，支撐墊 36 之熔點高於錫球 34 之熔點，支撐墊 36 的材質例如是樹脂、鋁等高熔點金屬或其他類似材質。由於 BGA 封裝 30 之基底板背面 32 四角落配置有支撐墊 36，故 BGA IC 本體 30 在經氮氣迴焊爐時，因錫球 34 融解時能有此支撐墊 36 頂住，如同板凳一般，可避免發生飛碟墜落的情形。由於本發明所使用之支撐墊 36 的熔點高於錫球 34 的熔點，故無須擔心 BGA IC

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

本體 30 在經氮氣迴焊爐時，支撐墊 36 是否會發生融解的問題。

上述中，本發明之支撐墊 36 並不限定只能配置於 BGA 封裝 30 之基板背面 32 的四角落處，當然，支撐墊 36 可配置於 BGA 封裝 30 之基板背面 32 的任何位置，只要能達到避免 BGA 封裝 30 發生飛碟墜落的情形即可。

舉例而言，請參照第 5B 圖，我們可以 BGA 封裝 40 之基板背面 42 中心為中心點，平均配置三個支撐墊 44 於 BGA 封裝 40 之基板背面 42，如此亦可達到本發明之功能。

或是將支撐墊 54 設計成如第 5C 圖所繪示之 L 的形狀，再將之配置於 BGA 封裝 50 之基板背面 52 的四角落處亦可。

或是如第 5D 圖所繪示，我們可以使用一支撐裝置 64，將之配置於 BGA 封裝 60 之基板背面 62 周圍與球格陣列錫球 66 間，並使支撐裝置 64 包圍球格陣列錫球 66，如此亦可達到本發明之目的。

當然，上述支撐墊可以係任何形狀例如正方形、長方形、圓形等。此外，支撐墊(或支撐裝置)的材質可以與 BGA 封裝之封裝材質相同，並且支撐墊(或支撐裝置)可利用模具先行做出，使其與 BGA 封裝同時封膠製造完成。

綜上所述，本發明之特徵係於 BGA 封裝之基板背面配置數個支撐墊，避免 BGA 封裝與 PCB 接觸時，造成飛碟墜落的情形。此外，本發明之改善(亦即配置有支撐墊)，並不會影響到原有 BGA 之應用與習知所提及之四項優點，且更一步可改善 BGA 封裝之 IC 於實際 SMT 生產時所會遇到的問題，對往後所製造出之 BGA 晶片，將可更提昇客戶(主

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

機板製造商)的製程良率，進而提高客戶的採用意願。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：球格陣列積體電路元件之封裝架構)

一種球格陣列積體電路元件之封裝架構，包括複數個球格陣列錫球，配置於球格陣列封裝之基板背面，以及複數個支撐墊，配置於上述球格陣列封裝之基板背面周圍。本發明於球格陣列封裝之基板背面配置有數個支撐墊，使得球格陣列封裝可準確接觸印刷電路基板，避免造成飛碟墜落的情形。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱：)

六、申請專利範圍

1. 一種球格陣列積體電路元件之封裝架構，包括：
一 球格陣列封裝；
複數個球格陣列錫球，配置於該球格陣列封裝之基板背面；以及
複數個支撐墊，配置於該球格陣列封裝之基板背面周圍。
2. 如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊之高度約為該些球格陣列焊球之直徑的一半。
3. 如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的數量包括四個，分別配置於該球格陣列封裝之基板背面的四角落。
4. 如申請專利範圍第 3 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的形狀包括 L 形。
5. 如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的數量包括三個，以該球格陣列封裝之基板背面中心為中心點，平均配置於該球格陣列封裝之基板背面。
6. 如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊配置於圍繞該球格陣列封裝之基板背面之該些球格陣列錫球與該球格陣列封裝周圍間。
7. 如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的熔點高於該些球格陣列錫球的熔點。

裝

訂

線

六、申請專利範圍

8.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的材質包括樹脂。

9.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的材質包括鋁等高熔點金屬。

10.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的材質與該球格陣列積體電路元件之封裝材質相同。

11.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊可與該球格陣列積體電路元件同時封膠製造完成。

12.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的形狀包括圓形。

13.如申請專利範圍第 1 項所述之球格陣列積體電路元件之封裝架構，其中該些支撐墊的形狀包括方形。

14.一種球格陣列積體電路元件之封裝架構，包括：

一球格陣列封裝；

複數個球格陣列錫球，配置於該球格陣列封裝之基板背面；以及

一支撐裝置，配置於該球格陣列封裝之基板背面周圍與該些球格陣列錫球間，用以支撐並防止該球格陣列封裝過度傾斜。

15.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置之高度約為該些球格陣列焊球之直徑的一半。

六、申請專利範圍

16.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的熔點高於該些球格陣列錫球的熔點。

17.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的材質包括樹脂。

18.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的材質包括鋁等高熔點金屬。

19.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的材質與該球格陣列積體電路元件之封裝材質相同。

20.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置可與該球格陣列積體電路元件同時封膠製造完成。

21.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的形狀包括圓形。

22.如申請專利範圍第 14 項所述之球格陣列積體電路元件之封裝架構，其中該支撐裝置的形狀包括方形。

(請先閱讀背面之注意事項再填寫本頁)

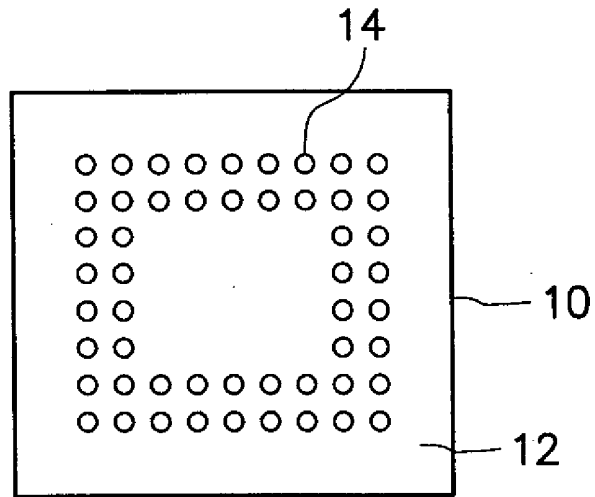
裝

訂

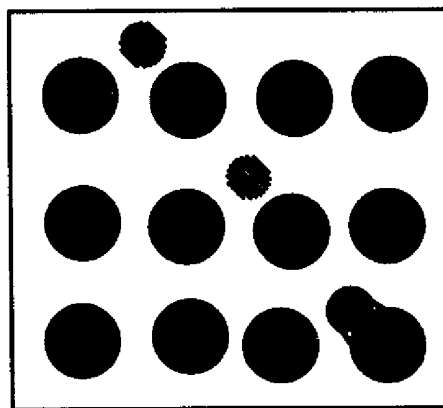
線

434767
87114763

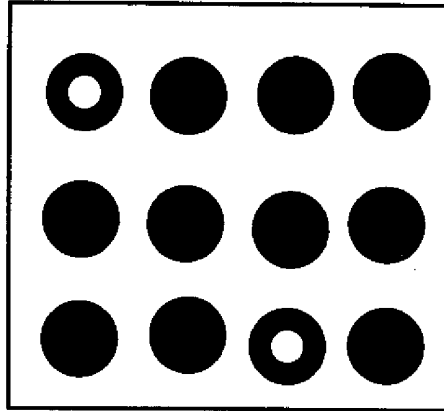
3697TW



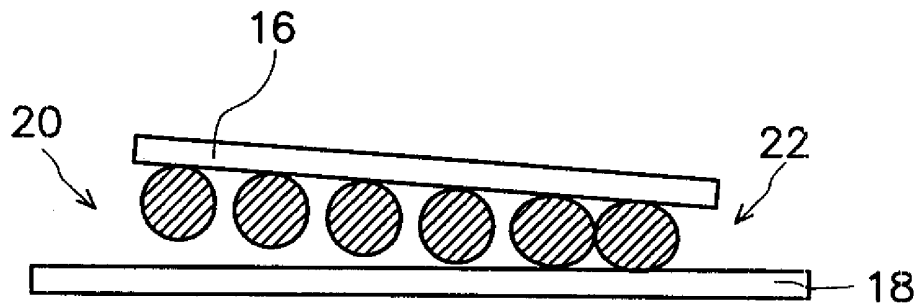
第 1 圖



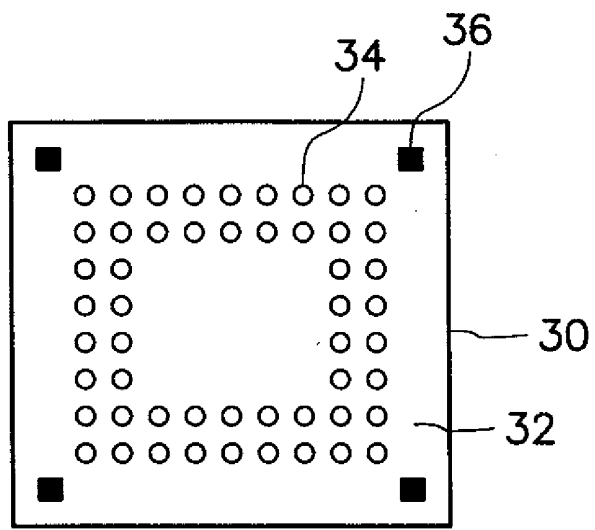
第 2 圖



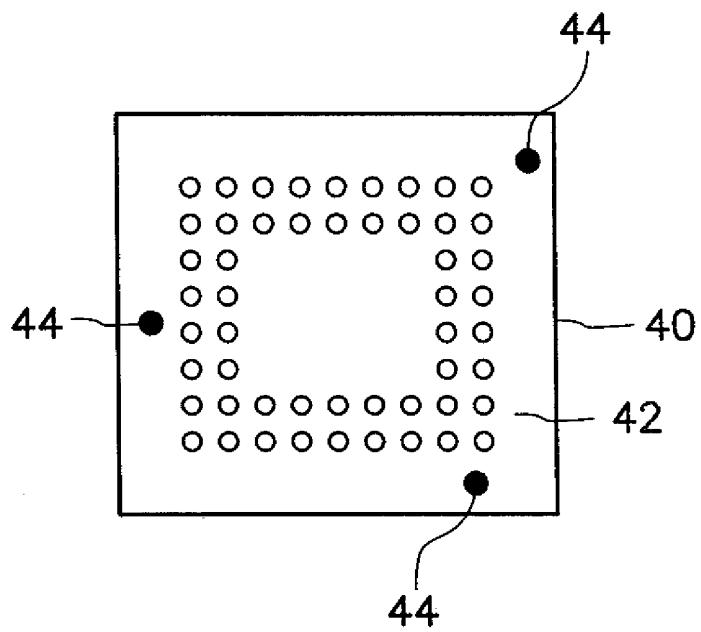
第 3 圖



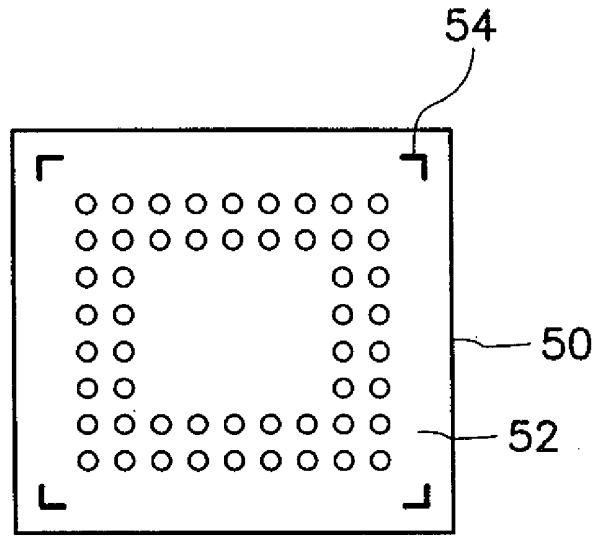
第 4 圖



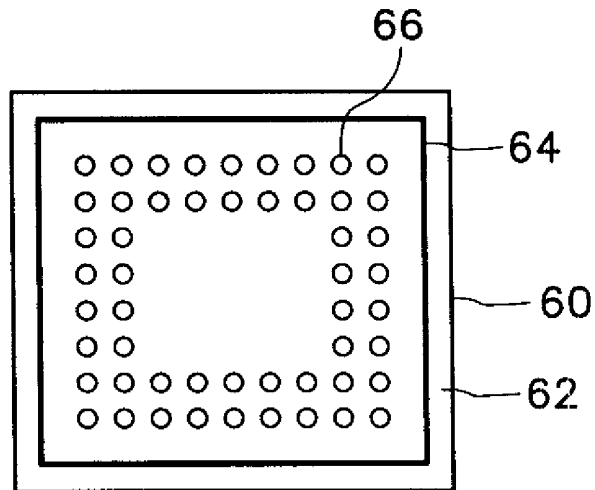
第5A圖



第5B圖



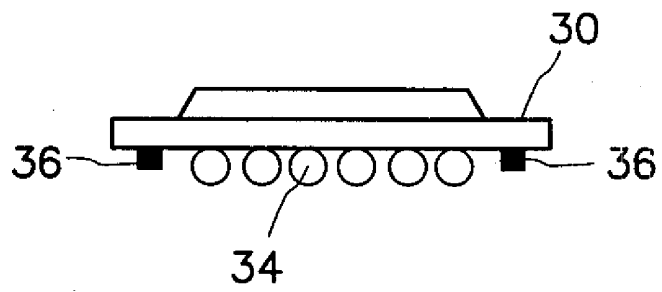
第5C圖



第5D圖

434767

3697TW



第 6 圖