(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월08일
(11) 등록번호 10-1150996
(24) 등록일자 2012년05월22일

(51) 국제특허분류(Int. Cl.)
H01L 29/786 (2006.01) *H01L 21/336* (2006.01)
(21) 출원번호 10-2011-7030789(분할)
(22) 출원일자(국제) 2005년09월20일
심사청구일자 2011년12월22일
(85) 번역문제출일자 2011년12월22일
(65) 공개번호 10-2012-0003981
(43) 공개일자 2012년01월11일
(62) 원출원 특허 10-2007-7008059
원출원일자(국제) 2005년09월20일
심사청구일자 2010년07월09일
(86) 국제출원번호 PCT/JP2005/017905
(87) 국제공개번호 WO 2006/033451
국제공개일자 2006년03월30일
(30) 우선권주장
JP-P-2004-277538 2004년09월24일 일본(JP)
(56) 선행기술조사문헌
JP2003163338 A
JP2003203898 A
US20020058387 A1
US20030032210 A1
전체 청구항 수 : 총 12 항

(73) 특허권자
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
쿠와바라 히데아키
일본국 243--0036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내
(74) 대리인
황의만

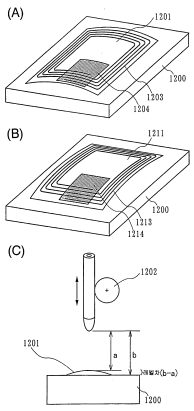
심사관 : 이상호

(54) 발명의 명칭 **반도체장치 제조방법**

(57) 요 약

본 발명은, 대면적의 유리 기판 위에 박막으로 된 집적회로를 형성한 후, 이 집적회로를 기판으로부터 박리하여, 접촉, 바람직하게는 비접촉으로 데이터의 수신 또는 송신이 가능한 미소한 장치를 대량으로 효율 좋게 제조하는 방법을 제공한다. 특히 박막으로 된 집적회로는 매우 얇기 때문에, 반송 시에 집적회로가 비산할 우려가 있고, 그의 취급이 어려웠다. 본 발명에 따르면, 적어도 2 종류의 상이한 방법에 의해 분리층(박리층이라고도 함)에 손상(레이저광 조사에 의한 손상, 에칭에 의한 손상, 또는 물리적 수단에 의한 손상)을 다수 회 줌으로써, 기판으로부터 피박리층을 효율 좋게 박리할 수 있다. 또한, 박리 후의 장치에 휨을 줌으로써, 개개의 장치의 취급을 용이하게 한다.

대 표 도 - 도3



특허청구의 범위

청구항 1

제1 기판 위에 분리층을 형성하는 공정;

상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정;

상기 분리층의 일부에 광을 조사하여 상기 분리층의 일부 내에 또는 상기 분리층의 계면에 균열 또는 구멍을 형성하는 공정;

상기 균열 또는 상기 구멍으로부터 상기 분리층과 반응하는 기체 또는 액체를 도입하여 상기 분리층을 제거함으로써 상기 제1 기판으로부터 상기 피박리층을 분리하는 공정; 및

상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는, 반도체장치 제조방법.

청구항 2

제1 기판 위에 분리층을 형성하는 공정;

상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정;

상기 분리층의 일부에 광을 조사하여 상기 분리층의 일부를 변질시키는 공정;

변질된 상기 분리층 부분으로부터 상기 분리층과 반응하는 기체 또는 액체를 도입하여 상기 분리층을 제거함으로써 상기 제1 기판으로부터 상기 피박리층을 분리하는 공정; 및

상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는, 반도체장치 제조방법.

청구항 3

제1 기판 위에 분리층을 형성하는 공정;

상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정;

상기 분리층과 반응하는 기체 또는 액체에 상기 분리층을 노출시켜 상기 분리층의 일부를 남기고 상기 분리층을 제거하는 공정;

상기 분리층의 일부에 광을 조사하여 상기 피박리층으로부터 상기 제1 기판을 분리하는 공정; 및

상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는, 반도체장치 제조방법.

청구항 4

제1 기판 위에 분리층을 형성하는 공정;

상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정;

상기 분리층과 반응하는 기체 또는 액체에 상기 분리층을 노출시켜 상기 분리층의 일부를 남기고 상기 분리층을 제거하는 공정;

상기 제1 기판 위의 상기 피박리층이 아래로 향하도록 상기 제1 기판을 제공하고, 상기 피박리층에 대향하도록 제2 기판을 제공하는 공정; 및

상기 분리층의 일부의 뒷면측에 광을 조사하여 상기 제1 기판으로부터 상기 피박리층을 분리하고, 상기 피박리층을 상기 제2 기판 위로 낙하시킴으로써 상기 피박리층을 상기 제2 기판으로 옮기는 공정을 포함하는, 반도체장치 제조방법.

청구항 5

제1 기판 위에 분리층을 형성하는 공정;

상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정;

상기 반도체 소자의 주변에 광을 조사하여 상기 분리층의 일부 내 또는 상기 분리층의 계면에 균열 또는 구멍을 형성하는 공정;

상기 반도체 소자와 겹치는 상기 분리층 일부분에 의해 서로 고정된 상기 제1 기판으로부터 상기 피박리층을 박리하는 공정; 및

상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는, 반도체장치 제조방법.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 분리층은 W 위에 WO_x를 함유하는 막, Mo 위에 MoO_x를 함유하는 막, Nb 위에 NbO_x를 함유하는 막, 또는 Ti 위에 TiO_x를 함유하는 막으로 형성되어 있는, 반도체장치 제조방법.

청구항 7

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 분리층은 비정질 구조를 가진 반도체, 세라믹, 텅스텐, 몰리브덴, 니오브 또는 티탄으로 된 금속 재료, 또는 유기 고분자 재료인, 반도체장치 제조방법.

청구항 8

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 광은 YAG 레이저, YVO_4 레이저, $GdVO_4$ 레이저, YLF 레이저, Ar 레이저 중 어느 하나를 사용한 레이저광이고, 상기 광은 상기 광을 상기 분리층에 조사한 때, 상기 분리층이 기체를 발생하게 하는, 반도체장치 제조방법.

청구항 9

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 광은 YAG 레이저, YVO_4 레이저, $GdVO_4$ 레이저, YLF 레이저, Ar 레이저 중 어느 하나를 사용한 레이저광이고, 상기 광은 상기 광을 상기 분리층에 조사한 때, 상기 분리층을 구성하는 물질의 원자간 또는 분자간의 결합력을 소실 또는 감소시키는, 반도체장치 제조방법.

청구항 10

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 광은 파장이 100 nm ~ 350 nm인 레이저광인, 반도체장치 제조방법.

청구항 11

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 광은 파장이 350 ㎚ ~ 1200 ㎚인 레이저광인, 반도체장치 제조방법.

청구항 12

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 분리층과 반응하는 기체 또는 액체는 불소 할로겐화물을 함유하는 기체 또는 액체인, 반도체장치 제조방법.

명 세 서

기 술 분 야

[0001] 본 발명은 박막트랜지스터(이하, TFT라고 함)로 구성된 회로를 가지는 반도체장치 및 그의 제조방법에 관한 것이다. 예를 들어, 본 발명은 전기광학장치나 유기 발광소자를 가지는 발광 표시장치를 부품으로서 탑재한 전자 기기에 관한 것이다.

[0002] 또한, 본 명세서에서, "반도체장치"란, 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리키고, 전기광학장치, 반도체 회로 및 전자 기기는 모두 반도체장치이다.

배 경 기 술

[0003] 근년, 절연 표면을 가진 기판 위에 형성된 반도체 박막(두께 수 ㎚ ~ 수백 ㎚ 정도)을 사용하여 박막트랜지스터(TFT)를 구성하는 기술이 주목받고 있다. 박막트랜지스터는 IC나 전기광학장치와 같은 전자장치에 널리 사용되고, 특히 화상 표시장치의 스위칭 소자로서 개발이 진행되고 있다.

[0004] 이와 같은 화상 표시장치를 이용한 응용은 다양한 것이 기대되고 있으며, 특히 휴대 장치로의 응용이 주목받고 있다. 현재, 유리 기판이나 석영 기판이 많이 사용되지만, 이들 기판은 깨지기 쉽고 무겁다는 결점이 있다. 또한, 유리 기판이나 석영 기판은 대형화가 곤란하여 대량 생산에는 적합하지 않다. 따라서, 가요성을 가진 기판, 대표적으로는 가요성 플라스틱 필름 위에 TFT 소자를 형성하는 것이 시도되고 있다.

[0005] 그러나, 플라스틱 필름의 내열성이 낮기 때문에 공정의 최고 온도를 낮게 하지 않을 수 없고, 결과적으로, 유리 기판 위에 형성한 TFT의 것만큼 양호한 전기 특성을 가지는 TFT를 형성할 수 없다는 것이 현상이다. 따라서, 플라스틱 필름을 사용한 고성능 액정 표시장치나 발광소자는 실현되지 않았다.

[0006] 따라서, 유리 기판 위에 형성한 소자를 기판으로부터 박리하고 다른 기재, 예를 들어, 플라스틱 필름 등으로 전사(轉寫)하는 기술이 제안되어 있다.

[0007] 본 출원인은 일본국 공개특허공고 평8-288522호 및 일본국 공개특허공고 평8-250745호 공보에 개시된 박리 및 전사 기술을 제안하였다. 또한, 본 출원인은 일본국 공개특허공고 2003-174153호 공보에 개시된 박리 및 전사 기술도 제안하였다.

[0008] 또한, IC와 같은 미소한 장치에서는, 반도체 웨이퍼를 압감(壓感) 접착 시트에 부착한 상태로 칩 단위로 절단하고, 이 절단된 반도체 소자를 접착 시트로부터 집어 올려, IC 카드 등을 구성하는 회로 기판에 탑재하여 실장하는 것이 행해지고 있다. 그러나, 반도체 웨이퍼를 사용하기 때문에, 집어 올릴 때, 반도체 소자에 흠집이 나거나 깨지기 쉽다는 결점을 가지고 있었다.

[0009] 또한, 기판 위에 분리층을 사이에 두고 형성된 피박리층을 그 기판으로부터 박리하는 박리 방법이 이미 제안되어 있다. 예를 들어, 일본국 공개특허공고 평10-125929호 및 일본국 공개특허공고 평10-125931호 공보는, 비정질 규소(또는 폴리실리콘)으로 된 분리층을 마련하고, 기판을 통과시켜 레이저광을 조사하여 비정질 규소에 포함된 수소를 방출시킴으로써 공극을 생성하고, 분리층으로부터 기판을 분리시키는 기술이 개시되어

있다. 또한, 일본국 공개특허공고 평10-125930호 공보는, 이 기술을 사용하여 피박리층(이 공보에서는 피전사층이라고 부르고 있음)을 플라스틱 필름에 부착하여 액정 표시장치를 완성시키는 것이 개시되어 있다.

[0010] 그러나, 상기 방법에서는, 투광성이 높은 기판을 사용하고 있고, 기판을 통과하여 비정질 규소에 포함된 수소를 방출시키기에 충분한 에너지를 주기 때문에, 비교적 큰 레이저광을 전면(全面)에 조사하는 것이 바람직하고, 따라서, 그 레이저광이 피박리층에 손상을 준다는 문제점이 있다. 또한, 상기 방법에서는 분리층 위에 소자를 제조하는 경우, 소자 제조 공정에서 고온의 열 처리를 행하면, 분리층에 포함된 수소가 방출되어 감소되고, 그 결과, 레이저광을 분리층에 조사하여도 박리가 충분히 행해지지 않을 우려가 있다. 따라서, 분리층에 포함된 수소의 양을 유지하기 위해, 분리층 형성 후의 공정이 제한된다는 문제가 있다. 또한, 상기 공보에서는, 피박리층에의 손상을 방지하기 위해, 차광층 또는 반사층을 마련하는 기재가 있지만, 그 경우, 투광형 액정 표시장치를 제조하는 것이 곤란하다. 또한, 상기 방법으로는 대면적의 피박리층을 박리하는 것은 곤란하다.

[0011] 또한, 근년에는, 비접촉으로 정보를 기록하고 판독할 수 있는 "비접촉 IC 태그(tag)"(일반적으로 비접촉 데이터 캐리어라고도 부름)가 물품이나 상품의 정보 관리 물류 관리 등에 이용하는 것이 고려되어 왔다.

[0012] IC 카드나 비접촉 IC 태그에 사용하는 반도체 칩의 모체가 되는 반도체 웨이퍼는 고가이고 대량생산에는 부적합하다.

[0013] 또한, 유리 기판 위에 다수의 전자 부품 소자를 탑재하고 개별로 절단하여 제품화하는 매트릭스 타입(멀티플 패턴 타입)의 제조방법이 보급되고 있다. 대량생산에서는, 큰 기판 위에 작은 장치를 제조하는 것이 바람직하다.

[0014] 또한, 기판 위에 박막으로 된 집적회로를 형성하고 기판으로부터 박리할 때, 집적회로에 균열(크랙이라고도 부름)이 생기는 일이 있었다.

발명의 내용

해결하려는 과제

[0015] 상기 문제점을 감안하여, 본 발명은, 대면적의 유리 기판 위에 박막으로 된 집적회로를 형성한 후, 기판으로부터 그 집적회로를 박리하여, 접촉, 바람직하게는, 비접촉으로 데이터의 수신 또는 송신이 가능한 미소한 장치를 대량으로 효율 좋게 제조하는 방법을 제공하는 것을 과제로 한다.

[0016] 특히, 박막으로 형성된 집적회로는 매우 얇기 때문에, 반송 시에 집적회로가 비산할 우려가 있어, 취급이 어려웠다.

과제의 해결 수단

[0017] 본 발명에 따르면, 분리층(박리층이라고도 부름)에 상이한 적어도 2 종류의 방법으로 손상(damage)(레이저광 조사에 의한 손상, 에칭에 의한 손상, 또는 물리적 수단에 의한 손상)을 다수 회 줌으로써, 기판으로부터 피박리층을 효율 좋게 분리(박리라고도 부름)하는 것을 특징으로 한다. 상이한 적어도 2 종류의 방법을 사용하여 손상을 다수 회 줌으로써, 하나의 박리 방법만을 사용하는 경우에 비하여 박리하기 쉽게 하는 상승효과가 얻어져, 박리가 쉽기 때문에, 본 발명은 특히 대면적 기판을 사용하여 박리를 행하는 것에 적합하다.

[0018] 본 발명의 일 실시형태는, 절연 기판 위에 분리층을 형성하고, 이 분리층 위에, 소자를 포함하는 피박리층을 형성한 후, 레이저광을 분리층에 선택적으로 조사하여 융제(ablation)를 발생시켜 경로(균열, 구멍, 변질 부분 등으로 형성된)를 형성하여 제1 박리 공정을 행하고, 그 경로를 이용함으로써, 불소 할로겐화물을 함유하는 기체 또는 액체에 의해 에칭하는 제2 박리 공정을 촉진시키고, 분리층의 제거 공정의 단축을 도모하는 것이다. 융제시킨 경로에는 불소 할로겐화물을 함유하는 기체 또는 액체가 도입되기 쉬워진다.

[0019] 융제는, 조사 광을 흡수한 부분(분리층의 일부)이 광화학적 또는 열적으로 여기되어 그 표면이나 내부의 원자 또는 분자의 결합이 절단되어 방출하는 것을 말하고, 주로, 분리층의 구성재료의 전부 또는 일부가 용융, 증산(蒸散)(기화) 등의 상(相) 변화를 일으키는 현상으로서 나타난다. 또한, 융제된 분리층은 상 변화에 의해 미소한 발포 상태가 되어, 결합력이 저하되는 일도 있다.

[0020] 레이저광으로서는, 분리층에 조사한 때, 분리층이 기체를 발생하게 하는 레이저광, 예를 들어, 엑시머 레이저, CO_2 레이저, 아르곤 레이저 등의 기체 레이저; 유리 레이저, 루비 레이저, 알렉산드라이트 레이저, Ti:사파이어 레이저 등의 고체 레이저; YAG, YVO_4, YLF, $YAlO_3$ 등의 결정에 Nd, Tm, Ho를 도핑한 결정을 사용한 고체 레이저; 또는 반도체 레이저를 사용한다. 또는, 상기한 것들 중 어느 하나를 사용한 레이저광으로서, 분리층에 조사한 때, 분리층을 구성하는 물질의 원자간 또는 분자간의 결합력을 소실 또는 감소시키는 레이저광을 사용한다.

[0021] 또한, 레이저 발진은 연속 발진과 펄스 발진 중 어느 것이어도 좋고, 레이저 빔의 형상도 선 형상, 직사각 형상, 원 형상, 타원 형상 중 어느 것이어도 좋다.

[0022] 또한, 사용하는 파장은 기본파, 제2 고조파, 제3 고조파 중 어느 것이어도 좋고, 실시자가 적절히 선택할 수 있다. 또한, 레이저 주사는 종 방향, 횡 방향, 비스듬한 방향 중 어느 것이어도 좋고, 또한, 왕복시켜도 좋다.

[0023] 종래의 레이저광 조사에 의한 박리 방법에서는, 1회의 박리 공정으로 박리되기 때문에, 전체 영역이 조사되도록 분리층의 전면(全面)에 레이저광을 조사하는 것이 바람직하였다. 한편, 본 발명에서는, 제1 박리 공정에서 분리층의 일부에만 레이저광을 조사하고, 레이저광 등에 영향을 받기 쉬운 소자가 마련되어 있는 영역을 제외하고 레이저광을 조사하여도 에칭 처리에 의한 제2 박리 공정에 의해 분리층을 완전히 박리하는 것이다.

[0024] 또한, 불소 할로겐화물을 함유하는 기체 또는 액체에 의해 에칭하는 종래의 박리 방법에서는, 에칭을 촉진하기 위한 구멍을 형성한다. 그러나, 구멍을 형성하기 위한 포토리소그래피 공정이 추가되고, 또한, 미세한 장치에서는 구멍을 형성하는 영역에는 소자를 배치할 수 없고, 집적화가 곤란하다. 또한, 기체 또는 액체에 의해 에칭하는 종래의 박리 방법에서는, 에칭 종료 시에 기판으로부터 박리되기 때문에, 피박리층을 고정시킬 수 없었다. 한편, 본 발명은 레이저광 조사를 행하는 것만으로 에칭을 촉진하기 위한 경로를 형성할 수 있고, 레이저광 조사 영역을 적절히 설계함으로써, 분리층의 일부를 쉽게 잔존시켜 피박리층을 고정시킬 수 있다.

[0025] 본 발명은, 제1 기판 위에 분리층을 형성하는 공정, 상기 분리층 위에 반도체 소자를 포함하는 피박리층을 형성하는 공정, 상기 분리층의 일부에 광을 조사하여 상기 분리층의 일부 내에 또는 상기 분리층의 일부의 계면에 균열 또는 구멍을 형성하는 공정, 상기 균열 또는 구멍으로부터 상기 분리층과 반응하는 기체 또는 액체를 도입하여 상기 분리층을 제거하여 상기 제1 기판으로부터 상기 피박리층을 분리하는 공정, 및 상기 박리층을 제2 기판으로 옮기는 공정을 포함하는 반도체장치 제조방법을 개시한다.

[0026] 또한, 분리층 또는 그 분리층의 일부를 변질(산화, 환원 등)시켜 변질층(산화물층 등)을 형성하거나, 또는 분리층 또는 그 분리층의 일부에 에칭 레이트가 다른 층을 형성하여도 좋다. 또한, 본 발명은, 제1 기판 위에 분리층을 형성하는 공정, 상기 분리층 위에 반도체 소자를 포함하는 피박리층을 형성하는 공정, 상기 분리층의 일부에 광을 조사하여 상기 분리층의 일부를 변질시키는 공정, 변질된 분리층 부분으로부터 상기 분리층과 반응하는 기체 또는 액체를 도입하여 상기 분리층을 제거하여 상기 제1 기판으로부터 상기 피박리층을 분리하는 공정, 및 상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는 반도체장치 제조방법을 개시한다.

[0027] 또한, 본 발명은, 절연 기판 위에 분리층을 형성하고, 이 분리층 위에, 소자를 포함하는 피박리층을 형성하고, 제1 박리 공정으로서 불소 할로겐화물을 함유하는 기체 또는 액체에 의해 에칭함으로써 상기 분리층을 선택적으로 제거하고, 잔존하는 분리층 부분으로 고정시키고, 제2 박리 공정으로서 레이저광 조사에 의한 융제를 행하여 피박리층을 박리하는 것을 개시한다.

[0028] 또한, 본 발명은, 제1 기판 위에 분리층을 형성하는 공정, 상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정, 상기 분리층과 반응하는 기체 또는 액체에 상기 분리층을 노출시켜 분리층의 일부를 남기고 상기 분리층을 제거하는 공정, 상기 분리층의 일부에 광을 조사하여 상기 제1 기판으로부터 상기 피박리층을 분리하는 공정, 및 상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는 반도체장치 제조방법을 개시한다.

[0029] 또한, 레이저광은 기판의 뒷면측에 조사할 수도 있다. 또한, 기판을 뒤집어 기판의 뒷면측으로부터 레이저광을 조사함으로써, 기판으로부터 박리시킨 장치를 기판으로부터 낙하시킬 수 있다.

[0030] 또한, 본 발명은, 제1 기판 위에 분리층을 형성하는 공정, 상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정, 상기 반도체 소자의 주변에 광을 조사하여 상기 분리층의 일부 내에 또는 상기 분리층의

일부의 계면에 균열 또는 구멍을 형성하는 공정, 상기 반도체 소자와 겹치는 분리층의 일부에 의해 서로 고정된 상기 제1 기판으로부터 상기 피박리층을 박리하는 공정, 및 상기 피박리층을 제2 기판으로 옮기는 것을 특징으로 하는 반도체장치 제조방법을 개시한다.

[0031] 본 발명에 따르면, 절연 기판 위에 분리층을 형성하고, 이 분리층 위에, 소자를 포함하는 피박리층을 형성한 후, 제1 박리 공정으로서, 상기 분리층에 레이저광을 조사하고, 레이저광이 조사된 분리층에 융제를 발생시켜 경로(균열, 구멍, 변질 부분 등으로 형성됨)를 형성하고, 그 후, 경로에 의해 둘러싸인 부분을 물리적 수단으로 박리한다.

[0032] 또한, 본 발명은, 제1 기판 위에 분리층을 형성하는 공정, 상기 분리층 위에, 반도체 소자를 포함하는 피박리층을 형성하는 공정, 상기 반도체 소자의 주변에 광을 조사하여 상기 분리층의 일부 내에 또는 상기 분리층의 일부의 계면에 균열 또는 구멍을 형성하는 공정, 상기 반도체 소자와 겹치는 분리층의 일부에 의해 서로 고정된 상기 제1 기판으로부터 상기 피박리층을 박리하는 공정, 및 상기 피박리층을 제2 기판으로 옮기는 공정을 포함하는 반도체장치 제조방법을 개시한다.

[0033] 상기 구성에서, 상기 분리층은, W 위에 WO_x를 함유하는 막, Mo 위에 MoO_x를 함유하는 막, Nb 위에 NbO_x를 함유하는 막, 또는 Ti 위에 TiO_x를 함유하는 막으로 형성되어 있다.

[0034] 또한, 척 클로(chuck claw) 등으로 잡기 쉬운 부분이 제공되는 것이 바람직하다. 분리층 위에 피박리층이 제공된 기판의 4모서리 중 하나의 모서리를 레이저광 조사에 의해 구부려, 잡기 쉬운 부분을 형성하고, 그 부분을 척 클로에 의한 물리적 수단으로 다른 모서리의 방향으로 잡아당긴다. 피박리층을 기판의 변에 대하여 비스듬한 방향으로 박리한다.

[0035] 또한, 본 발명에 따르면, 절연 기판 위에 분리층을 형성하고, 이 분리층 위에, 소자를 포함하는 피박리층을 형성한 후, 제1 박리 공정으로서, 상기 분리층에 레이저광을 조사하고, 레이저광이 조사된 분리층에 융제를 발생시켜 경로(균열, 구멍, 변질 부분 등으로 형성됨)를 형성한다. 그 후, 제2 박리 공정으로서, 하나의 모서리만을 박리하기 위해, 분리층의 일부를 제거하여 피박리층의 하나의 모서리를 의도적으로 구부린다. 그렇게 함으로써, 잡기 쉬운 부분이 제공될 수 있다. 그 후, 제3 박리 공정으로서, 하나의 박리시킨 모서리를 물리적 수단에 의해 박리하여, 경로에 의해 둘러싸인 부분을 박리한다. 이 경우에는, 상이한 3 종류의 방법을 사용하여 박리를 행한다.

[0036] 분리층의 재료로서는, 박리 공정에서 사용하는 기체 또는 액체에 분해 또는 용해가 가능한 재료를 사용한다. 또한, 분리층으로서는, 조사하는 광(레이저광, 할로겐 램프로부터의 광 등)을 흡수하고, 그 층내 또는 계면에서 박리(이하, "층내 박리" 또는 "계면 박리"라고도 부름)를 발생시키는 층, 바람직하게는, 광의 조사에 의해, 분리층을 구성하는 물질의 원자간 또는 분자간의 결합력이 소실 또는 감소하는 층, 또는 융제를 발생시킴으로써 층내 박리 또는 계면 박리에 이르는 층을 사용한다. 또한, 광의 조사에 의해, 분리층 또는 그 분리층의 일부를 변질(산화, 환원 등)시켜 변질층(산화물층 등)을 형성하거나, 또는 분리층 또는 그 분리층의 일부에 에칭 레이트가 다른 층을 형성할 수 있는 재료를 사용한다.

[0037] 또한, 광의 조사에 의해 분리층으로부터 기체가 방출되고, 분리 효과가 발현되는 경우도 있다. 즉, 분리층에 함유된 성분이 기체로서 방출되는 경우, 또는 분리층이 광을 흡수하여 순식간에 기체가 되고, 그 증기가 방출되어 분리에 기여하는 경우가 있다.

[0038] 이와 같은 분리층의 조성으로서는, 예를 들어, 다음과 같은 것이 있다.

[0039] 분리층의 조성의 예로서는, 반도체 재료, 대표적으로는 비정질 규소를 들 수 있다. 비정질 규소는 불소 할로겐화물을 함유하는 기체(예를 들어, 삼불화염소(ClF_3), ClF_4, 및 O_2의 혼합 가스 등)나 불소 할로겐화물을 함유하는 액체(예를 들어, KOH, TMAH 등)로 에칭될 수 있다. 또한, 비정질 규소는, 비정질 규소에 수소를 소정량 함유하고 내부 압력이 발생한 경우, 사이에 분리층이 끼워져 있는 박막들을 박리하는 힘이 될 수 있다. 비정질 규소 중의 수소의 함유량은 성막 조건, 예를 들어, 가스 조성, 가스압, 가스 분위기, 가스 유량, 온도, 기판 온도, 투입 전력 등의 조건을 제어함으로써 적절히 조정될 수 있다.

[0040] 분리층의 조성의 다른 예로서는, 텅스텐(W), 몰리브덴(Mo), 니오브(Nb), 티탄(Ti) 등의 원소 또는 이들 중 어느 1종을 함유하는 합금을 들 수 있다. 그 중에서도 W은 불소 할로겐화물을 함유하는 기체(예를 들어, 삼불화염소(ClF_3))로 에칭될 수 있고, 또한, 표면이 변질(여기서는 산화)되어 형성되는 산화텅스텐(WO_x)은 W보다 에칭되기 쉬워진다. 또한, 사이에 분리층이 끼워져 있는 박막들은 광의 조사에 의해 밀착성을 변화시킴으로

써 박리될 수 있다. 또한, 산화텅스텐을 형성하기 위해서는, 산소를 함유하는 재료층(산화규소 등)을 W막과 접하여 형성하고 광을 조사하는 것이 바람직하다.

[0041] 분리층의 조성의 또 다른 예로서는, 산화규소 또는 규산 화합물, 산화티탄 또는 티탄산 화합물, 산화지르코늄 또는 지르콘산 화합물, 산화란탄 또는 란탄산 화합물 등의 각종 산화물 세라믹을 들 수 있다. 산화규소로서는, SiO, SiO_2, $Si_3O_2O_3$, Li_2SiO_3, $CaSiO_3$, $ZrSiO_4$, Na_2SiO_3를 들 수 있다. 산화티탄으로서는, TiO, Ti_2O_3, TiO_2를 들 수 있고, 티탄산 화합물로서는, $BaTiO_4$, $BaTiO_3$, $Ba_2Ti_9O_{20}$, $BaTi_5O_{11}$, $CaTiO_3$, $SrTiO_3$, $PbTiO_3$, $MgTiO_3$, $ZrTiO_2$, $SnTiO_4$, Al_2TiO_5, $FeTiO_3$를 들 수 있다. 산화지르코늄으로서는, ZrO_2를 들 수 있고, 지르콘산 화합물로서는, $BaZrO_3$, $ZrSiO_4$, $PbZrO_3$, $MgZrO_3$, K_2ZrO_3를 들 수 있다. 세라믹으로서는, PZT, PLZT, PLLZT, PBZT 등이나, 질화규소, 질화알루미늄, 질화티탄 등의 질화물 세라믹을 들 수 있다.

[0042] 분리층의 조성의 또 다른 예로서는, 유기 고분자 재료를 들 수 있다. 유기 고분자 재료로서는, $-CH_2-$, -CO-(케톤), -COHN-(아미드), -NH-(이미드), -COO-(에스테르), -N=N-(아조), -CH=N-(시프) 등의 결합(조사광(7)의 조사에 의해 이들 결합이 절단될 수 있음)을 가지는 것, 특히 이들 결합을 많이 가지는 것이라면 어떠한 것이어도 좋다. 또한, 유기 고분자 재료는 구조식 중에 방향족 탄화수소(1 또는 2 이상의 벤젠 고리 또는 축합 고리)을 가지는 것이어도 좋다.

[0043] 이와 같은 유기 고분자 재료의 구체적인 예로서는, 폴리에틸렌, 폴리프로필렌과 같은 폴리올레핀, 폴리이미드, 폴리아미드, 폴리에스터, 폴리메틸메타크릴레이트(PMMA), 폴리페닐렌 설파이드(PPS), 폴리에테르 설폰(PES), 에폭시 수지 등이 있다.

[0044] 또한, 분리층의 두께는 박리 목적이나 분리층의 조성, 층 구조, 형성 방법 등의 모든 조건에 따라 다르지만, 통상은, 1 nm~10 ㎛ 정도인 것이 바람직하다. 분리층의 막 두께가 너무 작으면, 성막의 균일성이 손상되고, 박리가 불균일하게 되는 일이 있고, 또한, 막 두께가 너무 두꺼우면, 분리층의 양호한 박리성을 확보하기 위해, 조사하는 광의 파워(광량)를 크게 하는 것이 바람직하다. 또한, 분리층의 막 두께는 가능한 한 균일한 것이 바람직하다.

[0045] 또한, 분리층의 형식 방법은 특별히 한정되는 것은 아니고, 막 조성이나 막 두께 등의 모든 조건에 따라 적절히 선택된다. 예를 들어, CVD(LPCVD, ECR-CVD, MOCVD를 포함), 증착, 분자 빔 증착(MB), 스퍼터링, 이온 플레이팅(plating), PVD 등의 각종 기상 성막법, 무전해 도금법, 랭무어 블로젯(Langmuir Blodgett: LB)법, 스핀 코팅, 스프레이 코팅, 롤 코팅 등의 도포법, 각종 인쇄법, 잉크젯법, 분말젯법 등을 둘 수 있고, 이들 방법 중 2 이상을 조합시켜 형성할 수도 있다.

[0046] 또한, 박리 공정에 의해 기판으로부터 박리된 피박리층은 응력 관계에 의해 엣지(edge)로부터 멀어지도록 휘어진다. 이 휨을 되돌리기 위해, 피박리층에 힘을 가하면 크랙이 발생할 우려가 있다. 따라서, 본 발명에서는 전사체로서 피박리층의 휨의 방향과 일치하는 휨을 가지는 필름을 사용하여, 휨을 어느 정도의 범위 내로 제어한다. 즉, 얻어지는 반도체장치는 초기 상태부터 대부분이 휘어져 있다.

[0047] 또한, 초기 상태부터 적어도 일부가 휘어져 있는 반도체장치의 구성도 본 명세서에서 개시하는 발명의 하나의 실시형태이고, 그 구성은 안테나를 포함하는 층과, 박막트랜지스터를 포함하는 층과의 적층을 가지는 반도체장치이고, 이 반도체장치의 적어도 일부는 안테나를 포함하는 층 측을 내측으로 하여 휘어져 있다.

[0048] 또한, 반도체장치를 초기 상태부터 휘어져 있게 형성함으로써, 장치의 앞뒤를 알기 쉽게 할 수 있다. 또한, 초기 상태와는 반대측으로 휘게 하는 경우에는, 부서지기 쉬운 면측을 알기 쉽게 할 수 있다. 또한, 반도체장치를 초기 상태부터 휘어져 있게 형성함으로써, 매우 얇은 장치인 경우에도 평탄한 면에 있는 장치를 집어 올리기 쉽게 된다.

[0049] 또한, 상기 구성에서, 반도체장치를 초기 상태에서 휘게 하기 위해, 소자를 포함하는 피박리층을 일축 연신 후의 필름에 의해 고정한다. 또한, 피박리층을 적어도 1장의 필름으로 고정하여도 좋다. 또한, 소자를 포함하는 피박리층을, 연신 방향을 맞춘 2장의 필름(일축 연신 후의 필름) 사이에 끼워 고정하고 봉지(封止)하여도 좋다.

[0050] 또는, 상기 구성에서, 열 팽창 계수가 다른 다수의 필름 사이에 끼워 반도체장치를 초기 상태에서 휘게 하여도 좋다.

[0051] 또는, 상기 구성에서, 반도체장치를 제1 필름과 제2 필름 사이에 끼우고, 박막트랜지스터를 포함하는 층 측에

제공되는 제2 필름의 열 수축을 안테나를 포함하는 층 측에 제공되는 제1 필름의 열 수축보다 작게 하여도 좋다.

[0052] 또한, 라미네이트 처리 시에 라미네이트 필름을 휘게 함으로써 장치의 일부를 휘게 하여도 좋다.

[0053] 또한, 본 명세서에서 "라미네이트 필름"이란, 기재 필름과 접착성 합성 수지 필름으로 이루어진 적층 필름, 또는 2종류 이상의 필름으로 이루어진 적층 필름을 가리킨다. 기재 필름으로서는, PET나 PBT 등의 폴리에스터, 나일론 6, 나일론 66 등의 폴리아미드, 무기 증착 필름, 또는 종이류를 사용하면 좋다. 또한, 접착성 합성 필름으로서는, PE나 PP 등의 폴리올레핀, 아크릴계 합성 수지, 에폭시계 합성 수지 등을 사용하면 좋다. 라미네이트 필름은 라미네이트 장치에 의한 열 압착에 의해 피처리체에 적층된다. 또한, 라미네이트 공정을 위한 전(前)처리로서, 앵커(anchor) 코팅제를 도포하는 것이 바람직하고, 이것은 라미네이트 필름과 피처리체와의 접착력을 증가시킬 수 있다. 앵커 코팅제로서는, 이소시아네이트계 등을 사용하면 좋다.

[0054] 또한, 본 명세서에서, "히트 시일"이란, 가열 압착에 의해 봉지(封止)하는 것을 가리키고, 필름 기재에 부분 코팅된 접착제층이나, 라미네이트 필름의 융점이 낮은 최외층 또는 최내층을 열에 의해 녹이고 가압에 의해 접착하는 것을 말한다.

[0055] 또한, 본 발명의 다른 실시형태는, 안테나를 포함하는 층과 박막트랜지스터를 포함하는 층과의 적층을 가지는 반도체장치이다. 이 반도체장치는 안테나를 포함하는 층 측을 내측으로 하여 휘어져 있고, 그 휨의 정도는 반도체장치의 폭에 대하여 0을 넘고 1% 이상 20% 이하인 것이 바람직하다. 휨의 정도가 20%를 넘는 경우에는, TFT의 전기적 특성이 대폭으로 변화하고, 반도체장치의 집적회로가 기능하지 않을 우려가 있다. 또한, 본 발명의 반도체장치는, 안테나를 포함하는 층과 박막트랜지스터를 포함하는 층과의 적층에 한정되지 않고, 적어도 안테나와 반도체 소자를 가지는 집적회로를 포함하는 구성이면 된다.

[0056] 또한, 본 명세서에서, 휨의 정도란, 초점 심도법에 의해 측정하여 얻어지는 레벨차(b-a)를 가리킨다. 즉, 도 3(C)에 나타낸 바와 같이, 초점 거리를 측정할 수 있는 현미경을 구비한 초점 맞춤 수단(1202)에, 휘어진 장치(1201)(필름으로 고정되어 있음)를 그의 양측 가장자리가 측정 정반(定盤)(1200)의 상면에 접촉하도록 배치하고, 반도체장치의 가장 높은 위치까지의 거리, 즉, 초점 거리(a)를 측정하고, 이 초점 거리(a)와 측정 정반(1200)의 상면까지의 거리, 즉, 초점 거리(b)와의 차이(b-a)를 구하고, 이 차이를 휨의 정도라 정의한다.

[0057] 반도체장치가 직사각형이고, 한 변이 X 방향의 폭, 장치의 다른 한 변이 Y 방향의 폭인 경우, 도 3(A) 또는 도 3(B)에 나타낸 바와 같은 2가지 상태를 생각할 수 있다. 도 3(A)에는, 짧은 변의 방향으로 휨을 가지고 있는 반도체장치(1201)를 나타내고 있고, 도 3(B)에는, 긴 변의 방향으로 휨을 가지고 있는 반도체장치(1211)를 나타낸다. 어느 상태에서도, 안테나측을 내측으로 한 휨이 되도록 설계하고, 휨의 정도는 반도체장치의 폭(X 방향의 폭 또는 Y 방향의 폭)에 대하여 0을 넘고 1% 이상 20% 이하가 된다. 본 명세서에서는, 안테나측을 내측으로 하여 휘어지도록 하는 것이 원칙이지만, 장치의 일부가 안테나측을 내측으로 하여 휘어져 있다면, 장치의 다른 일부가 안테나측을 외측으로 하여 휘어져도 좋다.

[0058] 또한, 상기 구성에서, 박막트랜지스터는 중앙 처리 유닛, 또는 메모리를 구비한 박막 집적회로를 구성한다.

[0059] 또한, 박막 집적회로를 구성하는 소자의 채널로서 기능하는 영역의 채널 길이 방향을 모두 동일한 방향으로 배치하여, 채널 길이 방향과 다른 방향, 즉, 채널 길이 방향에 수직인 채널 폭 방향으로 반도체장치가 휘게 하는 것이 바람직하다. 도 10(A)는 그의 일 예를 나타낸다. 도 10(A)는 정반(定盤)(1000)의 평탄한 면 위에 배치된 반도체장치(1001)를 나타낸 사시도이다. 이 반도체장치(1001)는 집적회로부(1004)에 제공되는 TFT의 채널 폭 방향(1008)으로 휘어 있다. 또한, 이해하기 쉽게 하기 위해, 도 10(A)는 TFT의 섬 형상 반도체층(1002)을 나타내고 있고, 채널 폭 방향에 수직인 채널 길이 방향(1007)도 나타낸다. 도 10(B)는 도 10(A)에 대응하는 단면도이다. 채널 길이 방향이 장치의 휨 방향과 다르기 때문에, 소자 특성에의 영향을 최소로 될 수 있다. 즉, 어느 방향(여기서는 장치의 휨 방향)으로의 변형에 강한 반도체장치가 제공될 수 있다. 또한, 어느 방향(여기서는 장치가 휘어 있는 방향) 이외의 방향으로는 변형이 일어나기 어려운 반도체장치가 제공될 수 있다.

[0060] 또한, 도 10(A)는 반도체장치에 포함되는 안테나를 코일 형상으로 형성하고 있는 것을 나타내었지만, 안테나로서 기능하기에 충분한 길이를 가지고 있다면 안테나의 형상은 특별히 한정되지 않는다. 또한, 도 10(A)에서, 반도체장치(1001)는 안테나부(1003)의 수평방향(1006)과 평행한 방향으로 휘어져 있다. 안테나부(1003)는 안테나부가 다양한 방향으로 구부러진 경우에 단선 등을 가질 우려가 있기 때문에, 안테나부(1003)는 어느 방향(여기서는 장치가 휘어있는 방향)으로 휘어도 괜찮은 형상으로 하는 것이 바람직하다. 예를 들어, 안테

나의 수평방향(1006)의 부분의 사이즈를 안테나의 길이방향(1005)의 것보다 두껍게 함으로써 반도체장치(1001)를 보강하여도 좋다. 또한, 도 10(A)에 나타낸 바와 같이, 길이방향으로의 안테나 형상을 선 형상으로 하는 것도 바람직하다. 길이방향으로의 안테나 형상을 선 형상으로 함으로써, 변형에 더욱 강한 반도체장치가 제공될 수 있다.

[0061] 또한, 안테나 및 집적회로를 가지는 장치가 휘는 방향은 특별히 한정되지 않고, 반도체장치가 직사각형이라면, 장치가 대각선 방향으로 휘어도 좋고, 장치의 일부만을 어느 소정 방향으로 휘도록 하여도 좋다. 도 10(A)의 것과 다른 예로서, 도 10(C)를 나타낸다.

[0062] 도 10(C)는 정반(1100)의 평탄한 면 위에 올려진 반도체장치(1111)를 나타낸 사시도이다. 이 반도체장치(1111)는 집적회로부(1114)에 배치된 TFT의 채널 폭 방향(1108)으로 휘어져 있다. 또한, 이해하기 쉽게 하기 위해, 도 10(C)는 TFT의 섬 형상 반도체장치(1102)를 나타내고, 채널 폭 방향에 수직인 채널 길이 방향(1107)도 나타낸다. 또한, 도 10(D)는 도 10(C)에 대응하는 단면도이다. 도 10(C)에서, 반도체장치(1111)는 안테나부(1113)의 길이방향(1105)과 평행한 방향으로 휘어져 있다. 도 10(C)에서는, 어느 방향(여기서는 장치가 휘어 있는 방향)으로 휘어도 괜찮은 안테나 형상으로 하기 위해, 안테나의 길이방향(1105)의 부분을 안테나의 수평방향(1106)의 부분보다 두껍게 한다.

[0063] 가요성의 기판 위에 형성된 안테나와 집적회로를 포함하는 장치는 다양한 방향으로 휘어지는 경우 단선이나 접촉 불량을 일으킬 우려가 있다. 본 발명에서는, 휨의 상태를 미리 장치의 초기 상태로 함으로써, 다른 방향으로는 장치가 구부러지기 어렵게 할 수 있다. 또한, 휘어 있는 장치의 상태인 초기 상태를 고려하여 장치의 설계, 예를 들어, 안테나의 형상이나 배치, TFT의 배치 등을 행하여, 튼튼한 장치를 실현할 수 있다. 또한, 안테나의 형상이나 배치, TFT의 배치 등을 이용하여, 장치 전체가 소정의 방향으로 휘어진 상태를 유지하기 쉬운 구조로 하여도 좋다.

[0064] 또한, 상기 구성에서, 박막트랜지스터를 가지는 박막 집적회로는 반도체장치의 리더/라이터로부터의 통신 수단에 구동된다.

[0065] 또한, 본 발명은 TFT 구조에 관계없이 적용될 수 있고, 예를 들어, 탑 게이트형 TFT나, 보텀 게이트형(역 스태거형) TFT나, 또는 순 스태거형 TFT가 사용될 수 있다. 또한, 싱글 게이트 구조의 TFT에 한정되지 않고, 다수의 채널 형성 영역을 가지는 멀티게이트형 TFT, 예를 들어, 더블 게이트형 TFT가 사용될 수도 있다.

[0066] 또한, TFT의 활성층으로서는, 비정질 반도체막, 결정 구조를 포함하는 반도체막, 비정질 구조를 포함하는 화합물 반도체막 등을 적절히 사용할 수 있다. 또한, TFT의 활성층으로서, 비정질 구조와 결정 구조(단결정, 다결정을 포함)의 중간적인 구조를 가지고, 자유 에너지적으로 안정적인 제3 상태를 가지는 반도체로서, 단거리 질서를 가지는 격자 변형을 가지는 결정질 영역을 포함하고 있는 세미아모르퍼스 반도체막(미(微)결정 반도체막이라고도 부름)도 사용할 수 있다.

[0067] 본 발명에 의하면, 다수 회의 박리 처리에 의해, 기판으로부터 피박리층의 박리를 효율 좋게 행할 수 있다.

[0068] 또한, 본 발명에 의하면, 초기 상태에서의 장치의 휨을 제어함으로써, 평탄한 면에 올려진 장치를 집어 올리기 쉽게 할 수 있다.

발명의 효과

[0069] 본 발명에 의하면, 박리 공정을 다수 회의 처리로 나누어 행할 수 있기 때문에, 대면적 기판을 사용하여도 대량 생산을 효율 좋게 할 수 있다. 또한, 박리 공정을 다수 회의 처리로 나누어 행함으로써, 소정의 택트(tact)로 간헐적으로 반송하는 제조 라인을 구축할 수 있다. 또한, 반도체 제조공정의 전체 공정의 시간 단축도 가능하게 된다.

도면의 간단한 설명

[0070] 도 1(A)~도 1(E)는 본 발명에 따른 박막 집적회로 제조방법을 설명하는 단면도 및 상면도(실시형태 1).

도 2(A) 및 도 2(B)는 본 발명에 따른 박막 집적회로 제조방법을 설명하는 단면도(실시형태 1).

도 3(A)~도 3(C)는 본 발명에 따른 박막 집적회로의 사시도 및 박막 집적회로의 휨 정도의 정의를 나타낸 도

면.

도 4(A)~도 4(F)는 본 발명에 따른 박막 집적회로 제조방법을 설명하는 단면도(실시형태 2).

도 5(A) 및 도 5(B)는 본 발명에 따른 박막 집적회로 제조방법을 설명하는 상면도(실시형태 2).

도 6(A) 및 도 6(B)는 박막 집적회로 제조장치를 나타낸 도면.

도 7은 박막 집적회로를 설명하는 블록도.

도 8(A)~도 8(D)는 박막 집적회로의 사용 형태에 대하여 설명하는 도면.

도 9(A) 및 도 9(B)는 박막 집적회로의 사용 형태에 대하여 설명하는 도면.

도 10(A)는 본 발명에 따른 장치의 일 예를 나타내는 사시도, 도 10(B)는 그의 단면도, 도 10(C)는 본 발명에 따른 장치의 다른 예를 나타낸 사시도, 도 10(D)는 그의 단면도.

도 11은 본 발명에 따른 장치의 일 예를 나타낸 사시도.

발명을 실시하기 위한 구체적인 내용

[0071] 본 발명의 실시형태에 대하여 아래에 설명한다.

[0072] [실시형태 1]

[0073] 여기서는 본 발명의 반도체장치의 제조방법에 대하여 아래에 설명한다.

[0074] 먼저, 절연 표면을 가진 기판(10) 위에 분리층(11a)을 형성한다. 절연 표면을 가진 기판(10)은 유리 기판, 석영 기판, 플라스틱 기판, 아크릴 등의 가요성을 가지는 합성 수지로 된 수지 기판, 또는 금속 기판에 상당한다. 분리층(11a)은 스퍼터링법이나 플라즈마 CVD법 등의 공지의 방법에 의해 규소를 함유하는 층으로 형성된다. 규소를 함유하는 층은 비정질 반도체층, 비정질 상태와 결정질 상태가 혼재한 세미아모르퍼스 반도체층, 또는 결정질 반도체층에 상당한다.

[0075] 다음에, 무기 절연막으로 된 하지(下地) 절연층(12)을 형성한다. 하지 절연층(12)으로서는, 플라즈마 CVD법이나 스퍼터링법 등의 공지의 방법에 의해, 산화규소, 질화규소, 산화질화규소, 질화산화규소 등으로 된 단층막, 또는 이들의 적층막을 형성한다(도 1(A) 참조). 하지 절연층(12)의 재료로서는, 후의 공정에서 사용하는 불소 할로겐화물을 함유하는 기체 또는 액체와 화학 반응하기 어려운 또는 화학 반응하지 않는 재료를 사용하는 것이 바람직하고, 예를 들어, 질화규소막, 산화규소막, 또는 산화질화규소막으로 한다.

[0076] 다음에, 절연막(12a)을 하지막으로 하는 피박리층(13)을 형성한다(도 1(B) 참조). 도 1(B)에서는, 제1 소자군을 포함하는 피박리층과, 제1 소자군을 포함하는 피박리층에 인접하는 제2 소자군을 포함하는 피박리층을 나타낸 예를 나타내었지만, 본 발명이 이것에 특별히 한정되는 것은 아니고, 절연 표면을 가진 기판(10)에는 다수의 소자군이 제공되고, 최종적으로 개별로 절단하여 제품으로 한다. 또한, 피박리층(13)은 제1 층간절연층(13a), 제2 층간절연층(13b), 다수의 TFT(13c), 및 안테나로서 기능하는 도전층을 포함하고 있으며, 제1 소자군을 포함하는 피박리층(13)이 최종적으로는 하나의 장치가 된다.

[0077] 또한, 피박리층(13) 위에 스크린 인쇄법 또는 액적 토출법에 의해 보호층을 형성하여도 좋다. 보호층의 재료로서는, 후의 공정에서 사용하는 불소 할로겐화물을 함유하는 기체 또는 액체와 화학 반응하지 않는 재료를 사용하는 것이 바람직하다. 예를 들어, 보호층으로서 에폭시 수지 등의 유기 수지를 사용하면 좋다.

[0078] 다음에, 광을 선택적으로 조사하여 분리층의 일부를 변질, 바람직하게는 융제(ablation)시켜, 제1 단계의 박리 처리를 행한다(도 1(C)). 제1 단계의 박리 처리 후에, 피박리층은 광이 조사되지 않은 영역의 분리층에 의해 기판에 고정되어 있다. 광의 조사는 적어도 기판 주변부에 행한다. 또한, 피박리층에 포함된 소자에 광이 조사되지 않도록 하는 것이 바람직하다. 이 단계에서의 상면도를 도 1(D)에 나타낸다. 도 1(D)의 실선 A-B를 따라 절단한 단면도가 도 1(C)에 상당한다.

[0079] 여기서 조사하는 광으로서는, 분리층의 융제를 일으키기 쉽다는 점에서 엑시머 레이저가 바람직하다. 분리층의 일부에 융제를 발생시킬 때, 파장 의존성이 있는 경우, 조사되는 레이저광의 파장은 100 nm~350 nm 정도인 것이 바람직하다. 또한, 분리층의 일부에, 가스 방출, 기화, 승화 등의 상 변화를 일으켜 분리 특성을 주는 경우, 조사하는 레이저광의 파장이 350 nm~1200 nm 정도인 것이 바람직하다.

[0080] 또한, 조사하는 엑시머 레이저의 에너지 밀도는 100~500 mJ/㎠ 정도로 하는 것이 바람직하다. 또한, 조사 시간은 10~100 nsec로 하는 것이 바람직하다. 본 발명에서는, 충분한 융제 등을 발생시킬 필요는 특별히 없고, 부분적으로 융제시켜, 후의 공정에서 사용하는 불소 할로겐화물을 함유하는 기체(또는 액체)가 광 조사 영역으로 통과(또는 침투)하기 쉽게 할 수 있으면 된다.

[0081] 물론, 레이저광이 조사된 영역의 분리층을 완전히 융제시켜 공간을 형성하여도 좋다. 형성된 공간은 불소 할로겐화물을 함유하는 기체(또는 액체)를 위한 경로가 되고, 남은 분리층을 효율 좋게 제거할 수 있다. 또한, 분리층을 완전히 융제시켜도, 피박리층(13)은 남은 분리층에 의해 기판(10)에 고정되어 있다.

[0082] 다음에, 피박리층이 흩어지는 것을 방지하기 위해, 제1 접착층(18a)을 가지는 제1 필름(19a)에 의해 피박리층(13)을 고정한다. 제1 필름(19a)의 재료로서는, 수지 재료(폴리에스터, 폴리프로필렌, 폴리염화비닐, 폴리스틸렌, 폴리아크릴로니트릴, 폴리에틸렌 테레프탈레이트, 나일론 등), 대표적으로는 열가소성 플라스틱, PVF(폴리비닐플루오라이드) 필름, 마일러 필름, 또는 아크릴 수지 필름인 플라스틱 기판(두께 200 ㎛~500 ㎛)을 사용한다. 또한, 제1 필름(19a)은 낮은 열 팽창성을 가지는 것이 바람직하다. 또한, 라미네이트 필름을 사용하여 열압착으로 피박리층을 고정하여도 좋다. 여기서는 광 조사 후에 제1 필름으로 피박리층을 고정하는 예를 나타내었지만, 공정 순서는 특별히 한정되지 않고, 예를 들어, 광 조사 전에 피박리층을 필름으로 고정하고, 필름을 투과시켜 광을 조사하여도 좋다.

[0083] 다음에, 에칭제를 사용하여, 광 조사 영역 이외의 영역의 분리층을 제거하여 제2 단계의 박리 처리를 행한다(도 1(E)). 제2 단계의 박리 처리 후에, 기판(10)으로부터 피박리층(13)이 박리된다. 에칭제로서, 삼불화염소(ClF_3)를 사용한다. 동시에, 남은 분리층뿐만 아니라, 광 조사 영역의 분리층도 제거된다.

[0084] 또한, 에칭이 종료하는 위치의 분리층의 일부(11b), 즉, 도 1(E)에서 화살표로 나타내는 방향으로 분리층을 에칭할 때, 마지막까지 에칭되지 않고 남는 분리층의 일부(11b)와 피박리층이 겹치지 않도록 광 조사 영역(11c)과 피박리층의 위치를 설계하는 것이 바람직하다. 에칭이 종료하는 위치에서는 크랙 등이 발생하기 쉬우므로, 그 위치가 후에 장치가 되는 피박리층과 겹치지 않는 것이 중요하다. 여기서는, 에칭이 종료하는 위치가 인접하는 2개의 피박리층 사이에 위치하도록 한다.

[0085] 이전 공정에서 광이 조사된 영역의 분리층은 부분적인 융제에 의해 구멍이나 균열을 가지고 있고, 남은 분리층이 효율 좋게 제거될 수 있다. 즉, 레이저광이 조사된 영역이 삼불화염소를 위한 경로가 되고, 분리층이 효율 좋게 제거될 수 있다.

[0086] 다음에, 제2 접착층(20a)을 가지는 제2 필름(21a)에 의해 피박리층을 고정한다(도 2(A) 참조). 제2 필름(21a)으로서는, 수지 재료(폴리에스터, 폴리프로필렌, 폴리염화비닐, 폴리스틸렌, 폴리아크릴로니트릴, 폴리에틸렌 테레프탈레이트, 나일론 등), 대표적으로는 열 가소성 플라스틱, PVF(폴리비닐 플루오라이드) 필름, 마일러 필름, 또는 아크릴 수지 필름인 플라스틱 기판(두께 200 ㎛~500 ㎛)을 사용한다. 또한, 제2 필름(21a)으로서는, 낮은 열 팽창성을 가지는 것이 바람직하다.

[0087] 마지막으로, 개개로 분단하여 도 2(B)의 상태를 얻을 수 있다. 피박리층(13)은 제1 접착층(18b)을 가지는 제1 필름(19b)과 제2 접착층(20b)을 가지는 제2 필름(21b)으로 봉지(封止)된다.

[0088] 이와 같이 대면적의 유리 기판 위에 박막으로 된 집적회로를 형성한 후, 박리 처리를 2회 행함으로써, 기판으로부터 소자를 박리하여, 접촉, 바람직하게는 비접촉으로 데이터의 수신 또는 송신이 가능한 미소한 장치를 대량으로 효율 좋게 제조하는 방법이 제공될 수 있다. 본 실시형태에서 설명한 방법에서는, 융제를 위한 레이저광이 소자에 조사되지 않기 때문에, 박리 전후에 소자 특성이 변화하는 일이 없다.

[0089] 또한, 피박리층에 포함된 반도체 소자의 제조 공정에서 반도체막의 결정화나 활성화 등을 위해 레이저광을 사용하는 경우, 하방에 위치하는 분리층의 일부에도 레이저광이 조사되기 때문에, 박리가 더욱 쉬워진다.

[0090] 또한, 여기서는, 분리층으로서 비정질 규소를 사용하고, 분리층에 조사하는 광으로서 레이저광을 사용하고, 분리층을 에칭하는 에칭제로서 삼불화염소를 사용한 예를 나타내었지만, 본 발명이 이것에 특별히 한정되는 것은 아니고, 실시자가 이들 요소를 적절히 선택할 수도 있다.

[0091] [실시형태 2]

[0092] 여기서는 실시형태 1과는 다른 제조방법을 도 4 및 도 5를 사용하여 설명한다.

[0093] 먼저, 절연 표면을 가진 기판(410)의 전면(全面) 위에 분리층(411a)을 형성한다. 여기서는, 분리층으로서 스퍼터링법에 의해 얻어지는 텅스텐(W)막을 사용한다. 그 다음, 무기 절연막으로 된 하지 절연층(412a)을 형성한다(도 4(A) 참조). 하지 절연막(412a)의 재료로서는, 후의 공정에서 사용하는 불소 할로겐화물을 함유하는 기체 또는 액체와 화학 반응하기 어려운 또는 화학 반응하지 않는 재료를 사용하는 것이 바람직하다. 하지 절연층(412a)은 산화규소막 또는 질화규소막의 적층으로 형성되는 것이 바람직하고, 여기서는 텅스텐막에 접하는 산화규소막 위에 질화규소막을 적층한다.

[0094] 다음에, 하지 절연막(412a)을 하지막으로 하는 피박리층(413)을 형성한다. 또한, 제1 소자군을 포함하는 피박리층(413)은 제1 층간절연층(413a), 제2 층간절연층(413b), 다수의 TFT(413c), 및 안테나로서 기능하는 도전층(413d)을 포함하고 있으며, 최종적으로는, 제1 소자군을 포함하는 피박리층(413)이 하나의 장치가 된다.

[0095] 또한, 피박리층(413)에 포함된 반도체 소자의 제조 공정 중에, 가열 처리나 레이저광 조사를 행하기 때문에, 분리층과 하지 절연층의 계면에 산화텅스텐으로 된 층(도시하지 않음)이 형성된다. 또한, 분리층 위에 하지 절연층을 적층할 때에도 계면에 산화텅스텐으로 된 층(도시하지 않음)이 형성된다.

[0096] 다음에, 스크린 인쇄법 또는 액적 토출법에 의해 보호층(416)을 형성한다. 여기서는, 보호층(416)은 제1 소자군을 포함하는 피박리층과 제2 소자군을 포함하는 피박리층 모두를 덮도록 형성된다(도 4(B) 참조). 보호층(416)의 재료로서는, 후의 공정에서 사용하는 불소 할로겐화물을 함유하는 기체 또는 액체와 화학 반응하지 않는 재료를 사용하는 것이 바람직하다. 예를 들어, 보호층으로서, 에폭시 수지 등의 유기 수지를 사용하면 좋다.

[0097] 다음에, 보호층(416)을 마스크로 하여 하지 절연층(412a)을 선택적으로 에칭하여, 분리층(411a)을 노출시킨다(도 4(C) 참조).

[0098] 이 단계에서의 상면도를 도 5(A)에 나타낸다. 도 5(A)의 실선 A-B를 따라 절단한 단면도가 도 4(C)에 상당한다.

[0099] 다음에, 에칭제를 사용하여 분리층을 제거하여 제1 단계의 박리 처리를 행한다. 여기서는, 분리층이 전부 제거되지 않고, 에칭을 도중에 멈춤으로써 일부 분리층(411b)을 잔존시키고, 이렇게 잔존된 분리층(411b)에 피박리층을 고정한다. 에칭제로서는, 삼불화염소(ClF_3)를 사용한다. 에칭 종료 후의 상태의 단면도를 도 4(D)에 나타낸다. 에칭은 피박리층을 돌아 들어가 행해지고, 에칭의 진행에 따라 피박리층은 안테나측을 내측으로 하여 휜다.

[0100] 하나의 피박리층이 일 방향으로부터 에칭되도록 피박리층과 보호층이 배치되어 있다. 남은 분리층(411b)이 피박리층과 겹치지 않도록 피박리층의 위치를 결정한다.

[0101] 이 단계에서의 상면도를 도 5(B)에 나타낸다. 도 5(B)의 실선 C-D를 따라 절단한 단면도가 도 4(D)에 상당한다.

[0102] 에칭 종료 후, 본 실시형태에서는 피박리층(413)이 잔존하는 분리층(411b)에 의해 고정되어 있다. 분리층의 에칭이 진행하여도, 크랙이 발생하기 쉬운 위치에는 피박리층이 배치되어 있지 않다.

[0103] 다음에, 잔존하는 분리층(411b)에 광을 조사하여 제2 단계의 박리 처리를 행한다. 도 4(E)는, 절연 표면을 가진 기판(410)을 상하 반대로(뒤집어) 유지하고, 절연 표면을 가진 기판(410)을 통과시켜 잔존한 분리층(411b)에 광을 조사하는 예를 나타낸다. 광 조사를 행함으로써 분리층(411b)과 절연 표면을 가진 기판(410)과의 밀착성이 저하되고, 이어서, 절연 표면을 가진 기판(410)으로부터 피박리층(413)이 분리된다.

[0104] 조사하는 광으로서 레이저광을 사용하는 경우에는, 레이저광을 주사하여 스폿 조사한 곳부터 순서대로 하나하나 피박리층(413)을 분리할 수 있다. 또한, 레이저광은 잔존하는 분리층(411b)에만 조사하면 좋고, 소자가 형성되어 있는 부분에는 조사되지 않는다.

[0105] 또한, 조사하는 광으로서, 할로겐 램프 등의 광원으로부터의 광을 사용하는 경우에는, 금속 마스크 등으로, 조사하고자 하는 부분(소자가 형성되어 있는 부분) 이외의 부분을 덮는 것이 바람직하다. 또한, 할로겐 램프 등의 광원으로부터의 광은 전면에 조사되기 때문에, 거의 동시에 모든 피박리층을 분리할 수 있다.

[0106] 그리고, 절단된 피박리층(413)은 자유 낙하한다. 피박리층(413)이 평탄한 면에 낙하하는 경우, 피박리층(413)은 휘어 있기 때문에, 집어 올리기 쉬워진다.

[0107] 다음에, 집어 올린 피박리층(413)을 접착층을 가진 필름으로 고정한다. 피박리층(413)의 휜 상태를 유지하도

록 피박리층(413)을 일축 연신 후의 필름(418)으로 고정한다. 이 필름은 롤(roll) 형상의 코어에 감겨진 상태로 판매되기 때문에, 내측의 면이 노출되어 있는 하지 절연층(412b)과 접하도록 접착면을 결정한다.

[0108] 휨의 정도는 반도체장치의 폭(휨 방향에 수직인 방향으로의 폭)에 대하여 0을 넘고 1% 이상 20% 이하인 것이 바람직하다. 휨의 정도가 20%를 넘으면, 실용상, 피박리층을 물품에 붙이기가 어려워지고, 판독 장치로 데이터를 판독하기가 어려워지는 등의 문제가 생길 우려가 있다. 또한, 피박리층이 온도 변화에 의해 반대측으로 휘지 않도록, 휨의 정도를 제어하는 것이 바람직하다.

[0109] 또한, 휨의 정도는 도 3(C)에 나타낸 초점 맞춤 수단(1202)을 사용하여 얻어지는 레벨차로 나타내어진다. 도 3(A)는 측정 정반(定盤)(1200)의 평탄한 면 위에 배치된 반도체장치의 일 예를 나타낸다. 도 3(A)에 나타낸 반도체장치는 초기 상태부터 휘어져 있고, 안테나부(1203)와, TFT를 포함하는 집적회로부(1204)를 가지고 있다. 도 3(B)는 도 3(A)에 나타낸 예와는 휨의 방향이 90° 다른 예를 나타낸다. 도 3(B)에 나타낸 반도체장치도 초기 상태부터 휘어져 있고, 안테나부(1213)와, TFT를 포함하는 집적회로부(1214)를 가지고 있다. 본 실시형태에서는 레이아웃(layout)에 따라 어떠한 형태라도 취할 수 있다.

[0110] 마지막으로, 개개로 분단하여, 도 4(F)의 상태를 얻을 수 있다. 장치를 초기 상태부터 휨 형상을 가지도록 형성함으로써, 장치의 앞뒤를 알기 쉽게 할 수 있다. 또한, 초기 상태의 휨과는 반대측으로 장치가 휘어지면, 부서지기 쉬운 면측을 알기 쉽게 할 수 있다. 또한, 반도체장치의 초기 상태를 휘어지게 함으로써, 매우 얇은 장치의 경우에도 평탄한 면에 놓인 장치를 집어 올리기 쉽게 될 수 있다. 또한, 도 4(F)는 장치가 휘어져 있는 방향과 TFT(413c)의 채널 방향을 일치시킨 예를 나타내었지만, TFT 크기가 매우 작고, 또한, 휨의 정도가 작은 경우에는, 하나하나의 TFT는 구부러지지 않고 TFT가 없는 부분에서 구부러진다. 그러나, 휨의 정도가 크거나, 또는 TFT 크기가 큰 경우에는 TFT 자체가 구부러질 우려가 있기 때문에, 장치가 휘어 있는 방향과 TFT의 채널 방향을 다르게 하는 것이 바람직하다.

[0111] 또한, 일부만 휘어 있는 장치의 예를 도 11에 나타낸다. 도 11에 나타낸 장치에서는, 안테나부(1504)와 집적회로부(1503)가 제공되어 있지 않은 부분을 휘게 한다. 휘게 한 부분 이외에는 평탄하므로, 평면을 가지는 물품(1500) 등에 장치(1501)를 설치하기 쉽게 할 수 있다. 또한, 장치(1501)를 물품에 설치한 후, 어떤 이유로 그 물품으로부터 떼어내는 경우, 휘어진 부분(1502)을 잡기 쉽게 할 수 있다.

[0112] 또한, 장치의 적어도 일부를 구부린 상태로 함으로써, 장치(1501)의 앞면과 뒷면을 쉽게 판별할 수 있다. 또한, 장치(1501)는 얇기 때문에, 장치가 앞으로 향하여 있어도 또는 뒤집어져 있어도 장치(1501)의 판독이 가능하다. 즉, 판독 장치가 장치(1501)의 안테나를 포함하는 층 측에 배치되어도 또는 그 반대측에 배치되어도 장치(1501)를 판독할 수 있다.

[0113] 또한, 본 실시형태에서는 1장의 필름으로 피박리층(413)을 고정한 예를 나타내었지만, 2장의 필름 사이에 피박리층(413)을 끼워 고정하여도 좋다. 예를 들어, 연신 방향을 맞춘 2장의 필름(일축 연신 후의 필름)으로 피박리층(413)을 끼워 고정하여도 좋다. 또는, 열 팽창계수가 다른 다수의 필름으로 끼워 피박리층(413)을 휘게 하여도 좋다.

[0114] 또한, 피박리층(413)을 제1 필름과 제2 필름 사이에 끼우고, 안테나를 포함하는 층 측에 배치되는 제1 필름의 열 수축이 박막트랜지스터를 포함하는 층 측에 배치되는 제2 필름의 열 수축보다 작게 하여도 좋다.

[0115] 또한, 라미네이트 처리 시에 라미네이트 필름에 휨을 주어 장치의 적어도 일부를 휘게 하여도 좋다.

[0116] 또한, 본 실시형태에서, 분리층으로서 사용하는 텅스텐막 대신에 비정질 규소막을 사용할 수도 있다. 비정질 규소도 불소 할로겐화물을 함유하는 기체 또는 액체에 의해 제거될 수 있다. 또한, 비정질 규소막은 레이저광에 의해 융제를 발생시킬 수 있다. 따라서, 비정질 규소막을 분리층으로서 사용하는 경우, 불소 할로겐화물을 함유하는 기체 또는 액체에 의해 분리층의 일부를 제거하는 제1 박리 처리를 행한 후, 잔존하는 분리층에 레이저광을 조사하는 제2 박리 처리를 행함으로써, 피박리층을 기판으로부터 분리할 수도 있다.

[0117] 또한, 분리층으로서 사용하는 텅스텐막 대신에 산화규소막을 사용할 수도 있다. 산화규소막을 분리층으로서 사용하는 경우, 불산(HF)에 의해 분리층의 일부를 제거하는 제1 박리 처리를 행한 후, 잔존하는 분리층에 레이저광을 조사하여 분리층과 기판과의 밀착성을 저감시키는 제2 박리 처리를 행함으로써, 피박리층을 기판으로부터 분리할 수도 있다. 또한, 불산(HF)을 사용하는 경우에는, 유리 기판도 일부 녹는다. 불산(HF)을 사용하는 경우에는 수지로 피박리층을 덮어 보호하는 것이 바람직하다.

[0118] [실시형태 3]

[0119] 본 실시형태에서는, 박막 집적회로의 제조장치의 일 예를 나타낸다.

[0120] 실시형태 1에 따른 라미네이트 처리에 의해 장치에 휨을 주는 제조장치를 도 6(A)에 나타낸다.

[0121] 도 6(A)에 나타낸 제조장치는 필름 송출용 롤러(1401), 권취용 롤러(1402), 반송 롤러(1403, 1404), 기판 캐리어 아암(1409), 및 롤러(1410, 1411)를 가지고 있다.

[0122] 실시형태 1에 따라, 도 1(E)의 상태를 얻고, 제1 필름(19a)을 진공 척(chuck) 등을 구비한 기판 캐리어 아암(1409)에 의해 보유한다. 또한, 실시형태 1과 공통의 부분은 같은 부호를 사용한다. 제1 필름(19a)에는 제1 접착층(18a)이 제공되어 있고, 제1 접착층(18a)에 의해, 안테나를 포함하는 층(1408)이 TFT를 포함하는 층(1407)에 접착되어 있다.

[0123] 필름 송출용 롤러(1401)로부터 송출되는 라미네이트 필름에 제1 필름(19a)을 기판 캐리어 아암(1409)으로 가볍게 압착함으로써, 제1 필름(19a)이 라미네이트 필름 위에 간단하게 배치된다. 압착 후에는, 진공 척을 오프로 하여 제1 필름(19a)을 해방시킨다.

[0124] 제1 필름(19a)이 배치된 라미네이트 필름은 반송 롤러(1404)에 의해 운반되고, 가열용 롤러(1410)와 롤러(1411)에 의해 라미네이트 가공된다. 또한, 가열용 롤러(1410)는 TFT를 포함하는 층(1407) 측에 배치되어, 라미네이트 처리 후의 박막 집적회로가 휘도록 한다. 그리고, CCD 카메라와 같은 얼라인먼트(alignment) 장치(1414)에 의해 라미네이트의 얼라인먼트를 제어하여 라미네이트 처리를 한다. 또한, 박막 집적회로는 안테나를 포함하는 층(1408)과 TFT를 포함하는 층(1407)의 적층으로 이루어진 장치이고, 안테나는 TFT에 전기적으로 접속되어 있다.

[0125] 그 후, 안테나를 포함하는 층 측을 내측으로 하여 휘어 있는 박막 집적회로는 권취용 롤러(1402)에 감겨진다.

[0126] 이상의 공정에 의해, 실시형태 1의 장치를 라미네이트 처리에 의해 휘게 할 수 있다. 도 6(A)에 나타낸 제조장치에서는, 라미네이트 필름이 정해진 휨 방향으로 반송되는 구조로 되어 있다.

[0127] 또한, 실시형태 2에 나타낸 초기 상태부터 휘어져 있는 장치를 라미네이트 처리하고 보호하기 위한 제조장치를 도 6(B)에 나타낸다.

[0128] 도 6(B)에 나타낸 제조장치는 필름 송출용 롤러(1421), 권취용 롤러(1422), 다수의 반송 롤, 기판 캐리어 아암(1428), 필름 송출용 롤러(1423), 및 라미네이트용 롤러를 가지고 있다.

[0129] 실시형태 2에 따라 도 4(D)의 상태를 얻은 후, 절연 표면을 가진 기판(410)을 상하 거꾸로 하여, 석영 창을 가진 기판 캐리어 아암(1428)으로 지지한다. 또한, 절연 표면을 가진 기판(410)에는 잔존하는 분리층(411b)에 의해 박막 집적회로가 고정되어 있다. 이 박막 집적회로는 안테나를 포함하는 층(1427)과 TFT를 포함하는 층(1426)과의 적층으로 이루어진 장치이고, 안테나는 TFT에 전기적으로 접속되어 있다.

[0130] 그리고, 도 6(B)에 도시한 바와 같이, 절연 표면을 가진 기판(410)을 통과시켜 잔존하는 분리층(411b)에 광을 조사함으로써, 안테나를 포함하는 층(1427)과 TFT를 포함하는 층(1426)과의 적층으로 된 박막 집적회로를 분리하여, 필름 송출용 롤러(1421) 위에 배치한다. 또한, 박막 집적회로의 휨과 필름 송출용 롤러(1421)가 서로 일치하도록 롤러 직경을 적절히 설정하는 것이 바람직하다.

[0131] 필름 송출용 롤러(1421)로부터 송출되는 필름은 그의 외측면에 접착층을 가지고 있고, 박막 집적회로가 접착하여 배치된 채 반송된다. 그리고, 이 필름은 다른 필름 송출용 롤러(1423)로부터 송출되는 라미네이트 필름으로 라미네이트 처리된 후, 권취용 롤러(1422)에 감겨진다.

[0132] 또한, 필요하다면, CCD 카메라와 같은 얼라인먼트 장치(1424)에 의해 라미네이트의 얼라인먼트를 제어한다.

[0133] 이상의 공정으로, 실시형태 2의 장치를 휨 형상을 유지한 채 라미네이트 처리할 수 있다. 도 6(B)에 나타낸 제조장치는, 장치가 초기 상태의 휨의 방향과는 반대 방향으로 휘지 않도록 하는 구조로 되어 있다. 또한, 라미네이트 필름이 정해진 휨 방향으로 반송되는 구조로 되어 있다.

[0134] 또한, 본 실시형태는 실시형태 1 또는 실시형태 2와 자유롭게 조합될 수 있다.

[0135] [실시형태 4]

[0136] 본 실시형태에서는, 박막 집적회로의 제조방법의 일 예를 나타낸다.

[0137] 먼저, 제1 기판 위에, 반도체 집적회로(여기서는 CPU)와 단자 전극(도시되지 않음)을 포함하는 피박리층을 형성한다.

[0138] 기판 위에 스퍼터링법으로 분리층, 여기서는, 텅스텐막(막 두께 10 nm~200 nm, 바람직하게는 30 nm~75 nm)을 형성한 다음, 대기에의 노출 없이, 그 위에 산화물막, 여기서는, 산화규소막(막 두께 150 nm~200 nm)을 적층 형성한다. 산화물막의 두께는 분리층의 두께의 2배 이상으로 하는 것이 바람직하다. 또한, 적층 형성시, 분리층과 산화규소막과의 사이에 아모르퍼스 상태의 산화금속막(산화텅스텐막)이 대략 2 nm~5 nm의 두께로 형성된다.

[0139] 또한, 스퍼터링법을 사용하는 경우에는 기판의 엣지 위에 성막되기 때문에, 기판의 엣지 위에 성막된 텅스텐막과 산화텅스텐막과 산화규소막을 O_2 애싱(ashing)에 의해 선택적으로 제거하는 것이 바람직하다.

[0140] 그 다음, PCVD법에 의해 하지 절연막으로서 산화질화규소막(막 두께 100 nm)(도시되지 않음)을 형성한 다음, 대기에의 노출 없이 그 위에, 수소를 함유하는 비정질 규소막(막 두께 100 nm)을 적층 형성한다.

[0141] 그 다음, 상기 비정질 규소막을 공지의 기술(고상 성장법, 레이저 결정화법,금속 촉매를 사용한 결정화법 등)에 의해 결정화시켜, 폴리실리콘막을 활성층으로 하는 TFT를 사용하는 소자를 형성한다. 여기서는, 금속 촉매를 사용한 결정화법에 의해 폴리실리콘막을 얻는다. 중량 치환으로 10 ppm의 니켈을 함유하는 초산 니켈 용액을 스피너로 도포한다. 또한, 도포 대신에, 스퍼터링법으로 니켈 원소를 전면에 산포하는 방법을 사용하여도 좋다. 그 다음, 가열 처리를 행하여 결정화시켜, 결정 구조를 가지는 반도체막(여기서는 폴리실리콘막)을 형성한다. 여기서는, 열 처리(500℃, 1시간) 후에, 결정화를 위한 열 처리(550℃, 4시간)를 행하여, 결정 구조를 가지는 규소막을 얻는다.

[0142] 또한, 다른 결정화 방법으로서는, 비정질 규소막에 촉매가 되는 금속 원소를 첨가한 후, 가열 처리에 의해 폴리실리콘막을 얻은 후에 펄스 발진형 레이저광을 그 폴리실리콘막에 조사하는 방법; 비정질 규소막에 연속 발진형 레이저광을 조사하여 폴리실리콘막을 얻는 방법; 비정질 규소막을 가열하여 폴리실리콘막을 얻은 후에 연속 발진형 레이저광을 그 폴리실리콘막에 조사하는 방법; 또는 비정질 규소막에 촉매가 되는 금속 원소를 첨가한 후, 가열 처리하여 폴리실리콘막을 얻은 후에 연속 발진형 레이저광을 그 폴리실리콘막에 조사하는 방법을 사용하여도 좋다.

[0143] 비정질 규소막은 수소를 함유하고 있고, 가열 처리에 의해 폴리실리콘막을 형성하는 경우 결정화를 위해 약 410℃ 이상의 열 처리를 행하면, 폴리실리콘막을 형성함과 동시에 수소가 확산될 수 있다. 또한, 410℃ 이상의 열 처리를 행함으로써, 아모르퍼스 상태의 산화 금속막이 결정화되고, 결정 구조를 가지는 산화 금속막이 얻어진다. 410℃ 이상의 가열 처리를 행함으로써, 결정 구조를 가지는 산화 금속막이 형성되고, 수소의 확산이 행해질 수 있다.

[0144] 그 다음, 결정 구조를 가지는 규소막 위의 산화막을 희불산 등으로 제거한 후, 결정화율을 높이고 결정립 내의 결함을 보수하기 위해 레이저광(XeCl: 파장 308 nm)의 조사를 대기 중 또는 산소 분위기 중에서 행한다.

[0145] 그 다음, 상기 레이저광의 조사에 의해 형성된 산화막에 더하여, 오존수로 표면을 120초 처리하여 합계 두께 1~5 nm의 산화막으로 된 배리어층을 형성한다. 이 배리어층은 비정질 규소막을 결정화시키기 위해 첨가한 니켈을 제거하기 위해 형성된다. 또한, 배리어층을 형성하기 전에, 레이저광 조사에 의해 형성된 산화막을 제거하여도 좋다.

[0146] 그 다음, 배리어층 위에 스퍼터링법 또는 PCVD법에 의해 게터링 사이트가 되는 아르곤 원소를 함유하는 비정질 규소막을 10 nm~400 nm, 여기서는 100 nm의 두께로 성막한다.

[0147] 그 후, 650℃로 가열된 오븐 내에서 3분간의 열 처리를 행하여 게터링하여, 결정 구조를 가지는 반도체막 중의 니켈 농도를 저감한다. 오븐 대신에, 램프 어닐 장치를 사용하여도 좋다.

[0148] 그 다음, 배리어층을 에칭 스톱퍼로 하여, 게터링 사이트인 아르곤 원소를 함유하는 비정질 규소막을 선택적으로 제거한 후, 배리어층을 희불산으로 선택적으로 제거한다. 또한, 게터링 시, 니켈은 산소 농도가 높은 영역으로 이동하기 쉬운 경향이 있기 때문에, 산화막으로 된 배리어층을 게터링 후에 제거하는 것이 바람직하다.

[0149] 또한, 촉매 원소를 사용한 결정화를 행하지 않는 경우에는, 배리어층의 형성, 게터링 사이트의 형성, 게터링

을 위한 열 처리, 게터링 사이트의 제거, 배리어층의 제거 등의 상기한 공정은 불필요하다.

[0150] 그 다음, 얻어진 결정 구조를 가지는 규소막(폴리실리콘막이라고도 불림)의 표면에 오존수로 얇은 산화막을 형성한 후, 레지스트로 된 마스크를 형성하고, 소망의 형상으로 에칭하여 섬 형상으로 분리된 반도체층을 형성한다. 반도체층을 형성한 후, 레지스트로 된 마스크를 제거한다.

[0151] 그 다음, 반도체층을 덮는 게이트 절연막을 형성한 후, 게이트 절연막 위에 게이트 전극을 형성하고, 활성층에의 도핑에 의한 소스 영역 또는 드레인 영역의 형성, 층간절연막(무기 절연막)의 형성, 소스 전극 또는 드레인 전극의 형성, 활성화 처리, 수소화 처리 등을 적절히 행하여, 폴리실리콘막을 활성층으로 하는 탑 게이트형 TFT를 제조한다. 또한, 도핑하는 불순물 원소로서 n형을 부여하는 인을 첨가한 경우에는 n채널형 TFT를 형성할 수 있고, p형을 부여하는 붕소를 첨가한 경우에는 p채널형 TFT를 형성할 수 있고, 이들을 조합하여 CMOS 회로를 제거할 수 있다.

[0152] 또한, 여기서는, TFT의 구조로서 탑 게이트형 TFT의 예를 나타내었지만, TFT의 구조는 특별히 한정되는 것은 아니고, 예를 들어, 보텀 게이트형이나 순스태거형이어도 좋다.

[0153] 이렇게 하여 얻어진 폴리실리콘막으로 된 반도체층을 사용하여, TFT를 대표로하는 다양한 소자(박막 다이오드, 규소의 PIN 접합으로 형성된 광전 변환 소자, 규소 저항 소자, 또는 센서 소자(대표적으로는 폴리실리콘을 사용한 감압(感壓)식 지문 센서)를 형성할 수 있다.

[0154] 이상과 같이 하여, 소자를 가지는 회로를 포함하는 피박리층을 형성한다.

[0155] 이후의 공정에서는, 실시형태 2에 따라, 분리층의 일부를 제거하는 제1 박리 처리를 행하고, 잔존한 분리층에 레이저광을 조사하는 제2 박리 처리를 행함으로써, 기판으로부터 피박리층을 분리한다.

[0156] 또한, 텅스텐막을 대신하여, 분리층으로서 아모르퍼스막을 사용하는 경우, 레이저광을 선택적으로 조사하는 제1 박리 처리를 행하고, 레이저광 조사에 의해 융제시킨 부분에 의해 에칭으로 분리층을 제거하는 제2 박리 처리를 행하여, 기판으로부터 피박리층을 분리한다.

[0157] 본 실시형태는 실시형태 1, 실시형태 2, 또는 실시형태 3과 자유롭게 조합될 수 있다.

[0158] [실시형태 5]

[0159] 본 발명에 따라 제조되는 박막 집적회로는 다수의 소자와, 안테나로서 기능하는 도전층을 가진다. 다수의 소자는, 예를 들어, 박막트랜지스터, 용량 소자, 저항 소자, 다이오드 등이다.

[0160] 박막 집적회로(210)는 비접촉으로 데이터를 교신하는 기능을 가지고, 이 박막 집적회로(210)에 포함된 다수의 소자는 다양한 회로를 구성한다. 박막 집적회로(210)는 전원 회로(211), 클록 발생 회로(212), 데이터 복조/변조 회로(213), 제어 회로(214), 인터페이스 회로(215), 메모리(216), 데이터 버스(217), 안테나(안테나 코일이라고도 부름)(218) 등을 가진다(도 7 참조).

[0161] 전원 회로(211)는 안테나(218)로부터 입력된 교류 신호에 기초하여 상기 각 회로에 공급하는 각종 전원을 생성하는 회로이다. 클록 발생 회로(212)는 안테나(218)로부터 입력된 교류 신호에 기초하여 상기 각 회로에 공급하는 각종 클록을 생성하는 회로이다. 데이터 복조/변조 회로(213)는 리더/라이터(219)와 교신하는 데이터를 복조/변조하는 기능을 가진다. 제어 회로(214)는 중앙 처리 유닛(CPU)이나 마이크로프로세서 유닛(MPU) 등에 상당하고, 다른 회로를 제어하는 기능을 가진다. 안테나(218)는 전자계 또는 전파의 송수신을 행하는 기능을 가진다. 리더/라이터(219)는 박막 집적회로와 교신하고, 그 교신을 제어하고, 데이터에 관한 처리를 제어한다.

[0162] 또한, 박막 집적회로에 의해 구성되는 회로는 상기 구성에 한정되지 않고, 예를 들어, 전원 전압의 리미터 회로나 암호 처리 전용 하드웨어와 같은 다른 구성요소를 추가한 구성이어도 좋다.

[0163] 본 실시형태는 실시형태 1 내지 실시형태 4 중 어느 것과도 자유롭게 조합될 수 있다.

[0164] [실시형태 6]

[0165] 본 발명에 따라 제조되는 박막 집적회로의 용도는 광범위에 걸쳐 있지만, 예를 들어, 식품류(라벨 등, 도 8(A) 참조), 포장용 용기류(포장지나 병 등, 도 8(B) 참조), 탈 것류(자전거 등, 도 8(C) 참조), 신변용품(가

방이나 안경 등, 도 8(D) 참조), 의류, 생활용품류, 전자기기 등에 설치하여 사용할 수 있다. 전자 기기는 액정 표시장치, EL 표시장치, 텔레비전 장치(단순히 텔레비전, 텔레비전 수상기라고도 부름) 및 휴대 전화기 등을 가리킨다.

[0166] 본 발명에 의해 얻어지는 박막 집적회로는 초기 상태부터 휘어져 있다. 따라서, 이 박막 집적회로는 휨 형상에 맞추어 다양한 물품, 대표적으로는 곡면에 제공하는 것이 바람직하다. 박막 집적회로는 초기 상태부터 휘어져 있음으로써, 앞뒤를 확실하게 판단할 수 있기 때문에, 물품에의 박막 집적회로의 부착 실수를 저감할 수 있다.

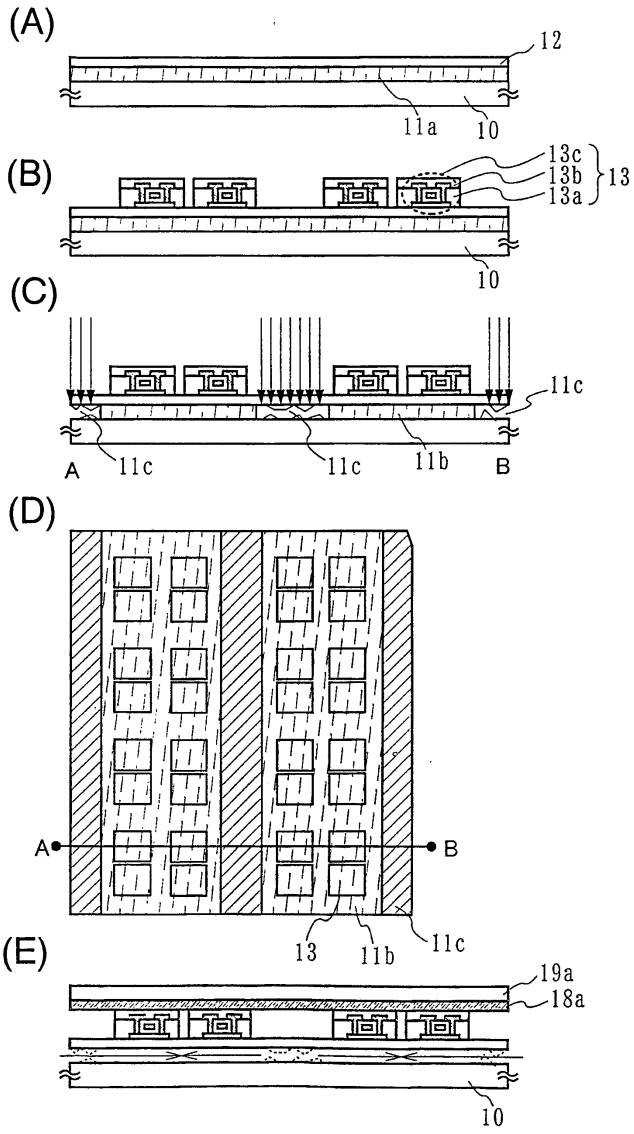
[0167] 또한, 박막 집적회로는 물품의 표면에 부착하거나 물품에 묻거나 하여 물품에 고정될 수 있다. 예를 들어, 유기 수지로 된 패키지의 경우, 박막 집적회로를 이 유기 수지에 묻거나 하면 좋다. 또한, 포장용 용기류, 기록매체, 신변용품, 식품류, 의류, 생활용품류, 전자기기 등에 박막 집적회로를 제공함으로써, 검품 시스템이나 대여점 시스템 등의 효율화를 도모할 수 있다. 탈 것류에 박막 집적회로를 제공함으로써, 위조나 도난을 방지할 수 있다.

[0168] 또한, 박막 집적회로를 물건의 관리나 유통 시스템에 응용함으로써, 시스템의 고기능화를 도모할 수 있다. 표시부(294)를 가지는 휴대 단말기의 측면에 리더/라이터(295)를 제공하고, 물품(297)의 곡면을 가지는 측면에 박막 집적회로(296)를 제공하는 경우를 예로 든다(도 9(A) 참조). 이 경우, 리더/라이터(295) 위에 박막 집적회로(296)를 보유시키면, 표시부(294)에 물품(297)의 원재료나 원산지, 유통 과정의 이력 등의 정보가 표시되는 시스템이 된다. 또한, 다른 예로서, 컨베이어 벨트의 옆에 리더/라이터(295)를 제공하는 경우를 들 수 있다(도 9(B) 참조). 이 경우, 물품(297)의 검품을 간단하게 행할 수 있다.

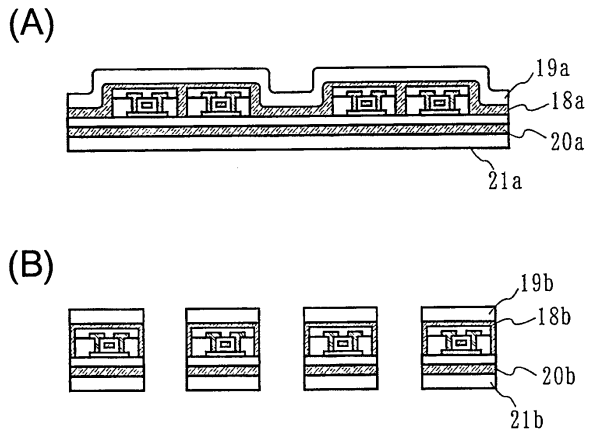
[0169] 본 실시형태는 실시형태 1 내지 실시형태 5 중 어느 것과도 자유롭게 조합될 수 있다.

도면

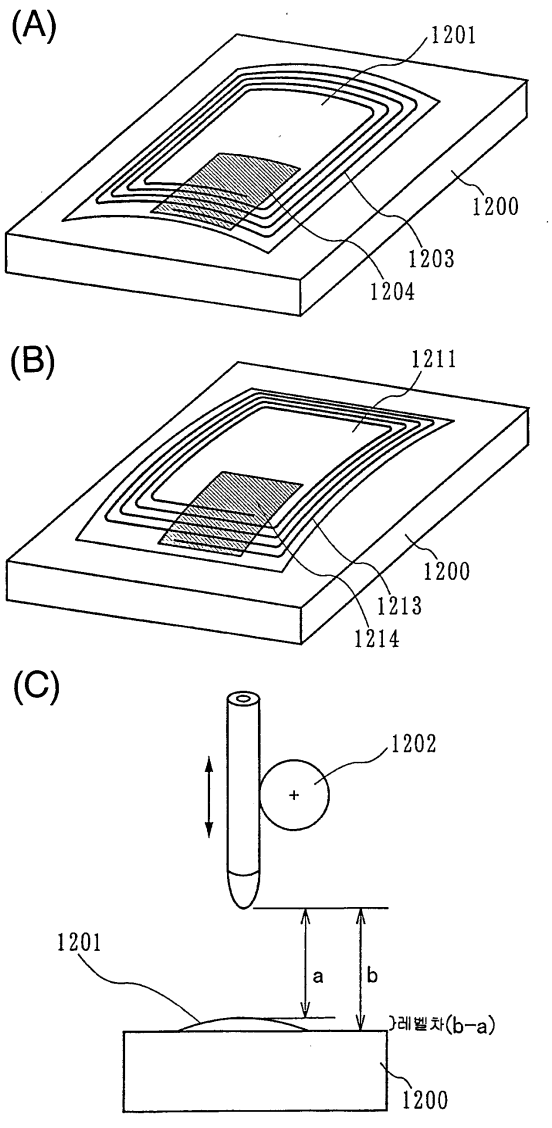
도면1


(A)
12
11a
10
(B)
13c
13b
13a
13
10
(C)
11c
A
11c
11c
11b
B
(D)
A
B
13
11b
11c
(E)
19a
18a
10

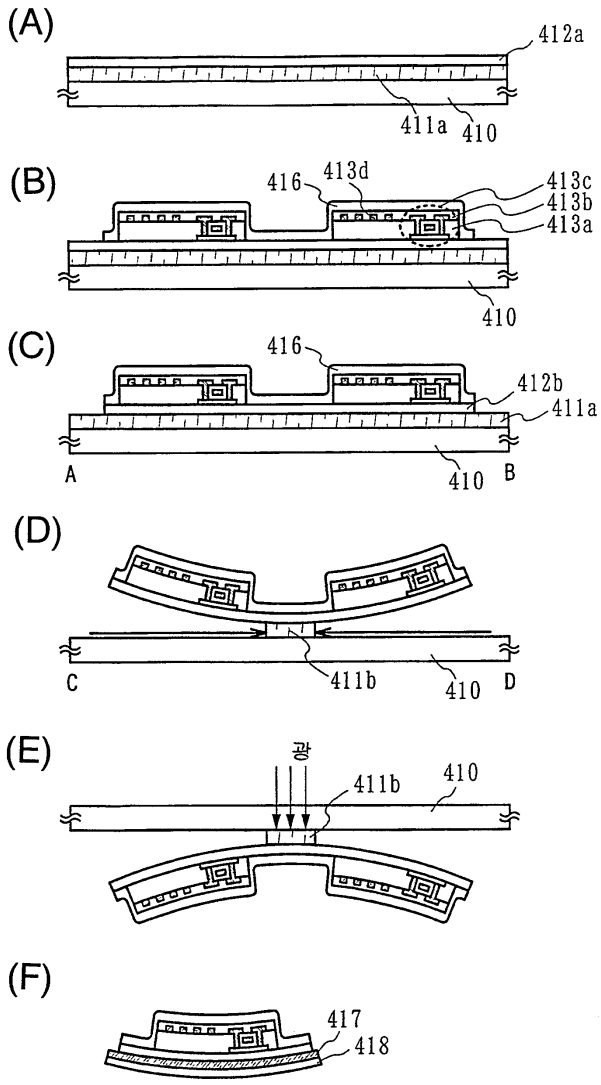
도면2


(A)
19a
18a
20a
21a
(B)
19b
18b
20b
21b

도면3

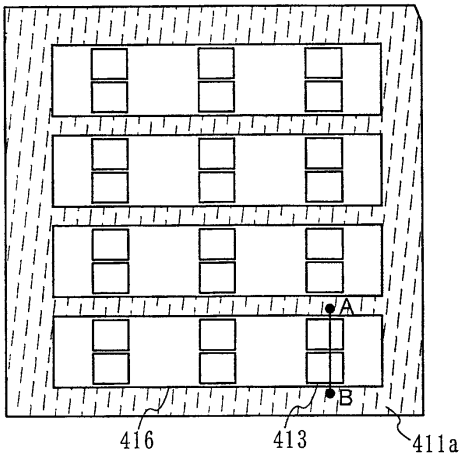

(A)
1201
1200
1203
1204
(B)
1211
1200
1213
1214
(C)
1202
1201
a
b
레벨차(b-a)
1200

도면4

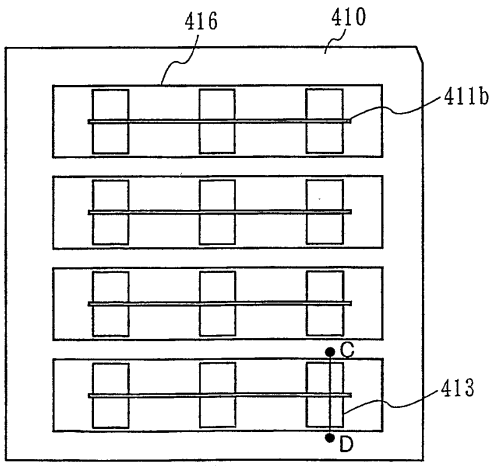

(A)
412a
411a
410
(B)
416
413d
413c
413b
413a
410
(C)
416
412b
411a
A
410
B
(D)
411b
410
C
D
(E)
광
411b
410
(F)
417
418

도면5

(A)

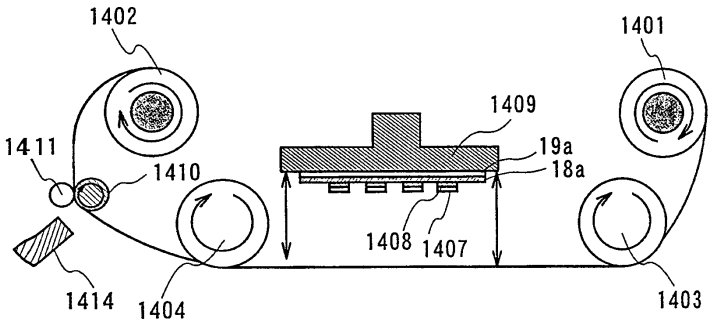


(B)

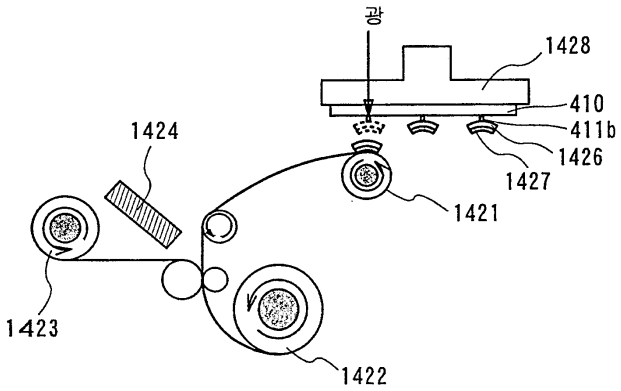


도면6

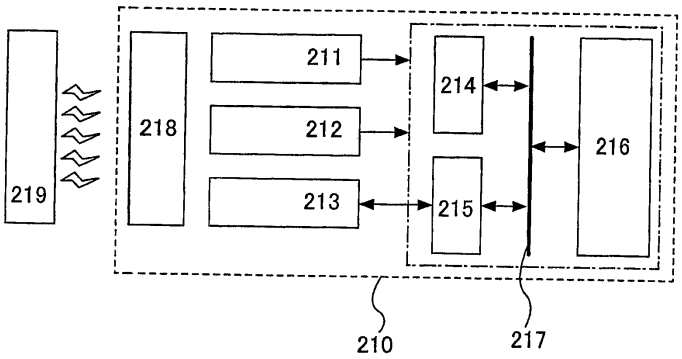
(A)


1402
1401
1409
1411
19a
18a
1410
1408
1407
1414
1404
1403

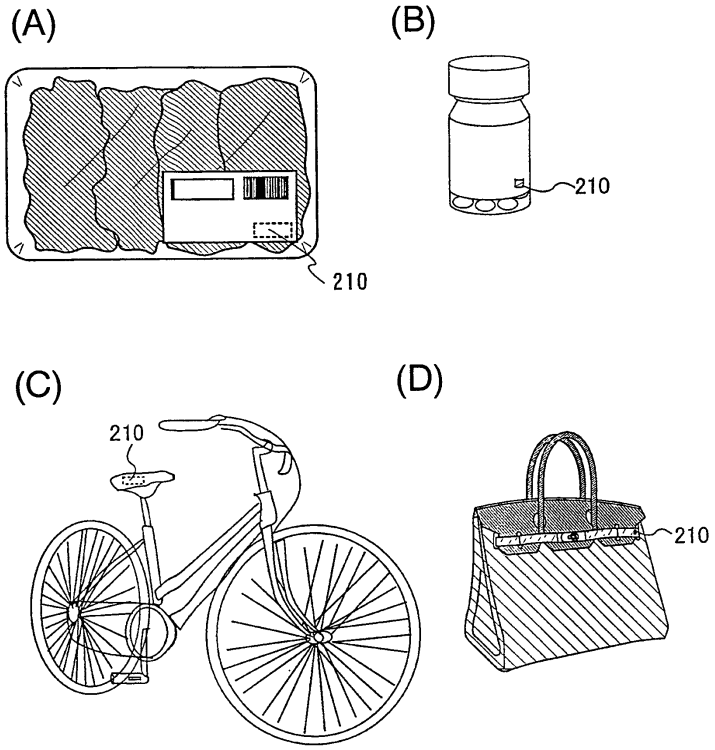
(B)


광
1428
410
411b
1424
1426
1427
1421
1423
1422

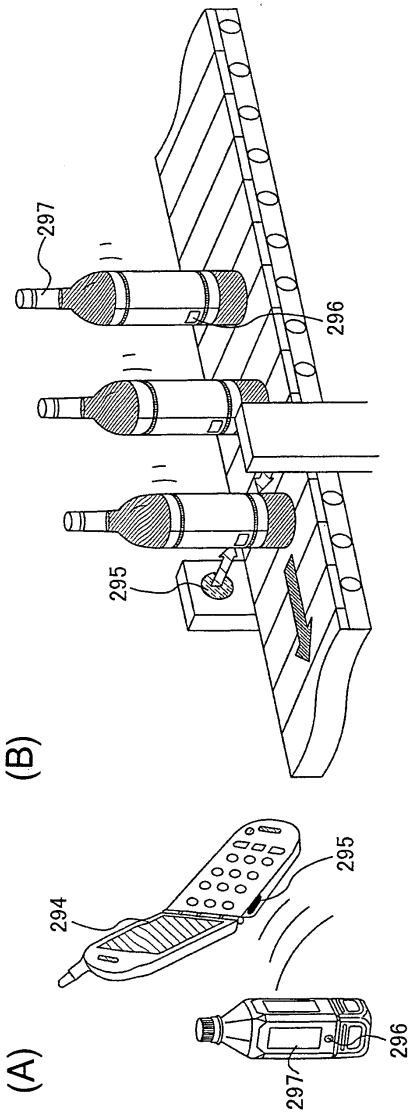
도면7


211
214
218
212
216
219
213
215
210
217

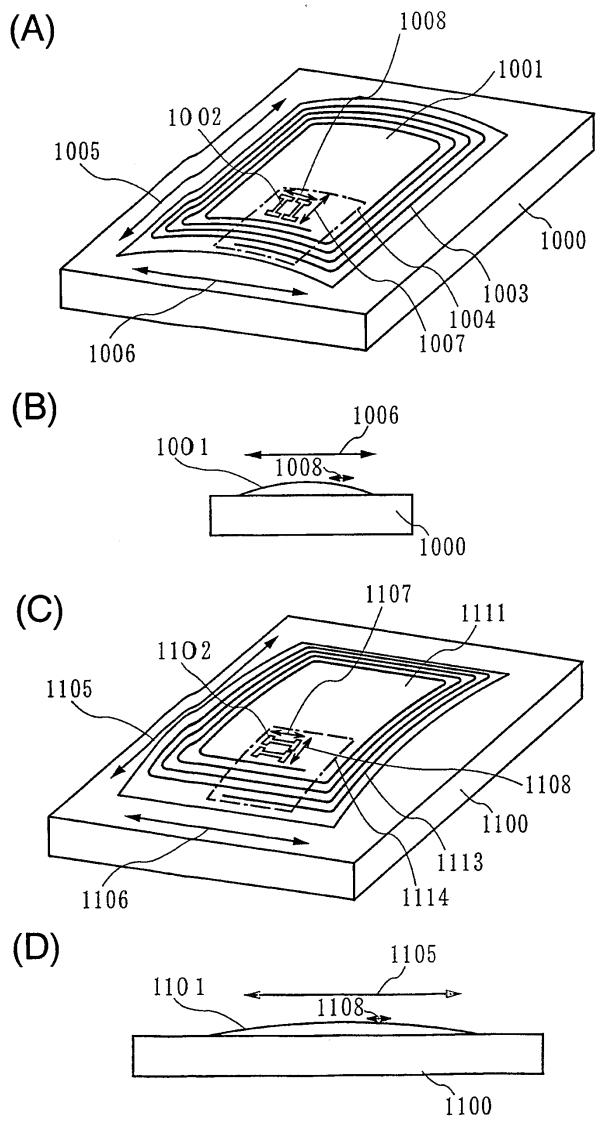
도면8



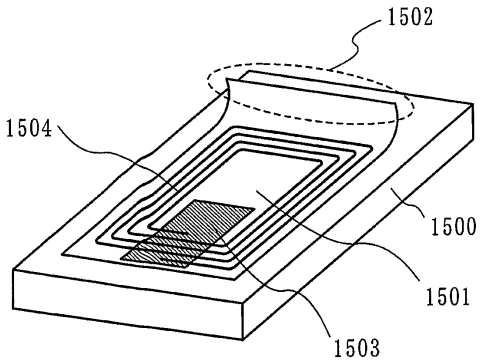
도면9



도면10


(A)
1008
1001
1002
1005
1000
1003
1004
1007
1006
(B)
1006
1001
1008
1000
(C)
1107
1111
1102
1105
1108
1100
1113
1114
1106
(D)
1105
1101
1108
1100

도면11


1502
1504
1500
1501
1503