



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I640920 B

(45)公告日：中華民國 107 (2018) 年 11 月 11 日

(21)申請案號：106121978

(22)申請日：中華民國 106 (2017) 年 06 月 30 日

(51)Int. Cl. : G06F9/30 (2018.01)

G06F13/16 (2006.01)

(71)申請人：慧榮科技股份有限公司 (中華民國) SILICON MOTION, INC. (TW)
新竹縣竹北市台元街 36 號 8 樓之 1

(72)發明人：陳書磊 CHEN, SHU LEI (TW)；張明宏 CHANG, MING HUNG (TW)

(74)代理人：洪澄文；顏錦順

(56)參考文獻：

TW I244587

TW I385672

US 8543758B2

審查人員：林文琦

申請專利範圍項數：28 項 圖式數：6 共 31 頁

(54)名稱

資料儲存裝置、非揮發式記憶體操作方法及操作指令執行方法

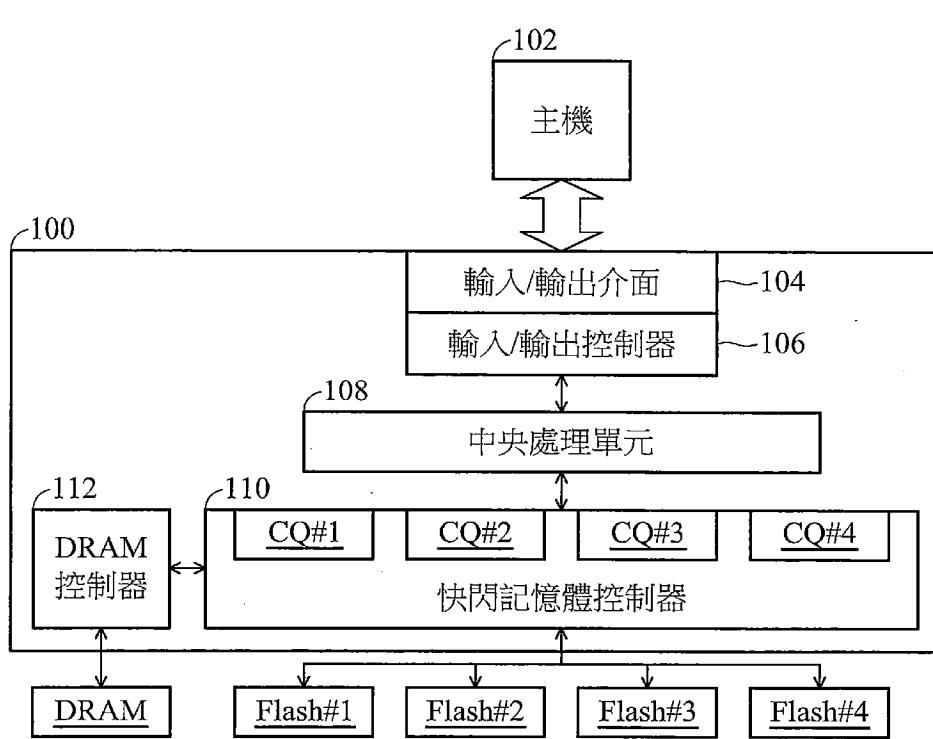
DATA STORAGE DEVICE AND METHOD FOR OPERATING NON-VOLATILE MEMORY AND
METHOD FOR EXECUTING OPERATIONAL INSTRUCTIONS

(57)摘要

一種非揮發式記憶體最佳化操作方法。一資料儲存裝置包括複數個非揮發式記憶體以及複數個指令佇列。該等指令佇列一對一對應該等非揮發式記憶體。該等非揮發式記憶體之操作係共用一通道。資料儲存裝置採用任務切換機制以輪流地執行在同一通道上不同指令佇列中的操作指令。

An optimized non-volatile memory operating method. A data storage device has a plurality of non-volatile storage units and a plurality of command queues. The command queues correspond to the non-volatile storage units individually. The non-volatile storage units are operated by sharing one channel. The data storage device adopts a task switching mechanism to execute operation commands queued in different command queues on the same channel in turn.

指定代表圖：



第 1 圖

符號簡單說明：

100 . . . 控制晶片

102 . . . 主機

104 . . . 輸入/輸出
介面106 . . . 輸入/輸出
控制器108 . . . 中央處理單
元110 . . . 快閃記憶體
控制器112 . . . DRAM 控
制器CQ#1、CQ#2、CQ#3
以及 CQ#4 . . . 指
令佇列DRAM . . . 動態隨
機存取記憶體

Flash#1、Flash#2、

Flash#3 與

Flash#4 . . . 快閃記
憶體

發明專利說明書

【發明名稱】 資料儲存裝置、非揮發式記憶體操作方法及操作指令執行方法

DATA STORAGE DEVICE AND METHOD FOR OPERATING NON-VOLATILE MEMORY AND METHOD FOR EXECUTING OPERATIONAL INSTRUCTIONS

【技術領域】

【0001】 本發明係有關於非揮發式記憶體的最佳化操作。

【先前技術】

【0002】 資料儲存裝置所採用的非揮發式記憶體有多種形式—例如，快閃記憶體(flash memory)、磁阻式隨機存取記憶體(Magnetoresistive RAM)、鐵電隨機存取記憶體(Ferroelectric RAM)、電阻式隨機存取記憶體(Resistive RAM)、自旋轉移力矩隨機存取記憶體(Spin Transfer Torque-RAM, STT-RAM)…等，用於長時間資料保存。

【0003】 非揮發式記憶體可以多通道(multiple channels)方式操作。一通道可允許複數個空間採交錯式操作(interleaved way)。該等空間可以晶片致動信號(chip enable signals)交錯致動。如何最佳化一通道所對應的不同空間的交錯式操作，為本技術領域一項重要課題。

【發明內容】

【0004】 根據本案一種實施方式所實現的一資料儲存裝置，包括複數個非揮發式記憶體以及複數個指令佇列。該等指

令併列一對一對應該等非揮發式記憶體。該等非揮發式記憶體之操作係共用一通道。

【0005】 一種實施方式中，該資料儲存裝置更包括一控制器，於各回合狀態輪詢之末檢查是否在該等指令併列間切換。該控制器在進行一回合狀態輪詢之末，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換並執行所檢查到的高優先權指令。

【0006】 一種實施方式中，該資料儲存裝置更包括一控制器，將任務切換指令附加在各非揮發式記憶體各段高優先權指令之後。該控制器在執行到上述任務切換指令時，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。該控制器在執行到上述任務切換指令時，若確定上述指令併列中非當下存取者不指向高優先權指令，則更檢查上述指令併列中非當下存取者是否指向狀態輪詢指令或數據傳輸指令，以進行指令併列切換，執行所檢查到的狀態輪詢指令或數據傳輸指令。

【0007】 一種實施方式中，該資料儲存裝置更包括一控制器，切割數據傳輸指令插入任務切換指令。該控制器在執行到上述任務切換指令時，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。

【0008】 根據本案一種實施方式實現的一非揮發式記憶體操作方法，包括：以一通道操作複數個非揮發式記憶體；以及一對一對應該等非揮發式記憶體提供複數個指令併列。

【0009】 下文特舉實施例，並配合所附圖示，詳細說明本發明內容。

【圖式簡單說明】

【0010】

第1圖為本發明資料儲存裝置；

第2圖為本發明操作指令執行的流程圖；

第3圖為複數個指令併列的示意圖；

第4A及4B圖為操作指令執行的時序圖；

第5A及5B圖為操作指令執行的另一時序圖；以及

第6圖為操作指令執行的示意圖。

【實施方式】

【0011】 以下敘述列舉本發明的多種實施例。以下敘述介紹本發明的基本概念，且並非意圖限制本發明內容。實際發明範圍應依照申請專利範圍界定之。

【0012】 非揮發式記憶體可以是快閃記憶體(flash memory)、磁阻式隨機存取記憶體(Magnetoresistive RAM)、鐵電隨機存取記憶體(Ferroelectric RAM)、電阻式記憶體(Resistive RAM, RRAM)、自旋轉移力矩隨機存取記憶體(Spin Transfer Torque-RAM, STT-RAM)…等具有長時間資料保存之記憶體裝置。以下特別以快閃記憶體(Flash Memory)為例進行討論，但不限定應用於快閃記憶體領域。

【0013】 現今資料儲存裝置常以快閃記憶體為儲存媒體，常用來實現記憶卡(Memory Card)、通用序列匯流排閃存裝置(USB Flash Device)、固態硬碟(SSD)…等產品。另外，有一種

應用是採多晶片封裝、將快閃記憶體與其控制器包裝在一起—稱為嵌入式快閃記憶體模組(如eMMC)。

【0014】以快閃記憶體為儲存媒體的資料儲存裝置可應用於多種電子系統中。所述電子系統包括智慧型手機、穿戴裝置、平板電腦、虛擬實境設備、數據中心…等。電子系統的主要運算單元可視為操作所述資料儲存裝置的一主機。

【0015】快閃記憶體形式的儲存空間可以多通道(Multiple Channels)方式操作。單一通道對應複數個LUN(邏輯單元)，且該等空間是在晶片致動信號(Chip Enable Signals)控制下交錯式共享該通道。傳統技術是令共享一通道的複數個LUN的快閃記憶體操作指令(以下簡稱操作指令)混和堆疊在單一指令佇列並依序執行。本案則是令一通道不同LUN的操作指令分開佇列至不同的指令佇列。分開佇列的操作指令可以交錯地執行，彼此互不影響，因此，操作指令的執行可以有效地被加速，資料儲存裝置的系統效能可以有效地提升。另外，為了能夠讓分開佇列的操作指令可以交錯地執行的目的，本發明導入任務切換(Task Switching)機制，讓工作中指令佇列從目前指令佇列切換至另一指令佇列，以執行另一佇列中的操作指令。

【0016】第1圖為方塊圖，圖解根據本案一種實施方式所實現的資料儲存裝置，其中採用快閃記憶體(Flash Memory)作為儲存媒體。為了方便說明，第1圖僅圖解單一通道藉晶片致動信號(Chip Enable Signals)交錯操作的複數個快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4。該等快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4可為不同的Dies(晶圓方

塊)，也可為不同的LUN(邏輯單元)。指令佇列CQ#1、CQ#2、CQ#3以及CQ#4係一對一為快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4規劃。一種實施方式中，指令佇列CQ#1、CQ#2、CQ#3以及CQ#4可以在儲存媒體，例如內建的SRAM或外接的DRAM，中切割出快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4個別的專屬空間。或者，指令佇列CQ#1、CQ#2、CQ#3以及CQ#4可由分開的儲存裝置實現。

【0017】 第1圖更圖解資料儲存裝置的控制晶片100，可依據主機102的外部指令而操作快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4。資料儲存裝置更使用DRAM(Dynamic Random Access Memory，動態隨機存取記憶體)作為資料緩衝器以加速資料的存取。控制晶片100包括輸入/輸出介面104、輸入/輸出控制器106、中央處理單元108、快閃記憶體控制器110以及DRAM控制器112。快閃記憶體控制器110較佳將指令佇列CQ#1、CQ#2、CQ#3以及CQ#4建立於控制晶片100所內建的SRAM中。另外，中央處理單元108與快閃記憶體控制器110較佳整合於同一晶片中，亦可分別獨立存在(不同的晶片)。

【0018】 第2圖為本發明操作指令執行的流程圖。步驟S202，將外部指令轉譯成複數操作指令。主機102發出的外部指令係通過該輸入/輸出介面104及該輸入/輸出控制器106而傳送至該中央處理單元108。外部指令較佳是符合NVMe(NVMe EXPRESS(Non-Volatile Memory Express，非揮發性記憶體快捷)、ATA(advanced technology attachment，先進技術附件)、

PATA(Parallel ATA，平行先進技術附件)、SATA(Serial ATA，序平行先進技術附件)、SCSI(Small Computer System Interface，小型電腦系統介面)、MMC(Multimedia Card，多媒體記憶卡)或UFS(Universal Flash Storage，通用快閃記憶體卡)等通信協定的指令。

【0019】步驟S204，將複數操作指令併列至複數指令併列。中央處理單元108將外部指令併列依據優先權或執行的順序而進行排列，再傳送至快閃記憶體控制器110。快閃記憶體控制器110將外部指令轉譯成複數個操作指令後，例如，一筆外部指令可轉譯成三個操作指令，再將複數個操作指令堆疊至指令併列CQ#1、CQ#2、CQ#3以及CQ#4，再由該快閃記憶體控制器110選取並執行，實現快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4的單一通道操作。快閃記憶體控制器110更操作該DRAM控制器112以控制DRAM，以協助運作快閃記憶體空間Flash#1、Flash#2、Flash#3與Flash#4。

【0020】如何在複數個指令併列中進行切換並執行併列中的操作指令將決定資料儲存裝置的系統效能。本案揭露一種任務切換(task switching)機制以進行指令併列的切換。任務切換機制可以使指令併列CQ#1、CQ#2、CQ#3以及CQ#4輪流作為工作中指令併列，以執行併列中的操作指令。任務切換機制一種實施方式使用任務切換指令。當執行任務切換指令時，快閃記憶體控制器110依據選取條件而選取另一指令併列並執行併列中的操作指令。任務切換機制另一種實施方式則是由特定的操作指令來自動啟動任務切換，例如，執行狀態輪詢(status

polling)指令後，或接收狀態輪詢指令的回應(例如：回應為忙碌)後，由快閃記憶體控制器110依據選取條件而自動選取另一指令佇列並執行佇列中的操作指令。在下述的說明中，將結合任務切換指令以及自動啟動任務切換以進行說明，但不以此為限。

【0021】 另外，任務切換機制較佳與輪轉(Round Robin)機制或其他仲裁(arbitration)機制結合，較佳係依據指令佇列CQ的編號依序切換，或者，記錄曾經當過工作中指令佇列，並在這些有記錄的指令佇列中依序切換。另外，任務切換機制較佳結合優先權設定，例如，優先切換至佇列有高優先權的操作指令的指令佇列。

【0022】 第3圖為本發明複數個指令佇列的示意圖。每一筆外部指令轉譯成複數個操作指令，依序佇列至指令佇列CQ#1、CQ#2、CQ#3以及CQ#4中，其中，操作指令更包括任務切換指令TS。例如：一筆資料讀取的外部指令轉譯成五筆操作指令，包括一筆操作指令CMD、一筆狀態輪巡指令SP、一筆資料傳輸指令DO以及二筆任務切換指令TS。

【0023】 步驟S206，選取其中之一指令佇列。第4A及4B圖為操作指令執行的時序圖。為了簡化說明，指令佇列CQ#1、CQ#2、CQ#3以及CQ#4中分別僅佇列五個操作指令，操作指令CMD#1、CMD#2、CMD#3與CMD#4分別是資料頁讀取指令(或字元線讀取指令)，並具有高優先權。其中，資料頁讀取指令包含複數子讀取指令以提供操作類別、位址資訊或操作結束等資訊，用以控制快閃記憶體Flash#1、Flash#2、Flash#3與Flash#4

的運作。任務切換指令 TS#1、TS#2、TS#3與 TS#4用於偵查指令佇列 CQ#1、CQ#2、CQ#3以及 CQ#4是否堆疊有操作指令，僅有一般優先權。由於快閃記憶體在收到資料頁讀取指令後，會進入忙碌(busy)狀態，並須一段時間才能將目標資料準備好。狀態輪巡指令 SP#1、SP#2、SP#3與 SP#4僅有一般優先權，用以判斷快閃記憶體目前的狀態。當目標資料準備完成後，快閃記憶體從忙碌狀態回到待命(ready)狀態，故如圖示，為了及早得知快閃記憶體的狀態，狀態輪巡指令 SP#1、SP#2、SP#3與 SP#4需反覆操作一段時間，直至快閃記憶體從忙碌狀態回到待命(ready)狀態。另外，每回合輪巡(下達狀態輪巡指令做狀態檢測、以及收到狀態回應)後都會啟動任務切換機制以偵查指令佇列 CQ#1、CQ#2、CQ#3以及 CQ#4是否堆疊有操作指令。資料傳輸指令 DO#1、DO#2、DO#3與 DO#4僅有一般優先權，安排在快閃記憶體進入待命狀態之後，用以讀取快閃記憶體所儲存的目標資料。一開始時僅有指令佇列 CQ#1佇列有操作指令，故指令佇列 CQ#1作為工作中指令佇列。

【0024】 步驟 S208，執行佇列的操作指令。第 4A、4B 圖為操作指令執行的示意圖，圖解指令佇列 CQ#1、CQ#2、CQ#3以及 CQ#4 所佇列的操作指令的執行順序。首先，指令佇列 CQ#1 佇列的操作指令 CMD#1 第一個被選取執行，快閃記憶體 Flash#1 進入忙碌狀態。

【0025】 步驟 S210，判斷是否有高優先權的指令佇列中？如果是，則執行步驟 S212：切換至佇列高優先權的指令之指令佇列；如果否，則執行步驟 S214。操作指令 CMD#1 執行後，快

閃記憶體控制器110執行任務切換指令TS#1，檢查指令佇列CQ#2、CQ#3以及CQ#4是否有佇列高優先權的操作指令。此時指令佇列CQ#2及CQ#3尚未佇列任何操作指令而指令佇列CQ#4上佇列有高優先權的操作指令CMD#4，因此，改由指令佇列CQ#4作為工作中指令佇列，並於步驟S208中執行操作指令CMD#4，使快閃記憶體Flash#4進入忙碌狀態。

【0026】 接著，執行任務切換指令TS#4並檢查到指令佇列CQ#1佇列有狀態輪詢指令SP#1，故改由指令佇列CQ#1作為工作中指令佇列，並執行狀態輪詢指令SP#1，檢查快閃記憶體Flash#1是否進入準備狀態，即是否可進行資料頁的資料傳輸(Data Out)，此時，快閃記憶體Flash#1尚未進入準備狀態。

【0027】 接著，快閃記憶體控制器110自動啟動任務切換，即執行步驟S210。由於沒有高優先權的指令佇列中，所以執行步驟S214：判斷是否有(一般優先權)指令佇列中？如果是則執行步驟S216：切換至另一個指令佇列。由於目前僅有指令佇列CQ#4有佇列指令，因此，改由指令佇列CQ#4作為工作中指令佇列，並執行佇列中的狀態輪詢指令SP#4，此時，快閃記憶體Flash#4尚未進入準備狀態。

【0028】 接著，快閃記憶體控制器110自動啟動任務切換以切換至另一指令佇列。此時，佇列CQ#2上佇列有高優先權的操作指令CMD#2，因此，改由指令佇列CQ#2作為工作中指令佇列，並執行CMD#2，使快閃記憶體Flash#2進入忙碌狀態。

【0029】 接著，執行任務切換指令TS#2。由於指令佇列CQ#3並未佇列有操作指令，因此改由指令佇列CQ#4作為工作中指

令併列，執行指令併列CQ#4的狀態輪詢指令SP#4，此時快閃記憶體Flash#4尚未進入準備狀態。

【0030】接著，快閃記憶體控制器110自動啟動任務切換以切換至指令併列CQ#1，改由指令併列CQ#1作為工作中指令併列，並執行狀態輪詢指令SP#1，此時快閃記憶體Flash#1已進入準備狀態。

【0031】接著，快閃記憶體控制器110自動啟動任務切換並檢查到指令併列CQ#3上併列有高優先權的操作指令CMD#3，改由指令併列CQ#3作為工作中指令併列，並執行操作指令CMD#3，使快閃記憶體Flash#3進入忙碌狀態。

【0032】在執行狀態輪詢指令SP#1後仍執行啟動任務切換具有一項優點。由於資料傳輸時將獨佔通道的頻寬一段時間，如果能先執行其他操作指令，如上所述，先執行操作指令CMD#3，可間接節省快閃記憶體Flash#3置於忙碌狀態所需的時間，直接提升資料儲存裝置的系統效能。另外，在資料傳輸量較少，佔用通道頻寬時間較短的情況下，本發明亦保留彈性可在執行狀態輪詢指令後，不執行任務切換而直接進行資料傳輸，等資料傳輸過後再進行任務切換，以避免任務切換可能損耗的時間。

【0033】接著，執行任務切換指令TS#3並檢查到指令併列CQ#4併列有狀態輪詢指令SP#4，改由指令併列CQ#4作為工作中指令併列，並執行狀態輪詢指令SP#4，此時快閃記憶體Flash#4已進入準備狀態。

【0034】接著，快閃記憶體控制器110自動啟動任務切換並

檢查到指令併列CQ#1併列數據傳輸指令DO#1，改由指令併列CQ#1作為工作中指令併列，並執行數據傳輸指令DO#1。

【0035】 接著，執行指令併列CQ#1所併列的最後一個操作指令：任務切換指令TS#1，並檢查到指令併列CQ#2併列有狀態輪詢指令SP#2，改由指令併列CQ#2作為工作中指令併列，並執行狀態輪詢指令SP#2。接著，檢查到指令併列CQ#3併列有狀態輪詢指令SP#3，改由指令併列CQ#3作為工作中指令併列，並執行狀態輪詢指令SP#3。接著，檢查到指令併列CQ#4併列有數據傳輸指令DO#4，改由指令併列CQ#4作為工作中指令併列，並執行數據傳輸指令DO#4。接著，執行指令併列CQ#4所併列的最後一個操作指令：任務切換指令TS#4。

【0036】 執行任務切換指令TS#4並檢查到指令併列CQ#2併列有狀態輪詢指令SP#2，改由指令併列CQ#2作為工作中指令併列，並執行狀態輪詢指令SP#2，此時快閃記憶體Flash#2已進入準備狀態。

【0037】 接著，快閃記憶體控制器110自動啟動任務切換並檢查到指令併列CQ#3併列狀態輪詢指令SP#3，改由指令併列CQ#3作為工作中指令併列，並執行狀態輪詢指令SP#3，此時快閃記憶體Flash#3已進入準備狀態。

【0038】 接著，快閃記憶體控制器110自動啟動任務切換並檢查到指令併列CQ#2併列數據傳輸指令DO#2，改由指令併列CQ#2作為工作中指令併列，並執行數據傳輸指令DO#2。

【0039】 接著，執行指令併列CQ#2所併列的最後一個操作指令：任務切換指令TS#2，並檢查到指令併列CQ#3併列數據

傳輸指令 DO#3，改由指令併列 CQ#3 作為工作中指令併列，並執行數據傳輸指令 DO#3。接著，執行指令併列 CQ#3 所併列的最後一個操作指令：任務切換指令 TS#3。由於指令併列 CQ#2、CQ#3 以及 CQ#4 未併列任何操作指令，因此，結束本發明操作指令執行的流程。

【0040】 第 5A 及 5B 圖為操作指令執行的另一時序圖，與第 4A 及 4B 圖為操作指令執行的時序圖相似，主要的差別乃在於快閃記憶體控制器 110 不會自動啟動任務切換而執行步驟 S210 或步驟 S214，而是依據任務切換指令 TS#1、TS#2、TS#3 與 TS#4 以執行任務切換，即執行步驟 S210 或步驟 S214。

【0041】 另外，任務切換指令 TS#1、TS#2、TS#3 與 TS#4 為相同功能的指令，數據傳輸指令 DO#1、DO#2、DO#3 與 DO#4 為相同功能的指令，編號只是用以區別任務切換指令 TS 和 數據傳輸指令 DO 與外部指令或操作指令 CMD 的關連性。

【0042】 整理之，藉由分立提供的指令併列 CQ#1、CQ#2、CQ#3 以及 CQ#4，共用同一通道之複數個快閃記憶體 Flash#1、Flash#2、Flash#3 與 Flash#4 之操作被適當的交替進行。操作指令 CMD#1、CMD#2、CMD#3 與 CMD#4 得以優先進行，無須等待其任何快閃記憶體的狀態輪詢與數據傳輸完成才得以使用共用通道對快閃記憶體下操作指令，如此，不同快閃記憶體 Flash#1、Flash#2、Flash#3 與 Flash#4 能提早收到操作指令 CMD#1、CMD#2、CMD#3 與 CMD#4 開始其資料準備時間，並可以使得共用通道的數個快閃記憶體邏輯單元的資料準備時間與資料傳輸時間得以有效率重疊以達到最佳效能。另外，本

I640920

發明摘要

※ 申請案號 : 106121978

※ 申請日 : 106/06/30

※IPC 分類 : G06F 9/30 (2018.01)
G06F 13/16 (2006.01)

【發明名稱】 資料儲存裝置、非揮發式記憶體操作方法及操作指令執行方法

DATA STORAGE DEVICE AND METHOD FOR OPERATING NON-VOLATILE MEMORY AND METHOD FOR EXECUTING OPERATIONAL INSTRUCTIONS

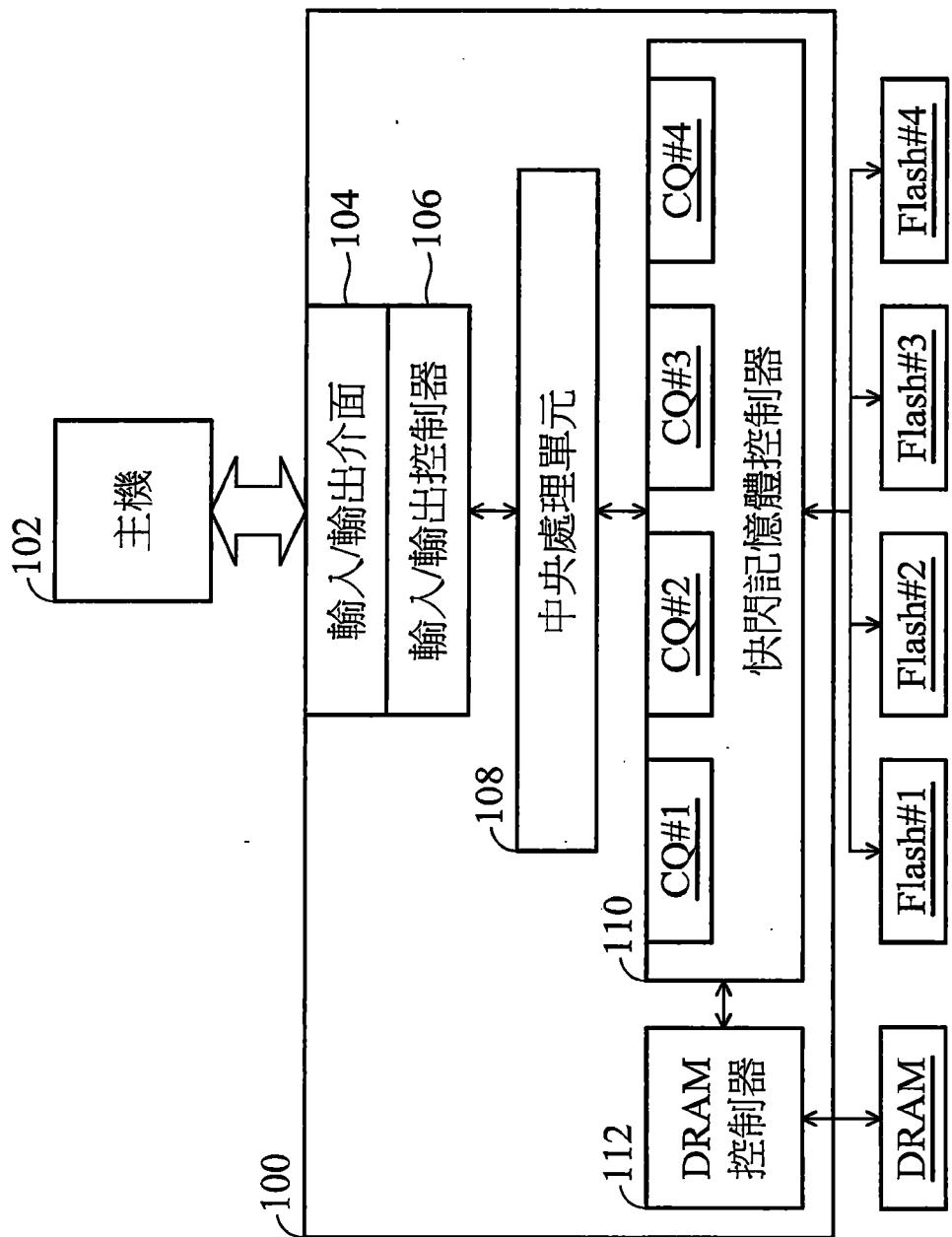
【中文】

一種非揮發式記憶體最佳化操作方法。一資料儲存裝置包括複數個非揮發式記憶體以及複數個指令佇列。該等指令佇列一對一對應該等非揮發式記憶體。該等非揮發式記憶體之操作係共用一通道。資料儲存裝置採用任務切換機制以輪流地執行在同一通道上不同指令佇列中的操作指令。

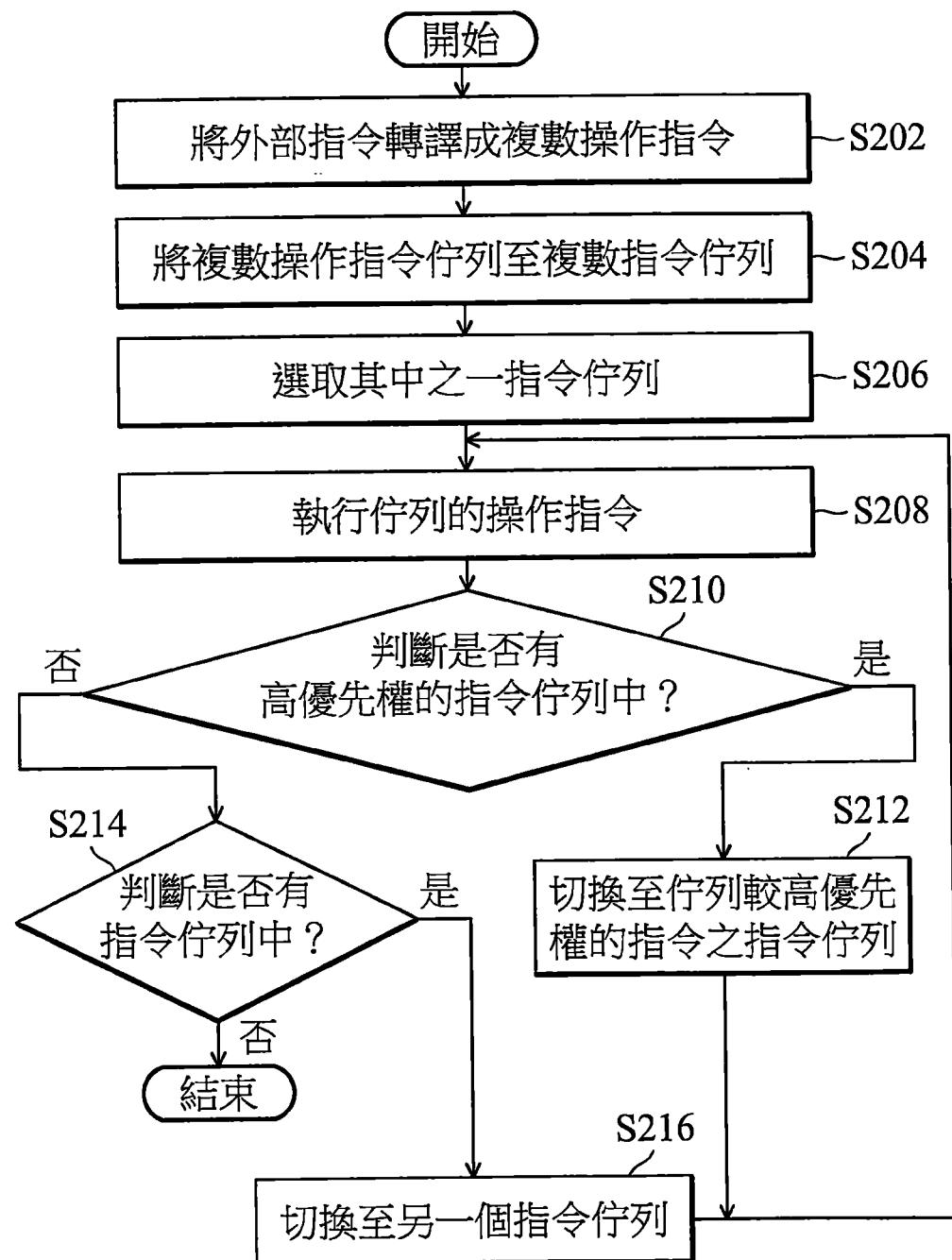
【英文】

An optimized non-volatile memory operating method. A data storage device has a plurality of non-volatile storage units and a plurality of command queues. The command queues correspond to the non-volatile storage units individually. The non-volatile storage units are operated by sharing one channel. The data storage device adopts a task switching mechanism to execute operation commands queued in different command queues on the same channel in turn.

圖一



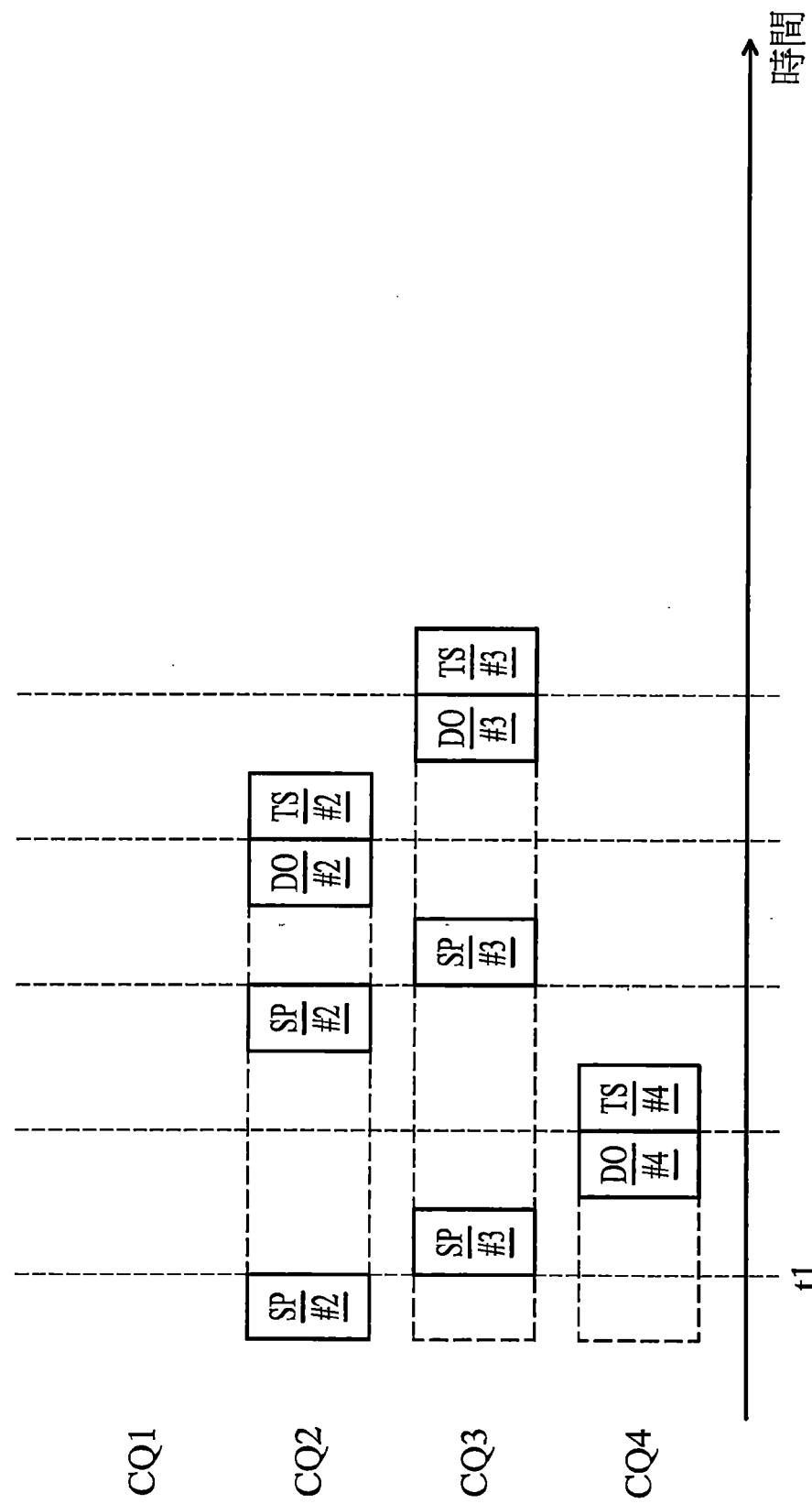
第 1 圖

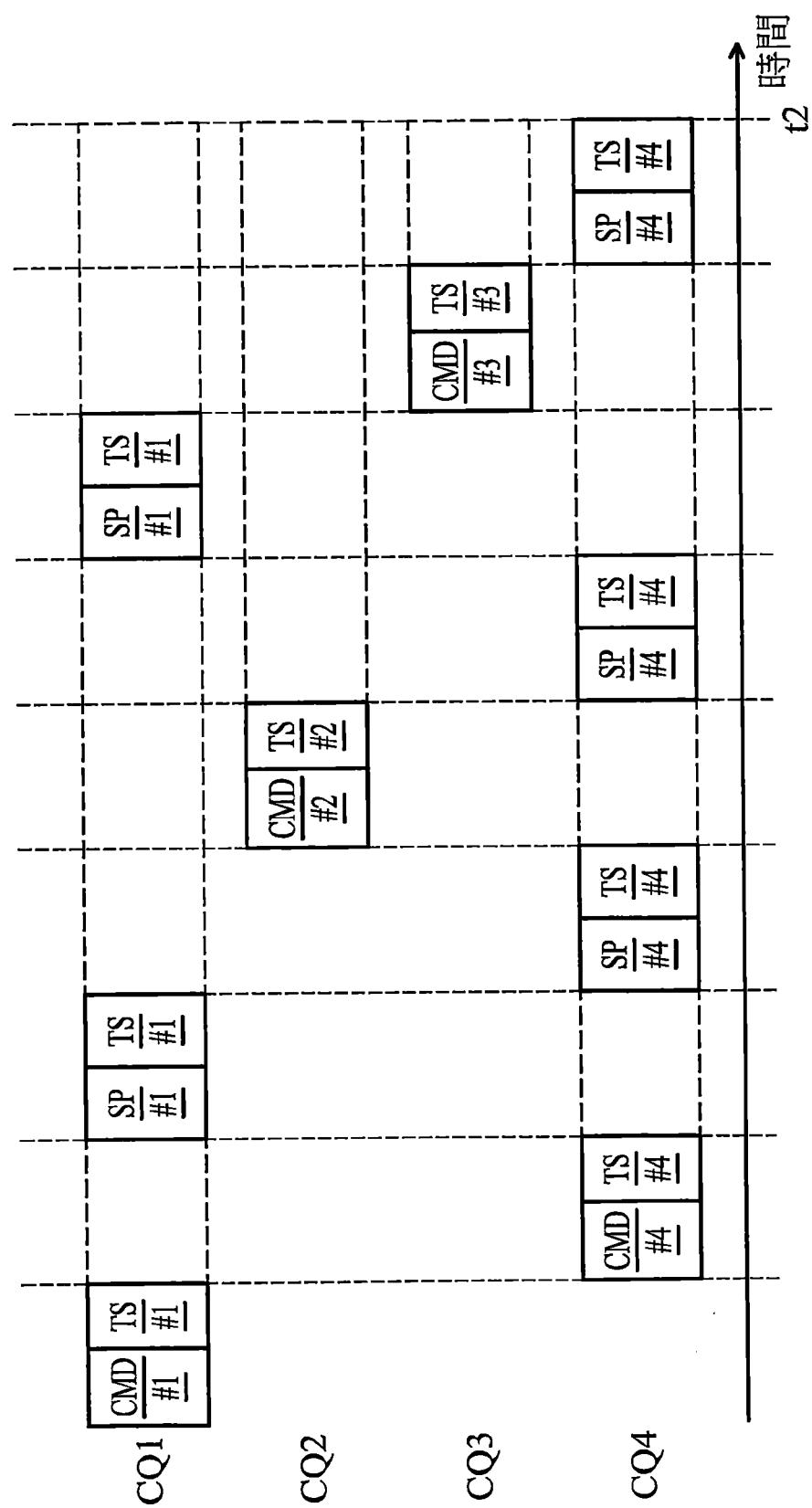


第 2 圖

I640920

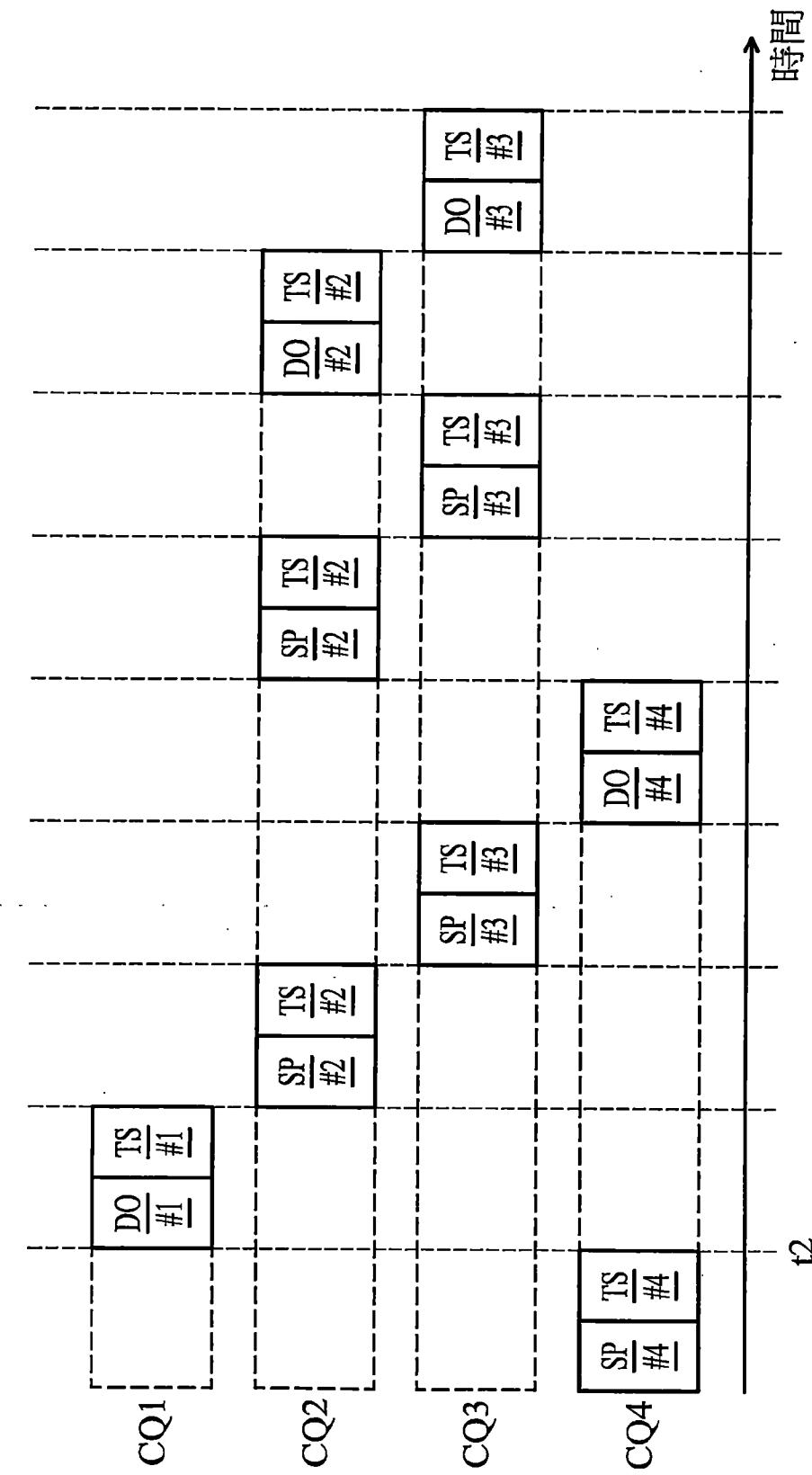
第 4B 圖





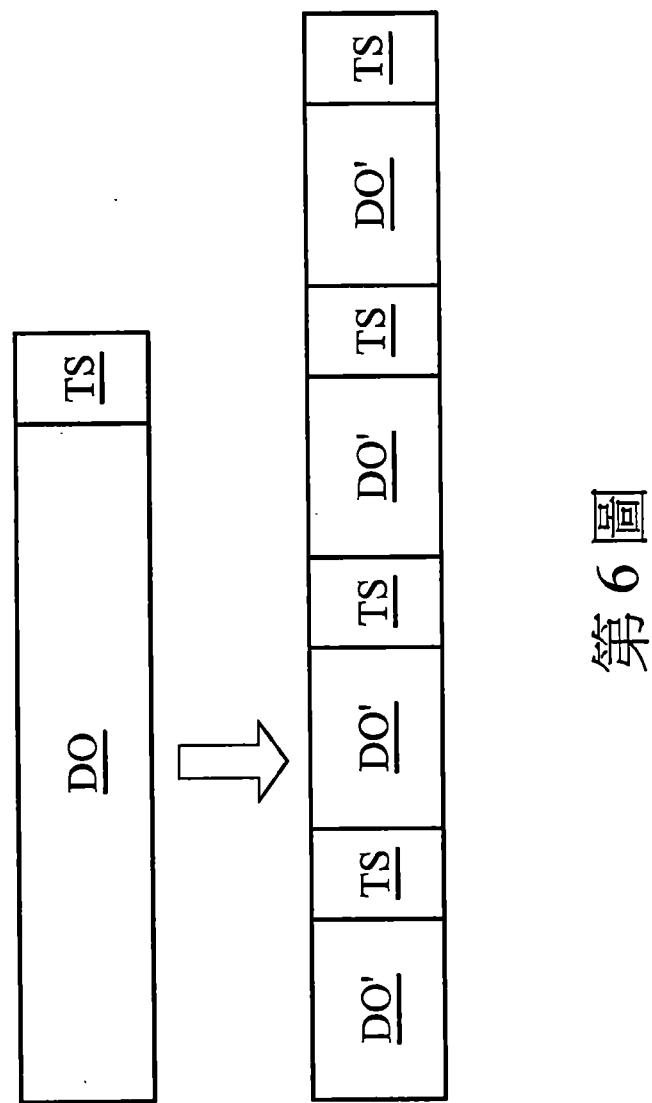
第 5A 圖

I640920



第 5B 圖

I640920



第6圖

【代表圖】

【本案指定代表圖】：第(1)圖。

【本代表圖之符號簡單說明】：

100~控制晶片；

102~主機；

104~輸入/輸出介面；

106~輸入/輸出控制器；

108~中央處理單元；

110~快閃記憶體控制器；

112~DRAM控制器；

CQ#1、CQ#2、CQ#3以及CQ#4~指令序列；

DRAM~動態隨機存取記憶體；以及

Flash#1、Flash#2、Flash#3與Flash#4~快閃記憶體。

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

第 106121978 號說明書修正頁

文中雖以快閃記憶體讀取指令為例，但本發明並不僅限於讀取指令，而是提供高度彈性，讓韌體得以將任何命令(例如寫入指令，擦除指令等)做為高優先權的操作指令。另外，韌體也能以任務切換指令 TS 自由安排切換指令併列 CQ 的時機。

【0043】 為了有效率地執行指令併列 CQ#1、CQ#2、CQ#3 以及 CQ#4 所併列的操作指令，較佳採用指標 p#1、p#2、p#3 以及 p#4 指向指令併列 CQ#1、CQ#2、CQ#3 以及 CQ#4 中執行或待執行的操作指令，使快閃記憶體控制器 110 得以流暢的在不同指令併列 CQ#1、CQ#2、CQ#3 以及 CQ#4 間切換取得操作指令。

【0044】 更甚者，任務切換機制也可安排在數據傳輸中。第 6 圖圖解本案一種實施方式。快閃記憶體 Flash#1、Flash#2、Flash#3 與 Flash#4 預設的數據傳輸量為一個資料頁的大小，例如：16KB。則將此數據傳輸量分成複數等份，例如：4 等份，則每一等份數據傳輸量為 4KB。使用複數數據傳輸指令 DO'，每一個數據傳輸指令 DO' 僅傳輸 4KB 的資料，並在每一數據傳輸指令 DO' 後執行任務切換指令 TS。如此一來，即使某一快閃記憶體的數據傳輸量過大，其他快閃記憶體的資料頁讀取指令也有機會盡早執行，使快閃記憶體端及早準備完全。

【0045】 一種實施方式中，快閃記憶體控制器 110 內包括狀態機，用於將任務切換指令之插入資料頁讀取指令或數據傳輸指令。狀態機更可設計在每回合狀態輪詢之末檢查其他指令併列(是否指向資料頁讀取指令以優先執行之，或於沒檢查到資料頁讀取指令時也檢查是否指向狀態輪詢指令或數據傳輸指令以優先執行之)。所述狀態機更可負責該等指令併列 CQ#1、

CQ#2、CQ#3以及CQ#4之切換讀取。

【0046】 其他採用上述概念操作非揮發式記憶體的技術都屬於本案所欲保護的範圍。基於以上技術內容，本案更可發展出非揮發式記憶體操作方法。

【0047】 雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟悉此項技藝者，在不脫離本發明之精神和範圍內，當可做些許更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0048】

100~控制晶片；

102~主機；

104~輸入/輸出介面；

106~輸入/輸出控制器；

108~中央處理單元；

110~快閃記憶體控制器；

112~DRAM控制器；

CMD#1、CMD#2、CMD#3、CMD#4與CMD#5…CMD#8~操作指令；

CQ#1、CQ#2、CQ#3以及CQ#4~指令併列；

DO'、DO#1、DO#2、DO#3、DO#4與DO#5…DO#8~數據傳輸指令；

Flash#1、Flash#2、Flash#3與Flash#4~快閃記憶體；

SP#1、SP#2、SP#3、SP#4與SP#5…SP#8~狀態輪詢指令；

t1、t2~時間點；

TS、TS#1、TS#2、TS#3、TS#4與TS#5…TS#8~任務切換
指令。

第 106121978 號申請專利範圍修正本

申請專利範圍

1. 一種資料儲存裝置，包括：

複數個非揮發式記憶體；

複數個指令佇列，一對一對應該等非揮發式記憶體，其中，

該等非揮發式記憶體之操作係共用一通道；以及

一控制器，使該等指令佇列所佇列的指令包括提供一任務切換機制，以切換執行該等指令佇列所佇列的指令，進而切換操作共用該通道的該等非揮發式記憶體。

2. 如申請專利範圍第1項所述之資料儲存裝置，其中：

該控制器於各回合狀態輪詢之末檢查是否在該等指令佇列間切換。

3. 如申請專利範圍第2項所述之資料儲存裝置，其中：

該控制器在進行一回合狀態輪詢之末，檢查上述指令佇列中非當下存取者是否指向高優先權指令，以進行指令佇列切換，執行所檢查到的高優先權指令。

4. 如申請專利範圍第1項所述之資料儲存裝置，其中：

該控制器將任務切換指令附加在各非揮發式記憶體各段高優先權指令之後。

5. 如申請專利範圍第4項所述之資料儲存裝置，其中：

該控制器在執行到上述任務切換指令時，檢查上述指令佇列中非當下存取者是否指向高優先權指令，以進行指令佇列切換，執行所檢查到的高優先權指令。

6. 如申請專利範圍第5項所述之資料儲存裝置，其中：

第 106121978 號申請專利範圍修正本

該控制器在執行到上述任務切換指令時，若確定上述指令併列中非當下存取者不指向高優先權指令，則更檢查上述指令併列中非當下存取者是否指向狀態輪詢指令，以進行指令併列切換，執行所檢查到的狀態輪詢指令。

7.如申請專利範圍第5項所述之資料儲存裝置，其中：

該控制器在執行到上述任務切換指令時，若確定上述指令併列中非當下存取者不指向高優先權指令，則更檢查上述指令併列中非當下存取者是否指向數據傳輸指令，以進行指令併列切換，執行所檢查到的數據傳輸指令。

8.如申請專利範圍第1項所述之資料儲存裝置，其中：

該控制器切割數據傳輸指令插入任務切換指令。

9.如申請專利範圍第8項所述之資料儲存裝置，其中：

該控制器在執行到上述任務切換指令時，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。

10.一種非揮發式記憶體操作方法，包括：

以一通道操作複數個非揮發式記憶體；

一對一對應該等非揮發式記憶體提供複數個指令併列；以及

使該等指令併列所併列的指令包括提供一任務切換機制，以切換執行該等指令併列所併列的指令，進而切換操作共用該通道的該等非揮發式記憶體。

11.如申請專利範圍第10項所述之非揮發式記憶體操作方法，

第 106121978 號申請專利範圍修正本

更包括：

於各回合狀態輪詢之末檢查是否在該等指令併列間切換。

12.如申請專利範圍第11項所述之非揮發式記憶體操作方法，

更包括：

在進行一回合狀態輪詢之末，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。

13.如申請專利範圍第10項所述之非揮發式記憶體操作方法，

更包括：

將任務切換指令附加在各非揮發式記憶體各段高優先權指令之後。

14.如申請專利範圍第13項所述之非揮發式記憶體操作方法，

更包括：

在執行到上述任務切換指令時，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。

15.如申請專利範圍第14項所述之非揮發式記憶體操作方法，

更包括：

在執行到上述任務切換指令時，若確定上述指令併列中非當下存取者不指向高優先權指令，則更檢查上述指令併列中非當下存取者是否指向狀態輪詢指令，以進行指令併列切換，執行所檢查到的狀態輪詢指令。

16.如申請專利範圍第14項所述之非揮發式記憶體操作方法，

第 106121978 號申請專利範圍修正本

更包括：

在執行到上述任務切換指令時，若確定上述指令併列中非當下存取者不指向高優先權指令，則更檢查上述指令併列中非當下存取者是否指向數據傳輸指令，以進行指令併列切換，執行所檢查到的數據傳輸指令。

17.如申請專利範圍第10項所述之非揮發式記憶體操作方法，更包括：

切割數據傳輸指令插入任務切換指令。

18.如申請專利範圍第17項所述之非揮發式記憶體操作方法，更包括：

在執行到上述任務切換指令時，檢查上述指令併列中非當下存取者是否指向高優先權指令，以進行指令併列切換，執行所檢查到的高優先權指令。

19.一種操作指令執行的方法，可用於操作一資料儲存媒體，包括：

將複數外部指令轉譯成複數操作指令；

將該些操作指令併列至複數指令併列，該些指令併列對應該資料儲存媒體中共用一通道的複數個儲存空間；

選取其中之一該些指令併列作為一工作中指令併列；

執行該工作中指令併列所併列的其中之一該些操作指令；以及

依據一選取條件以及一任務切換機制而選取另一該些指令併列作為該工作中指令併列；

第 106121978 號申請專利範圍修正本

其中，該任務切換機制是由該些操作指令提供。

- 20.如申請專利範圍第19項所述之操作指令執行的方法，其中，該任務切換機制乃執行一任務切換指令。
- 21.如申請專利範圍第19項所述之操作指令執行的方法，其中，該任務切換機制乃於其中之一該些操作指令執行後自動執行任務切換。
- 22.如申請專利範圍第19項所述之操作指令執行的方法，其中，該選取條件為是否併列有其中之一該些操作指令。
- 23.如申請專利範圍第19項所述之操作指令執行的方法，其中，該選取條件為併列中的其中之一該些操作指令是否具有高優先權。
- 24.如申請專利範圍第19項所述之操作指令執行的方法，其中，該資料儲存媒體為一非揮發式記憶體。
- 25.如申請專利範圍第19項所述之操作指令執行的方法，更包括：
記錄該工作中指令併列的編號。
- 26.如申請專利範圍第19項所述之操作指令執行的方法，其中，該些外部指令乃來自使用該資料儲存媒體的一資料儲存裝置之外部。
- 27.如申請專利範圍第19項所述之操作指令執行的方法，其中，該些指令併列與該資料儲存媒體的該些儲存空間為一對一對應。
- 28.一種操作指令執行的方法，可用於操作一資料儲存媒體，

第 106121978 號申請專利範圍修正本

包括：

將複數操作指令併列至複數指令併列，該些指令併列對應該資料儲存媒體中共用一通道的複數個儲存空間；
選取其中之一該些指令併列作為一工作中指令併列；
執行該工作中指令併列所併列的其中之一該些操作指令；
以及
依據一選取條件以及一任務切換機制而選取另一該些指令併列作為該工作中指令併列；
其中，該任務切換機制是由該些操作指令提供。

第 106121978 號圖式修正頁

107年3月22日修正替換頁

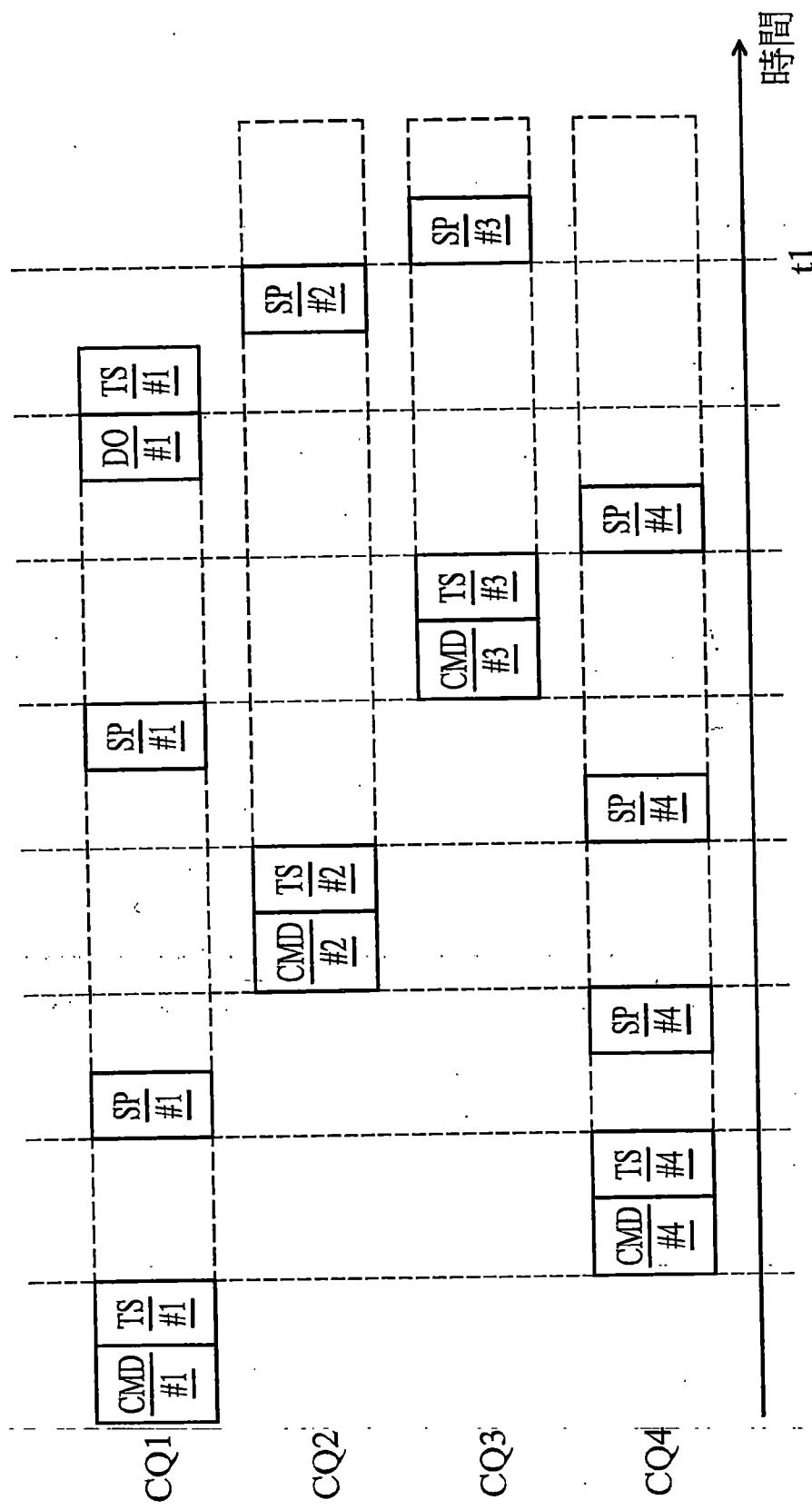
CQ1	CMD #1	TS #1	SP #1	DO #1	TS #1

CQ2	CMD #2	TS #2	SP #2	DO #2	TS #2

CQ3	CMD #3	TS #3	SP #3	DO #3	TS #3

CQ4	CMD #4	TS #4	SP #4	DO #4	TS #4

第 3 圖



第 4A 圖