

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4877871号  
(P4877871)

(45) 発行日 平成24年2月15日 (2012. 2. 15)

(24) 登録日 平成23年12月9日 (2011.12.9)

(51) Int. Cl.	F I				
<b>G09F 9/00 (2006.01)</b>	G09F	9/00	3 4 2 Z		
<b>G09F 9/30 (2006.01)</b>	G09F	9/30	3 3 8		
<b>G02F 1/13 (2006.01)</b>	G02F	1/13	1 0 1		
<b>G02F 1/1343 (2006.01)</b>	G02F	1/1343			
<b>H01L 21/28 (2006.01)</b>	H01L	21/28	3 0 1 R		
請求項の数 9 (全 48 頁) 最終頁に続く					

(21) 出願番号	特願2005-130607 (P2005-130607)	(73) 特許権者	000153878
(22) 出願日	平成17年4月27日 (2005. 4. 27)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2005-346043 (P2005-346043A)		神奈川県厚木市長谷398番地
(43) 公開日	平成17年12月15日 (2005.12.15)	(72) 発明者	福地 邦彦
審査請求日	平成20年4月23日 (2008. 4. 23)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2004-134154 (P2004-134154)		半導体エネルギー研究所内
(32) 優先日	平成16年4月28日 (2004. 4. 28)	(72) 発明者	伊佐 敏行
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	藤井 巖
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	田井 伸幸
			最終頁に続く

(54) 【発明の名称】 表示装置の作製方法、液晶テレビジョン、及びELテレビジョン

(57) 【特許請求の範囲】

【請求項1】

絶縁表面上に導電膜を成膜し、  
前記導電膜上に第1の膜パターンを液滴吐出法、インクジェット法、又は印刷法で形成し、  
前記導電膜上であって、且つ前記第1の膜パターンが形成された領域を除く領域に第2の膜パターンを形成し、  
前記第1の膜パターンを除去して前記導電膜の一部を露出した後、前記露出した導電膜の一部を除去して、画素電極を形成し、  
前記第2の膜パターンの材料の前記導電膜に対する濡れ性は、前記第2の膜パターンの材料の前記第1の膜パターンの材料に対する濡れ性よりも高いことを特徴とする表示装置の作製方法。

【請求項2】

絶縁表面上に導電膜を成膜し、  
前記導電膜上に第1の膜パターンを液滴吐出法、インクジェット法、又は印刷法で形成し、  
前記導電膜上であって、且つ前記第1の膜パターンが形成されていない領域に第2の膜パターンを形成し、  
前記第1の膜パターンを除去して前記導電膜の一部を露出した後、前記露出した導電膜の一部を除去して、画素電極を形成し、

前記第 2 の膜パターンの材料の前記導電膜に対する濡れ性は、前記第 2 の膜パターンの材料の前記第 1 の膜パターンの材料に対する濡れ性よりも高いことを特徴とする表示装置の作製方法。

【請求項 3】

絶縁表面上に導電膜を成膜し、

前記導電膜上に第 1 の膜パターンを液滴吐出法、インクジェット法、又は印刷法で形成し、

前記導電膜上であって、且つ前記第 1 の膜パターンが形成された領域を除く領域に第 2 の膜パターンを形成し、

前記第 1 の膜パターンを除去した後、前記第 2 の膜パターンをマスクとして前記導電膜の一部を除去して、画素電極を形成し、

前記第 2 の膜パターンの材料の前記導電膜に対する濡れ性は、前記第 2 の膜パターンの材料の前記第 1 の膜パターンの材料に対する濡れ性よりも高いことを特徴とする表示装置の作製方法。

【請求項 4】

絶縁表面上に導電膜を成膜し、

前記導電膜上に第 1 の膜パターンを液滴吐出法、インクジェット法、又は印刷法で形成し、

前記導電膜上であって、且つ前記第 1 の膜パターンが形成されていない領域に第 2 の膜パターンを形成し、

前記第 1 の膜パターンを除去した後、前記第 2 の膜パターンをマスクとして前記導電膜の一部を除去して、画素電極を形成し、

前記第 2 の膜パターンの材料の前記導電膜に対する濡れ性は、前記第 2 の膜パターンの材料の前記第 1 の膜パターンの材料に対する濡れ性よりも高いことを特徴とする表示装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、前記第 1 の膜パターンは、絶縁層を形成した後、フッ素プラズマを前記絶縁層の表面に曝して形成することを特徴とする表示装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 4 のいずれか一項において、前記第 1 の膜パターンは、アルキル基又はフッ化炭素鎖を有する化合物で形成されていることを特徴とする表示装置の作製方法。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、前記画素電極を形成した後に、ゲート電極、ゲート絶縁膜、半導体膜、及び前記画素電極に接続するソース電極又はドレイン電極を有する薄膜トランジスタを形成することを特徴とする表示装置の作製方法。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項により作製された表示装置を有する液晶テレビジョン。

【請求項 9】

請求項 1 乃至請求項 7 のいずれか一項により作製された表示装置を有する E L テレビジョン。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インクジェット法に代表される液滴吐出法を用いて形成した画素電極を有する表示装置その作製方法に関する。

【背景技術】

【0002】

10

20

30

40

50

従来、ガラス基板上の薄膜トランジスタ（以下「TFT」ともいう。）に代表される半導体素子によって構成される所謂アクティブマトリクス駆動方式の表示パネルは、フォトマスクを使った露光工程（以下、フォトリソグラフィ工程と示す。）によりパターンニングした後、各種薄膜をエッチングすることにより製造されている。

【0003】

フォトリソグラフィ工程は、レジストを基板全面に塗布しプリベークを行った後、フォトマスクを介して紫外線等を照射し、現像によってレジストパターンを形成する。この後、該レジストパターンをマスクパターンとして膜パターンとなるべき部分に存在する薄膜（半導体材料、絶縁体材料、又は導電体材料で形成される膜）をエッチング除去して、半導体領域、電極、配線等の膜パターンを形成し、半導体素子を形成している。

10

【0004】

また、成膜に要する原料のロスを低減するため、レジストをノズルから細径の線状に連続吐出できる装置を用いて、半導体ウェハ上に成膜を行う技術が特許文献1に記載されている。

【特許文献1】特開2000-188251号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、従来のフォトリソグラフィ工程を用いた膜パターンの形成工程において、スピコート法を用いてマスクパターンの原料であるレジストを基板上に塗布するため、レジストの材料の大部分が無駄になると共に、マスクパターン形成するための工程数が多く、スループットが低下するという問題がある。

20

【0006】

また、フォトリソグラフィ工程に用いられる露光装置は、大面積基板を一度に露光処理することが困難である。このため、大面積基板を用いた表示装置のアクティブマトリクス基板の作製方法においては、複数の露光回数を必要であり、隣り合うパターンとの不整合が生じることにより、歩留まりが低下するという問題がある。

【0007】

本発明は、このような状況に鑑みなされたものであり、少ない工程数で、且つ歩留まり高く表示装置を作製する方法を提供する。

30

【課題を解決するための手段】

【0008】

本発明は、導電層上に塗れ性の低い第1のマスクパターンを形成し、該第1のマスクパターンをマスクとして導電層上に塗れ性の高い第2のマスクパターンを形成した後、第1のマスクパターンを除去して、導電層をエッチングするためのマスクパターンを形成することを要旨とする。

【0009】

第1のマスクパターンは塗れ性が低く組成物を弾きやすい。一方、第2のマスクパターンは塗れ性が高く第2のマスクパターンの材料となる組成物は塗れ広がる。第1のマスクパターンの表面では第2のマスクパターンの材料となる組成物が半球状にはじかれるため、自己整合的に第2のマスクパターンを形成することができる。

40

【0010】

塗れ性の低い第1のマスクパターンの形成方法としては、フッ素プラズマを絶縁層に曝す方法が挙げられる。フッ素プラズマの発生方法としては、フッ素又はフッ化物の雰囲気内でプラズマを発生させる方法、又はフッ素樹脂を有する誘電体を有する電極を用いてプラズマを発生させる方法等がある。

【0011】

また、塗れ性の低い第1のマスクパターンを形成する方法としては、塗れ性の低い材料を所定の場所に塗布して形成することができる。塗れ性の低い材料としては、フッ化炭素鎖を有する化合物が挙げられる。

50

## 【0012】

第1のマスクパターンと第2のマスクパターンの接触角の差は、30度、望ましくは40度以上であることが好ましい。この結果、第1のマスクパターンの表面で第2のマスクパターンの材料が半球状にはじかれ、自己整合的に各マスクパターンを形成することが可能である。

## 【0013】

第2のマスクパターンは、画素電極を形成するマスクとして用いることが好ましい。

## 【0014】

また、本発明の一は、第1の導電層上に塗れ性の低い第1のマスクパターンを形成し、該第1のマスクパターンをマスクとして第1の導電層上に塗れ性の高い第2のマスクパターンを形成した後、第1のマスクパターンを除去し、第2のマスクパターンをマスクとして第1の導電層をエッチングして画素電極を形成することを特徴とする表示装置の作製方法である。

10

## 【0015】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1のマスクパターンを形成し、導電膜上であって、且つ第1のマスクパターンの外縁に第2のマスクパターンを形成し、第1のマスクパターンを除去して導電膜の一部を露出した後、露出部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

## 【0016】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1のマスクパターンを形成し、導電膜表面上であって、且つ第1のマスクパターンが形成された領域を除く領域に第2のマスクパターンを形成し、第1のマスクパターンを除去して導電膜の一部を露出した後、露出部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

20

## 【0017】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1のマスクパターンを形成し、導電膜表面上であって、且つ第1のマスクパターンが形成されない領域に第2のマスクパターンを形成し、第1のマスクパターンを除去して導電膜の一部を露出した後、露出部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

## 【0018】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1のマスクパターンを形成し、導電膜表面上であって、且つ第1のマスクパターンの外縁に第2のマスクパターンを形成し、第1のマスクパターンを除去した後、第2のマスクパターンをマスクとして導電膜の一部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

30

## 【0019】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1の膜パターンを形成し、導電膜表面上であって、且つ第1の膜パターンが形成された領域を除く領域に第2の膜パターンを形成し、第1の膜パターンを除去した後、第2の膜パターンをマスクとして導電膜の一部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

40

## 【0020】

また本発明の一は、絶縁表面上に導電膜を成膜し、導電膜上に第1の膜パターンを形成し、導電膜表面上であって、且つ第1の膜パターンが形成されない領域に第2の膜パターンを形成し、第1の膜パターンを除去した後、第2の膜パターンをマスクとして導電膜の一部を除去して、画素電極を形成することを特徴とする表示装置の作製方法である。

## 【0021】

第1の膜パターンの形成方法として、代表的には、液滴吐出法、インクジェット法、印刷法等を用いることで、少ない工程数で、第1の膜パターンを形成することができる。

## 【0022】

50

第2の膜パターン形成方法としては、塗布法を用いて形成する。代表的には、液滴吐出法、インクジェット法、印刷法、スピンコート法、ロールコート法、スロットコート法、又はディップ法等を用いることができる。

【0023】

なお、液滴吐出法とは、調製された組成物を、電気信号に応じてノズルから吐出して微少な液滴を作り、所定の位置に付着させる方法である。

【0024】

本発明の表示装置の画素駆動素子は、トップゲート構造のTFT又はボトムゲート構造のTFTを有する。また、各TFTは、スタガ型TFT又はコプレナー型TFTである。

【0025】

本発明において、表示装置の代表例としては、液晶表示装置、発光表示装置、DMD (Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP (Plasma Display Panel; プラズマディスプレイパネル)、FED (Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置 (電子ペーパー) 等の表示装置があげられる。

【0026】

なお、本発明において、表示装置とは、表示素子を用いたデバイス、即ち画像表示デバイスをも指す。また、表示パネルにコネクタ、例えばフレキシブルプリント配線板 (FPC: Flexible Printed Circuit) もしくはTAB (Tape Automated Bonding) テープもしくはTCP (Tape Carrier Package) が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG (Chip On Glass) 方式によりIC (集積回路) やCPUが直接実装されたモジュールも全て表示装置に含むものとする。

【0027】

さらに、本発明は、上記表示装置により構成される液晶テレビジョン又はELテレビジョンである。

【発明の効果】

【0028】

本発明のように、液滴吐出法、インクジェット法、印刷法等により塗れ性の低い材料を用いて形成した第1のマスクパターンをマスクとして、塗れ性の高い材料を用いて第2のマスクパターンを形成することで、フォトマスクを用いずとも自己整合的に第2のマスクパターンを形成することができる。このため、大面積基板において、塗れ性の異なる材料を用いてマスクパターンを形成することにより、複数の露光回数を必要とせずマスクパターンが形成できる。また、大面積基板を用いた場合、隣り合うパターンとの不整合が生じないため、歩留まりを向上させることができる。

【0029】

また、上記の第2のマスクパターンを導電層上に形成し、該導電層をエッチングすることで、画素電極、また画素電極を有する表示装置を歩留まり高く形成することができる。

【0030】

さらに第1のマスクパターンの材料を含む液滴の吐出口であるノズルと、基板との相対的な位置を変化させて所定の場所に液滴を吐出することで、第1のマスクパターンを、液滴吐出法を用いて形成することができる。また、ノズル径、液滴の吐出量、及びノズルと吐出物が形成される基板との移動速度の相対的な関係によって、形成するパターンの厚さや太さを調整できる。このため、一辺が1~2mを越えるような大面積の基板上においても、所望の箇所にマスクパターンを精度良く吐出形成することができるため、少ない工程数で、歩留まり高く表示装置を作製することが可能である。また、コスト削減も可能である。

【0031】

さらには、上記の作製工程により形成された表示装置を有する液晶テレビジョン及びに

10

20

30

40

50

ELテレビジョンを、低コストで、かつスループットや歩留まりを高く作製することができる。

【発明を実施するための最良の形態】

【0032】

以下、発明を実施するための最良の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。また、各図面において共通の部分は同じ符号を付して詳しい説明を省略する。

【0033】

(実施の形態1)

本実施の形態においては、導電膜上に塗れ性の低い材料で形成される第1のマスクパターンを形成した後、塗れ性の高い材料で形成される第2のマスクパターンを形成して、第1のマスクパターンを除去して画素電極を形成するためのマスクパターンを形成する工程、及び画素電極を形成する工程を、図1を用いて説明する。

【0034】

図1(A)に示すように、基板1001上に第1の導電層1002を成膜する。第1の導電層としては、画素電極として機能することが可能な導電性材料を用いて形成する。

【0035】

基板1001の代表例としては、ガラス基板、石英基板、アルミナなど絶縁物質で形成される基板、後工程の処理温度に耐え得る耐熱性を有するプラスチック基板、シリコンウェハ、金属板等を用いることができる。この場合、酸化シリコン( $SiO_x$ )、窒化シリコン( $SiN_x$ )、酸化窒化シリコン( $SiO_xNy$ ) ( $x > y$ )、窒化酸化シリコン( $SiNxOy$ ) ( $x > y$ )など、基板側から不純物などの拡散を防止するための絶縁膜を形成しておくことが望ましい。また、ステンレスなどの金属または半導体基板などの表面に酸化シリコンや窒化シリコンなどの絶縁膜を形成した基板なども用いることができる。また、基板1001としてガラス基板を用いる場合、 $320\text{mm} \times 400\text{mm}$ 、 $370\text{mm} \times 470\text{mm}$ 、 $550\text{mm} \times 650\text{mm}$ 、 $600\text{mm} \times 720\text{mm}$ 、 $680\text{mm} \times 880\text{mm}$ 、 $1000\text{mm} \times 1200\text{mm}$ 、 $1100\text{mm} \times 1250\text{mm}$ 、 $1150\text{mm} \times 1300\text{mm}$ のような大面積基板を用いることができる。ここでは、基板1001としてガラス基板を用いる。

【0036】

なお、基板1001にプラスチック基板を用いる場合、PC(ポリカーボネート)、PEE(ポリエチレンスルホン)、PET(ポリエチレンテレフタレート)もしくはPEN(ポリエチレンナフタレート)等のガラス転移点が比較的高いものを用いることが好ましい。

【0037】

第1の導電層1002の代表的な材料としては、透光性を有する導電膜、又は反射性を有する導電膜がある。透光性を有する導電膜の材料としては、酸化インジウムスズ(ITO)、酸化亜鉛( $ZnO$ )、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)、酸化珪素を含む酸化インジウムスズ等が挙げられる。また、反射性を有する導電膜の材料としては、アルミニウム(Al)、チタン(Ti)、銀(Ag)、タンタル(Ta)などの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料、若しくは該金属の窒化物である窒化チタン(TiN)、窒化タンタル(TaN)、若しくは1~20%のニッケルを含むアルミニウムなどが挙げられる。

【0038】

導電膜1002の形成方法としては、スパッタリング法、蒸着法、CVD法、塗布法等を適宜用いる。

【0039】

次に、図1(B)に示すように、第1の導電層1002上に第1のマスクパターン10

10

20

30

40

50

03を形成する。第1のマスクパターンは、後に形成する第2のマスクパターン（導電層をエッチングするためマスクとして機能する膜）を形成するためのマスクとして機能する。このため、塗れ性が低いことが好ましい。即ち、第1のマスクパターンの表面において、後に形成する第2のマスクパターンを弾きやすいことが好ましい。

#### 【0040】

本実施の形態では、第1のマスクパターン1003の形成方法としては、所定の場所に塗れ性の高い絶縁層を形成し、フッ素プラズマを該表面に曝して形成する。また、誘電体が設けられた電極を用意し、誘電体が空気、酸素又は窒素を用いたプラズマに曝されるようにプラズマを発生させてプラズマ処理を行うことができる。この場合、誘電体は電極表面全体を覆う必要はない。誘電体としては、フッ素樹脂を用いることができる。フッ素樹脂を用いる場合、絶縁層表面に $CF_2$ 結合が形成されることにより表面改質が行われ、塗れ性が低下する。

10

#### 【0041】

絶縁層の材料として、ポリビニルアルコール（PVA）のような水溶性樹脂を、 $H_2O$ 等の溶媒に混合した材料を用いることができる。また、PVAと他の水溶性樹脂を組み合わせ使用してもよい。また、アクリル樹脂、ポリイミド樹脂、メラミン樹脂、ポリエステル樹脂、ポリカーボネート樹脂、フェノール樹脂、エポキシ樹脂、ポリアセタール、ポリエーテル、ポリウレタン、ポリアミド（ナイロン）、フラン樹脂、ジアリルフタレート樹脂等の有機樹脂などを用いることができる。

#### 【0042】

絶縁層の作製方法としては、スクリーン（孔版）印刷、オフセット（平版）印刷、凸版印刷、及びグラビア（凹版）印刷等に代表される印刷法、並びに液滴吐出法が挙げられ、これらにより所定の領域に形成することができる。

20

#### 【0043】

なお、液滴吐出法により絶縁層を形成する場合、液滴吐出手段に用いるノズルの径は、 $0.1 \sim 50 \mu m$ （好適には $0.6 \sim 26 \mu m$ ）に設定し、ノズルから吐出される組成物の吐出量は $0.00001 pl \sim 50 pl$ （好適には $0.0001 \sim 10 pl$ ）に設定する。この吐出量は、ノズルの径の大きさに比例して増加する。また、被処理物とノズル吐出口との距離は、所望の箇所に滴下するために、できる限り近づけておくことが好ましく、好適には $0.1 \sim 2 cm$ 程度に設定する。

30

#### 【0044】

次に、図1（C）に示すように、第1の導電層1002上であって、且つ第1のマスクパターン1003が形成されていない領域に第2のマスクパターン1004を形成する。第2のマスクパターンとしては、第1のマスクパターンと比較して塗れ性の高い材料を用いて形成する。

#### 【0045】

ここで、図27を用いて塗れ性の低い領域と塗れ性の高い領域の関係について示す。塗れ性の低い領域（ここでは、第1のマスクパターン1003）とは、図27に示すように、表面において液体の接触角 $\theta_1$ が大きい領域である。この表面上では液体は、半球状にはじかれる。一方、塗れ性の高い領域（ここでは、第2のマスクパターン1004）は、表面において液体の接触角 $\theta_2$ が小さい領域である。この表面上では、液体は塗れ広がる。

40

#### 【0046】

このため、接触角の異なる二つの領域が接している場合、相対的に接触角の小さい領域は塗れ性の高い領域となり、接触角の大きい方の領域は塗れ性が低い領域となる。この二つの領域上に組成物を塗布した場合、組成物は、塗れ性が高い領域表面に塗れ広がり、塗れ性が低い領域との界面で半球状にはじかれる。

#### 【0047】

塗れ性の低い領域の接触角 $\theta_1$ と塗れ性の高い領域の接触角 $\theta_2$ の差は、 $30$ 度、望ましくは $40$ 度以上であることが好ましい。この結果、塗れ性の低い領域の表面で塗れ性の

50

高い領域の材料が半球状にはじかれ、自己整合的に各マスクパターンを形成することが可能である。このため、第1のマスクパターン1003の形成方法及び材料で列挙されたものの中で、互いの接触角の差が30度、望ましくは40度以上の場合、接触角の小さい材料で形成された領域は塗れ性の高い領域となり、接触角の大きい材料で形成された領域は塗れ性の低い領域となる。同様に、これから第2のマスクパターン1004の材料として列挙されるものの中で、互いの接触角の差が30度、望ましくは40度以上の場合、接触角の小さい材料で形成された領域は塗れ性の高い領域となり、接触角の大きい材料で形成された領域は塗れ性の低い領域となる。

【0048】

なお、表面が凹凸を有する場合、塗れ性が低い領域ではさらに接触角が増加する。即ち、塗れ性がより低下する。一方、塗れ性が高い領域では、さらに接触角が低下する。即ち、塗れ性がより向上する。このため、凹凸を有する各表面上に塗れ性の低い材料と塗れ性の高い材料を塗布し、焼成することにより、端部が均一な層を形成することができる。

10

【0049】

第2のマスクパターン1004としては、アクリル樹脂、ポリイミド樹脂、メラミン樹脂、ポリエステル樹脂、ポリカーボネート樹脂、フェノール樹脂、エポキシ樹脂、ポリアセタール、ポリエーテル、ポリウレタン、ポリアミド(ナイロン)、フラン樹脂、ジアリルフタレート樹脂、ノボラック樹脂、珪素樹脂、レジスト等の有機樹脂、シロキサンポリマー、ポリシラザンを用いることができる。また、水、アルコール、エーテル、ジメチルホルムアミド、ジメチルアセトアミド、ジメチルスルホキシド、N-メチルピロリドン、ヘキサメチルホスファミド、クロロホルム、塩化メチレン等の極性溶媒を用いた組成物等の塗れ性の高い材料を用いて形成することができる。また、形成方法としては、塗布法を用いることができる。代表的には、液滴吐出法、インクジェット法、スピンコート法、ロールコート法、スロットコート法、印刷法等を適宜用いる。なお、液滴吐出法を用いることで、選択的に材料を吐出することができるため、所定の領域に第2のマスクパターンを形成することができる。

20

【0050】

次に、図1(D)に示すように、第1のマスクパターン1003を除去して、第1の導電層1002の一部1005を露出する。第1のマスクパターン1003の除去方法としては、酸素アッシング、ウェットエッチング法等を適宜用いることができる。

30

【0051】

次に、図1(E)に示すように、第2のマスクパターン1004をマスクとして第1の導電層1002をエッチングして、所望の形状を有する第2の導電層1006を形成する。

【0052】

次に、図1(F)に示すように、第2のマスクパターン1004をドライエッチング、ウェットエッチング等の公知の方法により除去することで、第2の導電層1006を露出する。第2の導電層1006は画素電極として用いることができる。

【0053】

以上の工程により、フォトリソグラフィ工程を用いずとも所望の形状を有する導電層、画素電極を形成することができる。また、パッシブマトリクス型表示装置のマトリクス基板を形成することができる。

40

【0054】

(実施の形態2)

本実施の形態では、フッ素炭素鎖を有する化合物を用いて塗れ性の低い材料を用いて第1のマスクパターンを形成した後、塗れ性の高い材料を用いて第2のマスクパターンを形成して、画素電極を形成するマスクパターンを形成する工程と、画素電極を形成する工程を図2を用いて説明する。

【0055】

図2(A)に示すように、実施の形態1と同様に、基板1001上に第1の導電層10

50

02を形成する。

【0056】

次に、図2(B)に示すように、第1の導電層1002上に第1のマスクパターン1011を形成する。本実施の形態では、第1のマスクパターンとしては、塗れ性の低いマスクパターンを形成する。第1のマスクパターン1011の材料としては、スクリーン(孔版)印刷、オフセット(平版)印刷、凸版印刷、及びグラビア(凹版)印刷等に代表される印刷法、並びに液滴吐出法等により塗れ性の低い材料を塗布して形成する。塗れ性の低い材料の組成物の一例としては、 $R_n - Si - X_{(4-n)}$  ( $n = 1, 2, 3$ )の化学式で表されるシランカップリング剤を用いる。ここで、Rは、アルキル基などの比較的不活性な基である。また、Xは、下地表面の水酸基あるいは吸着水と結合可能な加水分解基からなる。Xの代表例としては、ハロゲン、メトキシ基、エトキシ基又はアセトキシ基などが挙げられる。

10

【0057】

また、シランカップリング剤の代表例として、Rにフッ素炭素鎖(フルオロアルキル基)を有するフッ素シランカップリング剤(フルオロアルキルシラン(FAS))を用いることにより、より塗れ性を低下させることができる。FASのRは、 $(CF_3)(CF_2)_x(CH_2)_y$  ( $x: 0$ 以上10以下の整数、 $y: 0$ 以上4以下の整数)で表される構造を持ち、複数個のR又はXがSiに結合している場合には、R又はXはそれぞれすべて同じでも良いし、異なってもよい。代表的なFASとしては、ヘプタデカフルオロテトラヒドロデシルトリエトキシシラン、ヘプタデカフルオロテトラヒドロデシルトリクロロシラン、トリデカフルオロテトラヒドロオクチルトリクロロシラン、トリフルオロプロピルトリメトキシシラン等のフルオロアルキルシランが挙げられる。

20

【0058】

塗れ性の低い組成物の溶媒としては、n-ペンタン、n-ヘキサン、n-ヘプタン、n-オクタン、n-デカン、ジシクロペンタン、ベンゼン、トルエン、キシレン、デュレン、インデン、テトラヒドロナフタレン、デカヒドロナフタレン、スクワランなどの炭化水素溶媒又はテトラヒドロフランなどを用いる。

【0059】

また、塗れ性の低い組成物の一例として、フッ素炭素鎖を有する材料(フッ素樹脂)を用いることができる。フッ素樹脂として、ポリテトラフルオロエチレン(PTFE; 四フッ化エチレン樹脂)、パーフルオロアルコキシアリカン(PFA; 四フッ化エチレンパーフルオロアルキルビニルエーテル共重合樹脂)、パーフルオロエチレンプロピレンコポリマー(PFEP; 四フッ化エチレン-六フッ化プロピレン共重合樹脂)、エチレン-テトラフルオロエチレンコポリマー(ETFE; 四フッ化エチレン-エチレン共重合樹脂)、ポリビニリデンフルオライド(PVDF; フッ化ビニリデン樹脂)、ポリクロロトリフルオロエチレン(PCTFE; 三フッ化塩化エチレン樹脂)、エチレン-クロロトリフルオロエチレンコポリマー(ECTFE; 三フッ化塩化エチレン-エチレン共重合樹脂)、ポリテトラフルオロエチレン-パーフルオロジオキソールコポリマー(TFE/PDD)、ポリビニルフルオライド(PVF; フッ化ビニル樹脂)等を用いることができる。

30

【0060】

続いて、塗れ性の低い組成物が付着した表面をエタノール洗浄すると、極めて膜厚が薄く塗れ性の低い第1のマスクパターンを形成することができる。

40

【0061】

次に図2(C)に示すように、第1の導電層1002上であって、且つ第1のマスクパターン1011が形成されていない領域に第2のマスクパターン1012を形成する。第2のマスクパターンの材料及び作製方法は、実施の形態1の第2のマスクパターン1004と同様の物を適宜用いることができる。

【0062】

次に、図2(D)に示すように、実施の形態1と同様に第1のマスクパターン1011を除去して、第1の導電層1002の一部1013を露出する。

50

## 【 0 0 6 3 】

次に、図 2 ( E ) に示すように、第 1 の実施の形態と同様に第 2 のマスクパターン 1 0 1 2 をマスクとして第 1 の導電層 1 0 0 2 をエッチングして、所望の形状を有する第 2 の導電層 1 0 1 4 を形成する。

## 【 0 0 6 4 】

次に、図 2 ( F ) に示すように、第 2 のマスクパターン 1 0 1 2 を除去することで、第 2 の導電層 1 0 1 4 を露出する。第 2 の導電層 1 0 1 4 は画素電極として用いることができる。

## 【 0 0 6 5 】

以上の工程により、フォトリソグラフィ工程を用いずとも所望の形状を有する導電層、画素電極を形成することができる。また、パッシブマトリクス型表示装置のマトリクス基板を形成することができる。

## 【 0 0 6 6 】

(実施の形態 3 )

本実施の形態では、表示装置のアクティブマトリクス基板の作製方法について図 3 を用いて説明する。本実施の形態では、画素駆動素子として、ボトムゲートのチャネルエッチ型 T F T を用いて説明する。なお、実施の形態 1 を用いて第 2 の導電層 3 0 1 を形成するがこれに限定されず、実施の形態 2 を用いることができる。

## 【 0 0 6 7 】

図 3 ( A ) に示すように、基板 1 0 0 1 上に第 1 の導電層 1 0 0 2 を成膜する。次に、実施の形態 1 と同様の工程により、第 1 のマスクパターン 1 0 0 3 を形成した後、第 2 のマスクパターン 1 0 0 4 を形成する。

## 【 0 0 6 8 】

次に、図 3 ( B ) に示すように、第 1 のマスクパターン 1 0 0 3 を除去して、第 1 の導電層の一部を露出した後、第 1 の導電層をエッチングして、画素電極として機能する第 2 の導電層 3 0 1 を形成する。この後、第 2 のマスクパターン 1 0 0 4 を除去する。

## 【 0 0 6 9 】

次に、図 3 ( C ) に示すように、ゲート電極として機能する第 3 の導電層 3 0 2 を基板 1 0 0 1 上に形成する。第 3 の導電層 3 0 2 の材料としては導電性を有する材料を用い、液滴吐出法、印刷法、電界メッキ法、PVD法 ( P h y s i c a l V a p o r D e p o s i t i o n )、CVD法 ( C h e m i c a l V a p o r D e p o s i t i o n )、蒸着法等の作製方法により形成する。なお、PVD法 ( P h y s i c a l V a p o r D e p o s i t i o n )、CVD法 ( C h e m i c a l V a p o r D e p o s i t i o n )、蒸着法等を用いる場合は、上記成膜方法により導電層を成膜した後、所望の形状にエッチングして第 3 の導電層 3 0 2 を形成する。

## 【 0 0 7 0 】

第 3 の導電層 3 0 2 の材料としては、A g、A u、C u、N i、P t、P d、I r、R h、W、A l、T a、M o、C d、Z n、F e、T i、S i、G e、Z r、B a等の金属、または、透明導電膜として用いられる酸化インジウムスズ ( I T O )、酸化亜鉛 ( Z n O )、酸化インジウム亜鉛 ( I Z O )、ガリウムを添加した酸化亜鉛 ( G Z O )、酸化珪素を含む酸化インジウムスズ、有機インジウム、有機スズ、窒化チタン等適宜用いる。また、これらの材料からなる導電層を積層してもよい。

## 【 0 0 7 1 】

また、液滴吐出法で第 2 の導電層を形成する場合、吐出口から吐出する組成物は、導電体を溶媒に溶解又は分散させたものを用いる。導電体としては、上記導電性を有する材料の金属、ハロゲン化銀の微粒子等、又は分散性ナノ粒子を用いることができる。

## 【 0 0 7 2 】

なお、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗且つ安価な銀又は銅を用いるとよい。但し、銅を用いる場合には、不純物対策のため、合

10

20

30

40

50

せてバリア膜を設けるとよい。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。

【0073】

ここで、銅を配線として用いる場合のバリア膜としては、窒化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化チタン、窒化タンタルなど窒素を含む絶縁性又は導電性の物質を用いると良く、これらを液滴吐出法で形成しても良い。

【0074】

なお、液滴吐出法に用いる組成物の粘度は5～20 mPa・sが好適であり、これは、乾燥が起こることを防止し、吐出口から組成物を円滑に吐出できるようにするためである。また、表面張力は40 mN/m以下が好ましい。なお、用いる溶媒や用途に合わせて、組成物の粘度等は適宜調整するとよい。一例として、ITO、ZnO、IZO、GZO、酸化珪素を含む酸化インジウムスズ、有機インジウム、有機スズ等を溶媒に溶解又は分散させた組成物の粘度は5～20 mPa・s、銀を溶媒に溶解又は分散させた組成物の粘度は5～20 mPa・s、金を溶媒に溶解又は分散させた組成物の粘度は10～20 mPa・sである。

【0075】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1 μm以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約0.5～10 μmである。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ粒子は約7 nmと微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることが好ましい。

【0076】

組成物を吐出する工程は、減圧下で行っても良い。これは、組成物を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が揮発し、後の乾燥と焼成の工程を省略又は短くすることができるためである。組成物の吐出後は、組成物の材料により、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉等により、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は100度で3分間、焼成は200～350度で15分間～120分間で行うもので、その目的、温度と時間が異なるものである。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、100～800度（好ましくは200～350度）とする。本工程により、組成物中の溶媒を揮発させ、又は化学的に分散剤を除去し、組成物の樹脂が硬化収縮することで、導電体の融合と融着を加速する。本工程は、酸素雰囲気、窒素雰囲気又は空気雰囲気で行う。特に、組成物の溶媒が除去されやすい酸素雰囲気下で行うことが好適であるが、加熱温度、雰囲気、時間により該導電層には、有機物で形成されるバインダーが残存する。

【0077】

本実施の形態では、第3の導電層302は、数nmの銀粒子が分散された組成物（以下「Agペースト」という。）を選択的に吐出し、乾燥焼成して、銀を主成分とする導電層を形成する。なお、第3の導電層は、導電体である微粒子が3次元に不規則に重なり合って形成されている。このため、表面は微細な凹凸を有する。また、第3の導電層302の加熱温度及びその加熱時間により、複数の微粒子が焼成され粒子の粒径が増大するため、第3の導電層302の表面の高低差が大きい層となる。

【0078】

次に、第2の導電層301及び第3の導電層302上にゲート絶縁膜として機能する第1の絶縁層303、第1の半導体膜304、導電性を有する第2の半導体膜305を形成する。第1の絶縁層303はプラズマCVD法またはスパッタリング法などの薄膜形成法

10

20

30

40

50

を用い、窒化シリコン、酸化シリコン、その他の珪素を含む絶縁膜の単層又は積層構造で形成する。また、第1の絶縁層をゲート電極に接する側から、窒化珪素膜（窒化酸化珪素膜）、酸化珪素膜、及び窒化珪素膜（窒化酸化珪素膜）の積層構造とすることが好ましい。この構造では、ゲート電極が、窒化珪素膜と接しているため、酸化による劣化を防止することができる。

【0079】

また、第1の絶縁層303を、液滴吐出法、インクジェット法、スピコート法、ロールコート法、スロットコート法、ゾルゲル法、又はディップ法に代表される塗布法を用いて絶縁性を有する組成物を用いて形成することができる。絶縁性を有する組成物の代表例としては、無機酸化物の微粒子が分散された組成物、ポリイミド、ポリアミド、ポリエステル、アクリル、PSG（リンガラス）、BPSG（リンボロンガラス）、シリケートSOG（Spin on Glass）、アルコキシシリケートSOG、ポリシラザンSOG、シロキサンポリマー等を適宜用いることができる。

10

【0080】

第1の半導体膜304としては、非晶質半導体、非晶質状態と結晶状態とが混在したセミアモルファス半導体（SASとも表記する）、非晶質半導体中に0.5nm～20nmの結晶粒を観察することができる微結晶半導体、及び結晶性半導体から選ばれたいずれの状態を有する膜で形成する。特に、0.5nm～20nmの結晶を粒観察することができる微結晶状態はいわゆるマイクロクリスタル（ $\mu c$ ）と呼ばれている。いずれも、シリコン、シリコン・ゲルマニウム（SiGe）等を主成分とし、膜厚が10～60nmの半導体膜を用いることができる。

20

【0081】

SASは、非晶質構造と結晶構造（単結晶、多結晶を含む）との中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体である。また短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。そして少なくとも膜中の一部の領域には、0.5～20nmの結晶領域を観測することができ、珪素を主成分とする場合にはラマンスペクトルが $520\text{ cm}^{-1}$ よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる（111）、（220）の回折ピークが観測される。また未結合手（ダングリングボンド）の終端化として、SASは水素或いはハロゲンを1原子%、又はそれ以上含んでいる。

30

【0082】

SASは、珪化物気体をグロー放電分解することにより得ることができる。代表的な珪化物気体としては、 $\text{SiH}_4$ であり、その他にも $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などを用いることができる。珪化物気体を水素又はフッ素、若しくは水素又はフッ素とヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種又は複数種の希ガス元素とで希釈して用いることにより、SASの形成を容易なものとするすることができる。このとき希釈率が10倍～1000倍の範囲となるように、珪化物気体を希釈すると好ましい。また $\text{Si}_2\text{H}_6$ 及び $\text{GeF}_4$ を用い、ヘリウムガスで希釈する方法を用いてSASを形成することができる。グロー放電分解による被膜の反応生成は減圧下で行うと好ましく、圧力は概略0.1Pa～133Paの範囲で行えばよい。グロー放電を形成するための電力は1MHz～120MHz、好ましくは13MHz～60MHzの高周波電力を供給すればよい。基板加熱温度は300度以下が好ましく、100～250度の基板加熱温度が推奨される。

40

【0083】

また、結晶性半導体膜は、非晶質半導体膜又はSASを、加熱又はレーザー照射により結晶化して形成することができる。また、直接、結晶性半導体膜を形成してもよい。この場合、 $\text{GeF}_4$ 、又は $\text{F}_2$ 等のフッ素ガスと、 $\text{SiH}_4$ 、又は $\text{Si}_2\text{H}_6$ 等のシランガスとを用い、熱又はプラズマを利用して直接結晶性半導体膜を形成することができる。

【0084】

第2の半導体膜305は導電性を有する。nチャネル型のTFTを形成する場合には、

50

15属の元素、代表的にはリンまたはヒ素を添加する。また、pチャネルTFTを形成する場合には、13属の元素、代表的にはボロンを添加する。第2の半導体膜は、珪化物気体にボロン、リン、ヒ素のような13属又は15属の元素を有する気体を加えたプラズマCVD法で成膜する。また、半導体膜を成膜したのち、13属または15属の元素を有する組成物を半導体膜上に塗布しレーザービームを照射して導電性を有する第2の半導体膜を形成することができる。レーザービームとしては、公知のパルス発振のレーザー又は連続発振のレーザーから射出されるレーザービームを適宜用いる。

**【0085】**

次に、第2の半導体膜305上に第3のマスクパターン306を形成する。第3のマスクパターンは、耐熱性高分子材料を用いて形成することが好ましく、芳香環又は複素環を主鎖にもち、脂肪族部分に少なくとも高極性のヘテロ原子基を含む高分子を液滴吐出により吐出して形成することが好ましい。そのような高分子物質の代表例としてはポリイミド又はポリベンゾイミダゾールなどが挙げられる。ポリイミドを用いる場合には、ポリイミドを含む組成物を、吐出口から第2の半導体膜305上に吐出し、200で30分焼成して形成することができる。

10

**【0086】**

次に、第3のマスクパターン306を用いて第2の半導体膜305をエッチングし、図3(D)に示す第1の半導体領域(ソース領域及びドレイン領域、コンタクト層ともいう。)311を形成する。この後、第3のマスクパターンを除去する。

**【0087】**

第1の半導体膜は、 $Cl_2$ 、 $BCl_3$ 、 $SiCl_4$ もしくは $CCl_4$ などを代表とする塩素ガス、 $CF_4$ 、 $SF_6$ 、 $NF_3$ 、 $CHF_3$ などを代表とするフッ素ガス、あるいは $O_2$ を用いてエッチングすることができる。

20

**【0088】**

次に第1の半導体領域311及びその間の第1の半導体膜304上に、第4のマスクパターン312を形成する。第4のマスクパターンは、第3のマスクパターンと同様の材料を用いて形成することができる。

**【0089】**

次に、第4のマスクパターン312をマスクとして、第1の半導体膜304をエッチングして、図3(E)に示す第2の半導体領域(チャンネル形成領域)313を形成する。第2の半導体膜のエッチング条件は、第1の半導体膜のエッチング条件を適用することができる。この後、第4のマスクパターンを、剥離液を用いた処理又は酸素を用いたアッシング処理等により除去する。

30

**【0090】**

なお、第2の半導体領域313を、有機半導体材料を用い、印刷法、液滴吐出法などで形成することができる。この場合、上記エッチング工程が必要ないため、工程数を削減することが可能である。本発明に用いる有機半導体材料としては、その骨格が共役二重結合から構成される電子共役の高分子材料が望ましい。代表的には、ポリチオフェン、ポリ(3-アルキルチオフェン)、ポリチオフェン誘導体、ペンタセン等の可溶性の高分子材料を用いることができる。

40

**【0091】**

その他にも本発明に用いることができる有機半導体材料としては、可溶性の前駆体を成膜した後で処理することにより第2の半導体領域を形成することができる材料がある。なお、このような前駆体を用いて形成する有機半導体材料としては、ポリチエニレンビニレン、ポリ(2,5-チエニレンビニレン)、ポリアセチレン、ポリアセチレン誘導体、ポリアリレンビニレンなどがある。

**【0092】**

前駆体を有機半導体に変換する際には、加熱処理だけではなく塩化水素ガスなどの反応触媒を添加してもよい。これらの可溶性有機半導体材料を溶解させる代表的な溶媒としては、トルエン、キシレン、クロロベンゼン、ジクロロベンゼン、アニソール、クロロホル

50

ム、ジクロロメタン、ブチルラクトン、ブチルセルソルブ、シクロヘキサン、NMP（N-メチル-2-ピロリドン）、シクロヘキサノン、2-ブタノン、ジオキサソ、ジメチルホルムアミド（DMF）または、THF（テトラヒドロフラン）などを適用することができる。

【0093】

なお、第2の半導体領域313に有機半導体を用いた場合、第1の半導体領域311の代わりに、ポリアセチレン、ポリアニリン、PEDOT（poly-ethylenedioxythiophen）、PSS（poly-styrenesulphonate）のような有機導電性材料で形成される導電層を形成することができる。

【0094】

また、第1の半導体領域311の代わりに、金属元素で形成される導電層を用いることができる。この場合、多くの有機半導体材料がキャリアとして正孔を輸送するp型半導体であることからその半導体層とオーミック接触を取るために仕事関数の大きい金属を用いることが望ましい。

【0095】

具体的には、金や白金、クロム、パラジウム、アルミニウム、インジウム、モリブデン、ニッケル等の金属又は合金等が望ましい。これらの金属又は合金を用いた導電性ペーストを用いて印刷法や液滴吐出法で形成することができる。

【0096】

さらには、有機半導体材料で形成される第2の半導体領域、有機導電性材料で形成される導電層、及び金属元素で形成される導電層を積層してもよい。

【0097】

なお、第2の半導体領域がSASで形成されている場合、本実施の形態のように、ソース領域及びドレイン領域がゲート電極を覆っている構造のほかに、ソース領域及びドレイン領域の端部とゲート電極の端部が一致しているいわゆるセルフアライン構造とすることができる。さらには、ソース領域及びドレイン領域がゲート電極を覆わず、一定の距離を隔てて形成されている構造とすることができる。この構造の場合、オフ電流を低減することができるため、該TFEを表示装置のスイッチング素子として用いた場合、コントラストを向上させることができる。さらに、第2の半導体領域が域複数のゲート電極を覆ういわゆるマルチゲート構造のTFEとしても良い。この場合も、オフ電流を低減することができる。

【0098】

次に、図3（F）に示すような開口部321を形成する。開口部の形成方法としては、公知のフォトリソグラフィ工程、液滴吐出法を用いて形成したマスクパターンを用いるエッチング法等を適宜用いる。ここでは、図3（E）に示すように、第2の導電層301及び第1の絶縁層303が重畳する領域の一部において、第5のマスクパターン314を形成し、第5のマスクパターンの外縁に第6のマスクパターン315を形成する。第5のマスクパターンは、後に開口部を形成する領域に形成する。第5のマスクパターンとしては、第1のマスクパターンと同様の方法を適宜用いて、塗れ性の低い材料を所定の領域に形成する。また、第6のマスクパターンは第2のマスクパターンと同様の方法を用いて、塗れ性の高い材料を吐出して形成する。次に、第5のマスクパターンを除去して第1の絶縁層303の一部を露出する。次に、第6のマスクパターンを用いて、第1の絶縁層303の露出した領域を除去して、第2の導電層301の一部を露出すると共に、図3（F）に示すような開口部321を形成する。

【0099】

次に、第1の半導体領域311上にソース電極及びドレイン電極として機能する第4の導電層322、323を、導電性材料を用いて形成する。このとき、第4の導電層の一方（図3（E）においては、第4の導電層323）と第1の導電層とが、開口部321において接続する。第4の導電層は、第3の導電層と同様の材料及び形成方法を用いて形成することができる。ここでは、液滴吐出法により数nmの銀粒子が分散された組成物Agペ

10

20

30

40

50

ーストを選択的に吐出し、乾燥させて、第4の導電層322、323を形成する。

【0100】

次に、第4の導電層322、323上に、パッシベーション膜を成膜することが好ましい。パッシベーション膜は、プラズマCVD法又はスパッタリング法などの薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素、酸化窒化珪素、酸化窒化アルミニウム、または酸化アルミニウム、ダイヤモンドライクカーボン(DLC)、窒素含有炭素(CN)、その他の絶縁性材料を用いて形成することができる。

【0101】

以上の工程により、表示装置のアクティブマトリクス基板を歩留まり高く作製することができる。

10

【0102】

(実施の形態4)

本実施の形態では、表示装置のアクティブマトリクス基板の作製方法について図4を用いて説明する。本実施の形態では、画素駆動素子としてボトムゲートのチャネル保護型TFTを用いて説明する。なお、実施の形態1を用いて第2の導電層301を形成するがこれに限定されず、実施の形態2を用いることができる。

【0103】

図4(A)及び図4(B)に示すように、実施の形態3と同様の工程により基板1001上に画素電極として機能する第2の導電層301を形成する。この後、第2のマスクパターン1004を除去する。

20

【0104】

次に、図4(C)に示すように、実施の形態3と同様に、基板1001上にゲート電極として機能する第3の導電層302を形成した後、第2の導電層301及び第3の導電層302上にゲート絶縁膜として機能する第1の絶縁層303、第1の半導体膜304を形成する。次に、第1の半導体膜304上であって、且つ第3の導電層302に重畳する領域に保護膜401を形成する。保護膜401の形成方法及び材料は、実施の形態3に示す第3のマスクパターン306と同様のものを用いることができる。

【0105】

次に、第2の半導体膜(導電性を有する半導体膜)405を成膜する。なお、第2の半導体膜405は、実施の形態3の第2の半導体膜305と同様の材料及び作製方法により形成することができる。次に、第3のマスクパターン406を形成する。第3のマスクパターン406は、実施の形態3の第3のマスクパターン306と同様の材料及び形成方法に形成する。

30

【0106】

次に、第3のマスクパターンを用いて、図4(D)に示すように、第1の半導体膜および第2の半導体膜をエッチングし、第1の半導体領域411及び第2の半導体領域413を形成する。この後、第3のマスクパターンを除去する。次に、実施の形態3と同様に開口部321を形成する。

【0107】

次に、図4(E)に示すように、第1の半導体領域411及び開口部321上にソース電極及びドレイン電極として機能する第4の導電層422を、導電性材料を用いて形成する。次に、第4の導電層422をマスクとして、第1の半導体領域411の露出部をエッチングして分断してソース領域及びドレイン領域412を形成する。この工程により、保護膜401が露出される。

40

【0108】

なお、ソース領域及びドレイン領域の形成方法は、本実施の形態に限られず実施の形態3に示される第1の半導体領域の作製工程を用いても良い。また、本実施の形態のソース領域及びドレイン領域の形成工程を実施の形態3に適用しても良い。

【0109】

以上の工程により、表示装置のアクティブマトリクス基板を歩留まり高く作製すること

50

ができる。

【0110】

(実施の形態5)

本実施の形態においては、トップゲートの順スタガ型TFTを用いた表示装置のアクティブマトリクス基板の作製方法について、図5を用いて説明する。なお、実施の形態1を用いて第2の導電層301を形成するがこれに限定されず、実施の形態2を用いることができる。

【0111】

図5(A)及び図5(B)に示すように、実施の形態3と同様の工程により基板1001上に画素電極として機能する第2の導電層301を形成する。この後、第2のマスキパターン1004を除去する。

10

【0112】

次に、図5(C)に示すように、基板1001上にソース電極及びドレイン電極として機能する第3の導電層501、502を形成する。この材料及び作製方法は、実施の形態3の第3の導電層302と同様のものを適宜用いることができる。なお、第3の導電層の一方は、第2の導電層301と接続するように形成する。ここでは、第3の導電層502と第2の導電層301が接続している。

【0113】

次に、第3の導電層上に導電性を有する第1の半導体領域503、504を成膜する。第1の半導体領域503、504は、実施の形態3の第1の半導体領域311と同様の材料及び作製方法を適宜用いる。ここでは、液滴吐出法により、有機導電性材料を所定の場所に吐出して第1の半導体領域を形成する。なお、第1の半導体領域は、ソース領域及びドレイン領域として機能する。

20

【0114】

次に、第2の半導体領域505を形成する。

【0115】

次に、図5(D)に示すように、第1の絶縁層506、第4の導電層507を形成する。第1の絶縁層506はゲート絶縁膜として機能するため、実施の形態3の第1の絶縁層303と同様の材料及び形成工程により形成する。また、第4の導電層507はゲート電極として機能するため、実施の形態3の第3の導電層302と同様の材料及び方法で形成する。

30

【0116】

以上の工程により、表示装置のアクティブマトリクス基板を歩留まり高く作製することができる。

【0117】

(実施の形態6)

本発明のトップゲートのコプレーナ型TFTを用いた表示装置のアクティブマトリクス基板の作製方法について、図6を用いて説明する。なお、実施の形態1を用いて第3の導電層615を形成するがこれに限定されず、実施の形態2を用いることができる。

【0118】

図6(A)に示すように、基板1001上に第1の絶縁層601を成膜する。第1の絶縁層601は、基板からの不純物が後に形成される半導体領域に拡散するのを防止するためのブロッキング膜として機能する。このため、第1の絶縁層601としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜を形成する。下地膜は単層膜または2層以上積層させた構造で形成する。

40

【0119】

次に、第1の絶縁層601上に半導体領域602を形成する。半導体領域は、非晶質構造を有する半導体膜を公知の手段(スパッタリング法、LP-CVD法、またはプラズマCVD法等)により成膜した後、公知の結晶化処理(パルス発振のレーザから射出されるレーザ光を用いたレーザ結晶化法、熱結晶化法、またはニッケルなどの金属触媒を用いた熱

50

結晶化法等)を行って得られた結晶質半導体膜、又は実施の形態3で示したSAS、AS等をフォトリソグラフィ工程によりパターンングし、エッチングして形成する。

【0120】

また、レーザ結晶化法として、連続発振のレーザを用いてもよい。この場合、非晶質半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザを用い、基本波の第2高調波～第4高調波を適用するのが好ましい。代表的には、Nd:YVO<sub>4</sub>レーザ(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を適用すればよい。連続発振のレーザを用いる場合には、出力10Wの連続発振のYVO<sub>4</sub>レーザから射出されたレーザ光を非線形光学素子により高調波に変換する。また、共振器の中にYVO<sub>4</sub>結晶と非線形光学素子を入れて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形または楕円形状のレーザ光に成形して、被処理体に照射する。このときのエネルギー密度は0.01～100MW/cm<sup>2</sup>程度(好ましくは0.1～10MW/cm<sup>2</sup>)が必要である。そして、10～200cm/s程度の速度でレーザ光に対して相対的に半導体膜を移動させて照射すればよい。この半導体領域の厚さは25～150nm(好ましくは30～80nm)の厚さで形成する。結晶質半導体膜の材料に限定はないが、シリコン、ゲルマニウム、またはシリコン・ゲルマニウム(SiGe)合金などで形成すると良い。

10

【0121】

また、実施の形態3の第2の半導体領域313の材料で列挙した有機半導体材料を用いても良い。

20

【0122】

次に、半導体領域602及び第1の絶縁層601上にゲート絶縁膜として機能する第2の絶縁層603を成膜する。第2の絶縁層603としては、実施の形態3に示した第1の絶縁層303と同様の材料及び作製方法を用いて形成することができる。

【0123】

次に、ゲート電極として機能する第1の導電層604を形成する。第1の導電層としては、実施の形態3に示す第3の導電層302と同様の材料を用いて形成する。作製方法としては、実施の形態3に示す工程のほかに、ICPEッチング装置を用い、テーパ状の端部(テーパ部)を有する導電層としてもよい。テーパ部の角度(テーパ角)は基板表面(水平面)とテーパ部の傾斜部とのなす角度として定義する。導電層のテーパ角は、エッチング条件を適宜、選択することによって、5～45度の範囲とすることができる。

30

【0124】

次に、図6(B)に示すように、第1の導電層604をマスクとして半導体領域602に不純物を添加する。次に、水素を含む絶縁膜を成膜した後、400～550度に加熱して半導体領域に添加された不純物元素の活性化し、また半導体領域の水素化を行って、不純物領域(ソース領域及びドレイン領域)611、612を形成する。なお、活性化又は水素化の工程として、加熱処理の代わりに、GRTA法、LRTA法、レーザー・アニール法を用いることもできる。加えて、結晶化を助長する金属元素、代表的にはニッケルを用いて半導体膜を結晶化させている場合、活性化と同時にゲッタリングを行うことができる。

40

【0125】

なお、本実施の形態では、シングルゲート構造のTFETを示したが、これに限らずマルチゲート構造のものでもよい。また、セルフアライン構造のTFETを示したが、これに限らず低濃度ドレイン(LDD:Lightly Doped Drain)構造若しくはGOLD(Gate-drain Overlapped LDD)構造のTFETを用いることができる。LDD構造は、チャンネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域をLDD領域と呼んでいる。この構造のTFETは、オフ電流値を低減することができる。GOLD構造は、ゲート絶縁膜を介してLDD領域をゲート電極

50

と重ねて配置させた構造であり、ドレイン近傍の電界を緩和してホットキャリア注入による劣化を防ぐ効果がある。

【0126】

次に、基板上に第2の絶縁層613を形成する。第2の絶縁層の材料としては、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド (polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール (polybenzimidazole) などの耐熱性高分子、又はシリカガラスに代表されるシロキサンポリマー材料を出発材料として形成された珪素、酸素、水素からなる化合物のうち Si-O-Si 結合を含む無機シロキサンポリマー、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化シルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーに代表される珪素に結合する水素がメチルやフェニルのような有機基によって置換された有機シロキサンポリマーの絶縁材料を用いることができる。形成方法としては、CVD法、塗布法、印刷法等公知の手法を用いて形成する。なお、スピンコート法、ロールコート法、スロットコート法に代表される塗布法で形成することにより、第2の絶縁層の表面を平坦化することが可能であり、後の画素電極を形成するためのマスクを形成する工程に適している。ここでは、塗布法により第2の絶縁層613を形成する。

10

【0127】

次に、図6(C)に示すように、第2の絶縁層613上に第2の導電層614を形成する。第2の導電層614は実施の形態1に示す第1の導電層1002と同様の材料及び方法により形成する。次に、第2の導電層614上に塗れ性の低い材料を用いて第1のマスクパターン1003を形成した後、第2のマスクパターン1004を形成する。次に、第1のマスクパターンを除去して第2の導電層614の一部を露出した後、第2のマスクパターンを用いて第2の導電層614をエッチングして、図6(D)に示すような第3の導電層615を形成する。次に、フォトリソグラフィ工程及びエッチング工程により、第2の絶縁層613及び第1の絶縁層603の一部を除去して、半導体領域の不純物領域611、612の一部を露出して、開口部621、622を形成する。

20

【0128】

次に、図6(E)に示すように、開口部に第4の導電層623、624を形成する。第4の導電層623、624はソース電極及びドレイン電極として機能する。また、第4の導電層の一方は、画素電極として機能する第3の導電層615と接続する。

30

【0129】

以上の工程により、表示装置のアクティブマトリクス基板を歩留まり高く作製することができる。

【0130】

(実施の形態7)

本実施の形態では、上記実施の形態におけるマスクパターン形成に用いることができる液滴吐出装置について説明する。図9において、基板1900上において、1つのパネル1930が形成される領域を点線で示す。

40

【0131】

図9には、配線等のパターンの形成に用いる液滴吐出装置の一態様を示す。液滴吐出手段1905は、ヘッドを有し、ヘッドは複数のノズルを有する。本実施の形態では、十個のノズルが設けられたヘッドを三つ(1903a、1903b、1903c)有する場合で説明するが、ノズルの数や、ヘッドの数は処理面積や工程等により設定することができる。

【0132】

ヘッドは、制御手段1907に接続され、制御手段がコンピュータ1910により制御することにより、予め設定されたパターンを描画することができる。描画するタイミングは、例えば、ステージ1931上に固定された基板1900等に形成されたマーカー191

50

1を基準点として行えばよい。また、基板1900の縁を基準点として行ってもよい。これら基準点をCCDなどの撮像手段1904で検出し、画像処理手段1909にてデジタル信号に変換させる。デジタル変化された信号をコンピュータ1910で認識して、制御信号を発生させて制御手段1907に送る。このようにパターンを描画するとき、パターン形成面と、ノズルの先端との間隔は、0.1~5cm、好ましくは0.1~2cm、さらに好ましくは0.1cm前後とするとよい。このように間隔を短くすることにより、液滴の着弾精度が向上する。

【0133】

このとき、基板1900上に形成されるパターンの情報は記憶媒体1908に格納されており、この情報を基にして制御手段1907に制御信号を送り、各ヘッド1903a、1903b、1903cを個別に制御することができる。すなわち、ヘッド1903a、1903b、1903cが有する各ノズルから異なる材料を有する液滴を吐出することができる。例えばヘッド1903a、1903bが有するノズルは絶縁膜材料を有する液滴を吐出し、ヘッド1903cが有するノズルは導電膜材料を有する液滴を吐出することができる。

10

【0134】

さらに、ヘッドが有する各ノズルを個別に制御することもできる。ノズルを個別に制御することができるため、特定のノズルから異なる組成物を吐出することができる。例えば同一ヘッド1903aに、導電膜材料を有する組成物を吐出するノズルと、絶縁膜材料を有する組成物を吐出するノズルとを設けることができる。

20

【0135】

なお、ノズルは組成物が充填されたタンクと接続されている。

【0136】

また、層間絶縁膜の形成工程のように大面積に対して液滴吐出処理を行う場合、層間絶縁膜材料を有する組成物を全ノズルから吐出させるとよい。さらに、複数のヘッドが有する全ノズルから、層間絶縁膜材料を有する組成物を吐出するとよい。その結果、スループットを向上させることができる。もちろん、層間絶縁膜形成工程において、一つのノズルから層間絶縁膜材料を有する組成物を吐出し、複数走査することにより大面積に対して液滴吐出処理を行ってもよい。

【0137】

そしてヘッドをジグザグ又は往復させ、大型マザーガラスに対するパターン形成を行うことができる。このとき、ヘッドと基板を相対的に複数回走査させればよい。ヘッドを基板に対して走査するとき、進行方向に対してヘッドを斜めに傾けるとよい。

30

【0138】

ヘッドの幅は、大型マザーガラスから複数のパネルを形成する場合、ヘッドの幅は1つのパネルの幅と同程度とすると好ましい。1つのパネル1930が形成される領域に対して一回の走査でパターン形成することができ、高いスループットが期待できるからである。

【0139】

また、ヘッドの幅は、パネルの幅より小さくしてもよい。このとき、複数の幅の小さなヘッドを直列に配置し、1つのパネルの幅と同程度としてもよい。複数の幅の小さなヘッドを直列に配置することにより、ヘッドの幅が大きくなるにつれて懸念されるヘッドのたわみの発生を防止することができる。もちろん、幅の小さなヘッドを複数回走査することにより、パターン形成を行ってもよい。

40

【0140】

このような液滴吐出法により組成物を吐出する工程は、減圧下で行うと好ましい。組成物を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が蒸発し、組成物の乾燥と焼成の工程を省略することができるからである。また、減圧下で行うと、導電体の表面に酸化膜などが形成されないため好ましい。また組成物を滴下する工程は、窒素雰囲気中や有機ガス雰囲気中に行ってもよい。

50

## 【0141】

また、液滴吐出法として、ピエゾ方式を用いることができる。ピエゾ方式は、液滴の制御性に優れインク選択の自由度の高いことからインクジェットプリンターでも利用されている。なお、ピエゾ方式には、ベンダー型、(代表的にはMLP(Multi Layer Piezo)タイプ)と、ピストン型(代表的にはMLChip(Multi Layer Ceramic Hyper Integrated Piezo Segments)タイプ)、サイドウォール型、ルーフウォール型がある。また溶液の溶媒によっては、発熱体を発熱させ気泡を生じさせ溶液を押し出すサーマル方式を用いた液滴吐出法でもよい。

## 【実施例1】

10

## 【0142】

ここでは、実施の形態1を用いて画素電極として機能する導電層を形成する工程について、図1及び図7を用いて説明する。

## 【0143】

図1(A)に示すように、ガラス基板1001上にスパッタリング法により第1の導電層1002を成膜した。ここでは、第1の導電層として酸化珪素を含むITOを成膜した。

## 【0144】

次に、図1(B)に示すように、各画素電極の間となる領域に水溶性であるポリビニルアルコール(PVA)を液滴吐出法で吐出した。この後、CF<sub>4</sub>プラズマをPVAに曝して、塗れ性の低い第1のマスクパターン1003を形成した。

20

## 【0145】

次に、図1(C)に示すように、液滴吐出法によりポリイミドを主成分とするレジストを塗布し、50~150度で仮焼きして塗れ性の高い第2のマスクパターン1004を形成した。

## 【0146】

次に、図1(D)に示すように、純水によって基板表面を洗浄して、第1のマスクパターン1003を除去した。このときの上面図を図7に示す。図7(A)は、基板の上面を光学顕微鏡を用いて撮影した図であり、図7(B)は、図7(A)の模式図である。第1のマスクパターンであるPVAが除去され、第1の導電層702上に第2のマスクパターン701が設けられていることが分かる。

30

## 【0147】

次に、160~250度で第2のマスクパターンを本焼成した後、該第2のマスクパターンを用いて第1の導電層の一部をエッチングして、画素電極として機能する第2の導電層1006を形成した。

## 【実施例2】

## 【0148】

ここでは、実施の形態2を用いて画素電極として機能する導電層を形成する工程について、図2及び図8を用いて説明する。

## 【0149】

40

図2(A)に示すように、ガラス基板1001上にスパッタリング法により第1の導電層1002を成膜した。ここでは、第1の導電層として酸化珪素を含むITOを用いて成膜した。

## 【0150】

次に、図2(B)に示すように、各画素電極の間となる領域に液滴吐出法でフッ素シランカップリング剤を吐出した。この後、50~150度で焼成して、フッ素シランカップリング剤を定着させて、塗れ性の低い第1のマスクパターン1011を形成した。

## 【0151】

次に、図2(C)に示すように、液滴吐出法によりポリイミドを主成分とするレジストを塗布し、160~250度で焼成して塗れ性の高い第2のマスクパターン1012を形

50

成した。

【0152】

次に、図2(D)に示すように、酸素を用いたアッシングにより第1のマスクパターンを除去した。このときの上面図を図8に示す。図8(A)は、基板の上面を光学顕微鏡を用いて撮影した図であり、図8(B)は、図8(A)の模式図である。第1のマスクパターンであるフッ素シランカップリング剤が除去され、第1の導電層712上に第2のマスクパターン711が設けられていることが分かる。

【0153】

次に、該第2のマスクパターンを用いて第1の導電層の一部をエッチングして、画素電極として機能する第2の導電層1014を形成した。

10

【実施例3】

【0154】

次に、アクティブマトリクス基板及びそれを有する表示パネルの作製方法について図10～図14を用いて説明する。本実施例では、表示パネルとして液晶表示パネルを用いて説明する。図14は、アクティブマトリクス基板の平面図であり、接続端子部のA-B及び画素部のC-Dに対応する縦断面構造を図10～13に模式的に示す。また、本実施例においては、実施の形態2を用いて第2の導電層を形成するがこれに限定されず、実施の形態1を用いることができる。

【0155】

図10(A)に示すように、基板800表面を400度で酸化して膜厚100nmの絶縁膜801を形成する。この絶縁膜は、後に形成する導電膜のエッチングストッパー膜の機能を果たす。次に、絶縁膜801上に第1の導電膜を形成する。ここでは、基板800として、旭硝子社製AN100ガラス基板を用い、第1の導電層802として、スパッタリング法により膜厚110nmの酸化珪素を含むインジウム錫酸化物(ITO)を成膜する。

20

【0156】

次に、液滴吐出法により第1のマスクパターン803を形成する。次に、液滴吐出法により第2のマスクパターン804を形成する。第1のマスクパターン803は、塗れ性の低い材料、ここではフッ素シランカップリング剤をアルコール溶媒に溶解した組成物を液滴吐出法によって吐出する。第2のマスクパターン804は、ポリイミドを液滴吐出法により吐出し、200度30分加熱して焼成して形成する。

30

【0157】

次に、図10(B)に示すように、第1のマスクパターン803を酸素を用いたアッシングにより除去した後、第2のマスクパターン804で覆われていない第1の導電層802をエッチングして除去する。次に、第2のマスクパターン804を除去して、第2の導電層805を形成する。

【0158】

次に、図10(C)に示すように、第3の導電層806を成膜する。第3の導電層の材料としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、又は該金属窒化物を用いて形成する。第3の導電層806は、第2の導電層と接して酸化物を形成しにくい導電性材料を用いることが好ましい。第3の導電層の形成方法としては、CVD法、スパッタリング法、蒸着法等を適宜用いる。ここでは、第3の導電層806としてスパッタリング法によりタンゲステン膜を形成する。

40

【0159】

次に、図10(D)に示すように、第3のマスクパターン807～809を形成する。第3のマスクパターン807～809は、後に形成されるゲート配線層、ゲート電極層及び接続導電層上に吐出する。

【0160】

次に、第3のマスクパターンを用いて第3の導電層806の一部をエッチングして、ゲ

50

ート配線層 811、ゲート電極層 812、及び接続導電層 813を形成する。この後、第3のマスクパターンを、剥離液を用いて剥離する。ここでは、第3のマスクパターンとして液滴吐出法によりポリイミドを用いて第3のマスクパターンを形成する。

【0161】

次に、図11(A)に示すように、プラズマCVD法によりゲート絶縁膜 814を成膜する。ゲート絶縁膜 814としては、400度で加熱したチャンパーでSiH<sub>4</sub>とN<sub>2</sub>O(流量比SiH<sub>4</sub>:N<sub>2</sub>O=1:200)を用いたプラズマCVD法により、膜厚110nmの酸化窒化珪素膜(H:1.8%, N:2.6%, O:63.9%, Si:31.7%)を成膜する。

【0162】

次に、第1の半導体膜 815及びn型を呈する第2の半導体膜 816を成膜する。第1の半導体膜 815としては、プラズマCVD法により膜厚150nmのアモルファスシリコン膜を成膜する。次に、アモルファスシリコン膜の表面の酸化膜を除去した後、第2の半導体膜 816として、シランガスとフォスフィンガスを用いて膜厚50nmのセミアモルファスシリコン膜を成膜する。

【0163】

次に、第2の半導体膜上に第4のマスクパターン 817、818を形成する。ここでは、ポリイミドを液滴吐出法により第2の半導体膜上に吐出し、200度30分加熱して第4のマスクパターンを形成する。第4のマスクパターン 817、818は、後の第1の半導体領域が形成される領域上に吐出する。

【0164】

次に、図11(B)に示すように、第4のマスクパターンを用いて第2の半導体膜 816をエッチングして第1の半導体領域(ソース領域及びドレイン領域、コンタクト層) 821、822を形成する。第2の半導体膜を、流量比がCF<sub>4</sub>:O<sub>2</sub>=10:9の混合ガスを用いてエッチングする。この後、第4のマスクパターン 817、818を剥離液を用いて剥離する。

【0165】

次に、第1の半導体領域 821、822及びその間に形成されている第1の半導体膜 815を覆う第5のマスクパターン 823を形成する。第5のマスクパターンは、第4のマスクパターンと同様の材料及び手法により形成する。第5のマスクパターンを用いて、第1の半導体膜 815をエッチングして、図11(C)に示すような第2の半導体領域 831を形成すると共にゲート絶縁膜 814の一部を露出する。第1の半導体膜を、流量比がCF<sub>4</sub>:O<sub>2</sub>=10:9の混合ガスを用いてエッチングした後、酸素を用いたアッシングを行う。この後、第5のマスクパターン 823を剥離液を用いて剥離する。

【0166】

次に、図12(A)に示すように、第6のマスクパターン 832を形成する。第6のマスクパターンは、液滴吐出法によりゲート絶縁膜 814と接続導電層 813とが重畳する領域及び接続端子部に、塗れ性の低い組成物を吐出する。ここでは、塗れ性の低い組成物として、フッ素シランカップリング剤をアルコール溶媒に溶解した組成物を用いる。第6のマスクパターン 832は、後のドレイン電極と接続導電層 813とが接続する領域にコンタクトホールを形成するために用いる第7のマスクパターンを形成するための保護膜である。また、第7のマスクパターンは接続端子部の導電層を露出するための保護膜でもある。

【0167】

次に、第7のマスクパターン 833を形成する。第7のマスクパターンは、第1のコンタクトホールを形成するためのマスクであり、ポリイミドを液滴吐出法により吐出し、200度で30分加熱して形成する。このとき、第6のマスクパターン 832は塗れ性が低い材料で形成されており、第7のマスクパターン 833は塗れ性の高い材料で形成されているため、第6のマスクパターンが形成される領域には、第7のマスクパターン 833は形成されない。

10

20

30

40

50

## 【0168】

次に、酸素アッシングにより第6のマスクパターン832を除去してゲート絶縁膜814の一部を露出する。次に、第7のマスクパターン833を用いて、露出されたゲート絶縁膜の一部をエッチングする。ここでは、ゲート絶縁膜は、 $\text{CHF}_3$ を用いてエッチングする。この後、酸素アッシング及び剥離液を用いたエッチングにより第7のマスクパターンを剥離する。

## 【0169】

次に、図12(B)に示すように、第4の導電層841、842を液滴吐出法で形成する。第4の導電層841、842は、後のソース配線層及びドレイン配線層となる。ここでは、第4の導電層841は第1の半導体領域821と接続するように形成し、第4の導電層842は、第1の半導体領域822及び接続導電層813に接続するように形成する。ここでは、第4の導電層841、842は、Ag(銀)粒子が分散された組成物を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。

10

## 【0170】

第2の導電層805は、接続導電層813と接続している。接続導電層813は、第4の導電層842と接続しているため、第2の導電層805と第4の導電層842とは、電氣的に接続している。本実施例においては、第4の導電層842は銀(Ag)で形成されており、第2の導電層805は酸化珪素を含むITOで形成されているが、これらが直接接続していないため銀が酸化されず、コンタクト抵抗を高めずとも、第2の導電層805と第4の導電層842とを電氣的に接続することができる。

20

## 【0171】

以上の工程により、アクティブマトリクス基板を形成することができる。なお、図12(B)の縦断面構造A-B及びC-Dに対応する平面構造を図14に示すので同時に参照する。

## 【0172】

次に、図12(C)に示すように、保護膜843を成膜する。保護膜は、シリコンターゲット、及びスパッタリングガスとしてアルゴン並びに窒素(流量比Ar:N<sub>2</sub>=1:1)を用いたスパッタリング法により、膜厚100nmの窒化珪素膜を成膜する。

## 【0173】

次に、保護膜843を覆うように印刷法やスピンコート法により、絶縁膜を成膜し、ラビングを行って配向膜872を形成する。なお、配向膜872は、斜方蒸着法により形成することもできる。

30

## 【0174】

次に、図13(A)に示すように、画素部の周辺の領域に液滴吐出法により閉ループ状のシール材873を形成する。ディスペンサ式(滴下式)により、シール材873で形成された閉ループ内側に、液晶材料を滴下する。

## 【0175】

ここで、図15を用いて、液晶材料を滴下する工程を示す。図15(A)は、ディスペンサ2701によって液晶材料を滴下する工程の斜視図であり、図15(B)は、図15(A)のA-Bにおける断面図である。

40

## 【0176】

シール材2702で囲まれた画素部2703を覆うように液晶材料2704をディスペンサ2701から滴下、または、吐出させている。ディスペンサ2701を移動させてもよいし、ディスペンサ2701を固定し、基板2700を移動させることによって液晶層を形成することができる。また、複数のディスペンサ2701を設置して、同時に複数の画素部に液晶材料を滴下してもよい。

## 【0177】

図15(B)に示すように、シール材2702で囲まれた領域のみに選択的に液晶材料2704を吐出させることができる。

50

## 【 0 1 7 8 】

次に、図 1 3 ( A ) に示すように、真空中で、配向膜 8 8 3 及び第 2 の画素電極 ( 対向電極 ) 8 8 2 が設けられた対向基板 8 8 1 とアクティブマトリクス基板とを貼り合わせ、紫外線硬化を行って、液晶材料が充填された液晶層 8 8 4 を形成する。

## 【 0 1 7 9 】

シール材 8 7 3 には、フィラーが混入されていてもよく、さらに、対向基板 8 8 1 にはカラーフィルタや遮蔽膜 ( ブラックマトリクス ) などが形成されていても良い。また、液晶層 8 8 4 を形成する方法として、ディスペンサ式 ( 滴下式 ) の代わりに、対向基板を貼り合わせてから毛細管現象を用いて液晶材料を注入するディップ式 ( 汲み上げ式 ) を用いることができる。

10

## 【 0 1 8 0 】

また、ここでは画素部に液晶材料を滴下したが、対向基板側に液晶材料を滴下した後、画素部を有する基板を貼り合わせても良い。

## 【 0 1 8 1 】

次に、図 1 3 ( B ) に示すように、ゲート配線層 8 1 1、ソース配線層 ( 図示しない ) それぞれの端部上に絶縁膜が形成されている場合、該絶縁膜を除去した後、導電層 8 8 5 を介して F P C ( ゲート配線層に接続される F P C 8 8 6、ソース配線層に接続される接続端子は図示せず。 ) を貼り付ける。さらに、各配線層と接続端子との接続部を封止樹脂で封止することが好ましい。この構造により、断面部からの水分が画素部に侵入し、劣化することを防ぐことができる。以上の工程により、液晶表示パネルを形成することができる。

20

## 【 0 1 8 2 】

以上の工程により液晶表示パネルを作製することができる。なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、F P C とソース配線 ( ゲート配線 ) の間または画素部に設けてもよい。この場合、上記した T F T と同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン又はソース配線層とを接続することにより、静電破壊を防止することができる。

## 【 0 1 8 3 】

なお、実施の形態 1 乃至実施の形態 7 のいずれをも本実施例に適用することができる。

## 【 実施例 4 】

30

## 【 0 1 8 4 】

本実施例では、表示パネルとして発光表示パネルの作製方法について図 1 7 ~ 図 1 9 を用いて説明する。画素部の平面構造を図 1 9 に示し、図 1 7、図 1 8 は、図 1 9 の画素部の A - B、及び C - D に対応する縦断面構造を模式的に示したものである。また、本実施例においては、実施の形態 2 を用いて第 1 の導電層を形成するがこれに限定されず、実施の形態 1 を用いることができる。

## 【 0 1 8 5 】

図 1 7 ( A ) に示すように、基板 2 0 0 1 上に第 1 の絶縁層 2 0 0 2 を膜厚 1 0 0 ~ 1 0 0 0 n m で形成する。ここでは、第 1 の絶縁層として、プラズマ C V D 法を用いた膜厚 1 0 0 n m の酸化シリコン膜と減圧熱 C V D 法を用いた膜厚 4 8 0 n m の酸化シリコン膜を積層させて形成する。

40

## 【 0 1 8 6 】

次に、非晶質半導体膜を膜厚 1 0 ~ 1 0 0 n m で形成する。ここでは減圧熱 C V D 法を用いて膜厚 5 0 n m の非晶質シリコン膜を形成する。次に、この非晶質半導体膜を結晶化させる。本実施例では、非晶質シリコン膜にレーザー光を照射して結晶性シリコン膜を形成する。次に、結晶性シリコン膜の不要な部分を除去して半導体領域 2 0 0 3、2 0 0 4 を形成する。次に、ゲート絶縁膜として機能する第 2 の絶縁層 2 0 0 5 を形成する。ここでは、第 2 の絶縁層 2 0 0 5 として、C V D 法により酸化珪素膜を成膜する。

## 【 0 1 8 7 】

次いで、T F T のチャンネル領域となる領域に p 型または n 型の不純物元素を低濃度に添

50

加するチャンネルドーブ工程を全面または選択的に行う。このチャンネルドーブ工程は、TF Tしきい値電圧を制御するための工程である。なお、ここではジボラン( $B_2H_6$ )を質量分離しないでプラズマ励起したイオンドーブ法でボロンを添加する。もちろん、質量分離を行うイオンインプランテーション法を用いてもよい。

【0188】

次に、第1の導電層を形成し、パターンング及びエッチングを行ってゲート電極として機能する第2の導電層2006~2008、および容量配線として機能する第2の導電層2009を形成する。ここでは、ここでは、第2の導電層2006~2009としてスパッタリング法を用い、TaN膜とW膜との積層からなる導電膜を形成する。

【0189】

次いで、第2の導電層2006~2009をマスクとして自己整合的にリンを半導体領域に添加して、低濃度不純物領域2010a、2011a、2011b、2012a、2013a、2013b、2014aと高濃度不純物領域2010~2014を形成する。低濃度不純物領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$  (代表的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$ )、高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$  (代表的には $2 \times 10^{20} \sim 5 \times 10^{20} \text{ atoms/cm}^3$ )となるように調整する。なお、半導体領域2003、2004のうち、第2の導電層2006~2008と重なる領域はチャンネル形成領域となる。

【0190】

次いで、第2の導電層2006~2009を覆う第3の絶縁層2015を形成する。ここでは、水素を含む絶縁膜を成膜する。この後、半導体領域に添加された不純物元素の活性化および半導体領域の水素化を行う。ここでは、水素を含む絶縁膜としては、PCVD法により得られる窒化酸化珪素膜(SiNO膜)を用いる。

【0191】

次いで、半導体領域に達する開口部を形成した後、第3の導電層を形成する。第3の導電層としては、ソース配線2021、第1の接続配線2022、電源線2023、第2の接続配線2024を形成する。本実施例ではTi膜と、1~20%のニッケルを含むアルミニウム膜と、Ti膜をスパッタ法で連続して形成した3層構造の積層膜を成膜した後、所望の形状にエッチングして第3の導電層を形成する。

【0192】

次に、図17(B)に示すように、第4の絶縁層2031を形成する。第4の絶縁層としては、平坦化が可能な絶縁層が好ましい。平坦化が可能な絶縁層としては、無機材料(酸化シリコン、窒化シリコン、酸化窒化シリコンなど)、感光性または非感光性の有機材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)を塗布して形成する。また、これらの積層構造とすることもできる。また、平坦化膜に用いる他の膜としては、塗布法によって得られるアルキル基を含む $SiO_x$ 膜からなる絶縁膜、例えばシリカガラスに代表される無機シロキサンポリマー、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化シルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーなどに代表される有機シロキサンポリマーを用いて形成された絶縁膜を用いることができる。シロキサンポリマーの一例としては、東レ製塗布絶縁膜材料であるPSB-K1、PSB-K31や触媒化成製塗布絶縁膜材料であるZRS-5PHが挙げられる。ここではアクリル樹脂を成膜する。なお、第4の絶縁層として、黒色顔料、色素などの可視光を吸収する材料を溶解又は分散させてなる有機材料を用いることで、後に形成される発光素子の迷光の吸収が第4の絶縁層に吸収され、各画素のコントラスト向上が可能である。

【0193】

次に、第4の絶縁層に公知のフォトリソグラフィ及びエッチングにより第4の絶縁層に開口部を設けると共に、半導体領域2004の一部(高濃度不純物領域)を露出する。次に、第4の導電層2032を形成する。第4の導電層2032としては、反射導電膜と透明導電膜を積層して成膜する。ここでは、1~20%のニッケルを含むアルミニウム膜

10

20

30

40

50

と酸化珪素を有するITOをスパッタリング法で積層する。なお、1～20%のニッケルを含むアルミニウムは、酸化物であるITOと接しても電蝕しないため好ましい。

【0194】

次に、液滴吐出法により第1のマスクパターン2033を形成する。次に、液滴吐出法により第2のマスクパターン2034を形成する。第1のマスクパターン2033は、塗れ性の低い材料、ここではフッ素シランカップリング剤をアルコール溶媒に溶解した組成物を液滴吐出法によって吐出し形成する。第2のマスクパターン2034は、ポリイミドを液滴吐出法により吐出し、200度30分加熱して焼成して形成する。

【0195】

次に、図18(A)に示すように、第1のマスクパターン2033を酸素を用いたアッシングにより除去した後、第2のマスクパターン2034で覆われていない第4の導電層2032をエッチングして除去する。次に、第2のマスクパターン2034を除去して、第5の導電層2035を形成する。第5の導電層2035は、第1の画素電極として機能する。

10

【0196】

次に、第5の導電層2035の端部を覆って、隔壁(バンク、障壁、土手などとも呼ばれる)となる第5の絶縁層2041を形成する。第5の絶縁層は、感光性または非感光性の有機材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)、またはSOG膜(例えば、アルキル基を含むSiO<sub>x</sub>膜)を膜厚0.8μm～1μmの範囲で用いる。第5の絶縁層2041として、感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、上層の薄膜が段切れせずに形成されるため好ましい。

20

【0197】

また、第5の絶縁層2041として、上記有機材料に、色素、黒色顔料等の可視光を吸収する材料を溶解又は分散、遮光性を有する絶縁物としてもよい。例えば、富士フィルムオーリン社製COLOR MOSAIC CK(商品名)のような材料を用いる。この場合、第5の絶縁層は、ブラックマトリックスとして機能するため、後に形成される発光素子からの迷光を吸収することができる。この結果、各素子のコントラストが向上する。さらには、第4の絶縁層2031も遮光性を有する絶縁物で設けることによって、第5の絶縁層2041とのトータルで遮光の効果を得ることができる。

30

【0198】

次に、蒸着法、塗布法、液滴吐出法などにより、第5の導電層2035表面及び第5の絶縁層2041の端部上に発光物質を含む層2042を形成する。この後、発光物質を含む層2042上に、第2の画素電極として機能する第6の導電層2043を形成する。ここでは、酸化珪素を含むITOをスパッタリング法により成膜する。この結果、第5の導電層2035、発光物質を含む層2042、及び第6の導電層2043により発光素子を形成することができる。発光素子を構成する導電層及び、発光物質を含む層の各材料は適宜選択し、各膜厚も調整する。

【0199】

なお、発光物質を含む層2042を形成する前に、大気圧中で200の熱処理を行い第5の絶縁層2041中若しくはその表面に吸着している水分を除去する。また、減圧下で200～400、好ましくは250～350に熱処理を行い、そのまま大気に晒さずに発光物質を含む層2042を真空蒸着法や、減圧下の液滴吐出法で形成することが好ましい。

40

【0200】

発光物質を含む層2042は、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、その分子数から低分子有機化合物、 dendrimer、オリゴマー等に代表される中分子有機化合物、高分子有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせても良い。

【0201】

50

電荷注入輸送物質のうち、特に電子輸送性の高い物質としては、例えばトリス(8-キノリノラト)アルミニウム(略称: Alq<sub>3</sub>)、トリス(5-メチル-8-キノリノラト)アルミニウム(略称: Almq<sub>3</sub>)、ビス(10-ヒドロキシベンゾ[h]-キノリナト)ベリリウム(略称: BeBq<sub>2</sub>)、ビス(2-メチル-8-キノリノラト)-4-フェニルフェノラト-アルミニウム(略称: BALq)など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等が挙げられる。

#### 【0202】

また、正孔輸送性の高い物質としては、例えば4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ピフェニル(略称: -NPD)や4,4'-ビス[3-メチルフェニル]-N-フェニル-アミノ]-ピフェニル(略称: TPD)や4,4',4''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン(略称: TDATA)、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン(略称: MTDATA)などの芳香族アミン(即ち、ベンゼン環-窒素の結合を有する)の化合物が挙げられる。

10

#### 【0203】

また、電荷注入輸送物質のうち、特に電子注入性の高い物質としては、フッ化リチウム(LiF)、フッ化セシウム(CsF)、フッ化カルシウム(CaF<sub>2</sub>)等のようなアルカリ金属又はアルカリ土類金属の化合物が挙げられる。また、この他、Alq<sub>3</sub>のような電子輸送性の高い物質とマグネシウム(Mg)のようなアルカリ土類金属との混合物であってもよい。

20

#### 【0204】

電荷注入輸送物質のうち、正孔注入性の高い物質としては、例えば、モリブデン酸化物(MoO<sub>x</sub>)やバナジウム酸化物(VO<sub>x</sub>)、ルテニウム酸化物(RuO<sub>x</sub>)、タングステン酸化物(WO<sub>x</sub>)、マンガン酸化物(MnO<sub>x</sub>)等の金属酸化物が挙げられる。また、この他、フタロシアニン(略称: H<sub>2</sub>Pc)や銅フタロシアニン(CuPc)等のフタロシアニンの化合物が挙げられる。

#### 【0205】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R(赤)、G(緑)、B(青)の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルター(着色層)を設けた構成とすることで、色純度の向上や、画素部の鏡面化(映り込み)の防止を図ることができる。画素の光放射側にフィルター(着色層)を設けることで、従来必要であるとされていた円偏光版などを省略することが可能となり、発光層から放射される光の損失を無くすることができる。さらに、斜方から画素部(表示画面)を見た場合に起こる色調の変化を低減することができる。

30

#### 【0206】

発光層を形成する発光材料には様々な材料がある。低分子有機発光材料では、4-(ジシアノメチレン)2-メチル-6-[2-(1,1,7,7-テトラメチルジユロリジン-9-イル)エテニル]-4H-ピラン(略称: DCJT)、4-ジシアノメチレン-2-t-ブチル-6-[2-(1,1,7,7-テトラメチルジユロリジン-9-イル)エテニル]-4H-ピラン(略称: DCJTB)、ペリフランテン、2,5-ジシアノ-1,4-ビス[2-(10-メトキシ-1,1,7,7-テトラメチルジユロリジン-9-イル)エテニル]ベンゼン、N,N'-ジメチルキナクリドン(略称: DMQd)、クマリン6、クマリン545T、トリス(8-キノリノラト)アルミニウム(略称: Alq<sub>3</sub>)、9,9'-ピアントリル、9,10-ジフェニルアントラセン(略称: DPA)や9,10-ジ(2-ナフチル)アントラセン(略称: DNA)等を用いることができる。また、この他の物質でもよい。

40

#### 【0207】

一方、高分子有機発光材料は低分子に比べて物理的強度が高く、素子の耐久性が高い。また塗布法により成膜することが可能であるので、素子の作製が比較的容易である。高分

50

子有機発光材料を用いた発光素子の構造は、低分子有機発光材料を用いたときと基本的には同じであり、陰極、発光物質を含む層、陽極となる。しかし、高分子有機発光材料を用いた発光物質を含む層を形成する際には、低分子有機発光材料を用いたときのような積層構造を形成させることは難しく、多くの場合2層構造となる。具体的には、陰極、発光層、正孔輸送層、陽極という構造である。

#### 【0208】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子の発光材料は、ポリパラフェニレンビニレン、ポリパラフェニレン、ポリチオフェン、ポリフルオレンが挙げられる。

10

#### 【0209】

ポリパラフェニレンビニレン発光材料には、ポリ(パラフェニレンビニレン) [PPV] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレンビニレン) [RO-PPV]、ポリ(2-(2'-エチル-ヘキソキシ)-5-メトキシ-1,4-フェニレンビニレン) [MEH-PPV]、ポリ(2-(ジアルコキシフェニル)-1,4-フェニレンビニレン) [ROPh-PPV] 等が挙げられる。ポリパラフェニレン発光材料には、ポリパラフェニレン [PPP] の誘導体、ポリ(2,5-ジヘキソキシ-1,4-フェニレン) 等が挙げられる。ポリチオフェン発光材料には、ポリチオフェン [PT] の誘導体、ポリ(3-アルキルチオフェン) [PAT]、ポリ(3-ヘキシルチオフェン) [PHT]、ポリ(3-シクロヘキシルチオフェン) [PCHT]、ポリ(3-シクロヘキシル-4-メチルチオフェン) [PCHMT]、ポリ(3,4-ジシクロヘキシルチオフェン) [PDCHT]、ポリ[3-(4-オクチルフェニル)-チオフェン] [POPT]、ポリ[3-(4-オクチルフェニル)-2,2ピチオフェン] [PTOPT] 等が挙げられる。ポリフルオレン発光材料には、ポリフルオレン [PF] の誘導体、ポリ(9,9-ジアルキルフルオレン) [PDAF]、ポリ(9,9-ジオクチルフルオレン) [PDOF] 等が挙げられる。

20

#### 【0210】

なお、正孔輸送性の高分子有機発光材料を、陽極と発光性の高分子有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させたものをスピンコート法などで塗布する。また、有機溶媒には不溶であるため、上述した発光性の発光材料との積層が可能である。正孔輸送性の高分子有機発光材料としては、PEDOTとアクセプター材料としてのショウノウスルホン酸(CSA)の混合物、ポリアニリン[PANI]とアクセプター材料としてのポリスチレンスルホン酸[PSS]の混合物等が挙げられる。

30

#### 【0211】

また、発光層は単色又は白色の発光を呈する構成とすることができる。白色発光材料を用いる場合には、画素の光放射側に特定の波長の光を透過するフィルター(着色層)を設けた構成としてカラー表示を可能にすることができる。

#### 【0212】

白色に発光する発光層を形成するには、例えば、Alq<sub>3</sub>、部分的に赤色発光色素であるニールレッドをドーブしたAlq<sub>3</sub>、p-EtTAZ、TPD(芳香族ジアミン)を蒸着法により順次積層することで白色を得ることができる。また、スピンコートを用いた塗布法により発光層を形成する場合には、塗布した後、真空加熱で焼成することが好ましい。例えば、正孔注入層として作用するポリ(エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)水溶液(PEDOT/PSS)を全面に塗布、焼成し、その後、発光層として作用する発光中心色素(1,1,4,4-テトラフェニル-1,3-プタジエン(TPB)、4-ジシアノメチレン-2-メチル-6-(p-ジメチルアミノ-スチリル)-4H-ピラン(DCM1)、ニールレッド、クマリン6など)をドーブしたポリビニルカルバゾール(PVK)溶液を全面に塗布、焼成すればよい。

40

50

## 【0213】

発光層は単層で形成することもでき、ホール輸送性のポリビニルカルバゾール（PVK）に電子輸送性の1,3,4-オキサジアゾール誘導体（PBD）を分散させてもよい。また、30wt%のPBDを電子輸送剤として分散し、4種類の色素（TPB、クマリン6、DCM1、ナイルレッド）を適量分散することで白色発光が得られる。ここで示した白色発光が得られる発光素子の他にも、発光層の材料を適宜選択することによって、赤色発光、緑色発光、または青色発光が得られる発光素子を作製することができる。

## 【0214】

さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他の発光性の画素を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に三重項励起材料を適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

## 【0215】

三重項励起発光材料の一例としては、金属錯体をドーパントとして用いたものがあり、第三遷移列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8~10属に属する元素を有する化合物を用いることも可能である。

## 【0216】

以上に掲げる発光物質を含む層を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層などの機能性の各層を適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

## 【0217】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができる。発光装置の信頼性を向上させることができる。

## 【0218】

次に、発光素子を覆って、水分の侵入を防ぐ透明保護層2044を形成する。透明保護層2044としては、スパッタ法またはCVD法により得られる窒化珪素膜、酸化珪素膜、酸化窒化珪素膜（SiNO膜（組成比 $N > O$ ）またはSiON膜（組成比 $N < O$ ））、炭素を主成分とする薄膜（例えばDLC膜、CN膜）などを用いることができる。

## 【0219】

以上の工程により、発光表示パネルを作製することができる。なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、接続端子とソース配線層（ゲート配線層）

10

20

30

40

50

の間または画素部に設けてもよい。この場合、上記したTFTと同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン配線層又はソース配線層とを接続することにより、静電破壊を防止することができる。

【0220】

なお、実施の形態1乃至実施の形態7のいずれをも本実施例に適用することができる。また、表示パネルとして実施例3及び実施例4において、液晶表示パネル及び発光表示パネルを例に挙げて説明したが、これに限られるものではなく、DMD (Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP (Plasma Display Panel; プラズマディスプレイパネル)、FED (Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置 (電子ペーパー) 等のアクティブ型表示パネルに、本発明を適宜適用することができる。

10

【実施例5】

【0221】

上記実施例において適用可能な発光素子の形態を、図20を用いて説明する。

【0222】

図20(A)は第1の画素電極11を透光性の酸化物導電性材料で形成した例であり、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層した発光物質を含む層16を設けている。第2の画素電極17は、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む第1の電極層33とアルミニウムなどの金属材料で形成する第2の電極層34で形成している。この構造の画素は、図中に矢印で示したように第1の画素電極11側から光を放射することが可能となる。

20

【0223】

図20(B)は第2の画素電極17から光を放射する例を示し、第1の画素電極11はアルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層35と、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層した発光物質を含む層16を設けている。第2の画素電極17は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第2の画素電極17から光を放射することが可能となる。

30

【0224】

図20(E)は、両方向、即ち第1の画素電極及び第2の画素電極から光を放射する例を示し、第1の画素電極11に、透光性を有し且つ仕事関数の大きい導電膜を用い、第2の画素電極17に、透光性を有し且つ仕事関数の小さい導電膜を用いる。代表的には、第1の画素電極11を、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成し、第2の画素電極17を、それぞれ100nm以下の厚さのLiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成すればよい。

40

【0225】

図20(C)は第1の画素電極11から光を放射する例を示し、かつ、発光物質を含む層を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第2の画素電極17は、発光物質を含む層16側から酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層35で形成している。第1の画素電極11は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm

50

以下の厚さとして光を透過可能な状態としておくことで、第1の画素電極11から光を放射することが可能となる。

【0226】

図20(D)は第2の画素電極17から光を放射する例を示し、かつ、発光物質を含む層16を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第1の画素電極11は図20(A)と同様な構成とし、膜厚は発光物質を含む層16で発光した光を反射可能な程度に厚く形成している。第2の画素電極17は、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で構成している。この構造において、正孔注入層41を無機物である金属酸化物(代表的には酸化モリブデン若しくは酸化バナジウム)で形成することにより、第2の画素電極層17を形成する際に導入される酸素が供給されて正孔注入性が向上し、駆動電圧を低下させることができる。

10

【0227】

図20(F)は、両方向、即ち第1の画素電極及び第2の画素電極から光を放射する例を示し、第1の画素電極11に、透光性を有し且つ仕事関数の小さい導電膜を用い、第2の画素電極17に、透光性を有し且つ仕事関数の大きい導電膜を用いる。代表的には、第1の画素電極11を、それぞれ100nm以下の厚さのLiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成し、第2の画素電極17を、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成すればよい。

20

【実施例6】

【0228】

上記実施例で示す発光表示パネルの画素の等価回路図、及びその動作構成について、図21を用いて説明する。発光表示パネルの動作構成は、ビデオ信号がデジタルの表示装置において、画素に入力されるビデオ信号が電圧で規定されるのものと、電流で規定されるものがある。ビデオ信号が電圧によって規定されるものには、発光素子に印加される電圧が一定のもの(CVCV)と、発光素子に印加される電流が一定のもの(CVCC)とがある。また、ビデオ信号が電流によって規定されるものには、発光素子に印加される電圧が一定のもの(CCCV)と、発光素子に印加される電流が一定のもの(CCCC)とがある。本実施例では、CVCV動作をする画素を図21(A)及び(B)を用いて説明する。また、CVCC動作をする画素を図21(C)~(F)を用いて説明する。

30

【0229】

図21(A)及び(B)に示す画素は、列方向に信号線3710及び電源線3711、行方向に走査線3714が配置される。また、スイッチング用TF T 3701、駆動用TF T 3703、容量素子3702及び発光素子3705を有する。

【0230】

なお、スイッチング用TF T 3701及び駆動用TF T 3703は、オンしているときは線形領域で動作する。また駆動用TF T 3703は発光素子3705に電圧を印加するか否かを制御する役目を有する。両TF Tは同じ導電性を有していると作製工程上好ましく、本実施例ではpチャンネル型TF Tとして形成する。また駆動用TF T 3703には、エンハンスメント型だけでなく、ディプリーション型のTF Tを用いてもよい。また、駆動用TF T 3703のチャンネル幅Wとチャンネルと長Lの比(W/L)は、TF Tの移動度にもよるが1~1000であることが好ましい。W/Lが大きいほど、TF Tの電気特性が向上する。

40

【0231】

図21(A)、(B)に示す画素において、スイッチング用TF T 3701は、画素に対するビデオ信号の入力を制御するものであり、スイッチング用TF T 3701がオンになると、画素内にビデオ信号が入力される。すると、容量素子3702にそのビデオ信号の電圧が保持される。

【0232】

50

図 2 1 ( A ) において、電源線 3 7 1 1 が  $V_{ss}$  で発光素子 3 7 0 5 の対向電極が  $V_{dd}$  の場合、即ち図 2 0 ( C ) 及び ( D ) の場合、発光素子の対向電極は陽極であり、駆動用 T F T 3 7 0 3 に接続される電極は陰極である。この場合、駆動用 T F T 3 7 0 3 の特性バラツキによる輝度ムラを抑制することが可能である。

【 0 2 3 3 】

図 2 1 ( A ) において、電源線 3 7 1 1 が  $V_{dd}$  で発光素子 3 7 0 5 の対向電極が  $V_{ss}$  の場合、即ち図 2 0 ( A ) 及び ( B ) の場合、発光素子の対向電極は陰極であり、駆動用 T F T 3 7 0 3 に接続される電極は陽極である。この場合、 $V_{dd}$  より電圧の高いビデオ信号を信号線 3 7 1 0 に入力することにより、容量素子 3 7 0 2 にそのビデオ信号の電圧が保持され、駆動用 T F T 3 7 0 3 が線形領域で動作するので、T F T のバラツキによる輝度ムラを改善することが可能である。

10

【 0 2 3 4 】

図 2 1 ( B ) に示す画素は、T F T 3 7 0 6 と走査線 3 7 1 5 を追加している以外は、図 2 1 ( A ) に示す画素構成と同じである。

【 0 2 3 5 】

T F T 3 7 0 6 は、新たに配置された走査線 3 7 1 5 によりオン又はオフが制御される。T F T 3 7 0 6 がオンとなると、容量素子 3 7 0 2 に保持された電荷は放電し、T F T 3 7 0 3 がオフとなる。つまり、T F T 3 7 0 6 の配置により、強制的に発光素子 3 7 0 5 に電流が流れない状態を作ることができる。そのため T F T 3 7 0 6 を消去用 T F T と呼ぶことができる。従って、図 2 1 ( B ) の構成は、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時又は直後に点灯期間を開始することができるため、発光のデューティ比を向上することが可能となる。

20

【 0 2 3 6 】

上記動作構成を有する画素において、発光素子 3 7 0 5 の電流値は、線形領域で動作する駆動用 T F T 3 7 0 3 により決定することができる。上記構成により、T F T の特性のバラツキを抑制することが可能であり、T F T 特性のバラツキに起因した発光素子の輝度ムラを改善して、画質を向上させた表示装置を提供することができる。

【 0 2 3 7 】

次に、C V C C 動作をする画素を図 2 1 ( C ) ~ ( F ) を用いて説明する。図 2 1 ( C ) に示す画素は、図 2 1 ( A ) に示す画素構成に、電源線 3 7 1 2、電流制御用 T F T 3 7 0 4 が設けられている。

30

【 0 2 3 8 】

図 2 1 ( E ) に示す画素は、駆動用 T F T 3 7 0 3 のゲート電極が、行方向に配置された電源線 3 7 1 2 に接続される点が異なり、それ以外は図 2 1 ( C ) に示す画素と同じ構成である。つまり、図 2 1 ( C )、( E ) に示す画素は、同じ等価回路図を示す。しかしながら、列方向に電源線 3 7 1 2 が配置される場合 ( 図 2 1 ( C ) ) と、行方向に電源線 3 7 1 2 が配置される場合 ( 図 2 1 ( E ) ) とでは、各電源線は異なるレイヤーの導電膜で形成される。ここでは、駆動用 T F T 3 7 0 3 のゲート電極が接続される配線に注目し、これらを作製するレイヤーが異なることを表すために、図 2 1 ( C )、( E ) として分けて記載する。

40

【 0 2 3 9 】

なお、スイッチング用 T F T 3 7 0 1 は線形領域で動作し、駆動用 T F T 3 7 0 3 は飽和領域で動作する。また駆動用 T F T 3 7 0 3 は発光素子 3 7 0 5 に流れる電流値を制御する役目を有し、電流制御用 T F T 3 7 0 4 は飽和領域で動作し発光素子 3 7 0 5 に対する電流の供給を制御する役目を有する。

【 0 2 4 0 】

図 2 1 ( D ) 及び ( F ) 示す画素はそれぞれ、図 2 1 ( C ) 及び ( E ) に示す画素に、消去用 T F T 3 7 0 6 と走査線 3 7 1 5 を追加している以外は、図 2 1 ( C ) 及び ( E ) に示す画素構成と同じである。

【 0 2 4 1 】

50

なお、図21(A)及び(B)に示される画素でも、CVC動作をすることは可能である。また、図21(C)~(F)に示される動作構成を有する画素は、図21(A)及び(B)と同様に、発光素子の電流の流れる方向によって、V<sub>dd</sub>及びV<sub>ss</sub>を適宜変えることが可能である。

【0242】

上記構成を有する画素は、電流制御用TFT3704が線形領域で動作するために、電流制御用TFT3704のV<sub>gs</sub>の僅かな変動は、発光素子3705の電流値に影響を及ぼさない。つまり、発光素子3705の電流値は、飽和領域で動作する駆動用TFT3703により決定することができる。上記構成により、TFTの特性バラツキに起因した発光素子の輝度ムラを改善して、画質を向上させた表示装置を提供することができる。

10

【0243】

特に、非晶質半導体等を有する薄膜トランジスタを形成する場合、駆動用TFTの半導体膜の面積を大きくすると、TFTのバラツキの低減が可能であるため好ましい。このため、図21(A)及び図21(B)に示す画素は、TFTの数が少ないため開口率を増加させることが可能である。

【0244】

なお、容量素子3702を設けた構成を示したが、本発明はこれに限定されず、ビデオ信号を保持する容量がゲート容量などで、まかなうことが可能な場合には、容量素子3702を設けなくてもよい。

【0245】

また、薄膜トランジスタの半導体領域が非晶質半導体膜で形成される場合は、しきい値がシフトしやすいため、しきい値を補正する回路を画素内又は画素周辺に設けることが好ましい。

20

【0246】

このようなアクティブマトリクス型の発光装置は、画素密度が増えた場合、各画素にTFTが設けられているため低電圧駆動でき、有利であると考えられている。一方、一列毎にTFTが設けられるパッシブマトリクス型の発光装置を形成することもできる。パッシブマトリクス型の発光装置は、各画素にTFTが設けられていないため、高開口率となる。

【0247】

また、本発明の表示装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、表示装置のソース線に入力する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。

30

【0248】

以上のように、多様な画素回路を採用することができる。

【実施例7】

【0249】

本実施例では、上記実施例に示した表示パネルへの駆動回路の実装について、図23を用いて説明する。

40

【0250】

図23(A)に示すように、画素部1401の周辺に信号線駆動回路1402、及び走査線駆動回路1403a、1403bを実装する。図23(A)では、信号線駆動回路1402、及び走査線駆動回路1403a、1403b等として、公知の異方性導電接着剤、及び異方性導電フィルムを用いた実装方法、COG方式、ワイヤボンディング方法、半田パンプを用いたリフロー処理等により、基板1400上にICチップ1405を実装する。ここでは、COG方式を用いる。そして、FPC(フレキシブルプリントサーキット)1406を介して、ICチップと外部回路とを接続する。

【0251】

50

また、図23(B)に示すように、SASや結晶性半導体でTFTを形成する場合、画素部1401と走査線駆動回路1403a、1403b等を基板上に一体形成し、信号線駆動回路1402等を別途ICチップとして実装する場合がある。図23(B)において、信号線駆動回路1402として、COG方式により、基板1400上にICチップ1405を実装する。そして、FPC1406を介して、ICチップと外部回路とを接続する。

#### 【0252】

さらに、図23(C)に示すように、COG方式に代えて、TAB方式により信号線駆動回路1402等を実装する場合がある。そして、FPC1406を介して、ICチップと外部回路とを接続する。図23(C)において、信号線駆動回路をTAB方式により実装しているが、走査線駆動回路をTAB方式により実装してもよい。

10

#### 【0253】

ICチップをTAB方式により実装すると、基板に対して画素部を大きく設けることができ、狭額縁化を達成することができる。

#### 【0254】

ICチップは、シリコンウェハを用いて形成するが、ICチップの代わりにガラス基板上に回路を形成したIC(以下、ドライバICと表記する)を設けてもよい。ICチップは、円形のシリコンウェハからICチップを取り出すため、母体基板形状に制約がある。一方ドライバICは、母体基板がガラスであり、形状に制約がないため、生産性を高めることができる。そのため、ドライバICの形状寸法は自由に設定することができる。例えば、ドライバICの長辺の長さを15~80mmとして形成すると、ICチップを実装する場合と比較し、必要な数を減らすことができる。その結果、接続端子数を低減することができ、製造上の歩留まりを向上させることができる。

20

#### 【0255】

ドライバICは、基板上に形成された結晶質半導体を用いて形成することができ、結晶質半導体は連続発振型のレーザー光を照射することで形成するとよい。連続発振型のレーザー光を照射して得られる半導体膜は、結晶欠陥が少なく、大粒径の結晶粒を有する。その結果、このような半導体膜を有するトランジスタは、移動度や応答速度が良好となり、高速駆動が可能となり、ドライバICに好適である。

#### 【実施例8】

30

#### 【0256】

本実施例では、表示モジュールについて説明する。ここでは、表示モジュールの一例として、液晶モジュールを、図16を用いて示す。

#### 【0257】

アクティブマトリクス基板1601と対向基板1602とが、シール材1600により固着され、それらの間には画素部1603と液晶層1604とが設けられ表示領域を形成している。

#### 【0258】

着色層1605は、カラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。アクティブマトリクス基板1601と対向基板1602との外側には、偏光板1606、1607が配設されている。また、偏光板1606の表面には、保護膜1616が形成されており、外部からの衝撃を緩和している。

40

#### 【0259】

アクティブマトリクス基板1601に設けられた接続端子1608には、FPC1609を介して配線基板1610が接続されている。FPC又は接続配線には画素駆動回路(ICチップ、ドライバIC等)1611が設けられ、配線基板1610には、コントロール回路や電源回路などの外部回路1612が組み込まれている。

#### 【0260】

冷陰極管1613、反射板1614、及び光学フィルム1615はバックライトユニッ

50

トであり、これらが光源となって液晶表示パネルへ光を投射する。液晶パネル、光源、配線基板、FPC等は、ベゼル1617で保持及び保護されている。

【0261】

なお、実施の形態1乃至実施の形態7のいずれをも本実施例に適用することができる。

【実施例9】

【0262】

本実施例では、表示モジュールの一例として、発光表示モジュールの外観について、図22を用いて説明する。図22(A)は、第1の基板と、第2の基板との間を第1のシール材1205及び第2のシール材によって封止されたパネルの上面図であり、図22(B)は、図22(A)のA-A'における断面図に相当する。

10

【0263】

図22(A)において、点線で示された1201は信号線(ソース線)駆動回路、1202は画素部、1203は走査線(ゲート線)駆動回路である。本実施例において、信号線駆動回路1201、画素部1202、及び走査線駆動回路1203は第1のシール材及び第2のシール材で封止されている領域内にある。第1のシール材としては、フィラーを含む粘性の高いエポキシ樹脂を用いるのが好ましい。また、第2のシール材としては、粘性の低いエポキシ樹脂を用いるのが好ましい。また、第1のシール材1205及び第2のシール材はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0264】

また、画素部1202と第1のシール材1205との間に、乾燥剤を設けてもよい。さらには、画素部において、走査線又は信号線上に乾燥剤を設けてもよい。乾燥剤としては、酸化カルシウム(CaO)や酸化バリウム(BaO)等のようなアルカリ土類金属の酸化物のような化学吸着によって水(H<sub>2</sub>O)を吸着する物質を用いるのが好ましい。但し、これに限らずゼオライトやシリカゲル等の物理吸着によって水を吸着する物質を用いても構わない。

20

【0265】

また、透湿性の高い樹脂に乾燥剤の粒状の物質を含ませた状態で第2の基板1204に固定することができる。ここで、透湿性の高い樹脂としては、例えば、エステルアクリレート、エーテルアクリレート、エステルウレタンアクリレート、エーテルウレタンアクリレート、ブタジエンウレタンアクリレート、特殊ウレタンアクリレート、エポキシアクリレート、アミノ樹脂アクリレート、アクリル樹脂アクリレート等のアクリル樹脂を用いることができる。この他、ビスフェノールA型液状樹脂、ビスフェノールA型固形樹脂、含ブロムエポキシ樹脂、ビスフェノールF型樹脂、ビスフェノールAD型樹脂、フェノール型樹脂、クレゾール型樹脂、ノボラック型樹脂、環状脂肪族エポキシ樹脂、エピビス型エポキシ樹脂、グリジジルエステル樹脂、グリジジリアミン樹脂、複素環式エポキシ樹脂、変性エポキシ樹脂等のエポキシ樹脂を用いることができる。また、この他の物質を用いても構わない。また、例えばシロキサポリマー、ポリイミド、PSG(リンガラス)、BPSG(リンボロンガラス)、等の無機物等を用いてもよい。

30

【0266】

乾燥剤を走査線と重畳する領域に設けることで、また、透湿性の高い樹脂に乾燥剤の粒状の物質を含ませた状態で第2の基板に固定することで、開口率を低下せずに表示素子への水分の侵入及びそれに起因する劣化を抑制することができる。

40

【0267】

なお、1210は、信号線駆動回路1201及び走査線駆動回路1203に入力される信号を伝送するための接続配線であり、外部入力端子となるFPC(フレキシブルプリント配線)1209から、接続配線を介してビデオ信号やクロック信号を受け取る。

【0268】

次に、断面構造について図22(B)を用いて説明する。第1の基板1200上には駆動回路及び画素部1202が形成されており、TFTを代表とする半導体素子を複数有している。駆動回路として信号線駆動回路1201を示す。なお、信号線駆動回路1201

50

はnチャネル型TF T 1 2 2 1とpチャネル型TF T 1 2 2 2とを組み合わせたCMOS回路で形成される。

【0269】

本実施例においては、同一基板上に信号線駆動回路、走査線駆動回路、及び画素部のTF Tが形成されている。このため、発光表示装置の容積を縮小することができる。

【0270】

また、画素部1202はスイッチング用TF T 1 2 1 1と、駆動用TF T 1 2 1 2とそのドレインに電気的に接続された反射性を有する導電膜からなる第1の画素電極(陽極)1213を含む複数の画素により形成される。

【0271】

また、これらのTF T 1 2 1 1、1212、1221、1222の層間絶縁膜1220としては、実施の形態6の第2の絶縁層613と同様の材料を用いて形成することができる。

【0272】

また、第1の画素電極(陽極)1213の両端には絶縁物(バンク、隔壁、障壁、土手などと呼ばれる)1214が形成される。絶縁物1214上に形成する膜の被覆率(カバレッジ)を良好なものとするため、絶縁物1214の上端部または下端部に曲率を有する曲面が形成されるようにする。また、絶縁物1214を窒化アルミニウム膜、窒化酸化アルミニウム膜、炭素を主成分とする薄膜、または窒化珪素膜からなる保護膜(平坦化層)で覆ってもよい。また、絶縁物1214として、黒色顔料、色素などの可視光を吸収する材料を溶解又は分散させてなる有機材料を用いることで、後に形成される発光素子からの迷光を吸収することができる。この結果、各素子のコントラストが向上する。また、層間絶縁膜1220も遮光性を有する絶縁物で設けることによって、絶縁物1214とのトータルで遮光の効果を得ることができる。

【0273】

また、第1の画素電極(陽極)1213上には、有機化合物材料の蒸着を行い、発光物質を含む層1215を選択的に形成する。

【0274】

発光物質を含む層1215は実施例5に示される構造を適宜用いることができる。

【0275】

こうして、第1の画素電極(陽極)1213、発光物質を含む層1215、及び第2の画素電極(陰極)1216からなる発光素子1217が形成される。発光素子1217は、第2の基板1204側に発光する。

【0276】

また、発光素子1217を封止するために保護積層1218を形成する。保護積層は、第1の無機絶縁膜と、応力緩和膜と、第2の無機絶縁膜との積層からなっている。次に、保護積層1218と第2の基板1204とを、第1のシール材1205及び第2のシール材1206で接着する。なお、第2のシール剤を実施例3の図15に示す液晶を滴下する装置のように、シール剤を滴下する装置を用いて滴下することが好ましい。シール剤をディスペンサから滴下、又は吐出させてシール剤をアクティブマトリクス基板上に塗布した後、真空中で、第2の基板とアクティブマトリクス基板とを貼り合わせ、紫外線硬化を行って封止することができる。

【0277】

なお、第2の基板1204表面には、偏光板1225が固定され、偏光板1225表面には、1/2又は1/4若しくはその両方の位相差板1229及び反射防止膜1226が設けられている。また、第2の基板1204から順に、1/2又は1/4若しくはその両方の位相差板1229、偏光板1225を順次設けてもよい。位相差板及び偏光板を設けることにより、外光が画素電極で反射することを防止することが可能である。なお、第1の画素電極1213及び第2の画素電極1216を透光性又は半透光性を有する導電膜で形成し、層間絶縁膜1220を可視光を吸収する材料、又は可視光を吸収する材

10

20

30

40

50

料を溶解又は分散させてなる有機材料を用いて形成すると、各画素電極で外光が反射しないため、位相差板及び偏光板を用いなくとも良い。

【0278】

接続配線1208とFPC1209とは、異方性導電膜又は異方性導電樹脂1227で電氣的に接続されている。さらに、各配線層と接続端子との接続部を封止樹脂で封止することが好ましい。この構造により、断面部からの水分が発光素子に侵入し、劣化することを防ぐことができる。

【0279】

なお、第2の基板1204と、保護積層1218との間には、不活性ガス、例えば窒素ガスを充填した空間を有してもよい。水分や酸素の侵入の防止を高めることができる。

10

【0280】

画素部1202と偏光板1225の間に着色層を設けることができる。この場合、画素部に白色発光が可能な発光素子を設け、RGBを示す着色層を別途第2の基板1204を設けることでフルカラー表示することができる。また、画素部に青色発光が可能な発光素子を設け、色変換層などを別途設けることによってフルカラー表示することができる。さらには、各画素部、赤色、緑色、青色の発光を示す発光素子を形成し、且つ第2の基板1204に着色層を用いることもできる。このような表示モジュールは、各RGBの色純度が高く、高精細な表示が可能となる。

【0281】

また、第1の基板1200又は第2の基板1204の一方、若しくは両方にフィルム又は樹脂等の基板を用いて発光表示モジュールを形成してもよい。このように対向基板を用いず封止すると、表示装置の軽量化、小型化、薄膜化を向上させることができる。

20

【0282】

なお、実施の形態1乃至実施の形態7のいずれをも本実施例に適用することができる。また、表示モジュールとして液晶表示モジュール及び発光表示モジュールの例を示したが、これに限られるものではなく、DMD(Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP(Plasma Display Panel; プラズマディスプレイパネル)、FED(Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の表示モジュールに適宜適用することができる。

30

【実施例10】

【0283】

上記実施例に示される表示装置を筐体に組み込むことによって様々な電子機器を作製することができる。電子機器としては、テレビジョン装置、ビデオカメラ、デジタルカメラ等のカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示するディスプレイを備えた装置)などが挙げられる。ここでは、これらの電子機器の代表例としてテレビジョン装置を及びそのブロック図をそれぞれ図24及び図25に、デジタルカメラを図26に示す。

40

【0284】

図24は、アナログのテレビジョン放送を受信するテレビジョン装置の一般的な構成を示す図である。図24において、アンテナ1101で受信されたテレビ放送用の電波は、チューナ1102に入力される。チューナ1102は、アンテナ1101より入力された高周波テレビ信号を希望受信周波数に応じて制御された局部発振周波数の信号と混合することにより、中間周波数(IF)信号を生成して出力する。

【0285】

チューナ1102により取り出されたIF信号は、中間周波数増幅器(IFアンプ)1

50

103により必要な電圧まで増幅された後、映像検波回路1104によって映像検波されると共に、音声検波回路1105によって音声検波される。映像検波回路1104により出力された映像信号は、映像処理回路1106により、輝度信号と色信号とに分離され、さらに所定の映像信号処理が施されて映像信号となり、本発明の表示装置、代表的には液晶表示装置、発光表示装置、DMD(Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP(Plasma Display Panel; プラズマディスプレイパネル)、FED(Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の映像出力部1108に出力される。なお、表示装置に液晶表示装置を用いたものは、液晶テレビジョンとなり、発光表示装置を用いたものはEL(Electro Luminescence)テレビジョンとなる。また、他の表示装置を用いた場合も同様である。

10

## 【0286】

また、音声検波回路1105により出力された信号は、音声処理回路1107により、FM復調などの処理が施されて音声信号となり、適宜増幅されてスピーカ等の音声出力部1109に出力される。

## 【0287】

なお、本発明を用いたテレビジョン装置は、VHF帯やUHF帯などの地上波放送、ケーブル放送、又はBS放送などのアナログ放送に対応するものに限らず、地上波デジタル放送、ケーブルデジタル放送、又はBSデジタル放送に対応するものであっても良い。

20

## 【0288】

図25はテレビジョン装置を前面方向から見た斜視図であり、筐体1151、表示部1152、スピーカ部1153、操作部1154、ビデオ入力端子1155等を含む。また、図24に示すような構成となっている。

## 【0289】

表示部1152は、図24の映像出力部1108の一例であり、ここで映像を表示する。

## 【0290】

スピーカ部1153は、図24の音声出力部の一例であり、ここで音声を出力する。

## 【0291】

操作部1154は、電源スイッチ、ボリュームスイッチ、選局スイッチ、チューナースイッチ、選択スイッチ等が設けられており、該ボタンの押下によりテレビジョン装置の電源のON/OFF、映像の選択、音声の調整、及びチューナーの選択等を行う。なお、図示していないが、リモートコントローラ型操作部によって、上記の選択を行うことも可能である。

30

## 【0292】

ビデオ入力端子1155は、VTR、DVD、ゲーム機等の外部からの映像信号をテレビジョン装置に入力する端子である。

## 【0293】

本実施例で示されるテレビジョン装置を壁掛け用テレビジョン装置の場合、本体背面に壁掛け用の部位が設けられている。

40

## 【0294】

テレビジョン装置の表示部に本発明の表示装置を用いることにより、低コストで、スルーブットや歩留まり高く作製することができる。このため、壁掛けテレビジョン装置、鉄道の駅や空港などにおける情報表示板や、街頭における広告表示板など特に大面積の表示媒体を安価に製造することが可能である。

## 【0295】

図26(A)及び図26(B)は、デジタルカメラの一例を示す図である。図26(A)は、デジタルカメラの前面方向から見た斜視図、図26(B)は、後面方向から見た斜視図である。図26(A)において、デジタルカメラには、リリースボタン1301、メ

50

インスイッチ 1302、ファインダー窓 1303、フラッシュ 1304、レンズ 1305、鏡胴 1306、筐体 1307 が備えられている。

【0296】

また、図 26 (B) において、ファインダー接眼窓 1311、モニター 1312、操作ボタン 1313 が備えられている。

【0297】

リリースボタン 1301 は、半分の位置まで押下されると、焦点調整機構および露出調整機構が作動し、最下部まで押下されるとシャッターが開く。

【0298】

メインスイッチ 1302 は、押下又は回転によりデジタルカメラの電源の ON/OFF を切り替える。

【0299】

ファインダー窓 1303 は、デジタルカメラの前面のレンズ 1305 の上部に配置されており、図 26 (B) に示すファインダー接眼窓 1311 から撮影する範囲やピントの位置を確認するための装置である。

【0300】

フラッシュ 1304 は、デジタルカメラの前面上部に配置され、被写体輝度が低いときに、リリースボタンが押下されてシャッターが開くと同時に補助光を照射する。

【0301】

レンズ 1305 は、デジタルカメラの正面に配置されている。レンズは、フォーカシングレンズ、ズームレンズ等により構成され、図示しないシャッター及び絞りと共に撮影光学系を構成する。また、レンズの後方には、CCD (Charge Coupled Device) 等の撮像素子が設けられている。

【0302】

鏡胴 1306 は、フォーカシングレンズ、ズームレンズ等のピントを合わせるためにレンズの位置を移動するものであり、撮影時には、鏡胴を繰り出すことにより、レンズ 1305 を手前に移動させる。また、携帯時は、レンズ 1305 を沈胴させてコンパクトにする。なお、本実施例においては、鏡胴を繰り出すことにより被写体をズーム撮影することができる構造としているが、この構造に限定されるものではなく、筐体 1307 内での撮影光学系の構成により鏡胴を繰り出さずともズーム撮影が可能なデジタルカメラでもよい。

【0303】

ファインダー接眼窓 1311 は、デジタルカメラの後面上部に設けられており、撮影する範囲やピントの位置を確認する際に接眼するために設けられた窓である。

【0304】

操作ボタン 1313 は、デジタルカメラの後面に設けられた各種機能ボタンであり、セットアップボタン、メニューボタン、ディスプレイボタン、機能ボタン、選択ボタン等により構成されている。

【0305】

本発明の表示装置をモニターに用いることにより、デジタルカメラを低コストで、スループットや歩留まり高く作製することが可能である。

【図面の簡単な説明】

【0306】

【図 1】本発明に係る画素電極の作製工程を説明する断面図。

【図 2】本発明に係る画素電極の作製工程を説明する断面図。

【図 3】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。

。

【図 4】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。

。

【図 5】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図

10

20

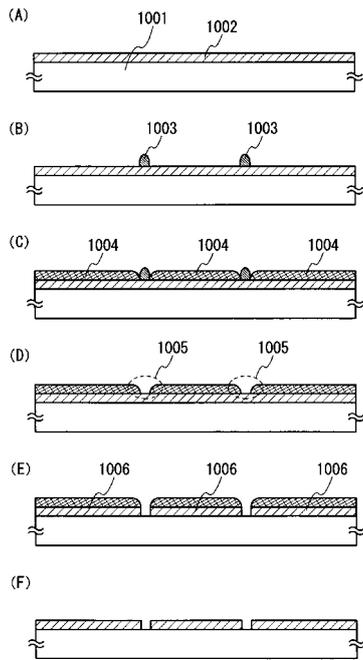
30

40

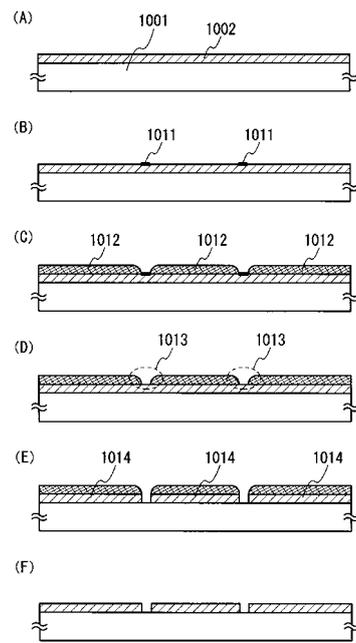
50

- 。
- 【図6】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 。
- 【図7】本発明に係る画素電極を形成するためのマスクパターンを説明する上面図。
- 【図8】本発明に係る画素電極を形成するためのマスクパターンを説明する上面図。
- 【図9】本発明適用可能な液滴吐出装置を説明する図。
- 【図10】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図11】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図12】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図13】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図14】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する上面図。
- 【図15】本発明に適用することのできる液晶滴下方法を説明する図。
- 【図16】本発明に係る液晶表示モジュールの構成を説明する図。
- 【図17】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図18】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する断面図。
- 【図19】本発明に係る表示装置のアクティブマトリクス基板の作製工程を説明する上面図。
- 【図20】本発明の発光表示パネルに適用できる発光素子の構成を説明する断面図。
- 【図21】本発明に適用可能な画素の等価回路を説明する図。
- 【図22】本発明に係る発光表示モジュールの構成を説明する図。
- 【図23】本発明に係る表示装置の駆動回路の実装方法を説明する上面図。
- 【図24】電子機器の構成を説明するブロック図。
- 【図25】電子機器の一例を説明する図。
- 【図26】電子機器の一例を説明する図。
- 【図27】塗れ性の低い領域及び塗れ性の高い領域の接触角を説明する図。

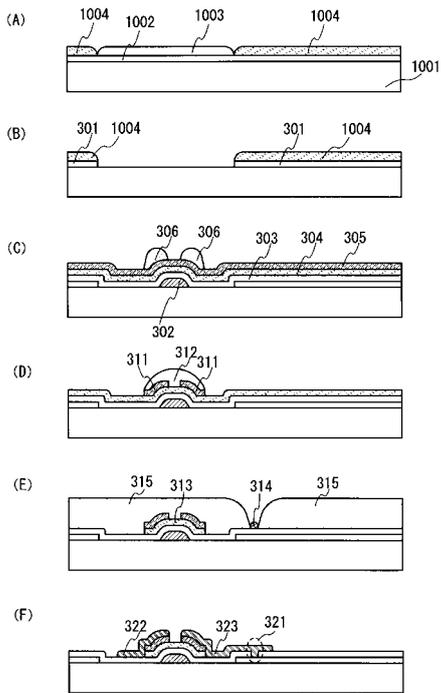
【 図 1 】



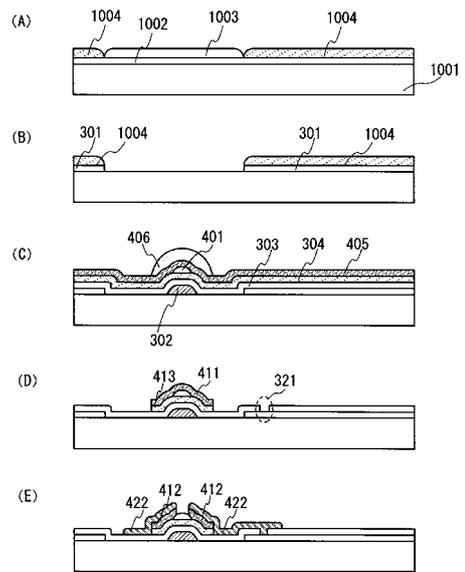
【 図 2 】



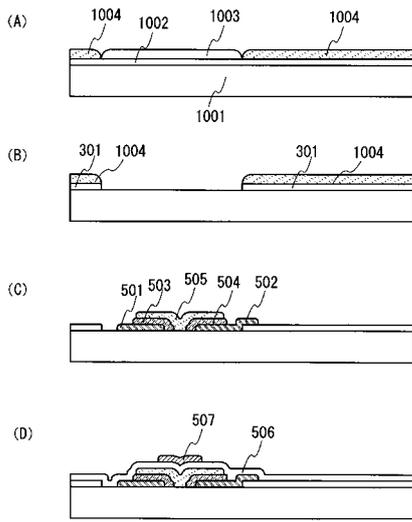
【 図 3 】



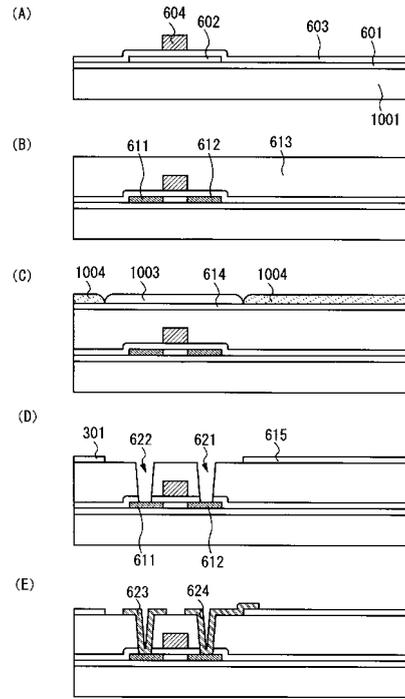
【 図 4 】



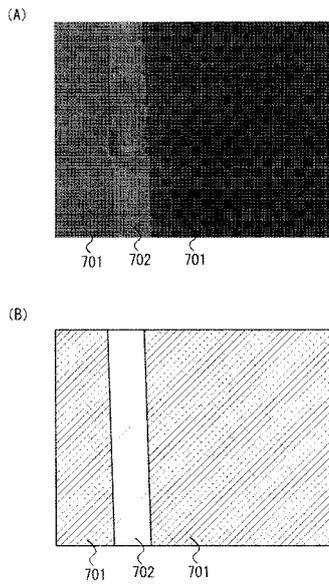
【図5】



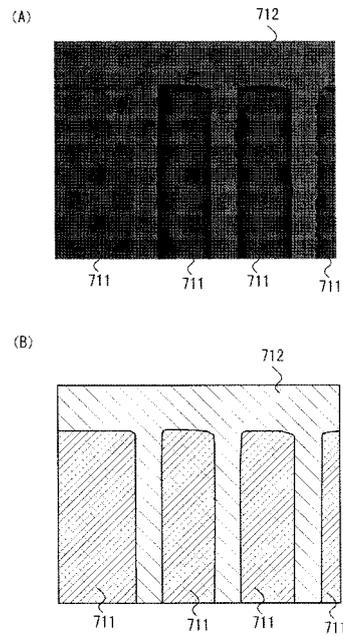
【図6】



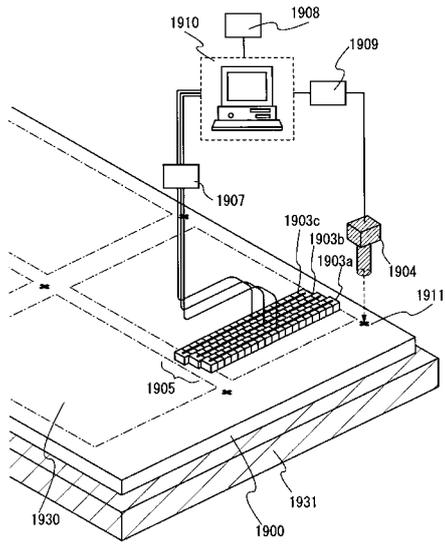
【図7】



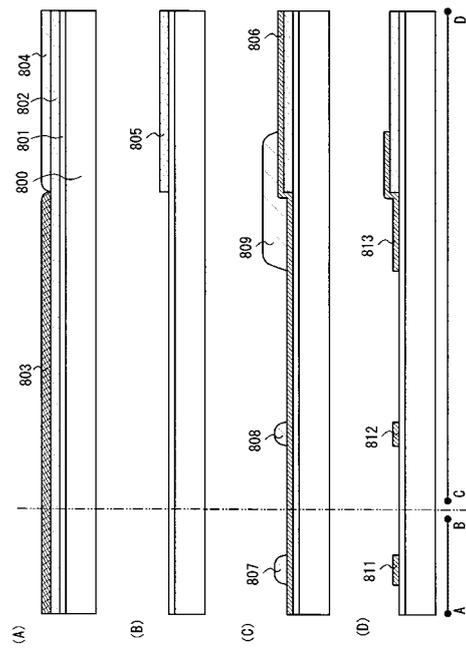
【図8】



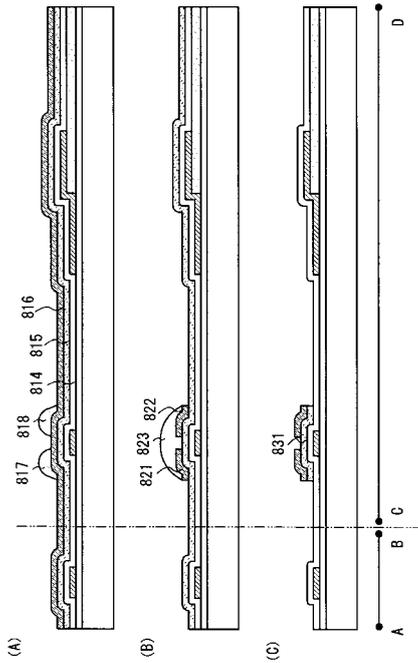
【図9】



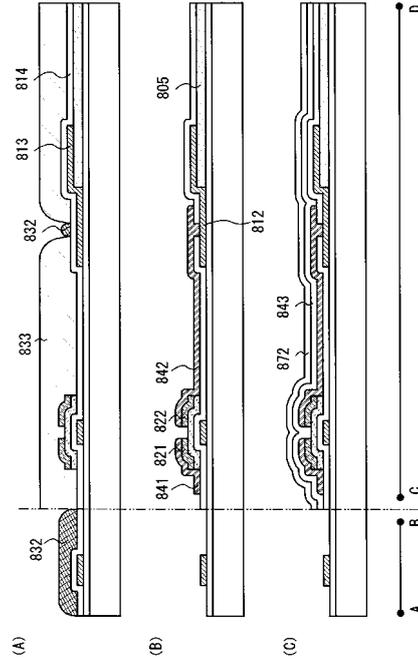
【図10】



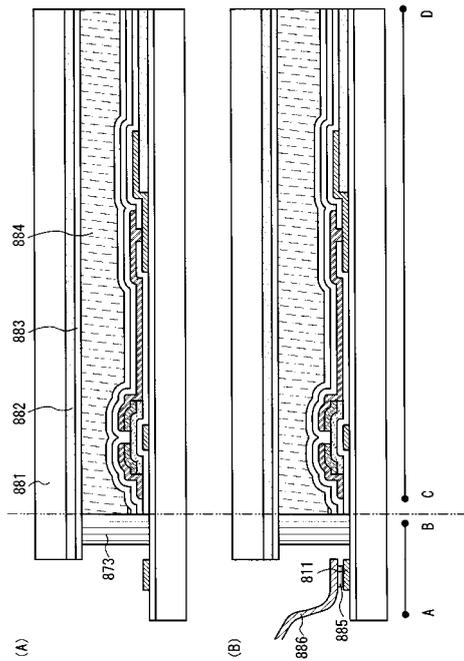
【図11】



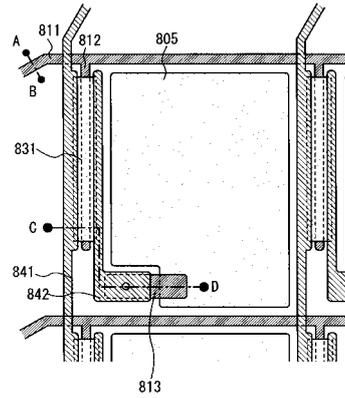
【図12】



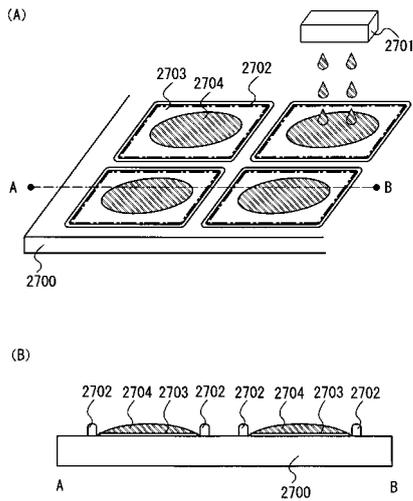
【図13】



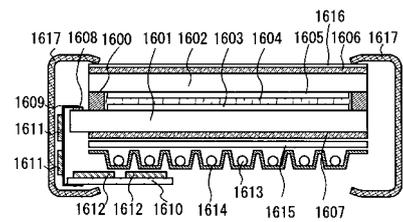
【図14】



【図15】

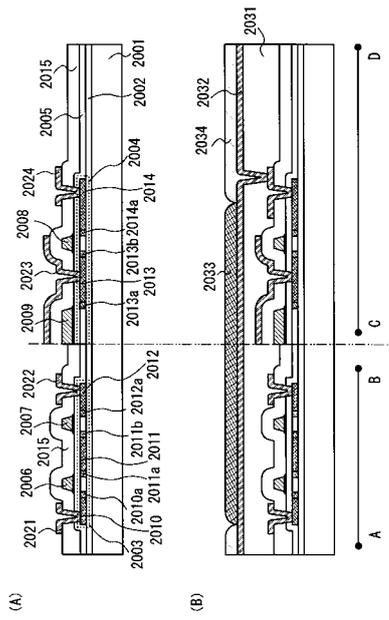


【図16】

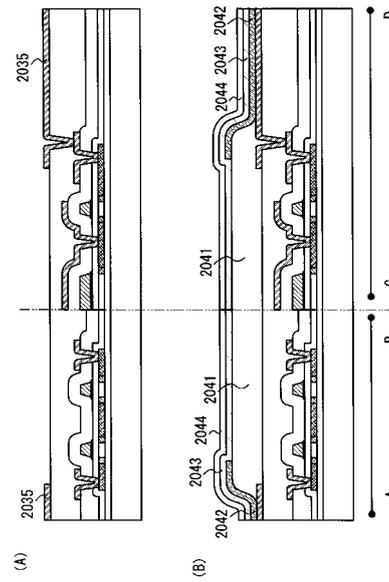


- |                  |             |
|------------------|-------------|
| 1600 シールド        | 1608 接続端子   |
| 1601 フライアマトリクス基板 | 1609 FPC    |
| 1602 対向基板        | 1610 配線基板   |
| 1603 画素部         | 1611 画素駆動回路 |
| 1604 液晶層         | 1612 外部回路   |
| 1605 着色層         | 1613 冷陰極管   |
| 1606 偏光板         | 1614 反射板    |
| 1607 偏光板         | 1615 光学フィルム |
|                  | 1616 保護膜    |

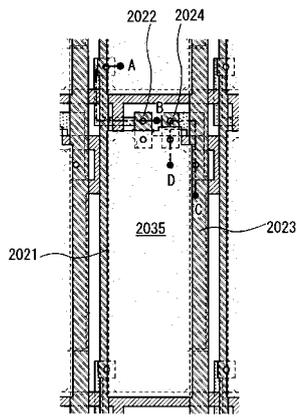
【 図 17 】



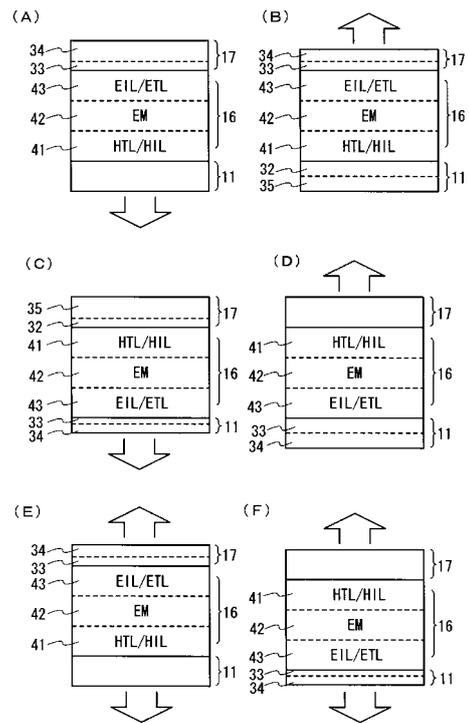
【 図 18 】



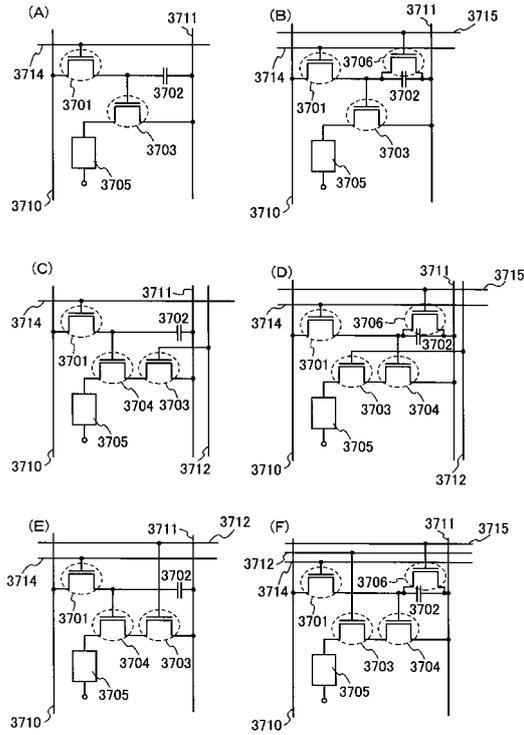
【 図 19 】



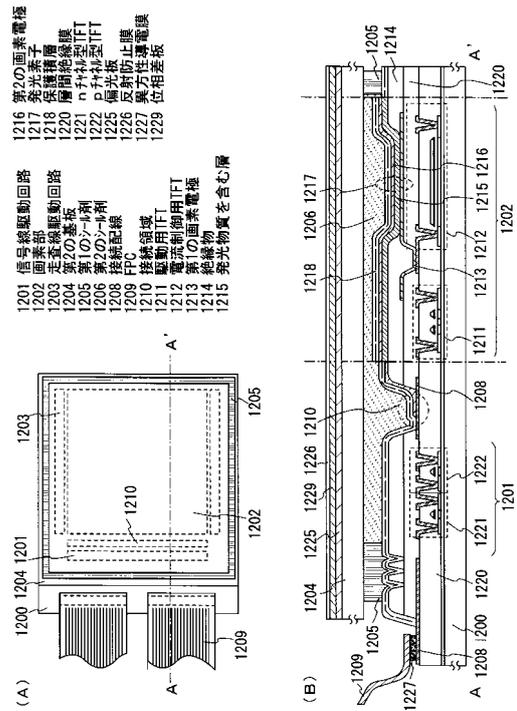
【 図 20 】



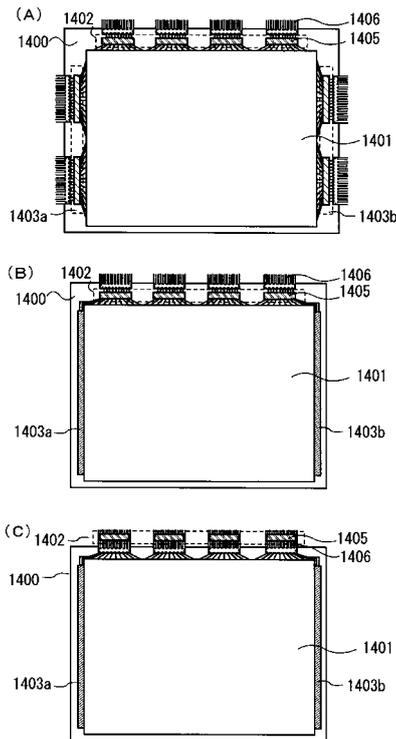
【図21】



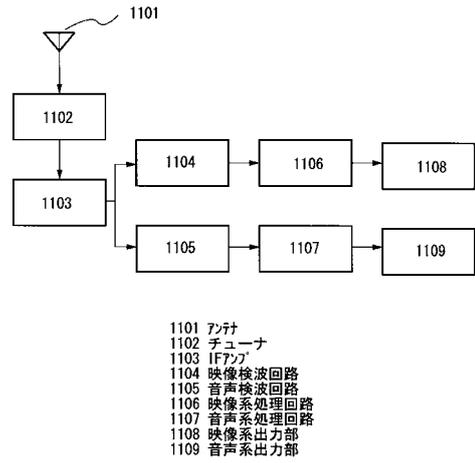
【図22】



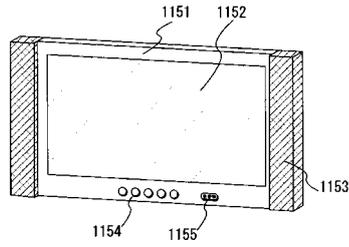
【図23】



【図24】



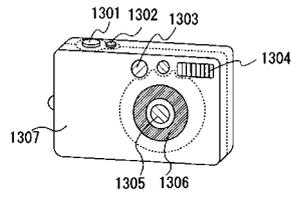
【図25】



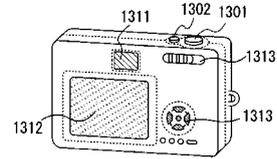
- 1151 筐体
- 1152 表示部
- 1153 側面部
- 1154 操作部
- 1155 ビデオ入力端子

【図26】

(A)

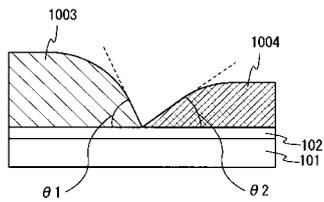


(B)



- 1301 リリースボタン
- 1302 メインスイッチ
- 1303 ファインダ窓
- 1304 フラッシュ
- 1305 レンズ
- 1306 鏡筒
- 1307 筐体
- 1311 ファインダ接眼窓
- 1312 モーター
- 1313 操作ボタン

【図27】



## フロントページの続き

(51) Int.Cl.			F I		
<i>H 0 1 L</i>	<i>21/288</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>21/288</i>	<i>Z</i>
<i>H 0 1 L</i>	<i>21/336</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 1 2 D</i>
<i>H 0 1 L</i>	<i>29/786</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 1 2 C</i>
<i>H 0 1 L</i>	<i>21/3205</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>21/88</i>	<i>B</i>
<i>H 0 1 L</i>	<i>21/768</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>21/90</i>	<i>Q</i>
<i>H 0 5 B</i>	<i>33/10</i>	<i>(2006.01)</i>	<i>H 0 5 B</i>	<i>33/10</i>	
<i>H 0 1 L</i>	<i>51/50</i>	<i>(2006.01)</i>	<i>H 0 5 B</i>	<i>33/14</i>	<i>A</i>
<i>H 0 5 B</i>	<i>33/28</i>	<i>(2006.01)</i>	<i>H 0 5 B</i>	<i>33/28</i>	

- (56) 参考文献 特開平 1 1 - 3 4 0 1 2 9 ( J P , A )  
 特開 2 0 0 3 - 1 2 4 2 1 5 ( J P , A )  
 特開 2 0 0 3 - 3 3 1 6 6 2 ( J P , A )  
 特開 2 0 0 3 - 3 1 7 9 4 5 ( J P , A )  
 特開 2 0 0 4 - 1 1 9 2 1 9 ( J P , A )

## (58) 調査した分野(Int.Cl., DB名)

G 0 9 F 9 / 0 0  
 G 0 2 F 1 / 1 3  
 G 0 2 F 1 / 1 3 4 3  
 H 0 1 L 2 1 / 2 8  
 H 0 1 L 2 1 / 2 8 8  
 H 0 1 L 2 1 / 3 2 0 5  
 H 0 1 L 2 1 / 3 3 6  
 H 0 1 L 2 1 / 7 6 8  
 H 0 1 L 2 9 / 7 8 6  
 H 0 1 L 5 1 / 5 0  
 H 0 5 B 3 3 / 1 0  
 H 0 5 B 3 3 / 2 8