

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96103629

※申請日期：96.2.1

※IPC 分類：H01L 21/56, 23/28

一、發明名稱：(中文/英文)

封裝結構及其製造方法

PACKAGE AND METHOD OF MAKING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日月光半導體製造股份有限公司

ADVANCED SEMICONDUCTOR ENGINEERING, INC.

代表人：(中文/英文)

張虔生

CHANG, JASON

住居所或營業所地址：(中文/英文)

高雄市楠梓加工區經三路26號

26 CHIN 3RD RD., NANTZE EXPORT PROCESSING ZONE

KAOHSIUNG, TAIWAN

國 籍：(中文/英文)

中華民國 R.O.C.

三、發明人：(共 1 人)

姓 名：(中文/英文)

王盟仁

WANG, MENG-JEN

國 籍：(中文/英文)

中華民國 R.O.C.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1.

2.

無主張專利法第二十七條第一項國際優先權：

1. 本案在向中華民國提出申請前未曾向其他國家提出申請專利。

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種封裝結構及其製造方法，詳言之，係關於一種具有環狀結構之封裝結構及其製造方法。

【先前技術】

參考圖1，其顯示習知封裝結構之示意圖。該習知封裝結構10包括一基板101、一晶片102及一底膠103。該基板101之一表面具有複數個凸塊104。該晶片102設置於該等凸塊104上，利用該等凸塊104與該基板101電性連接。該底膠103設置於該基板101與該晶片102之間，且覆蓋該等凸塊104，用以黏合該基板101與該晶片102且保護與該晶片102連接之該等凸塊104。

該習知封裝結構10之該底膠103係完全覆蓋該基板101與該晶片102之間之該等凸塊104，故在該基板101與該晶片102之間不具有一空間。由於，該習知封裝結構10不具有一空間，以提供具有可活動元件之微機電結構之該可活動元件之活動空間，因此，該習知封裝結構10只能應用於一般之覆晶型封裝結構，並無法應用於具有可活動元件之微機電結構。

參考圖2，其顯示習知具微機電麥克風元件之封裝結構之示意圖。該習知封裝結構20包括一基板201、一環壁202、一微機電麥克風元件203及一上蓋204。該環壁202設置於該基板201上。該微機電麥克風元件203設置於該基板201上，且設置於該環壁202所定義之空間中。該微機電麥

克風元件203利用複數條導線205與該基板201電性連接。該上蓋204設置於該環壁202上，與該基板201及該環壁202形成一密閉空間。

習知之該微機電麥克風元件203之頂面具有一振動薄膜206，該微機電麥克風元件203必須以該微機電麥克風元件203之底面設置於該基板201上，以使該振動薄膜206具有一振動空間。再者，在該習知具微機電麥克風元件之封裝結構20中，該微機電麥克風元件203需再以該等導線205與該基板201電性連接，故會增加封裝之步驟而增加封裝時間，因此造成生產成本增加。

因此，有必要提供一種創新且具進步性的封裝結構及其製造方法，以解決上述問題。

【發明內容】

本發明之目的在於提供一種封裝結構。該封裝結構包括一基板、一半導體元件及一底膠。該半導體元件具有一第一表面，複數個凸塊及至少一環狀結構設置於該第一表面上，且該些凸塊係位於該環狀結構外。其中，該半導體元件係經由該些凸塊及該環狀結構設置於該基板上，該半導體元件之該環狀結構及該基板界定一密閉空間，該些凸塊電性連接該基板及該半導體元件。該底膠填充於該基板及該半導體元件之間，並包覆該些凸塊且於該環狀結構外。

本發明之另一目的在於提供一種封裝結構之製造方法。該製造方法包括以下步驟：(a)提供一基板；(b)提供一半導體元件，該半導體元件具有一第一表面，複數個凸塊及

至少一環狀結構設置於該第一表面上，且該些凸塊位於該環狀結構外；(c)設置該半導體元件於該基板上，使該半導體元件之該環狀結構及該基板界定一密閉空間，該些凸塊電性連接該基板及該半導體元件；及(d)填充一底膠於該基板及該半導體元件之間，該底膠包覆該些凸塊且於該環狀結構外。

本發明之封裝方法所製造之封裝結構，可在基板與半導體元件之該等環狀結構之間形成一密閉空間。因此，本發明之封裝方法不僅可應用於一般之覆晶型封裝結構，且由於該基板與該半導體元件之間之該密閉空間可提供微機電元件之該可活動元件及該振動薄膜之活動密閉空間，故本發明之封裝方法亦可應用於微機電元件之封裝。

另外，本發明之封裝結構係直接將該半導體元件經由該些凸塊及該環狀結構設置於該基板上，且經由該些凸塊與該基板電性連接，故不需要再進行一打線製程。因此，本發明之封裝步驟更為簡單，故可減少封裝時間及生產成本。

【實施方式】

參考圖3至圖5，其顯示本發明封裝結構之製造方法之示意圖。配合參考圖3及圖4，首先，提供一基板11。該基板11可為一電路板。接著，提供一半導體元件12，該半導體元件12具有一第一表面121，並且，複數個凸塊122及一環狀結構123設置於該第一表面121上，且該等凸塊122位於該環狀結構123外。較佳地，該環狀結構123係為在迴鍍過

程中可熔融之材質(例如錫)。設置該半導體元件12於該基板11上，其中該半導體元件12經由該等凸塊122及該環狀結構123設置於該基板11上。

該半導體元件12之該環狀結構123及該基板11界定一密閉空間13。接著，進行一迴鉸過程，使該等凸塊122電性連接該基板11及該半導體元件12，且使該環狀結構123熔接於該基板11及該半導體元件12之間。在該實施例中，該半導體元件12係為一晶片，如一積體電路晶片或一專用積體電路晶片。或者，該半導體元件12亦可為一微機電元件，例如一光學元件或一微機電麥克風元件。參考圖5，最後，填充一底膠14於該基板11及該半導體元件12之間，並包覆該等凸塊122且於該環狀結構123之外，以完成本發明之封裝結構1。

再參考圖5，其顯示本發明第一實施例之封裝結構之示意圖。該第一實施例之封裝結構包括一基板11、一半導體元件12及一底膠14。該基板11可為一電路板。該半導體元件12具有一第一表面121，複數個凸塊122及一環狀結構123設置於該第一表面121上，且該等凸塊122位於該環狀結構123外。較佳地，該環狀結構123係為在迴鉸過程中可熔融之材質(例如錫)。

該半導體元件12係經由該等凸塊122及該環狀結構123設置於該基板11上。該等凸塊122係電性連接該基板11及該半導體元件12，且該環狀結構123熔接於該基板11及該半導體元件12之間，使得該基板11及該半導體元件12之該環

狀結構123界定一密閉空間13。在該實施例中，該半導體元件12係為一晶片，如一積體電路晶片或一專用積體電路晶片。該底膠14填充於該基板11及該半導體元件12之間，並包覆該等凸塊122且於該環狀結構123之外。

配合參考圖6及圖7，其顯示本發明第二實施例之封裝結構之示意圖。該第二實施例之封裝結構2包括一基板21、一半導體元件22及一底膠24。與上述該第一實施例之封裝結構1不同之處在於，在該第二實施例中，該半導體元件22具有複數個凸塊221及二環狀結構222、223，且該等凸塊221位於該等環狀結構222、223外。該底膠24填充於該基板21及該半導體元件22之間，並包覆該等凸塊221且於該等環狀結構222、223之外，以形成該封裝結構2。

參考圖8，其顯示本發明第三實施例之封裝結構之示意圖。該第三實施例之封裝結構3包括一基板31、二半導體元件32及一底膠34。該第三實施例之封裝結構3與上述該第一實施例之封裝結構1不同之處在於，該第三實施例之封裝結構3具有二個半導體元件32，每一半導體元件32具有複數個凸塊321及一環狀結構322，且該等凸塊321位於該等環狀結構322外。該底膠34分別填充於該基板31及該等半導體元件32之間，並包覆該等凸塊321且於該等環狀結構322之外，以形成該第三實施例之封裝結構3。

參考圖9，其顯示本發明第四實施例之封裝結構之示意圖。該第四實施例之封裝結構4包括一基板41、一半導體元件42及一底膠44。該第四實施例之封裝結構4與上述該

第一實施例之封裝結構1不同之處在於，該第四實施例封裝結構4之該半導體元件42係為一微機電元件。在該實施例中，該微機電元件係為一光學元件。該光學元件具有一可活動元件421，該可活動元件421設置於該半導體元件42之一表面，且位於該基板41與該半導體元件42(該光學元件)之該環狀結構422所界定之該密閉空間45中，以使該可活動元件421可在該密閉空間45內活動。

參考圖10，其顯示本發明第五實施例之封裝結構之示意圖。該第五實施例之封裝結構5包括一基板51、一半導體元件52及一底膠54。該半導體元件52具有複數個凸塊521及二環狀結構522、523，且該等凸塊521位於該等環狀結構522、523外。該半導體元件52具有複數個可活動元件524、525。該等可活動元件524、525係分別位於該基板51與該半導體元件52之該等環狀結構522、523所界定之該等密閉空間55、56內。該底膠54填充於該基板51及該半導體元件52之間，並包覆該等凸塊521且於該等環狀結構522、523之外，以形成該第五實施例之封裝結構5。

參考圖11，其顯示本發明第六實施例之封裝結構之示意圖。該第六實施例之封裝結構6包括一基板61、二半導體元件62及一底膠64。該第六實施例之封裝結構6與上述該第五實施例之封裝結構5不同之處在於，該第六實施例之封裝結構6具有二個半導體元件62，每一半導體元件62具有複數個凸塊621及一環狀結構622，且該等凸塊621位於該環狀結構622外。每一半導體元件62具有一可活動元件

623，該等可活動元件623係分別位於該基板61與該等半導體元件62之該等環狀結構622所界定之該等密閉空間65、66內。該底膠64分別填充於該基板61及該等半導體元件62之間，並包覆該等凸塊621且於該等環狀結構622之外，以形成該第六實施例之封裝結構6。

參考圖12，其顯示本發明第七實施例之封裝結構之示意圖。該第七實施例之封裝結構7包括一基板71、一半導體元件72及一底膠74。該第七實施例之封裝結構7與上述圖9之該第四實施例之封裝結構4不同之處在於，該第七實施例之封裝結構7之該半導體元件72係為一微機電麥克風元件。該半導體元件72(該微機電麥克風元件)具有一振動薄膜721，該振動薄膜721位於該基板71與該半導體元件72(該微機電麥克風元件)之該環狀結構722所界定之該密閉空間75上之相對位置。該密閉空間75提供了該振動薄膜721振動時所需之活動空間。

參考圖13，其顯示本發明第八實施例之封裝結構之示意圖。該第八實施例之封裝結構8包括一基板81、一半導體元件82及一底膠84。該半導體元件82具有複數個凸塊821及二環狀結構822、823，且該等凸塊821位於該等環狀結構822、823外。該半導體元件82具有複數個振動薄膜824、825。該等振動薄膜824、825係分別位於該基板81與該半導體元件82之該等環狀結構822、823所界定之該等密閉空間85、86上之相對位置。該底膠84填充於該基板81及該半導體元件82之間，並包覆該等凸塊821且於該等環狀

結構822、823之外，以形成該第八實施例之封裝結構8。

參考圖14，其顯示本發明第九實施例之封裝結構之示意圖。該第九實施例之封裝結構9包括一基板91、二半導體元件92及一底膠94。該第九實施例之封裝結構9與上述該第八實施例之封裝結構8不同之處在於，該第九實施例之封裝結構9具有二個半導體元件92，每一半導體元件92具有複數個凸塊921及一環狀結構922，且該凸塊921位於該環狀結構922外。每一半導體元件92具有振動薄膜923，該振動薄膜923位於該基板91與該等半導體元件92所界定之該等密閉空間95、96上之相對位置，以使該振動薄膜923可在該等密閉空間95、96內活動。該底膠94分別填充於該基板91及該等半導體元件92之間，並包覆該等凸塊921且於該等環狀結構922之外，以形成該第九實施例之封裝結構9。

本發明之封裝方法所製造之封裝結構，可在基板與半導體元件之該等環狀結構之間形成一密閉空間。因此，本發明之封裝方法不僅可應用於一般之覆晶型封裝結構，且由於該基板與該半導體元件之間之該密閉空間可提供微機電元件之該可活動元件及該振動薄膜之活動密閉空間，故本發明之封裝方法亦可應用於微機電元件之封裝。

另外，本發明之封裝結構係直接將該半導體元件經由該些凸塊及該環狀結構設置於該基板上，且經由該些凸塊與該基板電性連接，故不需要再進行一打線製程。因此，本發明之封裝步驟更為簡單，故可減少封裝時間及生產成

本。

惟上述實施例僅為說明本發明之原理及其功效，而非用以限制本發明。因此，習於此技術之人士對上述實施例進行修改及變化仍不脫本發明之精神。本發明之權利範圍應如後述之申請專利範圍所列。

【圖式簡單說明】

圖1顯示習知封裝結構之示意圖；

圖2顯示習知具微機電麥克風元件之封裝結構之示意圖；

圖3顯示本發明第一實施例中複數個凸塊及一環狀結構設置於一半導體元件之示意圖；

圖4顯示本發明第一實施例設置該半導體元件於一基板上之示意圖；

圖5顯示本發明第一實施例之封裝結構之示意圖；

圖6顯示本發明第二實施例之封裝結構之示意圖；

圖7顯示本發明第二實施例中複數個凸塊及二環狀結構設置於一半導體元件之示意圖；

圖8顯示本發明第三實施例之封裝結構之示意圖；

圖9顯示本發明第四實施例之封裝結構之示意圖；

圖10顯示本發明第五實施例之封裝結構之示意圖；

圖11顯示本發明第六實施例之封裝結構之示意圖；

圖12顯示本發明第七實施例之封裝結構之示意圖；

圖13顯示本發明第八實施例之封裝結構之示意圖；及

圖14顯示本發明第九實施例之封裝結構之示意圖。

【主要元件符號說明】

10	習知之封裝結構
101	基板
102	晶片
103	底膠
104	凸塊
20	習知之具微機電麥克風元件之封裝結構
201	基板
202	環壁
203	微機電麥克風元件
204	上蓋
205	導線
206	振動薄膜
1	本發明第一實施例之封裝結構
11	基板
12	半導體元件
121	第一表面
122	凸塊
123	環狀結構
13	密閉空間
14	底膠
2	本發明第二實施例之封裝結構
21	基板
22	半導體元件

221	凸塊
222、223	環狀結構
24	底膠
3	本發明第三實施例之封裝結構
31	基板
32	半導體元件
321	凸塊
322	環狀結構
34	底膠
4	本發明第四實施例之封裝結構
41	基板
42	半導體元件
421	可活動元件
422	環狀結構
44	底膠
45	密閉空間
5	本發明第五實施例之封裝結構
51	基板
52	半導體元件
521	凸塊
522、523	環狀結構
524、525	可活動元件
54	底膠
55、56	密閉空間

6	本發明第六實施例之封裝結構
61	基板
62	半導體元件
621	凸塊
622	環狀結構
623	可活動元件
64	底膠
65、66	密閉空間
7	本發明第七實施例之封裝結構
71	基板
72	半導體元件
721	振動薄膜
722	環狀結構
74	底膠
75	密閉空間
8	本發明第八實施例之封裝結構
81	基板
82	半導體元件
822、823	環狀結構
824、825	振動薄膜
84	底膠
85、86	密閉空間
9	本發明第九實施例之封裝結構
91	基板

92	半導體元件
921	凸塊
922	環狀結構
923	振動薄膜
94	底膠
95、96	密閉空間

五、中文發明摘要：

本發明係關於一種封裝結構及其製造方法，該封裝結構包括一基板、一半導體元件及一底膠。該半導體元件具有一第一表面，複數個凸塊及至少一環狀結構設置於該第一表面上，且該些凸塊係位於該環狀結構外。其中，該半導體元件係經由該些凸塊及該環狀結構設置於該基板上，該半導體元件之該環狀結構及該基板界定一密閉空間，該些凸塊電性連接該基板及該半導體元件。該底膠填充於該基板及該半導體元件之間，並包覆該些凸塊且於該環狀結構外。因該封裝結構具有該密閉空間，不僅可應用於一般之覆晶型封裝結構，亦可應用於具有可活動元件之微機電結構。另外，本發明之封裝結構不需再進行一打線製程，封裝步驟更為簡單，故可減少封裝時間及生產成本。

六、英文發明摘要：

The present invention relates to a package and the method of making the same. The package comprises a substrate, a semiconductor element and an underfill. The semiconductor element has a first surface. A plurality of bumps and at least one ring structure are disposed on the first surface, wherein the bumps are outside the ring structure. The semiconductor element is disposed on the substrate by utilizing the bumps and the ring structure. The ring structure of the semiconductor element and the substrate define a close space. The bumps electrically connect the substrate and the semiconductor element. The underfill is filled between the substrate and the semiconductor, covering the bumps and out of the ring structure. Since the package of the invention has the space, the package is not only applied for a flip chip package but also for the Micro Electro-Mechanical Systems (MEMS) having movable elements. In addition, a wire bonding process is not needed for the package, so that the packaging steps can be reduced so as to reduce the packaging time and the production costs.

十、申請專利範圍：

1. 一種封裝結構，包括：

一基板；

一半導體元件，具有一第一表面，複數個凸塊及至少一環狀結構設置於該第一表面上，且該些凸塊係位於該環狀結構外，其中該半導體元件經由該些凸塊及該環狀結構設置於該基板上，該半導體元件之該環狀結構及該基板界定一密閉空間，該些凸塊電性連接該基板及該半導體元件；及

一底膠，填充於該基板及該半導體元件之間，並包覆該些凸塊且於該環狀結構外。

2. 如請求項1之封裝結構，其中該基板係為一電路板。

3. 如請求項1之封裝結構，其中該半導體元件係為一晶片。

4. 如請求項3之封裝結構，其中該晶片係為一積體電路晶片。

5. 如請求項4之封裝結構，其中該積體電路元件係為一專用積體電路晶片。

6. 如請求項1之封裝結構，另包括至少一可活動元件設置於該半導體元件之該第一表面，且位於該密閉空間內。

7. 如請求項1之封裝結構，其中該半導體元件係為一微機電元件。

8. 如請求項7之封裝結構，其中該微機電元件係為一光學元件。

9. 如請求項7之封裝結構，其中該微機電元件係為一微機電麥克風元件。
10. 如請求項7之封裝結構，其中該半導體元件具有一振動薄膜，該振動薄膜係位於該密閉空間上。
11. 如請求項1之封裝結構，其中該環狀結構係為在迴鉸過程中可熔接於該基板及該半導體元件之材質。
12. 如請求項11之封裝結構，其中該環狀結構之材質係為錫。
13. 一種封裝結構之製造方法，包括以下步驟：
 - (a) 提供一基板；
 - (b) 提供一半導體元件，該半導體元件具有一第一表面，複數個凸塊及至少一環狀結構設置於該第一表面上，且該些凸塊位於該環狀結構外；
 - (c) 設置該半導體元件於該基板上，使該半導體元件之該環狀結構及該基板界定一密閉空間，該些凸塊電性連接該基板及該半導體元件；及
 - (d) 填充一底膠於該基板及該半導體元件之間，該底膠包覆該些凸塊且於該環狀結構外。
14. 如請求項13之製造方法，其中在步驟(c)中係經由一迴鉸過程使該等凸塊電性連接該基板及該半導體元件，以及使該環狀結構熔接於該基板及該半導體元件。
15. 如請求項14之製造方法，其中該環狀結構之材質係為錫。

十一、圖式：

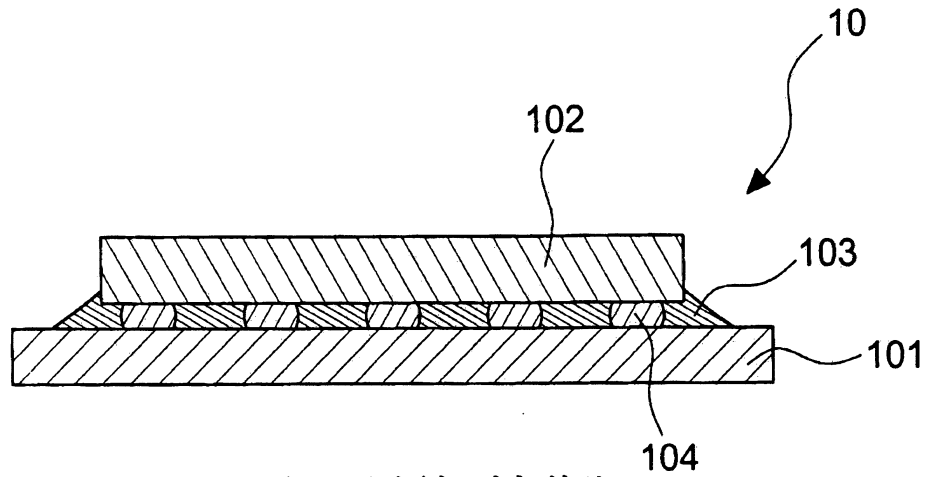


圖 1 (習知技術)

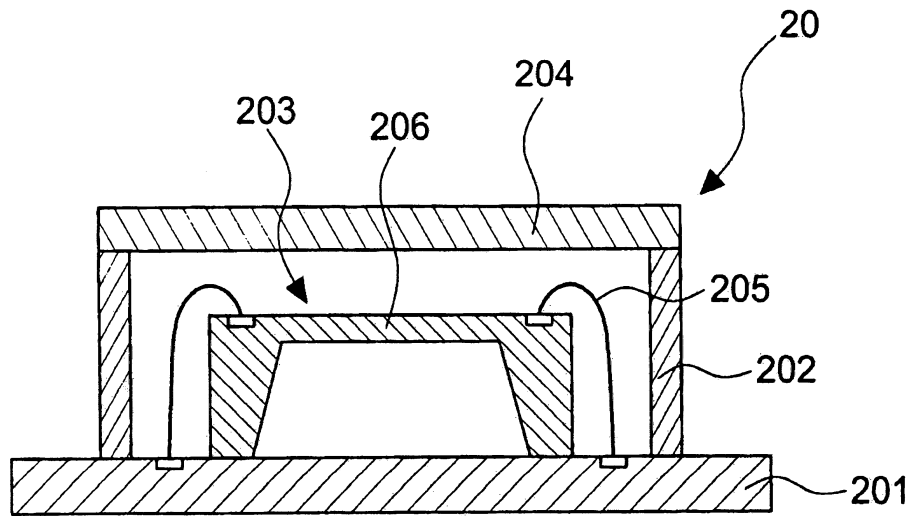


圖 2 (習知技術)

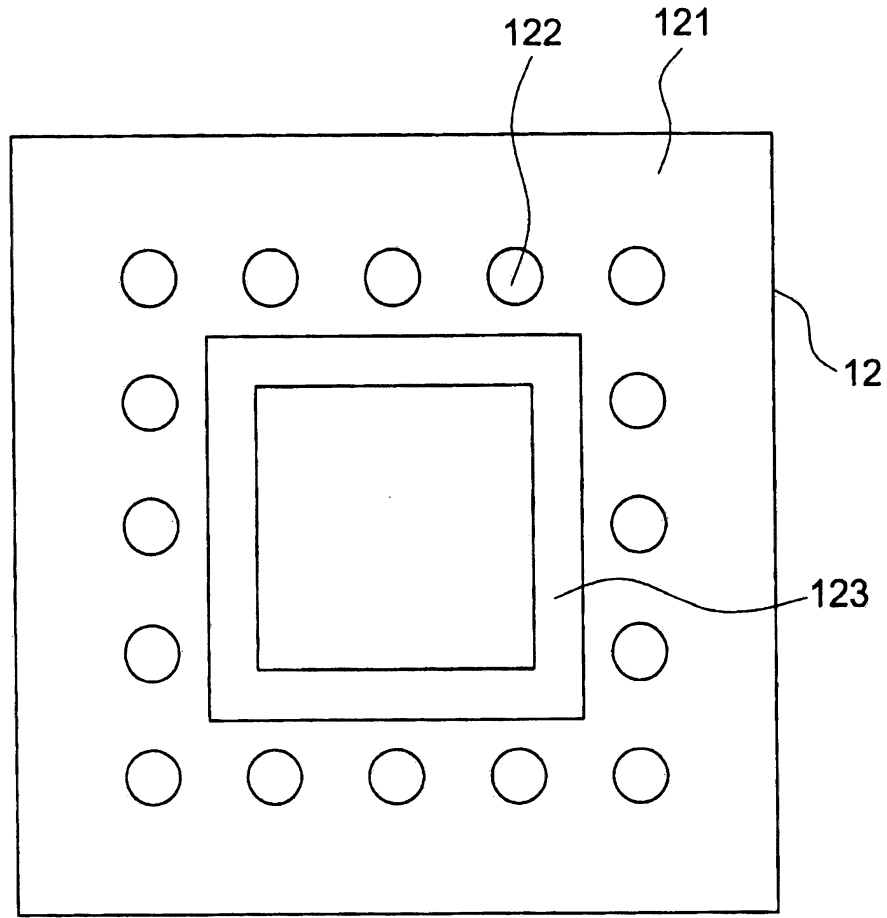


圖 3

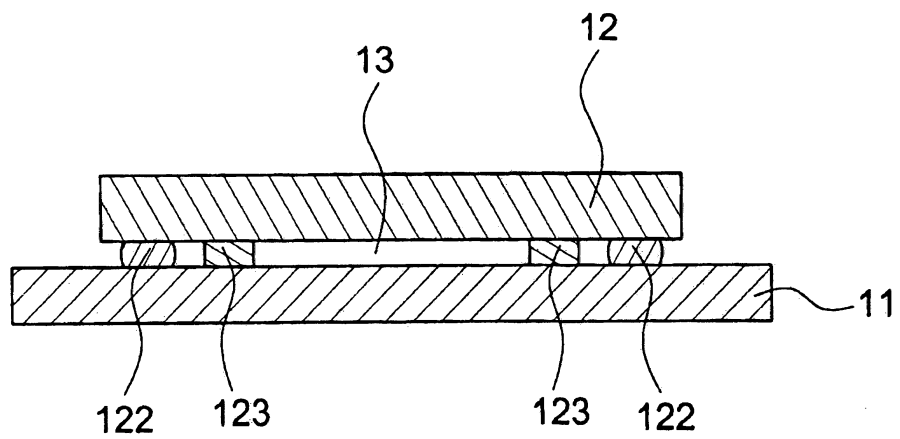


圖 4

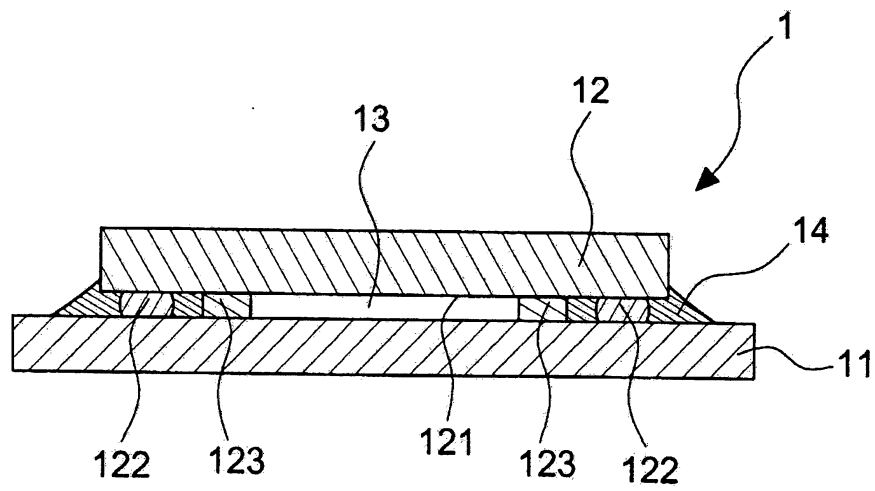


圖 5

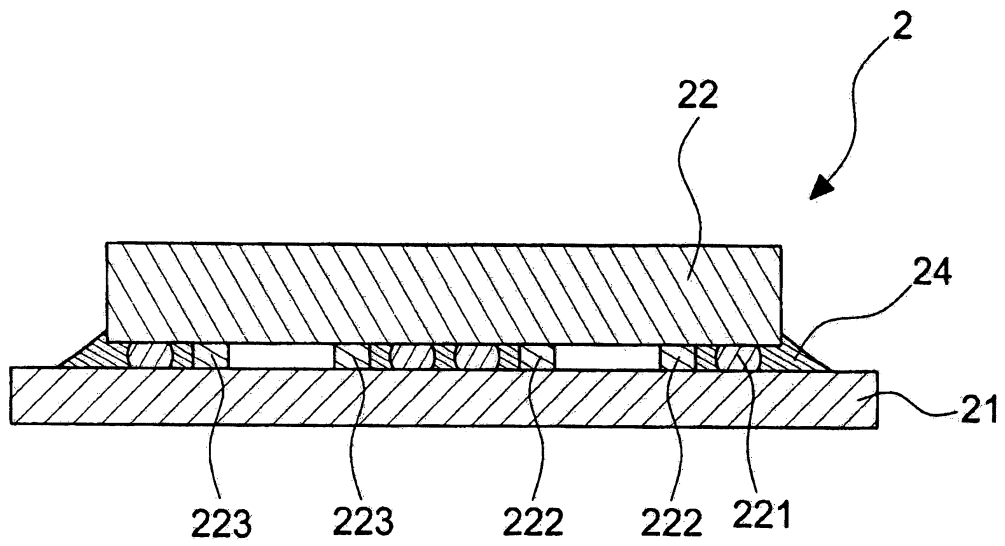


圖 6

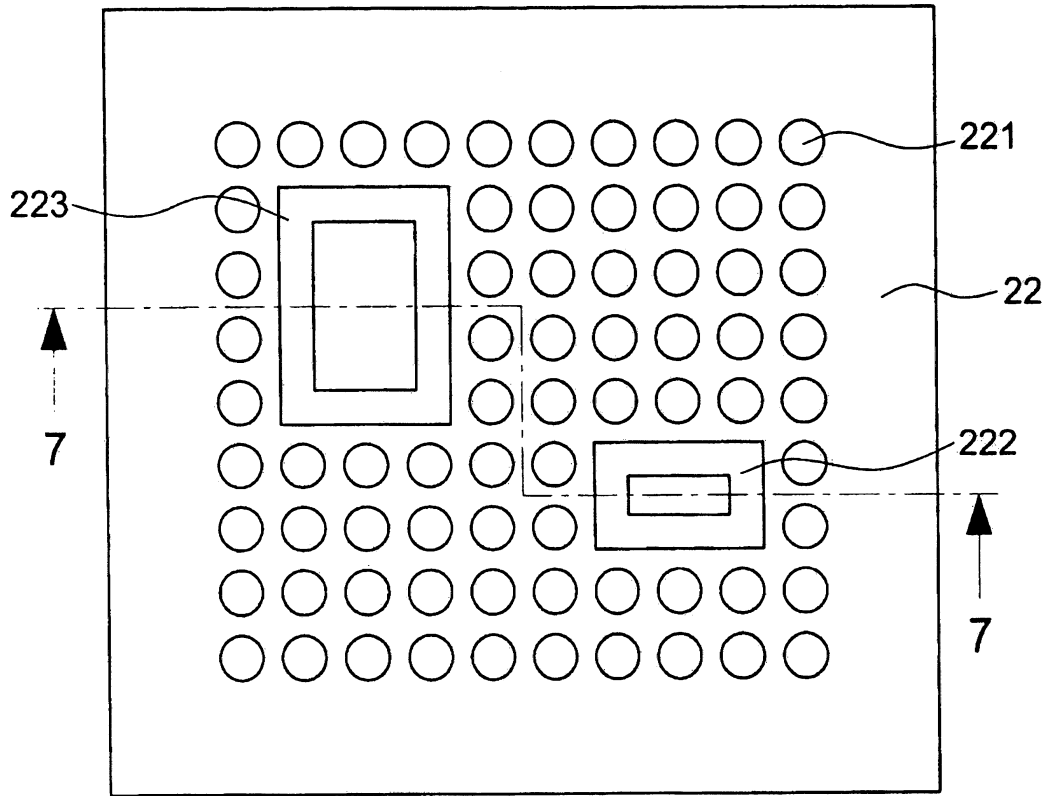


圖 7

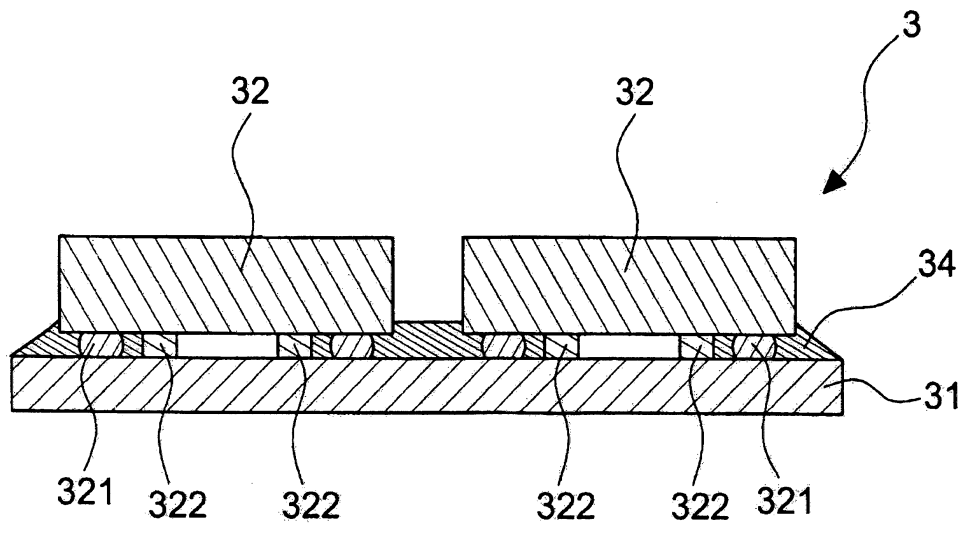


圖 8

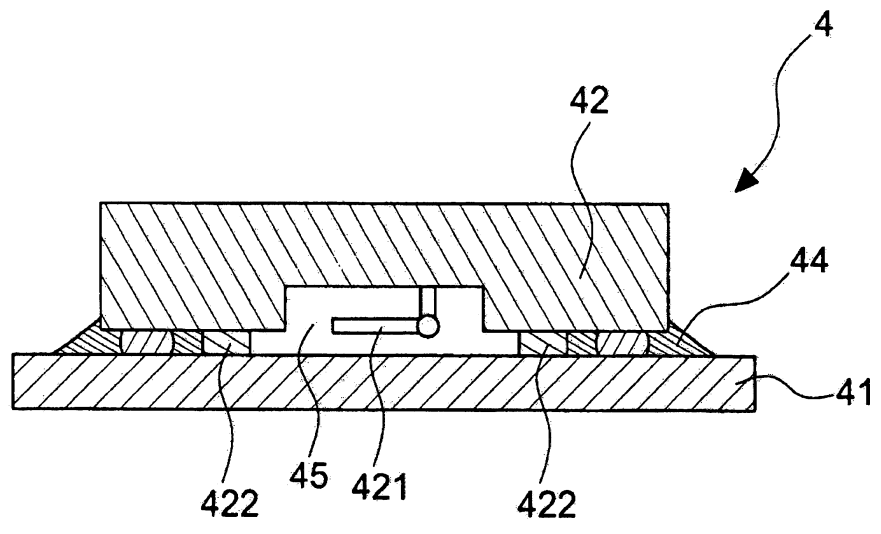


圖 9

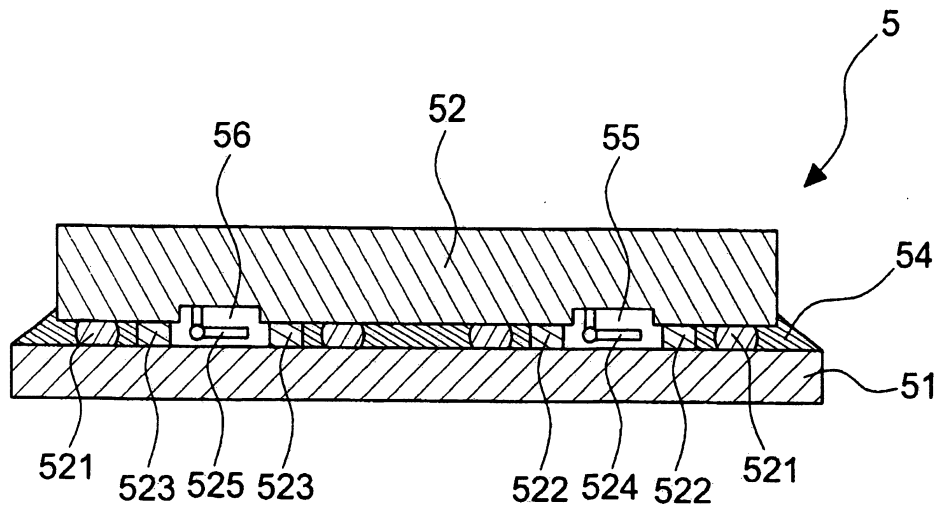


圖 10

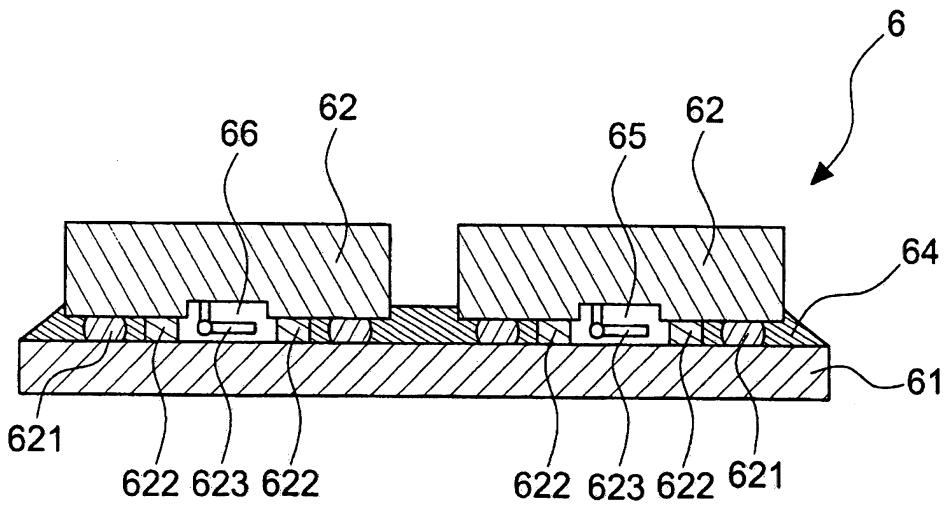


圖 11

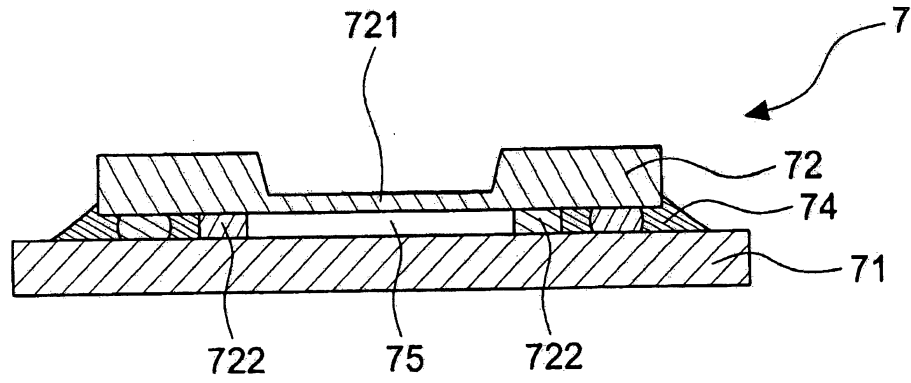


圖 12

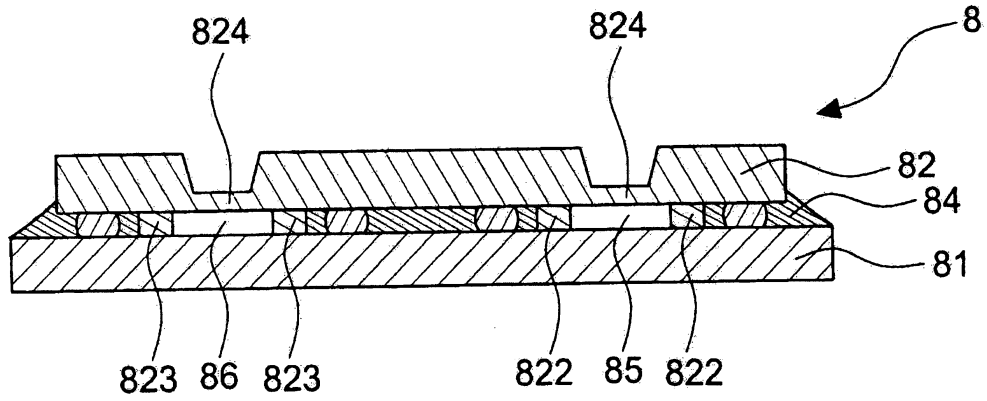


圖 13

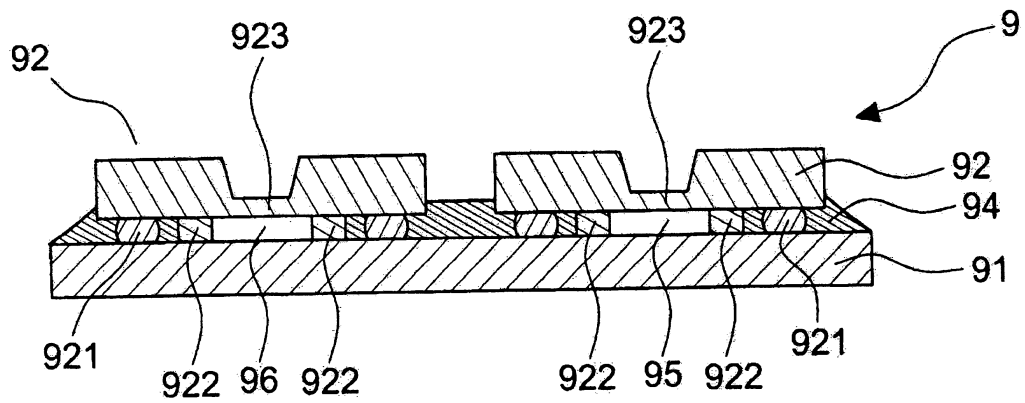


圖 14

七、指定代表圖：

(一)本案指定代表圖為：第(5)圖。

(二)本代表圖之元件符號簡單說明：

1	本發明第一實施例之封裝結構
11	基板
12	半導體元件
121	第一表面
122	凸塊
123	環狀結構
13	密閉空間
14	底膠

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)