

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P4107P1P

※申請日期：P4.3.15

※IPC 分類：

G06F9/24

(2006.01)

一、發明名稱：(中文/英文)

電腦系統與其系統晶片間省電模式指令傳輸方法

二、申請人：(共1人)

姓名或名稱：(中文/英文)

宇力電子股份有限公司

代表人：(中文/英文) 喻銘鐸

住居所或營業所地址：(中文/英文)

台北市內湖路1段246號5樓

國籍：(中文/英文) 中華民國

三、發明人：(共3人)

姓名：(中文/英文)

(1)韓志成

(2)張銘浚

(3)趙軒慶

(4)賴宗鴻

國籍：(中文/英文)

(1) - (4) 中華民國

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

一種電腦系統與其系統晶片間省電模式指令傳輸方法，藉修改基本輸出入系統（BIOS）之程式，加入可設定與第一系統晶片溝通之電源模式指令，使耦接系統晶片之週邊裝置能順利進入省電模式。

【先前技術】

電腦系統中的各元件、週邊需要藉著訊息的傳遞來運作，其中使用傳遞數位資料流的匯流排（bus），如週邊零件連接介面（Peripheral Component Interconnect, PCI）、圖形加速埠（Accelerated Graphics Port, AGP），中央處理單元（CPU）與南北橋晶片或系統記憶體間亦藉匯流排連結，複數個週邊或各元件耦接至該匯流排以傳遞訊息或資料。

如第一圖所示，習用於電腦系統中使用週邊零件連接介面（PCI）匯流排 16 耦接複數個週邊裝置 a, b, c，在支援省電模式（low power mode）之系統運作下，當其中之中央處理單元 10 接收省電指令後，會執行一 PCI 特殊指令（PCI special cycle），即藉南北橋晶片（North, South Bridge）11, 12 控制透過 PCI 匯流排 16 傳達指令，並藉基本輸出入系統（BIOS）使週邊裝置 a, b, c 進入省電模式，甚至將省電模式訊息藉各自之匯流排傳遞至系統記憶體 13 或顯示晶片 14 進入省電狀態。

美國專利第 6,357,013 號亦揭露一種電腦系統藉

PCI 等匯流排傳輸多種省電模式的指令，然而，比起目前的 PCI 架構看來，PCI 介面與所有的週邊資料傳輸，只能通過一條主要幹道來共同分享 133MB/s 的頻寬傳送資料到南橋晶片，並且資料傳輸完全以先後順序排列，如果遇到較大的資料，很容易電腦系統就會讓速度變慢，像是新發展的序列式 ATA (Serial ATA) 裝置或是 Gigabit 等級網路等高速傳輸的裝置，若運行在 PCI 架構下，效能會因為頻寬不足的現象而降低。

有別於現行 PCI 匯流排多點下傳 (Multi-Drop) 平行匯流排技術，PCI Express 引進交換式 (Switch) 點對點序列傳輸技術 (Point-to-Point)，PCI Express 在資料傳輸的實體層則是由一組單工通道 (Lane) 組成發送端與接收端，每組 PCI Express 都獨立使用自己的通道與南橋晶片傳輸，不再是共用匯流排的架構，不但免去資料傳輸互相干擾的問題，而且每個資料都有第一優先處理的特權，因此單就 PCI Express 傳輸的架構而言，相較於現行的 PCI 匯流排，將會成為電腦系統匯流排的主要選擇。

在 PCI Express 架構下，定義了對週邊裝置供應電源的 L2 與 L3 電源模式，其中 L2 電源模式是指在主電源 (Main Power) 及參考時脈 (Reference Clock) 均被移除只保留輔助電源 (Auxiliary Power) 不斷電的情況下，使裝置處於最低耗電的態樣，仍具有快速喚醒 (Wake-up) 系統的功能。而 L3 電源模式則是使裝置的主電源與參考時脈均移除且系統不提供輔助電源的狀態，若需重啟裝

置，則需透過重新開機的過程。

習知技術中，當中央處理單元與南橋晶片經訊息傳遞後完成省電模式的初始化，即定義 L2 或 L3 電源模式，作業系統直接電源管理 (OS Direct Power Management, OSPM) 模組會先初始化其省電轉換的預備，此時因為習用技術中之一進階電源管理元件 (Advanced Configuration and Power Interface, ACPI) 係設置於南橋晶片中，讓耦接南橋晶片的 PCI Express 週邊裝置得知進入省電狀態的準備。

但習知之技藝中並無考慮如何使藉 PCI Express 匯流排耦接於北橋晶片之週邊裝置亦能順利進入省電模式，如繪圖卡、高速網路卡等，故本發明係藉修改基本輸出入系統 (BIOS) 之程式，加入可設定與北橋晶片溝通之電源模式指令，並藉其中一暫存器 (register) 位元來判斷北橋晶片狀態，達到各週邊能順利進入省電模式之方法。

【發明內容】

為解決因為系統晶片沒有配置電源管理單元 (Power Management Unit, PMU) 所造成不能同時進入省電模式的問題，本發明提供一種電腦系統與其系統晶片間省電模式指令傳輸方法，藉修改基本輸出入系統 (BIOS) 之程式，加入設定與如北橋晶片等第一系統晶片溝通之電源模式指令，並藉其中一暫存器 (register) 位元來判斷第一系統晶片狀態，當連接第一系統晶片之週邊裝置進入省電模式後，即通知連接如南橋晶片等第二系統晶

片之週邊裝置進入省電模式，使耦接系統晶片之週邊裝置能順利進入省電模式。

本發明所述之方法步驟包括有：由一中央處理單元傳送系統指令至第一系統晶片，之後，設定該第一系統晶片中之第一暫存器，如控制暫存器，並執行該系統指令；同時，監視存在於輸出入系統中的第二暫存器之狀態，並於指令完成後，設定該第二暫存器，再由中央處理單元傳送系統指令至一第二系統晶片，第二系統晶片即回應該中央處理單元，並待中央處理單元傳送確認指令後，第二系統晶片即執行系統指令。

其中較佳實施例包括：先判斷電腦系統之電源模式，當決定進入省電模式後，即由一中央處理單元傳送省電模式指令至第一系統晶片，同時設定第一系統晶片中之一控制暫存器，接著，驅動耦接該第一系統晶片之週邊裝置進入該省電模式。此時，輸出入系統監視其中之狀態暫存器，並於第一系統晶片完成省電模式指令後，設定狀態暫存器，表示中央處理單元得知第一系統晶片完成指令，則傳送省電模式指令至第二系統晶片，第二系統晶片於接收後回應該中央處理單元，並待中央處理單元傳送確認指令後，驅動耦接該第二系統晶片之週邊裝置進入該省電模式。

上述之第一系統晶片最佳實施例為為一北橋晶片，第二系統晶片之最佳實施例為一南橋晶片，其中並設置一控制週邊裝置電源狀態的電源管理單元（PMU），亦藉其中之進階電源管理元件（ACPI）對其週邊裝置關閉通

訊埠，以進入該省電模式。

【實施方式】

相對於習知使用 PCI 匯流排的周邊裝置並不須回應中央處理單元電源管理訊息即進入該匯流排之省電狀態的架構，使用 PCI Express 匯流排的周邊裝置則須回應此電源管理訊號，當系統晶片收到有中央處理單元與其輸出入系統的省電指令後，再回應其進入省電模式訊息，方能使其週邊裝置順利進入省電模式。而於此架構下，僅規範耦接南橋晶片 (South Bridge) 的 PCI Express 週邊有此回應訊號的機制，但並無規範耦接於北橋晶片 (North Bridge) 的週邊如何回應此訊號，故本發明即改寫其中基本輸出入系統 (BOIS) 之內部程式，使其與北橋晶片能建立此模式下的溝通機制，如加入可設定與北橋晶片溝通之電源模式指令，並藉其中一暫存器 (register) 位元來判斷其電源狀態，當北橋晶片進入省電模式後，即通知南橋晶片之電源管理單元 (PMU)，接著由設置於南橋晶片內的進階電源管理元件 (Advanced Configuration and Power Interface, ACPI) 關閉所有週邊裝置的連接埠，使耦接南北橋晶片的週邊裝置能同步進入相同的電源模式。

如第二圖所示之訊號傳遞示意圖，其中耦接中央處理單元 20 之第一系統晶片 21 為系統晶片組 (chipset) 之一，而亦為系統晶片組之一之第二系統晶片 22 耦接該第一系統晶片 21，並且各系統晶片皆以 PCI Express 匯

器，此狀態暫存器係為聯繫第一系統晶片狀態之暫存器（步驟 S307），即當第一系統晶片完成該系統指令後（步驟 S309），該第二暫存器則會被設定，如原本為位元 0 設為位元 1（步驟 S311），故輸出入系統須藉監視此暫存器得知該第一系統晶片之狀態。

當第一系統晶片完成該指令後，中央處理單元則接著傳送該系統指令至第二系統晶片，如南橋晶片（步驟 S313），接著第二系統晶片回應收到該系統指令之訊息至中央處理單元（步驟 S315），並待中央處理單元傳送確認指令後，即執行該系統指令，以驅動耦接該第二系統晶片之週邊裝置進入該省電模式。（步驟 S317），藉此訊號傳輸流程使第一系統晶片與第二系統晶片皆能順利完成該系統指令。

第四圖則為本發明電腦系統與其系統晶片間省電模式指令傳輸之較佳實施例之流程：

當中央處理單元欲對其週邊系統下達進入省電模式之指令時，先使耦接於北橋晶片之週邊裝置進入該省電模式，接著再使耦接於南橋晶片之週邊裝置進入省電模式，以其在使用 PCI Express 匯流排的周編及其相關系統能順利進入該電源模式。

中央處理單元係須判斷系統電源模式（步驟 S401），如由作業系統傳達之命令，或使用者執行之命令，驅使電腦系統與其週邊裝置能進入有複數種階段之省電模式，如閒置狀態（idle mode）、休眠狀態（sleep mode）、關閉狀態（shutdown mode）、處理器降壓模式（step down）

等。

進入省電模式開始，中央處理單元傳送省電模式指令至第一系統晶片，如北橋晶片（步驟 S403），並設定其中一控制暫存器，如將位元 0 設為位元 1（步驟 S405）；此時，即為通知該第一系統晶片進入省電模式，驅動耦接第一系統晶片之週邊裝置進行省電模式流程（步驟 S407），此時，第一系統晶片須與其週邊裝置進行控制與回應等訊號的傳輸，使其週邊裝置能順利進入省電模式。

而耦接於中央處理單元之輸出入系統監視其中所設之一狀態暫存器（步驟 S409），輸出入系統僅監測該狀態暫存器之狀態即可得知是否第一系統已進入省電模式。當耦接第一系統晶片之週邊裝置尚未進入省電模式時，該狀態暫存器則為某一預設狀態，如位元 0，若已完成驅動耦接第一系統晶片之週邊裝置進入省電模式（步驟 S411），則該狀態暫存器則被設定，如由位元 0 設為位元 1（步驟 S413）。

之後，中央處理單元傳送省電模式指令至第二系統晶片，如南橋晶片（步驟 S415），第二系統晶片接收後，即回應中央處理單元（步驟 S417），並待中央處理單元傳送確認指令後，驅動耦接第二系統晶片之週邊裝置進入省電模式（步驟 S419）。

藉上述之流程，可順利使在 PCI Express 匯流排架構下耦接系統晶片的各週邊進入省電模式，解決在此架構下可能因為系統晶片沒有配置電源管理單元所造成不能同時進入省電模式的問題。

綜上所述，本發明為一電腦系統與其系統晶片間省電模式指令傳輸方法，修改輸出入系統中的程式，藉其中狀態暫存器來判斷第一系統晶片之狀態，並於之後通知第二系統晶片，能使耦接系統晶片之週邊裝置能順利進入省電模式，其實為一不可多得之發明物品，及具產業上之利用性、新穎性及進步性，完全符合發明專利申請要件，爰依法提出申請，敬請詳查並賜準本案專利，以保障發明者權益。

惟以上所述僅為本發明之較佳可行實施例，非因此即拘限本發明之專利範圍，故舉凡運用本發明說明書及圖示內容所為之等效結構變化，均同理包含於本發明之範圍內，合予陳明。

【圖式簡單說明】

第一圖係為習用技術電腦系統架構示意圖；

第二圖係為本發明 CPU 指令傳輸示意圖；

第三圖係為本發明電腦系統與周邊裝置訊號傳輸流程；

第四圖係為本發明電腦系統與周邊裝置訊號傳輸之實施例流程圖。

【主要元件符號說明】

中央處理單元 10

北橋晶片 11

南橋晶片	12
記憶體	13
顯示晶片	14
基本輸出入系統	15
PCI 匯流排	16
週邊裝置 a, b, c	
中央處理單元	20
第一系統晶片	21
第二系統晶片	22
電源管理單元	221
繪圖晶片	23
網路晶片	24
其他週邊	25, 26
交換單元	27
週邊裝置	271, 272
第一訊號	201
第二訊號	202
第三訊號	203
第四訊號	204

五、中文發明摘要：

一種電腦系統與其系統晶片間省電模式指令傳輸方法，藉修改基本輸出入系統（BIOS）之程式，加入可設定與第一系統晶片溝通之電源模式指令，並藉其中一暫存器（register）位元來判斷第一系統晶片狀態，當第一系統晶片進入省電模式後，即通知第二系統晶片進入省電模式，使耦接系統晶片之週邊裝置能順利進入省電模式，解決在此架構下可能因為第一系統晶片沒有配置電源管理單元（Power Management Unit, PMU）所造成不能同時進入省電模式的問題。

六、英文發明摘要：

間省電模式指令傳輸方法，其中藉該第二系統晶片中間設置之一進階電源管理元件 (ACPI) 關閉該週邊裝置之通訊埠，以進入該省電模式。

6. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中傳送至該第二系統晶片之該系統指令係傳送至該第二系統晶片之一電源管理單元。
7. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中係由該輸出入系統進行監視該第二暫存器之狀態。
8. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第一暫存器係為該第一系統晶片內之一控制暫存器。
9. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第二暫存器係為該輸出入系統內之一狀態暫存器。
10. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中於傳送該系統指令至該第二系統晶片後，該第二系統晶片即回應該中央處理單元，並待該中央處理單元傳送確認指令後，由該第二系統晶片執行該系統指令。
11. 一種電腦系統與其系統晶片間省電模式指令傳輸方法，係將該電腦系統中之一輸出入系統修改增加一狀態暫存器，藉該狀態暫存器監測一第一系統晶片與其以一 PCI Express 匯流排耦接之複數個週邊裝置之狀

態，該方法步驟包括有：

判斷該電腦系統之電源模式；

傳送一省電模式指令至該第一系統晶片，係由一中央處理單元傳送之；

設定該第一系統晶片中之一控制暫存器；

驅動耦接該第一系統晶片之週邊裝置進入該省電模式；

監視該狀態暫存器；

設定該狀態暫存器；

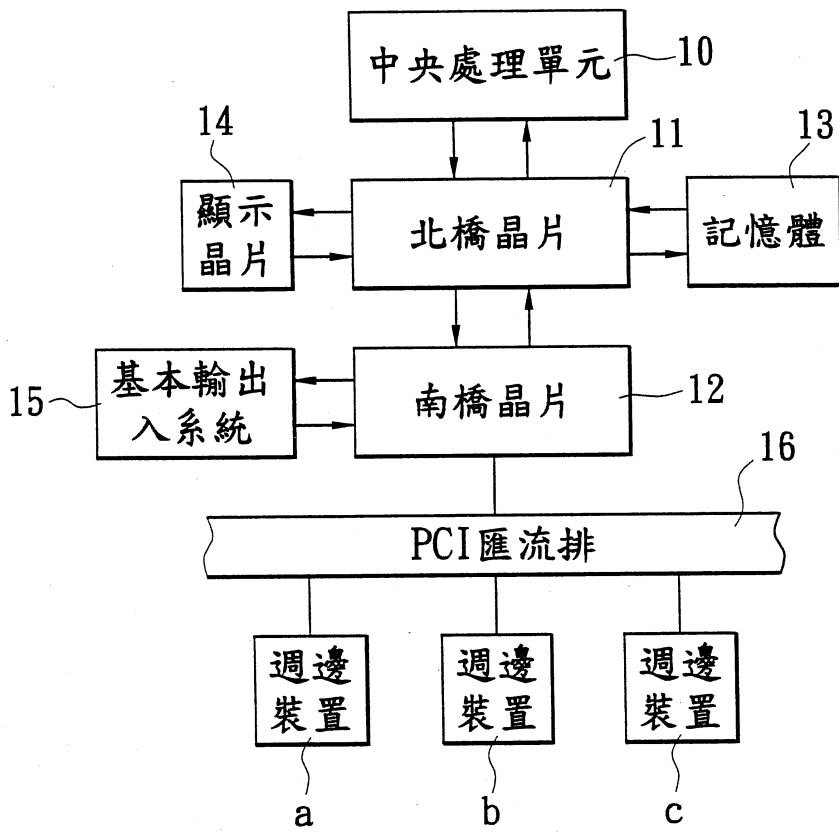
傳送該省電模式指令至一第二系統晶片；以及

驅動耦接該第二系統晶片之週邊裝置進入該省電模式。

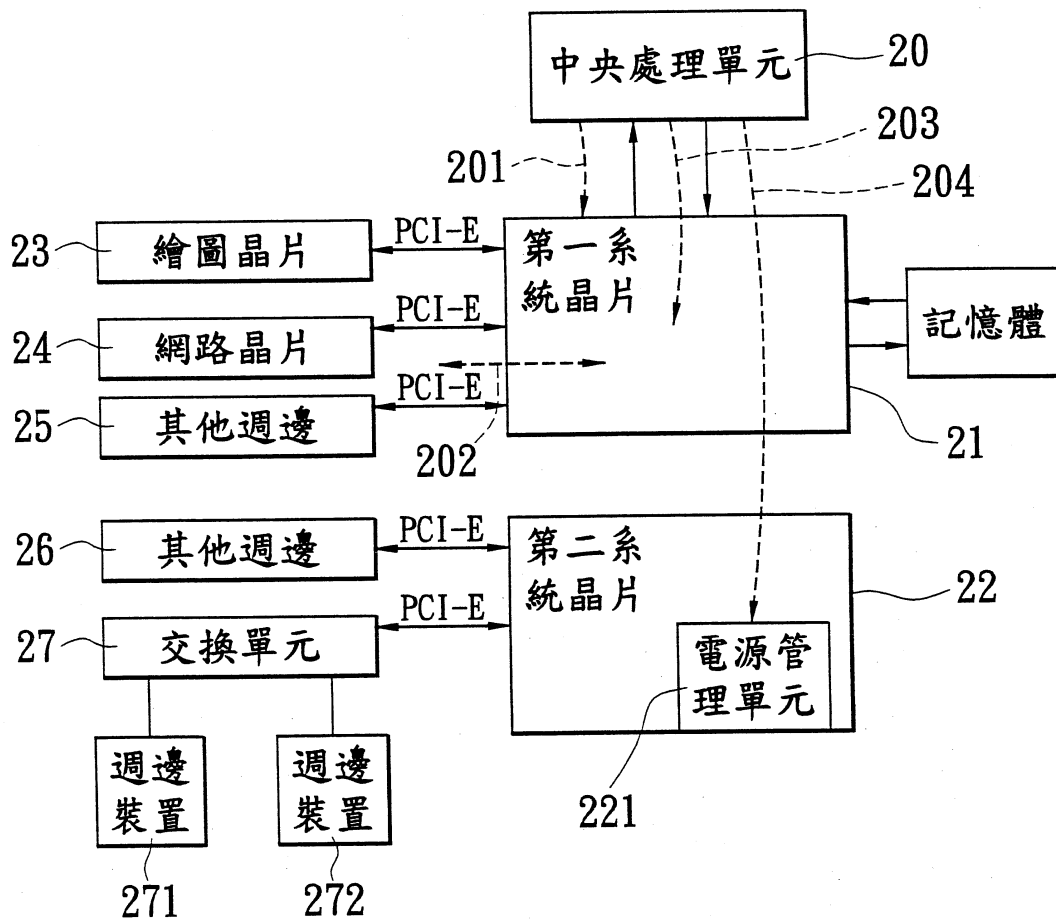
12. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第一系統晶片為一北橋晶片。
13. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第二系統晶片為一南橋晶片。
14. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中傳送至該第二系統晶片之該系統指令係傳送至該第二系統晶片之一電源管理單元。
15. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中藉一設置於第二系統晶片之一進階電源管理元件 (ACPI) 對其週邊裝置

關閉通訊埠，以進入該省電模式。

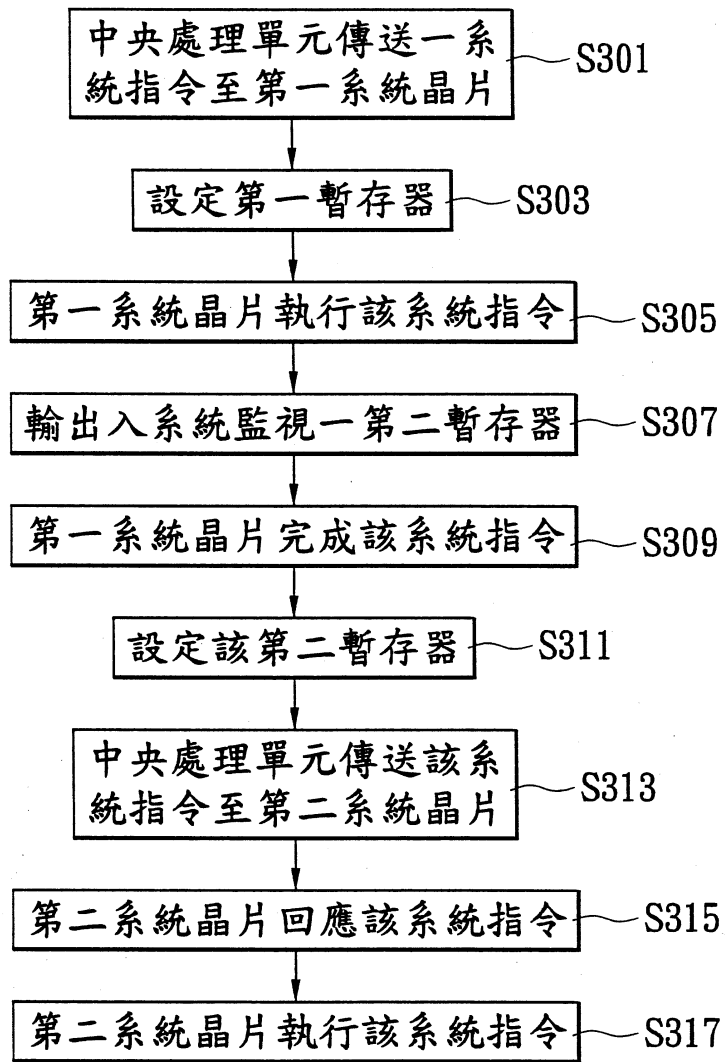
16. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中係由該輸出入系統進行監視該狀態暫存器之狀態。
17. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中於完成驅動耦接該第一系統晶片之週邊裝置進入省電模式後，設定該狀態暫存器。
18. 如申請專利範圍第 11 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中於傳送該省電模式指令至該第二系統晶片後，該第二系統晶片即回應該中央處理單元，並待該中央處理單元傳送確認指令後，驅動耦接該第二系統晶片之週邊裝置進入該省電模式。



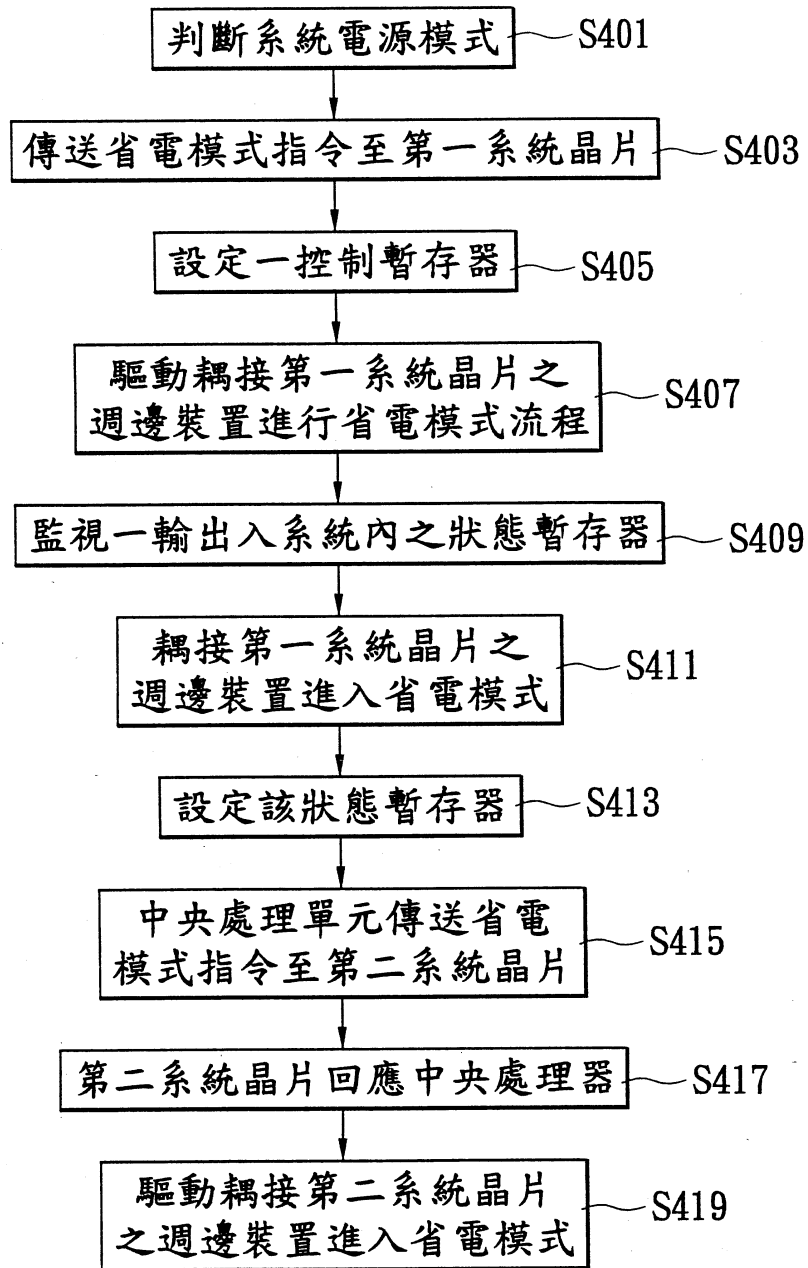
第一圖
(習知技術)



第二圖



第三圖



第四圖

七、指定代表圖：

(一)本案指定代表圖為：第(三)圖。

(二)本代表圖之元件符號簡單說明：

(本案之指定代表圖為流程圖，故無元件代表符號)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

流排耦接各自之週邊裝置，如第一系統晶片 21 至少耦接一繪圖晶片 23、一網路晶片 24 與其他週邊 25，第二系統晶片 22 亦經一 PCI Express 匯流排的交換單元 (Switch) 27 耦接有複數個週邊裝置 271, 272, 273，並與圖式中耦接的其他週邊 26。本發明更於中央處理單元 20 所耦接之輸出入系統內設定 (set) 一第二暫存器，藉以與第一系統晶片 21 內之第一暫存器建立一溝通機制，如當中央處理單元 20 藉傳送系統指令來設定該第一暫存器，當第一系統晶片 21 執行該系統指令後，即設定該第二暫存器。

其中第一系統晶片之較佳實施例為北橋晶片，第二系統晶片之較佳實施例為南橋晶片，其中所傳遞之系統指令可為省電模式指令等；並且，存在於第一系統晶片之第一暫存器之最佳實施例為一控制暫存器 (control register)，而輸出入系統中的第二暫存器之較佳實施例可為一狀態暫存器 (state register)。

如圖所示本發明中之較佳實施例，其係由中央處理單元 20 傳送第一訊號 201，如一省電模式等電源管理之指令，至第一系統晶片 21，並設定第一系統晶片 21 中之第一暫存器，如由位元 0 設為位元 1，之後第一系統晶片 21 即與以 PCI Express 匯流排耦接之週邊裝置 (如圖示之繪圖晶片 23、網路晶片 24 與其他週邊 25) 傳送第二訊號 202，其中可包括來往之控制、回應 (ACK) 等指令，藉以控制週邊裝置進入省電模式之電源管理指令。

此時，中央處理單元 20 中之輸出入系統係隨時監測

第一系統晶片 21 與其耦接之週邊裝置之電源狀態，如圖示之第三訊號 203，監測其中來往之第二訊號 202，當第一系統晶片 21 與其耦接之週邊裝置進入省電模式時，則第一系統晶片 21 會自動設定其內部的第二暫存器，待輸出入系統透過第三訊號 203 監測到第一系統晶片 21 內部的第二暫存器已被設定，如由位元 0 設為位元 1，表示中央處理單元 20 得知第一系統晶片 21 已完成省電模式程序。之後，即以圖示之第四訊號 204 通知第二系統晶片 22 進入省電模式，如將省電模式指令傳送至其中之一一電源管理單元 (Power Management Unit, PMU) 221，藉其中之進階電源管理元件 (ACPI) 對其週邊裝置關閉通訊埠等省電狀態。

請參閱第三圖所示本發明實施例之電腦系統與其系統晶片間訊號之傳輸流程圖。本發明係將電腦系統中的輸出入系統，如 BIOS，增加一狀態暫存器，並修改相關程式，藉此狀態暫存器之狀態 (0 或 1) 判斷第一系統晶片之狀態，其中系統指令之傳輸請參閱第三圖。

當中央處理單元傳送一系統指令至第一系統晶片，如北橋晶片 (步驟 S301)，即對該第一系統晶片設定其中第一暫存器，如原本為位元 0，就設為位元 1，反之亦同 (步驟 S303)；接著，第一系統晶片即執行該系統指令，如驅使週邊裝置進入省電模式的步驟等 (步驟 S305)。

於第一系統晶片進行該指令時，電腦系統中的輸出入系統即監視其中之第二暫存器之狀態，如狀態暫存

十、申請專利範圍：

1. 一種電腦系統與其系統晶片間省電模式指令傳輸方法，係將該電腦系統中之一輸出入系統修改增加一第二暫存器，藉該第二暫存器聯繫一第一系統晶片之狀態，該方法步驟包括有：
傳送一系統指令至該第一系統晶片，係由一中央處理單元傳送之；
設定該第一系統晶片中之第一暫存器；
執行該系統指令；
監視該第二暫存器之狀態；
設定該第二暫存器；
傳送該系統指令至一第二系統晶片，係由該中央處理單元傳送之；以及
執行該系統指令。
2. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第一系統晶片為一北橋晶片。
3. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該第二系統晶片為一南橋晶片。
4. 如申請專利範圍第 1 項所述之電腦系統與其系統晶片間省電模式指令傳輸方法，其中該系統指令係為一驅使週邊裝置進入一省電模式之指令。
5. 如申請專利範圍第 4 項所述之電腦系統與其系統晶片