

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5165520号
(P5165520)

(45) 発行日 平成25年3月21日(2013.3.21)

(24) 登録日 平成24年12月28日(2012.12.28)

| | | | | | |
|--------------|--------------|------------------|------|-------|---|
| (51) Int.Cl. | | F I | | | |
| HO4N | 5/335 | (2011.01) | HO4N | 5/335 | Z |
| HO4N | 9/04 | (2006.01) | HO4N | 5/335 | E |
| HO4N | 9/07 | (2006.01) | HO4N | 9/04 | B |
| | | | HO4N | 9/07 | C |

請求項の数 6 (全 42 頁)

| | | | |
|-----------|-------------------------------|-----------|-------------------------|
| (21) 出願番号 | 特願2008-256267 (P2008-256267) | (73) 特許権者 | 000002185 |
| (22) 出願日 | 平成20年10月1日(2008.10.1) | | ソニー株式会社 |
| (65) 公開番号 | 特開2010-87962 (P2010-87962A) | | 東京都港区港南1丁目7番1号 |
| (43) 公開日 | 平成22年4月15日(2010.4.15) | (74) 代理人 | 100094053 |
| 審査請求日 | 平成21年9月3日(2009.9.3) | | 弁理士 佐藤 隆久 |
| 審判番号 | 不服2011-17024 (P2011-17024/J1) | (72) 発明者 | 鈴木 敦史 |
| 審判請求日 | 平成23年8月8日(2011.8.8) | | 東京都港区港南1丁目7番1号 ソニー株式会社内 |
| | | (72) 発明者 | 新田 嘉一 |
| | | | 東京都港区港南1丁目7番1号 ソニー株式会社内 |

最終頁に続く

(54) 【発明の名称】 固体撮像装置、撮像装置、および固体撮像装置のAD変換方法

(57) 【特許請求の範囲】

【請求項1】

アナログの処理対象信号を出力する複数の単位画素が水平方向および垂直方向に沿って行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、

前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、

レベルが漸次変化する参照信号を生成する参照信号生成部と、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照信号と前記処理対象信号を比較する複数の比較部、およびAD変換用のカウンタクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウンタ動作有効期間にカウンタ動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前記処理対象信号のデジタルデータを取得するAD変換処理を行なうAD変換部と、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記AD変換部を少なくとも各色別に制御する駆動制御部と

を備え、

前記複数の垂直信号線は、

前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、

前記色分解フィルタでは、

前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれ、

前記駆動制御部は、

前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに各行の読み出し処理では、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、

各行の色成分毎の読み出し処理が、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色の単位画素についてのAD変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にAD変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する

固体撮像装置。

【請求項2】

前記駆動制御部は、

前記単位画素の配列の繰返し単位内でAD変換ゲインを各別に調整して、前記各垂直信号線の両側に位置する2列における同色の単位画素についてのAD変換が、当該同色の単位画素からの処理対象信号間で出力振幅特性差を補正するために異なるようにするべく、前記AD変換用のカウンタクロックの周波数を各行の前記繰返し単位に含まれる色成分毎に調整するクロック変換部を有する

請求項1に記載の固体撮像装置。

【請求項3】

前記駆動制御部は、

前記単位画素の配列の繰返し単位内でAD変換ゲインを各別に調整して、前記各垂直信号線の両側に位置する2列における同色の単位画素についてのAD変換が、当該同色の単位画素からの処理対象信号間で出力振幅特性差を補正するために異なるようにするべく、前記参照信号の傾きを各行の前記繰返し単位に含まれる色成分毎に調整するように前記参照信号生成部を制御する

請求項1または2に記載の固体撮像装置。

【請求項4】

前記単位画素は、物理量の変化を電荷によって検知する検知部、前記検知部で検知された電荷を画素信号に変換する画素信号生成部、入力される転送制御電位に基づいて前記検知部で検知された電荷を前記画素信号生成部へ転送する転送部、および前記画素信号生成部の電位を初期化する初期化部を有し、

前記画素部は、前記単位画素の内の一の要素を複数の単位画素で共有した構成を持つ単位画素群を有し、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位は、前記単位画素群の前記水平方向における配列の繰返し単位であり、

前記駆動制御部は、前記単位画素群を構成する前記単位画素の出力振幅特性差を補正するように、前記AD変換を各別に調整する

請求項1から3のいずれか一項に記載の固体撮像装置。

【請求項5】

電荷生成部および当該電荷生成部で生成された電荷に応じたりセットレベルと信号レベルを含む処理対象信号を出力するトランジスタを具備した単位画素が行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順

10

20

30

40

50

番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、

前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、

レベルが漸次変化する参照信号を生成する参照信号生成部と、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照信号と前記処理対象信号の前記リセットレベルおよび前記信号レベルのそれぞれについて比較する複数の比較部、およびA/D変換用のカウンタクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウンタ動作有効期間にカウンタ動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前記処理対象信号のデジタルデータを取得するA/D変換処理を行なうA/D変換部と、

10

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記A/D変換部を少なくとも各色別に制御する駆動制御部と、

前記繰返し単位内の各単位画素の出力振幅特性差に基づき、各単位画素についてのA/D変換の設定を求めて前記駆動制御部を制御する主制御部と

を備え、

20

前記複数の垂直信号線は、

前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、

前記色分解フィルタでは、

前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれ、

前記駆動制御部は、

前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに、各行の読み出し処理では、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、

30

各行の色成分毎の読み出し処理が、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色についてのA/D変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にA/D変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する

撮像装置。

【請求項6】

アナログの処理対象信号を出力する複数の単位画素が水平方向および垂直方向に沿って行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、

40

前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、

レベルが漸次変化する参照信号を生成する参照信号生成部と、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照信号と前記処理対象信号を比較する複数の比較部、およびA/D変換用のカウンタクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウンタ動作有効期間にカウンタ動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前

50

記処理対象信号のデジタルデータを取得するA D変換処理を行なうA D変換部と、

前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記A D変換部を少なくとも各色別に制御する駆動制御部と

を備え、

前記複数の垂直信号線は、

前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、

前記色分解フィルタでは、

前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれている、

固体撮像装置のA D変換方法であって、

前記駆動制御部が、

前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに、各行の読み出し処理では、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、

各行の色成分毎の読み出し処理において、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色についてのA D変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にA D変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する

固体撮像装置のA D変換方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、撮像装置、および固体撮像装置のA D変換方法に関する。

【背景技術】

【0002】

たとえば、映像機器の分野では、物理量のうちの光（電磁波の一例）を検知するCCD（Charge Coupled Device）型あるいはMOS（Metal Oxide Semiconductor）やCMOS（Complementary Metal-oxide Semiconductor）型の固体撮像装置が使われている。これらは、単位構成要素（固体撮像装置にあっては画素）によって電気信号に変換された物理量分布を電気信号として読み出す。

【0003】

また、電荷生成部で生成された信号電荷に応じた画素信号を生成する画素信号生成部に増幅用の駆動トランジスタを有する増幅型固体撮像素子（APS；Active Pixel Sensor / ゲインセルともいわれる）構成の画素を備えた増幅型固体撮像装置がある。たとえば、CMOS型固体撮像装置の多くはそのような構成をなしている。

【0004】

たとえば、単位画素がマトリクス状に配されたX - Yアドレス型固体撮像素子では、画素そのものに増幅機能を持たせるために、MOS構造などの能動素子（MOSトランジスタ）を用いて画素を構成している。すなわち、光電変換素子であるフォトダイオードに蓄積された信号電荷（光電子）を前記能動素子で増幅し、画像情報として読み出す。たとえば、画素トランジスタが2次元行列状に多数配列されて画素部が構成され、行ごとあるいは画素ごとに入射光に対応する信号電荷の蓄積が開始され、その蓄積された信号電荷に基づく電流または電圧の信号がアドレス指定によって各画素から順に読み出される。

【0005】

MOS（CMOSを含む）型においては、アドレス制御の一例として、1行分の全画素を同時にアクセスして行単位で画素信号を画素部から読み出すカラム読出方式（列並列出

10

20

30

40

50

力方式)が多く用いられている。画素部から読み出された1行分のアナログの画素信号は、アナログ-デジタル変換装置(A/D変換装置/A/D C: Analog Digital Converter)にてデジタルデータに変換することがあり、種々のA/D変換の仕組みが提案されている。

【0006】

A/D変換方式としては、回路規模や処理速度(高速化)や分解能などの観点から様々な方式が考えられているが、たとえば、参照信号比較型のA/D変換方式がある(特許文献1, 2を参照)。参照信号比較型はスロープ積分型やランプ信号比較型などとも称される。

【0007】

参照信号比較型のA/D変換方式では、デジタルデータに変換するための電圧比較用に、漸次値の変化する参照信号(ランプ波)を使用する。そして、アナログの単位信号と参照信号を比較するとともに、比較処理結果に基づくカウント動作有効期間にカウント処理を行なうことで得られるカウント値に基づいて単位信号のデジタルデータを取得する。参照信号比較型のA/D変換方式と前述のカラム読出方式を組み合わせた方式(カラムA/D方式と称する)にすることで、画素からのアナログ出力を列並列に低帯域でA/D変換ができ、高画質と高速を両立するイメージセンサに適しているといえる。

【0008】

【特許文献1】特開2007-60671号公報

【特許文献2】特開2007-60080号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、特許文献1, 2に記載の仕組みでは、カラー画像撮像時の色調整の対応のために、色別に傾きの異なる参照信号を生成して供給する個別の回路構成が必要であり、回路規模の増大が問題となる。

【0010】

本発明は、前記事情に鑑みてなされたものであり、回路規模増大の問題を緩和しつつ、各単位画素の出力振幅特性差を補正するべく、参照信号比較型のA/D変換時にゲイン調整を行なうことができる仕組みを提案することを目的とする。

【課題を解決するための手段】

【0011】

本発明の第1の観点に係る固体撮像装置は、アナログの処理対象信号を出力する複数の単位画素が水平方向および垂直方向に沿って行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、レベルが漸次変化する参照信号を生成する参照信号生成部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照信号と前記処理対象信号を比較する複数の比較部、およびA/D変換用のカウントクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウント動作有効期間にカウント動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前記処理対象信号のデジタルデータを取得するA/D変換処理を行なうA/D変換部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記A/D変換部を少なくとも各色別に制御する駆動制御部とを備え、前記複数の垂直信号線は、前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、前記色分解フィルタでは、前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれ、前記

10

20

30

40

50

駆動制御部は、前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに、各行の読み出し処理では、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、各行の色成分毎の読み出し処理が、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色の単位画素についてのA D変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にA D変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する。

【0012】

本発明の第2の観点に係る撮像装置は、電荷生成部および当該電荷生成部で生成された電荷に応じたりセットレベルと信号レベルを含む処理対象信号を出力するトランジスタを具備した単位画素が行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、レベルが漸次変化する参照信号を生成する参照信号生成部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照信号と前記処理対象信号の前記リセットレベルおよび前記信号レベルのそれぞれについて比較する複数の比較部、およびA D変換用のカウンタクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウンタ動作有効期間にカウンタ動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前記処理対象信号のデジタルデータを取得するA D変換処理を行なうA D変換部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記A D変換部を少なくとも各色別に制御する駆動制御部と、前記繰返し単位内の各単位画素の出力振幅特性差に基づき、各単位画素についてのA D変換の設定を求めて前記駆動制御部を制御する主制御部とを備え、前記複数の垂直信号線は、前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、前記色分解フィルタでは、前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれ、前記駆動制御部は、前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに、各行の読み出し処理が、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、各行の色成分毎の読み出し処理では、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色についてのA D変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にA D変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する。

【0013】

本発明の第3の観点に係る固体撮像装置のA D変換方法は、アナログの処理対象信号を出力する複数の単位画素が水平方向および垂直方向に沿って行列状に配置され、かつ、前記水平方向における前記単位画素の配列の繰返し単位内で前記処理対象信号を順番に垂直方向に読み出すことができるように前記複数の単位画素の間に複数の垂直信号線が配線されている画素部と、前記複数の単位画素の各々に対応するように行列状に配置された複数色の色フィルタを有し、各前記単位画素の処理対象信号を各々の色成分に対応させるカラー撮像用の色分解フィルタと、レベルが漸次変化する参照信号を生成する参照信号生成部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位ごととなるように、前記複数の垂直信号線の各々に接続され、前記参照信号が共通に供給されて前記参照

10

20

30

40

50

信号と前記処理対象信号を比較する複数の比較部、およびA/D変換用のカウントクロックの供給を共通に受けて前記複数の比較部の各々の比較結果に基づくカウント動作有効期間にカウント動作を行なう複数のカウンタ部を有し、前記カウンタ部の出力データに基づき前記処理対象信号のデジタルデータを取得するA/D変換処理を行なうA/D変換部と、前記画素部の前記水平方向における前記単位画素の配列の繰返し単位に拘わらず前記処理対象信号を同時に垂直方向に読み出すように制御するとともに、カラー撮像におけるホワイトバランスを調整するために、前記参照信号生成部および前記A/D変換部を少なくとも各色別に制御する駆動制御部とを備え、前記複数の垂直信号線は、前記画素部において、各々の水平方向の両側に位置する2列を含む複数列の単位画素の処理信号を出力するように、当該複数列の単位画素に接続され、前記色分解フィルタでは、前記各垂直信号線の両側に位置する2列において同色の色フィルタが、当該2列の一方の列と他方の列とで異なる行に含まれている、固体撮像装置のA/D変換方法であって、前記駆動制御部が、前記複数の単位画素の処理対象信号を行毎に順番に読み出すように制御するとともに、各行の読み出し処理において、各行の複数の単位画素の処理対象信号を色成分毎の順番で読み出すように制御し、各行の色成分毎の読み出し処理では、前記同色の色フィルタの色成分を前記一方の列から読み出す場合と、前記他方の列から読み出す場合とで、当該2列の同色についてのA/D変換が、前記同色のフィルタの色成分の処理対象信号間で出力振幅特性差を補正するように当該2列の間で異なることを特徴とし、さらに前記行毎に且つ色成分毎にA/D変換を調整し、カラー撮像におけるホワイトバランスを前記行毎に且つ色成分毎に調整する。

10

20

【発明の効果】

【0017】

本発明の一形態では、回路規模増大の問題を緩和しつつ、各単位画素の出力振幅特性差を補正するべく、参照信号比較型のA/D変換ゲイン調整を各別に行なうことができる。

【発明を実施するための最良の形態】

【0018】

以下、図面を参照して本発明の実施形態について詳細に説明する。各機能要素について実施形態別に区別する際は、A, B, C, ...のように大文字の英語の参照子を付して記載し、区別しないで説明する際は参照子を割愛して記載する。図面においても同様である。

【0019】

以下においては、CMOS型の固体撮像装置をデバイスとして使用した場合を例に説明する。特に断りのない限り、CMOS型の固体撮像装置は、全ての単位画素がnMOS(nチャンネル型のMOSトランジスタ)よりなり、信号電荷は負電荷(電子)であるものとして説明する。ただしこれは一例であって、対象となるデバイスはMOS型の固体撮像装置に限らないし、単位画素がpMOS(pチャンネル型のMOSトランジスタ)で構成されていてもよいし、信号電荷は正電荷(正孔・ホール)であってもよい。

30

【0020】

説明は以下の順序で行なう。

1. 固体撮像装置の第1実施形態(参照信号の傾き調整でゲイン調整/A/D変換部が色分離フィルタ配列ごと)
2. 固体撮像装置の第2実施形態(参照信号の傾き調整でゲイン調整/A/D変換部が単位画素ごと)
3. 固体撮像装置の第3実施形態(A/D変換用のクロック周波数調整でゲイン調整)
4. 固体撮像装置の第4実施形態(参照信号の傾き調整でゲイン調整/A/D変換部が単位画素群ごと)
5. 撮像装置(第5実施形態)

40

【0021】

< 1. 固体撮像装置の第1実施形態 >

図1は、本発明に係る固体撮像装置の一実施形態であるCMOS型の固体撮像装置(CMOSイメージセンサ)の第1実施形態の概略構成図である。

50

【 0 0 2 2 】

第1実施形態の固体撮像装置1Aは、複数個の単位画素3が2次元マトリクス状に配列された画素部10を有し、この画素部10をカラー撮像対応にしている。すなわち、画素部10における各電荷生成部の電磁波(本例では光)が入射される受光面には、カラー画像を撮像するための複数色の色フィルタの組合せからなる色分解フィルタの何れかの色フィルタが設けられている。

【 0 0 2 3 】

図示した例は、ベイヤー(Bayer)配列の基本形のカラーフィルタを用いており、正方格子状に配された単位画素3がR(赤), G(緑), B(青)の3色カラーフィルタに対応するように、色分離フィルタの繰返単位が 2×2 画素で配されて画素部10を構成している。行方向において、Rと隣接するGをGr、Bと隣接するGをGb、と記載する。

10

【 0 0 2 4 】

奇数行奇数列には第1のカラー(赤; R)を感知するための第1のカラー画素を配し、奇数行偶数列には第2のカラー(緑; Gr)を感知するための第2のカラー画素を配する。さらに、偶数行奇数列には第3のカラー(緑; Gb)を感知するための第3のカラー画素を配し、偶数行偶数列には第4のカラー(青; B)を感知するための第4のカラー画素を配している。第2のカラー(緑; Gr)と第3のカラー(緑; Gb)は、何れもG色で同じである。これにより、第1実施形態の固体撮像装置1Aは、行ごとに異なったR/Gr、またはGb/Bの2色のカラー画素が市松模様状に配置されることで、画素部10をカラー撮像対応にしている。このようなベイヤー配列の基本形のカラーフィルタの色配列は、行方向および列方向の何れについても、R/GrまたはGb/Bの2色が2つごとに繰り返される。

20

【 0 0 2 5 】

図1では、簡単のため行および列の一部を省略して示しているが、現実には、各行や各列には、数十から数千の単位画素3が配置される。後述するように、単位画素3は検知部の一例である受光素子(電荷生成部)としてのフォトダイオードの他にたとえば、電荷転送用やリセット用や増幅用などの3個あるいは4個のトランジスタを有する画素内アンプを有する。単位画素3からは画素信号電圧 V_x が出力される。

【 0 0 2 6 】

垂直信号線19の画素信号電圧 V_x は、時間系列として、基準レベルとしての画素信号の雑音を含むリセットレベル S_{rst} (リセット成分 V_{rst} を表わす)の後に信号レベル S_{sig} が現れるものである。信号レベル S_{sig} はリセットレベル S_{rst} に信号成分 V_{sig} を加えたレベルで、 $S_{sig} (= S_{rst} + V_{sig}) - S_{rst}$ で信号成分 V_{sig} が得られる。

30

【 0 0 2 7 】

固体撮像装置1Aはさらに、CDS(Correlated Double Sampling; 相関2重サンプリング)処理機能やデジタル変換機能をなすAD変換部250が列並列に設けられているコラムAD処理部26を有する。コラムAD処理部26におけるAD変換処理過程で、リセットレベルと信号レベルの各AD変換結果の差分処理も同時に行なうことで、デジタル領域でCDS処理を行なう構成を採っている。

【 0 0 2 8 】

固体撮像装置1Aはさらに、駆動制御部7、単位画素3に画素信号読出用の動作電流(読出電流)を供給する読出電流源部24と、コラムAD処理部26にAD変換用の参照信号 SL_{Pdc} を供給する参照信号生成部27と、出力部28を備えている。図では、参照信号生成部27を固体撮像装置1内に設けているが、固体撮像装置1の外部に設けてもよい。

40

【 0 0 2 9 】

駆動制御部7は、画素部10の信号を順次読み出すための制御回路機能の実現のため水平走査部12(列走査回路)、垂直走査部14(行走査回路)、および通信・タイミング制御部20を備えている。水平走査部12は、データ転送動作時に読み出すべきデータのコラム位置を指示する。

【 0 0 3 0 】

水平走査部12は、図示を割愛するが、列アドレスや列走査を制御する水平アドレス設

50

定部や水平駆動部などを有する。垂直走査部 14 は、図示を割愛するが、行アドレスや行走査を制御する垂直アドレス設定部や垂直駆動部などを有する。水平走査部 12 や垂直走査部 14 は、通信・タイミング制御部 20 から与えられる制御信号 CN_1, CN_2 に応答して行・列の選択動作（走査）を開始する。

【0031】

単位画素 3 は、行選択用の行制御線 15 を介し垂直走査部 14 と、また垂直信号線 19 を介しカラム AD 処理部 26 の垂直信号線 19 ごとに設けられている AD 変換部 250 と、接続されている。行制御線 15 は垂直走査部 14 から単位画素 3 に入る配線を示す。

【0032】

垂直走査部 14 は、画素部 10 の行を選択し、その行に必要なパルスを供給するものである。垂直走査部 14 の垂直アドレス設定部は、信号を読み出す行（読出し行：選択行や信号出力行とも称する）の他に、電子シャッタ用の行なども選択する。

10

【0033】

通信・タイミング制御部 20 は、端子 5a を介して入力されるマスタークロック CLK0 に同期したクロックをデバイス内の各部（走査部 12, 14 やカラム AD 処理部 26）に供給するタイミングジェネレータ（読出アドレス制御装置の一例）の機能部を備える。さらに、通信・タイミング制御部 20 は、通信インタフェースの機能部を備える。通信インタフェースの機能部は、端子 5a を介して外部の主制御部からマスタークロック CLK0 を受け取り、端子 5b を介して外部の主制御部との間で、動作モードなどを指令するデータを受け取り、また、固体撮像装置 1A の情報を含むデータを出力する。

20

【0034】

たとえば、通信・タイミング制御部 20 は、PLL（位相同期ループ回路）などを利用して内部クロックを生成するクロック変換部の機能を持つクロック変換部 20a および通信機能や各部を制御する機能を持つシステム制御部 20bなどを有する。クロック変換部 20a は、端子 5a を介して入力されるマスタークロック CLK0 に基づき、マスタークロック CLK0 よりも高速周波数のパルスを生成する逡倍回路を内蔵しており、カウントクロック C Kcnt1 やカウントクロック C Kdac1 などの内部クロックを生成する。

【0035】

出力部 28 は、データ転送用の信号線（転送配線）である水平信号線 18 上の信号（デジタルデータではあるが小振幅）を検出するセンスアンプ 28a（S・A）と、固体撮像装置 1A と外部とのインタフェース機能をなすインタフェース部 28b（IF 部）を有する。インタフェース部 28b の出力は出力端 5c に接続されており、映像データが後段回路に出力される。出力部 28 は、センスアンプ 28a とインタフェース部 28b との間に、各種のデジタル演算処理を行なうデジタル演算部 29 を設けてもよい。

30

【0036】

第 1 実施形態では、色別ゲイン調整のため、行方向に関して、従前のカラム AD 方式のように行方向について一斉読出しにするのではなく、同色の色情報を持つ画素信号電圧 V_x ごとに順番に読み出して、カラム AD 方式によりデジタルデータに変換する方式を採る。この対応のため、先ず画素部 10 は、同色の単位画素 3 ごとに行制御線 15 を備える。

【0037】

また、画素部 10 とカラム AD 処理部 26 との接続関係に関して、第 1 実施形態では、色分離フィルタの行方向の繰返し単位ごとに 1 つの垂直信号線 19 を介して画素信号電圧 V_x がカラム AD 処理部 26 に供給されるように構成している。「色分離フィルタの行方向の繰返し単位ごと」を、以下、「色分離フィルタ配列ごと」と称する。

40

【0038】

たとえば、R, Gr, Gb, B の色フィルタがベイヤー配列とされている色分離フィルタを使用するときには、奇数行では、当該行の全ての R 色の単位画素 3 に共通に接続される R 用の行制御線 15_R と当該行の全ての Gr 色の単位画素 3 に共通に接続される Gr 用の行制御線 15_Gr が設けられる。また、偶数行では、当該行の全ての Gb 色の単位画素 3 に共通に接続される Gb 用の行制御線 15_Gb と、当該行の全ての B 色の単位画素 3 に共通に接続さ

50

れるB用の行制御線15_Bが設けられる。

【0039】

2列分の単位画素3(2つの垂直列)つまり色分離フィルタ配列ごとに、垂直信号線19を介して、画素信号電圧V_xがカラムAD処理部26のAD変換部250に供給される。後述する第2実施形態との対比では、AD変換部250の数を半分にできる利点がある。一方、行内でR, Gr(奇数行のとき)やGb, B(偶数行のとき)の画素信号電圧V_xを順番に読み出す必要があるので、第1実施形態を適用しない従来構成と同じフレームレートにする場合、通常よりも2倍の速度で垂直走査駆動(倍速駆動)を行なう必要がある。

【0040】

[カラムAD回路と参照信号生成部の詳細]

AD変換方式としては、回路規模や処理速度(高速化)や分解能などの観点から様々な方式が考えられるが、本実施形態では、参照信号比較型のAD変換方式を採用する。この手法は、簡単な構成でAD変換器が実現できるため、並列に設けても回路規模が大きくなるという特徴を有している。参照信号比較型のAD変換に当たっては、変換開始(比較処理の開始)から変換終了(比較処理の終了)までの時間に基づいてカウント動作有効期間T_{en}を決定し、その期間のクロック数に基づき処理対象信号をデジタルデータに変換する。カウント動作有効期間T_{en}を示す信号をカウンティネーブル信号ENとする。

【0041】

参照信号比較型AD変換方式を採用する場合に、考え方としては、参照信号生成部27も列並列で(本実施形態では色分離フィルタ配列ごとに)設けることも考えられる。たとえば、各画素列に比較器と参照信号発生器を設け、自列の比較器の比較結果を基に、逐次、参照信号の値を対応する列の参照信号発生器で変化させていく構成を採る場合である。しかしながらこれでは回路規模や消費電力が増える。そこで、本実施形態では、参照信号生成部27を全列共通に使用する構成を採り、参照信号生成部27から発生される参照信号SLP_{adc}を色分離フィルタ配列ごとのAD変換部250が共通に使用する構成にする。

【0042】

このため、参照信号生成部27は、DA変換部270(DAC; Digital Analog Converter)を有する。DA変換部270は、通信・タイミング制御部20からの制御データCN₄で示される初期値からカウントクロックCK_{dac1}に同期して、制御データCN₄で示される傾き(変化率)の参照信号SLP_{adc}を生成する。カウントクロックCK_{dac1}はカウンタ部254用のカウントクロックCK_{cnt1}と同一にしてもよい。参照信号SLP_{adc}は、全体的にある傾きを持って線形に変化する波形を持つものであればよく、その変化が滑らかなスロープ状を呈するものであってもよいし、階段状に順次変化するものであってもよい。

【0043】

参照信号比較型のAD変換に当たっては、比較部252による参照信号SLP_{adc}と画素信号電圧V_xとの比較結果に基づいてカウント動作有効期間T_{en}を決定し、カウンティネーブル信号ENがアクティブな期間のカウントクロックCK_{cnt1}のクロック数に基づきアナログの処理対象信号(画素信号電圧V_x)をデジタルデータに変換する。

【0044】

リセットレベルS_{rst}についての処理をプリチャージ相(P相と省略して記すこともある)の処理と称し、信号レベルS_{sig}についての処理をデータ相(D相と省略して記すこともある)の処理と称する。P相の処理後にD相の処理を行なう場合、D相の処理はリセットレベルS_{rst}に信号成分V_{sig}を加えた信号レベルS_{sig}についての処理となる。

【0045】

カウント動作有効期間T_{en}の取り方は、AD変換部250にてP相レベルとD相レベルの間の差分処理を行なうこととも関係し様々な手法が考えられる。たとえば一般的には、各相の処理時に何れも、カウント開始を参照信号SLP_{adc}の変化開始時点としカウント終了を参照信号SLP_{adc}と処理対象信号電圧とが一致する時点(事実上は交差する時点:以下同様)とする第1処理例を採り得る。P相・D相の何れのAD変換処理時にも、比較出力C_oの変化点に対して前半でカウントを行なう方式(前半カウント方式と称する)である。

10

20

30

40

50

【 0 0 4 6 】

1画素の信号成分 V_{sig} のデジタルデータ D_{sig} を取得するための P 相・D 相のカウント処理において、カウンタを、ダウンカウント動作とアップカウント動作を切り替えて動作させると、CDS 処理も同時に実現でき効率的である。P 相処理で得られる信号レベル S_{sig} のデジタルデータを D_{rst} 、信号成分 V_{sig} のデジタルデータを D_{sig} とすると、D 相処理で得られるデジタルデータは $D_{rst} + D_{sig}$ となる。ここで、P 相・D 相でカウントモードを異ならせると $D_{rst} + D_{sig} - D_{rst} = D_{sig}$ (あるいはその負の値) の演算結果が D 相処理後に自動的に取得される。

【 0 0 4 7 】

第 1 処理例に対する変形例として、P 相・D 相の何れの A/D 変換処理時にも、比較出力 C_o の変化点に対して後半でカウントを行なう方式(後半カウント方式と称する)にしてもよい。P 相・D 相の差分処理を、カウント動作有効期間 T_{en} を同一(後半カウント方式)にしたまま、カウントモードを異ならせることで、実現する方式にすることもできる。

10

【 0 0 4 8 】

各相の処理で、カウント動作有効期間 T_{en} の取り方を異ならせる第 2 処理例を採ることもできる。この場合、各相の処理の何れか一方は、カウント開始を参照信号 SL_{Padc} の変化開始時点としカウント終了を参照信号 SL_{Padc} と処理対象信号電圧とが一致する時点とする。他方は、カウント開始を参照信号 SL_{Padc} と処理対象信号電圧とが一致する時点としカウント終了をその回の規定カウント数に到達する時点(典型的には最大 A/D 変換期間が到達した時点)とする。P 相・D 相の一方の A/D 変換処理時には比較出力 C_o の変化点に対して前半でカウントを行ない、P 相・D 相の他方の A/D 変換処理時には比較出力 C_o の変化点に対して後半でカウントを行なう手法(前後半カウント方式と称する)である。

20

【 0 0 4 9 】

後半カウントの考え方は、フルレンジのデジタルデータを D_m 、画素信号電圧 V_x のデジタルデータを D_x としたとき、後半カウントで得られるデータは $D_m - D_x$ (つまり D_x に対しては補数)になることを利用するものである。この特質と前半カウントで得られるデータの特質(実数)を利用するのが前後半カウント方式である。この場合、カウンタは、P 相・D 相のカウント処理において、ダウンカウント動作とアップカウント動作の何れか一方のみで動作すればよく、この場合も、CDS 処理も同時に実現できる。

【 0 0 5 0 】

すなわち、P 相処理時の初期値を D_{ini} とすると、P 相処理で得られるデジタルデータは $D_{ini} \pm D_{rst}$ になり、その後の D 相処理で得られるデジタルデータは $\{ (D_{ini} \pm D_{rst}) \pm (D_m - (D_{sig} + D_{rst})) \}$ になる。“ \pm ” は、カウントモードに依存し、アップモード時は“+”、ダウンモード時は“-”である。ここで、アップモード時は、 $D_{ini} = -D_m$ にすることで、D 相処理後に $-D_{sig}$ が自動的に取得されるし、ダウンモード時は、 $D_{ini} = D_m$ にすることで、 D_{sig} が D 相処理後に自動的に取得される。

30

【 0 0 5 1 】

考え方としては、P 相処理結果と D 相処理結果を独立に保持し、A/D 変換部 250 の後段(たとえばデジタル演算部 29)で P 相レベルと D 相レベルの間の差分処理を行なう第 3 処理例にすることも考えられる。P 相データと D 相データを個別に出力部 28 側に転送し、デジタル演算部 29 で CDS 処理を行なうということである。参照信号 SL_{Padc} の傾き方向(正か負か)との組合せも考慮すれば、さらに、種々の態様を採り得ることになる。

40

【 0 0 5 2 】

何れの処理例においても、原理的には、コンパレータ(電圧比較器)に参照信号 SL_{Padc} を供給し、垂直信号線 19 を介して入力されたアナログの画素信号を参照信号 SL_{Padc} と比較する。その後、カウント動作有効期間 T_{en} に入るとクロック信号でのカウント(計数)を開始することによって、指定されているカウント動作有効期間 T_{en} におけるクロック数をカウントすることで A/D 変換を行なう。

【 0 0 5 3 】

参照信号比較型の A/D 変換を行なうため、本実施形態の A/D 変換部 250 は、比較部 2

50

5 2 (COMP) と、カウント動作制御部 2 5 3 (EN 生成) と、カウンタ部 2 5 4 を備える。カウンタ部 2 5 4 のクロック端子 CK には、他のカウンタ部 2 5 4 のクロック端子 CK と共通に、通信・タイミング制御部 2 0 からカウントクロック CKcnt1 が入力されている。好ましくは、カウンタ部 2 5 4 は、アップカウントモードとダウンカウントモードを切替可能なものにする。本例ではさらに、カウンタ部 2 5 4 の後段に、水平転送用のラッチ 2 5 7 (メモリ) を内蔵したデータ記憶部 2 5 6 を備える。

【 0 0 5 4 】

比較部 2 5 2 は、参照信号生成部 2 7 で生成される参照信号 SLPadc と、選択行の単位画素 3 から垂直信号線 1 9 (H 1, H 2, ..., H h) を経由し得られるアナログの画素信号電圧 V x を比較する。比較部 2 5 2 は、参照信号 SLPadc と画素信号電圧 V x が一致したとき比較出力 Co (コンパレート出力) を反転する。

10

【 0 0 5 5 】

カウント動作制御部 2 5 3 は、処理対象信号である画素信号電圧 V x について、N ビット分のデータを取得するように、AD 変換部 2 5 0 のカウンタ部 2 5 4 の動作期間を制御する。カウント動作制御部 2 5 3 は、カウントイネーブル信号 EN をカウンタ部 2 5 4 に供給して、カウンタ部 2 5 4 のカウント動作期間を制御する。

【 0 0 5 6 】

カウント動作制御部 2 5 3 は、比較部 2 5 2 からの比較出力 Co を参照して、比較部 2 5 2 の比較出力 Co と一定の関係を持つ次のカウント動作有効期間 Ten を規定するカウントイネーブル信号 EN を生成する。これらの実現のため、参照信号生成部 2 7 からカウント動作制御部 2 5 3 に制御情報が供給される。「制御情報」は、DA 変換部 2 7 0 の構成や、それに対応したカウント動作制御部 2 5 3 の具体的な構成に適合したものが使用される。カウンタ部 2 5 4 は、カウント動作制御部 2 5 3 からのカウントイネーブル信号 EN のアクティブ期間をカウントクロック CKcnt1 でカウントし、カウント結果を保持する。

20

【 0 0 5 7 】

このような構成において、AD 変換部 2 5 0 は、画素信号読出期間において、カウント動作を行ない、カウント結果を出力する。すなわち、まず、比較部 2 5 2 では、参照信号生成部 2 7 からの参照信号 SLPadc と、垂直信号線 1 9 を介して入力される画素信号電圧 V x を比較する。双方の電圧が同じになると、比較部 2 5 2 の比較出力 Co が反転する。たとえば比較部 2 5 2 は、電源電位などの H レベルをインアクティブ状態として、画素信号電圧 V x と参照信号 SLPadc とが一致したときに L レベル (アクティブ状態) へ遷移させる。

30

【 0 0 5 8 】

通信・タイミング制御部 2 0 から各 AD 変換部 2 5 0 のカウンタ部 2 5 4 には、カウンタ部 2 5 4 の各相でのカウントモード (アップかダウンか) や、P 相のカウント処理における初期値 D ini の設定やりセット処理などを指示する制御信号 CN_5 が入力されている。

【 0 0 5 9 】

比較部 2 5 2 の入力端 (+) は他の比較部 2 5 2 の入力端 (+) と共通に参照信号生成部 2 7 で生成される参照信号 SLPadc が入力され、入力端 (-) には対応する垂直列の垂直信号線 1 9 が接続され画素部 1 0 からの画素信号電圧 V x が個々に入力される。

【 0 0 6 0 】

データ記憶部 2 5 6 を設けない場合、カウンタ部 2 5 4 には、水平走査部 1 2 から制御線 1 2 c (列走査線) を介して制御パルス (水平走査パルス) が入力される。カウンタ部 2 5 4 は、カウント結果を保持するラッチ機能を有しており、制御線 1 2 c を介しての制御パルスによる指示があるまでは、カウンタ出力値を保持する。因みに、出力部 2 8 側に通知されるデータは、参照信号 SLPadc のステップ変更直前のカウント値にする方式と、参照信号 SLPadc のステップ変更直後のカウント値にする方式の何れをも採り得る。どちらを採るかでデータとしては 1 L S B 分の差があるが、全体として 1 L S B 分シフトして出力されるだけであり、量子化誤差の範疇と考えるとよい。比較出力 Co が反転してからデータを確定させる点を考慮すれば、後者の方が回路構成がコンパクトになると考えられる。

40

【 0 0 6 1 】

50

水平走査部 1 2 や垂直走査部 1 4 などの駆動制御部 7 の各要素は、画素部 1 0 とともに、半導体集積回路製造技術と同様の技術を用いて単結晶シリコンなどの半導体領域に一体的に形成される。いわゆる 1 チップもの（同一の半導体基板上に設けられているもの）として、本実施形態の固体撮像装置 1 A が構成される。

【 0 0 6 2 】

固体撮像装置 1 A は、このように各部が半導体領域に一体的に形成された 1 チップとして形成された形態であってもよい。図示を割愛するが、画素部 1 0、駆動制御部 7、コラム A D 処理部 2 6 などの各種の信号処理部の他に、撮影レンズ、光学ローパスフィルタなどの光学系をも含む状態で、これらを纏めてパッケージングされた撮像機能を有するモジュール状の形態としてもよい。

10

【 0 0 6 3 】

個々の A D 変換部 2 5 0 の出力側は、たとえば、カウンタ部 2 5 4 の出力を水平信号線 1 8 に接続することができる。図示のように、カウンタ部 2 5 4 の後段に、このカウンタ部 2 5 4 の保持したカウント結果を保持するラッチ 2 5 7 を具備したメモリ装置としてのデータ記憶部 2 5 6 を備える構成を採ることもできる。データ記憶部 2 5 6 は、通信・タイミング制御部 2 0 から制御信号 CN_9 で指示されたタイミングでカウンタ部 2 5 4 から出力されたカウントデータを保持・記憶する。

【 0 0 6 4 】

水平走査部 1 2 は、コラム A D 処理部 2 6 の各比較部 2 5 2 とカウンタ部 2 5 4 とが、それぞれが担当する処理を行なうのと並行して、各データ記憶部 2 5 6 が保持していたカウント値を読み出す読出走査部の機能を持つ。データ記憶部 2 5 6 の出力は、水平信号線 1 8 に接続されている。

20

【 0 0 6 5 】

水平信号線 1 8 は、A D 変換部 2 5 0 のビット幅分やその 2 倍幅分（たとえば相補出力とするとき）の信号線を有し、各出力線に対応したセンスアンプ 2 8 a を有する出力部 2 8 に接続される。水平信号線 1 8 の水平転送チャンネルは 1 つに限らず、複数チャンネルにし複数コラムずつグループ化してデータ転送を行なってもよい。カウンタ部 2 5 4、データ記憶部 2 5 6、および水平信号線 1 8 はそれぞれ、N ビットに対応した構成を採る。

【 0 0 6 6 】

データ記憶部 2 5 6 を設けない場合、カウンタ部 2 5 4 には、水平走査部 1 2 から制御線 1 2 c（列走査線）を介して制御パルス（水平走査パルス）が入力される。カウンタ部 2 5 4 は、カウント結果を保持するラッチ機能を有しており、制御線 1 2 c を介しての制御パルスによる指示があるまでは、カウンタ出力値を保持する。因みに、出力部 2 8 側に通知されるデータは、参照信号 SLPadc のステップ変更直前のカウント値にする方式と、参照信号 SLPadc のステップ変更直後のカウント値にする方式の何れをも採り得る。どちらを採るかデータとしては 1 L S B 分の差があるが、全体として 1 L S B 分シフトして出力されるだけであり、量子化誤差の範疇と考えるとよい。比較出力 Co が反転してからデータを確定させる点を考慮すれば、後者の方が回路構成がコンパクトになると考えられる。

30

【 0 0 6 7 】

水平走査部 1 2 や垂直走査部 1 4 などの駆動制御部 7 の各要素は、画素部 1 0 とともに、半導体集積回路製造技術と同様の技術を用いて単結晶シリコンなどの半導体領域に一体的に形成される。いわゆる 1 チップもの（同一の半導体基板上に設けられているもの）として、本実施形態の固体撮像装置 1 A が構成される。

40

【 0 0 6 8 】

< 参照信号生成部：基本構成 >

図 2 は、第 1 実施形態の固体撮像装置 1 A に使用される参照信号生成部 2 7 の D A 変換部 2 7 0 の構成例を示す図である。図 2 A は、参照信号比較型の A D 変換処理におけるゲイン（A D 変換ゲイン）を説明する図である。

【 0 0 6 9 】

D A 変換部 2 7 0 は、定電流源の組合せで構成されている電流源部 3 0 2 と、カウンタ

50

部 3 1 2 と、オフセット生成部 3 1 4 と、電流源制御部 3 1 6 と、基準電流値 I_0 を設定する基準電流源部 3 3 0 を備え、電流出力型の D A 変換回路となっている。電流源部 3 0 2 の電流出力端には、電流電圧変換用の素子として、抵抗値 R_{340} の抵抗素子 3 4 0 が接続されている。電流源部 3 0 2、電流源制御部 3 1 6、抵抗素子 3 4 0 で、電流電圧変換部 3 0 1 が構成され、電流源部 3 0 2 と抵抗素子 3 4 0 との接続点の発生する電圧が参照信号 SLPadc として利用される。

【 0 0 7 0 】

電流源部 3 0 2 は、規定電流値を出力する定電流源 3 0 4 を有する。電流源部 3 0 2 の各定電流源 3 0 4 の電流値を如何様に設定するかや、どのように配列して制御するかは様々である。ここでは、理解を容易にするため、一例として、定電流源 3 0 4 は、ビット分の定電流源 3 0 4 を有し、各定電流源 3 0 4 は基準電流源部 3 3 0 により設定された基準電流値 I_0 に対してビットの重みを持つ電流を出力するものとする。

10

【 0 0 7 1 】

1 2 ビット対応とする場合、0 ビット目の定電流源 3 0 4_0 は $2^0 \times I_0$ (“^” はべき乗)、1 ビット目の定電流源 3 0 4_1 は $2^1 \times I_0$ 、...、1 1 ビット目の定電流源 3 0 4_11 は $2^{11} \times I_0$ を出力する。

【 0 0 7 2 】

定電流源 3 0 4 の各電流出力端は共通に接続され、さらに抵抗素子 3 4 0 を介して、参照信号 SLPadc の初期電位 SLP_ini に相当する基準電源 V_{ref} に接続されている。基準電源 V_{ref} は制御データ CN_4 に含まれている比較処理ごとの参照信号 SLPadc の初期値を指示する情報に基づき設定されるが、この基準電源 V_{ref} を設定するための回路構成はどのようなものであってもよい。

20

【 0 0 7 3 】

基準電流源部 3 3 0 は、定電流源 3 3 2、定電流源 3 3 2 の負荷となる Pch 型のトランジスタ 3 3 4、ゲイン変更部 3 3 6、ゲイン変更部 3 3 6 から出力された電流を電流源部 3 0 2 の各定電流源 3 0 4 に与える Nch 型のトランジスタ 3 3 8 を有する。定電流源 3 3 2 は、一端が負電源や接地に接続され初期電流 I_{ini} を発生する。トランジスタ 3 3 4 は、ソースが正電源に接続され、ドレインとゲートが共通に定電流源 3 3 2 の出力端に接続されかつゲイン変更部 3 3 6 の図示しないトランジスタとカレントミラー接続される。

【 0 0 7 4 】

ゲイン変更部 3 3 6 は、その詳細は図示を割愛するが、トランジスタ 3 3 4 からのミラー電流を所定倍にした基準電流値 I_0 をトランジスタ 3 3 8 に供給する。トランジスタ 3 3 8 は、ソースが負電源もしくは接地に接続され、ドレイン・ゲートが共通にゲイン変更部 3 3 6 の出力端に接続され、かつ電流源部 3 0 2 の各定電流源 3 0 4 とカレントミラー接続されている。

30

【 0 0 7 5 】

ゲイン変更部 3 3 6 は、制御データ CN_4 に含まれている比較処理ごとの参照信号 SLPadc の傾きを指示する情報に基づき、1 クロック当たりの電圧変化量 $SLPdac (= I_0 \times R_{340})$ を設定し、カウンタクロック CK_{dac1} ごとに 1 ずつカウント値を変化させる。実際には、カウンタクロック CK_{dac1} の最大カウント数 (たとえば 1 0 ビットで 1 0 2 4 など) に対しての最大電圧幅を設定するだけでよい。

40

【 0 0 7 6 】

基準電流源部 3 3 0 の定電流源 3 3 2 の初期電流量 I_{ini} に対するゲインを変えることで、カウンタクロック CK_{dac1} が 1 つ当たりの SLPdac が調整され、結果的に参照信号 SLPadc の傾き (変化率) が調整される。A D 変換部 2 5 0 側のカウンタクロック CK_{cnt1} に対する SLPdac の大きさを調整することで、換言すると、一定の SLPdac に対するカウンタクロック CK_{cnt1} の数を調整することで、A D 変換ゲインを調整できる。

【 0 0 7 7 】

図 2 A (1) に示すように、カウンタ部 2 5 4 が使用するカウンタクロック CK_{cnt1} が 1 つ (つまり単位期間) 当たりの参照信号 SLPadc のステップ幅 SLP がビット分解能にな

50

る。したがって、参照信号SLP_{adc}の傾きの大きさとカウントクロックC K_{cnt1}の周波数(カウント周波数F_{cnt1})がビット分解能に影響を与える。Nビット精度を取得するときのカウント周波数F_{cnt1}に対して、その周波数を1/MにしたときのカウントクロックC K_{cnt1}をカウントクロックC K_{cnt1}/M、その周波数をカウント周波数F_{cnt1}/Mと記述する。

【0078】

図2A(2)に示すように、カウント周波数F_{cnt1}が一定の場合、参照信号SLP_{adc}の傾きが急なときはステップ幅SLPが大きくビット分解能が粗であるが、参照信号SLP_{adc}の傾きが緩やかなときはステップ幅SLPが小さくビット分解能が精密である。換言すると、参照信号SLP_{adc}の傾きが急なときはステップ幅SLPに対するカウントクロック数が少なくゲインが小さいのに対し、参照信号SLP_{adc}の傾きが緩やかなときはステップ幅SLPに対するカウントクロック数が多くなりゲインが大きくなる。

10

【0079】

一方、図2A(3)に示すように、参照信号SLP_{adc}の傾きが一定の場合、カウント周波数F_{cnt1}が低いときはステップ幅SLPが大きくビット分解能が粗であるが、カウント周波数F_{cnt1}が高いときにはステップ幅SLPが小さくビット分解能が精密である。換言すると、カウント周波数F_{cnt1}が低いときはステップ幅SLPに対するカウントクロック数が少なくゲインが小さいのに対し、カウント周波数F_{cnt1}が高いときはステップ幅SLPに対するカウントクロック数が多くなりゲインが大きくなる。

【0080】

図2A(2)および図2A(3)の何れの方式も、単位時間当たりの電圧変化量に対するカウントクロック数を調整することで、AD変換時にゲイン調整ができることを示している。図示しないが、図2A(2)に示す仕組みと図2A(3)に示す仕組みの双方を組み合わせてもよい。本実施形態では、これらの特質を利用して、ホワイトバランス調整を行なう。この点については、後で詳しく説明する。

20

【0081】

第1実施形態の固体撮像装置1Aは、AD変換部250用のカウントクロックC K_{cnt1}の周波数は一定にし、図2A(2)に示すように、参照信号SLP_{adc}の傾きを調整して、AD変換ゲインを調整する手法を採る。このため、通信・タイミング制御部20からDA変換部270に、傾き調整用の制御データCN₄が供給される。制御データCN₄は、出力振幅特性差を補正する計算(たとえばホワイトバランス調整の計算)に基づいて設定される。

30

【0082】

第1実施形態では、R、G、Bの3色をベイヤー配列にした色分離フィルタを使用しており、Gr、Gbは同じG色であるので、出力振幅特性差がないものとし、ホワイトバランス調整用のゲイン設定は画素信号電圧V_x_Gr、V_x_Gbに対して同じ値を使用する。

【0083】

AD変換後のデジタルデータを元に、後段のデジタル処理部にて、繰返し単位内(色分離フィルタ配列ごと)の各単位画素3の出力振幅特性差に基づきホワイトバランス調整の計算を行なう。この際、出力された各色情報を持つデジタルデータに対してデジタルゲインにてホワイトバランス調整を行なうのではなく、色ごとに調整したいゲイン値を示すゲイン制御データを参照信号生成部27に送信する。

40

【0084】

カウンタ部312は、通信・タイミング制御部20からのカウントクロックC K_{dac1}に基づきカウント動作をし、カウント結果を電流源制御部316に供給する。オフセット生成部314は、カウンタ部312のカウント値に基づく変化とは別に参照信号SLP_{adc}に一定電位(オフセット量)を与えるものであり、その情報を電流源制御部316に供給する。電流源制御部316は、カウンタ部312のカウント値と電流源制御部316からのオフセット量の情報に基づき、何れの定電流源304をオン/オフさせるかを判断し、その判断結果に基づき定電流源304をオン/オフする。

【0085】

50

理解を容易にするため断りのない限りオフセット量はゼロであるものとする。よって、D A 変換部 2 7 0 は、カウンタ部 3 1 2 のカウント値が進むごとに、制御データ CN_4 に含まれている初期値を示す電圧から、1 つのカウントクロック C K dac1 ごとに SLPdac ずつ電圧を変化させる。アップカウント動作では SLPdac ずつ電圧が低下するので負の傾きになるし、ダウンカウント動作では SLPdac ずつ電圧が上昇するので正の傾きになる。

【 0 0 8 6 】

D A 変換部 2 7 0 の規定電流 I_0、電流電圧変換用の抵抗素子 3 4 0 の抵抗値、D A 変換部 2 7 0 を構成するカウンタ部 3 1 2 が使用するカウントクロック C K dac1 の何れかを変更することで、参照信号 SLPadc の傾きを変更できる。逆に、それら何れかを変更した場合でも、他の要素でそれとは逆方向に補正を加えることで、傾きを不変にできる。

10

【 0 0 8 7 】

参照信号 SLPadc の傾きを変更するには、D A 変換部 2 7 0 の規定電流 I_0 や電流電圧変換用の抵抗素子 3 4 0 の抵抗値を変更せずに D A 変換部 2 7 0 を構成するカウンタ部 3 1 2 が使用するカウントクロック C K dac1 を変更する手法が考えられる。この手法を D A 変換部 2 7 0 のカウンタ部 3 1 2 のクロック動作の変更で傾き変更を行なう手法と称する。

【 0 0 8 8 】

クロック動作の変更で傾き変更を実現するには、たとえば、クロック変換部 2 0 a にて、カウントクロック C K dac1 を n / m 倍にする仕組みを採るとよい。

【 0 0 8 9 】

A D 変換用の参照信号 SLPadc の傾きを変更する他の手法として、D A 変換部 2 7 0 の規定電流 I_0 や D A 変換部 2 7 0 を構成するカウンタ部 3 1 2 の動作速度を変更せずに、電流電圧変換用の抵抗素子 3 4 0 の抵抗値を変更する手法も考えられる。この手法を、電流電圧変換の抵抗値切替で傾き変更を行なう手法と称する。

20

【 0 0 9 0 】

抵抗値切替で傾き変更を実現するには、たとえば、抵抗素子 3 4 0 を、複数の抵抗素子とスイッチで構成される抵抗切替回路にすればよい。抵抗素子とスイッチは直列回路や並列回路の任意の組合せにより、様々な回路構成をとれる。電流電圧変換時の抵抗値を、得たい A D 変換ゲインに合わせて調整できるものであればどのような構成でもよい。

【 0 0 9 1 】

D A 変換部 2 7 0 を構成するカウンタ部 3 1 2 の動作速度や電流電圧変換用の抵抗素子 3 4 0 の抵抗値を変更せずに、D A 変換部 2 7 0 の規定電流 I_0 を変更することでカウンタ部 3 1 2 のカウント値に対応する重みを変更する手法を採ることもできる。この手法を、電流電圧変換の電流切替で傾き変更を行なう手法と称する。電流電圧変換の電流切替で傾き変更を行なう手法を実現するには、たとえば、基準電流源部 3 3 0 が生成する基準電流値 I_0 を得たい A D 変換ゲインに合わせて調整する構成を採るとよい。

30

【 0 0 9 2 】

[基本動作 : 第 1 実施形態]

図 3 ~ 図 3 A は、第 1 実施形態の固体撮像装置 1 A の基本動作を説明する図である。ここで、図 3 は A D 変換処理と C D S 処理に着目した固体撮像装置 1 A の簡易的な回路構成図である。図 3 A は、第 1 実施形態の固体撮像装置 1 A における A D 変換処理を説明するタイミングチャートである。

40

【 0 0 9 3 】

図 3 に示すように、単位画素 3 は一例として、電荷生成部 3 2 の他に、4 個のトランジスタ (読出選択用トランジスタ 3 4、リセットトランジスタ 3 6、垂直選択用トランジスタ 4 0、増幅用トランジスタ 4 2) を画素信号生成部 5 を構成する基本素子として備える。転送部を構成する読出選択用トランジスタ 3 4 は、転送配線 5 4 を介して転送信号 TRG で駆動される。初期化部を構成するリセットトランジスタ 3 6 は、リセット配線 5 6 を介してリセット信号 RST で駆動される。垂直選択用トランジスタ 4 0 は、垂直選択線 5 8 を介して垂直選択信号 VSEL で駆動される。

【 0 0 9 4 】

50

電荷生成部 3 2 は、物理量の変化を電荷で検知する検知部の一例である。画素信号生成部 5 は、電荷生成部 3 2 で検知された電荷を画素信号電圧 V_x に変換する。読出選択用トランジスタ 3 4 は、入力される転送制御電位（転送信号 TRG）に基づいて電荷生成部 3 2 で検知された電荷を画素信号生成部 5 へ転送する転送部の一例である。リセットトランジスタ 3 6 は、画素信号生成部 5 の電位を初期化する初期化部の一例である。

【 0 0 9 5 】

フォトダイオード PD などの受光素子 DET で構成される電荷生成部 3 2 は、受光素子 DET の一端（アノード側）が低電位側の基準電位 V_{ss} （負電位：たとえば -1 V 程度）に接続され、他端（カソード側）が読出選択用トランジスタ 3 4 の入力端（典型的にはソース）に接続されている。なお、基準電位 V_{ss} は接地電位 GND としてもよい。読出選択用トランジスタ 3 4 は、出力端（典型的にはドレイン）がリセットトランジスタ 3 6 とフローティングディフュージョン 3 8 と増幅用トランジスタ 4 2 とが接続される接続ノードに接続される。リセットトランジスタ 3 6 は、ソースがフローティングディフュージョン 3 8 に、ドレインがリセット電源 V_{rd} （通常は電源 V_{dd} と共通にする）にそれぞれ接続される。

【 0 0 9 6 】

垂直選択用トランジスタ 4 0 は、ドレインが増幅用トランジスタ 4 2 のソースに、ソースが画素線 5 1 にそれぞれ接続され、ゲート（特に垂直選択ゲート SELV という）が垂直選択線 5 8 に接続されている。増幅用トランジスタ 4 2 は、ゲートがフローティングディフュージョン 3 8 に接続され、ドレインが電源 V_{dd} に、ソースは垂直選択用トランジスタ 4 0 を介して画素線 5 1 に接続され、垂直信号線 1 9 に接続される。このような接続構成に限らず、垂直選択用トランジスタ 4 0 と増幅用トランジスタ 4 2 の配置を逆にし、垂直選択用トランジスタ 4 0 は、ドレインが電源 V_{dd} に、ソースは増幅用トランジスタ 4 2 のドレインに接続し、増幅用トランジスタ 4 2 のソースは画素線 5 1 に接続してもよい。

【 0 0 9 7 】

垂直信号線 1 9 は、一端がカラム AD 処理部 2 6 側に延在し、その経路において、読出電流源部 2 4 が接続されている。読出電流制御部 2 4 は、その詳細は図示を割愛するが、各垂直列に対して負荷 MOS トランジスタを有し、基準電流源部とトランジスタとの間でゲート同士が接続されカレントミラー回路を構成し、垂直信号線 1 9 に対し電流源 2 4 a として機能するようになっている。そして、増幅用トランジスタ 4 2 との間で、略一定の動作電流（読出電流）が供給されるソースフォロワ構成が採られるようになっている。

【 0 0 9 8 】

行制御線 1 5 には、転送配線 5 4、リセット配線 5 6、垂直選択線 5 8 が含まれるが、第 1 実施形態の固体撮像装置 1 A においては、行方向において、色分離フィルタ配列ごとに 1 つの垂直信号線 1 9 を介して画素信号電圧 V_x がカラム AD 処理部 2 6 に供給される。この読出制御のため、奇数行の全ての R 色の単位画素 3 に共通に接続される R 用の行制御線 1 5_R と全ての Gr 色の単位画素 3 に共通に接続される Gr 用の行制御線 1 5_Gr が設けられる。また、偶数行の全ての Gb 色の単位画素 3 に共通に接続される Gb 用の行制御線 1 5_Gb と全ての B 色の単位画素 3 に共通に接続される B 用の行制御線 1 5_B が設けられる。また、2 列分の単位画素 3 ごとに、垂直信号線 1 9 を介して、画素信号電圧 V_{x_R} 、 V_{x_Gr} が選択的に（奇数行のとき）または画素信号電圧 V_{x_Gb} 、 V_{x_B} が選択的に（偶数行のとき）、カラム AD 処理部 2 6 の AD 変換部 2 5 0 に供給される。

【 0 0 9 9 】

AD 変換部 2 5 0 では、単位画素 3 から垂直信号線 1 9 に読み出した画素信号電圧 V_x を、AD 変換部 2 5 0 の比較部 2 5 2 で参照信号 SL_{Padc} と比較する。比較部 2 5 2 と同様に垂直信号線 1 9 ごとに配置されたカウンタ部 2 5 4 をカウントイネーブル信号 EN に基づき動作させ、そのカウント動作と 1 対 1 の対応をとりながら参照信号電位を変化させ、垂直信号線 1 9 の画素信号電圧 V_x をデジタルデータに変換する。

【 0 1 0 0 】

たとえば、図 3 A は、P 相・D 相の差分処理を、カウント動作有効期間 T_{en} を前半カウント方式にし、カウントモードを異ならせることで実現する方式を採る例で示している。

10

20

30

40

50

【 0 1 0 1 】

リセットレベル S_{rst} についての A D 変換期間である P 相の処理期間では、カウンタ部 2 5 4 の各フリップフロップのカウント値を初期値 “ 0 ” にリセットする。カウンタ部 2 5 4 をダウンカウントモードに設定し、比較部 2 5 2 による参照信号 SL_{Pdac} と画素信号電圧 V_x の P 相レベルとの比較処理とカウンタ部 2 5 4 によるカウントクロック C_{Kcnt1} を用いたカウント処理を並行して動作させて、P 相レベルの A D 変換を行なう。これにより、カウンタ部 2 5 4 には、リセットレベル S_{rst} の大きさに対応したデジタル値 (リセットデータ) D_{rst} を示す (符号を加味すれば $-D_{rst}$ を示す) カウント値が保持される。

【 0 1 0 2 】

信号レベル S_{sig} についての A D 変換期間である D 相の処理期間には、リセットレベル S_{rst} に加えて、単位画素 3 ごとの入射光量に応じた信号成分 V_{sig} を読み出し、P 相の読出しと同様の動作を行なう。カウンタ部 2 5 4 を P 相処理時とは逆のアップカウントモードに設定して、比較部 2 5 2 による参照信号 SL_{Pdac} と画素信号電圧 V_x の D 相レベルとの比較処理とカウンタ部 2 5 4 によるカウント処理を並行して動作させることで、D 相レベルの A D 変換を行なう。

【 0 1 0 3 】

このとき、P 相の読出しおよび A D 変換時に取得された画素信号電圧 V_x のリセットレベル S_{rst} のデジタル値 (リセットデータ) D_{rst} をスタート点として、P 相とは逆にアップカウントする。信号レベル S_{sig} は、リセットレベル S_{rst} に信号成分 V_{sig} を加えたレベルであるので、信号レベル S_{sig} の A D 変換結果のカウント値は、基本的には “ $D_{rst} + D_{sig}$ ” である。しかし、アップカウントの開始点を、リセットレベル S_{rst} の A D 変換結果である “ $-D_{rst}$ ” としているため、実際にカウンタ部 2 5 4 に保持されるカウント値は、 “ $-D_{rst} + (D_{sig} + D_{rst}) = D_{sig}$ ” となる。

【 0 1 0 4 】

つまり、カウンタ部 2 5 4 におけるカウント動作を、P 相の処理時にはダウンカウント、D 相の処理時にはアップカウントと、それぞれのカウントモードを異なるものとしている。このため、カウンタ部 2 5 4 内で自動的に、リセットレベル S_{rst} の A D 変換結果であるカウント数 “ $-D_{rst}$ ” と信号レベル S_{sig} の A D 変換結果であるカウント数 “ $D_{rst} + D_{sig}$ ” との間での差分処理が自動的に行なわれる。差分処理結果に応じたカウント数 D_{sig} がカウンタ部 2 5 4 に保持される。差分処理結果に応じたカウンタ部 2 5 4 に保持されるカウント数 D_{sig} は信号成分 V_{sig} に応じた信号データを表すものとなる。

【 0 1 0 5 】

2 回の信号読出しとカウント処理によるカウンタ部 2 5 4 内での差分処理によって、単位画素 3 ごとのばらつきを含んだリセットレベル S_{rst} を除去でき、単位画素 3 ごとの入射光量に応じた信号成分 V_{sig} のみの A D 変換結果を簡易な構成で取得できる。よって、A D 変換部 2 5 0 は、アナログの画素信号をデジタルの画素データに変換するデジタル変換部としてだけでなく、C D S 処理機能部としても動作することとなる。

【 0 1 0 6 】

[A D 変換ゲイン調整 : 第 1 実施形態]

図 3 B は、第 1 実施形態の固体撮像装置 1 A の A D 変換ゲイン調整に着目した A D 変換処理を説明するタイミングチャートである。

【 0 1 0 7 】

一例として、カウントクロック C_{Kcnt} は一定であるとし、P 相処理と D 相処理を通じて、参照信号 SL_{Pdac} の時間当たりの電圧変化量 SL_{Pdac} を S_1 , S_2 , S_3 のように可変することで A D 変換ゲイン調整を行なう場合で説明する。たとえば、図のタイミングチャートにおける S_1 の時間当たりの電圧変化量 SL_{Pdac} を 1 とすると、 S_2 の時間当たりの電圧変化量を $S_1 / 2$ とし、 S_3 の時間当たりの電圧変化量を $S_1 / 4$ として考える。

【 0 1 0 8 】

まず、参照信号 SL_{Pdac} の時間当たりの電圧変化量 SL_{Pdac} が S_1 のときの動作について説明する。P 相の処理期間においては、カウンタ部 2 5 4 の各フリップフロップのカウン

10

20

30

40

50

ト値を初期値“0”にリセットさせる。そして、カウンタ部254をダウンカウントモードに設定して、比較部252による参照信号SLPdcと画素信号電圧VxのP相レベルとの比較処理とカウンタ部254によるカウント処理を並行して動作させることで、P相レベルのAD変換を行なう。このとき、参照信号SLPdcと画素信号電圧Vxの比較を比較部252で行なう。比較部252は、双方の電圧が同じになった時点C1_Pで出力をHレベルからLレベルに反転させる。カウンタ部254は、参照信号SLPdcの変化開始から比較部252の出力がHレベルからLレベルになった時点までを計数することでAD変換を終了する。これにより、カウンタ部254には、電圧変化量SLPdacがS1のときの、リセットレベルSrstの大きさに対応したデジタル値(リセットデータ)Drst1を示す(符号を加味すれば-Drst1を示す)カウント値が保持される。

10

【0109】

続いてのD相の処理期間には、リセットレベルSrstに加えて、単位画素3ごとの入射光量に応じた信号成分Vsigを読み出し、P相の読出しと同様の動作を行なう。先ず、カウンタ部254をP相処理時とは逆のアップカウントモードに設定して、比較部252による参照信号SLPdcと画素信号電圧VxのD相レベルとの比較処理とカウンタ部254によるカウント処理を並行して動作させることで、D相レベルのAD変換を行なう。

【0110】

比較部252は、双方の電圧が同じになった時点C1_Dで出力をHレベルからLレベルに反転させる。カウンタ部254は、参照信号SLPdcの変化開始から比較部252の出力がHレベルからLレベルになった時点までを計数することでAD変換を終了する。これにより、カウンタ部254には、電圧変化量SLPdacがS1のときの、信号レベルSsigの大きさに対応したデジタル値(リセットデータ)を示すカウント値が保持される。

20

【0111】

P相の読出しおよびAD変換時に取得された画素信号電圧VxのリセットレベルSrstのデジタル値(リセットデータ)Drst1をスタート点とし、P相とは逆にアップカウントする。信号レベルSsigは、リセットレベルSrstに信号成分Vsigを加えたレベルであるので、電圧変化量SLPdacがS1のときの、信号レベルSsigのAD変換結果のカウント値は、基本的には“Drst1+Dsig1”である。しかし、アップカウントの開始点をリセットレベルSrstのAD変換結果である“-Drst1”としているので、実際にカウンタ部254に保持されるカウント値は、“-Drst1+(Dsig1+Drst1)=Dsig1”となる。

30

【0112】

次に、参照信号SLPdcの時間当たりの電圧変化量SLPdacがS2のときの動作について説明する。基本的には、電圧変化量SLPdacがS1のときと同様で、P相処理とD相処理を行なうと、カウンタ部254には、“-Drst2+(Dsig2+Drst2)=Dsig2”を示すカウント値が保持される。このときのS2の単位時間当たりの電圧変化量はS1の1/2である。したがって、P相処理時に参照信号SLPdcと画素信号電圧Vxが同じになる時点C2_Pは電圧変化量がS1の時点C1_Pよりも遅れる。D相処理時に参照信号SLPdcと画素信号電圧Vxが同じになる時点C2_Dは電圧変化量がS1の時点C1_Dよりも遅れる。

【0113】

参照信号SLPdcの時間当たりの電圧変化量SLPdacがS3のときも同様であり、P相処理とD相処理を行なうことで、カウンタ部254には、“-Drst3+(Dsig3+Drst3)=Dsig3”を示すカウント値が保持される。このときのS3の単位時間当たりの電圧変化量はS1の1/4である。したがって、P相処理時に参照信号SLPdcと画素信号電圧Vxが同じになる時点C3_Pは電圧変化量がS1の時点C1_PやS2の時点C2_Pよりも遅れる。D相処理時に参照信号SLPdcと画素信号電圧Vxが同じになる時点C3_Dは電圧変化量がS1の時点C1_DやS2の時点C2_Dよりも遅れる。

40

【0114】

参照信号SLPdcの電圧の単位時間当たりの電圧変化量SLPdacがS1とS2のときの動作を比較してみる。参照信号SLPdcのS2はS1に対して、電圧変化量SLPdacは1/2であるので、参照信号SLPdcの変化開始時点からC2_Pまでの時間は、参照信号SLPdcの

50

電圧変化量 SLPdacをS 1としたときの参照信号SLPdacの変化開始時点からC 1_Pまでの時間に対して2倍の時間となる。また、参照信号SLPdacの変化開始時点からC 2_Dまでの時間は、参照信号SLPdacの電圧変化量 SLPdacをS 1としたときの参照信号SLPdacの変化開始時点からC 2_Dまでの時間に対して2倍の時間となる。

【0115】

つまり、電圧変化量 SLPdacがS 2のとき、カウンタ部254がカウントクロックCKcntを計数する時間は、電圧変化量 SLPdacがS 1の参照信号SLPdacを用いたときと比較して2倍で、S 2時のカウント値はS 1時のカウント値の2倍となる。カウントクロックCKcnt1を一定とすると、S 2の参照信号SLPdacを使用して参照信号SLPdacの単位時間当たりの電圧変化量 SLPdacを1/2とするとAD変換後の出力が2倍となることが分かる。同様に、カウントクロックCKcnt1を一定とするとき、S 3の参照信号SLPdacを使用して参照信号SLPdacの単位時間当たりの電圧変化量 SLPdacを1/4とすることで、AD変換後の出力が4倍となることが分かる。

10

【0116】

$$D_{sig1} = -D_{rst1} + (D_{sig1} + D_{rst1})$$

$$D_{sig2} = -D_{rst2} + (D_{sig2} + D_{rst2}) = -2 \cdot D_{rst1} + (2 \cdot D_{sig1} + 2 \cdot D_{rst1})$$

$$= 2 \cdot D_{sig1}$$

$$D_{sig3} = -D_{rst3} + (D_{sig3} + D_{rst3}) = -4 \cdot D_{rst1} + (4 \cdot D_{sig1} + 4 \cdot D_{rst1})$$

$$= 4 \cdot D_{sig1}$$

【0117】

ここまでが、参照信号比較型のAD変換処理において、ゲインアップ動作となるAD変換ゲイン調整の駆動方法の説明である。本実施形態では、この参照信号比較型のAD変換処理時のAD変換ゲイン調整を利用して、ホワイトバランス調整を行なう。次に、この点について説明する。

20

【0118】

[ホワイトバランス調整：第1実施形態]

[第1例]

図4は、第1実施形態の固体撮像装置1Aにおける第1例のホワイトバランス調整動作に着目したAD変換処理を説明するタイミングチャートである。

【0119】

R, G (Gr, Gb), Bの3色成分でなる色分離フィルタが配置された各単位画素3の画素信号電圧Vxを順次異なる時間で読み出す。たとえば行方向に関して、奇数行では、先ずR用の行制御線15_Rのみを制御することで、当該奇数行の全てのR色の単位画素3から一斉に画素信号電圧Vx_RがカラムAD処理部26に供給される。その後、Gr用の行制御線15_Grのみを制御すると、当該奇数行の全てのGr色の単位画素3から一斉に画素信号電圧Vx_GrがカラムAD処理部26に供給される。

30

【0120】

次に、偶数行の読出しに移行し、Gb用の行制御線15_Gbのみを制御すると、当該偶数行の全てのGb色の単位画素3から一斉に画素信号電圧Vx_GbがカラムAD処理部26に供給される。その後、B用の行制御線15_Bのみを制御すると、当該偶数行の全てのB色の単位画素3から一斉に画素信号電圧Vx_BがカラムAD処理部26に供給される。

40

【0121】

カラムAD処理部26では、それぞれの色フィルタが配置された各単位画素3の画素信号電圧Vx_R, Vx_Gr, Vx_Gb, Vx_Bに応じて、AD変換ゲイン調整を行なうことでホワイトバランスを調整する。

【0122】

第1実施形態では、R, G, Bの3色カラーフィルタをベイヤー配列にした色分離フィルタを使用しており、Gr, Gbは何れも同じG色であるので、ホワイトバランス調整用のゲイン設定は画素信号電圧Vx_Gr, Vx_Gbに対して同じ値を使用するものとする。

【0123】

50

A D変換後のデジタルデータを元に、後段のデジタル処理部にて、ホワイトバランス調整の計算を行なう。後段のデジタル処理部としては、図1に示したデジタル演算部29や、デバイス外部に設けられる主制御部などが該当する。この際、出力された各色情報を持つデジタルデータに対してデジタルゲインにてホワイトバランス調整を行なうのではなく、色ごとに調整したいゲイン値を示すゲイン調整用の制御データCN_4を通信・タイミング制御部20を介して参照信号生成部27に送信する。

【0124】

R色の画素信号電圧 V_{x_R} をA D変換する際、D A変換部270はR色ゲイン調整用の制御データCN_4に対応する電圧変化量 SLPdac_Rを持つ参照信号SLPdacを生成する。A D変換部250は、電圧変化量 SLPdac_Rの参照信号SLPdacを用いて比較処理を行ない、カ
10
ウントクロックCKcnt1で計数することで、A D変換する。カウンタ部254には、P相
処理後にはR色のリセット成分 V_{rst_R} を示すリセットデータDrst_Rが保持され、D相
処理後にはR色の信号成分 V_{sig_R} を示す信号データDsig_Rが保持される。

【0125】

Gr色の画素信号電圧 V_{x_Gr} をA D変換する際、D A変換部270はG色ゲイン調整用
の制御データCN_4に対応する電圧変化量 SLPdac_Gを持つ参照信号SLPdacを生成する。A
D変換部250は、電圧変化量 SLPdac_Gの参照信号SLPdacを用いて比較処理を行ない、
カ
20
ウントクロックCKcnt1で計数することで、A D変換する。カウンタ部254には、P
相処理後にはGr色のリセット成分 V_{rst_Gr} を示すリセットデータDrst_Grが保持され、D
相処理後にはGr色の信号成分 V_{sig_Gr} を示す信号データDsig_Grが保持される。

【0126】

Gb色の画素信号電圧 V_{x_Gb} をA D変換する際、D A変換部270はG色ゲイン調整用
の制御データCN_4に対応する電圧変化量 SLPdac_Gを持つ参照信号SLPdacを生成する。A
D変換部250は、電圧変化量 SLPdac_Gの参照信号SLPdacを用いて比較処理を行ない、
カ
相処理後にはGb色のリセット成分 V_{rst_Gb} を示すリセットデータDrst_Gbが保持され、D
相処理後にはGb色の信号成分 V_{sig_Gb} を示す信号データDsig_Gbが保持される。

【0127】

B色の画素信号電圧 V_{x_B} をA D変換する際、D A変換部270はB色ゲイン調整用
の制御データCN_4に対応する電圧変化量 SLPdac_Bを持つ参照信号SLPdacを生成する。A D
30
変換部250は、電圧変化量 SLPdac_Bの参照信号SLPdacを用いて比較処理を行ない、カ
ウントクロックCKcnt1で計数することで、A D変換する。カウンタ部254には、P相
処理後にはB色のリセット成分 V_{rst_B} を示すリセットデータDrst_Bが保持され、D相
処理後にはB色の信号成分 V_{sig_B} を示す信号データDsig_Bが保持される。

【0128】

ここで、色分離フィルタ配列ごとにA D変換部250を設けている第1実施形態の固体
撮像装置1Aにおける1行分の画素データの水平転送動作としては、次の2つの手法を採
り得る。第1の手法は、データ記憶部256は1列分の画素データを記憶する構成を採り、
図4に示すように、R, Gr(奇数行のとき)やGb, B(偶数行のとき)の各画素データ
40
が得られる都度水平転送を行なう手法である。第2の手法は、データ記憶部256は行方
向の色分離フィルタ配列分(本例では2列分)の画素データを各別に記憶する構成を採り、
図示しないが、R, Gr(奇数行のとき)やGb, B(偶数行のとき)の両画素データが得
られてから水平転送を行なう手法である。

【0129】

第1の手法は、第1実施形態を適用しない従来構成と比較してA D変換部250を半減
できる利点がある反面、通常時と同じフレームレートにする場合は、通常よりも2倍の速
度で水平転送する必要がある。第2の手法は、第1実施形態を適用しない従来構成と比較
して、A D変換部250の削減効果はないが、従来構成と同じフレームレートにする場合
でも通常時と同じ速度で水平転送すればよい。

【0130】

10

20

30

40

50

このような駆動方法により動作させることで、各色情報を持つ画素信号電圧 V_{x_R} , V_{x_Gr} , V_{x_Gb} , V_{x_B} について、A/D変換時にR, G, Bの各単位画素3の出力振幅特性別にゲイン調整ができ、A/D変換とともにホワイトバランス調整が可能となる。

【0131】

本実施形態を適用しない従来の列並列型のA/D変換器が搭載された固体撮像装置では、A/D変換後のデジタルデータの領域でゲイン調整し、ホワイトバランスを調整する。このため、デジタルゲイン調整が行なわれた色情報を持つデータは、A/D変換後のデータに小数点以下の情報を持っていないため、本来のA/D変換後のA/D変換ビット精度から精度を落とすこととなる。これに対して、本実施形態の仕組みでは、参照信号比較型のA/D変換処理時にゲイン調整を行なうことでホワイトバランスを調整する。このため、ホワイトバ

10

【0132】

また、本例は、参照信号SLP_{adc}の単位時間当たりの電圧変化量 SLP_{dac}に対するカウンタクロック数を調整してホワイトバランス調整を行なう際、1つのD/A変換部270が参照信号SLP_{adc}の傾きを色別に調整することで実現される点に特徴がある。本来のA/D変換ビット精度を保つことができる点を加味すれば、各カラーの特性を緻密に制御することができるので、ホワイトバランスを緻密に調整できる利点がある。

【0133】

[比較例との対比]

色別の参照信号生成部を設け、各別に生成された複数の参照信号SLP_{adc}を用いて各色情報を持つ画素信号電圧 V_x をA/D変換することが考えられる。しかしながら、この場合、参照信号生成部を複数設ける必要があるため回路規模が増える難点がある。また、個々の参照信号生成部のバラツキのため各別の参照信号生成部で生成された複数の参照信号SLP_{adc}にバラツキが生じ、精度の高いゲイン調整を行なうことが難しくなる。個々の参照信号生成部のバラツキを補正するなど、精度向上にはより多くの回路規模が見込まれる。

20

【0134】

第1実施形態では、行方向に関しても、同色の色情報を持つ画素信号電圧 V_x ごとに順番に読み出し、それに合わせて、1つのD/A変換部270で参照信号SLP_{adc}の傾きを色別に調整するので、参照信号生成部の回路規模が増える難点はない。参照信号生成部のバラツキの影響を考慮する必要がなく、精度の高いホワイトバランス調整が可能となる。

30

【0135】

たとえば、特許文献1の仕組みでは、同文献1の図1、図2に示されるように、列並列アナログデジタル変換器を有したイメージセンサの構成を取っており、図6で示されるランプ信号生成部で列並列アナログ変換器で用いられるランプ信号VRAMPを生成する。そして、図9で示されるランプ信号生成部を制御する回路で、ランプ波の傾きを色ごと(R, Gr, Gb, B)で制御することで、センサ内部でホワイトバランスなどを調整できるとしている。ランプ波の傾きを調整することをアナログゲインを制御すると称している。

【0136】

同文献1の図9で示される回路で、アナログゲイン設定値を色ごとに持ち、その設定値をアナログデジタル変換の対象となる図1、図2のR, Gr, Gb, Bに対応するVRES, VSIGに応じて911, 921, 931, 941を切り替える。図6のランプ信号生成部への信号TGTとして用い、ランプ信号生成部により生成されるランプ信号VRAMPの傾きを変えることで、色チャンネルごとのアナログゲイン調整が可能であるとしている。

40

【0137】

しかし、特許文献1では、同文献1図2で示されるように1行分の全画素から一斉に画素信号を読み出す画素アクセス構成を取っており、Gb, BあるいはGr, Bが同時にアクセスされる構成になる。この場合、図1で示している1本のランプ信号線VRAMPの構成では、実際には、色ごとのアナログゲイン調整は不可能である。行方向にも色ごとのアナログゲイン調整をするには、ランプ信号線VRAMPが少なくとも2本は必要となる。つまり、ランプ信号生成部が2つ必要ということになる。そして、2つのランプ信号生成部を有する

50

と個々のランプ信号生成部のバラツキを補正するなど精度向上には、より多くの回路規模が見込まれる。

【0138】

特許文献2に記載の仕組みでは、同文献2の図1に示されるように、色別のランプ生成部(DA変換部27a)を備えるイメージセンサの構成を取る。ランプ生成部としては、たとえば、たとえば同文献2の図12に示されるような構成が示されている。各色に対応する複数のランプ信号生成部を有しており、そのランプ信号生成部で生成されるランプ信号を各色の信号量に合わせてランプ信号の傾きを変え、スイッチにて切り替えて出力する。そして、各色に対応する同文献2の図1の垂直信号線19にて出力される画素信号のアナログデジタル変換を行なう。

10

【0139】

この特許文献2に記載の仕組みも、特許文献1の仕組みと同様に、複数のランプ信号生成部を必要とする構成であり、複数のランプ信号生成部のバラツキを補正する必要がある。さらには、複数のランプ信号生成部の出力がスイッチを介して物理的に接続されているため、スイッチのリークにより複数のランプ信号生成部の出力が干渉し、ホワイトバランス調整として適正なアナログゲインを得られない懸念がある。

【0140】

[第2例]

図4Aは、第1実施形態の固体撮像装置1Aにおける第2例のホワイトバランス調整動作に着目したAD変換処理を説明するタイミングチャートである。

20

【0141】

第1実施形態(第1例)のホワイトバランス調整動作では、Gr、Gbは何れも同じG色の色情報を持つ画素として取り扱い、Gr、Gbの画素信号電圧 V_{x_Gr} 、 V_{x_Gb} のAD変換を行なう際は、ホワイトバランス調整用のゲイン設定は同じ値を使用するものとしている。ベイヤー配列の色分離フィルタを構成する4つの単位画素3に対するゲイン設定は、R、G、Bの3色についてであれば良く、4つの単位画素3について個別に設定するよりもゲイン設定制御が簡易である利点がある。

【0142】

しかしながら、単位画素の微細化や、GrとGbの画素レイアウトパターンの違いなどにより、同一の光量を受光した場合、同じG色ではあっても、出力振幅特性差のため、信号成分 V_{sig_Gr} 、 V_{sig_Gb} に相違が生じ、同様に取り扱うことが難しくなる。

30

【0143】

第1実施形態(第2例)は、このような場合への対処を行なうもので、ホワイトバランス調整用のゲイン設定は、画素信号電圧 V_{x_Gr} 、 V_{x_Gb} に対して個別の値を使用する。つまり、ベイヤー配列の色分離フィルタを構成する4色分(R、Gr、Gb、B)の単位画素3に対するゲイン設定は、4色分の単位画素3について個別に行なう手法を採る。

【0144】

R色の画素信号電圧 V_{x_R} をAD変換する際、DA変換部270はR色ゲイン調整用の制御データCN₄に対応する電圧変化量SLPdac_Rを持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量SLPdac_Rの参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

40

【0145】

Gr色の画素信号電圧 V_{x_Gr} をAD変換する際、DA変換部270はGr色ゲイン調整用の制御データCN₄に対応する電圧変化量SLPdac_{Gr}を持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量SLPdac_{Gr}の参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

【0146】

Gb色の画素信号電圧 V_{x_Gb} をAD変換する際、DA変換部270はGb色ゲイン調整用の制御データCN₄に対応する電圧変化量SLPdac_{Gb}を持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量SLPdac_{Gb}の参照信号SLPdacを用いて比較処理を行な

50

い、カウントクロック C K cnt1で計数することで、A D変換する。

【0147】

B色の画素信号電圧 V_{x_B} をA D変換する際、D A変換部270はB色ゲイン調整用の制御データCN_4に対応する電圧変化量 SLPdac_Bを持つ参照信号SLPdacを生成する。A D変換部250は、電圧変化量 SLPdac_Bの参照信号SLPdacを用いて比較処理を行ない、カウントクロック C K cnt1で計数することで、A D変換する。

【0148】

同じG色の画素信号電圧 V_{x_Gr} , V_{x_Gb} に対して、それぞれの出力振幅特性差を補正するように各別の電圧変化量 SLPdac_Gr , SLPdac_Gbの参照信号SLPdacを用いてA D変換を行なうので、D相処理後の信号データ D sig_Gr , D sig_Gbは同じ値となる。

10

【0149】

このような駆動方法で動作させると、各色情報を持つ画素信号電圧 V_{x_R} , V_{x_Gr} , V_{x_Gb} , V_{x_B} について、A D変換時にR , Gr , Gb , B別にゲイン調整が可能で、結果的に、A D変換とともにホワイトバランス調整が可能となる。Grの単位画素3とGbの単位画素3に特性差が生じた場合でも、その特性差を、それぞれに応じた電圧変化量 SLPdac_Gr , SLPdac_Gb (つまりGr , Gb別のA D変換ゲイン)で調整することが可能となる。

【0150】

ホワイトバランス調整後のデジタルデータは本来のA D変換ビット精度を保てる点や、ホワイトバランス調整用のA D変換ゲイン調整は1つのD A変換部270が参照信号SLPdacの傾きを色別に調整することで実現される点は第1実施形態(第1例)と同様である。

20

【0151】

[第3例]

図4B~図4Cは、第1実施形態の固体撮像装置1Aにおける第3例のホワイトバランス調整を説明する図である。図4Bは、第3例で適用される色分離フィルタの色配列を説明する図である。図4Cは、第1実施形態の固体撮像装置1Aにおける第3例のホワイトバランス調整動作に着目したA D変換処理を説明するタイミングチャートである。

【0152】

第1実施形態の第1例や第2例では、正方格子状に配された単位画素3に対して、R , G , Bの3色成分をベイヤー配列の基本形に従って配列していたが、フィルタ色やその配列順はベイヤー配列の基本形に限定されない。たとえば、ベイヤー配列の改良形にすることもできるし、補色フィルタあるいはその他のフィルタ色を用いることができる。

30

【0153】

たとえば、図4B(1)に示すように、偶数行奇数列には、緑(G)画素に代えて、第3のカラーとしてホワイト(W)を感知するための第3のカラー画素(ホワイト画素W)を配してもよい。行ごとに異なったR/GまたはW/Bの2色のカラー画素が市松模様状に配置される。行方向および列方向の何れについても、R/GまたはW/Bの2色が2つごとに繰り返される点においては、ベイヤー配列の基本形と同じである。なお、W色が配される単位画素3は、可視光帯の全成分(R , G , B)を通過させるものであり、この点においては、事実上、カラーフィルタを設けない構成を採ることができる。

【0154】

40

第4のカラーとしてホワイト(W)を使用する目的は、赤外線カットフィルタを使用する構成で、R , G , B画素に加えてW画素を新たに設けて、演算アルゴリズムとの組み合わせにより高感度化を達成することにある。W画素は、R , G , B画素よりも感度が高いので、W画素を輝度信号として用いることで、高感度を達成することができる。

【0155】

補色フィルタシアン(Cy) , マゼンタ(Mg) , イエロ(Ye)をベイヤー配列にしてもよい。たとえば、図4B(2)に示すように、奇数行奇数列の原色フィルタRをシアンに、奇数行偶数列と偶数行奇数列の原色フィルタGをマゼンタに、偶数行偶数列の原色フィルタBをイエロに、それぞれ置き換えた配置とするとよい。行ごとに異なったCy/MgまたはMg/Yeの2色のカラー画素が市松模様状に配置されている。行方向および列方向の何れに

50

についても、Cy / MgまたはMg / Yeの2色が2つごとに繰り返される点においては、ベイヤー配列の基本形と同じである。また、図示しないが、対角に2つ存在することになるマゼンタの一方に、W画素を配してもよい。

【0156】

一般的に、原色系は補色系に比べて色再現性がよく、補色系はカラーフィルタの光透過率が高いことから感度の点で有利となる。つまり、補色系の色フィルタは原色系の色フィルタよりも感度が高いため、可視領域の透過光が3原色の各々の補色である補色系の色フィルタを使用することで撮像装置の感度を高めることができる。逆に、原色系の色フィルタを用いることで、差分処理を行なわなくても原色の色信号を取得でき信号処理が簡易になる利点がある。映像の再生時には、原色系あるいは補色系のカラーフィルタを用いて得られた色信号（たとえばR、G、Bの原色信号）に対して信号処理が行なわれ、輝度信号および色差信号が合成される。

10

【0157】

図4B(3)に示すように、偶数行奇数列には、緑(G)画素に代えて、第3のカラー(エメラルド; E)を感知するための第3のカラー画素を配してもよい。行ごとに異なったR / GまたはE / Bの2色のカラー画素が市松模様状に配置されている。行方向および列方向の何れについても、R / GまたはE / Bの2色が2つごとに繰り返される点においては、ベイヤー配列の基本形と同じである。

【0158】

色信号処理についての詳細な説明は割愛するが、4色カラーフィルタに対応して、4色で撮影された各色の映像信号から、人間の目に近いRGBの3色を作り出すためのマトリックス演算を行なう画像処理プロセッサを設ける。この画像処理プロセッサは、たとえばデジタル演算部29に設けてもよいし、デバイス外部のデジタル処理部に設けてもよい。赤、緑、青のフィルタに加えてエメラルドのフィルタを搭載すれば、3色カラーフィルタよりも色再現の差を低減させることができ、青緑色や赤色の再現性が向上する。

20

【0159】

何れの配置態様でも、4色のAD変換ゲインを個別に調整すればよく、全体動作は、第1実施形態の第2例と同様に考えてよい。ベイヤー配列の色分離フィルタを構成する4つの単位画素3に対するゲイン設定は、4つの単位画素3について個別に行なう手法を採ればよい。処理対象行に存在する色の組合せが異なることに応じて、DA変換部270が発する参照信号SLPdacの電圧変化量 $SLPdac (= AD変換ゲイン)$ を色分離フィルタの色に応じて切り替えればよい。DA変換部270を削減できる点(1つでよい)やマルチプレクサが不要、各色に応じて参照信号SLPdacの傾きを調節することで各色の特性を緻密に制御することができるなど、第1実施形態の第1例で述べたと同様の効果を楽しむことができる。

30

【0160】

たとえば図4Cは、図4B(1)に示すように、ホワイト画素Wを備える場合の動作例を示す。ホワイト画素Wは他のR、G、Bの単位画素3より感度が高いため、R、G、B、Wの各単位画素3の蓄積時間が同一の場合、ホワイト画素Wの画素信号電圧 V_{x_W} で示される信号成分 V_{sig_W} が大きくなる。したがって、画素信号電圧 V_{x_W} に対しては、画素信号電圧 V_{x_R} 、 V_{x_G} 、 V_{x_B} よりもAD変換ゲインを小さく設定する。具体的には、R、G、B用の電圧変化量 $SLPdac_R$ 、 $SLPdac_G$ 、 $SLPdac_B$ よりも、W用の電圧変化量 $SLPdac_W$ を大きくすることで、参照信号SLPdacの傾きを大きくする。

40

【0161】

R色の画素信号電圧 V_{x_R} をAD変換する際、DA変換部270はR色ゲイン調整用の制御データCN₄に対応する電圧変化量 $SLPdac_R$ を持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量 $SLPdac_R$ の参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

【0162】

G色の画素信号電圧 V_{x_G} をAD変換する際、DA変換部270はG色ゲイン調整用の制御データCN₄に対応する電圧変化量 $SLPdac_G$ を持つ参照信号SLPdacを生成する。AD

50

変換部 250 は、電圧変化量 SLPdac_G の参照信号 SLPadc を用いて比較処理を行ない、カウンタクロック C Kcnt1 で計数することで、A/D 変換する。

【0163】

W 色の画素信号電圧 V_{x_W} を A/D 変換する際、D/A 変換部 270 は W 色ゲイン調整用の制御データ CN_4 に対応する電圧変化量 SLPdac_W を持つ参照信号 SLPadc を生成する。A/D 変換部 250 は、電圧変化量 SLPdac_W の参照信号 SLPadc を用いて比較処理を行ない、カウンタクロック C Kcnt1 で計数することで、A/D 変換する。

【0164】

B 色の画素信号電圧 V_{x_B} を A/D 変換する際、D/A 変換部 270 は B 色ゲイン調整用の制御データ CN_4 に対応する電圧変化量 SLPdac_B を持つ参照信号 SLPadc を生成する。A/D 変換部 250 は、電圧変化量 SLPdac_B の参照信号 SLPadc を用いて比較処理を行ない、カウンタクロック C Kcnt1 で計数することで、A/D 変換する。

10

【0165】

こうすることで、ホワイト画素 W についての A/D 変換時に、他の R, G, B の各単位画素 3 より出力が大きい出力もオーバーフローすることなく A/D 変換が可能となる。

【0166】

< 2 . 固体撮像装置の第 2 実施形態 >

図 5 は、本発明に係る固体撮像装置の一実施形態である CMOS 型の固体撮像装置 (CMOS イメージセンサ) の第 2 実施形態の概略構成図である。

【0167】

20

第 2 実施形態の固体撮像装置 1B は先ず、第 1 実施形態と同様に、画素部 10 は、同色の単位画素 3 ごとに行制御線 15 を備える。また、画素部 10 とカラム A/D 処理部 26 との接続関係に関して、第 2 実施形態では、色分離フィルタ配列ごとではなく、垂直列ごとに 1 つの垂直信号線 19 を介して画素信号電圧 V_x がカラム A/D 処理部 26 の A/D 変換部 250 に供給される。

【0168】

[ホワイトバランス調整 : 第 2 実施形態]

図 5A は、第 2 実施形態の固体撮像装置 1B におけるホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。

【0169】

30

第 2 実施形態では、色分離フィルタ配列ごとではなく、垂直列ごとに 1 つの垂直信号線 19 を介して画素信号電圧 V_x がカラム A/D 処理部 26 の A/D 変換部 250 に供給される点を除いて第 1 実施形態と相違がない。A/D 変換処理時のホワイトバランス調整動作は第 1 実施形態と同様であればよい。ここでは、第 1 実施形態 (第 2 例) と同様に、ペイヤー配列の色分離フィルタを構成する 4 色分 (R, Gr, Gb, B) の単位画素 3 に対するゲイン設定は、4 色分の単位画素 3 について個別に行なう手法を採る場合で示している。

【0170】

詳細説明は割愛するが、ホワイトバランス調整後のデジタルデータは本来の A/D 変換ビット精度を保てる点や、ホワイトバランス調整用の A/D 変換ゲイン調整は 1 つの D/A 変換部 270 が参照信号 SLPadc の傾きを色別に調整することで実現される点は第 1 実施形態と同様である。

40

【0171】

ここで、第 2 実施形態の固体撮像装置 1B における 1 行分の画素データの水平転送動作としては、次の 2 つの手法を採り得る。第 1 の手法は、R, Gr (奇数行のとき) や Gb, B (偶数行のとき) の各画素データが得られる都度水平転送を行なう手法である。第 2 の手法は、R, Gr (奇数行のとき) や Gb, B (偶数行のとき) の両画素データが得られてから水平転送を行なう手法である。第 1 実施形態とは異なり、第 1・第 2 の何れの手法を採るかに拘わらず、データ記憶部 256 は行方向の色分離フィルタ配列分 (本例では 2 列分) の画素データを各別に記憶する構成が採られているが、各手法そのものは第 1 実施形態で説明したものと同様である。なお第 1 の手法を採る場合、水平走査部 12 は、奇数列の水

50

平転送時には奇数列のラッチ 2 5 7 のみからデータを水平信号線 1 8 に読み出し、偶数列の水平転送時には偶数列のラッチ 2 5 7 のみからデータを水平信号線 1 8 に読み出す。

【 0 1 7 2 】

第 2 実施形態は、第 1 実施形態との対比では、A D 変換部 2 5 0 の数が倍になるが、デバイスの色分離フィルタを使用しないモノクロ用との共通化ができる利点がある。モノクロ撮像では行方向に順番に読むことが不要であり、一般的なカラム方式のように、行方向は全画素一斉読出しにするのがよい。第 2 実施形態のデバイス構成にしてモノクロ撮像時に、奇数行では R 用と Gr 用の行制御線 1 5 _R, 1 5 _Gr を共通の駆動信号で駆動し、偶数行では Gb 用と B 用の行制御線 1 5 _Gb, 1 5 _B を共通の駆動信号で駆動すれば、行方向の全画素一斉読出しに対応できる。

10

【 0 1 7 3 】

< 3 . 固体撮像装置の第 3 実施形態 >

図 6 は、本発明に係る固体撮像装置の一実施形態である C M O S 型の固体撮像装置 (C M O S イメージセンサ) の第 3 実施形態の概略構成図である。図では、第 2 実施形態に対する変形例で示しているが、第 1 実施形態に対しても同様の仕組みを適用できる。

【 0 1 7 4 】

第 3 実施形態は、D A 変換部 2 7 0 が生成する参照信号 SLPadc の傾きは一定にしつつ、図 2 A (3) に示したように、A D 変換部 2 5 0 用のカウントクロック C K cnt1 の周波数を調整することで、A D 変換ゲインを調整する手法を採るものである。このため、第 3 実施形態の固体撮像装置 1 C は、通信・タイミング制御部 2 0 から A D 変換部 2 5 0 のカウンタ部 2 5 4 に、クロック周波数調整済みのカウントクロック C K cnt_j/k が供給される。このカウントクロック C K cnt_j/k は、基準クロック (カウントクロック C K cnt1) を j / k 倍にしたもので、制御データ CN_4 と同様に、ホワイトバランス調整の計算に基づいて設定される。

20

【 0 1 7 5 】

たとえば、A D 変換後のデジタルデータを元に後段のデジタル処理部にてホワイトバランス調整の計算を行なう。色ごとに調整したいゲイン値を示す情報が通信・タイミング制御部 2 0 に送られる。通信・タイミング制御部 2 0 は、その情報に基づいてクロック変換部 2 0 a を制御することで、カウントクロック C K cnt1 を j / k 倍にした調整済みのカウントクロック C K cnt_j/k を取得し、これをカウンタ部 2 5 4 に供給する。

30

【 0 1 7 6 】

[ホワイトバランス調整 : 第 3 実施形態]

図 6 A は、第 3 実施形態の固体撮像装置 1 C におけるホワイトバランス調整動作に着目した A D 変換処理を説明するタイミングチャートである。

【 0 1 7 7 】

第 3 実施形態では、D A 変換部 2 7 0 が使用するカウント周波数の調整により A D 変換ゲインを調整する点を除いて第 1 実施形態と相違がなく、A D 変換処理やデジタル C D S 処理は、第 1 実施形態と同様であればよい。

【 0 1 7 8 】

ここでは、第 1 実施形態 (第 2 例) と同様に、ベイヤー配列の色分離フィルタを構成する 4 色分 (R, Gr, Gb, B) の単位画素 3 に対するゲイン設定は、4 色分の単位画素 3 について個別に行なう手法で示す。

40

【 0 1 7 9 】

R 色の画素信号電圧 V_{x_R} を A D 変換する際、D A 変換部 2 7 0 は電圧変化量 SLPdac を持つ参照信号 SLPadc を生成する。A D 変換部 2 5 0 は、R ゲイン調整用のカウント周波数 F_R を持つカウントクロック C K cnt_j/k に基づくカウント処理により A D 変換する。Gr 色の画素信号電圧 V_{x_Gr} を A D 変換する際、D A 変換部 2 7 0 は電圧変化量 SLPdac を持つ参照信号 SLPadc を生成し、A D 変換部 2 5 0 は Gr ゲイン調整用のカウント周波数 F_Gr を持つカウントクロック C K cnt_j/k に基づくカウント処理により A D 変換する。

【 0 1 8 0 】

50

Gb色の画素信号電圧 V_{x_Gb} をAD変換する際、DA変換部270は電圧変化量SLPdacを持つ参照信号SLPadcを生成し、AD変換部250はGbゲイン調整用のカウント周波数 F_{Gb} を持つカウントクロック $CKcnt_{j/k}$ に基づくカウント処理によりAD変換する。B色の画素信号電圧 V_{x_B} をAD変換する際、DA変換部270は電圧変化量SLPdacを持つ参照信号SLPadcを生成する。AD変換部250は、Bゲイン調整用のカウント周波数 F_B を持つカウントクロック $CKcnt_{j/k}$ に基づくカウント処理によりAD変換する。

【0181】

第3実施形態では、ホワイトバランス調整用のAD変換ゲイン調整はAD変換部250が使用するカウントクロック $CKcnt$ の周波数を色別に調整することで実現される。ホワイトバランス調整後のデジタルデータは本来のAD変換ビット精度を保てる点は第1実施形態と同様である。

10

【0182】

色別に異なる周波数のカウントクロック $CKcnt$ を生成しAD変換部250に供給する各別のクロック生成部を設け、各別に生成された周波数の異なる複数のカウントクロック $CKcnt$ を用いて各色情報を持つ画素信号電圧 V_x をAD変換することが考えられる。この場合、クロック生成部を複数設ける必要があるので回路規模が増える難点がある。

【0183】

第3実施形態では、行方向に関しても、同色の色情報を持つ画素信号電圧 V_x ごとに順番に読み出すのと合わせて、AD変換部250が使用するカウントクロック $CKcnt$ の周波数を色別に調整する。第1実施形態と同様、回路規模が増える難点や参照信号生成部のバラツキの影響を考慮する必要がなく精度の高いホワイトバランス調整が可能となる。

20

【0184】

< 4 . 固体撮像装置の第4実施形態 >

図7は、本発明に係る固体撮像装置の一実施形態であるCMOS型の固体撮像装置(CMOSイメージセンサ)の第4実施形態の概略構成図である。ここでは、参照信号SLPadcの傾き調整でAD変換ゲイン調整を行なう第1実施形態に対する変形例で示すが、AD変換用のクロック周波数調整でAD変換ゲイン調整を行なう第3実施形態に対しても、同様の変形が可能である。

【0185】

図7に示すように、第4実施形態の固体撮像装置1Dは、単位画素3の内の一部の要素を複数の単位画素3で共有した構成を持つ画素共有構造の単位画素群2が画素部10に備えられているものである。

30

【0186】

第4実施形態では、単位画素群2ごとに、1つの垂直信号線19を介して画素信号電圧 V_x がカラムAD処理部26に供給されるように構成する。このため、単位画素群2ごとに制御される行制御線15_aと単位画素群2内で単位画素3ごとに制御される行制御線15_bが設けられる。画素部10の構成を除くその他は第1実施形態と同様である。

【0187】

ここで、詳細は後述するが、カラー撮像時にベイヤー配列を適用する場合、行方向に関して、2列で「色分離フィルタ配列ごと」が形成される点では、第1実施形態と同様である。因みに、画素部10とカラムAD処理部26との接続関係に関しては、第1実施形態と同様に、行方向の色分離フィルタ配列ごとにAD変換部250を1つ設けてもよいし、第2実施形態と同様に、垂直列ごとにAD変換部250を1つ設けてもよい。図示した例は、第2実施形態と同様の構成例で示している。後述する図7C(2)は、第1実施形態と同様の構成例で示している。

40

【0188】

[単位画素群の回路構成]

図7Aおよび図7Bは、図7に示した第4実施形態の固体撮像装置1Dに使用される単位画素群2の構成例を説明する図である。ここで、図7Aは、単位画素群2を構成する各構成要素の配置レイアウト例を示す図である。また、図7Bは、その単位画素群2の回路

50

構成例と、駆動部と駆動制御線と画素トランジスタの接続態様を示す図である。画素部 10 内の単位画素群 2 の構成は、先ず、単位画素 3 の内の一部の要素を複数の単位画素 3 で共有した構成を持つ画素共有構造を有する点に特徴を有する。画素部 10 内の単位画素群 2 を構成する単位画素 3 の基本的な構成は、第 1 実施形態の単位画素 3 と同様である。

【0189】

ここでは、画素共有構造の一例として、4 つの単位画素 3 の組み合わせで単位画素群 2 が構成される 4 画素共有の場合で示す。この点は、ベイヤー配列の色分離フィルタを使用する場合、2 行 × 2 列の 4 つの単位画素 3 で、色分離フィルタの 1 つ分が構成されるのと似通っている。

【0190】

単位画素群 2 の構成は一例であり、ここで示すものには限定されない。図 7 A および図 7 B に示した構成においては、4 つの単位画素 3 で 1 つ単位画素群 2 を構成するが、これに限らず、たとえば、2 つや 8 つの単位画素 3 で 1 つ単位画素群 2 を構成してもよい。

【0191】

単位画素群 2 は、レイアウト面では、図 7 A に示すように、トランジスタ領域と、電圧変換部とトランジスタ領域における回路群とを電気的に接続する配線を備えている。トランジスタ領域では、電荷生成部 3 2、電荷生成部 3 2 で生成された信号電荷を電圧信号に変換する電圧変換部、読出選択用トランジスタ 3 4、電圧変換部に転送された電荷や電圧変換部で変換された電圧信号に対する処理を行なう回路群が配置される。電圧変換部は、図 7 B に示すように、フローティングディフュージョン 3 8 とフローティングディフュージョン 3 8 の電位変化を検知する検知素子の一例であるソースフォロア構成の増幅用トランジスタ 4 2 を主要部として有する。

【0192】

単位画素群 2 は、各構成要素の配置レイアウトに大きな特徴がある。図 7 B (1) に示すように、複数列と複数行とからなる 2 次元アレイ状に配置された電荷生成部 3 2 に対して、2 次元アレイ中で斜めに隣り合う 2 つの電荷生成部 3 2 の間に 1 つの電圧変換部が配置される。2 つの電荷生成部 3 2 が各電荷生成部 3 2 に付設された読出選択用トランジスタ 3 4 を介して 1 つの電圧変換部やトランジスタ領域を共用するように構成されている。

【0193】

共用は、たとえば図 7 A (2) に示すように、 $i, i + 1, i + 2, \dots$ 列と $j, j + 1, j + 2, \dots$ 行からなる 2 次元アレイ中にて組合せが定まる態様が採られる。たとえば、第 1 の単位画素群 2_1 は、 $(i + 1, j)$ 座標の電荷生成部 3 2 a と $(i, j + 1)$ 座標の電荷生成部 3 2 b とがそれぞれ 1 つのフローティングディフュージョン 3 8 および増幅用トランジスタ 4 2 で構成された電圧変換部を共用する。また、 $(i + 1, j + 2)$ 座標の電荷生成部 3 2 c と $(i, j + 3)$ 座標の電荷生成部 3 2 d とがそれぞれ他の 1 つのフローティングディフュージョン 3 8 および増幅用トランジスタ 4 2 で構成された電圧変換部を共用する。

【0194】

行方向に隣接する第 2 の単位画素群 2_2 は、 $(i + 2, j)$ 座標の電荷生成部 3 2 a と $(i + 1, j + 1)$ 座標の電荷生成部 3 2 b とがそれぞれ 1 つのフローティングディフュージョン 3 8 および増幅用トランジスタ 4 2 で構成された電圧変換部を共用する。また、 $(i + 2, j + 2)$ 座標の電荷生成部 3 2 c と $(i + 1, j + 3)$ 座標の電荷生成部 3 2 d とがそれぞれ他の 1 つのフローティングディフュージョン 3 8 および増幅用トランジスタ 4 2 で構成された電圧変換部を共用する。

【0195】

図 7 A に示すように、電圧変換部が配されていない電荷生成部 3 2 同士の間には、トランジスタ領域が設けられているが、そのトランジスタ領域における回路群を、回路群と配線を介して電気的に接続する 2 つの電荷生成部 3 2 が共用するように構成されている。各単位画素群 2 は、電荷生成部 3 2 a, 3 2 b が共用する電圧変換部と電荷生成部 3 2 c, 3 2 d が共用する電圧変換部を接続することで、4 行 2 列でジグザグに配置された電荷生

10

20

30

40

50

成部 3 2 a , 3 2 b , 3 2 c , 3 2 d が同じ電圧変換部を共用する構成となる。このとき共用される回路群としては、図 7 B に示すように、リセットトランジスタ 3 6 や垂直選択用トランジスタ 4 0 などがあるが、これらの各回路要素は、複数のトランジスタ領域に分散した配置されているものとする。

【 0 1 9 6 】

第 4 実施形態の固体撮像装置 1 D では、2 次元アレイの列方向に沿って並ぶ 2 つのトランジスタ領域に分散配置された 1 組の回路群を、同列方向に沿って並ぶ 2 つの電圧変換部が共用する。さらに、各電圧変換部を 2 次元アレイ中で斜めに隣り合う 2 つの電荷生成部 3 2 が共用する。そして、これら 1 つの回路群、2 つの電圧変換部および計 4 つの電荷生成部 3 2 が、1 つの共有単位 (単位ブロック) である単位画素群 2 を構成している。

10

【 0 1 9 7 】

回路構成的には、単位画素群 2 は、4 つの電荷生成部 3 2 a , 3 2 b , 3 2 c , 3 2 d を有し、フローティングディフュージョン 3 8 や増幅用トランジスタ 4 2 でなる 1 つの画素信号生成部 5 を共有する構成となっている。共有対象の画素は、隣接しているものとし、隣接方向は、正方格子状に単位画素 3 が配列されている場合には、画面の垂直方向、水平方向、その両方 (すなわち斜め) の何れであってもよく、図 7 A は一例に過ぎない。

【 0 1 9 8 】

4 画素で F D A 構成の画素信号生成部 5 を共有するように、4 つの単位画素 3 で 1 つ単位画素群 2 を構成しているので、読出選択用トランジスタ 3 4 が 4 つの電荷生成部 3 2 に蓄積された信号電荷を共通の画素信号生成部 5 に移送する手段として機能するようにする。読出選択用トランジスタ 3 4 も独立して、読出選択用トランジスタ 3 4 a , 3 4 b , 3 4 c , 3 4 d が設けられ、転送駆動バッファ B F 1 も独立して、転送駆動バッファ B F 1 a , B F 1 b , B F 1 c , B F 1 d が設けられる。電荷生成部 3 2 a , 3 2 b , 3 4 c , 3 4 d から信号電荷 Q a , Q b , Q c , Q d を独立にフローティングディフュージョン 3 8 に移送 (転送) させる。単位画素群 2 ごとに制御される行制御線 1 5 _a としては、リセット配線 5 6 および垂直選択線 5 8 が該当する。単位画素群 2 内で単位画素 3 ごとに制御される行制御線 1 5 _b としては転送配線 5 4 a , 5 4 b , 5 4 c , 5 4 d が該当する。

20

【 0 1 9 9 】

単位画素 3 a (第 1 画素) については転送配線 5 4 a を介して転送信号 TRGa で読出選択用トランジスタ 3 4 a が駆動されることで画素信号電圧 V_{x_a} が読み出される。単位画素 3 b (第 2 画素) については転送配線 5 4 b を介して転送信号 TRGb で読出選択用トランジスタ 3 4 b が駆動されることで画素信号電圧 V_{x_b} が読み出される。単位画素 3 c (第 3 画素) については転送配線 5 4 c を介して転送信号 TRGc で読出選択用トランジスタ 3 4 c が駆動されることで画素信号電圧 V_{x_c} が読み出される。単位画素 3 d (第 4 画素) については転送配線 5 4 d を介して転送信号 TRGd で読出選択用トランジスタ 3 4 d が駆動されることで画素信号電圧 V_{x_d} が読み出される。

30

【 0 2 0 0 】

電荷生成部 3 2 a と読出選択用トランジスタ 3 4 a と画素信号生成部 5 で第 1 の単位画素 3 a が構成され、電荷生成部 3 2 b と読出選択用トランジスタ 3 4 b と画素信号生成部 5 で第 2 の単位画素 3 b が構成される。電荷生成部 3 2 c と読出選択用トランジスタ 3 4 c と画素信号生成部 5 で第 3 の単位画素 3 c が構成され、電荷生成部 3 2 d と読出選択用トランジスタ 3 4 d と画素信号生成部 5 で第 4 の単位画素 3 d が構成される。つまり、このような構成では、全体としては、7 つのトランジスタで単位画素群 2 が構成されているが、それぞれの電荷生成部 3 2 a , 3 2 b , 3 4 c , 3 4 d から見た場合には、4 つのトランジスタで単位画素 3 が構成された 4 T R 構成である。

40

【 0 2 0 1 】

[画素共有構造とカラー撮像の関係]

図 7 C は、図 7 ~ 図 7 B に示した画素共有構造を持つ固体撮像装置 1 D におけるカラー撮像について説明する図である。カラー撮像用とする場合には、共有対象となる単位画素 3 は、同色画素だけに限らず複数色で F D A 構成の画素信号生成部 5 を共有するように構

50

成してもよいし、同色画素だけでF D A構成の画素信号生成部5を共有するように構成してもよい。

【0202】

ところが、共有方式によっては、行方向について一斉読出しにする従前方式との組合せでは、画素別のゲイン調整（カラー撮像時にはホワイトバランス調整）を行なう場合、傾きの異なる参照信号を生成して供給する個別の回路構成が必要になる。あるいは、周波数の異なるカウントクロックC K cntを生成して供給する個別の回路構成が必要になる。何れも、回路規模が増える難点が起こる。

【0203】

たとえば、図7Cは、R, Gr, Gb, Bの原色フィルタがベイヤー配列され、4行2列でジグザグに配置された4つの単位画素3で単位画素群2が構成される場合である。ここで、図7C(1)は、行方向について一斉読出しにする比較例を示し、図7C(2)は、行方向については、第1(～第3)実施形態と同様に、同色の色情報を持つ画素信号電圧Vxごとに順番に読み出す第4実施形態を示す。

【0204】

図7Aとの対応では、第1の単位画素群2_1は、電荷生成部32a, 32cがR画素、電荷生成部32b, 32dがB画素であり、第2の単位画素群2_2は、電荷生成部32a, 32cがGr画素、電荷生成部32b, 32dがGb画素である。

【0205】

図7C(1)に示す比較例の場合、R, Gr行を読み出す際にはR, Grを同時に読み出し、Gb, B行を読み出す際にはGb, Bを同時に読み出す構成になる。R, GrやGb, Bを同時に読み出すために色ごとのAD変換ゲイン調整を参照信号SLPdacの傾き調整により行なう場合には、参照信号生成部27(DA変換部270)が2つ必要になる。R, GrやGb, Bを同時に読み出すために色ごとのAD変換ゲイン調整をカラムAD処理部26(AD変換部250)のカウントクロックC K cntの周波数調整により行なう場合には、周波数の異なるカウントクロックC K cntを生成する各別のカウントクロック生成回路が必要になる。

【0206】

一方、図7C(2)に示す第4実施形態の場合、行方向に関しても同色の色情報を持つ画素信号電圧Vxごとに順番に読み出し、それに合わせて、参照信号SLPdacの単位時間当たりの電圧変化量 SLPdacに対するカウンタ側のカウントクロック数を各別に調整する。この点は、第1～第3実施形態と同様である。行方向(水平方向)における配列の繰返し単位に関しては、本例の場合、単位画素群2の色配列の繰返し単位ごととして見るが、実際には、単位画素3の水平方向における色配列の繰返し単位である点で、第1実施形態と同様である。

【0207】

[AD変換ゲイン調整：第4実施形態]

図7Dは、第4実施形態の固体撮像装置1DにおけるAD変換ゲイン調整動作(ホワイトバランス調整動作)に着目したAD変換処理を説明するタイミングチャートである。ここでは、第1実施形態と同様に、参照信号SLPdacの傾き調整でAD変換ゲイン調整を行なう場合を示す。図示しないが、第3実施形態と同様に、カウントクロックC K cntの周波数調整でAD変換ゲイン調整を行なうようにしてもよい。

【0208】

画素共有構造にする場合、各単位画素3の微細化を含めて各単位画素3のレイアウトパターンの違いなどにより、同一の光量を受光した場合、画素信号電圧Vx_a, Vx_b, Vx_c, Vx_dに相違が生じ出力振幅特性が異なるので同様に扱うことが難しくなる。第4実施形態は、このような場合への対処を行なうもので、単位画素群2を構成する単位画素3a, 3b, 3c, 3dから読み出される画素信号電圧Vx_a, Vx_b, Vx_c, Vx_dについてAD変換ゲインを個別に調整する。全体動作は、第1実施形態の第2例と同様で、単位画素群2を構成する4つの単位画素3a, 3b, 3c, 3dに対するゲイン設

10

20

30

40

50

定は4つの単位画素3 a , 3 b , 3 c , 3 d について個別に行なう手法を採ればよい。

【0209】

つまり、単位画素群2に存在する各単位画素3の出力振幅特性が異なることに応じて、DA変換部270が発する参照信号SLPdacの電圧変化量 SLPdac (つまりAD変換ゲイン)を、単位画素群2を構成する各単位画素3の出力振幅特性に応じて切り替えればよい。

【0210】

たとえば、第1の単位画素群2_1の単位画素3 a , 3 c の画素信号電圧 V_{x_a} , V_{x_c} ($= V_{x_R}$)をAD変換する際、DA変換部270はR画素用の電圧変化量 SLPdac_Rを持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量 SLPdac_Rの参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

10

【0211】

第2の単位画素群2_2の単位画素3 a , 3 c の画素信号電圧 V_{x_a} , V_{x_c} ($= V_{x_Gr}$)をAD変換する際、DA変換部270はGr画素用の電圧変化量 SLPdac_Grを持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量 SLPdac_Grの参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

【0212】

第2の単位画素群2_2の単位画素3 b , 3 d の画素信号電圧 V_{x_b} , V_{x_d} ($= V_{x_Gb}$)をAD変換する際、DA変換部270はGb画素用の電圧変化量 SLPdac_Gbを持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量 SLPdac_Gbの参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

20

【0213】

第1の単位画素群2_1の単位画素3 b , 3 d の画素信号電圧 V_{x_b} , V_{x_d} ($= V_{x_B}$)をAD変換する際、DA変換部270はB画素用の電圧変化量 SLPdac_Bを持つ参照信号SLPdacを生成する。AD変換部250は、電圧変化量 SLPdac_Bの参照信号SLPdacを用いて比較処理を行ない、カウンタクロックCKcnt1で計数することで、AD変換する。

【0214】

単位画素群2を構成する各単位画素3から読み出された各画素信号電圧 V_x についてのAD変換時に、各単位画素3の出力振幅特性別にゲイン調整が可能で、結果的に、AD変換とともに出力振幅特性補正が可能となる。各単位画素3の出力振幅特性に差が生じた場合でも、その特性差を、それぞれに応じた電圧変化量 SLPdac_a , SLPdac_b , SLPdac_c , SLPdac_d (つまり単位画素3別のAD変換ゲイン)で調整することが可能となる。

30

【0215】

ホワイトバランス調整に着目したときには、行方向において異なる色情報を持つ画素信号電圧 V_{x_R} , V_{x_Gr} や画素信号電圧 V_{x_Gb} , V_{x_B} について、AD変換時にR , G , Bの各単位画素3の出力振幅特性別にゲイン調整ができ、AD変換とともにホワイトバランス調整が可能となる。したがって、カラムAD処理部26にてホワイトバランス調整用のAD変換ゲイン調整を、参照信号生成部やカウンタクロック生成回路(本例ではクロック変換部20a)の回路規模を増やすことなく、また高精度で実現できる。

40

【0216】

前例では、各単位画素群2が、4行2列でジグザグに配置されて共用される状態での説明であったが、このことは必須ではない。図7A(2)で、i列の電荷生成部32a , 32b , 32c , 32dで第1の単位画素群2_1、i+1列の電荷生成部32a , 32b , 32c , 32dで第2の単位画素群2_2が構成された縦4画素の共有の場合でも、第4実施形態の仕組みが同様に適用される。

【0217】

AD変換ゲイン調整(ホワイトバランス調整)後のデジタルデータは本来のAD変換ビット精度を保てる点や、AD変換ゲイン調整は1つのDA変換部270が参照信号SLPdac

50

の傾きを出力振幅特性別に調整することで実現される点は第1実施形態と同様である。

【0218】

<5. 撮像装置(第5実施形態)>

図8は、第5実施形態を説明する図である。第5実施形態は、前述の固体撮像装置1の各実施形態で採用したゲイン調整付きのAD変換処理の仕組みを、物理情報取得装置の一例である撮像装置に適用したものである。図8は、その撮像装置8の概略構成図である。

【0219】

撮像装置としても、参照信号比較型のAD変換処理時にゲイン調整を行なうことで、DA変換部270(参照信号生成部27)やカウンタクロックCKcntを生成する回路の規模を増大させずに、単位画素3ごとの出力振幅特性差を補正する仕組みを実現できる。ゲイン調整のための参照信号SLPadcの傾きやカウンタクロックCKcntの周波数の設定など、AD変換ゲイン調整に関わる制御は、外部の主制御部で、制御用の指示情報を通信・タイミング制御部20に対するデータ設定で指定できるようにする。AD変換ゲイン調整処理を行わない通常の参照信号比較型のAD変換処理の制御もできる。

【0220】

たとえば撮像装置8は、撮影レンズ802、光学ローパスフィルタ804、色フィルタ群812、画素部10、駆動制御部7、コラムAD処理部26、参照信号生成部27、カメラ信号処理部810を備える。図中に点線で示すように、光学ローパスフィルタ804と合わせて赤外光成分を低減させる赤外光カットフィルタ805を設けることもできる。

【0221】

撮影レンズ802は、照明下にある被写体Zの像を表す光Lを撮像装置側に導光して結像させる。色フィルタ群812は、R、G、Bの色フィルタがベイヤー配列とされている。駆動制御部7は、画素部10を駆動する。読出電流制御部24は、画素部10から出力される画素信号の動作電流を制御する。コラムAD処理部26は、画素部10から出力された画素信号に対してCDs処理やAD変換処理などを施す。参照信号生成部27は、コラムAD処理部26に参照信号SLP_ADCを供給する。カメラ信号処理部810は、コラムAD処理部26から出力された撮像信号を処理する。

【0222】

コラムAD処理部26の後段に設けられたカメラ信号処理部810は、撮像信号処理部820と、撮像装置8の全体を制御する主制御部として機能するカメラ制御部900を有する。撮像信号処理部820は、信号分離部822と、色信号処理部830と、輝度信号処理部840と、エンコーダ部860を有する。

【0223】

信号分離部822は、色フィルタとして原色フィルタ以外のものを使用されているときにコラムAD処理部26のAD変換機能部から供給されるデジタル撮像信号をR(赤)、G(緑)、B(青)の原色信号に分離する原色分離機能を具備する。色信号処理部830は、信号分離部822によって分離された原色信号R、G、Bに基づいて色信号Cに関する信号処理を行なう。輝度信号処理部840は、信号分離部822によって分離された原色信号R、G、Bに基づいて輝度信号Yに関する信号処理を行なう。エンコーダ部860は、輝度信号Y/色信号Cに基づいて映像信号VDを生成する。

【0224】

色信号処理部830は、図示を割愛するが、ガンマ補正部、色差マトリクス部などを有する。輝度信号処理部840は、図示を割愛するが、高周波輝度信号生成部と、低周波輝度信号生成部と、輝度信号生成部を有する。高周波輝度信号生成部は、信号分離部822の原色分離機能部から供給される原色信号に基づいて比較的周波数が高い成分までをも含む輝度信号YHを生成する。低周波輝度信号生成部は、原色信号に基づいて比較的周波数が低い成分のみを含む輝度信号YLを生成する。輝度信号生成部は、2種類の輝度信号YH、YLに基づいて輝度信号Yを生成しエンコーダ部860に供給する。

【0225】

エンコーダ部860は、色信号副搬送波に対応するデジタル信号で色差信号R-Y、B

10

20

30

40

50

- Yをデジタル変調した後、輝度信号処理部840にて生成された輝度信号Yと合成して、デジタル映像信号VD(=Y+S+C; Sは同期信号、Cはクロマ信号)に変換する。エンコーダ部860から出力されたデジタル映像信号VDは、さらに後段の図示を割愛したカメラ信号出力部に供給され、モニター出力や記録メディアへのデータ記録などに供される。DA変換によってデジタル映像信号VDがアナログ映像信号Vに変換される。

【0226】

カメラ制御部900は、マイクロプロセッサ902、読出専用の記憶部であるROM904、RAM906、図示を割愛したその他の周辺部材を有する。マイクロプロセッサ902は、コンピュータが行なう演算と制御の機能を超小型の集積回路に集約させたCPUを代表例とする電子計算機の中枢をなすものと同様のものである。906は、随時書込みおよび読出しが可能であるとともに揮発性の記憶部の一例である。マイクロプロセッサ902、ROM904、およびRAM906を纏めて、マイクロコンピュータとも称する。

10

【0227】

カメラ制御部900は、システム全体を制御するもので、単位画素3ごとの出力振幅特性差を補正するAD変換ゲイン調整(たとえばホワイトバランス調整)との関係では、たとえば、ホワイトバランス調整の計算機能を有する。さらに、この計算結果に基づいて、参照信号SLP_ADCの傾きやカウントクロックCkcntの周波数を調整する機能を有する。

【0228】

ROM904にはカメラ制御部900の制御プログラムなどが格納されるが、特に本例では、カメラ制御部900によって通常の参照信号比較型のAD変換処理や出力振幅特性差を補正するAD変換ゲイン調整処理を制御するためのプログラムが格納される。RAM906にはカメラ制御部900が各種処理を行なうためのデータなどが格納されている。

20

【0229】

カメラ制御部900は、メモリカードなどの記録媒体924を挿脱可能に構成し、インターネットなどの通信網との接続が可能に構成している。カメラ制御部900は、マイクロプロセッサ902、ROM904、およびRAM906の他、メモリ読出部907や通信I/F908を備える。記録媒体924は、マイクロプロセッサ902にソフトウェア処理をさせるプログラムデータ、輝度系信号に基づく露光制御処理、ホワイトバランス調整用のAD変換ゲイン調整処理、などのデータを登録するために利用される。メモリ読出部907は、記録媒体924から読み出したデータをRAM906に格納する。通信I/F908は、インターネットなどの通信網との間の通信データの受け渡しを仲介する。

30

【0230】

撮像装置8は、駆動制御部7およびカラムAD処理部26を、画素部10と別体にしてモジュール状のもので示しているが、これらが画素部10と同一の半導体基板上に一体的に形成されたワンチップものの固体撮像装置1を利用してもよい。図では、画素部10やカラムAD処理部26やカメラ信号処理部810の他、撮影レンズ802を始めとする光学系も含む状態で示しており、この態様は、これらを纏めてパッケージングされた撮像機能を有するモジュール状の形態とする場合に好適である。

【0231】

図示を割愛するが、画素部10と撮影レンズ802などの光学系とが纏めてパッケージングされた状態で撮像機能を有するモジュール状の形態で固体撮像装置1を提供するようにしてもよい。この場合、そのモジュール状の形態で提供された固体撮像装置1に加え、カメラ信号処理部810をもモジュール内に設けて、撮像装置8の全体を構成するようにしてもよい。また固体撮像装置1におけるモジュールの形態として、カメラ信号処理部810を含めてもよく、この場合、事実上、固体撮像装置1と撮像装置8とが同一のものに見なすこともできる。このような撮像装置8は、「撮像」を行なうための、たとえば、カメラや撮像機能を有する携帯機器として提供される。なお、「撮像」は、通常のカメラ撮影時の像の撮り込みだけでなく、広義の意味として、指紋検出なども含むものである。

40

【0232】

このような構成の撮像装置8では、固体撮像装置1の全ての機能を包含して構成されて

50

おり、固体撮像装置1の基本的な構成および動作と同様とすることができる。マイクロプロセッサ902は、カラムAD処理部26から入力されるAD変換後のデジタルデータを元にホワイトバランス調整の計算を行ない、色ごとに調整したいゲイン値を示すゲイン制御データを駆動制御部7(通信・タイミング制御部20)を介して参照信号生成部27に送信する。本実施形態の撮像装置8でも、通常の参照信号比較型のAD変換処理だけでなく、出力振幅特性差を補正するAD変換ゲイン調整処理を行なう仕組みを実現できる。

【0233】

以上、本発明について実施形態を用いて説明したが、本発明の技術的範囲は前記実施形態に記載の範囲には限定されない。発明の要旨を逸脱しない範囲で前記実施形態に多様な変更または改良を加えることができ、そのような変更または改良を加えた形態も本発明の技術的範囲に含まれる。

10

【0234】

また、前記の実施形態は、クレーム(請求項)にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組合せの全てが発明の解決手段に必須であるとは限らない。前述した実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜の組合せにより種々の発明を抽出できる。実施形態に示される全構成要件から幾つかの構成要件が削除されても、効果が得られる限りにおいて、この幾つかの構成要件が削除された構成が発明として抽出され得る。

【0235】

前記実施形態では、正方形の単位画素3が正方格子状に配列され、かつ2×2画素を繰返単位とする色分離フィルタを備えたものを対象に説明したが、色分離フィルタの繰返単位は、これに限らない。3×2の場合、行方向の繰返単位である3画素分について、同色の単位画素3ごとに行制御線15を設け、同色の色情報を持つ画素信号電圧Vxごとに順番に読み出して、デジタルデータに変換する方式を採ればよい。

20

【0236】

前記実施形態では、正方形の単位画素3が正方格子状に配列されたものを対象に説明したが、単位画素の配列は、正方格子状に限らず、たとえば、図1に示した画素部10を斜め45度に傾けた配列状態の斜行格子状でもよい。正方に限らず、各単位画素の電荷生成部の受光面の面積低下を抑制し画素密度を向上させるように、ハニカム状でもよい。

【0237】

単位画素の形状や配列に拘らず、何れの場合も、画素部10をカラー撮像対応にする場合、従来構成で同時アクセスする読出単位に応じた方向において、色分離フィルタの繰返単位の内に存在する各色フィルタに対応させてAD変換ゲインを調整すればよい。要するに、色分離フィルタの繰返単位内に存在する色フィルタ別の単位画素3の出力振幅特性に合わせて、AD変換ゲインを調整することでホワイトバランスを調整すればよい。また、色分離フィルタを用いるか否かに拘わらず、従来構成で同時アクセスする読出単位に応じた方向において、繰返単位内に存在する各単位画素3の出力振幅特性に合わせて、AD変換ゲインを調整することでそれぞれの出力振幅特性を補正すればよい。

30

【0238】

前記実施形態では、アドレス制御により各単位画素からの信号を選択して読出可能な固体撮像装置の一例として、NMOSあるいはPMOSより構成されている単位画素が行列状に配された画素部を備えたCMOSセンサを例に示した、これは一例に過ぎない。信号電荷の生成は、光に限らず、赤外線、紫外線、X線などの電磁波一般に適用可能であり、この電磁波を受けてその量に応じたアナログ信号を出力する素子が多数配列された単位構成要素を備えた半導体装置に、前記実施形態で示した事項を適用可能である。

40

【0239】

前記実施形態では、単位画素3が2次元マトリクス状に配列されている画素部10を有するエリアセンサ型の固体撮像装置1について説明したが、単位画素3が2次元マトリクス状に配列されていることは必須ではない。たとえば、単位画素3が1行分や数行分だけ配列されたいわゆるラインセンサ型に対しても、前記実施形態の仕組みを適用できる。

50

【 0 2 4 0 】

行方向について一斉読出しにするのではなく、色分離フィルタ配列ごとなど配列の繰返し単位内で画素信号電圧 V_x を順番に読み出し、参照信号比較型 A/D 変換処理時に各単位画素 3 の出力振幅特性を補正するように A/D 変換ゲインを調整すればよい。

【 図面の簡単な説明 】

【 0 2 4 1 】

【 図 1 】 CMOS 型の固体撮像装置の第 1 実施形態の概略構成図である。

【 図 2 】 第 1 実施形態の固体撮像装置に使用される参照信号生成部の D/A 変換部の構成例を示す図である。

【 図 2 A 】 参照信号比較型の A/D 変換処理での A/D 変換ゲインを説明する図である。 10

【 図 3 】 A/D 変換処理と CDS 処理に着目した第 1 実施形態の固体撮像装置の簡易的な回路構成図である。

【 図 3 A 】 第 1 実施形態の固体撮像装置における A/D 変換処理を説明するタイミングチャートである。

【 図 3 B 】 第 1 実施形態の固体撮像装置の A/D 変換ゲイン調整に着目した A/D 変換処理を説明するタイミングチャートである。

【 図 4 】 第 1 実施形態の固体撮像装置における第 1 例のホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。

【 図 4 A 】 第 1 実施形態の固体撮像装置における第 2 例のホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。 20

【 図 4 B 】 第 1 実施形態の第 3 例で適用される色分離フィルタの色配列を説明する図である。

【 図 4 C 】 第 1 実施形態の固体撮像装置における第 3 例のホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。

【 図 5 】 CMOS 型の固体撮像装置の第 2 実施形態の概略構成図である。

【 図 5 A 】 第 2 実施形態の固体撮像装置におけるホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。

【 図 6 】 CMOS 型の固体撮像装置の第 3 実施形態の概略構成図である。

【 図 6 A 】 第 3 実施形態の固体撮像装置におけるホワイトバランス調整動作に着目した A/D 変換処理を説明するタイミングチャートである。 30

【 図 7 】 CMOS 型の固体撮像装置の第 4 実施形態の概略構成図である。

【 図 7 A 】 第 4 実施形態の固体撮像装置を構成する単位画素群の各構成要素の配置レイアウト例を示す図である。

【 図 7 B 】 単位画素群の回路構成例と、駆動部と駆動制御線と画素トランジスタの接続態様を示す図である。

【 図 7 C 】 図 7 ~ 図 7 B に示した画素共有構造を持つ固体撮像装置におけるカラー撮像について説明する図である。

【 図 7 D 】 第 4 実施形態の固体撮像装置における A/D 変換ゲイン調整動作に着目した A/D 変換処理を説明するタイミングチャートである。

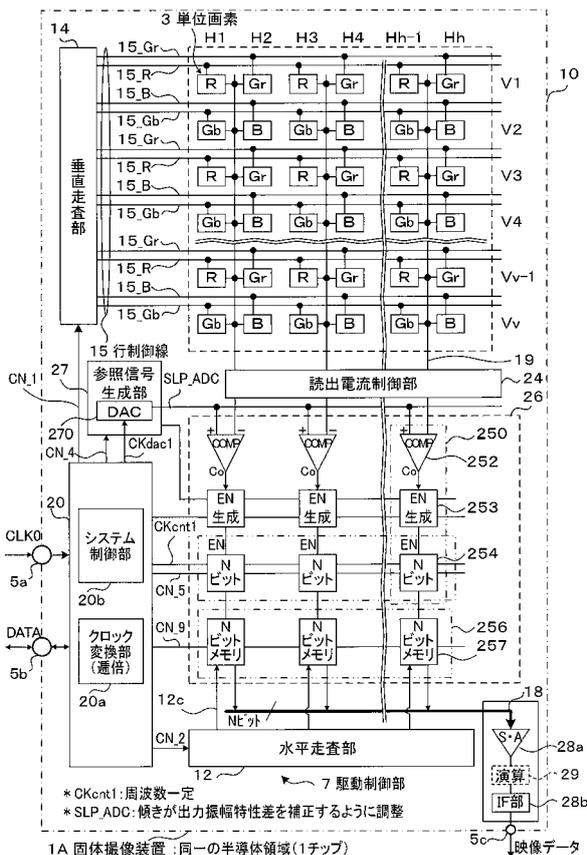
【 図 8 】 撮像装置（第 5 実施形態）の概略構成図である。 40

【 符号の説明 】

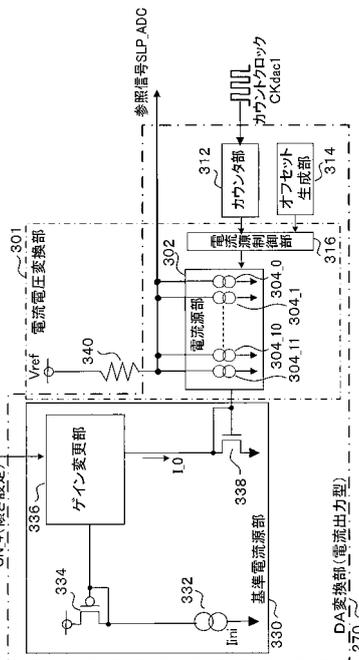
【 0 2 4 2 】

1 ... 固体撮像装置、 2 ... 単位画素群、 3 ... 単位画素、 5 ... 画素信号生成部、 7 ... 駆動制御部、 8 ... 撮像装置、 10 ... 画素部、 12 ... 水平走査部、 14 ... 垂直走査部、 15 ... 行制御線、 18 ... 水平信号線、 19 ... 垂直信号線、 20 ... 通信・タイミング制御部、 26 ... カラム A/D 処理部、 27 ... 参照信号生成部、 28 ... 出力部、 250 ... A/D 変換部、 252 ... 比較部、 253 ... カウント動作制御部、 254 ... カウンタ部、 256 ... データ記憶部、 270 ... D/A 変換部、 900 ... カメラ制御部（主制御部）

【図1】

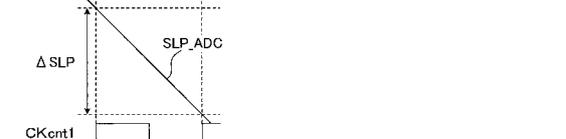


【図2】

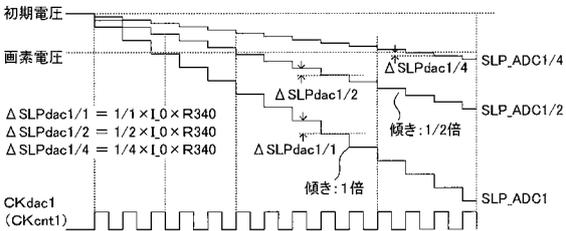


【図2A】

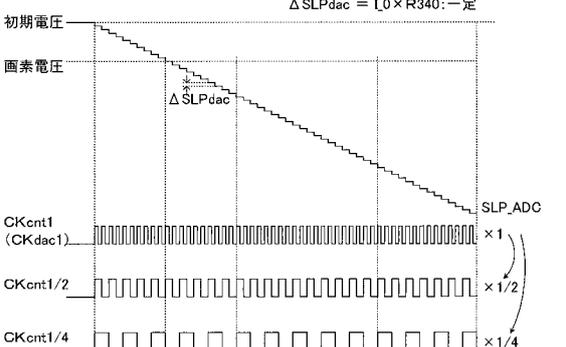
(1) 参照信号SLP_ADCの傾きの大きさとカウントクロックCKcnt1の周波数とビット分解能の関係



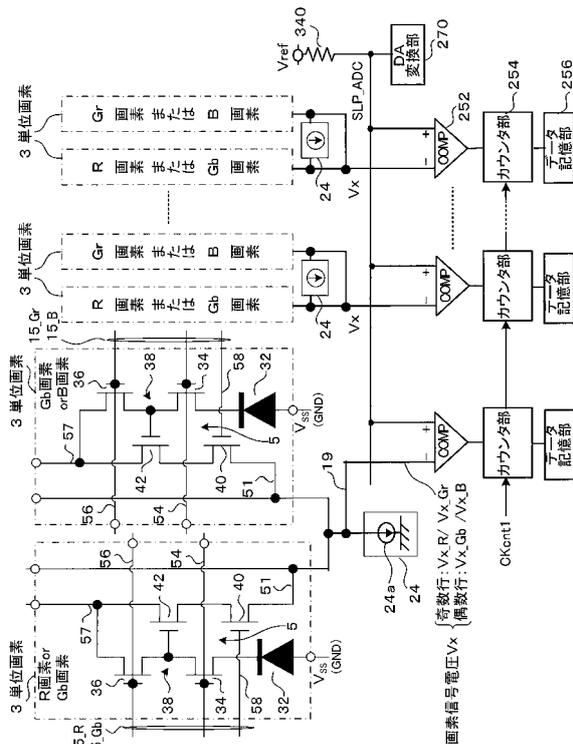
(2) 参照信号SLP_ADCの傾きの大きさ変更・カウントクロックCKcnt1の周波数は一定初期電圧



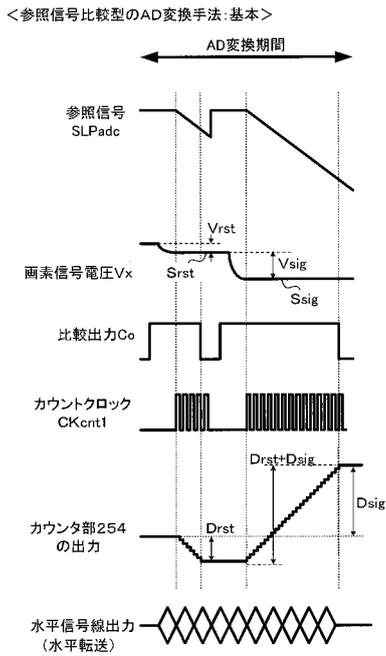
(3) 参照信号SLP_ADCの傾きの大きさは一定・カウントクロックCKcnt1の周波数を変更



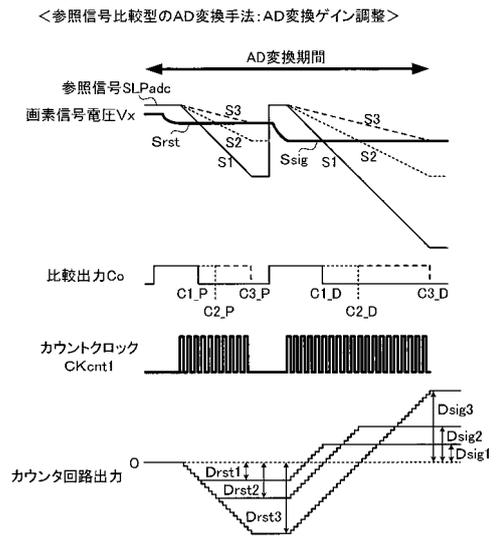
【図3】



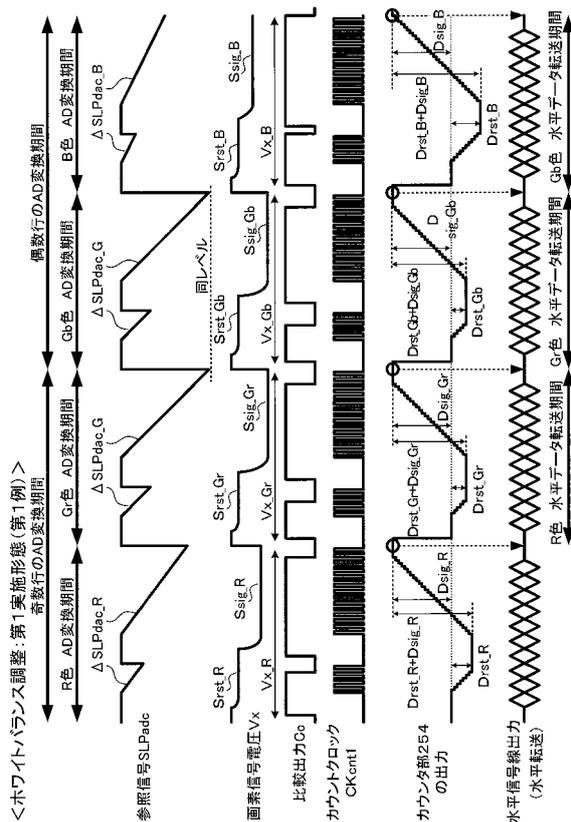
【図3A】



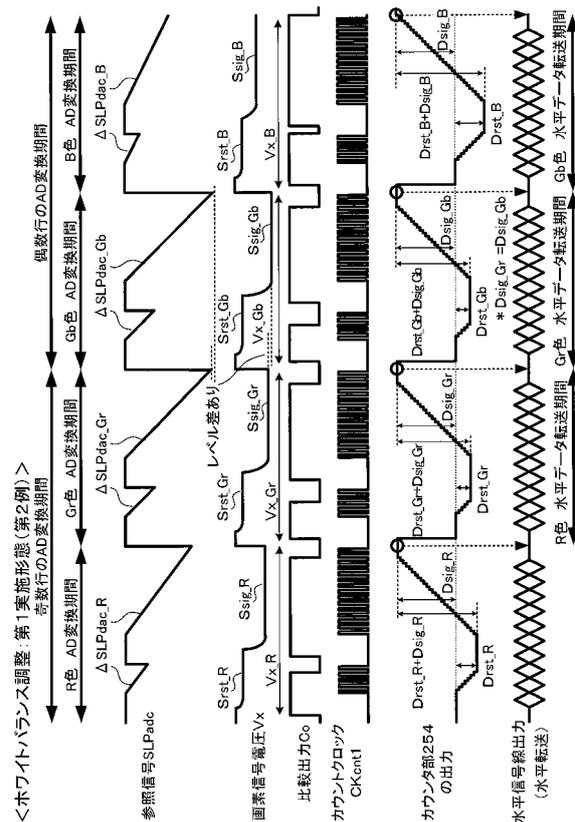
【図3B】



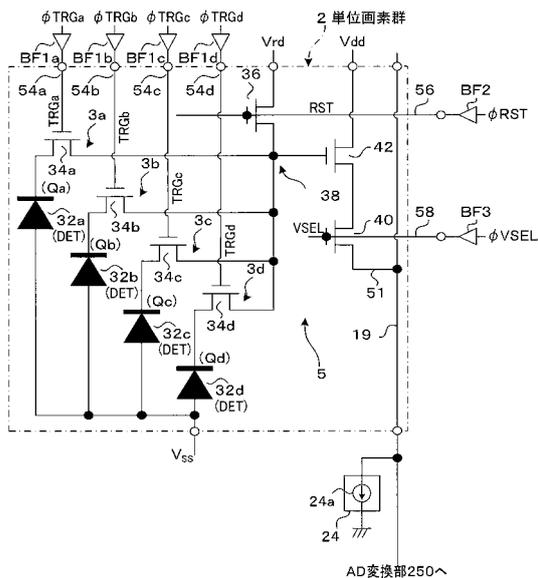
【図4】



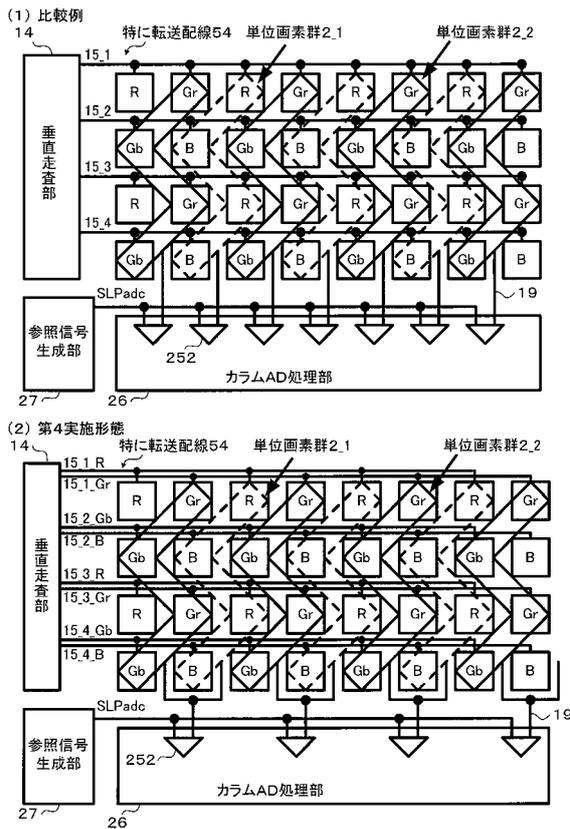
【図4A】



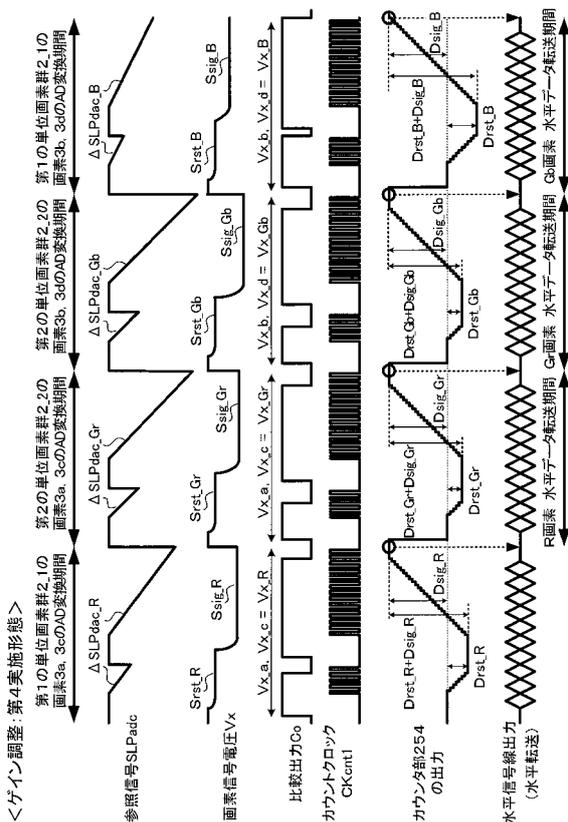
【図7B】



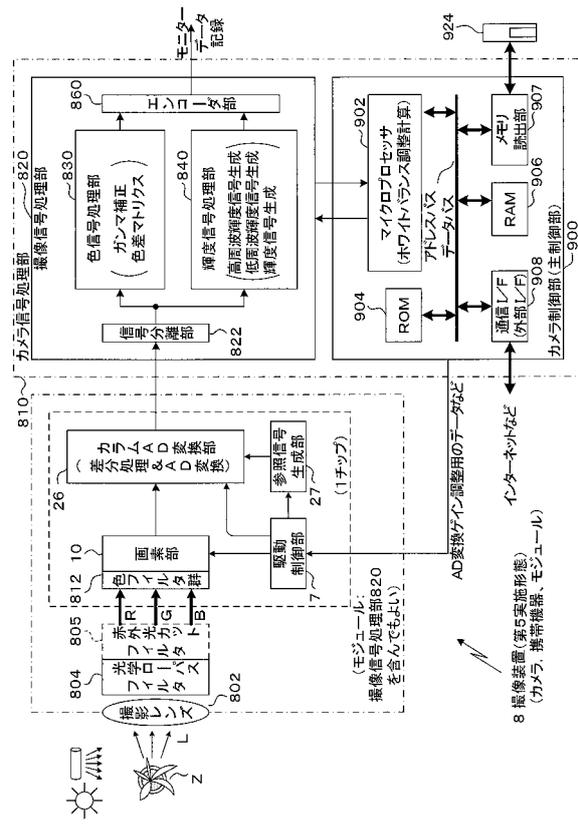
【図7C】



【図7D】



【図8】



フロントページの続き

合議体

審判長 奥村 元宏

審判官 小池 正彦

審判官 渡邊 聡

- (56)参考文献 特開2008-219243(JP,A)
特開2008-172580(JP,A)
国際公開第2008/112104(WO,A1)
特開2008-136043(JP,A)
特開2008-199581(JP,A)
特開2008-141609(JP,A)
特開2008-227800(JP,A)
特開2000-78475(JP,A)
特開2004-215048(JP,A)