



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0075045  
(43) 공개일자 2010년07월02일

(51) Int. Cl.

H01L 31/04 (2006.01) H01L 31/042 (2006.01)

(21) 출원번호 10-2008-0133646

(22) 출원일자 2008년12월24일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

오민석

경기 용인시 신봉동 한일아파트 102동 202호

김정태

충청남도 천안시 성정동 시떼베르 오피스텔 503호

(뒷면에 계속)

(74) 대리인

특허법인가산

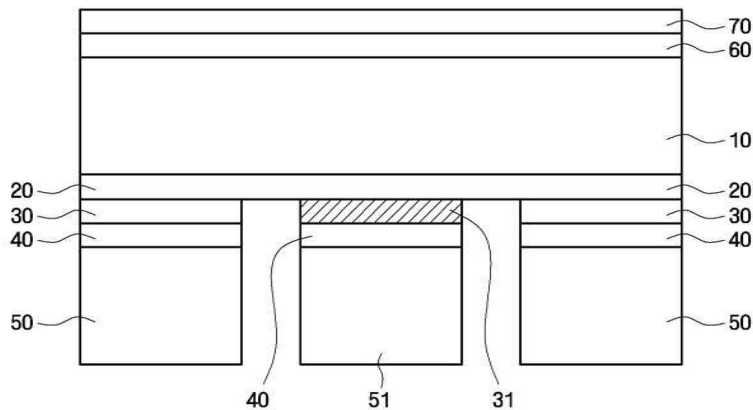
전체 청구항 수 : 총 23 항

(54) 광기전력 변환 소자 및 그의 제조방법

(57) 요약

본 발명의 일 실시예에 따른 광기전력 변환 소자는 전면과 후면을 가진 반도체 기판, 상기 반도체 기판 전면에 형성된 보호층, 상기 반도체 기판 후면에 형성된 제1 비단결정 반도체층, 상기 제1 비단결정 반도체층 후면의 제1영역에 형성되고 제1 불순물을 포함하는 제1도전층, 그리고, 상기 제1 비단결정 반도체층 후면의 제2영역에 형성되고 상기 제1불순물과 제2불순물을 포함하는 제2도전층을 포함한다.

대표도 - 도1



(72) 발명자

**송남규**

경기도 화성시 진안동 880-4 상두하우스 307호

**박민**

서울특별시 서초구 양재1동 9-21번지 301호

**이윤석**

서울특별시 성동구 행당동 128-807 지층1호

**이창호**

경기도 화성시 반송동 시범한빛마을동탄아이파크아파트 226동 401호

**신명훈**

경기도 수원시 영통구 망포동 영통뜨란채 아파트 1005-1002

**이병규**

경기도 수원시 영통구 영통2동 벽적골9단지아파트 944동 513호

**남육현**

경기도 고양시 덕양구 화정1동 은빛마을5단지아파트 561동 904호

**정승재**

서울특별시 관악구 봉천10동 56-91번지

**임미화**

충청남도 서천군 장항읍 창선리 394-39

**서준영**

서울특별시 서초구 방배2동 527-8번지 B01호

**최동욱**

서울특별시 강남구 도곡1동 역삼럭키아파트 107-703

**김동섭**

서울특별시 서대문구 영천동 100번지 독립문 삼호아파트 107동 1006호

**김병준**

서울특별시 성동구 금호동4가 대우아파트 104동 1402호

**특허청구의 범위**

**청구항 1**

전면과 후면을 가진 반도체 기관;

상기 반도체 기관 전면에 형성된 보호층;

상기 반도체 기관 후면에 형성된 제1 비단결정 반도체층;

상기 제1 비단결정 반도체층 후면의 제1 영역에 형성되고 제1 불순물을 포함하는 제1 도전층; 및

상기 제1 비단결정 반도체층 후면의 제2 영역에 형성되고 상기 제1 불순물과 제2 불순물을 포함하는 제2 도전층을 포함하는 광기전력 변환 소자.

**청구항 2**

제1항에 있어서, 상기 제1 불순물의 농도는 상기 제2 불순물의 농도보다 작은 것이 특징인 광기전력 변환 소자.

**청구항 3**

제2항에 있어서, 상기 제2 불순물의 농도는 제1 불순물의 농도의 2배-10배인 광기전력 변환소자.

**청구항 4**

제3항에 있어서, 상기 제1 및 제2 도전층의 후면에 형성된 투명 도전층; 및

상기 제1 영역 및 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 위치하는 집합전극을 더 포함하는 광기전력 변환 소자.

**청구항 5**

제4항에 있어서, 상기 반도체 기관, 상기 제1 비단결정 반도체층, 상기 제1 도전층, 상기 제2 도전층 및 상기 투명 도전층 중 어느 하나는 요철을 포함하는 광기전력 변환 소자.

**청구항 6**

제4항에 있어서, 상기 제1 불순물은 3족 또는 5족 원소를 포함하며, 상기 제2 불순물은 3족 또는 5족 원소를 포함하며, 상기 제1 불순물과 상기 제2 불순물은 서로 다른 족의 원소를 포함하는 광기전력 변환소자.

**청구항 7**

전면과 후면을 가진 반도체 기관;

상기 반도체 기관 전면에 형성된 보호층;

상기 반도체 기관 후면의 제1 영역에 형성된 제1 비단결정 반도체층;

상기 제1 비단결정 반도체층 후면에 형성되고 제1 불순물을 포함하는 제1 도전층;

상기 반도체 기관 후면의 제2 영역에 형성되고 제2 불순물을 포함하는 제2 비단결정 반도체층; 및

상기 제2 비단결정 반도체층 후면에 형성되고 상기 제1 불순물과 상기 제2 불순물을 포함하는 제2 도전층을 포함하는 광기전력 변환 소자.

**청구항 8**

제7항에 있어서, 상기 제2 도전층에서 상기 제1 불순물의 농도는 상기 제2 불순물의 농도보다 크거나 같은 것이 특징인 광기전력 변환 소자.

**청구항 9**

제8항에 있어서, 상기 제2 비단결정 반도체층 내의 상기 제2 불순물의 농도는 상기 제1 도전층 내의 상기 제1 불순물의 농도와 동일한 것이 특징인 광기전력 변환 소자.

**청구항 10**

제9항에 있어서, 상기 제1 및 제2 도전층의 후면에 형성된 투명 도전층; 및

상기 제1 영역과 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 위치하는 집합전극을 더 포함하는 광기전력 변환 소자.

**청구항 11**

제10항에 있어서, 상기 반도체 기관, 상기 제1 비단결정 반도체층, 상기 제1 도전층, 상기 제2 도전층 및 상기 투명 도전층 중 어느 하나는 요철을 포함하는 광기전력 변환 소자.

**청구항 12**

제10항에 있어서, 상기 제1 불순물은 3족 또는 5족 원소를 포함하며, 상기 제2 불순물은 3족 또는 5족 원소를 포함하며, 상기 제1 불순물과 상기 제2 불순물은 서로 다른 족의 원소를 포함하는 광기전력 변환소자.

**청구항 13**

반도체 기관의 전면에 보호층을 형성하는 단계;

상기 반도체 기관의 후면에 제1 비단결정 반도체층, 제1 불순물을 포함하는 제1 도전층, 및 투명 도전층을 순차적으로 형성하는 단계;

상기 투명 도전층 후면의 제1 영역에 제1 집합전극을 형성하는 단계; 및

상기 제1 집합전극이 형성되지 않은 제2 영역에 해당하는 상기 제1 도전층에 제2 불순물을 주입하여, 상기 제1 불순물과 제2 불순물을 포함하는 제2 도전층을 형성하는 단계를 포함하는 광기전력 변환 소자의 제조 방법.

**청구항 14**

제13항에 있어서, 상기 제1 집합전극을 마스크로 하여 상기 제2 영역에 상기 제2 불순물을 도핑하는 광기전력 변환 소자의 제조 방법.

**청구항 15**

제14항에 있어서, 상기 제2 도전층에서 상기 제2 불순물의 농도가 상기 제1 불순물의 농도보다 큰 것이 특징인 광기전력 변환소자의 제조 방법.

**청구항 16**

제15항에 있어서, 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 제2 집합전극을 형성하는 단계를 더 포함하는 광기전력 변환소자의 제조 방법.

**청구항 17**

제14항에 있어서,

상기 제2 도전층에서 상기 제2 불순물의 농도가 상기 제1 불순물의 농도보다 작거나 같은 것이 특징인 광기전력 변환소자의 제조 방법.

**청구항 18**

제17항에 있어서, 상기 제2 불순물을 주입하는 동안 상기 제2 영역에 해당하는 상기 제1 비단결정 반도체층에 상기 제2 불순물이 도핑되어 제2 비단결정 반도체층을 형성하는 광기전력변환소자의 제조 방법.

**청구항 19**

제18항에 있어서, 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 제2 집합전극을 형성하는 단계를 더 포함하는 광기전력 변환소자의 제조 방법.

**청구항 20**

반도체 기관의 전면에 보호층을 형성하는 단계;

상기 반도체 기관의 후면에 제1 비단결정 반도체층, 제1 불순물을 포함하는 제1 도전층, 및 제1 투명 도전층을 순차적으로 형성하는 단계;

상기 반도체 기관의 후면의 제1 영역에서, 상기 제1 투명 도전층 상에 제1 접합전극을 형성하는 단계; 및

상기 반도체 기관의 후면의 제2영역에 형성된 상기 제1 투명도전층, 상기 제1 도전층, 상기 제1 비단결정 반도체층을 제거하는 단계;

상기 반도체 기관의 후면 전체에 제2 비단결정 반도체층, 제2 불순물을 포함하는 제2 도전층, 제2 투명도전층을 순차적으로 형성하는 단계;

상기 반도체 기관의 후면의 제2 영역에서, 상기 제2 투명도전층 상에 제2 접합전극을 형성하는 단계; 및

상기 반도체 기관의 후면의 제1 영역에 형성되어 있는 상기 제2 비단결정 반도체층, 상기 제2 도전층, 상기 제2 투명도전층을 제거하는 단계를 포함하는 광기전력 변환소자의 제조 방법.

**청구항 21**

제 20항에 있어서,

상기 반도체 기관의 후면의 제2영역에 형성된 제1 투명도전층, 제1 도전층, 제1 비단결정 반도체층을 제거하는 단계는,

습식 식각을 이용하여 상기 제1 투명도전층을 제거하는 단계와,

건식 식각을 이용하여 상기 제1 도전층을 제거하는 단계를 포함하는 광기전력 변환소자의 제조 방법.

**청구항 22**

제 21항에 있어서, 상기 건식 식각은 황(S)가 포함되지 않은 식각가스를 사용하는 광기전력 변환소자의 제조 방법.

**청구항 23**

제 22항에 있어서, 상기 황(S)가 포함되지 않은 식각가스는 Cx<sub>n</sub>Fy 계열의 식각가스인 광기전력 변환소자의 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 광기전력 변환 소자 및 그의 제조방법에 관한 것으로, 더욱 상세하게는 반도체기관에 결정성이 다른 반도체물질층을 형성하고, 여기에 불순물을 주입하여 공정이 단순화 되고, 광효율을 높인 광기전력 변환 소자 및 그의 제조방법에 관한 것이다.

**배경기술**

[0002] 태양 등의 빛을 전기에너지로 변환하는 광전변환소자인 태양전지는 다른 에너지원과 달리 무한하고 환경친화적 이므로 시간이 갈수록 그 중요성이 더해가고 있다.

[0003] 태양전지의 가장 기본적인 구조는 PN 접합으로 구성된 다이오드 형태로서 광흡수층의 재료에 따라 구분된다.

[0004] 광흡수층으로 실리콘을 이용하는 태양전지는 결정질(단, 다결정) 기관(Wafer)형 태양전지와 박막형(비정질, 다결정) 태양전지로 구분할 수 있다. 또한 CIGS(CuInGaSe<sub>2</sub>)나 CdTe를 이용하는 화합물 박막 태양전지, III-V족 태양전지, 염료감응 태양전지와 유기 태양전지가 대표적인 태양전지라고 할 수 있다.

[0005] 결정질 태양전지인 Hetero-junction 태양전지는 광흡수층으로 결정성의 반도체 기관을 사용하며, 여기에 상기 반도체 기관과는 다른 결정성인 비단결정의 반도체층을 형성하여 구성한다.

[0006] 종래의 Hetero-junction 태양전지는 반도체기판의 전면과 후면에 양극 및 음극을 가지고 있다. 이러한 구조에서는 태양광이 입사하는 면에 전극이 존재하게 되어, 전극이 태양광의 입사를 방해하는 요소로 작용한다.

[0007] 또한 종래의 Hetero-junction 태양전지는 반도체 기판의 전면과 후면에 투명 도전층을 가지고 있다. 따라서, 투명 도전층으로 인한 투과율의 손실이 존재하여, 입사광의 효율을 떨어뜨리게 된다. 또한 투명 도전층의 저항은 집합전극 등의 저항보다 크기 때문에 태양전지의 저항을 증가시키는 요소가 된다.

**발명의 내용**

**해결 하고자하는 과제**

[0008] 본 발명은 상술한 종래 기술의 문제점을 극복하기 위한 것으로, 본 발명의 하나의 목적은 입사광의 투과율을 증가시키고 및 저항을 감소시킨 태양전지용 광기전력 변환 소자 및 그 제조 방법을 제공하는 것이다.

[0009] 본 발명의 다른 목적은 제조비용이 저렴하고 제조공정이 단순화된 태양전지용 광기전력 변환 소자 및 그 제조 방법을 제공하는 것이다.

**과제 해결수단**

[0010] 상기한 과제를 이루기 위하여 본 발명의 일 실시예에 따른 광기전력 변환 소자는 전면과 후면을 가진 반도체 기판, 상기 반도체 기판 전면에 형성된 보호층, 상기 반도체 기판 후면에 형성된 제1 비단결정 반도체층, 상기 제1 비단결정 반도체층 후면의 제1 영역에 형성되고 제1 불순물을 포함하는 제1도전층, 그리고, 상기 제1 비단결정 반도체층 후면의 제2영역에 형성되고 상기 제1불순물과 제2불순물을 포함하는 제2도전층을 포함한다.

[0011] 여기서, 상기 제1불순물의 농도는 상기 제2불순물의 농도보다 작은 것이 특징이며 자세하게는, 상기 제2불순물의 농도는 제1불순물의 농도의 2배-10배일 수 있다.

[0012] 상기 제1 및 제2 도전층의 후면에 형성된 투명 도전층과, 상기 제1 영역 및 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 위치하는 집합전극을 더 포함하며, 상기 반도체 기판, 상기 제1 비단결정 반도체층, 상기 제1 도전층, 상기 제2 도전층 및 상기 투명 도전층 중 어느 하나는 요철을 포함한다. 또한, 상기 제1불순물은 3족 또는 5족 원소를 포함하며, 제2불순물은 3족 또는 5족 원소를 포함하며, 제1불순물과 제2불순물은 서로 다른 족의 원소를 포함한다.

[0013] 본 발명의 다른 실시예에 따른 광기전력 변환 소자는 전면과 후면을 가진 반도체 기판, 상기 반도체 기판 전면에서 형성된 보호층, 상기 반도체 기판 후면의 제1영역에 형성되고 제1 비단결정 반도체층, 상기 제1 비단결정 반도체층 후면에 형성되고 제1불순물을 포함하는 제1도전층, 상기 반도체 기판 후면의 제2영역에 형성되고 제2불순물을 포함하는 제2 비단결정 반도체층, 그리고 상기 제2비단결정 반도체층 후면에 형성된 상기 제1불순물과 상기 제2 불순물을 포함하는 제2도전층을 포함한다.

[0014] 여기서, 상기 제2 도전층에서 제1불순물의 농도는 상기 제2불순물의 농도보다 크거나 같은 것이 특징이며, 상기 제2비단결정 반도체층 내의 제2불순물의 농도는 제1도전층 내의 제1불순물의 농도와 동일한 것이 특징이다.

[0015] 상기 제1 및 제2 도전층의 후면에 형성된 투명 도전층과, 상기 제1 영역과 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 위치하는 집합전극을 더 포함한다. 상기 반도체 기판, 상기 제1 비단결정 반도체층, 상기 제1 도전층, 상기 제2 도전층 및 상기 투명 도전층 중 어느 하나는 요철을 포함하며, 상기 제1불순물은 3족 또는 5족 원소를 포함하며, 제2불순물은 3족 또는 5족 원소를 포함하며, 제1불순물과 제2불순물은 서로 다른 족의 원소를 포함한다.

[0016] 본 발명의 일 실시예에 따른 광기전력 변환 소자의 제조 방법은 반도체 기판의 전면에서 보호층을 형성하는 단계, 상기 반도체 기판의 후면에 제1비단결정 반도체층, 제1 불순물을 포함하는 제1도전층, 투명도전층을 순차적으로 형성하는 단계, 상기 투명도전층 후면의 제1영역에서 제1집합전극을 형성하는 단계, 상기 제1집합전극이 형성되지 않은 제2영역에 해당하는 상기 제1 도전층에 제2불순물을 주입하여, 상기 제1불순물과 제2불순물을 포함하는 제2도전층을 형성하는 단계를 포함한다.

[0017] 여기서, 상기 제1집합전극을 마스크로 하여 제2영역에서 제2 불순물을 도핑할 수 있으며, 제2도전층에서 제2불순물의 농도가 제1불순물의 농도보다 크도록 할 수 있다. 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 제2집합전극을 형성한다.

[0018] 상기 제2 도전층에서 제2불순물의 농도가 제1불순물의 농도보다 작거나 같은 것이 특징이며, 상기 제2 불순물을 주입하는 동안 상기 제2 영역에 해당하는 상기 제1 비단결정 반도체층에 상기 제2 불순물이 도핑되어 제2 비단결정 반도체층을 형성할 수 있으며, 상기 제2 영역에 해당하는 상기 투명 도전층의 후면에 제2집합전극을 형성한다.

**효 과**

[0019] 이상에서 설명한 바와 같이 본 발명에 따르면 제1영역의 집합전극을 마스크로 이용하여 제2영역의 도전층을 형성하므로 공정이 단순하며, 제조비용이 절감되며, 공정시간이 단축된다.

[0020] 또한, 반도체기판의 한쪽면에 집합전극을 모두 형성함으로써 광흡수층의 실제입광 면적을 증가시켜 광변환소자의 효율을 증가시킨다.

[0021] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**발명의 실시를 위한 구체적인 내용**

[0022] 이하 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0023] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0024] 이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판에 대하여 첨부한 도면을 참고로 하여 상세하게 설명한다.

[0025] <실시예 1>

[0026] 먼저, 도 1을 참고로 하여 본 발명의 제1 실시예에 따른 광기전력 변환 소자에 대하여 상세히 설명한다.

[0027] 도 1은 본 발명의 제1 실시예에 의한 광기전력 변환소자의 단면도이다.

[0028] 광기전력 변환소자는 전면과 후면을 가진 반도체 기판(10), 상기 반도체 기판 전면에 형성된 보호층(60), 상기 보호층의 전면에 형성된 반사 방지막(70), 상기 반도체 기판(10) 후면에 형성된 제1 비(非)단결정 반도체층(20), 상기 제1 비단결정 반도체층(20) 후면의 제1 영역에 형성되어 제1 불순물을 포함하는 제1 도전층(30), 상기 제1 비단결정 반도체층(20) 후면의 제2 영역에 형성되어 상기 제1 불순물과 제2 불순물을 포함하는 제2 도전층(31)을 포함한다.

[0029] 본 발명의 광기전력 변환소자는 반도체 기판(10)의 전면으로 태양광 등의 빛이 입사된다.

[0030] 상기 반도체 기판(10)은 광흡수층으로써, 단결정 실리콘 웨이퍼나 다결정 실리콘 웨이퍼 등이 사용되며, 실리콘 이외의 반도체 웨이퍼가 사용될 수도 있다. 또한 상기 반도체 기판은 P타입 또는 N타입의 불순물을 포함한다. 주로 N타입의 불순물이 포함된 단결정 및 다결정의 실리콘 기판이 사용될 수 있다. P타입의 불순물로는 화학주기율표상의 3족의 화학원소(B, Al, Ga, 등)를 포함하며, N타입의 불순물로는 화학주기율표상의 5족의 화학원소(P, As, 등)를 포함한다. 반도체 기판(10)으로 입사된 빛의 에너지에 의해서, 반도체 기판(10) 내에 전자와 정공이 형성되며, 반도체 기판(10)과 접합되어 있는 제1 비(非)단결정 반도체층(20)을 통하여 전자와 정공이 이동한다.

[0031] 반도체 기판(10)의 전면에 형성된 보호층(60)은 상기 반도체 기판(10)을 보호하는 역할을 한다. 불순물이 도핑되지 않은 진성 비정질 실리콘층(a-Si층)일 수도 있고, 불순물이 도핑된 a-Si층일 수도 있다. SiNx, SiOx, TiOx, ZnO, ZnS등의 화합물일 수도 있다.

[0032] 상기 보호층(60) 상부에 반사 방지막(70)이 추가될 수 있다. 반사 방지막(70)은 SiNx 등의 물질로 형성될 수 있으며, 태양광 등의 빛이 입사될 때 반사되어 광 손실이 발생하는 것을 막는다. 상기 보호층(60) 및 상기 반사



방지막(70)은 하나의 막으로 형성하여 그 막이 보호층 및 반사방지막의 역할을 수행할 수도 있고, 상기 기술한 바와 같이 각각의 막으로 형성할 수도 있다.

- [0033] 상기 반도체 기판(10)의 후면에는 제1 비단결정 반도체층(20)이 형성되어 있다. 제1 비단결정 반도체층(20)은 반도체 기판(10)과는 다른 결정성을 갖는다. 예를 들면, 반도체 기판(10)은 불순물이 도입된 단결정 또는 다결정의 실리콘 웨이퍼를 사용하고, 그 후면에 형성된 제1 비단결정 반도체층(20)은 a-Si층, 미세 결정 실리콘층(microcrystalline silicon)으로 형성할 수 있다.
- [0034] 상기 제1 비단결정 반도체층(20)의 후면에는 제1 영역과 제2 영역으로 나누어져 도전층(30, 31)이 형성되어 있다. 상기 도전층(30, 31)은 상기 반도체 기판(10)과 P-N 접합(junction)을 형성한다. 도전층(30, 31)은 불순물을 포함하는 a-Si층, 미세 결정 실리콘층(microcrystalline silicon) 등으로 이루어질 수 있다. 제1 영역에는 제1 불순물을 포함하는 제1 도전층(30)을 형성하고, 제2 영역에는 상기 제1 불순물과 상기 제1 불순물과 다른 제2 불순물을 포함하는 제2 도전층(31)을 형성할 수 있다. 즉, 제2 도전층(31)은 제1 불순물과 제2 불순물을 모두 포함할 수 있다. 이때 제2 도전층(31)에서 제2 불순물의 농도가 제1 불순물의 농도보다 많아야 한다. 즉, 제2 도전층(31)은 제1 불순물과 제2 불순물을 모두 포함하지만, 제2 불순물의 농도가 크므로, 전기적으로는 제1 도전층(30)과는 반대의 특성을 갖게 된다. 여기서 제1 불순물은 P타입 불순물일 수 있고, 제2 불순물은 N타입 불순물일 수 있다. 또한, 제1 불순물은 N타입 불순물일 수 있고, 이때 제2 불순물은 P타입 불순물일 수 있다. 예를 들어, 제2 도전층(31) 내에서 제2 불순물의 농도는 제1 불순물의 농도의 2 내지 10배일 수 있다.
- [0035] 도 1에 도시된 바와 같이, 상기 제1 도전층(30), 제2 도전층(31)의 후면에는 각각 투명 도전층(40)이 형성되어 있다. 투명 도전층(40)은 ITO, IZO, ZnO, SnOx 등의 투명 도전성 물질을 포함한다. 투명 도전층(40)은 집합전극(50, 51)과의 접촉저항을 낮추는 역할을 한다. 상기 투명 도전층(40)의 상부에는 집합전극(50, 51)이 형성되어 있다. 집합전극(50, 51)은 상기 반도체 기판(10) 및 도전층(30, 31)을 통하여 생성된 전기를 모아 외부의 장치와 연결하는 역할을 하며, 은(Ag), 금(Au), 구리(Cu), 알루미늄(Al) 및 이들의 합금 등의 저저항 금속으로 형성될 수 있다.
- [0036] 제1 영역과 제2 영역의 사이에는 트렌치가 형성되어 있어 제1 영역과 제2 영역을 구분한다. 반도체 기판(10)의 후면의 제1영역과 제2영역의 사이에는 제1 비단결정 반도체층(20)이 형성되어 있으며 트렌치에 의해서 제거되지 않는다. 제1 비단결정 반도체층(20)은 반도체 기판(10)의 표면을 보호한다.
- [0037] <실시예1에 따른 제조방법>
- [0038] 도 2 내지 도 6를 참조하여 본 발명의 제1 실시예에 따른 광기전력 변환 소자를 제조하는 방법에서 대하여 상세히 설명한다.
- [0039] 도 2 내지 도 6은 본 발명의 제1 실시예에 따른 광기전력 변환소자의 제조 방법을 나타낸 광기전력 변환소자의 단면도이다.
- [0040] 도 2를 참조하면, 반도체 기판(10)의 전면에 보호층(60)을 형성하고, 상기 보호층(60)의 전면에 반사 방지막(70)을 형성한다.
- [0041] 먼저 두께 약 50 - 200 $\mu$ m를 갖는 반도체 기판(10)을 세정, 건조한 뒤, 반도체 기판(10)을 진공 챔버에 넣어 보호층(60)을 형성한다. SiH<sub>4</sub> 등의 실리콘 화합물과 수소 등을 주입하고, 방전하여 진성 비정질 실리콘층(intrinsic a-Si)으로 이루어진 보호층(60)을 형성한다. 이와 같이 CVD방법을 사용할 수도 있고, 스퍼터링, 스핀코팅 등의 물리적 방법이나 화학적, 또는 물리화학적 방법을 사용하여 형성할 수도 있다. 또한 보호층(60)은 Si, N, O, H 등을 포함하는 무기물일 수 있다. 예를 들면 SiO<sub>x</sub>, SiN<sub>x</sub> 등이 있다. 또한 유기물로도 보호층(60)을 형성할 수 있다.
- [0042] 그리고 나서, 상기 보호층(60)의 전면에 SiH<sub>4</sub>, NH<sub>3</sub> 가스 등을 이용하여 SiN<sub>x</sub> 등의 투명한 반사 방지막(70)층을 형성한다. 예를 들면, TiO<sub>x</sub>, ZnO, ZnS 등의 막을 CVD, 스퍼터링, 스핀코팅 등을 통하여 형성할 수 있다.
- [0043] 이어서, 도 3을 참조하여 제1 비단결정 반도체층, 도전층, 투명 도전층의 제조방법을 설명한다.
- [0044] 반도체 기판(10)에 보호층(60) 및 반사 방지막(70)을 형성한 후, 반도체 기판(10)을 뒤집어서 다음 공정을 수행한다. 반도체 기판(10)을 뒤집어서 공정을 수행할 때에 반도체 기판(10)의 전면에 보호층(60)이 있으므로 반도체 기판(10)이 보호된다.
- [0045] 반도체 기판(10)의 후면(반도체 기판(10)을 뒤집어서 공정을 진행하면 반도체 기판(10)의 전면(위)에 해당하나,



도면 상의 편의 및 완성된 장치의 단면도에 대한 이해를 돕기를 위하여 후면으로 설명함. 이하 동일)에 제1 비단결정 반도체층(20)을 형성한다. 제1 비단결정 반도체층(20)의 예로써, 진성 비정질 실리콘층(intrinsic a-Si)을 형성할 수 있다. 진공챔버에 SiH<sub>4</sub> 등의 실리콘 화합물과 수소 등을 주입하고, 방전하여 진성 비정질 실리콘층(intrinsic a-Si)을 형성한다. 비정질 실리콘층의 두께는 20 - 1000Å을 PECVD 등의 방법을 사용하여 형성할 수 있다.

[0046] 상기 제1 비단결정 반도체층(20)의 후면에 제1 도전층(30)을 형성한다. 제1 도전층(30)은 제 1 불순물을 포함하며, 상기 반도체 기판(10)과 P-N 접합(junction)을 형성한다. PECVD 등의 방법을 사용하여, 진공챔버에 SiH<sub>4</sub>, 수소 등을 주입하고, 불순물로서 B<sub>2</sub>H<sub>6</sub> 등을 주입하여, P-type a-Si층을 형성한다. 두께는 30 - 100Å일 수 있다. 제1 불순물은 P타입일 수도 있으며, N타입일 수도 있다.

[0047] 상기 제1 도전층(30)의 후면에 투명 도전층(40)을 CVD, 스퍼터링 등의 방법을 사용하여 형성한다. ITO, IZO, ZnO 등으로 형성하며, 두께는 10-1000Å일 수 있다.

[0048] 이후 도 4를 참조하여, 제1 영역의 집합전극과 제2 영역의 불순물 주입에 관하여 설명한다.

[0049] 도 4에 도시된 바와 같이, 반도체 기판(10)의 제1 영역에 제1 집합전극(50)을 형성한다. 제1 집합전극(50)은 은(Ag), 금(Au), 구리(Cu), 알루미늄(Al) 및 이들의 합금 등으로 이루어져 있으며, 상기 나열된 금속을 포함하는 전도성 페이스트(paste) 등을 사용하여 잉크젯, 스크린 프린팅, 그라비아 인쇄, 오프셋 인쇄 등의 방법을 통하여 형성될 수 있다. 또한 스퍼터링 등의 진공증착법을 통하여 형성될 수도 있다. 도 4에 도시된 바와 같이 제1 영역에 제1 집합전극(50)을 형성한다. 스퍼터링 등의 방법을 통하여 제1 집합전극(50)이 형성된 경우에는 포토리소그라피를 이용하여 제1 영역에만 제1 집합전극(50)이 형성되도록 패터닝한다.

[0050] 그 후, 도 4에 도시된 바와 같이 제1 집합전극(50)을 마스크로 하여, 제1 집합전극(50)의 아래 부분(제1 영역)은 가려지고, 제1 집합전극(50)으로 가려지지 않고, 노출되는 제2 영역에 제2 불순물을 주입한다. 이와 같이 제1 집합전극(50)을 마스크로 하여 제2 영역에 불순물을 주입할 수도 있고, 별도의 새도우 마스크를 사용하여 제1 영역을 가리고 제2 영역을 노출하여 불순물을 주입할 수도 있다. 이때에는 이온사워, 임플란테이션, 열확산법 등을 이용할 수 있다. 제2 불순물은 제1 불순물과는 다른 불순물을 사용한다. 즉, 제1 불순물은 P타입 불순물일 수 있고, 이때, 제2 불순물은 N타입 불순물일 수 있다. 또한, 제1 불순물은 N타입 불순물일 수 있고, 이때 제2 불순물은 P타입 불순물일 수도 있다.

[0051] 상기 제1 도전층(30)을 B 등의 불순물을 사용하여 형성한 경우에는, P 등의 5족 원소를 포함하는 화합물을 사용하여, 노출된 제2 영역을 도핑할 수 있다.

[0052] 제2 불순물을 주입하는 경우에는 불순물이 제1 도전층(30)의 깊이에 주입되도록 한다. 따라서, 노출된 제2 영역의 제1 도전층(30)에 제2 불순물이 주입된다. 이때 주입되는 제2 불순물의 농도는 제1 도전층(30)의 제1 불순물의 농도보다 높아야 한다. 예를 들어 제1 도전층(30)은 P타입 불순물을 이용하여 CVD 공정 등으로 약  $1.0 \times 10^{19}$  atoms/cm<sup>3</sup>의 농도(밀도)를 갖도록 형성하고, 제2 도전층(31)에는 이온 임플란테이션 등의 방법으로 약  $2.0 \times 10^{19}$  내지  $1.0 \times 10^{20}$  atoms/cm<sup>3</sup>의 농도(밀도)를 갖도록 형성할 수 있다.

[0053] 상기와 같이 제1 집합전극(50)을 마스크로 하여 제2 영역을 불순물로 도핑하게 되면, 별도의 마스크 없이 제1 영역과 제2 영역에 서로 다른 특성을 갖는 도전층을 형성할 수 있게 된다. 따라서, 공정이 단순화 되고, 비용이 절감되며, 공정시간이 단축된다.

[0054] 그 후, 도 5에 도시된 바와 같이 제2 영역에 제2 집합전극(51)을 형성한다. 제2 집합전극(51)은 제1 집합전극(50)이 형성된 방법과 유사하게 형성할 수 있다.

[0055] 이어서, 도 6에 도시된 바와 같이 제1 영역과 제2 영역간의 투명 도전층(40)과, 제1 도전층(30)과 제2 도전층(31)간의 쇼트 경로(SHUNT PATH)를 없애기 위해서, 도 6과 같이 제2 집합전극(51)의 주위에 트렌치를 형성한다.

[0056] 상기 트렌치를 형성하는 방법으로는 약산 등을 이용하여 투명 도전층(40), 제2 도전층(31) 모두를 습식 식각하는 방법과, 투명도전층(40)은 습식식각하고 도전층(31)은 플라즈마 장비를 이용하여 건식식각하는 방법이 있다. 상기의 방법 이외에 레이저를 이용하여 제1 집합전극(50)과 제2 집합전극(51)사이의 투명 도전층(40) 및 제2 도전층(31)을 제거할 수 있다.

[0057] 상기의 기술한 방법을 사용하면, 도 6에 도시된 바와 같은 본 발명의 제1 실시예에 해당하는 광기전력 변환소자가 완성된다.

- [0058] <실시예2>
- [0059] 도 7은 본 발명의 제2 실시예에 의한 광기전력 변환소자의 단면도이다.
- [0060] 도 7에 나타난 본 발명의 제2 실시예에 따른 광기전력 변환소자는 반도체 기관(10), 보호층(60), 반사 방지막(70), 비단결정 반도체층(20, 21), 제1 도전층(30), 제2 도전층(32), 투명 도전층(40), 집합전극(50, 51)을 포함한다.
- [0061] 여기서, 반도체 기관(10), 보호층(60), 반사 방지막(70)에 관한 설명은 제1 실시예와 동일하다.
- [0062] 반도체 기관(10)의 후면에는 비단결정 반도체층(20, 21)이 형성되어 있다. 비단결정 반도체층(20, 21)의 제1 영역에는 도핑되지 않은 진성층, 즉 제1 비단결정 반도체층(20)이 존재하고, 그 후면에는 제1 불순물을 포함하는 제1 도전층(30), 그 후면에는 투명 도전층(40), 제1 집합전극(50)이 형성된다. 비단결정 반도체층(20, 21)의 제2 영역에는 제2 불순물을 포함하는 제2 비단결정 반도체층(21)이 형성되어 있다. 여기서 상기 제2 비단결정 반도체층(21)에서 제2 불순물의 농도는 제1 도전층(30)의 불순물 농도와 실질적으로 동일하다. 제2 비단결정 반도체층(21)의 후면에는 제2 도전층(32)이 형성되어 있다. 제2 도전층(32)은 상기 제1 불순물과 상기 제2 불순물을 모두 포함하며, 제1 불순물의 농도가 제2 불순물의 농도보다 크거나 같다. 제2 도전층(32)의 후면에는 투명 도전층(40), 제2 집합전극(51)이 형성되어 있다.
- [0063] 본 발명의 제2 실시예에 따른 광기전력 변환소자의 제조 방법을 살펴보면 다음과 같다. 전면에 보호층(60)과 반사 방지막(70)을 가진 반도체 기관(10)의 후면에 제1 비단결정 반도체층(20)을 형성한 뒤, 제1 불순물을 포함하는 도전층(30), 투명 도전층(40)을 형성한 뒤, 제1 영역에 제1 집합전극(50)을 형성한다. (도 1 내지 도 4에 도시된 제1 실시예의 제조 방법과 실질적으로 동일함.) 그 후 제1 집합전극(50)을 마스크로 하여 제2 영역을 제2 불순물로 도핑한다. 이때 제1 실시예에 따른 제조 방법과는 달리, 제1 도전층(30)이 형성된 깊이 보다 더 깊게 제2 불순물을 주입한다. 즉, 제1 비단결정 반도체층(20)의 깊이를 도핑 타겟 깊이로 정하여 제2 불순물이 도핑 되도록 한다. 이러한 방법을 사용하면, 제1 비단결정 반도체층(20)의 후면에 존재하는 제1 도전층에도 일정 농도 이상의 제2 불순물이 도핑되어 제2 도전층(32)이 형성된다. 제2 도전층(32)은 제1 불순물과 제2 불순물을 모두 포함한다. 제2 도전층(32)에서 제1 불순물의 농도가 제2 불순물의 농도보다 크거나 같게 된다. 도핑이 완성 되면, 제2 집합전극(51)을 형성하고, 제1 실시예에 따른 제조 방법과 마찬가지로 제2 집합전극(51) 주위에 트랜치를 형성한다.
- [0064] 상기 반도체 기관(10) 후면의 제1 영역과 제2 영역의 사이에는 제1 비단결정 반도체층(20), 및 제2 불순물을 포함하는 제2 비단결정 반도체층(21) 등이 형성되어 있어, 상기 반도체 기관(10) 후면의 표면을 보호하고 있다. 본 발명의 실시예에서는 비단결정 반도체층(20, 21)으로 반도체 기관의 후면을 보호하고 있으나 유기물, 무기물 등 다른 물질로 표면을 보호할 수도 있다.
- [0065] <실시예3>
- [0066] 도 8은 본 발명의 제3 실시예에 의한 광기전력 변환소자의 단면도이다.
- [0067] 도 8에 도시된 바와 같이 본 발명의 제3 실시예에 해당하는 광기전력 변환소자는 광기전력 변환소자를 구성하는 어느 한 부분 이상에 형성된 텍스처(texture)를 포함할 수 있다.
- [0068] 반도체 기관(100)의 표면이 텍스처링(texturing) 되어있다. 반도체 기관(100)의 전면 또는 후면이 텍스처링되어 있을 수 있고, 도 8과 같이 전면 및 후면이 모두 텍스처링되어 있을 수도 있다.
- [0069] 텍스처링 방법으로는 KOH 또는 NaOH 등의 용액과 IPA(이소 프로필 알코올) 혼합용액에 반도체 기관(100)을 담근다. 이렇게 하면 약 5 $\mu$ m의 높이를 갖는 피라미드 형태의 텍스처가 형성된다. 이 후, HF와 HNO<sub>3</sub> 등의 혼합용액으로 2차 텍스처링 후 NH<sub>4</sub>OH 또는 HCl 등의 용액으로 처리 한다. 이렇게 반도체 기관(100)의 전면과 후면에 텍스처를 형성하면, 이후의 공정에서 추가의 레이어(layer)가 형성되어도 반도체 기관(100)의 텍스처 형상을 따라서 레이어가 형성된다. 광흡수층에 상기와 같이 텍스처를 형성하면, 입사된 광의 광경로가 길어져서 광흡수효율이 높아진다.
- [0070] 반도체 기관(100)의 전면에는 보호층(600)과 반사 방지막(700)이 형성된다. 보호층(600)과 반사 방지막(700)의 역할 및 기능은 상기 제1 실시예에서 설명한 것과 동일하다.
- [0071] 반도체 기관(100)의 후면에는 제1 비단결정 반도체층(200)이 형성되어 있고, 텍스처를 따라서 형성되어 있다. 상기 제1 비단결정 반도체층(200)의 후면의 제1 영역에는 제1 불순물을 포함하는 제1 도전층(300)이 형성되어

있다. 제1 불순물은 P타입 또는 N타입의 불순물일 수 있으며, 상기 반도체 기판(100)의 불순물과는 다른 성질 (전기적으로 반대의 특성)의 불순물일 수 있다. 예를 들어 반도체 기판(100)이 N타입의 불순물을 포함할 경우에는, 제1 도전층(300)은 P타입의 불순물을 포함 할 수 있다. 상기 제1도전층의 후면에는 투명도전층(400)이 형성 되어 있고, 그 후면에는 제1 집합전극(500)이 형성되어 있다.

[0072] 상기 제1 비단결정 반도체층(200) 후면의 제2 영역에는 상기 제1 불순물과 제2 불순물 포함하는 제2 도전층 (310)이 형성되어 있다. 제1 불순물은 P타입 또는 N타입의 불순물일 수 있으며, 제2 불순물은 상기 제1 불순물 과는 다른 성질의 불순물일 수 있다. 예를 들어 제1 도전층(300)이 P타입의 불순물을 포함할 경우에는, 제2 도 전층(300)은 P타입, N타입의 불순물을 모두 포함할 수 있다. 상기 제2 도전층(310)에서 제2 불순물의 농도가 제 1 불순물의 농도보다 크다. 즉, 제2 도전층(310)은 제1 불순물과 제2 불순물을 모두 포함하지만, 제2 불순물의 농도가 제1 불순물의 농도보다 크므로, 전기적으로는 제1 도전층(300)과는 반대의 특성을 갖게 된다. 예를 들어, 제2 도전층(310) 내에서 제2 불순문의 농도는 제1 불순물의 농도의 2 내지 10배일 수 있다. 상기 제2 도 전층(310)의 후면에는 투명 도전층(400)이 형성되어 있고, 그 후면에는 제2 집합전극(510)이 형성되어 있다.

[0073] 상기 제1 영역과 제2 영역 사이에는 트렌치가 형성되어 있어 제1 영역과 제2 영역을 구분하고 있으며, 상기 트 렌치와 중첩되는 반도체 기판(100)의 후면에는 제1 비결정성 반도체층(200)이 형성되어 있어 반도체 기판(100) 의 표면을 보호한다.

[0074] <실시예4>

[0075] 도 9는 본 발명의 제4 실시예에 의한 광기전력 변환소자의 단면도이다.

[0076] 도 9에 나타난 본 발명의 제4 실시예에 해당하는 광기전력 변환소자도 실시예3과 같이 반도체 기판(100)의 표면 에 텍스처를 포함한다. 본 발명의 제4 실시예에 따른 광기전력 변환소자는 표면에 텍스처를 가진 반도체 기판 (100), 보호층(600), 반사 방지막(700), 비단결정 반도체층(200, 210), 제1 도전층(300), 제2 도전층(320), 투 명 도전층(400), 집합전극(500, 510)을 포함한다.

[0077] 여기서, 반도체 기판(100), 보호층(600), 반사 방지막(700)의 역할 및 기능에 관한 설명은 제1 실시예와 동일하 다.

[0078] 반도체 기판(100)의 후면에는 비단결정 반도체층(200, 210)이 형성되어 있다. 비단결정 반도체층(200, 210)의 제1 영역에는 도핑되지 않은 진성층, 즉 제1 비단결정 반도체층(200)이 존재하고, 그 후면에는 제1 불순물을 포 함하는 제1 도전층(300), 그 후면에는 투명 도전층(400), 제1 집합전극(500)이 형성된다. 비단결정 반도체층 (200, 210)의 제2 영역에는 제2 불순물을 포함하는 제2 비단결정 반도체층(210)이 형성되어 있다. 상기 제2 불 순물을 포함하는 제2 비단결정 반도체층(210)의 후면에는 제2 도전층(320)이 형성되어 있다. 제2 도전층(320)은 상기 제1 불순물과 상기 제2 불순물을 모두 포함하며, 제1 불순물의 농도가 제2 불순물의 농도보다 크거나 같게 된다. 제2 도전층(320)의 후면에는 투명 도전층(400), 제2 집합전극(510)이 형성되어 있다.

[0079] 본 발명의 제4 실시예에 따른 광기전력 변환소자의 제조 방법을 살펴보면 다음과 같다. 전면에 보호층(600)과 반사 방지막(700)을 가진 반도체 기판(100)의 후면에 제1 비단결정 반도체층(200)을 형성한 뒤, 제1 불순물을 포함하는 도전층(300), 투명 도전층(400)을 형성한 뒤, 제1 영역에 제1 집합전극(50)을 형성한다. (도 1 내지 도 4에 도시된 제1 실시예과 실질적으로 동일함.) 그 후 제1 집합전극(500)을 마스크로 하여 제2 영역을 제2 불 순물로 도핑한다. 이때 제1 실시예에 따른 제조 방법과는 달리, 제1 도전층(300)이 형성된 깊이 보다 더 깊게 제2 불순물을 주입한다. 즉, 제1 비단결정 반도체층(200)의 깊이를 도핑 타겟 깊이로 정하여 제2 불순물이 도핑 되도록 한다. 이러한 방법을 사용하면, 제1 비단결정 반도체층(200)의 후면에 존재하는 제1 도전층에도 일정 농 도 이상의 제2 불순물이 도핑되어 제2 도전층(320)이 형성된다. 제2 도전층(320)은 제1 불순물과 제2 불순물을 모두 포함한다. 제2 도전층(320)에서 제1 불순물의 농도가 제2 불순물의 농도보다 크거나 같게 된다. 도핑이 완 성되면, 제2 집합전극(510)을 형성하고, 제1 실시예에 따른 제조 방법과 마찬가지로 제2 집합전극(510) 주위에 트 렌치를 형성한다.

[0080] 상기 반도체 기판(100) 후면의 제1 영역과 제2 영역의 사이에는 제1 비단결정 반도체층(200), 및 제2 불순물을 포함하는 제2 비단결정 반도체층(210) 등이 형성되어 있어, 상기 반도체 기판(10) 후면의 표면을 보호하고 있다. 본 발명의 실시예에서는 비결정성 반도체층(200, 210)으로 반도체 기판의 후면을 보호하고 있으나 유기물, 무기물 등 다른 물질로 표면을 보호할 수도 있다.

[0081] <실시예 5에 따른 제조 방법>

- [0082] 도 10 내지 도 12는 본 발명의 제5 실시예에 의한 광기전력 변환소자의 제조 방법을 설명하기 위한 단면도들이다.
- [0083] 우선, 도 10을 참조하면, 반도체 기판(100)의 전면 또는 후면에 텍스처링을 형성한다. 전술한 것과 같이, KOH 또는 NaOH 등의 용액과 IPA(이소 프로필 알코올) 혼합용액에 반도체 기판(100)을 담근다. 이렇게 하면 약 5 $\mu$ m의 높이를 갖는 피라미드 형태의 텍스처가 형성된다. 이 후, HF와 HNO<sub>3</sub> 등의 혼합용액으로 2차 텍스처링 후 NH<sub>4</sub>OH 또는 HCl 등의 용액으로 처리할 수 있다.
- [0084] 이어서, 반도체 기판(100)의 후면에, 제1 비단결정 반도체층(200), 제1 불순물(예를 들어, P타입 불순물)을 포함하는 제1 도전층(300), 제1 투명도전층(400)을 순차적으로 형성한다. 예를 들어, PECVD 방식 또는 스퍼터링 방식 등을 이용하여 형성할 수 있다.
- [0085] 이어서, 반도체 기판(10)의 제1 영역에 제1 집합전극(50)을 형성한다. 제1 집합전극(50)은 은(Ag), 금(Au), 구리(Cu), 알루미늄(Al) 및 이들의 합금 등으로 이루어져 있으며, 상기 나열된 금속을 포함하는 전도성 페이스트(paste) 등을 사용하여 잉크젯, 스크린 프린팅, 그라비아 인쇄, 오프셋 인쇄 등의 방법을 통하여 형성될 수 있다. 또한 스퍼터링 등의 진공증착법을 통하여 형성될 수도 있다. 도 4에 도시된 바와 같이 제1 영역에 제1 집합전극(50)을 형성한다. 스퍼터링 등의 방법을 통하여 제1 집합전극(50)이 형성된 경우에는 포토리소그래피를 이용하여 제1 영역에만 제1 집합전극(50)이 형성되도록 패터닝한다.
- [0086] 도 11을 참조하면, 반도체 기판(10)의 제2 영역에 형성된 제1 투명도전층(400), 제1 도전층(300), 제1 비단결정 반도체층(200)를 제거한다.
- [0087] 구체적으로 설명하면, 먼저, 습식 식각을 이용하여 제1 투명도전층(400)의 일부를 제거한다.
- [0088] 제1 투명도전층(400)의 일부를 습식 식각을 이용하여 제거하더라도, 투명도전층(400)과 제1 집합전극(50)의 식각 선택비는 확보할 수 있다. 왜냐하면, 제1 집합전극(50)의 높이를 예를 들어, 40 $\mu$ m까지 형성할 수 있고, 제1 투명도전층(400)의 두께는 전술한 것과 같이 10-1000Å로 형성할 수 있다. 따라서, 제1 투명도전층(400)과 제1 집합전극(50)의 두께차이는 약 100배 이상 차이난다. 따라서, 식각 선택비 확보는 충분히 할 수 있다.
- [0089] 또한, 습식 식각을 할 때 사용가능한 에천트(etchant)는 예를 들어, HCL+HNO<sub>3</sub>+D.I의 ITO 에천트나 H<sub>3</sub>PO<sub>4</sub>+CH<sub>3</sub>COOH+HNO<sub>3</sub>+D.I의 통합 에천트를 사용할 수 있다.
- [0090] 이어서, 건식 식각을 이용하여 노출된 제1 도전층(300)을 식각한다.
- [0091] 건식 식각을 사용할 때에는 황(S)이 포함되지 않은 식각가스를 사용할 수 있다. 예를 들어, CxFy 계열의 식각가스를 사용할 수 있다. CxFy 계열의 식각 가스의 예로는 C<sub>4</sub>F<sub>6</sub>, C<sub>4</sub>F<sub>8</sub>, C<sub>5</sub>F<sub>8</sub> 등이 있다. 왜냐 하면, 제1 집합전극(50)에 은(Ag)이 포함되어 있는 경우, 황을 포함하는 식각가스는 황(S)과 은(Ag)이 만나, AgS 를 잘 형성하기 때문이다. 특히, 온도가 높을수록 AgS는 더 빨리 형성될 수 있다.
- [0092] 도 12를 참조하면, 반도체 기판(10)의 후면 전체에 제2 비단결정 반도체층(200a), 제2 불순물(예를 들어, N타입 불순물)을 포함하는 제2 도전층(310a), 제2 투명도전층(400a)을 순차적으로 형성한다.
- [0093] 도 13을 참조하면, 반도체 기판(10)의 후면의 제2 영역 상에, 제2 집합전극(510)을 형성한다.
- [0094] 이어서, 반도체 기판(10)의 후면의 제1 영역 상에 형성되어 있는 제2 비단결정 반도체층(200a), 제2 도전층(310a), 제2 투명도전층(400a)를 제거하여, 광기전력 변환 소자를 완성한다. 제거한 후에 제2 영역 상에 남아있는 제2 도전층(310), 투명도전층(400)은 각각, 제1 영역 상에 남아있는 제1 도전층(300), 투명도전층(400)과 서로 이격된다. 결과물은 도 8과 유사하게 완성된다.

**도면의 간단한 설명**

- [0095] 도 1은 본 발명의 제1 실시예에 의한 광기전력 변환소자의 단면도이다.
- [0096] 도 2 내지 도 6은 본 발명의 제1 실시예에 의한 광기전력 변환소자의 제조 방법을 나타낸 광기전력 변환소자의 단면도이다.
- [0097] 도 7은 본 발명의 제2 실시예에 의한 광기전력 변환소자의 단면도이다.
- [0098] 도 8은 본 발명의 제3 실시예에 의한 광기전력 변환소자의 단면도이다.

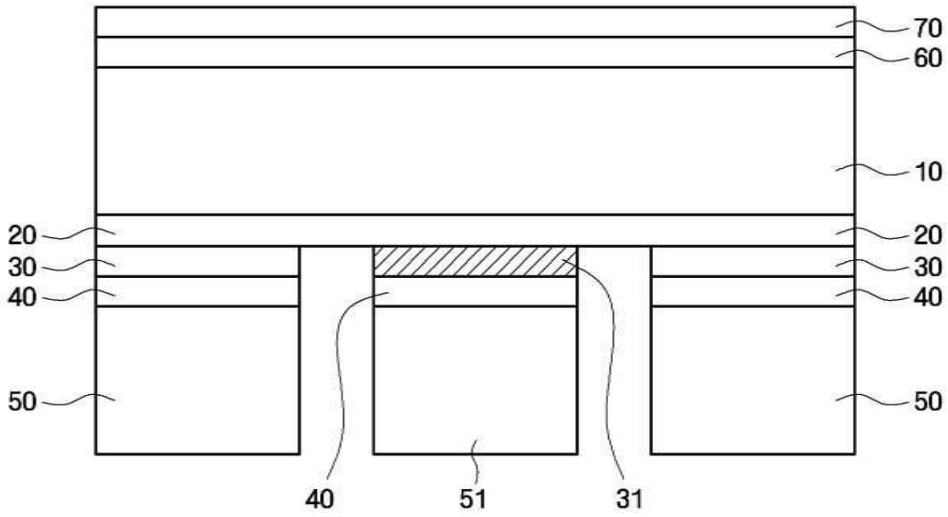
[0099] 도 9는 본 발명의 제4 실시예에 의한 광기전력 변환소자의 단면도이다.

[0100] \*도면의 주요 부분에 대한 부호의 설명\*

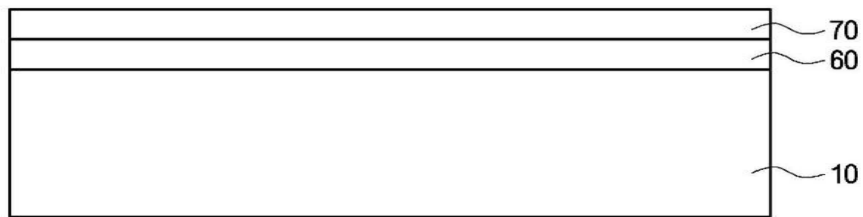
- [0101] 10: 반도체 기판                      20: 비단결정 반도체층
- [0102] 30: 제1 도전층                        40: 투명 도전층
- [0103] 50: 집합전극                         60: 보호층

도면

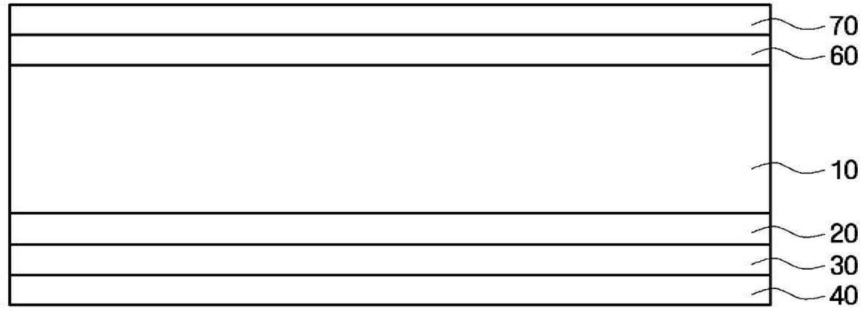
도면1



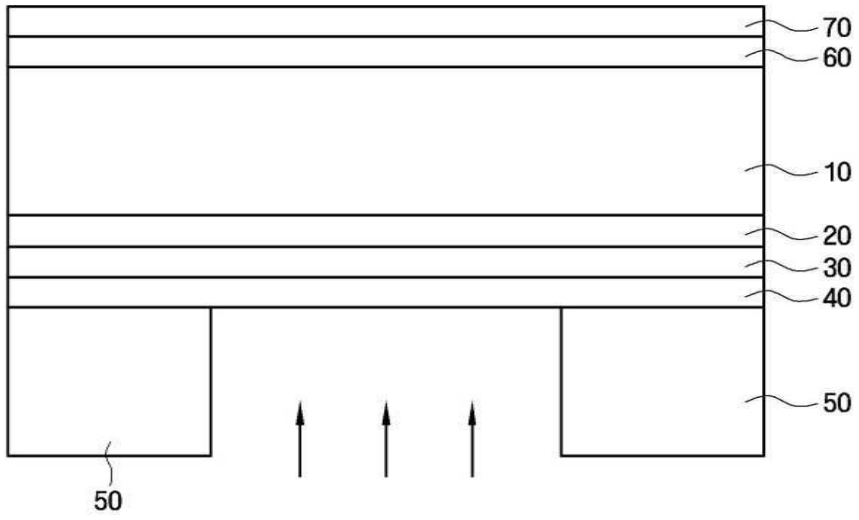
도면2



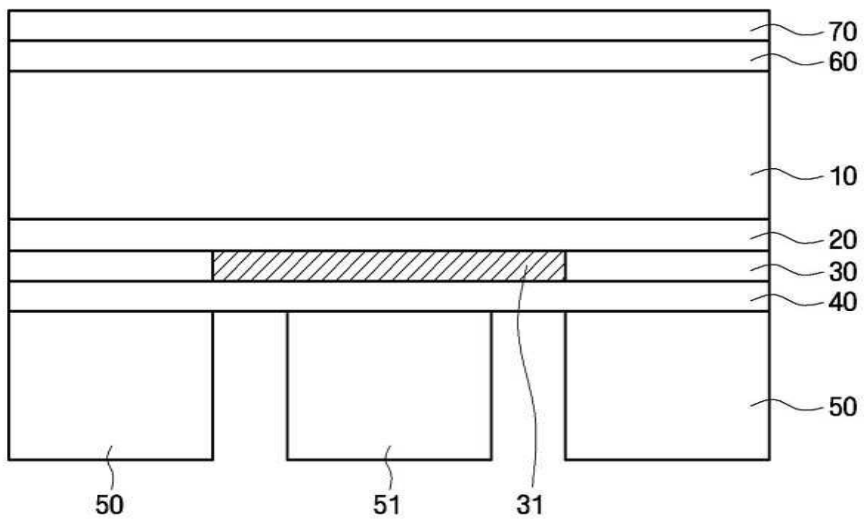
도면3



도면4

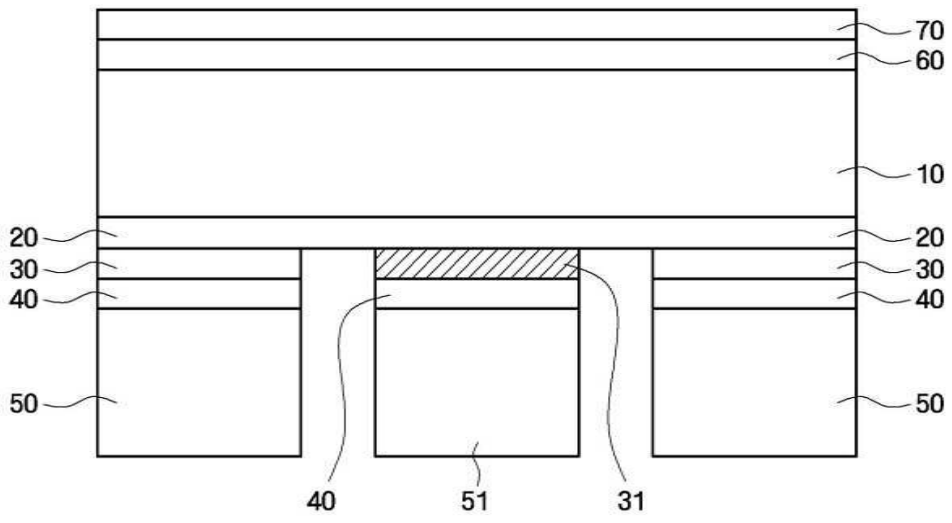


도면5

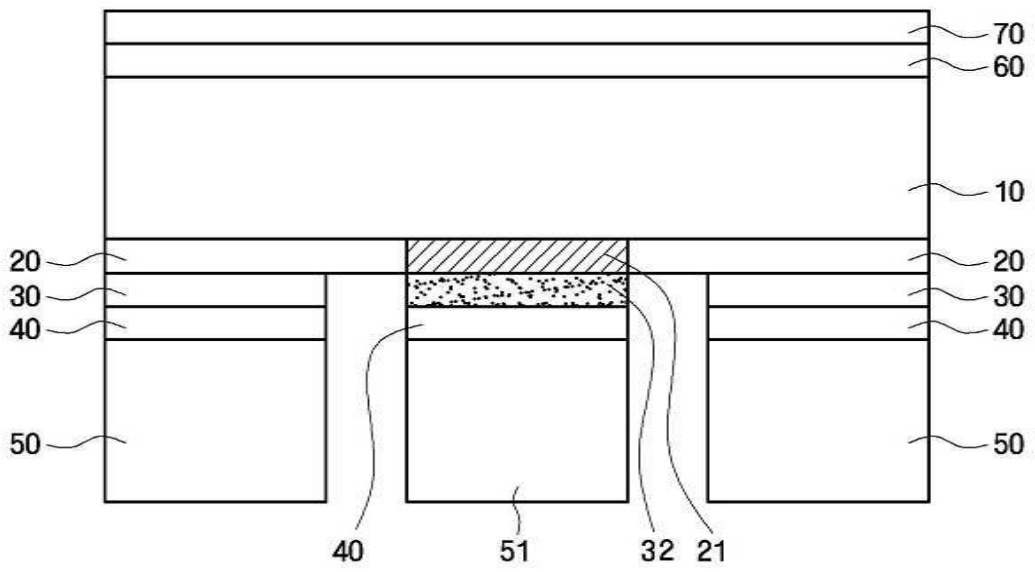




도면6

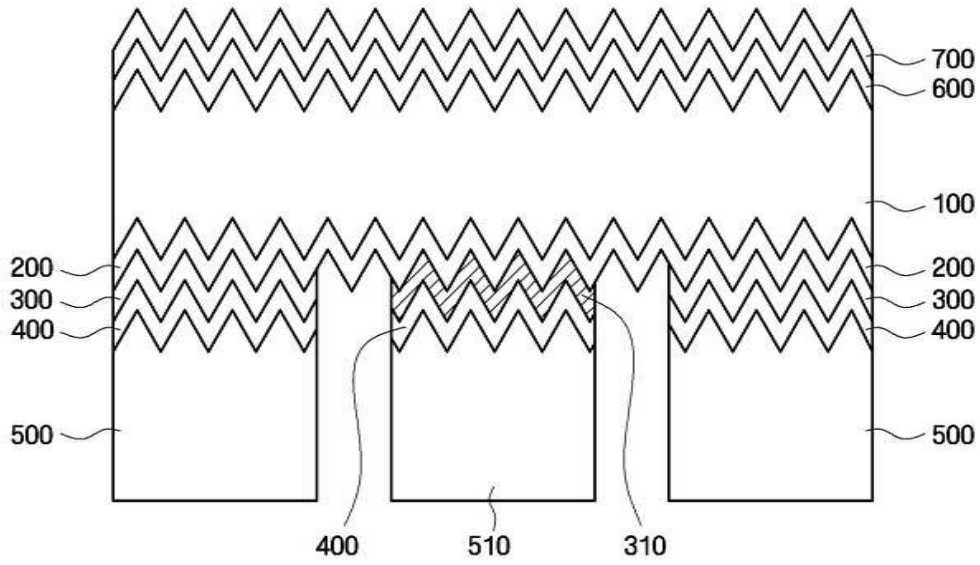


도면7

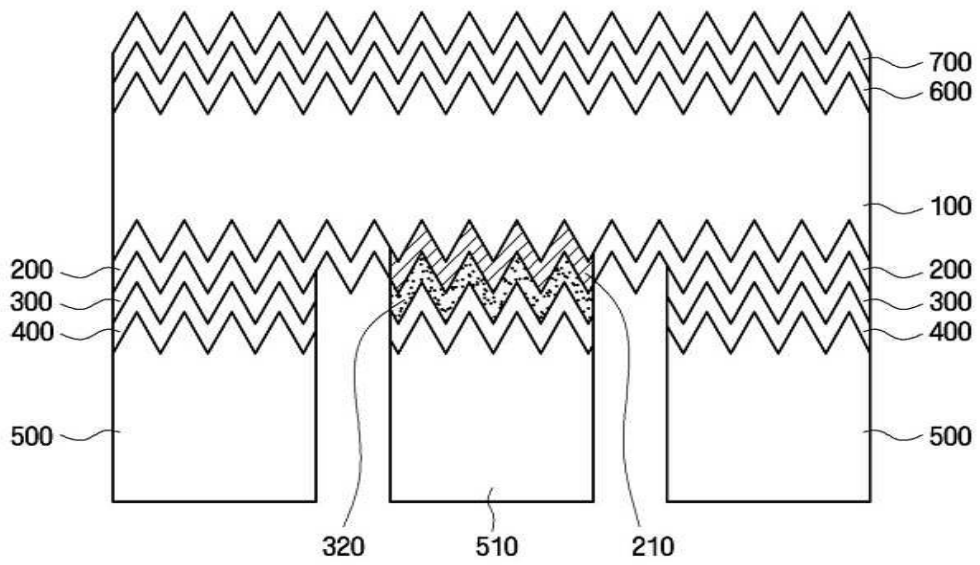




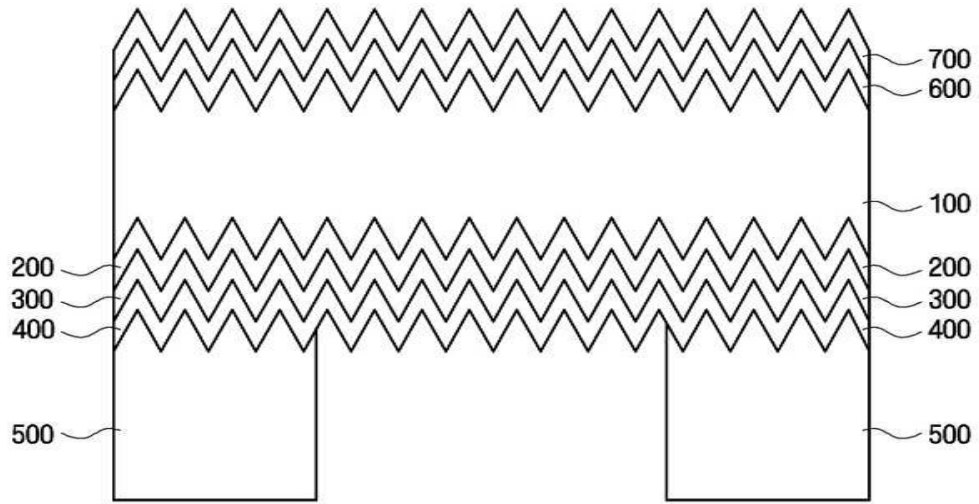
도면8



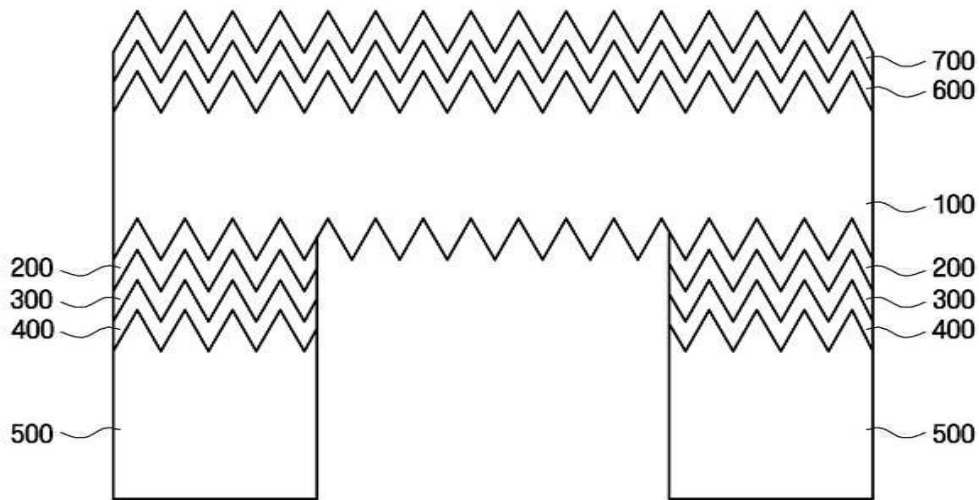
도면9



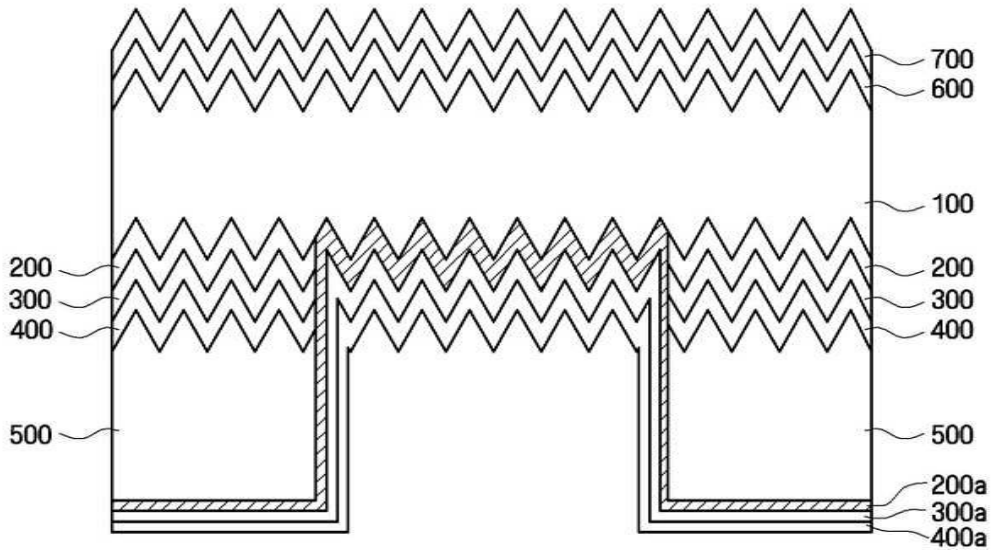
도면10



도면11



도면12



도면13

