

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4095784号  
(P4095784)

(45) 発行日 平成20年6月4日(2008.6.4)

(24) 登録日 平成20年3月14日(2008.3.14)

(51) Int. Cl. F I  
**G09G 3/288 (2006.01)** G09G 3/28 B  
**G09G 3/20 (2006.01)** G09G 3/20 611A  
 G09G 3/20 624L

請求項の数 5 (全 20 頁)

(21) 出願番号	特願2001-322471 (P2001-322471)	(73) 特許権者	599132708 富士通日立プラズマディスプレイ株式会社 宮城県東諸県郡国富町田尻1815
(22) 出願日	平成13年10月19日(2001.10.19)	(74) 代理人	100080001 弁理士 筒井 大和
(65) 公開番号	特開2003-122300 (P2003-122300A)	(72) 発明者	小野澤 誠 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社 社内
(43) 公開日	平成15年4月25日(2003.4.25)	(72) 発明者	岸 智勝 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社 社内
審査請求日	平成16年10月14日(2004.10.14)		

最終頁に続く

(54) 【発明の名称】 プラズマディスプレイ装置

(57) 【特許請求の範囲】

【請求項1】

互いに隣接して配置された第1電極及び第2電極と、前記第1電極及び第2電極と交差する第3電極とを有し、交差部に表示画素が形成される表示パネルと、前記第1電極を駆動するX駆動回路と、前記第2電極を駆動するY駆動回路とを備えるプラズマディスプレイ装置であって、

前記Y駆動回路は、

各々の前記第2電極毎に配置された高電位側パルスを供給する高側スイッチと、各第2電極に低電位側パルスを供給する低側スイッチとからなる複数のラインドライブスイッチと、

前記高側スイッチの端子に、スキャンパルスに対応する電圧とサステインパルスに対応する電圧のいずれかを切り換えて供給する第1の電源スイッチと、

前記低側スイッチの端子に、スキャンパルスに対応する電圧とサステインパルスに対応する電圧のいずれかを切り換えて供給する第2の電源スイッチとを備え、

前記第2電極への前記スキャンパルス及びサステインパルスの供給は、前記ラインドライブスイッチの制御により行い、

各第2電極毎に、前記第2電極への前記スキャンパルス及びサステインパルスの供給を制御可能であり、

前記表示パネルの表示領域のうち、前記第1電極及び第2電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第1電極及び第2電極上で点灯する表示画素が1

つでも存在する表示領域とを検出する表示領域検出回路を備え、

前記 Y 駆動回路は、前記非表示領域の前記第 2 電極には前記サステインパルスを供給しないように制御することを特徴とするプラズマディスプレイ装置。

【請求項 2】

請求項 1 記載のプラズマディスプレイ装置であって、

前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に前記スキャンパルスも供給しないように前記ラインドライブスイッチを制御することを特徴とするプラズマディスプレイ装置。

【請求項 3】

請求項 1 または 2 記載のプラズマディスプレイ装置であって、

前記 Y 駆動回路は、前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をリセットパルスに対応する電圧に切り換えるリセット電源スイッチを備え、

前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に前記リセットパルスを供給しないように前記複数のラインドライブスイッチを制御することを特徴とするプラズマディスプレイ装置。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載のプラズマディスプレイ装置であって、

前記 X 駆動回路は、

各第 1 電極に高電位側パルスを供給する X 高側スイッチと各第 1 電極に低電位側パルスを供給する X 低側スイッチとからなる複数の X ラインドライブスイッチと、

前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をサステインパルス及びリセットパルスに対応する電圧の間で切り換える X 電源スイッチとを備え、

前記第 1 電極への前記サステインパルス及びリセットパルスの供給は、前記複数の X ラインドライブスイッチを制御して行い、各第 1 電極に前記サステインパルス及びリセットパルスを供給するか否かが制御可能であることを特徴とするプラズマディスプレイ装置。

【請求項 5】

請求項 4 記載のプラズマディスプレイ装置であって、

前記 X 駆動回路は、前記非表示領域の前記第 1 電極に前記サステインパルスを供給しないように前記複数の X ラインドライブスイッチを制御することを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイ装置に関し、特にプラズマディスプレイ装置における省電力技術に関する。

【0002】

【従来の技術】

平面ディスプレイとしてプラズマディスプレイ装置が実用化されており、高輝度の薄型ディスプレイとして期待されている。図 1 は、従来の 3 電極型の AC 駆動方式のプラズマディスプレイ装置の全体構成を示す図である。図示のように、プラズマディスプレイ装置は、隣接して配置した複数の X 電極 (X1, X2, X3, ..., Xn) 及び Y 電極 (Y1, Y2, Y3, ..., Yn) と、それに交差する方向に配置した複数のアドレス電極 (A1, A2, A3, ..., Am) と、交差部分に配置した蛍光体とを有する 2 枚の基板間に放電ガスを封入したプラズマディスプレイパネル (PDP) 1 と、アドレス電極にアドレスパルスなどを印加するアドレス駆動回路 2 と、X 電極に維持放電 (サステイン) パルスなどを印加する X 共通駆動回路 3 と、Y 電極に順次走査パルスなどを印加するスキャン回路 4 と、Y 電極に印加する維持放電 (サステイン) パルスなどをスキャン回路 4 に供給する Y 共通駆動回路 5 と、各部の制御を行う制御回路 6 とを備え、制御回路 6 は、更にフレームメモリを含む表示データ制御回路 7 と、スキャン駆動制御回路 9 と共通駆動制御回路 10 で構成される駆動制御回路 8 とを有する。プラズマディスプレイ装置については広く知られて

10

20

30

40

50

いるので、ここでは装置全体に関するこれ以上の詳しい説明は省略し、本発明に係る X 共通駆動回路 3、スキャン回路 4 及び Y 共通駆動回路 5 についてのみ更に説明する。

【0003】

図 2 は、X 共通駆動回路 3、スキャン回路 4 及び Y 共通駆動回路 5 の従来例を示す図である。複数の X 電極は共通に接続され、X 共通駆動回路 3 により駆動される。X 共通駆動回路 3 は、電圧源  $+V_s$ 、グランド (GND)、 $-V_{wx}$  と共通の X 電極端子との間に設けられた出力素子 (トランジスタ)  $Q_7$ 、 $Q_8$ 、 $Q_9$  を備える。いずれかのトランジスタをオン・オフすることにより共通の X 電極端子に対応する電圧のパルスが供給される。

【0004】

スキャン回路 4 は、各 Y 電極毎に設けられた個別ドライバで構成され、各個別ドライバはトランジスタ  $Q_1$ 、 $Q_2$  及びそれと並列に設けられたダイオード  $D_1$ 、 $D_2$  を有する。各個別ドライバのトランジスタ  $Q_1$ 、 $Q_2$  及びダイオード  $D_1$ 、 $D_2$  の一端は各 Y 電極に接続され、他端は Y 共通駆動回路 5 に共通に接続される。トランジスタ  $Q_1$ 、 $Q_2$  のゲートにはスキャンパルスが順次印加される。Y 共通駆動回路 5 は、電圧源  $+V_s$ 、GND、 $+V_{wy}$ 、 $-V_y$  との間に設けられたトランジスタ  $Q_3$ 、 $Q_4$ 、 $Q_5$ 、 $Q_6$  を備え、 $Q_3$ 、 $Q_5$ 、 $Q_6$  はトランジスタ  $Q_1$  とダイオード  $D_1$  に接続され、 $Q_4$  はトランジスタ  $Q_2$  とダイオード  $D_2$  に接続される。

【0005】

リセット期間には、 $Q_5$  と  $Q_9$  をオンにして、他のトランジスタをオフにして、Y 電極には  $+V_{wy}$  を、X 電極には  $-V_{wx}$  を印加して全面書き込み・消去パルスを発生させてパネル 1 の表示セルを同じ状態にする。この時、電圧  $+V_{wy}$  は、 $Q_5$  及び  $D_1$  を介して Y 電極に供給される。アドレス期間には、 $Q_4$ 、 $Q_6$  と  $Q_8$  をオンにし、他のトランジスタをオフにし、X 電極には GND を供給し、 $Q_2$  の端子に GND を供給し、 $Q_1$  の端子に  $-V_y$  を供給する。更に、 $Q_1$  をオフにして  $Q_2$  をオンにした状態から一時的に  $Q_1$  をオンにして  $Q_2$  をオフに切り換えるスキャンパルスを個別ドライバに順次供給する。この時、スキャンパルスが供給される個別ドライバでは、 $Q_1$  をオンにして  $Q_2$  をオフにするので、スキャンパルスが供給される Y 電極には  $Q_1$  を介して  $-V_y$  が供給され、それ以外の Y 電極には  $Q_2$  を介して GND が供給され、正のデータ電圧が供給されるアドレス電極とスキャンパルスが供給される Y 電極の間でアドレス放電が発生する。このようにして、パネルの各セルが表示データに応じた状態になる。

【0006】

維持放電 (サステイン) 期間には、 $Q_1$ 、 $Q_2$ 、 $Q_5$ 、 $Q_6$ 、 $Q_9$  をオフにした状態で、 $Q_3$  と  $Q_8$ 、 $Q_4$  と  $Q_7$  を交互にオンにする。これにより、Y 電極と X 電極には  $+V_s$  と GND が交互に供給され、アドレス期間にアドレス放電を行ったセルで維持 (サステイン) 放電が発生して表示が行われる。この時、 $Q_3$  がオンすると、 $+V_s$  は  $D_1$  を介して Y 電極に供給され、 $Q_4$  がオンすると、GND は  $D_2$  を介して Y 電極に供給される。すなわち、維持放電期間には、X 電極と Y 電極間には電圧  $V_s$  の逆極性のパルスが交互に供給されることになる。ここでは、このパルスをサステインパルスと呼ぶ。

【0007】

なお、上記の例は一例であり、リセット期間、アドレス期間及び維持放電期間にどのような電圧を印加するかについては各種の変形例があり、スキャン回路 4、Y 共通駆動回路 5 及び X 共通駆動回路 3 についても各種の変形例がある。

【0008】

【発明が解決しようとする課題】

近年、二酸化炭素排出による地球温暖化が問題視されており、電力使用機器の消費電力低減が重要な課題となっている。このため、プラズマディスプレイ装置においても、消費電力を低減することが普及の上でも重要なポイントになっている。

【0009】

プラズマディスプレイ装置において消費電力が大きいのは、パネルの電極へのパルスの供

10

20

30

40

50

給動作である。特にサステインパルスは、すべてのX電極とY電極に交互に多数回印加されるため、電力を大きく消費する。上記の従来のプラズマディスプレイ装置では、画面の表示状態にかかわらず、具体的には発光を行う部分と行わない部分にかかわらず、すべてのX電極とY電極にサステインパルスを供給している。これにより、画像表示領域では、X電極とY電極の間でサステイン放電が行われ発光する。一方、非表示領域では、X電極とY電極にサステインパルスを供給してもサステイン放電は行われませんが、サステインパルスが供給されるためパネル容量を介して充放電電流が流れ、電力が消費される。すなわち、画像表示領域に供給されるサステインパルスによる消費電力は、映像表示のために必要な電力であるが、非表示領域に供給されるサステインパルスによる消費電力は、映像表示に寄与しない無効電力である。

10

**【0010】**

特開平11-190984号公報は、このような無効電力を低減する技術を開示している。この技術は、1フィールド期間内の表示データの有無を検出し、表示データの無いフィールドやサブフィールドにおいてサステインパルスの供給を停止して消費電力を低減する。また、特開平11-190984号公報は、表示ライン毎に表示データの有無を検出して表示ライン毎にサステインパルスの供給を制御することに言及している。しかし、特開平11-190984号公報は表示ライン毎にサステインパルスの供給を制御するための具体的な構成については開示も示唆もしていない。

**【0011】**

上記のように従来のプラズマディスプレイ装置ではサステインパルスはX共通駆動回路及びY共通駆動回路回路から供給され、すべてのX電極又はY電極に同時に供給する構成である。そのため、画面全体に表示データがない場合にはサステインパルスの供給を停止することは可能であるが、画面の一部に表示データがない場合に、表示ライン毎にサステインパルスの供給を制御することはできない。

20

**【0012】**

また、特開2000-89721号公報は、表示ライン毎に表示データの有無を検出し、スキャンパルスの供給は表示データのある表示ラインへのみ行い、表示データの無い表示ラインへスキャンパルスの供給を行わないことにより短縮される時間分だけサステイン期間を延ばして輝度を向上させる技術を開示している。しかし、スキャンパルスの各表示ラインへの供給を制御するための具体的な構成については開示も示唆もしていない。また、サステインパルスの供給については特に言及していない。

30

**【0013】**

また、特開平7-261699号公報は、インターレース方式のプラズマディスプレイ装置において、奇数番目のX電極とY電極の組及び偶数番目のX電極とY電極の組を交互に駆動できるように、共通駆動回路をそれぞれ2つ設け、一方からサステインパルスを供給中には、他方の出力がハイ・インピーダンス状態になるようにして、消費電力を低減する構成を開示している。しかし、この構成では、所望のX電極とY電極へのサステインパルスの供給を制御することはできない。

**【0014】**

以上のように、従来技術では、表示ライン毎にサステインパルスの供給を制御できる構成は知られておらず、非表示領域に供給されるサステインパルスによる無効な消費電力を低減することはできなかった。

40

**【0015】**

本発明の目的は、表示ライン毎にサステインパルスの供給を制御できるプラズマディスプレイ装置を実現し、非表示領域の表示ラインにはサステインパルスの供給を停止することにより、消費電力を低減することを目的とする。

**【0016】****【課題を解決するための手段】**

上記目的を実現するため、本発明の第1の態様のプラズマディスプレイ装置では、第1電極(X電極)又は第2電極(Y電極)の各電極へのサステインパルスの配線経路にそれぞ

50

れスイッチ回路を設け、サステインパルスを供給するか供給しないかを電極毎に制御可能にする。

【0017】

本発明の第2の態様のプラズマディスプレイ装置では、Y電極を駆動するY駆動回路は、各第2電極にスキャンパルスを提供する複数のスキャンパス経路と、各第2電極にサステインパルスを提供する複数のサステインパルス経路を備え、各サステインパルス経路にそれぞれスイッチ回路を設け、サステインパルスを提供するか供給しないかを電極毎に制御可能にする。

【0018】

本発明の第3の態様のプラズマディスプレイ装置では、Y駆動回路又はX駆動回路は、各電極に高電位側パルスを提供する高側スイッチと各電極に低電位側パルスを提供する低側スイッチとからなる複数のラインドライブスイッチと、高側スイッチ及び低側スイッチの端子に供給する電圧をスキャンパルス及びサステインパルスに対応する電圧の間で切り換える電源スイッチとを備え、各電極へのスキャンパルス及びサステインパルスの供給は複数のラインドライブスイッチを制御して行い、各電極にスキャンパルス及びサステインパルスを提供するか供給しないを制御可能にする。

【0019】

本発明のプラズマディスプレイ装置は、表示パネルの表示領域のうち、X電極とY電極で構成される表示ラインで点灯する表示画素がまったく存在しない非表示領域と、点灯する表示画素が1つでも存在する表示領域とを検出する表示領域検出回路を備え、非表示領域の表示ラインのX電極とY電極にはパルスを提供しないようにする。これにより消費電力が低減できる。

【0020】

サステインパルスの供給を電極毎に制御可能にするのは、X電極又はY電極の一方のみでもよく、その分消費電力の低減効果があるが、X電極とY電極の両方へのサステインパルスの供給を制御できるようにすれば、一層の消費電力の低減が可能である。

【0021】

サステインパルスほど消費電力は大きくないがリセットパルスやスキャンパルスの供給も電力を消費し、非表示領域に供給されるリセットパルスやスキャンパルスによる消費電力は、やはり無効電力である。そこで、リセットパルスやスキャンパルスの供給も各電極毎に供給するか否かが制御可能であることが望ましく、このような制御が第1の態様から第3の態様の構成にリセットパルスやスキャンパルスを提供する従来の構成を加えることで可能になる。

【0022】

【発明の実施の形態】

図3は、本発明の第1実施例のプラズマディスプレイ装置の全体構成を示すブロック図である。図1と比較して明らかなように、制御回路6に表示領域検出回路11を設け、各Y電極とスキャン回路4の間の信号経路にYドライブスイッチ12を設け、各X電極とX共通駆動回路3の間の信号経路にXドライブスイッチ13を設けた点が異なる。なお、Y共通駆動回路5は図示のようにYサステイン回路14とYリセット回路15で構成され、X共通駆動回路3は図示のようにXサステイン回路16とXリセット回路17で構成される。

【0023】

表示領域検出回路11は、フレームメモリを調べて各表示サブフレームにおいて表示データ(点灯セル)が1つもない非表示ラインを検出し、非表示ラインの位置を制御回路8に伝える。制御回路8は、非表示ラインの位置のYドライブスイッチ12とXドライブスイッチ13を遮断状態にして、X電極とY電極にパルスが供給されないように制御する。

【0024】

図4は、第1実施例のプラズマディスプレイ装置におけるスキャン回路4、Y共通駆動回路5及びYドライブスイッチ12の回路構成を示す図である。図2の従来例と同様に、ス

10

20

30

40

50

キャン回路 4 の個別ドライバ 4 A は各 Y 電極毎に設けられ、各個別ドライバはトランジスタ Q 1 , Q 2 及びそれと並列に設けられたダイオード D 1 , D 2 を有し、更にトランジスタ Q 1 , Q 2 のプリドライブ回路 2 2 , 2 3 と、制御回路 6 からの表示領域信号とスキャンパルスを受けてプリドライブ回路 2 2 , 2 3 への駆動信号を生成する信号変換回路 2 1 とを有する。トランジスタ Q 3 , Q 4 , Q 6 は図 2 の従来例と同様であるが、トランジスタ Q 5 の代わりに Y リセット回路 1 5 が設けられている。これは、後述するように、リセット信号として矩形形状のパルスでなく電圧が緩やかに変化するパルスをリセットパルスとして使用するためであり、Y リセット回路 1 5 はリセット期間にこの電圧が緩やかに変化するリセットパルスを発生して出力し、それ以外の時には出力をハイインピーダンス状態にする。図 3 の Y サステイン回路 1 4 は、トランジスタ Q 3 , Q 4 の部分に相当する。Y サステイン回路 1 4 と Y リセット回路 1 5 は、すべての個別ドライバ 4 A に共通に設けられる。

10

#### 【 0 0 2 5 】

第 1 実施例では、個別ドライバ 4 A と各 Y 電極を結ぶ信号経路に個別 Y ドライブスイッチ 1 2 A を設ける点が従来例とは異なる。従って、個別 Y ドライブスイッチ 1 2 A は、Y 電極の個数分設けられる。個別 Y ドライブスイッチ 1 2 A は、信号経路に直列に設けられたトランジスタ Q 1 0 と、それに並列に設けられたダイオード D 3 と、信号変換回路 2 1 からの切換信号を受けてスイッチ制御信号を発生する Y ドライブスイッチ制御回路 3 1 と、スイッチ制御信号に従ってドライブ信号を生成するプリドライブ回路 3 2 とを有し、プリドライブ回路 3 2 の出力がトランジスタ Q 1 0 のゲートに印加される。トランジスタ Q 1 0 はオン抵抗の小さいスイッチング素子で実現することが望ましく、例えば、I G B T など

20

#### 【 0 0 2 6 】

図 5 は、第 1 実施例のプラズマディスプレイ装置における X 共通駆動回路 3 及び個別 X ドライブスイッチ 1 3 A の回路構成を示す図である。X 共通駆動回路 3 は X サステイン回路 1 6 と X リセット回路 1 7 で構成され、更に X サステイン回路 1 6 は、従来例と同様に、トランジスタ Q 7 と Q 8 で構成される。X 共通駆動回路 3 は、すべての X 電極に共通に 1 個設けられる。個別 X ドライブスイッチ 1 3 A は、各 X 電極毎に設けられ、X 電極への信号経路に直列に設けられたトランジスタ Q 1 1 と、それに並列に設けられたダイオード D 4 と、表示領域信号を受けてスイッチ制御信号を発生する信号変換回路 4 1 と、スイッチ制御信号に従ってドライブ信号を生成するプリドライブ回路 4 2 とを有し、プリドライブ回路 4 2 の出力がトランジスタ Q 1 1 のゲートに印加される。

30

#### 【 0 0 2 7 】

図 6 は、図 3 の表示領域検出回路 1 1 により検出される表示領域の例を示す図である。図 6 に示すように、1 画面中で表示データの存在する範囲、すなわち発光する画素の存在する範囲が図示の表示範囲であるとする。この場合の 1 画面は、1 表示フレームであり、サブフレーム構成で階調表示を行う場合は 1 サブフレームである。図 6 の表示範囲の場合、表示領域検出回路 1 1 は表示範囲の上限ライン  $L_m$  と下限ライン  $L_n$  を検出し、制御回路 8 に伝える。制御回路 8 は、これに応じて、その表示画面の間、非表示領域に対応する 1 番目から  $L_m - 1$  番目と  $L_n + 1$  番目から  $L_t$  番目の X 電極と Y 電極の X ドライブスイッチ 1 3 及び Y ドライブスイッチ 1 2 のトランジスタを遮断状態にする。

40

#### 【 0 0 2 8 】

図 7 は、第 1 実施例のプラズマディスプレイ装置において、図 6 のような表示領域の場合の駆動波形を示す図である。リセット期間には、図 4 のトランジスタ Q 1 , Q 2 , Q 3 , Q 4 , Q 6 、及び図 5 のトランジスタ Q 7 , Q 8 を遮断状態にした上で、Y リセット回路 1 5 と X リセット回路 1 7 から、図示のような台形波形の Y リセットパルスと X リセットパルスを出力する。表示領域の Y 電極 (  $Y_m - Y_n$  ) に接続されるドライブスイッチのトランジスタ Q 1 0 は導通状態であるので、Y リセットパルスはダイオード D 1 とトランジスタ Q 1 0 を介して表示領域の Y 電極に供給される。同様に、表示領域の X 電極 (  $X_m - X_n$  ) に接続されるドライブスイッチのトランジスタ Q 1 1 は導通状態であるので、X リ

50

セットパルスはトランジスタQ 1 1を介して表示領域のX電極に供給される。しかし、非表示領域のX電極(X 0 - X m - 1, X n + 1 - X t)とY電極(Y 0 - Y m - 1, Y n + 1 - Y t)には、ドライブスイッチのトランジスタが遮断状態であるので、リセットパルスは供給されない。従って、リセットパルスを供給する電極数が減少し、その分駆動する容量が少なくなるので、リセットパルスの供給に伴う消費電力が低減される。また、リセットパルスによる発光は表示に関係しないのでコントラストが低下するが、本実施例ではリセットパルスによる発光が低減されるのでコントラストが向上する。

**【0029】**

アドレス期間には、図4のトランジスタQ 3, Q 4、及び図5のトランジスタQ 7を遮断状態にした上で、トランジスタQ 6, Q 8を導通状態にする。そして、トランジスタQ 1をオフ状態、トランジスタQ 2をオン状態にした上で、一時的にトランジスタQ 1をオン状態、トランジスタQ 2をオフ状態にして順次スキャンパルスを供給し、それに同期してアドレス電極にアドレスパルスを供給する。アドレスパルスは、発光セルに対応するアドレス電極にのみ供給される。表示領域のY電極(Y m - Y n)に接続されるドライブスイッチのトランジスタQ 1 0は導通状態であるので、トランジスタQ 1を導通状態にすることにより発生するスキャンパルスはトランジスタQ 1 0を介して表示領域のY電極に供給される。同様に、非表示領域についてもスキャンパルスが発生されるが、トランジスタQ 1 0は遮断状態であるので、非表示領域のY電極にはスキャンパルスは供給されない。従って、スキャンパルスの供給に伴う消費電力が低減される。

**【0030】**

サステイン期間には、図4のトランジスタQ 1, Q 2, Q 6を遮断状態にした上で、トランジスタQ 3とQ 8及びQ 4とQ 7を交互に導通状態にしてサステインパルスを発生する。表示領域のY電極(Y m - Y n)に接続されるドライブスイッチのトランジスタQ 1 0は導通状態であるので、サステインパルスはダイオードD 1とトランジスタQ 1 0を介して表示領域のY電極に供給される。同様に、表示領域のX電極(X m - X n)に接続されるドライブスイッチのトランジスタQ 1 1は導通状態であるので、サステインパルスはトランジスタQ 1 1を介して表示領域のX電極に供給される。しかし、非表示領域のX電極(X 0 - X m - 1, X n + 1 - X t)とY電極(Y 0 - Y m - 1, Y n + 1 - Y t)には、ドライブスイッチのトランジスタが遮断状態であるので、サステインパルスは供給されない。従って、サステインパルスの供給に伴う消費電力が低減される。

**【0031】**

以上説明したように、第1実施例のプラズマディスプレイ装置は、各X電極と各Y電極への信号経路にドライブスイッチを設け、各X電極と各Y電極へのパルスの供給を独立して制御できるようにした以外は従来と同じ構成である。

**【0032】**

以上第1実施例のプラズマディスプレイについて説明したが、例えば、第1実施例では、非表示領域にはリセットパルス、スキャンパルス及びサステインパルスのすべてを供給しないようにしたが、消費電力の多いサステインパルスのみを供給しないようにしたり、リセットパルスとサステインパルスを供給しないようにするなどの各種の変形例が可能である。

**【0033】**

また、第1実施例では、X電極とY電極への信号経路にドライブスイッチを設けたが、X電極とY電極の一方の経路にのみドライブスイッチを設けるようにしてもよい。

**【0034】**

図8は、本発明の第2実施例のプラズマディスプレイ装置の構成を示すブロック図である。第2実施例のプラズマディスプレイ装置では、各Y電極毎にYリセットパルス及びサステインパルスの供給を制御するY選択スイッチ5 1を設け、各X電極毎にXリセットパルス及びサステインパルスの供給を制御するX選択スイッチ5 5を設けた点が従来例と異なる。なお、図示していないが、制御回路には表示領域検出回路1 1が設けられている。

**【0035】**

図9は、第2実施例のY側駆動回路の構成を示す図である。各Y電極には個別ドライバ4Aと個別Y選択スイッチ51Aが接続される。個別ドライバ4Aは第1実施例と同じであるので、説明は省略する。個別Y選択スイッチ51Aは、トランジスタQ12、Q13と、そのプリドライブ回路53、54と、信号変換回路52とを有する。トランジスタQ12とQ13の接続ノードが各Y電極に接続され、すべてのトランジスタQ12の他方のノードはYリセット回路15とトランジスタQ3に共通に接続され、すべてのトランジスタQ13の他方のノードはトランジスタQ4に共通に接続される。

【0036】

信号変換回路52は、非表示領域のY電極に対応するトランジスタQ12、Q13を、リセット期間、アドレス期間及びサステイン期間には遮断状態に、表示領域のY電極に対応するトランジスタQ12、Q13を、リセット期間及びサステイン期間には導通状態に、アドレス期間には遮断状態であるように制御する。これにより、Yリセット回路15で発生されるYリセットパルス及びトランジスタQ3とQ4で発生されるサステインパルスは、表示領域のY電極には供給されるが、非表示領域のY電極には供給されない。

10

【0037】

なお、X選択スイッチ55は、各X電極毎に図9の個別Y選択スイッチ51Aと同じ構成の回路を設けることにより実現できる。

【0038】

信号変換回路21は、表示領域についてのみスキャンパルスに対応する駆動信号を発生し、非表示領域については駆動信号を発生しないようにする。従って、非表示領域のY電極には、スキャンパルスは供給されない。この場合、信号変換回路52を省略して、信号変換回路21でプリドライブ回路53、54に印加する信号を発生することも可能である。

20

【0039】

以上説明したように、第2実施例では、非表示領域のX電極とY電極にはリセットパルス、スキャンパルス及びサステインパルスは供給されないので、消費電力が低下すると共にコントラストが向上する。

【0040】

以上第2実施例を説明したが、第1実施例と同様に各種の変形例が可能である。例えば、信号変換回路21が表示領域と非表示領域の両方でスキャンパルスが発生する変形例も可能である。

30

【0041】

図10は、本発明の第3実施例のプラズマディスプレイ装置の構成を示すブロック図である。第3実施例のプラズマディスプレイ装置では、各Y電極へのリセットパルス、スキャンパルス及びサステインパルスの供給が独立して制御可能なYラインドライブ回路61と、各X電極へのリセットパルス及びサステインパルスの供給が独立して制御可能なXラインドライブ回路71とを設けた点が特徴である。Yラインドライブ回路61には、シフトレジスタ18からスキャンパルスに対応するシフトパルスが供給される。

【0042】

図11は、Yラインドライブ回路61の回路構成を示す図である。Yラインドライブ回路61は、各Y電極毎に設けられた個別Yドライブ回路61Aを有する。個別Yドライブ回路61Aは、トランジスタQ21、22と、プリドライブ回路63、64と、信号変換回路62とを有する。信号変換回路62は、制御信号、スキャンパルス及び表示領域信号を受けて、トランジスタQ21、22をオン・オフ制御する信号を発生する。すべての個別Yドライブ回路61AのトランジスタQ22は、Yリセット回路15に共通に接続され、トランジスタQ24を介して電圧源Vsに共通に接続され、トランジスタQ25を介してグラウンドに共通に接続される。また、すべての個別Yドライブ回路61AのトランジスタQ21は、トランジスタQ26を介して電源-Vyに共通に接続され、トランジスタQ27を介してグラウンドに共通に接続される。

40

【0043】

図12は、Xラインドライブ回路71の回路構成を示す図である。Xラインドライブ回路

50



71は、各X電極毎に設けられた個別Xドライブ回路71Aを有する。個別Xドライブ回路71Aは、トランジスタQ31, 32と、プリドライブ回路73, 74と、信号変換回路72とを有する。信号変換回路62は、制御信号及び表示領域信号を受けて、トランジスタQ31, 32をオン・オフ制御する信号を発生する。すべての個別Xドライブ回路71AのトランジスタQ31は、Xリセット回路17に共通に接続され、トランジスタQ33を介してグランドに共通に接続される。また、すべての個別Xドライブ回路71AのトランジスタQ32は、電源Vsに共通に接続される。

【0044】

次に、第3実施例のプラズマディスプレイ装置の動作を説明する。リセット期間には、トランジスタQ21, Q24, Q25, Q26, Q27, Q32, Q33を遮断状態にし、表示領域のトランジスタQ22, Q31を導通状態にし、非表示領域のトランジスタQ22, Q31を遮断状態にし、Yリセット回路15とXリセット回路17からリセットパルスを出し、表示領域のX電極とY電極にリセットパルスを供給する。非表示領域のY電極にはリセットパルスが供給されないため、消費電力が低減されると共にコントラストが向上する。

10

【0045】

アドレス期間には、トランジスタQ25, Q26, Q31, Q33を導通状態にし、トランジスタQ24, Q27, Q32を遮断状態にする。これにより、すべてのX電極にGNDが供給される。そして、表示領域のトランジスタQ21を遮断状態にし、トランジスタQ22を導通状態にした上で、一時的にトランジスタQ21を導通状態にし、トランジスタQ22を遮断状態にして表示領域のY電極にスキャンパルスを順次供給する。非表示領域のトランジスタQ21, Q22は遮断状態であり、非表示領域のY電極にはスキャンパルスは供給されない。これにより、非表示領域のY電極にはスキャンパルスが供給されないため消費電力が低減される。

20

【0046】

サステイン期間には、トランジスタQ24, Q27, Q33を導通状態にし、トランジスタQ25, Q26を遮断状態にする。そして、表示領域のトランジスタQ21とQ31, Q22とQ32を交互にオン・オフ制御して表示領域のX電極とY電極にサステインパルスを繰返し供給する。非表示領域のトランジスタQ21, Q22, Q31, Q32は遮断状態のままであり、非表示領域のX電極とY電極にはサステインパルスは供給されない。これにより、非表示領域のX電極とY電極にはサステインパルスが供給されないため消費電力が低減される。

30

【0047】

以上第3実施例を説明したが、第3実施例においても各種の変形例が可能である。

【0048】

第1乃至及び第3実施例は、すべての表示ラインが同時に表示される装置の実施例であるが、TV受像機などでは奇数表示ラインと偶数表示ラインを交互に表示するインターレースと呼ばれる表示方式が使用される。特許第2801893号は、従来と同じ維持放電電極数で表示ラインを2倍にするALIS方式と呼ばれるインターレース方式のPDP装置を開示している。次に、本発明をALIS方式のプラズマディスプレイ装置に適用した第4実施例を説明する。

40

【0049】

図13は、本発明の第4実施例のALIS方式のプラズマディスプレイ装置の構成を示すブロック図である。図13において、パネル1、アドレス駆動回路2、シフトレジスタ18、スキャン回路82、奇数Y共通駆動回路83、偶数Y共通駆動回路84、奇数X共通駆動回路86、偶数X共通駆動回路87は、従来のALIS方式のプラズマディスプレイ装置と同じである。第4実施例では、第1実施例と同様に、各Y電極への信号経路にYドライブスイッチ81を設け、各X電極への信号経路にXドライブスイッチ85を設けている。Yドライブスイッチ81とXドライブスイッチ85は、第1実施例と同様の構成を有する。これにより、各Y電極と各X電極へのパルスの供給が独立に制御できるので、非表

50

示範囲のY電極とX電極へのリセットパルス、スキヤンパルス及びサステインパルスの供給を停止して消費電力を低減し、更にコントラストを向上できる。

【0050】

図13の第4実施例では、ALIS方式のプラズマディスプレイ装置に第1実施例の構成を適用したが、第2及び第3実施例の構成を適用することもできる。

【0051】

ALIS方式のプラズマディスプレイ装置では、表示ラインに隣接する非表示ラインで放電を誘発しないように、非表示ラインの電極間には大きな電圧を印加しないようにしている。そのため、非表示領域の電極へのパルスの供給を停止すると、非表示ラインにもかかわらず、隣接する表示領域の電極との間に大きな電圧が印加される場合が起こりえる。通常はこのような条件でも非表示ラインで放電が誘発されることはないように条件を設定することが可能であり、そのような場合には第1から第3実施例と同様に、単に非表示領域の電極へのパルスの供給を停止すればよい。しかし、これは放電のマージンを低下させるので、動作の安定性の上では問題がある。そこで、第4実施例では、放電のマージンを低下させない駆動方法を用いる。

【0052】

図14と図15は、第4実施例のプラズマディスプレイ装置の駆動波形を示す図で、図14は奇数フィールドの駆動波形を、図15は偶数フィールドの駆動波形を示す。また、表示領域は2m行から2n行であるとし、mは奇数、nは偶数であるとする。従って、奇数フィールドにおいては、m番目のX電極 $X_m$ とm番目のY電極 $Y_m$ 、 $X_{m+1}$ と $Y_{m+1}$ 、...、 $X_n$ と $Y_n$ の間で放電を発生させ、偶数フィールドにおいては、 $Y_m$ と $X_{m+1}$ 、 $Y_{m+1}$ と $X_{m+2}$ 、...、 $Y_n$ と $X_{n+1}$ との間で放電を発生させる。

【0053】

図14に示すように、奇数フィールドのリセット期間では、すべてのアドレス電極に電圧 $V_{aw}$ を供給し、すべてのY電極及びX1から $X_{m-1}$ と $X_{n+2}$ から $X_{t+1}$ に0Vを供給した状態で、 $X_m$ から $X_{n+1}$ に電圧 $V_w$ のリセットパルスを供給して、2m-1行から2n行の表示ラインでリセット放電を発生させる。ここで、奇数フィールドでは2n行の表示ラインは表示しないのでリセットの必要はないが、表示範囲に隣接する非表示ラインは表示範囲に影響するのでリセット放電を行う。

【0054】

アドレス期間では、非表示領域のX電極( $X_1$ から $X_{m-1}$ 、 $X_{n+1}$ から $X_{t+1}$ )とY電極( $Y_1$ から $Y_{m-1}$ 、 $Y_{n+1}$ から $Y_t$ )に0Vを供給し、表示範囲のX電極( $X_m$ から $X_n$ )に0Vを供給し、表示範囲のY電極( $Y_m$ から $Y_n$ )に $-V_c$ を供給した状態で、表示範囲のX電極とY電極の組に $V_x$ と $-V_y$ のスキヤンパルスを順次供給し、それに同期してアドレス電極にアドレスパルスを供給する。すなわち、 $V_x$ と $-V_y$ を、 $X_m$ と $Y_m$ に、 $X_{m+1}$ と $Y_{m+1}$ に、という具合に順次供給し、 $X_n$ と $Y_n$ に供給して終了する。

【0055】

サステイン期間では、アドレス電極に電圧 $V_e$ を供給し、X1から $X_{m-1}$ 、 $X_{n+2}$ から $X_{t+1}$ 及びY1から $Y_{m-2}$ 、 $Y_{n+1}$ から $Y_t$ に0Vを供給した状態で、 $X_m$ から $X_{n+1}$ の偶数番目のX電極と $Y_{m-1}$ から $Y_n$ の奇数番目のY電極の組と、奇数番目のX電極と偶数番目のY電極の組に交互に電圧 $V_s$ のサステインパルスを供給し、サステイン放電を発生させる。ここで、 $Y_{m-1}$ と $X_m$ の間に形成される表示ラインは非表示領域であり、 $Y_n$ と $X_{n+1}$ の間に形成される表示ラインは奇数フィールドでは表示しない表示ラインであるが、隣接する $X_m$ と $Y_n$ のサステイン放電に関係する電荷が $Y_n$ と $X_{n+1}$ に拡散するのを防止するため、逆位相のサステインパルスが供給される。

【0056】

以上のように、第4実施例では、奇数フィールドの駆動波形は従来の駆動波形とほぼ同じであるが、非表示領域のX電極( $X_1$ から $X_{m-1}$ 、 $X_{n+2}$ から $X_{t+1}$ )とY電極( $Y_1$ から $Y_{m-2}$ 、 $Y_{n+1}$ から $Y_t$ )には、リセットパルス、スキヤンパルス及びサス

10

20

30

40

50

テインパルスを提供せず、表示領域に隣接する非表示領域の Y 電極 ( Y m - 1 ) にはサステインパルスを提供する点が従来例とは異なる。

【 0 0 5 7 】

偶数フィールドの駆動波形も奇数フィールドの駆動波形と同様に、非表示領域の X 電極 ( X 1 から X m - 1 , X n + 2 から X t + 1 ) と Y 電極 ( Y 1 から Y m - 2 , Y n + 2 から Y t ) には、リセットパルス、スキヤンパルス及びサステインパルスを提供せず、表示領域に隣接する非表示領域の Y 電極 ( Y n + 1 ) にはサステインパルスを提供する点が従来例とは異なる。

【 0 0 5 8 】

いずれにしろ、表示を行わない非表示領域へのパルスの供給を停止するため、その分消費電力を低減できる。

【 0 0 5 9 】

以上、本発明の実施例を説明したが、本発明はこれらに限定されるものではなく、各種の変形例が可能である。

【 0 0 6 0 】

( 付記 1 ) 互いに隣接して配置された第 1 電極及び第 2 電極と、前記第 1 電極及び第 2 電極と交差する第 3 電極とを有し、交差部に表示画素が形成される表示パネルと、前記第 1 電極を駆動する X 駆動回路と、前記第 2 電極を駆動する Y 駆動回路とを備えるプラズマディスプレイ装置であって、

前記 Y 駆動回路は、各第 2 電極にパルス信号を供給する配線経路にそれぞれ配置された複数のスイッチ回路と、前記複数のスイッチ回路の導通状態を制御する制御回路とを備え、各第 2 電極にパルス信号を供給するか否かが制御可能であり、

前記表示パネルの表示領域のうち、前記第 1 電極及び第 2 電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第 1 電極及び第 2 電極上で点灯する表示画素が 1 つでも存在する表示領域とを検出する表示領域検出回路を備え、

前記制御回路は、前記非表示領域に対応する前記スイッチ回路を遮断して、前記非表示領域の前記第 2 電極には前記パルス信号を供給しないことを特徴とするプラズマディスプレイ装置。

【 0 0 6 1 】

( 付記 2 ) 付記 1 に記載のプラズマディスプレイ装置であって、

前記 Y 駆動回路は、前記第 2 電極に、少なくともスキヤンパルス及びサステインパルスを提供し、

前記制御回路は、前記非表示領域の前記第 2 電極に前記サステインパルスを提供しないように制御するプラズマディスプレイ装置。

【 0 0 6 2 】

( 付記 3 ) 付記 2 に記載のプラズマディスプレイ装置であって、

前記制御回路は、前記非表示領域の前記第 2 電極に前記スキヤンパルスも供給しないように制御するプラズマディスプレイ装置。

【 0 0 6 3 】

( 付記 4 ) 付記 2 又は 3 に記載のプラズマディスプレイ装置であって、

前記 Y 駆動回路は、前記第 2 電極に、更にリセットパルスを提供し、

前記制御回路は、前記非表示領域の前記第 2 電極に前記リセットパルスを提供しないように制御するプラズマディスプレイ装置。

【 0 0 6 4 】

( 付記 5 ) 付記 1 に記載のプラズマディスプレイ装置であって、

前記 X 駆動回路は、各第 1 電極にパルス信号を供給する配線経路にそれぞれ配置された複数のスイッチ回路と、前記複数のスイッチ回路の導通状態を制御する制御回路とを備え、各第 1 電極にパルス信号を供給するか否かが制御可能であるプラズマディスプレイ装置。

【 0 0 6 5 】

( 付記 6 ) 付記 1 から 4 のいずれか 1 項に記載のプラズマディスプレイ装置であって、

10

20

30

40

50

前記 X 駆動回路は、各第 1 電極にパルス信号を供給する配線経路にそれぞれ配置された複数のスイッチ回路と、前記複数のスイッチ回路の導通状態を制御する制御回路とを備え、各第 1 電極にパルス信号を供給するか否かが制御可能であるプラズマディスプレイ装置。

【 0 0 6 6 】

(付記 7) 付記 6 に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、前記第 1 電極に、少なくともサステインパルス及びリセットパルスを供給し、

前記制御回路は、前記非表示領域の前記第 1 電極に前記サステインパルスを供給しないように制御するプラズマディスプレイ装置。

【 0 0 6 7 】

(付記 8) 付記 7 に記載のプラズマディスプレイ装置であって、前記制御回路は、前記非表示領域の前記第 1 電極に前記リセットパルスも供給しないように制御するプラズマディスプレイ装置。

【 0 0 6 8 】

(付記 9) 互いに隣接して配置された第 1 電極及び第 2 電極と、前記第 1 電極及び第 2 電極と交差する第 3 電極とを有し、交差部に表示画素が形成される表示パネルと、前記第 1 電極を駆動する X 駆動回路と、前記第 2 電極を駆動する Y 駆動回路とを備えるプラズマディスプレイ装置であって、

前記 X 駆動回路は、各第 1 電極にパルス信号を供給する配線経路にそれぞれ配置された複数のスイッチ回路と、前記複数のスイッチ回路の導通状態を制御する制御回路とを備え、各第 1 電極にパルス信号を供給するか否かが制御可能であることを特徴とするプラズマディスプレイ装置。

【 0 0 6 9 】

(付記 10) 付記 9 に記載のプラズマディスプレイ装置であって、前記表示パネルの表示領域のうち、前記第 1 電極及び第 2 電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第 1 電極及び第 2 電極上で点灯する表示画素が 1 つでも存在する表示領域とを検出する表示領域検出回路を備え、

前記制御回路は、前記非表示領域に対応する前記スイッチ回路を遮断して、前記非表示領域の前記第 1 電極には前記パルス信号を供給しないプラズマディスプレイ装置。

【 0 0 7 0 】

(付記 11) 付記 10 に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、前記第 1 電極に、少なくともサステインパルス及びリセットパルスを供給し、

前記制御回路は、前記非表示領域の前記第 1 電極に前記サステインパルスを供給しないように制御するプラズマディスプレイ装置。

【 0 0 7 1 】

(付記 12) 付記 11 に記載のプラズマディスプレイ装置であって、前記制御回路は、前記非表示領域の前記第 1 電極に前記リセットパルスも供給しないように制御するプラズマディスプレイ装置。

【 0 0 7 2 】

(付記 13) 互いに隣接して配置された第 1 電極及び第 2 電極と、前記第 1 電極及び第 2 電極と交差する第 3 電極とを有し、交差部に表示画素が形成される表示パネルと、前記第 1 電極を駆動する X 駆動回路と、前記第 2 電極を駆動する Y 駆動回路とを備えるプラズマディスプレイ装置であって、

前記 Y 駆動回路は、各第 2 電極にスキャンパルスを供給する複数のスキャンパス経路と、各第 2 電極にサステインパルスを供給する複数のサステインパルス経路と、各サステインパルス経路にそれぞれ配置された複数のスイッチ回路と、前記複数のスイッチ回路の導通状態を制御するスイッチ制御回路とを備え、各第 2 電極にサステインパルスを供給するか否かが制御可能であることを特徴とするプラズマディスプレイ装置。

【 0 0 7 3 】

10

20

30

40

50

(付記 14) 付記 13 に記載のプラズマディスプレイ装置であって、前記表示パネルの表示領域のうち、前記第 1 電極及び第 2 電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第 1 電極及び第 2 電極上で点灯する表示画素が 1 つでも存在する表示領域とを検出する表示領域検出回路を備え、前記スイッチ制御回路は、前記非表示領域に対応する前記スイッチ回路を遮断して、前記非表示領域の前記第 2 電極には前記サステインパルスを提供しないプラズマディスプレイ装置。

## 【 0 0 7 4 】

(付記 15) 付記 14 に記載のプラズマディスプレイ装置であって、前記 Y 駆動回路は、前記複数のサステインパルス経路にリセットパルスを提供するリセット回路を備え、前記スイッチ制御回路は、前記非表示領域の前記第 2 電極に前記リセットパルスを提供しないように制御するプラズマディスプレイ装置。

10

## 【 0 0 7 5 】

(付記 16) 付記 14 に記載のプラズマディスプレイ装置であって、前記 Y 駆動回路は、前記非表示領域の前記第 2 電極には前記スキャンパルスを提供しないように制御するスキャンパルス制御回路を備えるプラズマディスプレイ装置。

## 【 0 0 7 6 】

(付記 17) 付記 14 に記載のプラズマディスプレイ装置であって、前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に供給する前記スキャンパルスを発生しないプラズマディスプレイ装置。

20

## 【 0 0 7 7 】

(付記 18) 互いに隣接して配置された第 1 電極及び第 2 電極と、前記第 1 電極及び第 2 電極と交差する第 3 電極とを有し、交差部に表示画素が形成される表示パネルと、前記第 1 電極を駆動する X 駆動回路と、前記第 2 電極を駆動する Y 駆動回路とを備えるプラズマディスプレイ装置であって、前記 Y 駆動回路は、各第 2 電極に高電位側パルスを提供する高側スイッチと各第 2 電極に低電位側パルスを提供する低側スイッチとからなる複数のラインドライブスイッチと、前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をスキャンパルス及びサステインパルスに対応する電圧の間で切り換える電源スイッチとを備え、前記第 2 電極への前記スキャンパルス及びサステインパルスの供給は前記複数のラインドライブスイッチを制御して行い、各第 2 電極に前記スキャンパルス及びサステインパルスを提供するか否かが制御可能であることを特徴とするプラズマディスプレイ装置。

30

## 【 0 0 7 8 】

(付記 19) 付記 18 に記載のプラズマディスプレイ装置であって、前記表示パネルの表示領域のうち、前記第 1 電極及び第 2 電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第 1 電極及び第 2 電極上で点灯する表示画素が 1 つでも存在する表示領域とを検出する表示領域検出回路を備え、前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に前記サステインパルスを提供しないように前記複数のラインドライブスイッチを制御するプラズマディスプレイ装置。

40

## 【 0 0 7 9 】

(付記 20) 付記 19 に記載のプラズマディスプレイ装置であって、前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に前記スキャンパルスも供給しないように前記複数のラインドライブスイッチを制御するプラズマディスプレイ装置。

## 【 0 0 8 0 】

(付記 21) 付記 19 又は 20 に記載のプラズマディスプレイ装置であって、前記 Y 駆動回路は、前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をリセットパルスに対応する電圧に切り換えるリセット電源スイッチを備え、前記 Y 駆動回路は、前記非表示領域の前記第 2 電極に前記リセットパルスを提供しないように前記複数のラインドライブスイッチを制御するプラズマディスプレイ装置。

50

## 【 0 0 8 1 】

(付記 2 2) 付記 1 8 に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、各第 1 電極に高電位側パルスを提供する X 高側スイッチと各第 1 電極に低電位側パルスを提供する X 低側スイッチとからなる複数の X ラインドライブスイッチと、前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をサステインパルス及びリセットパルスに対応する電圧の間で切り換える X 電源スイッチとを備え、前記第 1 電極への前記サステインパルス及びリセットパルスの供給は前記複数の X ラインドライブスイッチを制御して行い、各第 1 電極に前記サステインパルス及びリセットパルスを提供するか否かが制御可能であるプラズマディスプレイ装置。

## 【 0 0 8 2 】

(付記 2 3) 付記 1 9 から 2 1 のいずれか 1 項に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、前記非表示領域の前記第 1 電極に前記サステインパルスを提供しないように前記複数の X ラインドライブスイッチを制御するプラズマディスプレイ装置。

## 【 0 0 8 3 】

(付記 2 4) 付記 2 3 に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、前記 X 高側スイッチ及び前記 X 低側スイッチの端子に供給する電圧をリセットパルスに対応する電圧に切り換える X リセット電源スイッチを備え、前記 X 駆動回路は、前記非表示領域の前記第 1 電極に前記リセットパルスを提供しないように前記複数の X ラインドライブスイッチを制御するプラズマディスプレイ装置。

## 【 0 0 8 4 】

(付記 2 5) 互いに隣接して配置された第 1 電極及び第 2 電極と、前記第 1 電極及び第 2 電極と交差する第 3 電極とを有し、交差部に表示画素が形成される表示パネルと、前記第 1 電極を駆動する X 駆動回路と、前記第 2 電極を駆動する Y 駆動回路とを備えるプラズマディスプレイ装置であって、前記 X 駆動回路は、各第 1 電極に高電位側パルスを提供する高側スイッチと各第 1 電極に低電位側パルスを提供する低側スイッチとからなる複数のラインドライブスイッチと、前記高側スイッチ及び前記低側スイッチの端子に供給する電圧をサステインパルス及びリセットパルスに対応する電圧の間で切り換える電源スイッチとを備え、前記第 1 電極への前記サステインパルス及びリセットパルスの供給は前記複数のラインドライブスイッチを制御して行い、各第 1 電極に前記サステインパルス及びリセットパルスを提供するか否かが制御可能であることを特徴とするプラズマディスプレイ装置。

## 【 0 0 8 5 】

(付記 2 6) 付記 2 5 に記載のプラズマディスプレイ装置であって、前記表示パネルの表示領域のうち、前記第 1 電極及び第 2 電極上で点灯する表示画素がまったく存在しない非表示領域と、前記第 1 電極及び第 2 電極上で点灯する表示画素が 1 つでも存在する表示領域とを検出する表示領域検出回路を備え、前記 X 駆動回路は、前記非表示領域の前記第 1 電極に前記サステインパルスを提供しないように前記複数のラインドライブスイッチを制御するプラズマディスプレイ装置。

## 【 0 0 8 6 】

(付記 2 7) 付記 2 6 に記載のプラズマディスプレイ装置であって、前記 X 駆動回路は、前記非表示領域の前記第 1 電極に前記リセットパルスも供給しないように前記複数のラインドライブスイッチを制御するプラズマディスプレイ装置。

## 【 0 0 8 7 】

(付記 2 8) 付記 1 から 2 7 のいずれかに記載のプラズマディスプレイ装置であって、奇数フィールドでは前記第 2 電極の一方の側に隣接する前記第 1 電極との間で表示ラインを形成し、偶数フィールドでは前記第 2 電極の他方の側に隣接する前記第 1 電極との間で表示ラインを形成するプラズマディスプレイ装置。

## 【 0 0 8 8 】

## 【 発明の効果 】

以上説明したように、本発明のプラズマディスプレイ装置は、Y電極又はX電極へのパルスの供給を独立して停止可能な構成である。そのため、画面表示領域に対応したY電極及びX電極にのみ各種の動作パルスを供給し、非表示領域のY電極又はX電極又はその両方には少なくとも一部のパルスを供給しないようにでき、その分消費電力を低減できる。また、表示に関係しないリセットパルスの供給を停止すればコントラストが向上する。

【図面の簡単な説明】

【図1】プラズマディスプレイ装置の従来例の全体構成を示す図である。

【図2】X電極・Y電極駆動回路の従来例を示す図である。

【図3】本発明の第1実施例のプラズマディスプレイ装置の全体構成を示す図である。

【図4】第1実施例のY駆動回路の回路構成を示す図である。

10

【図5】第1実施例のX駆動回路の回路構成を示す図である。

【図6】表示領域の例を示す図である。

【図7】第1実施例における駆動波形図である。

【図8】本発明の第2実施例のプラズマディスプレイ装置の全体構成を示す図である。

【図9】第2実施例のY駆動回路の回路構成を示す図である。

【図10】本発明の第3実施例のプラズマディスプレイ装置の全体構成を示す図である。

【図11】第3実施例のY駆動回路の回路構成を示す図である。

【図12】第3実施例のX駆動回路の回路構成を示す図である。

【図13】本発明の第4実施例のプラズマディスプレイ装置の全体構成を示す図である。

【図14】第4実施例における駆動波形図（奇数フィールド）である。

20

【図15】第4実施例における駆動波形図（偶数フィールド）である。

【符号の説明】

1 ... プラズマディスプレイパネル

2 ... アドレス駆動回路

3 ... X共通駆動回路

4 ... スキャン回路

5 ... Y共通駆動回路

6 ... 制御回路

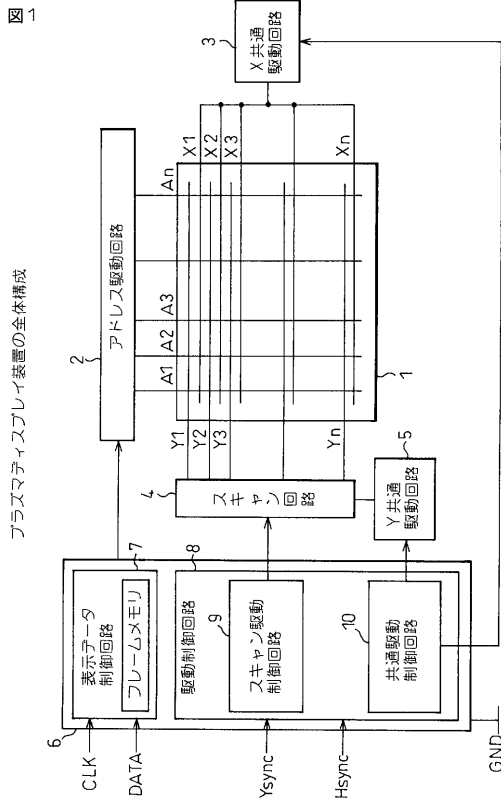
8 ... 駆動制御回路

12 ... Yドライブスイッチ

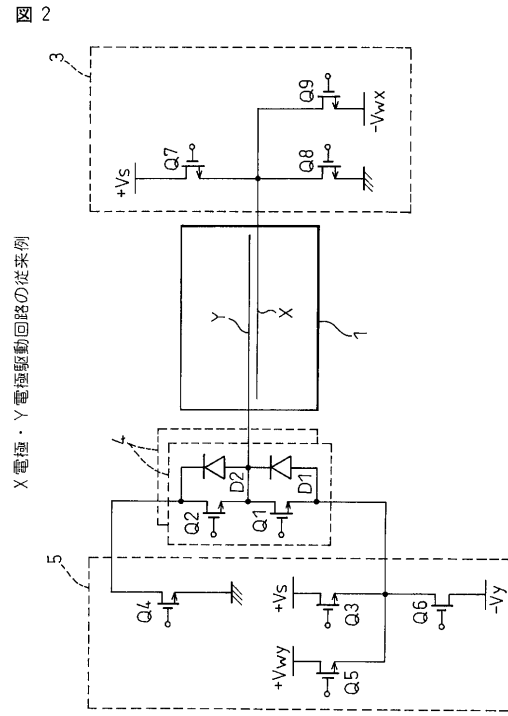
30

13 ... Xドライブスイッチ

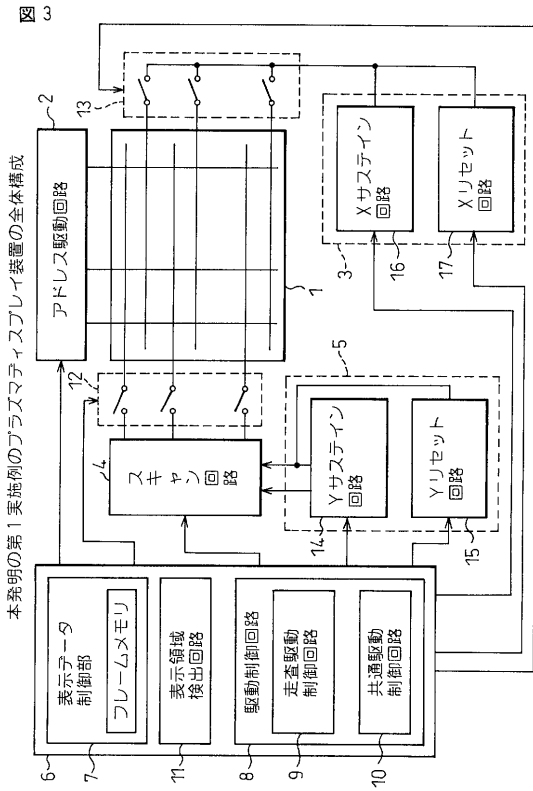
【図1】



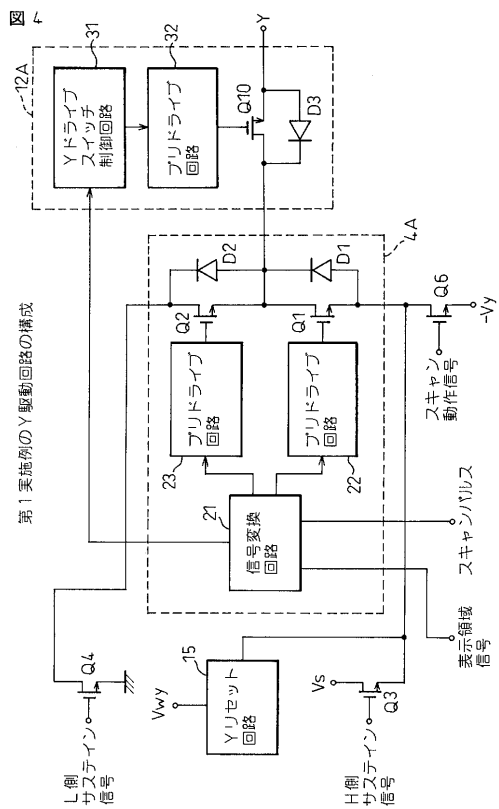
【図2】



【図3】



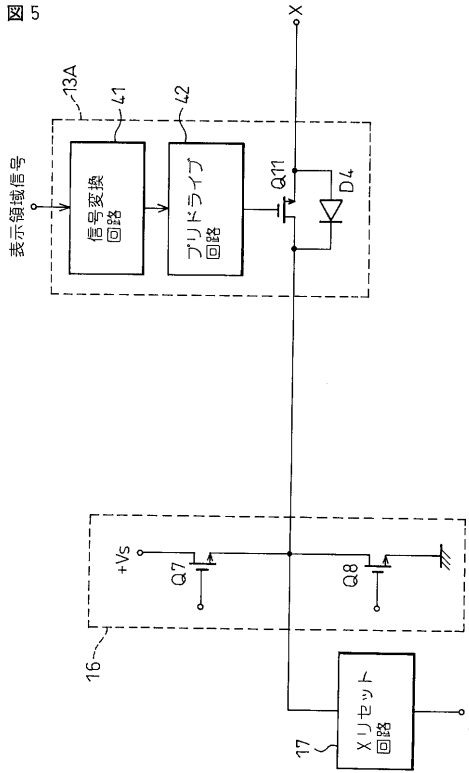
【図4】





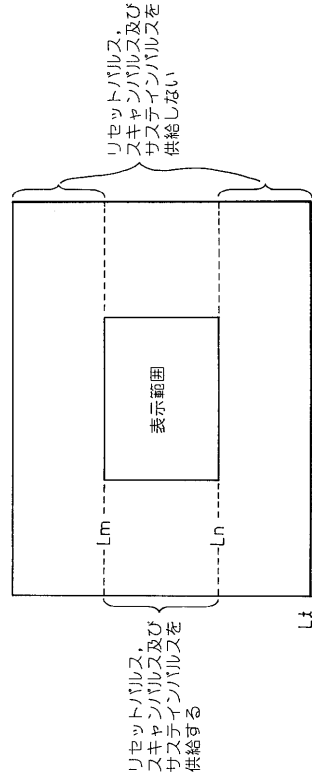
【図5】

第1実施例のX駆動回路の構成



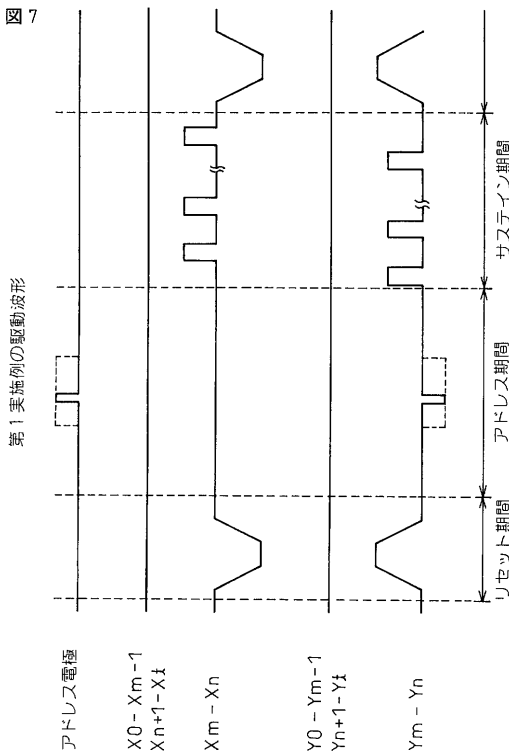
【図6】

表示領域の例



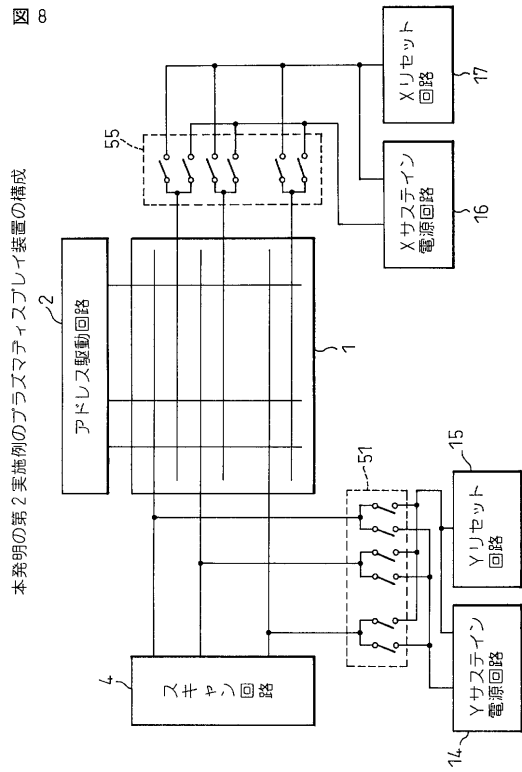
【図7】

第1実施例の駆動波形

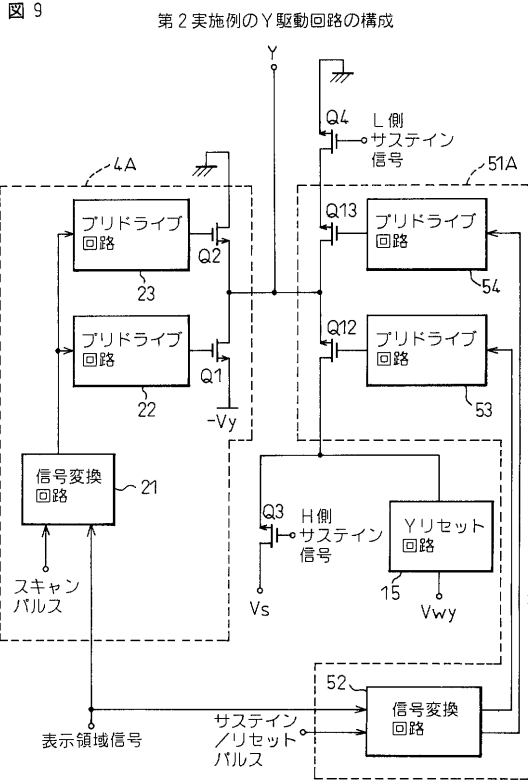


【図8】

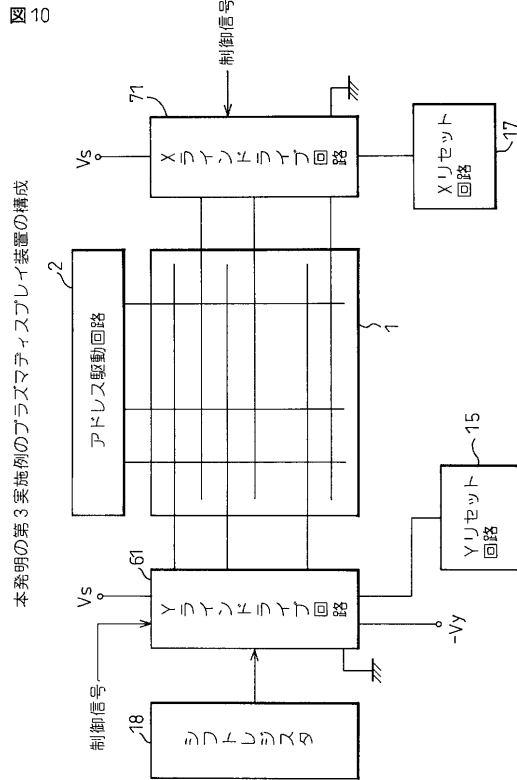
本発明の第2実施例のプラズマディスプレイ装置の構成



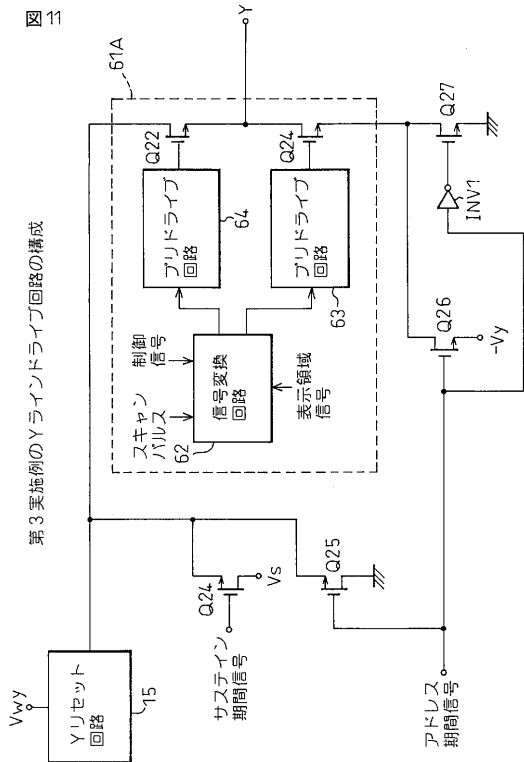
【図9】



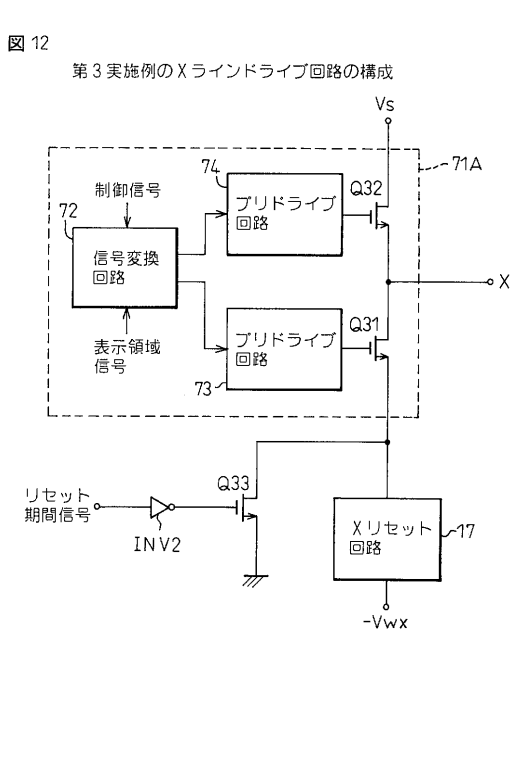
【図10】



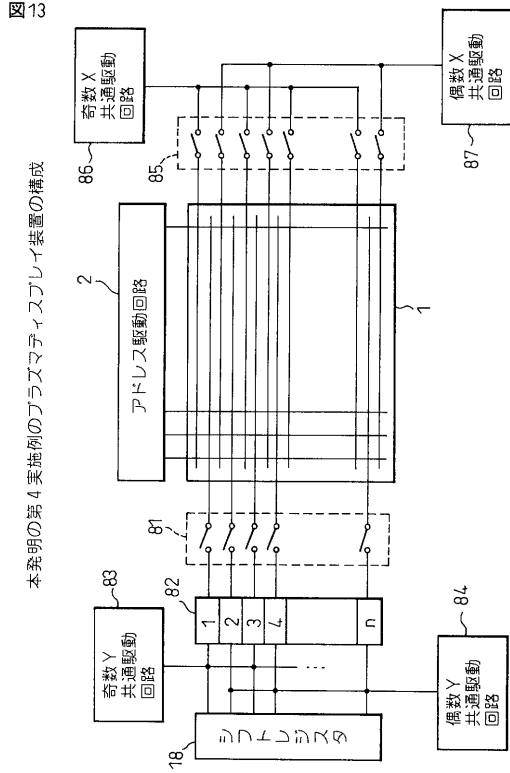
【図11】



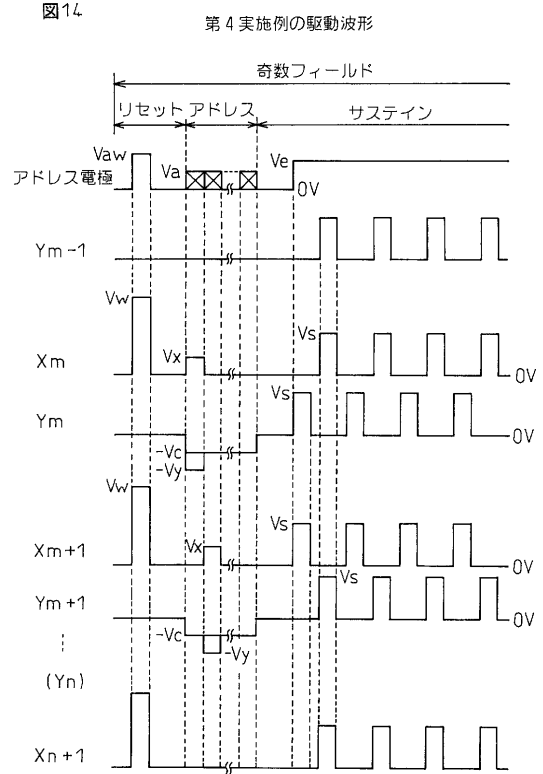
【図12】



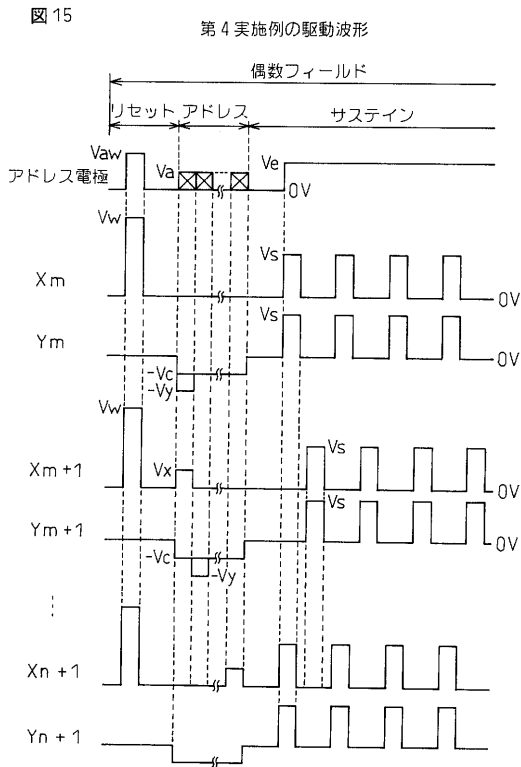
【図13】



【図14】



【図15】



---

フロントページの続き

(72)発明者 富尾 重寿

神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社内

審査官 一宮 誠

(56)参考文献 特開2000-089721(JP,A)

特開平10-055151(JP,A)

特開平11-194742(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00 - 3/38