

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年4月30日(30.04.2015)



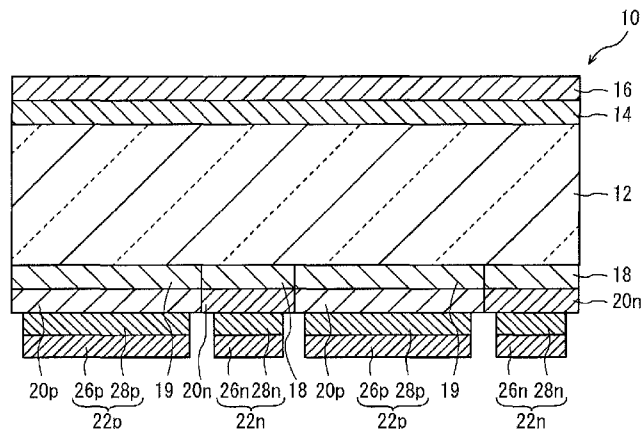
(10) 国際公開番号
WO 2015/060432 A1

- (51) 国際特許分類:
H01L 31/0224 (2006.01) H01L 31/0747 (2012.01)
H01L 21/28 (2006.01)
 - (21) 国際出願番号: PCT/JP2014/078369
 - (22) 国際出願日: 2014年10月24日(24.10.2014)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2013-222822 2013年10月25日(25.10.2013) JP
 - (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
 - (72) 発明者: 木本 賢治(KIMOTO Kenji). 小出 直城(KOIDE Naoki). 鄒 柳民(ZOU Liumin). 小林 正道(KOBAYASHI Masamichi).
 - (74) 代理人: 川上 桂子, 外(KAWAKAMI Keiko et al.); 〒5300004 大阪府大阪市北区堂島浜2丁目2番28号堂島アクシスビル インテリクス特許法律事務所 Osaka (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: PHOTOELECTRIC CONVERSION DEVICE

(54) 発明の名称: 光電変換装置

[図1]



(57) Abstract: Provided is a photoelectric conversion device which is capable of improving element characteristics by suppressing increase of the contact resistance between an amorphous semiconductor layer containing an impurity and an electrode formed on the amorphous silicon layer. A photoelectric conversion element (10) is provided with a silicon substrate (12), a first amorphous semiconductor layer (20n), a second amorphous semiconductor layer (20p), a first electrode (22n) and a second electrode (22p). One electrode (22n) comprises a first conductive layer (26n, 26p) and a second conductive layer (28n, 28p). The first conductive layer (26n, 26p) is mainly composed of a first metal. The second conductive layer (28n, 28p) contains a second metal that is more susceptible to oxidation than the first metal, and is formed in contact with the first conductive layer (26n, 26p) such that the second conductive layer (28n, 28p) is closer to the silicon substrate (12) than the first conductive layer (26n, 26p).

(57) 要約:

[続葉有]



WO 2015/060432 A1



不純物を含む非晶質半導体層と当該非晶質シリコン層上に形成される電極との接触抵抗が大きくなるのを抑えて、素子特性を向上させることができる、光電変換装置を提供する。光電変換素子(10)は、シリコン基板(12)と、第1非晶質半導体層(20n)と、第2非晶質半導体層(20p)と、第1電極(22n)と、第2電極(22p)とを備える。一方の電極(22n)は、第1導電層(26n、26p)と、第2導電層(28n、28p)とを含む。第1導電層(26n、26p)は、第1金属を主成分とする。第2導電層(28n、28p)は、第1金属よりも酸化しやすい第2金属を含み、第1導電層(26n、26p)に接して形成され、且つ、第1導電層(26n、26p)よりもシリコン基板(12)の近くに配置される。

明 細 書

発明の名称：光電変換装置

技術分野

[0001] 本発明は、光電変換装置に関する。

背景技術

[0002] 近年、光電変換装置としての太陽電池が注目されている。太陽電池の一例として、裏面電極型の太陽電池がある。

[0003] 裏面電極型の太陽電池は、例えば、特開2007-281156号公報に開示されている。上記公報において、裏面電極型の太陽電池は、結晶半導体と、前記結晶半導体の、太陽光の照射面とは反対側になる裏面に形成されたn型非晶質半導体層と、前記裏面に形成されたp型非晶質半導体層と、前記n型非晶質半導体層上および前記p型非晶質半導体層上に形成された電極とからなる。

[0004] しかしながら、上記公報のように、非晶質半導体層上に電極を形成する場合、非晶質半導体層と電極との間の接触抵抗が高くなるという問題があった。

発明の開示

[0005] 本発明の目的は、不純物を含む非晶質半導体層と当該非晶質半導体層上に形成される電極との接触抵抗を低減して、素子特性を向上させることができる、光電変換装置を提供することにある。

[0006] 本発明の実施の形態による光電変換装置は、半導体基板と、第1半導体層と、第2半導体層と、第1電極と、第2電極とを備える。第1半導体層は、第1導電型を有する。第2半導体層は、第1導電型とは反対の第2導電型を有する。第1電極は、第1半導体層上に形成される。第2電極は、第2半導体層上に形成される。第1電極は、第1導電層と、第2導電層とを含む。第2導電層は、第1導電層に接して形成される。第1導電層は、第1金属を主成分として含む。第2導電層は、第2金属を含む。第2金属は、第1金属よ

りも酸化されやすい。

[0007] 本発明の実施の形態による光電変換装置は、不純物を含む非晶質半導体層と当該非晶質半導体層上に形成される電極との接触抵抗を低減して、光電変換装置の特性を向上させることができる。

図面の簡単な説明

[0008] [図1]図1は、本発明の第1の実施の形態による光電変換素子の概略構成を示す断面図である。

[図2A]図2Aは、図1に示す光電変換装置の製造方法を説明するための断面図であって、図1に示す光電変換装置のシリコン基板を示す断面図である。

[図2B]図2Bは、図2Aに示すシリコン基板に真性非晶質シリコン層、p型非晶質シリコン層、被覆層が形成された状態を示す断面図である。

[図2C]図2Cは、図2Bに示すシリコン基板において被覆層及びp型非晶質シリコン層をパターニングして、被覆層及びp型非晶質シリコン層を形成した状態を示す図である。

[図2D]図2Dは、図2Cに示すシリコン基板にn型非晶質シリコン層を形成する工程を説明する図である。

[図2E]図2Eは、図2Cに示すシリコン基板の裏面に真性非晶質シリコン層が形成され、且つ、真性非晶質シリコン層上にn型非晶質シリコン層及びp型非晶質シリコン層が形成された状態を示す断面図である。

[図2F]図2Fは、図2Eに示すシリコン基板の受光面にパッシベーション膜が形成された状態を示す断面図である。

[図2G]図2Gは、図2Eに示すシリコン基板において、パッシベーション膜上に反射防止膜が形成された状態を示す断面図である。

[図2H]図2Hは、図2Gに示すシリコン基板において、銀からなる導電層及びチタンからなる導電層が形成された状態を示す断面図である。

[図2I]図2Iは、図2Hに示すシリコン基板に電極が形成された状態を示す断面図である。

[図3]図3は、平均結晶粒径とアニール温度との関係を示すグラフである。

[図4]図4は、2層の導電層を備える電極とn型非晶質シリコン層との界面近傍での酸素濃度のピーク値を示すグラフである。

[図5]図5は、n型非晶質シリコン層に接する電極が1層の導電層からなる場合において、電極とn型非晶質シリコン層との界面近傍での酸素濃度のピーク値を示すグラフである。

[図6]図6は、2層の導電層を備える電極とp型非晶質シリコン層との界面近傍での酸素濃度のピーク値を示すグラフである。

[図7]図7は、p型非晶質シリコン層に接する電極が1層の導電層からなる場合において、電極とp型非晶質シリコン層との界面近傍での酸素濃度のピーク値を示すグラフである。

[図8]図8は、175℃で熱処理をしたときのp型非晶質シリコン層に接する電極の深さ方向の組成分布をオージェ電子分光法で測定した結果を示すグラフである。

[図9A]図9Aは、平均結晶粒径と接触抵抗との関係を示すグラフである。

[図9B]図9Bは、平均結晶粒径と接触抵抗との関係を示すグラフである。

[図9C]図9Cは、平均結晶粒径と接触抵抗との関係を示すグラフである。

[図10]図10は、接触抵抗を測定したときのサンプルの概略構成を示す断面図である。

[図11]図11は、金属結晶粒の界面準位を説明するための概念図である。

[図12]図12は、金属結晶粒が小さい場合の電極とn型非晶質シリコン層との界面のバンド図である。

[図13]図13は、金属結晶粒が大きい場合の電極とn型非晶質シリコン層との界面のバンド図である。

[図14]図14は、セル抵抗と平均結晶粒径の平均値との関係を示すグラフである。

[図15]図15は、変換効率 η の変化率と電極構成との関係を示すグラフである。

[図16]図16は、曲線因子FFの変化率と電極構成との関係を示すグラフで

ある。

[図17]図17は、変換効率 η の変化率と平均結晶粒径との関係を示すグラフである。

[図18]図18は、曲線因子FFの変化率と平均結晶粒径との関係を示すグラフである。

[図19]図19は、本発明の第1の実施の形態の変形例1に係る光電変換素子の概略構成を示す断面図である。

[図20A]図20Aは、図19に示す光電変換素子の電極を製造する工程を説明する図であって、シリコン基板において電極を構成する3層の導電層が形成された状態を示す図である。

[図20B]図20Bは、図20Aに示す3層の導電層をパターニングした状態を示す図である。

[図20C]図20Cは、図20Bに示す導電層を熱処理して電極が形成された状態を示す図である。

[図21]図21は、図10に示すサンプルの構成を示す図である。

[図22A]図22Aは、図21に示すサンプルA～Cにおける、電極と非晶質シリコン層との接触抵抗とアニール温度の関係を示す図である。

[図22B]図22Bは、図21に示すサンプルD～Fにおける、電極と非晶質シリコン層との接触抵抗とアニール温度の関係を示す図である。

[図23A]図23Aは、図21に示すサンプルBにおける電極とn型非晶質シリコン層との界面近傍での酸素濃度のピーク値を示す図である。

[図23B]図23Bは、図21に示すサンプルAにおける電極と非晶質シリコン層との界面近傍での酸素濃度のピーク値を示す図である。

[図23C]図23Cは、図21に示すサンプルEにおける電極と非晶質シリコン層との界面近傍での酸素濃度のピーク値を示す図である。

[図23D]図23Dは、図21に示すサンプルDにおける電極と非晶質シリコン層との界面近傍での酸素濃度のピーク値を示す図である。

[図24]図24は、平均結晶粒径と接触抵抗との関係を示すグラフである。

[図25A]図25Aは、本発明の第1の実施の形態の変形例4に係る光電変換素子で採用される第2導電層の概略構成を示す断面図である。

[図25B]図25Bは、本発明の第1の実施の形態の変形例4に係る光電変換素子で採用される第2導電層の概略構成を示す断面図である。

[図26A]図26Aは、本発明の第1の実施の形態の変形例5に係る光電変換素子で採用される第2導電層の概略構成を示す断面図である。

[図26B]図26Bは、本発明の第1の実施の形態の変形例5に係る光電変換素子で採用される第2導電層の概略構成を示す断面図である。

[図27A]図27Aは、本発明の第1の実施の形態の変形例6に係る光電変換素子の概略構成の一例を示す断面図である。

[図27B]図27Bは、本発明の第1の実施の形態の変形例6に係る光電変換素子の概略構成の一例を示す断面図である。

[図28A]図28Aは、本発明の第1の実施の形態の変形例7に係る光電変換素子の概略構成の一例を示す断面図である。

[図28B]図28Bは、本発明の第1の実施の形態の変形例7に係る光電変換素子の概略構成の一例を示す断面図である。

[図29A]図29Aは、本発明の第1の実施の形態の変形例8に係る光電変換素子の概略構成の一例を示す断面図である。

[図29B]図29Bは、本発明の第1の実施の形態の変形例8に係る光電変換素子の概略構成の一例を示す断面図である。

[図30]図30は、本発明の第2の実施の形態による光電変換素子の概略構成を示す断面図である。

[図31A]図31Aは、図30に示す光電変換素子の製造方法を説明するための断面図であって、シリコン基板の裏面側にn型拡散層が形成された状態を示す図である。

[図31B]図31Bは、図31Aに示すシリコン基板の裏面に絶縁膜が形成された状態を示す断面図である。

[図31C]図31Cは、図31Bに示すシリコン基板の表面側にp型拡散層が形

成された状態を示す断面図である。

[図31D]図31Dは、図31Cに示すシリコン基板の受光面に非晶質膜が形成された状態を示す断面図である。

[図31E]図31Eは、図31Dに示すシリコン基板においてパッシベーション膜上に非晶質膜が形成された状態を示す断面図である。

[図31F]図31Fは、図31Eに示すシリコン基板において金属膜が形成された状態を示す断面図である。

[図31G]図31Gは、図31Fに示すシリコン基板に電極が形成された状態を示す断面図である。

[図32]図32は、本発明の第2の実施の形態の変形例1に係る光電変換素子の概略構成を示す断面図である。

[図33A]図33Aは、図32に示す光電変換素子の電極の製造工程を説明する図である。

[図33B]図33Bは、図33Aに示す導電層をパターニングして電極が形成された状態を示す断面図である。

[図34A]図34Aは、本発明の第2の実施の形態の変形例2に係る光電変換素子の概略構成を示す断面図である。

[図34B]図34Bは、本発明の第2の実施の形態の変形例2に係る光電変換素子の概略構成を示す断面図である。

[図35]図35は、本発明の第3の実施の形態による光電変換素子の概略構成を示す断面図である。

[図36A]図36Aは、図35に示すシリコン基板の裏面側にn型拡散層が形成された状態を示す断面図である。

[図36B]図36Bは、図36Aに示すシリコン基板の表面側にp型拡散層が形成された状態を示す断面図である。

[図36C]図36Cは、図36Bに示すシリコン基板の表面に非晶質膜が形成された状態を示す断面図である。

[図36D]図36Dは、図36Cに示すシリコン基板の裏面に非晶質膜が形成さ

れた状態を示す断面図である。

[図36E]図36Eは、図36Dに示すシリコン基板に金属膜が形成された状態を示す断面図である。

[図36F]図36Fは、図36Eに示すシリコン基板に電極が形成された状態を示す断面図である。

[図37]図37は、本発明の第3の実施の形態による光電変換素子の概略構成を示す断面図である。

[図38A]図38Aは、本発明の第3の実施の形態の変形例1に係る光電変換素子の概略構成を示す断面図である。

[図38B]図38Bは、本発明の第3の実施の形態の変形例1に係る光電変換素子の概略構成を示す断面図である。

[図39A]図39Aは、本発明の第3の実施の形態の変形例2に係る光電変換素子の概略構成を示す断面図である。

[図39B]図39Bは、本発明の第3の実施の形態の変形例2に係る光電変換素子の概略構成を示す断面図である。

[図40]図40は、本発明の第4の実施の形態に係る光電変換素子の概略構成を示す断面図である。

[図41A]図41Aは、図40に示すシリコン基板の表面にn型拡散層が形成された状態を示す断面図である。

[図41B]図41Bは、図41Aに示すシリコン基板において酸化シリコンからなる絶縁層がn型拡散層の表面に形成された状態を示す断面図である。

[図41C]図41Cは、図41Bに示すシリコン基板の表面に窒化シリコンからなる絶縁層が形成され、シリコン基板の裏面に酸化シリコンからなる絶縁層が形成された状態を示す断面図である。

[図41D]図41Dは、図41Bに示す絶縁層の一部に開口部を形成し、n型拡散層及びp型拡散層の一部が露出された状態を示す断面図である。

[図41E]図41Eは、図41Dに示すシリコン基板に銀からなる導電層、チタンからなる導電層、銀からなる導電層が形成された状態を示す断面図である。

。

[図42]図4 2は、本発明の第5の実施の形態に係る光電変換素子の概略構成を示す断面図である。

[図43A]図4 3 Aは、図4 2に示すシリコン基板の一方の面に2層の非晶質膜が形成され、シリコン基板の他方の面に2層の非晶質膜が形成された状態を示す断面図である。

[図43B]図4 3 Bは、図4 3 Aに示すシリコン基板の一方の面の非晶質膜の表面に導電性金属酸化物層が形成され、シリコン基板の他方の面の非晶質膜の表面に導電性金属酸化物層が形成された状態を示す断面図である。

[図43C]図4 3 Cは、図4 3 Bに示す導電性金属酸化物層の上に、3層の導電層を形成後、パターニングされた状態を示す断面図である。

[図44]図4 4は、図4 3 Cに示すシリコン基板の光入射面とは反対側の電極がパターニングされていない状態を示す断面図である。

[図45]図4 5は、この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。

[図46]図4 6は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[図47]図4 7は、図4 6に示す光電変換モジュールアレイの構成を示す概略図である。

[図48]図4 8は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

発明を実施するための形態

[0009] 本発明の第1の態様に係る光電変換装置は、半導体基板と、第1半導体層と、第2半導体層と、第1電極と、第2電極とを備える。第1半導体層は、第1導電性を有する。第2半導体層は、第1導電性とは反対の第2導電性を有する。第1電極は、第1半導体層上に形成される。第2電極は、第2半導体層上に形成される。第1電極は、第1導電層と、第2導電層とを含む。第2導電層は、第1導電層に接して形成される。第1導電層は、第1金属を主

成分として含む。第2導電層は、第2金属を含む。第2金属は、第1金属よりも酸化されやすい。

[0010] 第1の態様においては、第1金属の酸化を抑制できる。そのため、例えば、光電変換装置を製造するときに熱処理をする場合であっても、第1導電層そのものの抵抗を小さくできる。その結果、第1半導体層と第1電極との接触抵抗を小さくできる。そのため、光電変換装置の特性を向上させることができる。

[0011] 本発明の第2の態様に係る光電変換装置は、第1の態様に係る光電変換装置において、第2導電層は、第1導電層と第1半導体層との間に配置される。

[0012] 第2の態様においては、第1半導体層の酸化を抑制できる。そのため、例えば、光電変換装置を製造するときに熱処理をしても、第1電極と第1半導体層との界面に高抵抗層が形成され難くなる。その結果、第1半導体層と第1電極との接触抵抗を小さくできる。そのため、光電変換装置の特性を向上させることができる。好ましくは、第2導電層は第1半導体層に接して形成される。この場合、例えば、光電変換素子を製造するときに熱処理をしても、第1電極と第1半導体層との界面における高抵抗層の形成をさらに抑制できる。

[0013] 本発明の第3の態様に係る光電変換装置は、第2の態様に係る光電変換装置において、前記第1電極は、さらに、前記第1半導体層と前記第2導電層との間に形成された第3導電層を含み、前記第3導電層は、前記第2金属よりも酸化されにくい第3金属を主成分として含む。

[0014] 第3の態様においては、第2導電層は、第1導電層及び第3導電層よりも酸化されやすいので、例えば酸素含有雰囲気中でアニールを行う場合であっても、第3導電層はほとんど酸化されることなく、第1導電層中を酸素が拡散して第2導電層を酸化する。このため、第3導電層が酸化されて高抵抗化するのを抑制することができる。また、第2導電層の酸化によって、第2導電層で酸素がブロックされるため、第3導電層及び第1半導体層の酸化を抑

制することができ、接触抵抗の増加を抑制することができる。なお、窒素、アルゴン等の不活性ガス雰囲気中でアニールを行う場合であっても、残留酸素ガスの混入を完全には防ぐことができないため、不活性ガス雰囲気中でのアニールを行う場合も、酸素含有雰囲気中でアニールを行う場合と同様の効果を得ることができる。

[0015] 本発明の第4の態様に係る光電変換装置は、第3の態様に係る光電変換装置において、前記第1電極は、さらに、前記第1半導体層と前記第3導電層とに接して形成された第4導電層を含み、前記第4導電層は、前記第3金属よりも酸化されやすい第4金属を含む。

[0016] 第4の態様においては、第2導電層に加え、第4導電層が優先的に酸化されるため、耐熱性が更に向上する。

[0017] 本発明の第5の態様に係る光電変換装置は、第4の態様に係る光電変換装置において、前記第4導電層は、酸素原子を含む。

[0018] 第5の態様においては、第3金属の酸化を抑制できる。

[0019] 本発明の第6の態様に係る光電変換装置は、第5の態様に係る光電変換装置において、前記第4導電層中における前記酸素原子の最大濃度は、前記第4導電層の膜厚方向の中央よりも、前記半導体基板とは反対側にある。

[0020] 第6の態様においては、第3金属の酸化を抑制できる。

[0021] 本発明の第7の態様に係る光電変換装置は、第4～第6の何れかの態様の光電変換装置において、前記第4金属は、前記第1半導体層の主成分元素よりも酸化されやすい。

[0022] 第7の態様においては、例えば、光電変換装置を製造するときに熱処理をしても、第1半導体層の主成分元素の酸化を抑制できる。

[0023] 本発明の第8の態様に係る光電変換装置は、第1～第7のいずれかの態様に係る光電変換素子において、前記第2導電層は、酸素原子を含む。

[0024] 第8の態様においては、第1金属の酸化を抑制できる。

[0025] 本発明の第9の態様に係る光電変換装置は、第8の態様に係る光電変換装置において、前記第2導電層中における前記酸素原子の最大濃度は、前記第

2導電層の膜厚方向の中央よりも、前記半導体基板とは反対側にある。第9の態様においては、第1金属の酸化を抑制できる。

[0026] 本発明の第10の態様に係る光電変換装置は、第1～第9の何れかの態様に係る光電変換装置において、前記第2金属は、前記第1半導体層の主成分元素よりも酸化されやすい。

[0027] 第10の態様においては、例えば、光電変換装置を製造するときに熱処理をしても、第1半導体層の主成分元素の酸化を抑制できる。

[0028] 本発明の第11の態様に係る光電変換装置は、第1～第10の何れかの態様に係る光電変換装置において、第1半導体層は、非晶質半導体を含む。

[0029] 第11の態様においては、第2導電層の酸化によって、外部から拡散してくる酸素を効果的に遮断するため、非晶質半導体の酸化が起こりにくい。このため、非晶質半導体を含む第1半導体層と第1電極との接触抵抗を低減し、光電変換装置の光電変換効率を向上させることができる。

[0030] 本発明の第12の態様に係る光電変換装置は、第11の態様に係る光電変換装置において、前記第1半導体層の主成分元素は、シリコンであり、前記第1金属は、銀、白金及び金の何れかであり、前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つである。

[0031] 第12の態様においては、第1金属の酸化を抑制できる。

[0032] 本発明の第13態様に係る光電変換装置は、第3又は第4の態様に係る光電変換装置において、前記第1半導体層の主成分元素は、シリコンであり、前記第1金属は、銀、白金及び金の何れかであり、前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであり、前記第3金属は、銀、白金及び金の何れかである。

[0033] 第13の態様においては、第1金属と第1半導体層の酸化を抑制すること

ができる。

- [0034] 本発明の第14の態様に係る光電変換装置は、第4～第7の何れかの態様に係る光電変換装置において、前記第1半導体層の主成分元素は、シリコンであり、前記第1金属は、銀、白金及び金の何れかであり、前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであり、前記第3金属は、銀、白金及び金の何れかであり、前記第4金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つである。
- [0035] 第14の態様においては、第1金属と第3金属の酸化を抑制できる。
- [0036] 本発明の第15の態様に係る光電変換装置は、第1～第14の何れかの態様に係る光電変換装置において、前記第1導電層は、金属結晶粒を複数含み、前記第1導電層の面内方向における前記金属結晶粒の平均結晶粒径が前記第1導電層の厚みのよりも大きい。
- [0037] 第15の態様においては、第1電極と第1半導体層との接触抵抗が高くなるのを抑制できる。
- [0038] 本発明の第16の態様に係る光電変換装置は、第4～第7の何れかの態様に係る光電変換装置において、前記第3導電層は、金属結晶粒を複数含み、前記第3導電層の面内方向における前記金属結晶粒の平均結晶粒径が前記第3導電層の厚みのよりも大きい。
- [0039] 第16の態様においては、第1電極と第1半導体層との接触抵抗が高くなるのを抑制できる。
- [0040] 本発明の第17の態様に係る光電変換装置は、第15又は第16の態様に係る光電変換装置において、前記金属結晶粒は、前記半導体基板の厚み方向に平行な結晶軸が $\langle 111 \rangle$ 方向に優先配向している。
- [0041] 第17態様においては、接触抵抗のばらつきを抑制することができる。
- [0042] 本発明の第18の態様に係る光電変換装置は、第1～第17の何れかの態

様に係る光電変換装置において、第1導電層は、さらに、錫を含む。

[0043] 第18の態様においては、第1導電層上にハンダをつける場合、第1金属とハンダ中のスズが合金化し、高密着性且つ低抵抗の効果を得ることができる。また、第2導電層がバリア層として機能し、ハンダが第1導電層を突きぬけて半導体層に達するのを防ぐことができる。この結果、開放電圧の低下を抑制することができる。

[0044] 本発明の第19の態様に係る光電変換装置は、第1の態様に係る光電変換素子において、半導体基板と第1半導体層との間に、真性の非晶質半導体を含む第3半導体層が形成される。

[0045] 第19の態様においては、第1半導体層が半導体基板上に直接形成される場合と比べて、半導体基板の裏面のパッシベーション性が向上する。

[0046] 本発明の第20の態様に係る光電変換装置は、第18の態様に係る光電変換装置において、真性の非晶質半導体は、水素化アモルファスシリコンである。

[0047] 第20の態様においては、半導体基板の裏面のパッシベーション性がさらに向上する。

[0048] 本発明の第21の態様に係る光電変換装置は、第1の態様に係る光電変換装置において、第1導電型の非晶質半導体は、水素化アモルファスシリコンである。

[0049] 第21の態様においては、第1電極と第1半導体層との接触界面の劣化を抑制できる。

[0050] 本発明の第22の態様に係る光電変換装置は、第1の態様に係る光電変換装置において、第2半導体層は、第2導電型の非晶質半導体を含む。第2電極は、第1導電層及び第2導電層を含む。

[0051] 第22の態様においては、第2電極と第2半導体層との接触抵抗が高くなるのを抑制できる。

[0052] 本発明の第23の態様に係る光電変換装置は、第22の態様に係る光電変換装置において、半導体基板と第2半導体層との間に、真性の非晶質半導体

を含む第4半導体層が形成される。

- [0053] 第23の態様においては、第2半導体層が半導体基板上に直接形成される場合と比べて、半導体基板の裏面のパッシベーション性が向上する。
- [0054] 本発明の第24の態様に係る光電変換装置は、第22又は第23の態様に係る光電変換素子において、第2導電型の非晶質半導体は、水素化アモルファスシリコンである。
- [0055] 第24の態様においては、第2電極と第2半導体層との接触界面の劣化を抑制できる。
- [0056] 本発明の第25の態様に係る光電変換装置は、第1の態様に係る光電変換装置において、第1半導体層及び第2半導体層は、半導体基板における受光面とは反対側の裏面に形成される。
- [0057] 第25の態様においては、裏面電極型の光電変換装置において、装置特性を向上させることができる。
- [0058] 本発明の第26の態様に係る光電変換装置は、第25の態様に係る光電変換装置において、第1半導体層は、第2半導体層よりも半導体基板の面内方向での幅寸法が小さい。
- [0059] 第26の態様においては、光生成された少数キャリアが、第2半導体層に到達するまでに移動しなくてはならない距離が減少する。そのため、第2半導体層に到達するまでに再結合する少数キャリアの数が減少し、短絡光電流が増加する。したがって、光電変換装置の変換効率を向上させることができる。
- [0060] 本発明の第27の態様に係る光電変換装置は、第1の態様に係る光電変換装置において、第1導電型は、p型である。
- [0061] 第27の態様においては、第1電極と第1半導体層との接触抵抗が高くなるのを抑制できる。
- [0062] 本発明の第1の態様に係る光電変換モジュールは、本発明の第1～第27の態様の何れかに係る光電変換装置を含む。第1の態様においては、光電変換モジュールの性能を向上させることができる。

[0063] 本発明の第1の態様に係る光電変換システムは、本発明の第1の態様に係る光電変換モジュールを含む。第1の態様においては、光電変換システムの性能を向上させることができる。

[0064] 以下、本発明のより具体的な実施形態について、図面を参照しながら説明する。図中同一または相当部分には同一符号を付してその説明は繰り返さない。また、本明細書において、光電変換装置には、例えば、光電変換素子、太陽電池、光電変換モジュール、光電変換システム等が含まれる。以下、本発明の実施の形態に係る光電変換装置について具体的に説明する。

[0065] [第1の実施の形態]

図1には、本発明の第1の実施の形態による光電変換装置としての光電変換素子10が示されている。光電変換素子10は、裏面電極型の太陽電池である。

[0066] 光電変換素子10は、シリコン基板12と、パッシベーション膜14と、反射防止膜16と、真性非晶質シリコン層18、19と、n型非晶質シリコン層20nと、p型非晶質シリコン層20pと、電極22nと、電極22pとを備える。

[0067] シリコン基板12は、n型の単結晶シリコン基板である。シリコン基板12の厚さは、例えば、50~300 μ mである。シリコン基板12の比抵抗は、例えば、1.0~10.0 $\Omega \cdot \text{cm}$ である。なお、n型単結晶シリコン基板に代えて、n型多結晶シリコン基板、n型単結晶ゲルマニウム、n型単結晶シリコンゲルマニウム等を用いてもよく、一般的には、半導体基板を用いてもよい。n型の代わりにp型を用いてもよい。

[0068] シリコン基板12の受光面には、図示はしていないが、テクスチャ構造が形成されている。これにより、シリコン基板12に入射した光を閉じ込めて、光の利用効率を高めることができる。

[0069] シリコン基板12の面方位は(100)が望ましい。これにより、テクスチャ構造の形成が容易になる。

[0070] シリコン基板12の受光面は、パッシベーション膜14で覆われている。

パッシベーション膜14は、例えば、水素化アモルファスシリコン膜である。パッシベーション膜14の膜厚は、例えば、3~30nmである。なお、パッシベーション膜14として、水素化アモルファスシリコン膜の代わりに、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等を用いてもよい。

[0071] 反射防止膜16は、パッシベーション膜14を覆う。反射防止膜16は、例えば、シリコン窒化膜である。反射防止膜16の膜厚は、例えば、50~200nmである。

[0072] シリコン基板12の裏面上には、真性非晶質シリコン層18、19が形成されている。真性非晶質シリコン18、19は、例えば、i型の水素化アモルファスシリコン(a-Si:H)からなる。真性非晶質シリコン層18は、シリコン基板12の裏面の一部に形成されている。真性非晶質シリコン層19は、シリコン基板12の裏面において真性非晶質シリコン層18に隣接して形成されている。つまり、真性非晶質シリコン層18、19は、シリコン基板12の裏面の全体に交互に形成されている。真性非晶質シリコン層18、19の厚さは、例えば、10nmである。図1に示す例では、真性非晶質シリコン層19は、真性非晶質シリコン層18に隣接して形成されているが、例えば、シリコン基板12の裏面において真性非晶質シリコン層18が形成されていない領域の一部に形成されていてもよい。また、真性非晶質シリコン層18、19は、非晶質相のみからなってもよいし、微細な結晶相と非晶質相とからなってもよい。

[0073] 真性非晶質シリコン層18上には、n型非晶質シリコン層20nが形成されている。n型非晶質シリコン層20nは、n型不純物(例えば、リン)を含む水素化アモルファスシリコン(a-Si:H(n))からなる。n型非晶質シリコン層20nの厚さは、例えば、10nmである。n型非晶質シリコン層20nの不純物濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。n型非晶質シリコン層20nは、非晶質相のみからなってもよいし、微細な結晶相と非晶質相とからなってもよい。微細な結晶相と非晶質相とからなっている場合の一例は、例えば、n型微結晶シリコンであ

る。

[0074] 真性非晶質シリコン層19上には、p型非晶質シリコン層20pが形成されている。p型非晶質シリコン層20pは、p型不純物（例えば、ボロン）を含む水素化アモルファスシリコン（a-Si:H(p)）からなる。p型非晶質シリコン層20pの厚さは、例えば、10nmである。p型非晶質シリコン層20pの不純物濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。p型非晶質シリコン層20pは、非晶質相のみからなっているもよいし、微細な結晶相と非晶質相とからなっているもよい。微細な結晶相と非晶質相とからなっている場合の一例は、例えば、p型微結晶シリコンである。図1に示す例では、n型非晶質シリコン層20nは、p型非晶質シリコン層20pに隣接して形成されているが、必ずしも隣接する必要はなく、例えば、n型非晶質シリコン層20nは非晶質シリコン層18上の少なくとも一部に形成されていてもよく、また、p型非晶質シリコン層20pは非晶質シリコン層19上の少なくとも一部に形成されていてもよい。

[0075] シリコン基板12の面内方向において、n型非晶質シリコン層20nの幅寸法は、p型非晶質シリコン層20pの幅寸法よりも小さいほうが好ましい。n型非晶質シリコン層20nの面積とp型非晶質シリコン層20pの面積の和に対するp型非晶質シリコン層20pの面積の割合（p型非晶質シリコン層20pの面積率）が高いほど、光生成された少数キャリア（正孔）が、p型非晶質シリコン層20pに到達するまでに移動しなくてはならない距離が減少する。そのため、p型非晶質シリコン層20pに到達するまでに再結合する正孔の数が減少し、短絡電流が増加する。したがって、光電変換素子10の変換効率が向上する。好ましいp型非晶質シリコン層20pの面積率は、63~90%である。

[0076] シリコン基板12の裏面には、図示はしていないが、テクスチャ構造が形成されていてもよい。この場合、真性非晶質シリコン層18、19、n型非晶質シリコン層20n及びp型非晶質シリコン層20pには、シリコン基板12の裏面のテクスチャ構造に対応した凹凸が形成される。

- [0077] n型非晶質シリコン層20n上には、電極22nが形成されている。電極22nは、導電層26nと、導電層28nとを含む。
- [0078] 導電層26nは、第1金属の一例としての銀を主成分とする。導電層26nは、銀以外の金属を含んでいてもよい。導電層26nの厚さは、例えば、100~1000nmである。導電層26nは、導電層28nに接して形成される。導電層26nにおける銀の含有率（組成比）は、50%以上が好ましく、更に好ましくは、80%以上であり、更に好ましくは90%以上である。銀の代わりに、金、白金等を用いてもよい。導電層26nの厚さは、例えば、50~1000nmである。
- [0079] 導電層28nは、例えばチタン等の金属（第2金属）を含む。導電層28nの厚さは、例えば、0.1~10nmであるのが好ましい。この場合、チタン等の金属（第2金属）による光吸収が少なくなり、電極22nによる反射率が大きくなる。したがって、素子特性が向上する。導電層28の厚さは、1原子層以下であってもよい。導電層28nは、導電層26nとn型非晶質シリコン層20nとに接して形成される。導電層28nにおけるチタン（Ti）の含有率（組成比）は、1%以上が好ましく、更に好ましくは、10%以上であり、更に好ましくは90%以上である。導電層28nに含まれる第2金属以外の金属は、第2金属よりも酸化されにくいことが好ましい。この場合、導電層28nの酸化による高抵抗化が起こりにくい。第2金属の一例としてのチタンの一部は酸化されていてもよい。つまり、導電層28nは、酸素を含んでいてもよい。導電層28n中の酸素の量は、例えば1at%以上50at%以下が好ましい。この場合、接触抵抗を低く保ったまま導電層28n（第2導電層）による光吸収を少なくすることができる。チタンの代わりに、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちいずれか1つ以上を用いてもよい。導電層28nは、少なくとも膜厚方向に導電性を有する。
- [0080] p型非晶質シリコン層20p上には、電極22pが形成されている。電極

22 p は、導電層 26 p と、導電層 28 p とを含む。

[0081] 導電層 26 p は、第 1 金属の一例としての銀を主成分とする。導電層 26 p は、銀以外の金属を含んでいてもよい。導電層 26 p の厚さは、例えば、100～1000 nm である。導電層 26 p は、導電層 28 p に接して形成される。導電層 26 p における銀の含有率（組成比）は、50%以上が好ましく、更に好ましくは、80%以上であり、更に好ましくは90%以上である。銀の代わりに、金、白金等を用いてもよい。導電層 26 p の厚さは、例えば、50～1000 nm である。

[0082] 導電層 28 p は、例えばチタン等の金属（第 2 金属）を含む。導電層 28 p の厚さは、例えば、0.1～10 nm であるのが好ましい。この場合、チタンによる光吸収が少なくなり、電極 22 p による反射率が大きくなる。したがって、素子特性が向上する。なお、導電層 28 の厚さは、1 原子層以下であってもよい。導電層 28 p は、導電層 26 p と p 型非晶質シリコン層 20 p とに接して形成される。導電層 28 p におけるチタン（Ti）の含有率（組成比）は、1%以上が好ましく、更に好ましくは、10%以上であり、更に好ましくは90%以上である。導電層 28 p に含まれる第 2 金属以外の金属は、第 2 金属よりも酸化されにくいことが好ましい。第 2 金属の一例としてのチタンの一部は酸化されていてもよい。つまり、導電層 28 p は、酸素を含んでいても良い。導電層 28 p 中の酸素の量は、例えば 1 at% 以上 50 at% 以下が好ましい。この場合、接触抵抗を低く保ったまま導電層 28 p による光吸収を少なくすることができる。チタンの代わりに、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちいずれか 1 つ以上を用いても良い。導電層 28 p は、少なくとも膜厚方向に導電性を有する。導電層 28 p の厚さは、例えば、1～500 nm である。

[0083] なお、本明細書において、2 種の金属 A と金属 B について、「金属 A が金属 B より酸化されやすい」とは、ある温度において、「金属 A の酸化物の標準生成ギブスエネルギーが、金属 B の酸化物の標準生成ギブスエネルギーよ

りも小さい（絶対値が大きい）」ことを意味する。「ある温度」とは、例えば100～500℃である。

[0084] 導電層28n、28pにおいて、第2金属の一例としてのチタンの一部が酸化されている場合、導電層28n、28p中のチタンに対する酸素の組成比は、それぞれ2未満であり、好ましくは1以下である。組成比がストイキオメトリである場合よりも金属リッチである場合のほうが、酸素の吸収が可能である。その結果、導電層26n、26p、n型非晶質シリコン層20n及びp型非晶質シリコン層20pの酸化を抑制できる。つまり、完全なTiO₂になっているということは、熱処理によってAgまたは非晶質シリコンが酸化されることになる。酸化チタンに酸化される余地があるということは、熱処理によるAgまたは非晶質シリコンの酸化を防いだことになる。

[0085] なお、シリコン基板12の裏面にテクスチャ構造を形成する場合には、電極22nとn型非晶質シリコン層20nとの密着性、及び、電極22pとp型非晶質シリコン層20pとの密着性が向上する。これにより、光電変換素子10の歩留まり及び信頼性が向上する。更に、シリコン基板12の裏面が平坦な場合に比べて、電極22nとn型非晶質シリコン層20nとの接触面積、及び、電極22pとp型非晶質シリコン層20pとの接触面積が大きくなるため、接触抵抗が低減される。なお、シリコン基板12の厚み方向から見て、電極22nと重なる領域の少なくとも一部を含む領域、または、電極22pと重なる領域の少なくとも一部を含む領域のいずれか一方にテクスチャを形成してもよい。

[0086] [光電変換素子の製造方法]

図2A～図2Fを参照しながら、光電変換素子10の製造方法について説明する。

[0087] 先ず、図2Aに示すように、シリコン基板12を準備する。シリコン基板12は、受光面の全体にテクスチャ構造を有する。テクスチャ構造を形成する方法は、例えば、ウェットエッチングである。シリコン基板12の受光面の全体にウェットエッチングを実施することにより、シリコン基板12の受

光面の全体にテクスチャ構造が形成される。ウェットエッチングは、例えば、アルカリ溶液等を用いて実施される。ウェットエッチングの時間は、例えば、10～60分である。ウェットエッチングに用いられるアルカリ溶液は、例えば、NaOHやKOHであり、その濃度は、例えば、5%である。

[0088] 続いて、図2Bに示すように、シリコン基板12の裏面に真性非晶質シリコン層17、p型非晶質シリコン層21、被覆層23をこの順に形成する。

[0089] 真性非晶質シリコン層17は、例えば、プラズマCVDを用いて形成される。プラズマCVDで形成する場合、プラズマCVD装置が備える反応室に導入される反応ガスは、シランガス及び水素ガスである。シリコン基板12の温度は、例えば、100～300℃である。

[0090] p型非晶質シリコン層21は、例えば、プラズマCVDを用いて形成される。プラズマCVDで形成する場合、プラズマCVD装置が備える反応室に導入される反応ガスは、シランガス、水素ガス及びジボランガスである。シリコン基板12の温度は、例えば、100～300℃である。

[0091] 被覆層23は、例えば、窒化シリコン膜からなる。窒化シリコンは、例えばプラズマCVD法を用いて成膜される。窒化シリコン膜の代わりに、酸化シリコン膜または酸窒化シリコン膜等を用いてもよい。

[0092] 次に、図2Cに示すように、被覆層23およびp型非晶質シリコン層21をパターニングして、被覆層23pおよびp型非晶質シリコン層20pを形成する。真性非晶質シリコン層17のうち、p型非晶質シリコン層20pに覆われる領域が真性非晶質シリコン層19となり、それ以外の領域が真性非晶質シリコン層18となる。パターニングは、例えばフォトリソグラフィ法を用いる。p型非晶質シリコン層20pとなる領域をフォトレジストが被覆するようにパターニングした後、フォトレジストをマスクとして、例えばフッ酸と硝酸の混合液を用いて、被覆層23およびp型非晶質シリコン層21をエッチングすることによって行われる。このとき真性非晶質シリコン層17のうち、p型非晶質シリコン層20pに覆われていない領域（真性非晶質シリコン層18）が露出する。

- [0093] 続いて、図2Dに示すように、例えばプラズマCVD法を用いて、n型非晶質シリコン層24を、シリコン基板12の裏面側に形成する。プラズマCVD法を用いる場合、プラズマCVD装置が備える反応室に導入される反応ガスは、シランガス、水素ガス及びフォスフィンガスである。シリコン基板12の温度は、例えば、100～300℃である。
- [0094] 続いて、p型非晶質シリコン層20p上に形成された被覆層23を除去することにより、図2Eに示すように、被覆層23上のn型非晶質シリコン層24をリフトオフする。これにより、n型非晶質シリコン層20nが真性非晶質シリコン層18上に形成される。p型非晶質シリコン層20p上に形成された被覆層23を除去する方法は、例えば、フッ酸等を用いたウェットエッチングである。
- [0095] 次に、図2Fに示すように、シリコン基板12の受光面上に、例えばプラズマCVD法を用いてパッシベーション膜14を形成する。続いて、図2Gに示すように、パッシベーション膜14上に反射防止膜16を形成する。反射防止膜16は、例えば、プラズマCVDによって、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等を成膜することによって形成される。
- [0096] 続いて、図2Hに示すように、導電層27n、27p、及び導電層25n、25pを形成する。導電層27n、27p、及び導電層25n、25pの形成方法は、例えば、以下のとおりである。
- [0097] 先ず、n型非晶質シリコン層20n上及びp型非晶質シリコン層20p上に、蒸着法又はスパッタリング法等により、チタンからなる導電層、銀からなる導電層をこの順に形成する。続いて、マスクとしてのレジストパターンを銀からなる導電層上に形成する。レジストパターンは、銀からなる導電層上に形成されたレジストをパターニングすることで得られる。パターニングは、例えば、フォトリソグラフィ法等によって実施される。レジストパターンは、シリコン基板12の厚さ方向から見た場合に、n型非晶質シリコン層20nとp型非晶質シリコン層20pとの境界部が開口されるように形成さ

れる。

[0098] 続いて、チタンからなる導電層及び銀からなる導電層のうち、レジストで覆われていない部分を、ウェットエッチング等の処理によって除去する。

[0099] 続いて、レジストパターンを除去する。レジストパターンを除去する方法は、例えば、ウェットエッチングである。これにより、導電層27nがn型非晶質シリコン層20n上に形成され、導電層25nが導電層27n上に形成される。また、導電層27pがp型非晶質シリコン層20p上に形成され、導電層25pが導電層27p上に形成される。

[0100] 続いて、図21に示すように、電極22n、22pを形成する。これにより、目的とする光電変換素子10が得られる。

[0101] 電極22nは、導電層25n及び導電層27nを熱処理することで形成される。電極22pは、導電層25p及び導電層27pを熱処理することで形成される。熱処理は、例えば、ホットプレートを用いて実施される。熱処理の時間は、例えば、15分である。熱処理の温度は、125℃～200℃が好ましい。熱処理は、例えば、大気中で実施する。不活性雰囲気中または真空中で実施してもよい。熱処理は、導電層25n、25p及び導電層27n、27pを形成した後であれば、何れの工程で行ってもよい。

[0102] 例えば、モジュールを製造するとき等において、熱処理を行ってもよい。より具体的には、電極にハンダ付けする際にハンダを溶融するのに必要な熱処理と兼ねても良い。また、電極22nおよび電極22pの上に、更に、導電膜を形成してもよい。また、外部配線との接続のために電極22n、22p上にハンダを付ける場合、導電層26n、26pの一部または全部をハンダと合金化してもよい。即ち、導電層26n、26pは、第1金属と、ハンダの主成分としてのスズ(Sn)の合金を含んでいてもよい。この場合、導電層28n、28pがバリア層として機能し、ハンダが導電層28n、28pを突きぬけて半導体層(n型非晶質シリコン層20n、p型非晶質シリコン層20p)に達するのを防ぐことができる。特に、導電層28n、28pに酸素が含まれている場合、導電層28n、28pはバリア層として効果的

に機能する。尚、ハンダが半導体層（n型非晶質シリコン層20n、p型非晶質シリコン層20p）に到達すると、パッシベーション性能が低下し、開放電圧（Voc）が低下し易い。

[0103] また、熱処理等を実施して所望のサイズの金属結晶粒を成長させた後、電極22nおよび電極22pの上に、更に、導電膜を形成してもよい。この場合、電極22nと導電膜、および、電極22pと導電膜との境界は、金属結晶粒の分布の不連続性、組成の不連続性等から判断できる。

[0104] [平均結晶粒径]

光電変換素子10においては、導電層26n、26pに含まれる複数の金属結晶粒の平均結晶粒径（以下、単に平均結晶粒径と称する）を導電層26n、26pの厚みよりも大きくすることで、素子特性を向上させることができる。以下、この点について説明する。なお、熱処理等を実施して所望のサイズの金属結晶粒を成長させた後、電極22nおよび電極22pの上に、更に、導電膜を形成する場合については、所望のサイズの金属結晶粒が形成されている導電層における平均結晶粒径と当該導電層の厚みとの関係が、上記の条件を満たせばよい。

[0105] 平均結晶粒径は、電子後方散乱回折法（Electron Backscatter Diffraction Pattern）によって、導電層26n、26pの表面を解析することで求められる。導電層26n、26pは、複数の金属結晶粒を含む。

[0106] 平均結晶粒径は、各金属結晶粒の結晶粒径と面積占有率との積を平均したものである。結晶粒径は、以下の式（1）により、求められる。

$$\text{結晶粒径} = 2 \times \{ (\text{結晶粒の面積}) / \pi \}^{1/2} \dots (1)$$

[0107] 式（1）における「結晶粒の面積」は、電子後方散乱回折法を用いて測定したものである。式（1）は、結晶粒の面積を円の面積と仮定し、且つ、結晶粒径を円の直径と仮定して計算することを意味する。結晶粒径を求める際、シグマ3（ $\Sigma 3$ ）の対応粒界は、粒界として取り扱わないこととする。また、結晶方位のずれが10度以内である場合には、同一の結晶粒とみなすこととする。

- [0108] 面積占有率は、金属結晶粒の面積を測定領域の面積で除することで得られる。ここで、金属結晶粒の面積とは、シリコン基板12の厚さ方向に垂直な平面に正射影したときの面積である。測定領域は、 $8\mu\text{m} \times 23\mu\text{m}$ である。尚、測定領域の境界を含む金属結晶粒については、平均結晶粒径の計算には含めないものとする。
- [0109] シリコン基板12の厚さ方向から見た場合、金属結晶粒の結晶方位は、 $\langle 111 \rangle$ に優先配向している。この場合、金属結晶粒の結晶方位が揃っているので、導電層26nと導電層28nとの界面における金属結晶粒の仕事関数、及び、導電層26pと導電層28pとの界面における金属結晶粒の仕事関数の均一性が向上する。その結果、接触抵抗のばらつきを抑制することができる。また、銀の $\{110\}$ 面、 $\{100\}$ 面、 $\{111\}$ 面の仕事関数はそれぞれ、 4.52eV 、 4.64eV 、 4.74eV であり、 $\{111\}$ 面の仕事関数が最も大きい。従って、金属結晶粒の面方位を $\{111\}$ に優先配向させることは、特に、p型非晶質シリコン層20pと電極22pとの接触抵抗を低くする効果がある。
- [0110] 金属膜21nを 150°C で15分熱処理した場合において、シリコン基板12の厚さ方向に対して10度以内に $\langle 111 \rangle$ 方向の結晶方位を有する金属結晶粒が導電層28nに占める割合は、61.0%であった。金属膜21pを 150°C で15分熱処理した場合において、シリコン基板12の厚さ方向に対して10度以内に $\langle 111 \rangle$ 方向の結晶方位を有する金属結晶粒が導電層28pに占める割合は、60.3%であった。
- [0111] 導電層26nの膜厚が $0.5\mu\text{m}$ の場合、複数の金属結晶粒のうち、 $0.5\mu\text{m}$ 以上の粒径を有する金属結晶粒が導電層26nに占める割合は、熱処理前は0.0%であり、 150°C で15分熱処理した後は28.4%であった。導電層26pの膜厚が $0.5\mu\text{m}$ の場合、複数の金属結晶粒のうち、 $0.5\mu\text{m}$ 以上の粒径を有する金属結晶粒が導電層26pに占める割合は、熱処理前は4.6%であり、 150°C で15分熱処理した後は30.6%であった。

[0112] 平均結晶粒径の大きさは、導電層 25 n、25 p 及び導電層 27 n、27 p を熱処理するときの温度（以下、単にアニール温度と称する）に依存する。図 3 は、平均結晶粒径とアニール温度との関係を示すグラフである。図 3 には、アニール温度が 25℃ である場合の平均結晶粒径が示されている。これは熱処理をしていない状態での平均結晶粒径を意味する。図 3 に示すように、導電層 26 n、26 p では、熱処理をすることにより、平均結晶粒径が熱処理をしないときの平均結晶粒径よりも大きくなる。また、アニール温度が高くなるに従って、平均結晶粒径が大きくなる。尚、図 3 の凡例において、Ag/Ti/n の表記は、n 型非晶質シリコン層 20 n 上に、チタンからなる導電層 27 n と銀からなる導電層 25 n を形成した場合を示し、Ag/Ti/p の表記は、p 型非晶質シリコン層 20 n 上に、チタンからなる導電層 27 p と銀からなる導電層 25 p を形成した場合を示している。

[0113] ここで、光電変換素子 10 においては、導電層 27 n、27 p がチタンを含む。チタンは、銀よりも酸化しやすい。そのため、電極 22 n、22 p を形成するときの熱処理において、チタンが酸化することにより、銀の酸化を抑制できる。つまり、平均結晶粒径を大きくするために、熱処理をしても、高抵抗な酸化銀の生成を抑制できる。また、チタンが酸化されることにより、n 型非晶質シリコン層 20 n 及び p 型非晶質シリコン層 20 p が酸化されて高抵抗層が形成されるのを効果的に抑制できる。特に、n 型非晶質シリコン層 20 n よりも p 型非晶質シリコン層 20 p のほうが酸化されやすい傾向にあるため、p 型非晶質シリコン層 20 p の酸化防止に効果的である。

[0114] 図 4 は、電極 22 n と n 型非晶質シリコン層 20 n との界面近傍での酸素濃度のピーク値を示す。図 5 は、n 型非晶質シリコン層 20 n に接する電極が導電層 26 n のみからなる場合において、電極と n 型非晶質シリコン層 20 n との界面近傍での酸素濃度のピーク値を示す。図 6 は、電極 22 p と p 型非晶質シリコン層 20 p との界面近傍での酸素濃度のピーク値を示す。図 7 は、p 型非晶質シリコン層 20 p に接する電極が導電層 26 p のみからなる場合において、電極と p 型非晶質シリコン層 20 p との界面近傍での酸素

濃度のピーク値を示す。なお、図4～図7に示す酸素濃度のピーク値は、オージェ電子分光法で測定した。また、横軸の数字はアニール温度を示し、「なし」は熱処理を行わない場合を示している。

- [0115] 図4及び図5を参照して、n型非晶質シリコン層20nに接する電極が電極22nである場合には、n型非晶質シリコン層20nに接する電極が導電層26nのみからなる場合と比べて、導電層26nに含まれる銀の酸化が抑制される。具体的には、n型非晶質シリコン層20nに接する電極が電極22nである場合には、n型非晶質シリコン層20nに接する電極が導電層26nのみからなる場合と比べて、酸化銀 (Ag_2O) に含まれる酸素 (O) の検出量が1/2以下になる。
- [0116] また、n型非晶質シリコン層20nに接する電極が電極22nである場合には、n型非晶質シリコン層20nに接する電極が導電層26nのみからなる場合と比べて、n型非晶質シリコン層20nに含まれるシリコンの酸化が抑制される。具体的には、n型非晶質シリコン層20nに接する電極が電極22nである場合には、n型非晶質シリコン層20nに接する電極が導電層26nのみからなる場合と比べて、酸化シリコン (SiO_2) に含まれる酸素 (O) の検出量が1/10以下になる。
- [0117] つまり、導電層28nに含まれるチタンは、導電層26nに含まれる銀、及び、n型非晶質シリコン層20nに含まれるシリコンの酸化を抑制することができる。
- [0118] 図6及び図7を参照して、p型非晶質シリコン層20pに接する電極が電極22pである場合には、p型非晶質シリコン層20pに接する電極が導電層26pのみからなる場合と比べて、導電層26pに含まれる銀の酸化が抑制される。具体的には、p型非晶質シリコン層20pに接する電極が電極22pである場合には、p型非晶質シリコン層20pに接する電極が導電層26pのみからなる場合と比べて、酸化銀 (Ag_2O) に含まれる酸素 (O) が検出されなかった。
- [0119] 図6及び図7を参照して、p型非晶質シリコン層20pに接する電極が電

極 2 2 p である場合には、p 型非晶質シリコン層 2 0 p に接する電極が導電層 2 6 p のみからなる場合と比べて、p 型非晶質シリコン層 2 0 p に含まれるシリコンの酸化が抑制される。具体的には、p 型非晶質シリコン層 2 0 p に接する電極が電極 2 2 p である場合には、p 型非晶質シリコン層 2 0 p に接する電極が導電層 2 6 p のみからなる場合と比べて、酸化シリコン (S i O₂) に含まれる酸素 (O) の検出量が 9 / 1 0 よりも小さくなる。

[0120] つまり、導電層 2 8 p に含まれるチタンは、導電層 2 6 p に含まれる銀、及び、p 型非晶質シリコン層 2 0 p に含まれるシリコンの酸化を抑制することができる。

[0121] 図 8 は、1 7 5 °C で熱処理をしたときの電極 2 2 p の深さ方向の組成分布をオージェ電子分光法で測定した結果を示すグラフである。図 8 に示すように、導電層 2 8 p における酸素原子の最大濃度は、導電層 2 8 p の膜厚方向の中央よりも、半導体基板 1 2 とは反対側にある。

[0122] 図 9 A は、平均結晶粒径と接触抵抗との関係を示すグラフである。図 9 A の凡例において、A g / T i / n の表記は、電極 2 2 n と n 型非晶質シリコン層 2 0 n との接触抵抗を表わし、A g / T i / p の表記は電極 2 2 p と p 型非晶質シリコン層 2 0 p との接触抵抗を表わす。

[0123] 接触抵抗については、図 1 0 に示すサンプル 3 0 を作成し、当該サンプル 3 0 を用いて測定した。サンプル 3 0 は、シリコン基板 3 2 と、電極 3 4 と、非晶質シリコン層 3 6 と、電極 3 8 とを備えていた。

[0124] 電極 2 2 n と n 型非晶質シリコン層 2 0 n との接触抵抗については、電極 3 4 を電極 2 2 n とした。この場合、非晶質シリコン層 3 6 は n 型不純物を含み、シリコン基板 3 2 は n 型シリコン基板であった。n 型シリコン基板の比抵抗は、0. 0 1 Ω · c m 以下であった。電極 3 4 の構成及び厚みは、電極 2 2 n の構成及び厚みと同じであった。非晶質シリコン層 3 6 の厚み及び不純物濃度は、n 型非晶質シリコン層 2 0 n と同じであった。シリコン基板 3 2 の厚みは、3 0 0 μ m であった。

[0125] 電極 2 2 p と p 型非晶質シリコン層 2 0 p との接触抵抗については、電極

34を電極22pとした。この場合、非晶質シリコン層36はp型不純物を含み、シリコン基板32はp型シリコン基板であった。p型シリコン基板の比抵抗は、 $0.01\Omega\cdot\text{cm}$ 以下であった。電極34の構成及び厚みは、電極22pの構成及び厚みと同じであった。非晶質シリコン層36の厚み及び不純物濃度は、p型非晶質シリコン層20pと同じであった。

[0126] 電極22nとn型非晶質シリコン層20nとの接触抵抗を測定する場合、及び、電極22pとp型非晶質シリコン層20pとの接触抵抗を測定する場合の何れにおいても、電極38は、チタン(Ti)、パラジウム(Pd)及び銀(Ag)の積層構造であった。

[0127] 上述のように、光電変換素子10では、 $125\sim 200^\circ\text{C}$ の温度で熱処理をしても、高抵抗な酸化銀が導電層26n、26pで生成されるのを抑制できる。そのため、アニール温度を高くして、図9Aに示すように、導電層26nにおける平均結晶粒径を導電層26nの厚み($0.5\mu\text{m}$)より大きくすることにより、n型非晶質シリコン層20nと電極22nとの接触抵抗を、熱処理をしていない状態での接触抵抗よりも小さくできる。具体的には、n型非晶質シリコン層20nと電極22nとの接触抵抗を、熱処理をしていない状態での接触抵抗の $2/3$ 以下にできる。

[0128] ここで、平均結晶粒径が大きくなることで接触抵抗が低くなる理由としては、例えば、以下の理由が考えられる。

[0129] 図11に示すように、金属結晶粒24間の界面である結晶粒界には、高密度の界面準位が存在すると考えられる。つまり、結晶粒界が密であるほど、界面準位の影響を大きく受ける。

[0130] 金属結晶粒24が小さい場合には、界面準位が多くなる。そのため、図12に示すように、n型非晶質シリコン層20nの空乏層中のイオン化したドナー不純物と、金属結晶粒界の界面準位にトラップされた電子との間に、ダイポールが形成される。その結果、エネルギー障壁が大きくなり、非オーミックな特性になりやすく、接触抵抗が高くなる。なお、図12では、界面準位の影響を判り易く示すために、酸化チタン(導電層28n)とAg(導電

層 26 n) との間に界面準位領域があるものとして記載している。また、酸化チタン TiO_x ($x < 2$) のバンド構造の詳細は不明であるが、バンドギャップを有する場合について記載した。

[0131] 一方、金属結晶粒 24 が大きい場合には、結晶粒界が少なくなる。そのため、界面準位密度が実効的に減少する。この場合、図 13 に示すように、n 型非晶質シリコン層 20 n のフェルミ準位と、電極 22 n のフェルミ準位とが一致するように、バンドベンディングが起こり、n 型非晶質シリコン層 20 n 中に空乏層が形成される。n 型非晶質シリコン層 20 n 中のドナー不純物濃度が十分に大きい場合、空乏層幅が十分に小さくなり、トンネル電流が流れる。この場合、n 型非晶質シリコン層 20 n と電極 22 n との間のエネルギー障壁が小さいので、オーミック特性となり、接触抵抗が低くなる。つまり、金属結晶粒 24 の結晶粒径を大きくしたほうが、接触抵抗を低くできる。尚、導電層 26 n における平均結晶粒径が導電層 26 n の膜厚より大きくなると、金属結晶粒 24 間の結晶粒界の多くが導電層 26 n の膜厚方向に貫通するため、n 型非晶質シリコン層 20 n との界面付近における結晶粒界密度が非常に小さくなり、界面準位密度が非常に小さくなる。従って、導電層 26 n における平均結晶粒径は、導電層 26 n の膜厚より大きいことが好ましい。(同様に、導電層 26 p における平均結晶粒径は、導電層 26 p の膜厚より大きいことが好ましい。) 尚、導電層 28 n がない場合も上記と同様の理由によって、金属結晶粒 24 が大きいほど界面準位の影響を受けにくくなり、接触抵抗が低減される。この場合も、導電層 26 n における平均結晶粒径は、導電層 26 n の膜厚より大きいことが好ましい。導電層 26 p についても同様である。

[0132] また、電極 22 p についても、アニール温度を高くして、図 9 A に示すように、導電層 26 p における平均結晶粒径を導電層 26 p の厚み ($0.5 \mu m$) より大きくすることにより、p 型非晶質シリコン層 20 p と電極 22 p との接触抵抗を、熱処理をしていない状態での接触抵抗よりも小さくできる。具体的には、p 型非晶質シリコン層 20 p と電極 22 p との接触抵抗を、

熱処理をしていない状態での接触抵抗の $1/6$ 以下にできる。

- [0133] 導電層 26 p における平均結晶粒径が導電層 26 p の厚みより大きい場合に接触抵抗が低くなる理由は、導電層 26 n における平均結晶粒径が導電層 26 n の厚みより大きい場合に接触抵抗が低くなる理由と同様であると考えられる。
- [0134] 図 9 B は、導電層 26 n の平均結晶粒径と接触抵抗との関係を示すグラフである。図 9 B の凡例において、Ag/Ti/n の表記は、電極 22 n と n 型非晶質シリコン層 20 n との接触抵抗を表わし、Ag/n の表記は、電極 22 n において導電層 28 n がない場合の n 型非晶質シリコン層 20 n との接触抵抗を表わす。導電層 28 n を設けることによって、導電層 28 n がない場合よりも接触抵抗が大きく低減されることがわかる。
- [0135] 図 9 C は、導電層 26 p の平均結晶粒径と接触抵抗との関係を示すグラフである。図 9 C の凡例において、Ag/Ti/p の表記は電極 22 p と p 型非晶質シリコン層 20 p との接触抵抗を表わし、Ag/p の表記は、電極 22 p において導電層 28 p がない場合の n 型非晶質シリコン層 20 p との接触抵抗を表わす。導電層 28 p を設けることによって、導電層 28 p がない場合よりも接触抵抗が著しく低減されることがわかる。
- [0136] 図 14 は、光電変換素子面積 1 cm^2 当たりの接触抵抗（セル抵抗）と、平均結晶粒径の平均値との関係を示すグラフである。図 14 において、凡例中の $n:p=2:1$ 、 $n:p=1:1$ 、 $n:p=1:2$ の各表記は、電極 22 n と n 型非晶質シリコン層 20 n との接触面積と、電極 22 p と p 型非晶質シリコン層 20 p との接触面積との比がそれぞれ、 $2:1$ 、 $1:1$ 、 $1:2$ であることを示す。セル抵抗は、電極 22 n と n 型非晶質シリコン層 20 n との接触面積と、電極 22 p と p 型非晶質シリコン層 20 p との接触面積との比率を仮定したときの光電変換素子 10 の接触抵抗である。平均結晶粒径の平均値は、電極 22 n における平均結晶粒径と電極 22 p における平均結晶粒径との平均値である。
- [0137] 電極 22 n と n 型非晶質シリコン層 20 n との接触面積を 1 とし、電極 2

2 p と p 型非晶質シリコン層 2 0 p との接触面積を N とした場合、セル抵抗は、以下の式 (2) により、求められる。

$$\text{セル抵抗} = \{ (\text{電極 } 2 2 n \text{ と } n \text{ 型非晶質シリコン層 } 2 0 n \text{ との接触抵抗}) \times (1 + N) \} + \{ (\text{電極 } 2 2 p \text{ と } p \text{ 型非晶質シリコン層 } 2 0 p \text{ との接触抵抗}) \times (1 + N) / N \} \cdots (2)$$

[0138] 図 1 4 に示すように、導電層 2 6 n、2 6 p における平均結晶粒径を導電層 2 6 n、2 6 p の厚みより大きい場合には、熱処理をしていない状態でのセル抵抗よりも著しく低くなった。

[0139] 図 1 5 は、光電変換素子 1 0 の変換効率 η と電極構成との関係を示すグラフである。図 1 5 において、変換効率 η は、電極が導電層 2 6 n、2 6 p のみからなる場合を基準に規格化している。図 1 5 において、「Ti なし」は電極が導電層 2 6 n、2 6 p のみからなる場合（導電層 2 8 n、2 8 p がいない場合）を示し、「Ti あり」は導電層 2 8 n、2 8 p がある場合を示している。

[0140] 図 1 6 は、曲線因子 F F と電極構成との関係を示すグラフである。図 1 6 において、曲線因子 F F は、電極が導電層 2 6 n、2 6 p のみからなる場合を基準に規格化している。図 1 6 において、「Ti なし」は電極が導電層 2 6 n、2 6 p のみからなる場合（導電層 2 8 n、2 8 p がいない場合）を示し、「Ti あり」は導電層 2 8 n、2 8 p がある場合を示している。

[0141] 図 1 5 及び図 1 6 に示すように、電極 2 2 n、2 2 p を備える場合においては、電極が導電層 2 6 n、2 6 p のみからなる場合と比べて、素子特性（具体的には、変換効率 η 及び曲線因子 F F）が向上する。特に、曲線因子 F F が向上するのは、熱処理をすることにより、n 型非晶質シリコン層 2 0 n と電極 2 2 n との接触抵抗、及び、p 型非晶質シリコン層 2 0 p と電極 2 2 p との接触抵抗が小さくなるからである。

[0142] つまり、光電変換素子 1 0 においては、n 型非晶質シリコン層 2 0 n と電極 2 2 n との接触抵抗、及び、p 型非晶質シリコン層 2 0 p と電極 2 2 p との接触抵抗を小さくすることができるので、曲線因子 F F を向上させること

ができる。その結果、変換効率 η を向上させることができる。

[0143] 図17は、光電変換素子10の変換効率 η と平均結晶粒径との関係を示すグラフである。変換効率 η は、熱処理をしていない状態での変換効率 η を基準に規格化している。平均結晶粒径の平均値は、導電層26nに含まれる複数の金属結晶粒の平均結晶粒径と、導電層26pに含まれる複数の金属結晶粒の平均結晶粒径とを平均したものである。

[0144] 図18は、光電変換素子10の曲線因子FFと平均結晶粒径との関係を示すグラフである。曲線因子FFは、熱処理をしていない状態での曲線因子FFを基準に規格化している。平均結晶粒径の平均値は、導電層26nに含まれる複数の金属結晶粒の平均結晶粒径と、導電層26pに含まれる複数の金属結晶粒の平均結晶粒径とを平均したものである。

[0145] 図17及び図18は、導電層26n、26pの厚みが0.5 μ mである場合の測定結果を示す。図17及び図18に示すように、平均結晶粒径が導電層26n、26pの厚みよりも大きい場合に、素子特性（具体的には、変換効率 η 及び曲線因子FF）が向上する。

[0146] 平均結晶粒径の平均値は、好ましくは、0.56 μ m以上である。この場合、図17及び図18に示すように、素子特性が向上する。

[0147] [光電変換素子10の変形例]

本発明の実施の形態による光電変換素子は、以下のような構成であってもよい。

[0148] [変形例1]

図19は、本実施形態の変形例1に係る光電変換素子10Aの概略構成の一例を示す断面図である。図19に示すように、光電変換素子10Aは、光電変換素子10と比べて、電極221n、221pにおいて、導電層28nとn型非晶質シリコン層20nの間と、導電層28pとp型非晶質シリコン層20pの間に、さらに、導電層30n、30pをそれぞれ備える点で異なる。導電層30nは、導電層28nに含まれる第2金属よりも酸化されにくい第3金属を主成分とする。導電層30pは、導電層28pに含まれる第2

金属よりも酸化されにくい第3金属を主成分とする。

[0149] 導電層30n、30pは、第3金属の一例として、例えば、銀からなる。導電層30n、30pは、銀以外の金属を含んでいてもよい。銀の割合が大きいほど反射率が高くなるため、光電変換効率が高くなる。導電層30n、30pにおける銀の含有率（組成比）は、50%以上が好ましく、更に好ましくは、80%以上であり、更に好ましくは90%以上である。銀の代わりに、金、白金等を用いてもよい。導電層30n、30pの厚さは、例えば、50～1000nmである。導電層30nは、導電層28n及びn型非晶質シリコン層20nに接して形成される。導電層30pは、導電層28p及びp型非晶質シリコン層20pに接して形成される

[0150] （製造方法）

本実施形態における光電変換素子10Aの製造方法は、例えば、以下のとおりである。

[0151] 先ず、第1実施形態における図2Gにおいて、パッシベーション膜14上に反射防止膜16を形成した後、図20Aに示すように、n型非晶質シリコン層20n上及びp型非晶質シリコン層20p上に、蒸着法またはスパッタリング法等により、銀からなる導電層29、チタンからなる導電層27、及び銀からなる導電層25をこの順番で形成する。次に、図20Bに示すように、導電層25、導電層27、導電層29をパターンニングして、導電層25A、25B、導電層27A、27B、導電層29A、29Bを形成する。パターンニングは、例えば、次のように行う。まず、フォトリソグラフィ法又は印刷法等により、マスクとしてのレジストパターンを、銀からなる導電層25上に形成する。レジストパターンは、シリコン基板12の厚さ方向から見た場合に、n型非晶質シリコン層20nとp型非晶質シリコン層20pとの境界部が開口されるように形成される。続いて、銀からなる導電層29、チタンからなる導電層27及び銀からなる導電層25のうち、レジストで覆われていない部分を、例えば、ウェットエッチングで除去する。その後レジストを除去する。これにより、図20Bに示すように、n型非晶質シリコン層

20 n, 20 p上に導電層29 n, 29 pがそれぞれ形成され、導電層29 n, 29 p上に導電層27 n, 27 pがそれぞれ形成される。そして、導電層27 n, 27 p上に、導電層25 n, 25 pがそれぞれ形成される。

[0152] 続いて、図20Cに示すように、導電層29 n, 29 p、導電層27 n, 27 p、及び導電層26 n, 26 pを熱処理することにより、電極221 n, 221 pが形成される。熱処理の方法及び熱処理を行うタイミングは、第1実施形態と同様である。

[0153] 光電変換装置10Aは、電極221 n, 221 pにおいて導電層28 n, 28 pを有しているため、電極221 n, 221 pの形成後にアニールを行っても、導電層26 n, 26 p、導電層30 n, 30 p、n型非晶質シリコン層20 n、p型非晶質シリコン層20 pが酸化して高抵抗化するのを抑制することができる。この結果、光電変換装置10Aは、導電層28 n, 28 pがない場合に比べて、電極22 n, 22 pの形成後に、より高い温度でアニールを行うことによって、電極と半導体層（n型非晶質シリコン層20 n、p型非晶質シリコン層20 p）との接触抵抗を低減することができ、光電変換効率を向上させることができる。以下、その理由について説明する。

[0154] 図10に示したサンプル30を用いて、電極と半導体層との接触抵抗を評価した。シリコン基板32の導電型がn型の場合、非晶質シリコン層36の導電型をn型とし、n型非晶質シリコン層20 nと同じ条件で成膜した。シリコン基板32の導電型がp型の場合、非晶質シリコン35の導電型をp型とし、p型非晶質シリコン層20 pと同じ条件で成膜した。シリコン基板32の裏面の電極38は、チタン(Ti)、パラジウム(Pd)及び銀(Ag)の積層構造であった。

[0155] 非晶質シリコン層36のそれぞれの導電型に対し、電極34の構造として、銀(Ag)の単層膜(Ag)、銀(Ag)、チタン(Ti)、銀(Ag)の順に積層した積層膜(Ag/Ti/Ag)、及び、銀(Ag)、ニッケル(Ni)、銀(Ag)の順に積層した積層膜(Ag/Ni/Ag)を有する6種類のサンプル（以下、サンプルA～F）を作製した。

- [0156] 図21は、6種のサンプルA～Fの構成を示す。単層膜（Ag）のサンプルA、Dは、導電層28n、28pを成膜しない他は、上記電極22n、22pと同じ条件で作製した。積層膜（Ag/Ti/Ag）のサンプルB、Eは、電極22n、22pと同じ条件で成膜した。積層膜（Ag/Ni/Ag）のサンプルC、Fは、導電層28n、28pとして、チタン（Ti）の代わりに、ニッケル（Ni）を用いた他は、電極22n、22pと同じ条件で成膜した。
- [0157] 図22Aに、サンプルA～Cにおける、電極34と非晶質シリコン層36との接触抵抗とアニール温度の関係を示す。
- [0158] サンプルA（電極34が単層膜Ag）の場合、電極34と非晶質シリコン層36（n型）との接触抵抗は、175℃以下ではアニール温度が高くなるほど減少し、175℃以上では緩やかに増加した。
- [0159] サンプルB（電極34が積層膜（Ag/Ti/Ag））、及びサンプルC（電極34が積層膜（Ag/Ni/Ag））の場合、電極34と非晶質シリコン層36（n型）との接触抵抗は、アニール温度が高くなるほど小さくなり、125℃以上では、サンプルAより小さくなった。
- [0160] 次に、図22Bに、サンプルD～Fにおける、電極34と非晶質シリコン層36との接触抵抗とアニール温度の関係を示す。
- [0161] サンプルD（電極34が単層膜Ag）の場合、電極34と非晶質シリコン層36（p型）との接触抵抗は、150℃以下ではアニール温度が高くなるほど減少し、150℃以上ではアニール温度が高くなるほど増加した。
- [0162] サンプルE（電極34が積層膜Ag/Ti/Ag）、及びサンプルF（電極34が積層膜Ag/Ni/Ag）の場合、電極34と非晶質シリコン層36（p型）との接触抵抗は、アニール温度が高くなるほど小さくなり、125℃以上では、サンプルDより小さくなった。更に、175℃以上では、サンプルEよりもサンプルFの方が、接触抵抗が小さくなった。
- [0163] 図22A、22Bに示すように、導電層28n、28pを設ける方が、導電層28n、28pを設けない場合に比べて、低い接触抵抗が得られること

が分かる。この効果は、半導体層（非晶質シリコン層36）の導電型がp型の場合に、特に顕著に現れる。また、光電変換装置10Aにおいて、導電層28n、28pを設けなかった場合の光電変換効率が23.6%であったのに対し、光電変換装置10Aの光電変換効率は24.5%であった。

[0164] 光電変換装置10Aにおいて、導電層28n、28pはチタンを含む。チタンは、銀よりも酸化しやすい。そのため、電極221n、221pを形成するときの熱処理において、チタンが酸化することにより、銀の酸化を抑制できる。つまり、導電層30n、30pの平均結晶粒径を大きくするために、熱処理をしても、高抵抗な酸化銀の生成を抑制できる。また、チタンが酸化されることにより、n型非晶質シリコン層20n及びp型非晶質シリコン層20pが酸化されて高抵抗層が形成されるのを効果的に抑制できる。特に、n型非晶質シリコン層20nよりもp型非晶質シリコン層20pの方が酸化されやすい傾向にあるため、p型非晶質シリコン層20pの酸化防止に効果的である。また、導電層30n、30pは、導電層26n、26pと同様、導電層28n、28pよりも酸化されにくい金属からなる。そのため、導電層30n、30pよりも導電層28n、28pが優先的に酸化され、導電層30n、30pの酸化が抑制される。そのため、導電層30n、30pを備えていない電極22n、22pよりも、n型非晶質シリコン層20n及びp型非晶質シリコン層20pと導電層30n、30pとの間が高抵抗となりにくく、光電変換効率をさらに向上させることができる。更に、光電変換装置10Aにおいては、導電層30n、30pとして銀等の反射率の高い材料を用いることにより、シリコン基板を透過する光が導電層30n、30pによって効率的に反射されるため、光電変換装置10に比べて、接触抵抗を損なうことなく高い短絡電流を得ることができる。これにより、光電変換効率が更に高くなる。

[0165] ここで、図23Aに、サンプルBにおける電極34とn型非晶質シリコン層36（n型）との界面近傍での酸素濃度のピーク値を示す。また、図23Bは、サンプルAにおける電極34と非晶質シリコン層36（n型）との界

面近傍での酸素濃度のピーク値を示す。図23Cは、サンプルEにおける電極34と非晶質シリコン層36（p型）との界面近傍での酸素濃度のピーク値を示す。また、図23Dは、サンプルDにおける電極34と非晶質シリコン層36（p型）との界面近傍での酸素濃度のピーク値を示す。なお、図23A～図23Dに示す酸素濃度のピーク値は、オージェ電子分光法で測定した。

[0166] 図23A及び図23Bを参照して、サンプルBはサンプルAよりも導電層30nに含まれる銀の酸化が抑制される。具体的には、アニール温度175℃の場合、サンプルBとサンプルAの酸化銀（ Ag_2O ）に含まれる酸素（O）の各検出量は0.5%と0.7%であった。サンプルBは、サンプルAに比べて、酸化銀（ Ag_2O ）に含まれる酸素（O）の検出量が約29%減少した。

[0167] また、サンプルBは、サンプルAに比べて、非晶質シリコン層36（n型）に含まれるシリコンの酸化が抑制される。具体的には、アニール温度175℃の場合、サンプルBとサンプルAの酸化シリコン（ SiO_2 ）に含まれる酸素（O）の各検出量は0.5%と1.1%であった。サンプルBは、サンプルAに比べて、酸化シリコン（ SiO_2 ）に含まれる酸素（O）の検出量が約55%減少した。

[0168] この結果から、導電層28nに含まれるチタンによって、導電層30nに含まれる銀、及び、n型非晶質シリコン層20nに含まれるシリコンの酸化が抑制されることが分かる。

[0169] 次に、図23C及び図23Dを参照して、サンプルEはサンプルDに比べて、導電層30pに含まれる銀の酸化が抑制される。具体的には、アニール温度175℃の場合、サンプルEとサンプルDの酸化銀（ Ag_2O ）に含まれる酸素（O）の各検出量は0.6%と3.0%であった。サンプルEはサンプルDに比べて、酸化銀（ Ag_2O ）に含まれる酸素（O）が1/5に減少した。

[0170] 図23C及び図23Dを参照して、サンプルEはサンプルDに比べて、非

晶質シリコン層36（p型）に含まれるシリコンの酸化が抑制される。具体的には、サンプルEとサンプルDの酸化シリコン（ SiO_2 ）に含まれる酸素（O）の各検出量は0.6%と3.6%であり、サンプルEはサンプルDに比べて、酸化シリコン（ SiO_2 ）に含まれる酸素（O）の検出量が1/6に減少した。

[0171] この結果より、導電層28pに含まれるチタンによって、導電層30pに含まれる銀、及び、p型非晶質シリコン層20pに含まれるシリコンの酸化を抑制されることが分かる。

[0172] 上述した光電変換装置10Aは、電極221n、221pの形成において熱処理を行っても、導電層26n、26p及び導電層30n、30pにおいて高抵抗な酸化銀が生成されず、さらに、n型非晶質シリコン層20n及びp型非晶質シリコン層20pに高抵抗な酸化シリコンが生成されない。そのため、アニール温度を高くすることによって、n型非晶質シリコン層20nと電極221nとの接触抵抗を、導電層28n、28pを設けない場合に比べて、更に低減することができる。

[0173] 導電層26n、26pが酸化されにくいので、例えば、太陽電池モジュール製造等のために電極上にハンダ付けする際、ハンダと導電層26n、26pとの濡れ性が向上し、接触抵抗を低減することができる。特に、半導体（n型非晶質シリコン層20n及びp型非晶質シリコン層20p）が導電層30n、30pよりも酸化されやすい場合、導電層30n、30pに酸素が拡散してくると半導体が導電層30n、30pよりも先に酸化されて、半導体の酸化物からなる絶縁層が形成され、高抵抗化し易いが、本変形例1の構成によれば、導電層28n、28pが優先的に酸化されるため、このような問題が起こりにくい。また、導電層30n、30pが半導体よりも酸化されやすい場合、つまり、例えば、半導体がシリコン、導電層30n、30pがアルミニウムの場合、アニール等の熱処理を行うと導電層30n、30pが酸化されて導電層30n、30pの酸化物からなる絶縁層が形成され、高抵抗化しやすいが、本変形例1の構成によれば、導電層28n、28pが優先的

に酸化されるため、このような問題が起こりにくい。また、導電層30n、導電層30pにおける平均結晶粒径は、それぞれ、導電層30n、導電層30pの厚みよりも大きいことが好ましい。この場合、金属結晶粒間の界面準位の影響が小さくなり、接触抵抗が著しく低減される。また、導電層30n、導電層30pにおける金属結晶粒の、シリコン基板12の厚み方向の結晶方位は、 $\langle 111 \rangle$ 方向に優先配向することが好ましい。この場合、接触抵抗が更に低減される。

[0174] また、導電層26pとp型非晶質シリコン層20pの間に、さらに、第3金属よりも酸化しやすい第4金属（たとえば、チタン等）を含む導電層を設けても良い。この場合、導電層26pおよびp型非晶質シリコン層の酸化を更に抑制することができる。また、導電層26nとn型非晶質シリコン層20nの間に、さらに、第3金属よりも酸化しやすい第4金属（たとえば、チタン等）を含む導電層を設けても良い。この場合、導電層26nおよびn型非晶質シリコン層20nの酸化を更に抑制することができる。

[0175] [変形例2]

本実施の形態及び変形例1において、例えば、n型非晶質シリコン層20nに接触する電極のみが導電層28nを備えていてもよい。

[0176] 図24は、導電層26nのみを備える電極とn型非晶質シリコン層20nとの接触抵抗、及び、導電層26pのみを備える電極とp型非晶質シリコン層20pとの接触抵抗について、平均結晶粒径との関係を示すグラフである。なお、図24は、導電層26n、26pの厚さが $0.5\mu\text{m}$ である場合の接触抵抗と平均結晶粒径との関係を示す。

[0177] 変形例2において、p型非晶質シリコン層20pに接触する電極は、導電層26pのみからなる。図24に示すように、平均結晶粒径を $1.2\mu\text{m}$ 以下に設定すれば、p型非晶質シリコン層20pに接触する電極が導電層28pを備えていなくても、導電層26pのみを備える電極とp型非晶質シリコン層20pとの接触抵抗を小さくできる。また、本変形例2においては、導電層26pのみを備える電極において、導電層26pにおける平均結晶粒径

が1.2 μm より大きい場合であっても、少なくとも電極32nとn型非晶質シリコン層20nとの接触抵抗を低減することができる。したがって、本発明の実施の形態による光電変換素子は、n型非晶質シリコン層20nに接触する電極のみが導電層28nを備える構成を採用することができる。

[0178] [変形例3]

本実施の形態及び変形例1において、例えば、p型非晶質シリコン層20pに接触する電極のみが導電層28pを備えていてもよい。この場合、n型非晶質シリコン層20nに接触する電極は、導電層26nのみからなる。図24に示すように、平均結晶粒径を0.5 μm 以上に設定すれば、n型非晶質シリコン層20nに接触する電極が導電層28nを備えていなくても、導電層26nのみを備える電極とn型非晶質シリコン層20nとの接触抵抗を熱処理がない場合に比べて著しく小さくできる。したがって、本発明の実施の形態による光電変換素子は、p型非晶質シリコン層20pに接触する電極のみが導電層28pを備える構成を採用することができる。

[0179] [変形例4]

本実施の形態及び変形例1において、導電層28nは、例えば、それぞれ図25A、25Bに示すように、第1酸化チタン層281nと、第2酸化チタン層282nとを含んでいてもよい。第1酸化チタン層281nは、導電層26nに接して形成される。第2酸化チタン層282nは、第1酸化チタン層281n及びn型非晶質シリコン層20nに接して形成される。第2酸化チタン層282nは、第1酸化チタン層281nよりも酸素含有量が少ない。このような構成であっても、目的とする効果は得られる。尚、第2酸化チタン層282nは、酸素を含まない層であってもよい。

[0180] [変形例5]

本実施の形態及び変形例1において、導電層28nは、例えば、それぞれ図26A、26Bに示すように、第1酸化チタン層281nと、第2酸化チタン層282nと、第3酸化チタン層283nとを含む。第1酸化チタン層281nは、導電層26nに接して形成される。第2酸化チタン層282n

は、 n 型非晶質シリコン層20 n に接して形成される。第3酸化チタン層283 n は、第1酸化チタン層281 n 及び第2酸化チタン層283 n に接して形成される。第3酸化チタン層283 n は、第1酸化チタン層281 n 及び第2酸化チタン層282 n よりも酸素含有量が少ない。このような構成であっても、目的とする効果は得られる。尚、第3酸化チタン層は、酸素を含まない層であってもよい。

[0181] なお、変形例4及び5では、導電層28 n を例に説明したが、導電層28 p についても、同じ構成を採用することができる。

[0182] [変形例6]

図27Aは、本実施の形態の変形例6に係る光電変換素子10Bの概略構成の一例を示す断面図である。図27Aに示すように、光電変換素子10Bは、光電変換素子10と比べて、真性非晶質シリコン層18を備えていない。

[0183] 光電変換素子10Bを製造するときには、例えば、真性非晶質シリコン層と p 型非晶質シリコン層とを、この順番で、シリコン基板12の裏面上に形成する。続いて、 p 型非晶質シリコン層のうち、後に p 型非晶質シリコン層20 p となる部分以外を除去すると共に、真性非晶質シリコン層のうち、後に真性非晶質シリコン層19となる部分以外も除去する。続いて、 p 型非晶質シリコン層20 p 上に形成されたレジストパターン上と、シリコン基板12の裏面上とに、 n 型非晶質シリコン層を形成する。続いて、 p 型非晶質シリコン層20 p 上に形成されたレジストパターンを除去する。これにより、シリコン基板12の裏面上には、真性非晶質シリコン層19及び p 型非晶質シリコン層20と、 n 型非晶質シリコン層20 n とが形成される。

[0184] なお、図27Bに示すように、図27Aに示す光電変換素子10Bにおいて、電極22 n 、22 p に代えて、電極221 n 、221 p を備えていてもよい。電極221 n 、221 p は、変形例1と同様、導電層26 n 、26 p 及び導電層28 n 、28 p に加え、導電層30 n 、30 p を含む。この場合も、図27Aに示す光電変換素子10Bと同様の製造方法を用い、 p 型非晶

質シリコン層 20 と、n 型非晶質シリコン層 20 n を形成した後、導電層 29、導電層 27、導電層 25 の順に成膜し、電極 22 n、22 p を形成する。

[0185] [変形例 7]

図 28 A は、本実施の形態の変形例 7 に係る光電変換素子 10 C の概略構成の一例を示す断面図である。図 28 A に示すように、光電変換素子 10 C は、光電変換素子 10 と比べて、真性非晶質シリコン層 19 を備えていない。

[0186] 光電変換素子 10 C を製造するときには、例えば、真性非晶質シリコン層と n 型非晶質シリコン層と被覆層とを、この順番で、シリコン基板 12 の裏面上に形成する。続いて、フォトリソグラフィ法等を利用して、被覆層と n 型非晶質シリコン層と真性非晶質シリコン層とをパターニングして、シリコン基板 12 の一部を露出させるのと同時に、n 型非晶質シリコン層 20 n と真性非晶質シリコン層 18 とを形成する。このとき、n 型非晶質シリコン層 20 n 上には被覆層が形成されている。続いて、n 型非晶質シリコン層 20 n 上に形成された被覆層上と、シリコン基板 12 の裏面上とに、p 型非晶質シリコン層を形成する。続いて、n 型非晶質シリコン層 20 n 上に形成された被覆層を除去する。これにより、シリコン基板 12 の裏面上には、真性非晶質シリコン層 18 と、p 型非晶質シリコン層 20 p とが形成され、真性非晶質シリコン層 18 上には、n 型非晶質シリコン層 20 n が形成される。

[0187] なお、図 28 B に示すように、図 28 A に示す光電変換素子 10 C において、電極 22 n、22 p に代えて、電極 221 n、221 p を備えていてもよい。電極 221 n、221 p は、変形例 1 と同様、導電層 26 n、26 p 及び導電層 28 n、28 p に加え、導電層 30 n、30 p を備える。この場合も、図 28 A に示す光電変換素子 10 C と同様の製造方法を用い、p 型非晶質シリコン層 20 と、n 型非晶質シリコン層 20 n を形成した後、導電層 29、導電層 27、導電層 25 の順に成膜し、電極 22 n、22 p を形成する。

[0188] [変形例 8]

図 29 A は、本実施の形態の変形例 8 に係る光電変換素子 10 D の概略構成の一例を示す断面図である。図 29 A に示すように、光電変換素子 10 D は、光電変換素子 10 と比べて、真性非晶質シリコン層 18、19 を備えていない。

[0189] 光電変換素子 10 D を製造するときには、例えば、n 型非晶質シリコン層と被覆層とを、この順番で、シリコン基板 12 の裏面上に形成する。続いて、被覆層と n 型シリコン層とをパターニングし、シリコン基板 12 の一部を露出させるのと同時に、n 型非晶質シリコン層 20 n を形成する。このとき、n 型非晶質シリコン層 20 n 上には被覆層が形成されている。続いて、n 型非晶質シリコン層 20 n 上に形成された被覆層上と、シリコン基板 12 の裏面上とに、p 型非晶質シリコン層を形成する。続いて、n 型非晶質シリコン層 20 n 上に形成された被覆層を除去する。これにより、シリコン基板 12 の裏面上には、n 型非晶質シリコン層 20 n と、p 型非晶質シリコン層 20 p とが形成される。

[0190] なお、図 29 B に示すように、図 29 A に示す光電変換素子 10 D において、電極 22 n、22 p に代えて、電極 221 n、221 p を備えていてもよい。電極 221 n、221 p は、変形例 1 と同様、導電層 26 n、26 p 及び導電層 28 n、28 p に加え、導電層 30 n、30 p を備える。この場合も、図 29 A に示す光電変換素子 10 D と同様の製造方法を用い、p 型非晶質シリコン層 20 と、n 型非晶質シリコン層 20 n を形成した後、導電層 29、導電層 27、導電層 25 の順に成膜し、電極 22 n、22 p を形成する。

[0191] [変形例 9]

変形例 1 において、n 型非晶質シリコン層 20 n と導電層 30 n の間と、p 型非晶質シリコン層 20 p と導電層 30 p の間とのうち少なくとも一方に、導電層 30 n、30 p の主成分金属よりも酸化されやすい金属元素（例えばチタン等）を含む導電層をそれぞれ設けてもよい。この場合、n 型非晶質

シリコン20nと、導電層30nの酸化、及びp型非晶質シリコン20pと導電層30pの酸化が更に抑制され、接触抵抗が小さくなり、光電変換効率を向上させることができる。なお、チタンの代わりに、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのいずれか1つ以上の金属を用いてもよい。

[0192] [第2の実施の形態]

図30は、本発明の第2の実施の形態による光電変換素子50の構成を示す断面図である。光電変換素子50は、シリコン基板52と、非晶質膜54と、非晶質膜56と、電極58と、絶縁膜60と、電極62とを含む。

[0193] シリコン基板52は、n型単結晶シリコン基板である。シリコン基板52は、p型拡散層64pと、n型拡散層64nとを含む。

[0194] p型拡散層64pは、p型の不純物として、例えば、ボロン(B)を含む。ボロン(B)の最大濃度は、例えば、 $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{20} \text{ cm}^{-3}$ である。p型拡散層64pは、例えば、50~1000nmの厚みを有する。

[0195] n型拡散層64nは、シリコン基板52の光入射側の表面と反対側の裏面に接してシリコン基板52の面内方向に所望の間隔で配置される。n型拡散層64nは、n型の不純物として、例えば、リン(P)を含む。リン(P)の最大濃度は、例えば、 $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{20} \text{ cm}^{-3}$ である。n型拡散層64nは、例えば、50~1000nmの厚みを有する。

[0196] シリコン基板52についてのその他の説明は、シリコン基板12の説明と同じである。

[0197] 非晶質膜54は、シリコン基板52の光入射側の表面に接して配置される。非晶質膜54は、少なくとも非晶質相を含み、例えば、a-Si:Hからなる。非晶質膜54の膜厚は、例えば、1~20nmである。a-Si:Hの導電型はi型またはp型が好ましく、i型であることがより好ましい。シリコン基板52の表面はa-Si:Hによって効果的にパッシベーションさ

れるため、シリコン基板52表面付近での少数キャリアライフタイムが向上し、光電変換効率が向上する。

[0198] 非晶質膜56は、非晶質膜54に接して配置される。非晶質膜54は、少なくとも非晶質相を含み、例えば、窒化シリコンからなる。非晶質膜56の膜厚は、例えば、50~200nmである。a-Si:Hを含む非晶質膜54の上に更に窒化シリコンからなる非晶質膜56を成膜することにより、シリコン基板52の表面付近での少数キャリアライフタイムが更に向上し、光電変換効率が更に向上する。

[0199] 電極58は、非晶質膜54及び非晶質膜56を貫通してシリコン基板52のp型拡散層64pに接するとともに非晶質膜56上に配置される。電極58は、導電層58Aと、導電層58Bとを含む。導電層58Aは、p型拡散層64pに接する。導電層58Aは、第2金属の一例として、例えばチタンを含む。第2金属の一部は酸化していても良い。導電層58Aは、例えば、酸化チタンを含んでいても良い。導電層58Aの厚みは、例えば、0.1~10nmである。導電層58Bは、導電層58Aに接する。導電層58Bは、例えば、第1金属の一例として銀を主成分とする。導電層58Bは、銀以外の金属を含んでいてもよい。導電層58Bの厚みは、例えば、100~1000nmである。電極58がp型拡散層64に接するため、非常に低い接触抵抗が得られる。

[0200] 絶縁膜60は、シリコン基板52の裏面に接して配置される。絶縁膜60は、例えば、酸化シリコン、窒化シリコン、酸窒化シリコンおよび酸化アルミニウム等からなる。絶縁膜60は、例えば、50~1000nmの厚みを有する。

[0201] 電極62は、絶縁膜60を貫通してシリコン基板52のn型拡散層64nに接するとともに絶縁膜60を覆うように配置される。電極62は、導電層62Aと、導電層62Bとを含む。導電層62Aは、n型拡散層64nに接する。導電層62Aは、第2金属の一例として、例えばチタンを含む。第2金属の一部は酸化していても良い。導電層62Aは、例えば、酸化チタンを

含んでいても良い。導電層62Aの厚みは、例えば、0.1~10nmである。導電層62Bは、導電層62Aに接する。導電層62Bは、第1金属の一例としての銀を主成分とする。導電層62Bは、銀以外の金属を含んでいてもよい。導電層62Bの厚みは、例えば、100~1000nmである。

[0202] [光電変換素子の製造方法]

図31A~図31Gを参照しながら、光電変換素子50の製造方法について説明する。

[0203] 先ず、図31Aに示すように、シリコン基板52にn型拡散層64nを形成する。具体的には、先ず、シリコン基板52を準備する。続いて、シリコン基板52の裏面にレジストを塗布する。続いて、レジストをフォトリソグラフィ法でパターンニングし、レジストパターンを形成する。続いて、レジストパターンをマスクとしてPおよび砒素(As)等のn型不純物をシリコン基板52にイオン注入する。これによって、n型拡散層64nがシリコン基板52の裏面側に形成される。なお、イオン注入後、n型不純物を電気的に活性化するための熱処理を行ってもよい。イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法、イオンドーピング法等を用いてもよい。

[0204] 続いて、図31Bに示すように、シリコン基板52の裏面全体に絶縁膜60を形成する。絶縁膜60は、例えば、プラズマCVD法によって形成される。なお、絶縁膜60は、ALD(Atomic Layer Deposition)法および熱CVD法等によって形成されてもよい。

[0205] 続いて、図31Cに示すように、シリコン基板52にp型拡散層64pを形成する。具体的には、B、ガリウム(Ga)およびインジウム(In)等のp型不純物を光入射側からシリコン基板52にイオン注入する。これによって、p型拡散層64pがシリコン基板52の光入射側に形成される。なお、イオン注入後、p型不純物を電気的に活性化するための熱処理を行ってもよい。また、p型拡散層64pは、イオン注入に限らず、気相拡散法および固相拡散法等によって形成されてもよい。イオン注入法の代わりに、気相拡

散法、固相拡散法、プラズマドーピング法、イオンドーピング法等を用いてもよい。

[0206] 続いて、図31Dに示すように、シリコン基板52の受光面上に非晶質膜54を形成する。非晶質膜54は、例えば、プラズマCVDによって形成される。

[0207] 続いて、図31Eに示すように、非晶質膜54上に非晶質膜56を形成する。非晶質膜56は、例えば、プラズマCVDによって形成される。

[0208] 続いて、図31Fに示すように、導電層581A、621A及び導電層581B、621Bを形成する。導電層581A、621A及び導電層581B、621Bの形成方法は、例えば、以下のとおりである。

[0209] 先ず、非晶質膜56の全面にレジストを塗布する。続いて、レジストをフォトリソグラフィ法でパターンニングし、レジストパターンを形成する。続いて、レジストパターンをマスクとしてフッ酸と硝酸の混合液等を用いて非晶質膜56及び非晶質膜54の一部をエッチングする。続いて、レジストパターンを除去する。これにより、p型拡散層64pの一部が露出される。続いて、蒸着法またはスパッタリング法等を用いて、チタンの上に銀を積層した金属膜を非晶質膜56の全面に形成する。続いて、金属膜をパターンニングする。これにより、チタンからなる導電層581Aおよび、銀からなる導電層581Bが形成される。

[0210] 続いて、絶縁膜60の全面にレジストを塗布する。続いて、レジストをフォトリソグラフィ法でパターンニングし、レジストパターンを形成する。続いて、レジストパターンをマスクとして、フッ酸等を用いて、絶縁膜60の一部をエッチングし、レジストパターンを除去する。これにより、シリコン基板52のn型拡散層64nの一部が露出される。

[0211] 続いて、蒸着法またはスパッタリング法等を用いて、導電層621A及び導電層621Bを形成する。

[0212] 続いて、図31Fに示すように、導電層581A、621A、導電層581B、621Bを熱処理し、電極58、62を形成する。この熱処理により

、導電層581A、導電層621A、導電層581B、導電層621Bはそれぞれ、導電層58A、導電層62A、導電層58B、導電層62Bとなる。熱処理は、第1の実施の形態と同様に行われる。これにより、光電変換素子50が得られる。

[0213] 光電変換素子50においても、光電変換素子10と同様に、素子特性が向上する。光電変換素子50においては、シリコン基板52表面全体に設けられたp型拡散層64pによって、シリコン基板52の受光面側全体に空乏層が形成されるのと同時に、p型拡散層64pによる横方向の高いキャリア伝導を得ることで、光によって生成される電子・正孔対の分離を効率的に行うことができる。更に、シリコン基板52表面に設けた非晶質膜54（例えばi型a-Si:H）によって高いパッシベーション効果を得ることができる。非晶質膜54としてa-Si:Hを用いる場合、高温処理（例えば300℃以上）によってパッシベーション性能が低下してしまうが、光電変換素子50においては、250℃以下の低温プロセスにて低い接触抵抗が得られる。

[0214] なお、光電変換素子50は、p型拡散層64pに代えてn型拡散層を備え、n型拡散層64nに代えてp型拡散層を備えていてもよい。また、光電変換素子50において、シリコン基板52の導電型はp型であってもよい。

[0215] [変形例1]

図32は、本実施の形態の変形例1に係る光電変換装置50Aの構成を示す断面図である。光電変換装置50Aは、電極58及び電極62に代えて、電極582及び電極622を備える点で光電変換装置50と異なる。電極582及び電極622のそれぞれは、導電層58A、62A、及び導電層58B、62Bに加えて、導電層58C、62Cを備える。導電層58Cは導電層58Aに含まれる第2金属よりも酸化されにくい金属の一例として、例えば銀を主成分として含む。導電層62Cは、導電層62Aに含まれる第2金属よりも酸化されにくい金属の一例として、例えば銀を主成分として含む。導電層58C、62Cの厚みは、例えば、50~1000nmである。

[0216] (製造方法)

光電変換装置50Aの製造方法は、以下の通りである。まず光電変換素子10と同様に図31Eまでの工程を実施して非晶質膜54上に非晶質膜56を形成する。

[0217] 次に、図33Aに示すように、図31Fにおける工程と同様にしてp型拡散層64pの一部を露出させた後、蒸着法またはスパッタリング法等を用いて、銀からなる導電層581C、チタンからなる導電層581A、銀からなる導電層581Bを順に形成する。

[0218] 次に、図31Fにおける工程と同様にして、絶縁膜60の一部をエッチングしてシリコン基板52のn型拡散層64nの一部を露出させた後、蒸着法またはスパッタリング法等を用いて、銀からなる導電層621C、チタンからなる導電層621A、及び、銀からなる導電層621Bを形成する。

[0219] そして、図33Bに示すように、フォトリソグラフィ法等を用いることによって、導電層581C、導電層581A、及び、導電層581Bをパターンニングした後、第1の実施の形態と同様に熱処理を行う。これにより、導電層581C、導電層581A、導電層581B、導電層621C、導電層621A、導電層621Bは、それぞれ、導電層58C、導電層58A、導電層58B、導電層62C、導電層62A、導電層62Bとなり、電極582、電極622が形成される。

[0220] 光電変換装置50Aにおいても、光電変換装置50と同様に、高いパッシベーション性能と高いキャリア収集効率を得られ、高い光電変換効率を得られる。また、光電変換装置50よりも、電極と半導体層との接触抵抗が更に低減され、光電変換効率を向上させることができる。なお、光電変換装置50Aにおいて、p型拡散層64pに代えてn型拡散層を備え、n型拡散層64nに代えてp型拡散層を備えていてもよい。また、光電変換装置50Aにおいて、シリコン基板52の導電型はp型であってもよい。また、本実施の形態においては、電極582、622の両方に第2金属を含む導電層（導電層58A、62A）を形成したが、電極582、622のうちいずれか一方

だけに第2金属を含む導電層（導電層58A、62A）を設けてもよい。また、導電層58A、62Aの両方を省略しても光電変換素子として機能できる。

[0221] [変形例2]

図34Aは、本実施の形態の変形例2に係る光電変換素子50Bの概略構成を示す断面図である。光電変換素子50Bは、光電変換素子50と比べて、非晶質膜54の代わりに、非晶質膜70及び非晶質膜72を備える。また、光電変換素子50Bは、光電変換素子50と比べて、電極58の代わりに、電極76を備える。

[0222] 非晶質膜70は、少なくとも非晶質相を含み、例えば、a-Siからなる。非晶質膜70は、i型a-Siからなることが好ましいが、非晶質膜72に含まれるp型不純物の濃度よりも低い濃度のp型不純物を含んでいてもよい。非晶質膜70は、例えば、5nm～20nmの膜厚を有する。非晶質膜70は、シリコン基板50のp型拡散層64pに接してp型拡散層64p上に配置され、シリコン基板52をパッシベーションする。これにより、シリコン基板52表面付近の少数キャリアライフタイムが向上し、光電変換効率が向上する。なお、非晶質膜70は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜70は、例えば、a-Si:Hと共に微細なSi結晶を含んでいてもよい。

[0223] 非晶質膜72は、少なくとも非晶質相を含み、例えば、p型a-Si:Hからなる。非晶質膜72は、例えば、1～30nmの膜厚を有する。非晶質膜72は、非晶質膜70に接して非晶質膜70上に配置される。これにより、シリコン基板52表面付近の少数キャリアライフタイムが更に向上し、光電変換効率が更に向上する。尚、非晶質膜72は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜72は、例えば、p型a-Si:Hと共に微細なSi結晶を含んでいてもよい。

[0224] 電極76は、非晶質膜56を貫通して非晶質膜72に接し、非晶質膜56上に配置される。電極76は、導電層76Aと、導電層76Bとを含む。導

電層 76A は、非晶質膜 72 に接する。導電層 76A は、第 2 金属の一例として、例えばチタンを含む。第 2 金属の一部は酸化されていても良い。つまり、導電層 76A は、例えば、酸化チタンを含んでいてもよい。導電層 76A の厚みは、例えば、0.1~10nm である。導電層 76B は、導電層 76A に接する。導電層 76B は、第 1 金属の一例としての銀を主成分とする。導電層 76B は、銀以外の金属を含んでいてもよい。導電層 76B の厚みは、例えば、100~1000nm である。

[0225] 光電変換素子 50B の製造方法は、光電変換素子 50 の製造方法のうち、非晶質膜 54 を形成する工程を、非晶質膜 70 及び非晶質膜 72 を形成する工程に変更し、且つ、電極 58 を形成する工程を、電極 76 を形成する工程に変更すればよい。電極 76 を形成する際、非晶質膜 56 をエッチングして非晶質膜 72 でエッチングを止めることによって、非晶質膜 56 に開口部を形成する。続いて、スパッタ法または蒸着法等を用いてチタン、銀を順に堆積した後、フォトリソグラフィ法等を用いてパターンニングし、熱処理することによって、チタンを含む導電層 76A、銀を主成分とする導電層 76B を形成して電極 76 を形成する。

[0226] なお、図 34B に示すように、光電変換素子 50B において、電極 62、76 に代えて、電極 622、761 を備えてもよい。電極 622、761 は、それぞれ、導電層 62A、76A と導電層 62B、76B に加え、さらに導電層 62C、76C を含む。導電層 62C は導電層 62A に含まれる第 2 金属よりも酸化されにくい金属の一例として、例えば銀を主成分として含む。導電層 76C は、導電層 76A に含まれる第 2 金属よりも酸化されにくい金属の一例として、例えば銀を主成分として含む。導電層 62C、76C の厚みは、例えば、50~1000nm である。

[0227] なお、光電変換素子 50B は、非晶質膜 70 を備えていなくてもよい。光電変換素子 50A においては、p 型拡散層 64p を n 型拡散層に代え、n 型拡散層 64n を p 型拡散層に代え、非晶質膜 72 を n 型 a-Si:H からなるものに代えてもよい。シリコン基板 52 の導電型を p 型に変更してもよい。

。

[0228] 光電変換装置50Bは、電極76が直接シリコン基板52に接することがなく、シリコン基板52表面が非晶質膜70で被覆されているため、光電変換装置50Aに比べて更に良好なパッシベーション特性が得られる。この結果、光電変換効率を更に向上させることができる。なお、本変形例においては、電極62、76の両方に第2金属を含む導電層を設けたが、電極62、76のいずれか一方に第2金属を含む導電層を設けてもよい。また、第2導電層を省略しても、光電変換素子として機能する。

[0229] [第3の実施の形態]

図35は、本発明の第3の実施の形態による光電変換素子80の概略構成を示す断面図である。光電変換素子80は、光電変換素子50（図30参照）のシリコン基板52をシリコン基板82に代え、絶縁膜60を非晶質膜84、86に代え、電極62を電極88に代えたものである。その他は、光電変換素子50と同じである。

[0230] シリコン基板82は、シリコン基板52のn型拡散層64nをn型拡散層90nに代えたものである。その他は、シリコン基板52と同じである。

[0231] n型拡散層90nは、シリコン基板82の光入射側と反対側の裏面全体に接してシリコン基板82中に配置される。n型拡散層90nは、n型拡散層64nと同じ厚みを有するとともに、n型拡散層64nのn型不純物と同じ濃度のn型不純物を含む。

[0232] 非晶質膜84は、少なくとも非晶質相を含み、例えば、i型a-Si:Hまたはn型a-Si:Hからなる。また、非晶質膜84の膜厚は、例えば、1~20nmである。非晶質膜84は、シリコン基板82の光入射側と反対側の裏面に接してシリコン基板82上に配置される。

[0233] 非晶質膜86は、少なくとも非晶質相を含み、例えば、窒化シリコンからなる。また、非晶質膜86の膜厚は、例えば、50~200nmである。

[0234] 電極88は、非晶質膜84、86を貫通してn型拡散層90nに接し、非晶質膜86上に配置される。電極88は、導電層88Aと、導電層88Bと

を含む。導電層 88 A は、n 型拡散層 90 n に接する。導電層 88 A は、第 2 金属の一例として、例えばチタンを含む。第 2 金属の一部は酸化されていても良い。導電層 88 A は、例えば、酸化チタンを含んでいてもよい。導電層 88 A の厚みは、例えば、0.1~10 nm である。導電層 88 B は、導電層 88 A に接する。導電層 88 B は、第 1 金属の一例としての銀を主成分とする。導電層 88 B は、銀以外の金属を含んでいてもよい。導電層 88 B の厚みは、例えば、100~1000 nm である。

[0235] 光電変換素子 80 においては、シリコン基板 82 の光入射側の表面は、非晶質膜 54 によってパッシベーションされ、シリコン基板 82 の裏面は、非晶質膜 84 によってパッシベーションされる。これにより、高い光電変換効率が得られる。なお、シリコン基板 80 の裏面側から光を入射してもよい。

[0236] [光電変換素子の製造方法]

図 36 A~36 F を参照しながら、光電変換素子 80 の製造方法について説明する。

[0237] 先ず、図 36 A に示すように、シリコン基板 82 に n 型拡散層 90 n を形成する。具体的には、P および砒素 (As) 等の n 型不純物をシリコン基板 82 にイオン注入して、n 型拡散層 90 n をシリコン基板 82 の裏面側に形成する。なお、イオン注入後、n 型不純物を電気的に活性化するための熱処理を行ってもよい。イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法、イオンドーピング法等を用いてもよい。

[0238] 続いて、図 36 B に示すように、シリコン基板 82 に p 型拡散層 64 p を形成する。具体的には、B、ガリウム (Ga) およびインジウム (In) 等の p 型不純物を光入射側からシリコン基板 82 にイオン注入する。これによって、p 型拡散層 64 p がシリコン基板 82 の光入射側に形成される。なお、イオン注入後、p 型不純物を電気的に活性化するための熱処理を行ってもよい。また、p 型拡散層 64 p は、イオン注入に限らず、気相拡散法および固相拡散法等によって形成されてもよい。

[0239] 続いて、図 36 C に示すように、シリコン基板 82 の受光面上に非晶質膜

54、56を形成する。非晶質膜54、56は、例えば、プラズマCVDによって形成される。

[0240] 続いて、図36Dに示すように、非晶質膜84、86をシリコン基板82の裏面に順次積層する。非晶質膜84、86は、例えば、プラズマCVDによって形成される。

[0241] 続いて、図36Eに示すように、導電層581A、881A及び導電層581B、881Bを形成する。導電層581A、881A及び導電層581B、881Bの形成方法は、例えば、以下のとおりである。

[0242] 先ず、非晶質膜56の全面にレジストを塗布する。続いて、レジストをフォトリソグラフィ法でパターニングし、レジストパターンを形成する。続いて、レジストパターンをマスクとして非晶質膜56及び非晶質膜54の一部をエッチングする。続いて、レジストパターンを除去する。これにより、p型拡散層64pの一部が露出される。続いて、蒸着法およびスパッタリング法等を用いて、チタンからなる導電層及び銀からなる導電層を形成する。続いて、チタンからなる導電層及び銀からなる導電層をパターニングする。これにより、導電層581A及び導電層581Bが形成される。

[0243] 続いて、非晶質膜86の全面にレジストを塗布する。続いて、レジストをフォトリソグラフィ法でパターニングし、レジストパターンを形成する。続いて、レジストパターンをマスクとして非晶質膜86および非晶質膜84の一部をエッチングし、レジストパターンを除去する。これにより、シリコン基板82のn型拡散層90nの一部が露出される。

[0244] 続いて、蒸着法およびスパッタリング法等を用いて、例えばチタンからなる導電層及び銀からなる導電層を形成する。続いて、チタンからなる導電層及び銀からなる導電層をパターニングする。これにより、導電層881A及び導電層881Bが形成される。

[0245] 続いて、図36Fに示すように、熱処理を行うことにより、導電層581A、導電層581B、導電層881A、導電層881Bを、それぞれ、チタンを含む導電層58A、銀を主成分とする導電層58B、チタンを含む導電

層 88 A、銀を主成分とする導電層 88 B とし、電極 58、88 を形成する。熱処理は、第 1 の実施の形態と同様にして行われる。これにより、図 36 F に示すように、光電変換素子 80 が得られる。

[0246] なお、図 37 に示すように、光電変換素子 80 において、電極 58、88 に代えて電極 582、882 を備えていてもよい。電極 582 は、導電層 58 A、導電層 58 B に加え、さらに導電層 58 C を含む。電極 882 は、導電層 88 A、導電層 88 B に加え、さらに導電層 88 C を含む。導電層 58 C は導電層 58 A に含まれる第 2 金属よりも酸化されにくい第 3 金属の一例として、例えば銀を主成分として含む。導電層 88 C は、導電層 88 A に含まれる第 2 金属よりも酸化されにくい第 3 金属の一例として、例えば銀を主成分として含む。導電層 58 C、88 C の厚みは、例えば、50~1000 nm である。この場合には、図 36 E の工程において、p 型導電層 64 p の一部を露出後、蒸着法又はスパッタリング法等を用いて、例えば、銀、チタン、銀を順に堆積し、n 型導電層 90 n の一部を露出後、蒸着法またはスパッタリング法等によって、例えば、銀、チタン、銀の順に堆積する。その後、図 36 E の工程と同様に、パターニングを行い、図 36 F の工程と同様に熱処理を行うことにより、導電層 58 C、導電層 58 A および導電層 58 B からなる電極 58 と、導電層 88 C、導電層 88 A 及び導電層 88 B からなる電極 88 が形成される。

[0247] 光電変換装置 80 は、シリコン基板 82 の光入射側の表面は、非晶質膜 54 によって効果的にパッシベーションされ、シリコン基板 82 の裏面は、非晶質膜 84 によって効果的にパッシベーションされる。この結果、極めて良好なパッシベーション特性が得られるため、光電変換効率を向上させることができる。

[0248] なお、光電変換素子 80 においては、p 型拡散層 64 p を n 型拡散層に代え、n 型拡散層 90 n を p 型拡散層に代えてもよい。この場合、非晶質膜 54 は、i 型 a-Si:H または n 型 a-Si:H からなり、非晶質膜 84 は、i 型 a-Si:H または p 型 a-Si:H からなる。なお、本実施の形態

においては、電極 58、88 の両方に第 2 金属を含む導電層を設けたが、電極 58、88 のいずれか一方に第 2 金属を含む導電層を設けてもよい。同様に、電極 582、882 のいずれか一方に第 2 金属を含む導電層を設けてもよい。また、第 2 金属を含む導電層を省略しても、光電変換素子として機能する。

[0249] [変形例 1]

図 38A は、本実施の形態の変形例 1 に係る光電変換素子 80A の概略構成を示す断面図である。光電変換素子 80A は、光電変換素子 80 と比べて、非晶質膜 54 の代わりに、非晶質膜 70 及び非晶質膜 72 を備える。非晶質膜 84 の代わりに、非晶質膜 94 及び非晶質膜 96 を備える。電極 58 の代わりに、電極 76 を備える。電極 88 の代わりに、電極 98 を備える。非晶質膜 70、非晶質膜 72、非晶質膜 56、電極 76、導電層 76A、導電層 76B に関する説明は、第 2 の実施の形態の変形例 2 と同様である。

[0250] 非晶質膜 94 は、少なくとも非晶質相を含み、例えば、 i 型 $a-Si:H$ または n 型 $a-Si:H$ からなる。 i 型 $a-Si:H$ の方が好ましい。非晶質膜 94 は、シリコン基板 82 の裏面に接してシリコン基板 82 の裏面上に配置される。

[0251] 非晶質膜 96 は、少なくとも非晶質相を含み、例えば、 n 型 $a-Si:H$ からなる。非晶質膜 96 は、非晶質膜 94 に接して非晶質膜 94 1 上に配置される。

[0252] 電極 98 は、非晶質膜 86 を貫通して非晶質膜 96 に接し、非晶質膜 86 上に配置される。電極 98 は、導電層 98A と、導電層 98B とを含む。導電層 98A は、非晶質膜 96 に接する。導電層 98A は、第 2 金属の一例として、例えばチタンを含む。導電層 98A の厚みは、例えば、 $0.1 \sim 10$ nm である。導電層 98B は、導電層 98A に接する。導電層 98B は、第 1 金属の一例としての銀を主成分とする。導電層 98B は、銀以外の金属を含んでいてもよい。導電層 98B の厚みは、例えば、 $100 \sim 1000$ nm である。

- [0253] 光電変換素子 80A の製造方法は、光電変換素子 80 の製造方法のうち、非晶質膜 54 を形成する工程を、非晶質膜 70 及び非晶質膜 72 を形成する工程に変更し、非晶質膜 84 を形成する工程を、非晶質膜 94 及び非晶質膜 96 を形成する工程に変更し、電極 58 を形成する工程を、電極 76 を形成する工程に変更し、電極 88 を形成する工程を、電極 98 を形成する工程に変更すればよい。
- [0254] なお、図 38B に示すように、光電変換素子 80A において、電極 76、98 に代えて電極 761、981 を備えていてもよい。電極 761 は、導電層 76A、導電層 76B に加え、さらに導電層 76C を含む。また、電極 981 は、導電層 98A、導電層 98B に加え、さらに導電層 98C を含む。導電層 76C は、導電層 76A に含まれる第 2 金属よりも酸化されにくい金属の一例として、例えば、銀を主成分として含む。導電層 98C は、導電層 98A に含まれる第 2 金属よりも酸化されにくい金属の一例として、例えば銀を主成分として含む。導電層 76C、98C の厚みは、例えば、50～1000nm である。
- [0255] 図 38A、38B の構成では、電極 76、761 とシリコン基板 82 の間には非晶質膜 70、72 が形成され、電極 98、981 とシリコン基板 82 の間には非晶質膜 94、96 が形成されているため、図 35 及び図 37 に示す光電変換素子 80 と比べ、より高いパッシベーション効果が得られる。
- [0256] 光電変換素子 80A は、非晶質膜 70、94 を備えていなくてもよい。光電変換素子 80A においては、p 型拡散層 64p を n 型拡散層に代え、n 型拡散層 90n を p 型拡散層に代え、非晶質膜 72 を n 型 a-Si:H からなるものに代え、非晶質膜 96 を p 型 a-Si:H からなるものに代えてもよい。シリコン基板 82 の導電型を p 型に変更してもよい。また、図 38A の構成では、電極 76、98 の両方に第 2 金属を含む導電層を設けたが、電極 76、98 のいずれか一方に第 2 金属を含む導電層を設けてもよい。同様に、図 38B の構成においても、電極 761、981 のいずれか一方に第 2 金属を含む導電層を設けてもよい。また、第 2 金属を含む導電層を省略しても

、光電変換素子として機能する。

[0257] [変形例 2]

図 39 A は、第 3 の実施の形態の変形例 2 に係る光電変換素子 80 B の概略構成を示す縦断面図である。光電変換素子 80 B は、光電変換素子 80 と比べて、非晶質膜 54 の代わりに、非晶質膜 70 及び非晶質膜 72 を備える。電極 58 の代わりに、電極 76 を備える。

[0258] 光電変換素子 80 B の製造方法は、光電変換素子 80 の製造方法のうち、図 36 C において非晶質膜 54 を形成する工程を、非晶質膜 70 及び非晶質膜 72 を形成する工程に変更し、図 36 E において電極 58 を形成する工程を、電極 76 を形成する工程に変更すればよい。

[0259] なお、図 39 B に示すように、光電変換素子 80 B において、電極 76、88 に代えて電極 761、882 を備えてもよい。電極 761 は、導電層 76 A、76 B に加え、さらに導電層 76 C を含む。また、電極 882 は、導電層 88 A、88 B に加え、さらに導電層 88 C を含む。導電層 76 C は、導電層 76 A に含まれる第 2 金属よりも酸化されにくい第 3 金属の一例として、例えば銀を主成分として含む。導電層 88 C は、導電層 88 A に含まれる第 2 金属よりも酸化されにくい第 3 金属の一例として、例えば銀を主成分として含む。導電層 76 C、88 C の厚みは、例えば、50~1000 nm である。

[0260] 図 39 A 及び 39 B においては、シリコン基板 82 の受光面側は非晶質膜 70、72 で覆われているため、非常に高いパッシベーション効果が得られる。一方、シリコン基板 82 の裏面側は、シリコン基板表面の大部分が非晶質膜 84 によってパッシベートされ、電極 88、882 は、n 型拡散層 90 n に直接接して設けられることにより、非常に低い接触抵抗と高いパッシベーション効果が得られる。従って、シリコン基板 82 中の過剰キャリア密度が裏面側に比べて高くなる受光面側においては、裏面側よりも高いパッシベーション特性を有する。さらに、過剰キャリア密度が受光面側よりも低くなる裏面側においては、高いパッシベーション特性を殆ど損なうことなく低い

接触抵抗を実現することができるので、光電変換効率をより向上させることができる。

[0261] 光電変換素子80Bは、非晶質膜70を備えていなくてもよい。光電変換素子80Bにおいては、p型拡散層64pをn型拡散層に代え、n型拡散層90nをp型拡散層に代え、非晶質膜72をn型a-Si:Hからなるものに代えてもよい。シリコン基板82の導電性をp型に変更してもよい。また、図39Aの構成では、電極76、88の両方に第2金属を含む導電層を設けたが、電極76、88のいずれか一方に第2金属を含む導電層を設けてもよい。同様に、図39Bの構成においても、電極761、882のいずれか一方に第2金属を含む導電層を設けても良い。また、第2金属を含む導電層を省略しても、光電変換素子として機能する。

[0262] [第4の実施の形態]

図40は、本発明の実施の形態に係る光電変換素子100の概略構成を示す断面図である。光電変換素子100は、シリコン基板101、絶縁層105、絶縁層106、絶縁層107、電極110n、及び電極110pを備える。

[0263] 絶縁層105、106は、例えば酸化シリコンからなる。絶縁層107は、例えば窒化シリコンからなる。

[0264] シリコン基板101は、n型単結晶シリコン基板である。シリコン基板101は、n型拡散層102と、n型拡散層104nと、p型拡散層104pとを含む。

[0265] p型拡散層104pは、p型の不純物として、例えば、ボロン(B)を含む。n型拡散層102、104nは、n型の不純物として、例えば、リン(P)を含む。

[0266] 電極110nは、導電層110An、導電層110Bnと、導電層110Cnとを含む。また、電極110pは、導電層110Apと、導電層110Bpと、導電層110Cpとを含む。

[0267] 導電層110Cn、110Cpは、第3金属の一例として、例えば銀を主

成分として含む。導電層110A_n、110A_pは、第2金属の一例として、例えばチタンを含む。導電層110B_n、110B_pは、第1金属の一例として、例えば銀を主成分として含む。

[0268] (製造方法)

図41A~41Eを参照しながら、光電変換素子100の製造方法について説明する。図41Aに示すように、シリコン基板101表面に、例えばイオン注入法を用いて、P、As等のドナー不純物をイオン注入することにより、シリコン基板101表面にn型拡散層102を形成する。

[0269] 次に、n型拡散層102とは反対側のシリコン基板101の裏面に、例えばフォトリソグラフィ法等を用いてレジストパターンを形成後、P、As等のドナー不純物をイオン注入することにより、n型拡散層104_nを形成する。

[0270] レジストを除去した後、例えばフォトリソグラフィ法等を用いてレジストパターンを形成し、B(ボロン)等のアクセプタ不純物をイオン注入することにより、p型拡散層104_pを形成する。その後、レジストを除去する。なお、このとき、不純物を活性化させるための熱処理を行ってもよい。また、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法、イオンドーピング法等を用いてもよい。

[0271] 次に、熱酸化処理を行うことにより、図41Bに示すように、酸化シリコンからなる絶縁層106、108をn型拡散層104_nの表面に形成する。続いて、LP-CVD法、プラズマCVD法等を用いて、例えば窒化シリコンからなる絶縁層107、109を、それぞれ絶縁層106、108の表面に形成する。窒化シリコンの代わりに酸化シリコン、酸窒化シリコン等を用いても良い。これにより、シリコン基板101の裏面には、絶縁層108と絶縁層109の積層膜からなる絶縁層105が形成される。尚、絶縁層106、108を省略することもできる。

[0272] なお、図41Cに示すように、シリコン基板101の表面だけに、窒化シリコンからなる絶縁層107を形成し、シリコン基板101の裏面には、酸

化シリコンからなる絶縁層105を形成してもよい。

[0273] 次に、図41Dに示すように、例えばフォトリソグラフィ法等を用いて、絶縁層105の一部に開口部105aを形成し、n型拡散層104n及びp型拡散層104pの一部を露出させる。

[0274] 続いて、図41Eに示すように、真空蒸着法又はスパッタ法等を用いて、例えば、銀、チタン、銀をこの順に積層した積層膜を成膜する。そして、フォトリソグラフィ法等を用いて、当該積層膜をパターニングする。その後、熱処理を行うことにより、電極110n、110pが形成され、光電変換素子100が得られる。

[0275] なお、電極110nは、銀からなる導電層110Anと、チタンを含む導電層110Bnと、銀からなる導電層110Cnとを含み、電極110pは、銀からなる導電層110Apと、チタンを含む導電層110Bpと、銀からなる導電層110Cpとを含む。導電層110Bn、110Bpは酸素を含んでいてもよい。

[0276] 光電変換素子100においても、光電変換装置10と同様に、電極110n、110pと半導体層（n型拡散層104n及びp型拡散層104p）との接触抵抗が低減され、光電変換効率が向上する。また、導電層110Bn、110Bpが高い反射率を有する材料（たとえば、銀）からなるため、シリコン基板101を透過する光を効果的に反射することにより、光電変換効率が向上する。

[0277] なお、光電変換素子100は、p型拡散層104pに代えてn型拡散層を備え、n型拡散層104nに代えてp型拡散層を備えていてもよい。また、光電変換素子100において、シリコン基板101の導電型はp型であってもよい。また、本実施の形態においては、電極110n、110pが、それぞれ、3つの導電層110An、導電層110Bn、導電層110Cn、および、導電層110Ap、導電層110Bp、導電層110Cpからなる例を説明したが、導電層110Cnおよび導電層110Cpを省略することもできる。また、電極110n、110pの両方に導電層110An、110

A pを形成する代わりに、電極110n、110pのうちいずれか一方だけに導電層110An、110Apを設けてもよい。導電層110Anおよび導電層110pの両方を省略しても光電変換素子として機能することはできる。

[0278] [第5の実施の形態]

図42は、本発明の実施の形態に係る光電変換素子200の概略構成を示す断面図である。光電変換素子200は、シリコン基板201、非晶質膜202、非晶質膜203、非晶質膜204、非晶質膜205、導電性金属酸化物層206、207、及び電極208、209を含む。

[0279] シリコン基板201は、n型単結晶シリコン基板である。電極208は、導電層208Aと、導電層208Bと、導電層208Cとを含む。電極209は、導電層209Aと、導電層209Bと、導電層209Cとを含む。導電層208C、209Cは、第3金属の一例として、例えば銀を主成分として含む。導電層208A、209Aは、第2金属の一例として、例えばチタンを含む。導電層208A、209Aは、第1金属の一例として、例えば銀を主成分として含む。

[0280] 非晶質膜204は、少なくとも非晶質相を含み、例えば、a-Si:Hからなる。非晶質膜204は、i型a-Si:Hからなることが好ましいが、非晶質膜205に含まれるp型不純物の濃度よりも低い濃度のp型不純物を含んでいてもよい。非晶質膜204は、例えば、1nm~20nmの膜厚を有する。非晶質膜204は、シリコン基板201に接して配置され、シリコン基板201を効果的にパッシベーションする。これにより、シリコン基板201の少数キャリアライフタイムが向上し、光電変換効率が向上する。なお、非晶質膜204は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜204は、例えば、a-Si:Hと共に微細なシリコン結晶を含んでいてもよい。

[0281] 非晶質膜205は、少なくとも非晶質相を含み、例えば、p型a-Si:Hからなる。非晶質膜205は、例えば、1~30nmの膜厚を有する。非

晶質膜 205 は、非晶質膜 204 に接して非晶質膜 204 上に配置される。これにより、シリコン基板 201 の少数キャリアライフタイムが更に向上し、光電変換効率が更に向上する。なお、非晶質膜 205 は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜 72 は、例えば、p 型 a-Si : H と共に微細なシリコン結晶を含んでいてもよい。

[0282] 非晶質膜 202 は、少なくとも非晶質相を含み、例えば、a-Si : H からなる。非晶質膜 202 は、i 型 a-Si : H からなることが好ましいが、非晶質膜 203 に含まれる n 型不純物の濃度よりも低い濃度の n 型不純物を含んでいてもよい。非晶質膜 202 は、例えば、1 nm ~ 20 nm の膜厚を有する。非晶質膜 202 は、シリコン基板 201 に接して配置され、シリコン基板 201 を効果的にパッシベーションする。これにより、シリコン基板 201 の少数キャリアライフタイムが向上し、光電変換効率が向上する。なお、非晶質膜 202 は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜 202 は、例えば、a-Si : H と共に微細なシリコン結晶を含んでいてもよい。

[0283] 非晶質膜 203 は、少なくとも非晶質相を含み、例えば、n 型 a-Si : H からなる。非晶質膜 203 は、例えば、1 ~ 30 nm の膜厚を有する。非晶質膜 203 は、非晶質膜 202 に接して非晶質膜 202 上に配置される。これにより、シリコン基板 201 の少数キャリアライフタイムが更に向上し、光電変換効率が更に向上する。尚、非晶質膜 203 は、非晶質相を含む限り、結晶相を含んでいてもよい。非晶質膜 203 は、例えば、n 型 a-Si : H と共に微細なシリコン結晶を含んでいてもよい。

[0284] 導電性金属酸化物層 206, 207 は、例えば、ITO (インジウム錫酸化物)、IWO (インジウムタングステン酸化物)、亜鉛酸化物、又は錫酸化物等からなる。なお、導電性金属酸化物層 206, 207 の材料は必ずしも同じである必要はない。

[0285] (製造方法)

図 43A ~ 43D を参照しながら、光電変換素子 200 の製造方法につい

て説明する。尚、図示していないが、シリコン基板201の表面（受光面、または、受光面および裏面の両面）にはテクスチャ構造を形成しておいても良い。

[0286] 図43Aに示すように、シリコン基板201の一方の面に、例えばプラズマCVD法を用いて、非晶質膜202を成膜し、続いて、非晶質膜202の上に非晶質膜203を成膜する。次に、非晶質膜202とは反対側のシリコン基板201の面に、例えばプラズマCVD法を用いて、非晶質膜204を成膜し、続いて、非晶質膜204の上に非晶質膜205を成膜する。

[0287] 続いて、図43Bに示すように、例えばスパッタ法等を用いて、非晶質膜203の表面に導電性金属酸化物層206を形成し、続いて、非晶質膜205の表面に導電性金属酸化物層207を形成する。なお、スパッタ法に代えて、真空蒸着法、イオンプレーティング法、リモートプラズマ堆積法等を用いてもよい。

[0288] 次に、図43Cに示すように、例えば真空蒸着法を用いて、導電性金属酸化物層207の上に、例えば、銀、チタン、銀をこの順に成膜する。同様に、導電性金属酸化物層206の上に、例えば、銀、チタン、銀をこの順に成膜する。なお、真空蒸着法に代えて、スパッタ法、塗布法等を用いてもよい。

[0289] 続いて、例えばフォトリソグラフィ法等を用いて、導電性酸化物層207上の銀、チタン、銀からなる積層膜と、導電性酸化物層206上の銀、チタン、銀からなる積層膜とをパターニングする。その後、第1の実施の形態と同様にして熱処理を行うことにより、銀を主成分として含む導電層208C、チタンを含む導電層208A、銀を主成分として含む導電層208Bからなる電極208、および、銀を主成分として含む導電層209C、チタンを含む導電層209A、銀を主成分として含む導電層209Bからなる電極209が形成され、光電変換素子200が得られる。

[0290] なお、図44に示すように、光入射面とは反対側の電極209はパターニングしなくてもよい。この場合には、シリコン基板201を透過する光が電

極209で反射されてシリコン基板201に再入射することにより、光電変換効率を向上させることができる。

[0291] 光電変換素子200においては、導電層208C、209Cがそれぞれ導電性金属酸化物層206、207に接するため、熱処理時に導電層208C、209Cが酸化されやすくなるが、第2金属を含む導電層208A、209Aを備えることにより、導電層208C、209Cの酸化による高抵抗化を抑制することができる。従って、光電変換素子200においても、第1の実施の形態と同様、電極208、209と導電性金属酸化物層206、207との接触抵抗が低減され、光電変換効率を向上させることができる。更に、導電層208C、209Cの酸化を抑制することによって、導電層208C、209Cとして反射率の高い材料（例えば、銀等）を採用することができる。従って、更に光電変換効率を向上することができる。

[0292] なお、光電変換素子200は、p型非晶質膜205に代えてn型非晶質膜を備え、n型非晶質膜203に代えてp型非晶質膜を備えていてもよい。また、光電変換素子200において、シリコン基板201の導電型はp型であってもよい。また、本実施の形態においては、電極208、209の両方に導電層208A、209Aを形成したが、電極208、209のうちいずれか一方だけに導電層208A、209Aを設けてもよい。また、電極208、209の各々は、導電層208C、209Cを省略することもできる。

[0293] [第6の実施の形態]

図45は、本発明の実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。図33を参照して、光電変換モジュール1000は、複数の光電変換素子1001と、カバー1002と、出力端子1003、1004とを備える。

[0294] 複数の光電変換素子1001は、アレイ状に配置され、直列に接続される。直列に接続する代わりに、並列接続、または、直列と並列を組み合わせた接続を行ってもよい。複数の光電変換素子1001の各々は、光電変換素子10、10A、10B、10C、50、50A、50B、80、80A、8

0 B, 1 0 0, 2 0 0のいずれかからなる。

[0295] カバー 1 0 0 2 は、耐候性のカバーからなり、複数の光電変換素子 1 0 0 1 を覆う。カバー 1 0 0 2 は、例えば、光電変換素子 1 0 0 1 の受光面側に設けられた透明基材（例えばガラス等）と、前記光電変換素子 1 0 0 1 の受光面側とは反対の裏面側に設けられた裏面基材（例えば、ガラス、樹脂シート等）と、前記透明基材と前記樹脂基材との間の隙間を埋める封止材（例えば E V A 等）とを含む。

[0296] 出力端子 1 0 0 3 は、直列に接続された複数の光電変換素子 1 0 0 1 の一方端に配置される光電変換素子 1 0 0 1 に接続される。

[0297] 出力端子 1 0 0 4 は、直列に接続された複数の光電変換素子 1 0 0 1 の他方端に配置される光電変換素子 1 0 0 1 に接続される。

[0298] 上述したように、光電変換素子 1 0, 1 0 A, 1 0 B, 1 0 C, 5 0, 5 0 A, 5 0 B, 8 0, 8 0 A, 8 0 B, 1 0 0, 2 0 0 は、素子特性が向上している。従って、光電変換モジュール 1 0 0 0 の性能を向上させることができる。

[0299] なお、第 6 の実施の形態による光電変換モジュールは、図 4 5 に示す構成に限らず、光電変換素子 1 0, 1 0 A, 1 0 B, 1 0 C, 5 0, 5 0 A, 8 0, 8 0 A, 8 0 B, 1 0 0, 2 0 0 のいずれかを用いる限り、どのような構成であってもよい。

[0300] [第 7 の実施の形態]

図 4 6 は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。図 4 6 を参照して、太陽光発電システム 1 1 0 0 は、光電変換モジュールアレイ 1 1 0 1 と、接続箱 1 1 0 2 と、パワーコンディショナー 1 1 0 3 と、分電盤 1 1 0 4 と、電力メーター 1 1 0 5 とを備える。

[0301] 接続箱 1 1 0 2 は、光電変換モジュールアレイ 1 1 0 1 に接続される。パワーコンディショナー 1 1 0 3 は、接続箱 1 1 0 2 に接続される。分電盤 1 1 0 4 は、パワーコンディショナー 1 1 0 3 および電気機器 1 1 1 0 に接続

される。電力メーター 1105 は、分電盤 1104 および商用電力系統に接続される。

[0302] 光電変換モジュールアレイ 1101 は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱 1102 に供給する。

[0303] 接続箱 1102 は、光電変換モジュールアレイ 1101 が発電した直流電力を受け、その受けた直流電力をパワーコンディショナー 1103 へ供給する。

[0304] パワーコンディショナー 1103 は、接続箱 1102 から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤 1104 に供給する。

[0305] 分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力および／または電力メーター 1105 を介して受けた商用電力を電気機器 1110 へ供給する。また、分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力が電気機器 1110 の消費電力よりも多いとき、余った交流電力を、電力メーター 1105 を介して、商用電力系統へ供給する。

[0306] 電力メーター 1105 は、商用電力系統から分電盤 1104 へ向かう方向の電力を計測するとともに、分電盤 1104 から商用電力系統へ向かう方向の電力を計測する。

[0307] 図 47 は、図 46 に示す光電変換モジュールアレイ 1101 の構成を示す概略図である。図 35 を参照して、光電変換モジュールアレイ 1101 は、複数の光電変換モジュール 1120 と、出力端子 1121, 1122 とを含む。

[0308] 複数の光電変換モジュール 1120 は、アレイ状に配列され、直列に接続される。複数の光電変換モジュール 1120 の各々は、図 4633 に示す光電変換モジュール 1000 からなる。

[0309] 出力端子 1121 は、直列に接続された複数の光電変換モジュール 1120 の一方端に位置する光電変換モジュール 1120 に接続される。

[0310] 出力端子 1122 は、直列に接続された複数の光電変換モジュール 112

0の他方端に位置する光電変換モジュール1120に接続される。

[0311] 太陽光発電システム1100における動作を説明する。光電変換モジュールアレイ1101は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を、接続箱1102を介してパワーコンディショナー1103へ供給する。

[0312] パワーコンディショナー1103は、光電変換モジュールアレイ1101から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤1104へ供給する。

[0313] 分電盤1104は、パワーコンディショナー1103から受けた交流電力が電気機器1110の消費電力以上であるとき、パワーコンディショナー1103から受けた交流電力を電気機器1110に供給する。そして、分電盤1104は、余った交流電力を電力メーター1105を介して商用電力系統へ供給する。

[0314] また、分電盤1104は、パワーコンディショナー1103から受けた交流電力が電気機器1110の消費電力よりも少ないとき、商用電力系統から受けた交流電力およびパワーコンディショナー1103から受けた交流電力を電気機器1110へ供給する。

[0315] 太陽光発電システム1100は、上述したように、素子特性が向上している光電変換素子10, 10A, 10B, 10C, 50, 50A, 50B, 80, 80A, 80B, 100, 200のいずれかを備えている。従って、太陽光発電システム1100の性能を向上させることができる。

[0316] なお、第7の実施の形態による太陽光発電システムは、図46, 47に示す構成に限らず、光電変換素子10, 10A, 10B, 10C, 50, 50A, 80, 80A, 80B, 100, 200のいずれかを用いる限り、どのような構成であってもよい。

[0317] [第8の実施の形態]

図48は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。図48を参照して、太陽光発電システム12

00は、サブシステム1201~120n (nは2以上の整数) と、パワーコンディショナー1211~121nと、変圧器1221とを備える。太陽光発電システム1200は、図46に示す太陽光発電システム1100よりも規模が大きい太陽光発電システムである。

- [0318] パワーコンディショナー1211~121nは、それぞれ、サブシステム1201~120nに接続される。
- [0319] 変圧器1221は、パワーコンディショナー1211~121nおよび商用電力系統に接続される。
- [0320] サブシステム1201~120nの各々は、モジュールシステム1231~123j (jは2以上の整数) からなる。
- [0321] モジュールシステム1231~123jの各々は、光電変換モジュールアレイ1301~130i (iは2以上の整数) と、接続箱1311~131iと、集電箱1321とを含む。
- [0322] 光電変換モジュールアレイ1301~130iの各々は、図46に示す光電変換モジュールアレイ1101と同じ構成からなる。
- [0323] 接続箱1311~131iは、それぞれ、光電変換モジュールアレイ1301~130iに接続される。
- [0324] 集電箱1321は、接続箱1311~131iに接続される。また、サブシステム1201のj個の集電箱1321は、パワーコンディショナー1211に接続される。サブシステム1202のj個の集電箱1321は、パワーコンディショナー1212に接続される。以下、同様にして、サブシステム120nのj個の集電箱1321は、パワーコンディショナー121nに接続される。
- [0325] モジュールシステム1231のi個の光電変換モジュールアレイ1301~130iは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱1311~131iを介して集電箱1321へ供給する。モジュールシステム1232のi個の光電変換モジュールアレイ1301~130iは、太陽光を電気に変換して直流電力を発電し、その発電し

た直流電力をそれぞれ接続箱1311~131iを介して集電箱1321へ供給する。以下、同様にして、モジュールシステム123jのi個の光電変換モジュールアレイ1301~130iは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を、それぞれ接続箱1311~131iを介して集電箱1321へ供給する。

[0326] そして、サブシステム1201のj個の集電箱1321は、直流電力をパワーコンディショナー1211へ供給する。

[0327] サブシステム1202のj個の集電箱1321は、同様にして直流電力をパワーコンディショナー1212へ供給する。

[0328] 以下、同様にして、サブシステム120nのj個の集電箱1321は、直流電力をパワーコンディショナー121nへ供給する。

[0329] パワーコンディショナー1211~121nは、それぞれ、サブシステム1201~120nから受けた直流電力を交流電力に変換し、その変換した交流電力を変圧器1221へ供給する。

[0330] 変圧器1221は、パワーコンディショナー1211~121nから交流電力を受け、その受けた交流電力の電圧レベルを変換して商用電力系統へ供給する。

[0331] 太陽光発電システム1200は、上述したように、素子特性が向上している光電変換素子10, 10A, 10B, 10C, 50, 50A, 80, 80A, 80B, 100, 200のいずれかを備えている。従って、太陽光発電システム1200の性能を向上させることができる。

[0332] なお、第8の実施の形態による太陽光発電システムは、図48に示す構成に限らず、光電変換素子10, 10A, 10B, 10C, 50, 50A, 50B, 80, 80A, 80B, 100, 200のいずれかを用いる限り、どのような構成であってもよい。

[0333] 以上、本発明の実施形態について、詳述してきたが、これらはいくまでも例示であって、本発明は、上述の実施形態によって、何等、限定されない。

[0334] (1) 例えば、第1の実施の形態において、シリコン基板12はp型の単

結晶シリコン基板であってもよい。この場合、シリコン基板12の面内方向でp型非晶質シリコン層20pの幅寸法がn型非晶質シリコン層20nの幅寸法よりも小さくなる。これは、第1の実施の形態の変形例と、第2～第4の実施の形態及びその変形例についても、同様である。

[0335] (2) 第1の実施の形態において、シリコン基板12の受光面側のテクスチャ構造及び裏面側のテクスチャ構造は、必須の構成要素ではない。これは、第1の実施の形態の変形例と、第2～第4の実施の形態及びその変形例についても、同様である。

[0336] (3) 第1の実施の形態において、パッシベーション膜14及び反射防止膜16は、必須の構成要素ではない。これは、第1の実施の形態の変形例についても、同様である。

[0337] (4) 第1の実施の形態において、シリコン基板12の受光面側に高濃度領域が形成されていてもよい。高濃度領域は、シリコン基板12と同じ導電型を有する不純物がシリコン基板12よりも高濃度にドーピングされた領域である。高濃度領域は、FSF (Front Surface Field) として機能する。これは、第1の実施の形態の変形例と、第4の実施の形態についても、同様である。

[0338] (6) 第1～第4の実施の形態及びその変形例において、第1金属は、銀、白金及び金の何れかであればよい。第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであればよい。第3金属は、銀、白金及び金の何れかであればよい。第4金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであればよい。また、第1の実施の形態では、電極22n、22pが接する半導体層、つまり、n型非晶質シリコン層20n及びp型非晶質シリコン層20pの主成分は、シリコンである。電極22n、22pが接する半導体層（非晶質シリコン層20n及びp型非晶

質シリコン層20 p)の酸化を抑制する点において、第2金属は、シリコンよりも酸化されやすい金属が好ましい。具体的には、第2金属は、チタン、アルミニウム、マグネシウムおよびセリウムのうちの少なくとも1つであればよい。これは、第1の実施の形態の変形例と、第2～第4の実施の形態及びその変形例についても、同様である。

産業上の利用可能性

[0339] 本発明は、光電変換素子、太陽電池、光電変換モジュール、光電変換システム等に利用することができる。

請求の範囲

- [請求項1] 半導体基板と、
第1導電型を有する第1半導体層と、
前記第1導電型とは反対の第2導電型の第2半導体層と、
前記第1半導体層上に形成された第1電極と、
前記第2半導体層上に形成された第2電極とを備え、
前記第1電極は、
第1導電層と、
前記第1導電層に接して形成された第2導電層とを含み、
前記第1導電層は、第1金属を主成分として含み、
前記第2導電層は、前記第1金属よりも酸化されやすい第2金属を含む、光電変換装置。
- [請求項2] 請求項1に記載の光電変換装置であって、
前記第2導電層は、前記第1導電層と前記第1半導体層との間に配置される、光電変換装置。
- [請求項3] 請求項2に記載の光電変換装置であって、
前記第1電極は、さらに、前記第1半導体層と前記第2導電層との間に形成された第3導電層を含み、
前記第3導電層は、前記第2金属よりも酸化されにくい第3金属を主成分として含む、光電変換装置。
- [請求項4] 請求項3に記載の光電変換装置であって、
前記第1電極は、さらに、前記第1半導体層と前記第3導電層とに接して形成された第4導電層を含み、
前記第4導電層は、前記第3金属よりも酸化されやすい第4金属を含む、光電変換装置。
- [請求項5] 請求項4に記載の光電変換装置であって、
前記第4導電層は、酸素原子を含む、光電変換装置。
- [請求項6] 請求項5に記載の光電変換装置であって、

前記第4導電層中における前記酸素原子の最大濃度は、前記第4導電層の膜厚方向の中央よりも、前記半導体基板とは反対側にある、光電変換装置。

[請求項7] 請求項4～6の何れか1項に記載の光電変換装置であって、
前記第4金属は、前記第1半導体層の主成分元素よりも酸化されやすい、光電変換装置。

[請求項8] 請求項1～7の何れか1項に記載の光電変換装置であって、
前記第2導電層は、酸素原子を含む、光電変換装置。

[請求項9] 請求項8に記載の光電変換装置であって、
前記第2導電層中における前記酸素原子の最大濃度は、前記第2導電層の膜厚方向の中央よりも、前記半導体基板とは反対側にある、光電変換装置。

[請求項10] 請求項1～9の何れか1項に記載の光電変換装置であって、
前記第2金属は、前記第1半導体層の主成分元素よりも酸化されやすい、光電変換装置。

[請求項11] 請求項1～10の何れか1項に記載の光電変換装置であって、
前記第1半導体層は、非晶質半導体を含む、光電変換装置。

[請求項12] 請求項11に記載の光電変換装置であって、
前記第1半導体層の主成分元素は、シリコンであり、
前記第1金属は、銀、白金及び金の何れかであり、
前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つである、
光電変換装置。

[請求項13] 請求項3に記載の光電変換装置であって、
前記第1半導体層の主成分元素は、シリコンであり、
前記第1金属は、銀、白金及び金の何れかであり、
前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタ

ル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであり、

前記第3金属は、銀、白金及び金の何れかである、光電変換装置。

[請求項14]

請求項4～7のいずれか1項に記載の光電変換装置であって、

前記第1半導体層の主成分元素は、シリコンであり、

前記第1金属は、銀、白金及び金の何れかであり、

前記第2金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つであり、

前記第3金属は、銀、白金及び金の何れかであり、

前記第4金属は、ニッケル、コバルト、鉄、クロム、亜鉛、タンタル、マンガン、チタン、アルミニウム、マグネシウム、セリウム、ニオブ、モリブデン及びタングステンのうちの少なくとも1つである、光電変換装置。

[請求項15]

請求項1～14の何れか1項に記載の光電変換装置であって、

前記第1導電層は、金属結晶粒を複数含み、

前記第1導電層の面内方向における前記金属結晶粒の平均結晶粒径が前記第1導電層の厚みのよりも大きい、光電変換装置。

[請求項16]

請求項4～7の何れか1項に記載の光電変換装置であって、

前記第3導電層は、金属結晶粒を複数含み、

前記第3導電層の面内方向における前記金属結晶粒の平均結晶粒径が前記第3導電層の厚みのよりも大きい、光電変換装置。

[請求項17]

請求項15又は16に記載の光電変換装置であって、

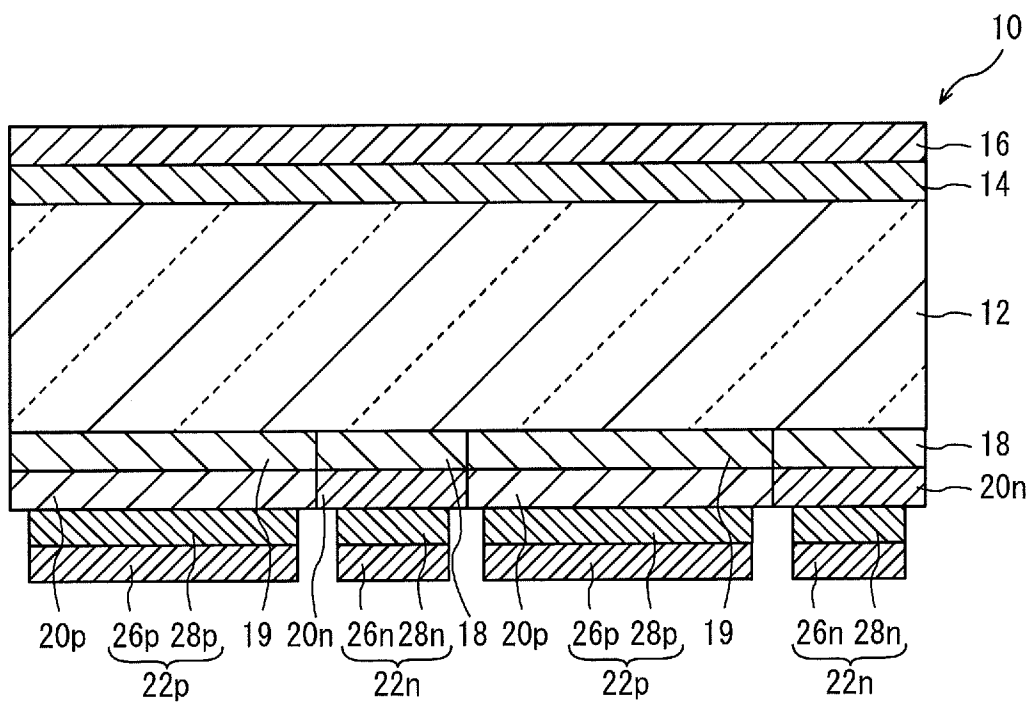
前記金属結晶粒は、前記半導体基板の厚み方向に平行な結晶軸が $\langle 111 \rangle$ 方向に優先配向している、光電変換装置。

[請求項18]

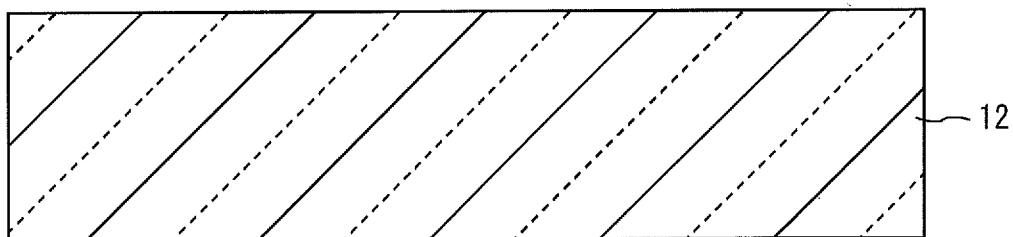
請求項1～17の何れか1項に記載の光電変換装置であって、

前記第1導電層は、さらに、錫を含む、光電変換装置。

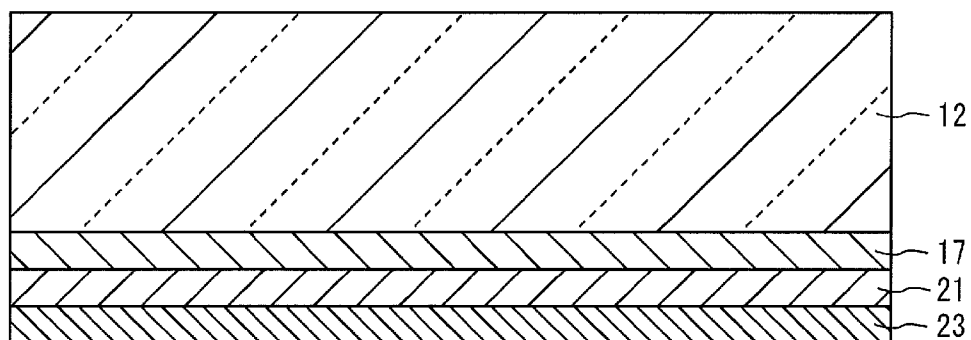
[図1]



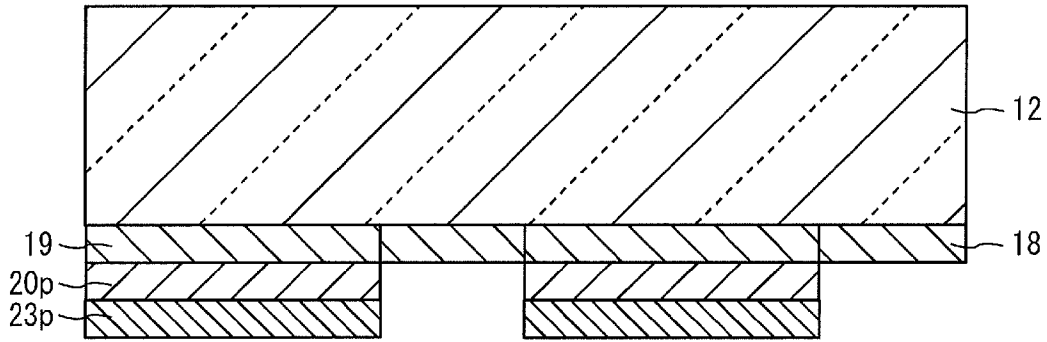
[図2A]



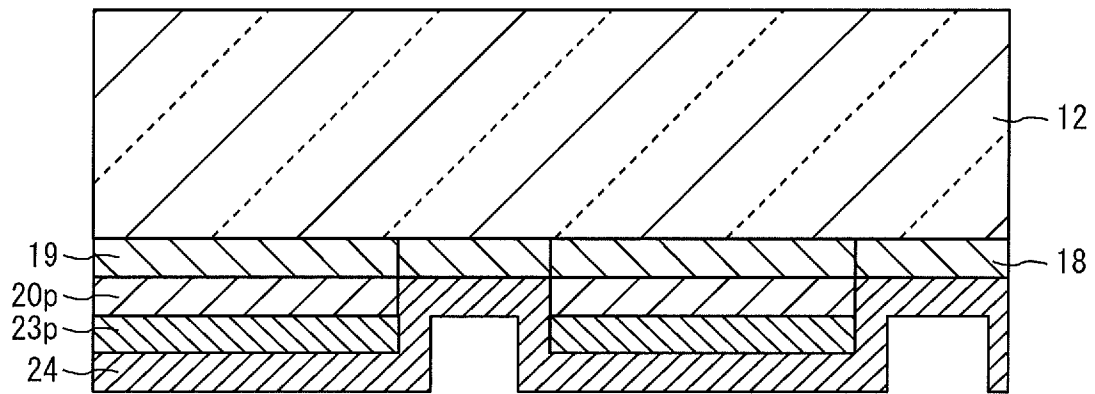
[図2B]



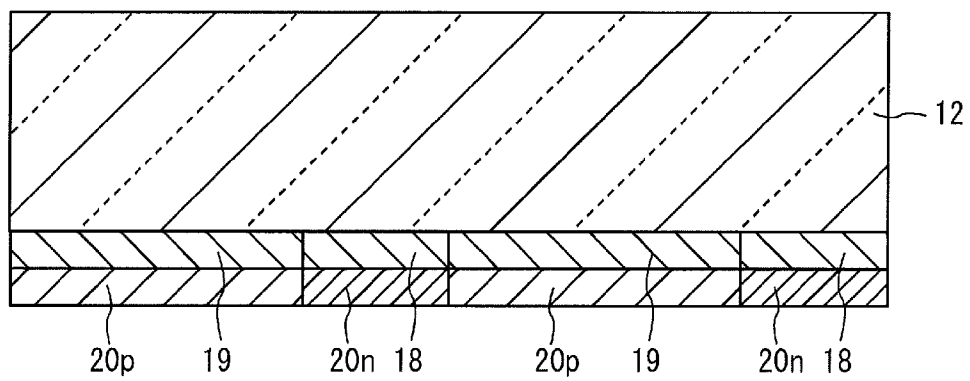
[図2C]



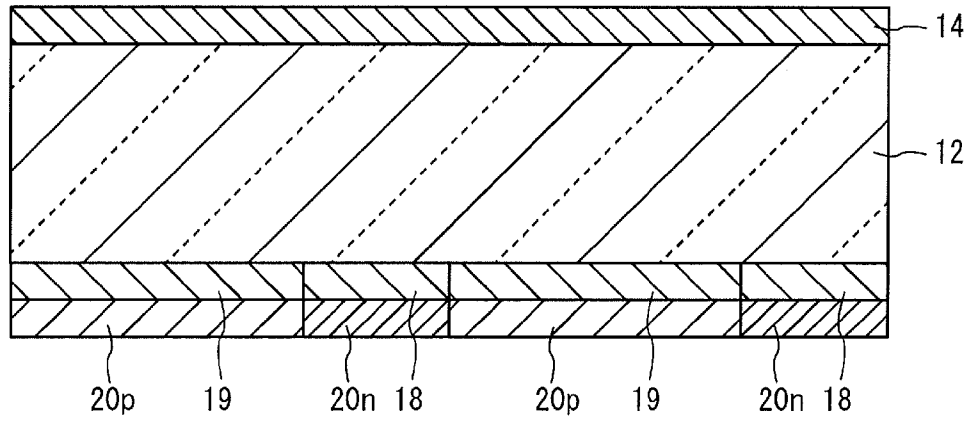
[図2D]



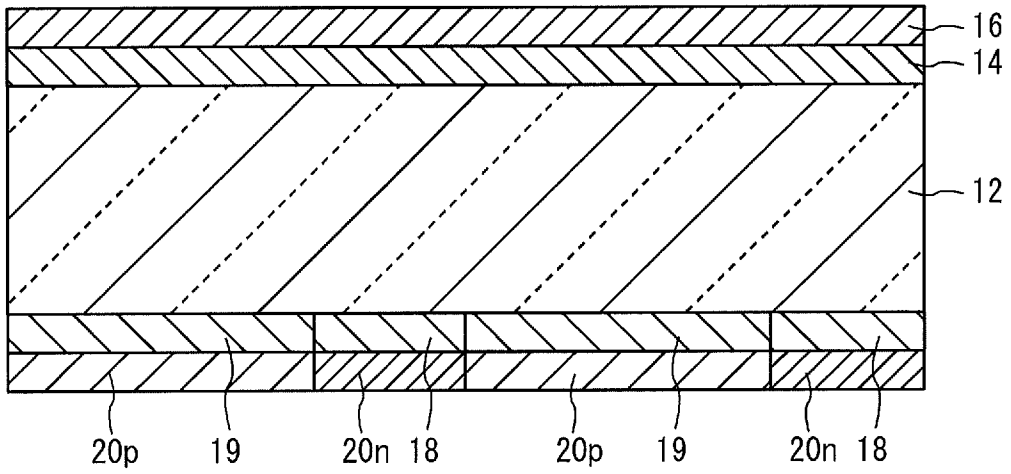
[図2E]



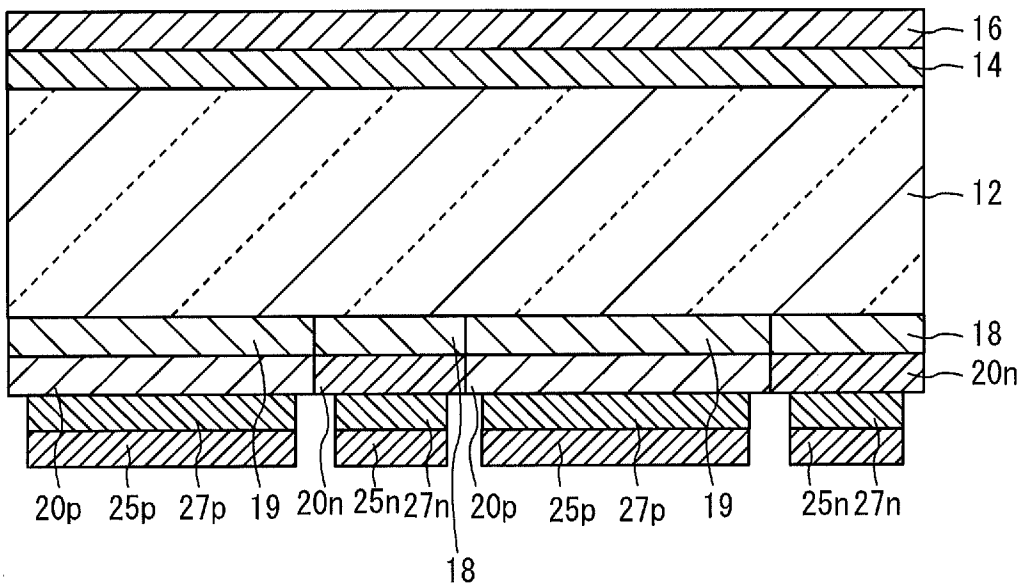
[図2F]



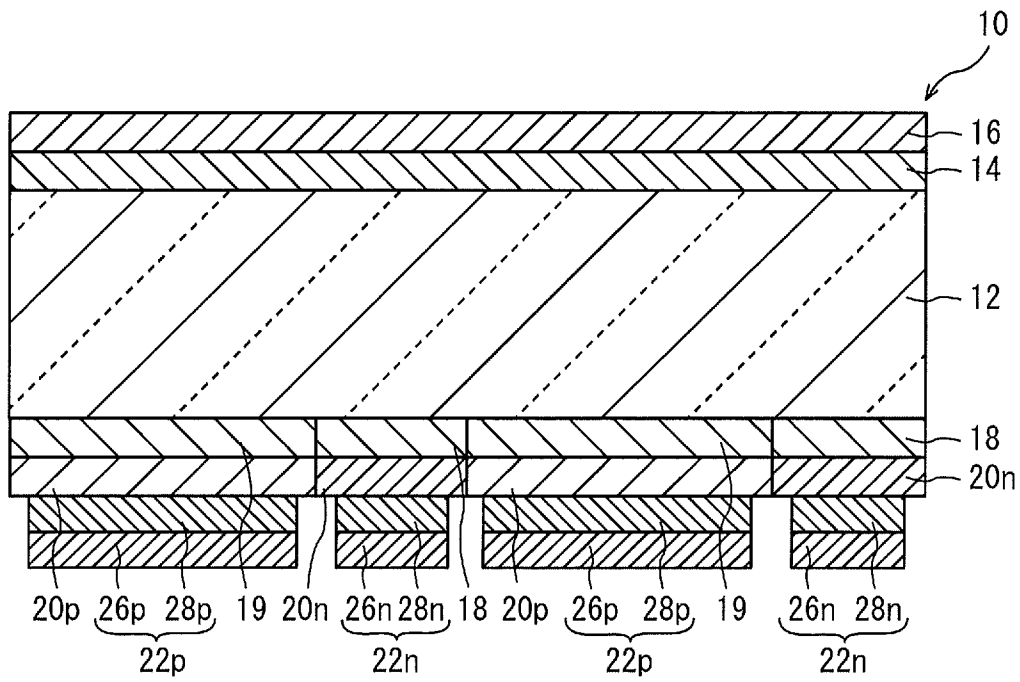
[図2G]



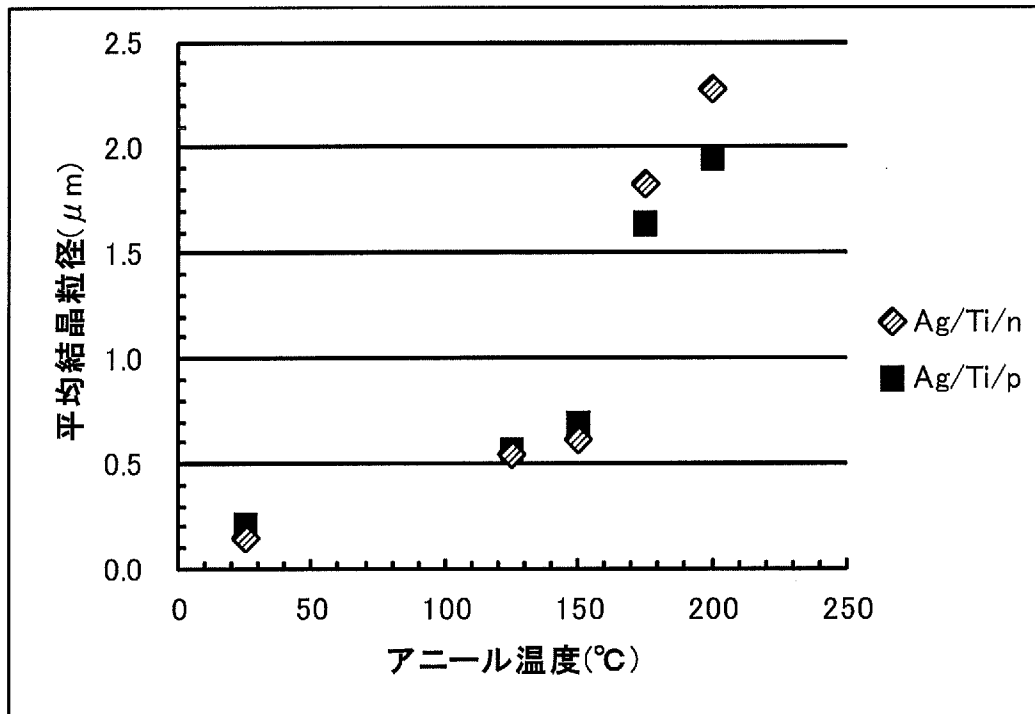
[図2H]



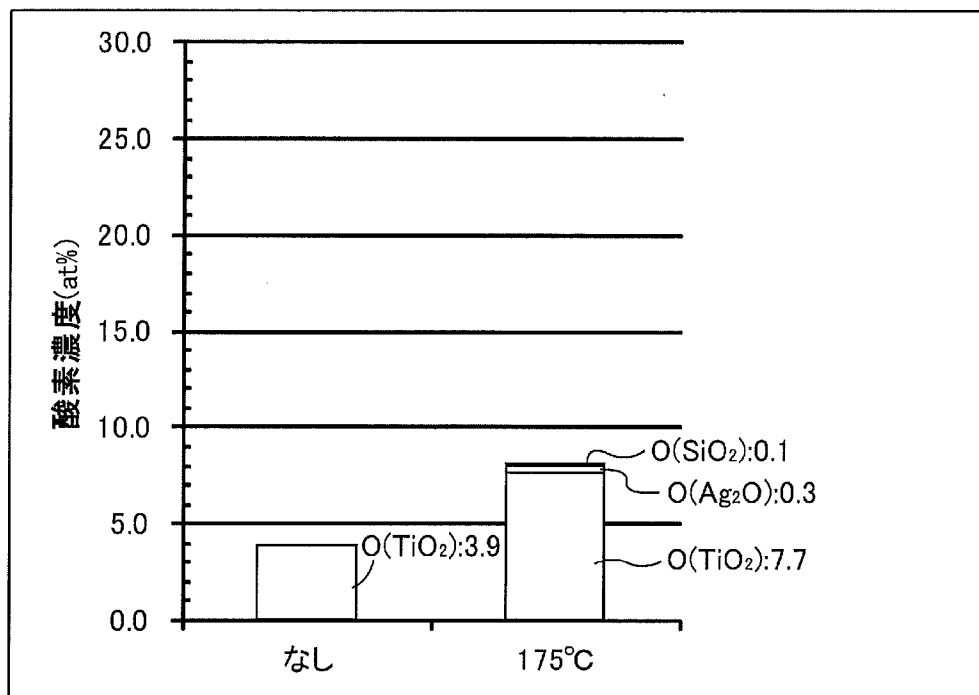
[図2I]



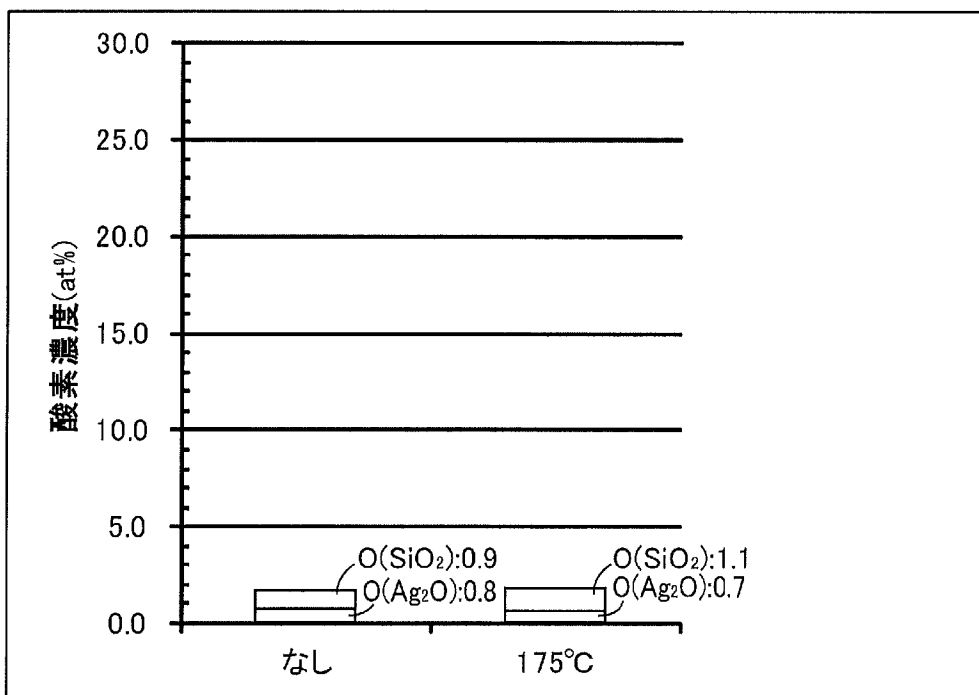
[図3]



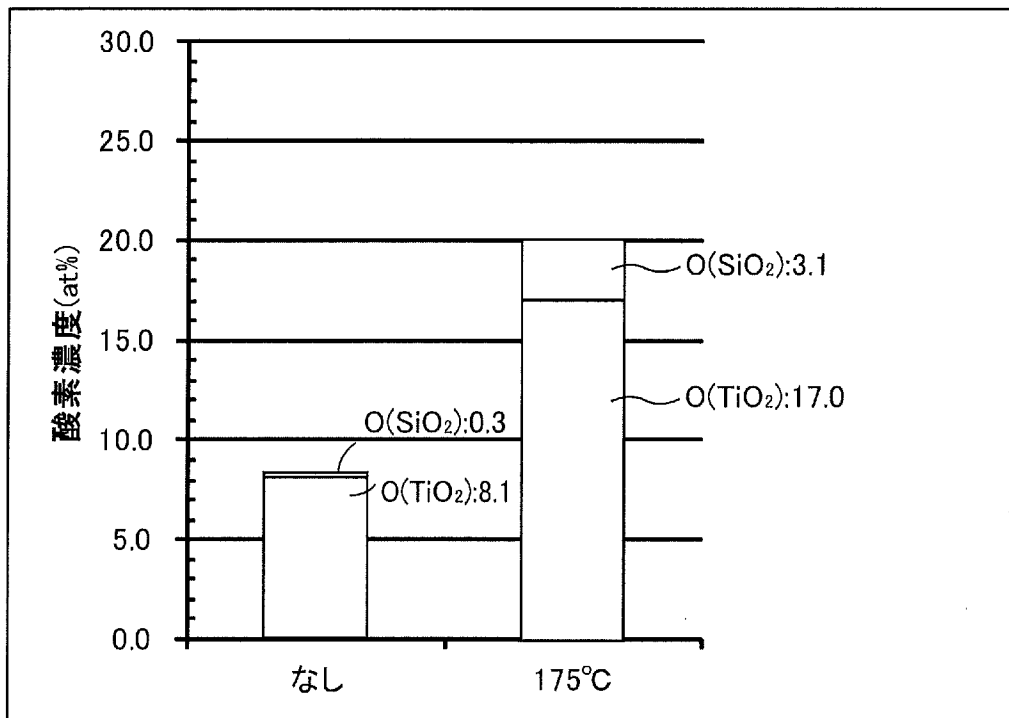
[図4]



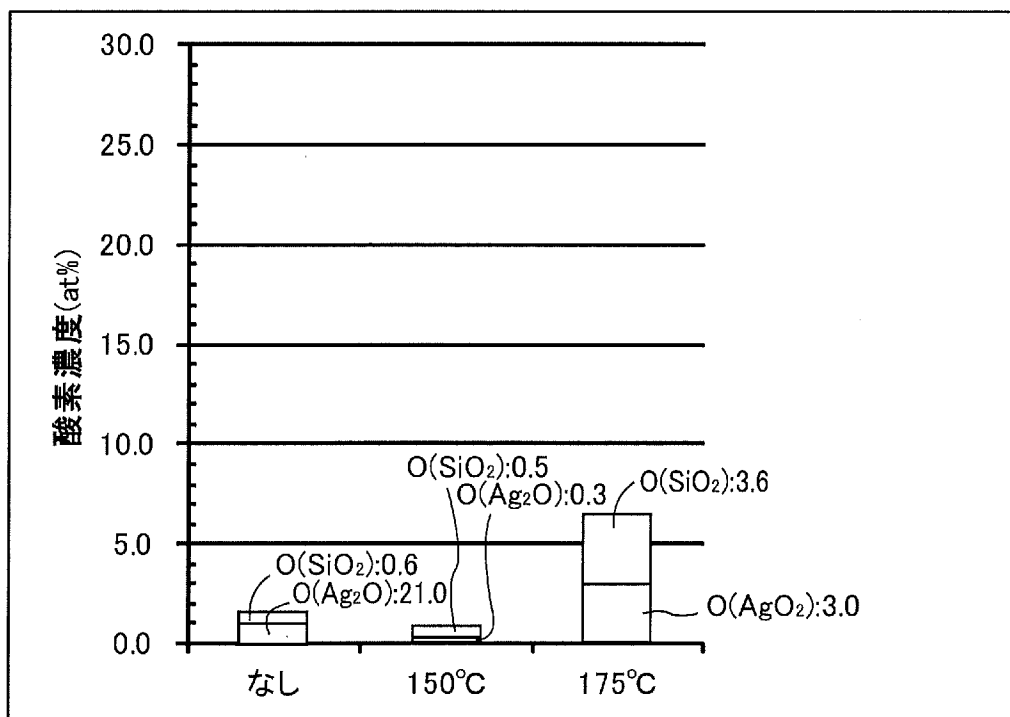
[図5]



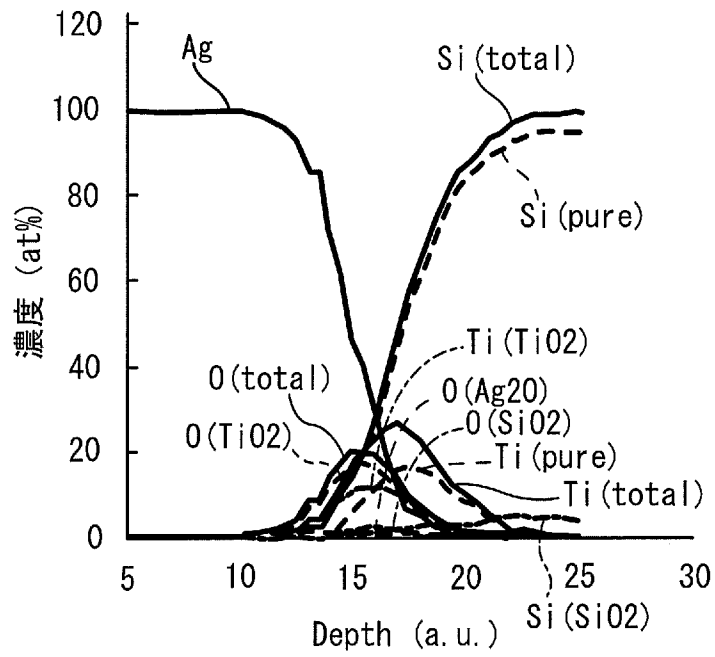
[図6]



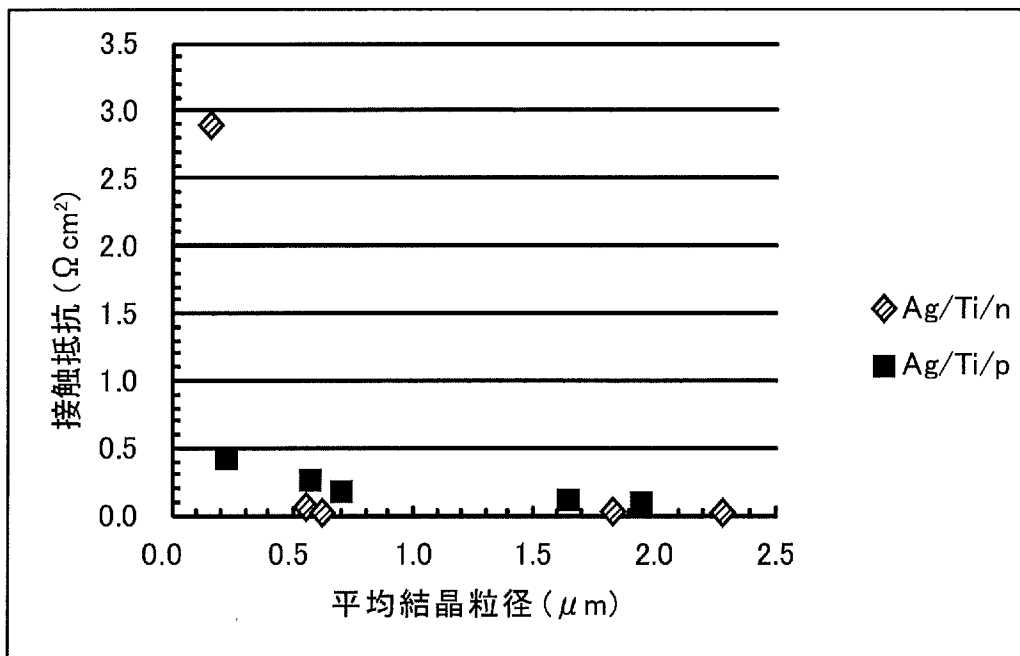
[図7]



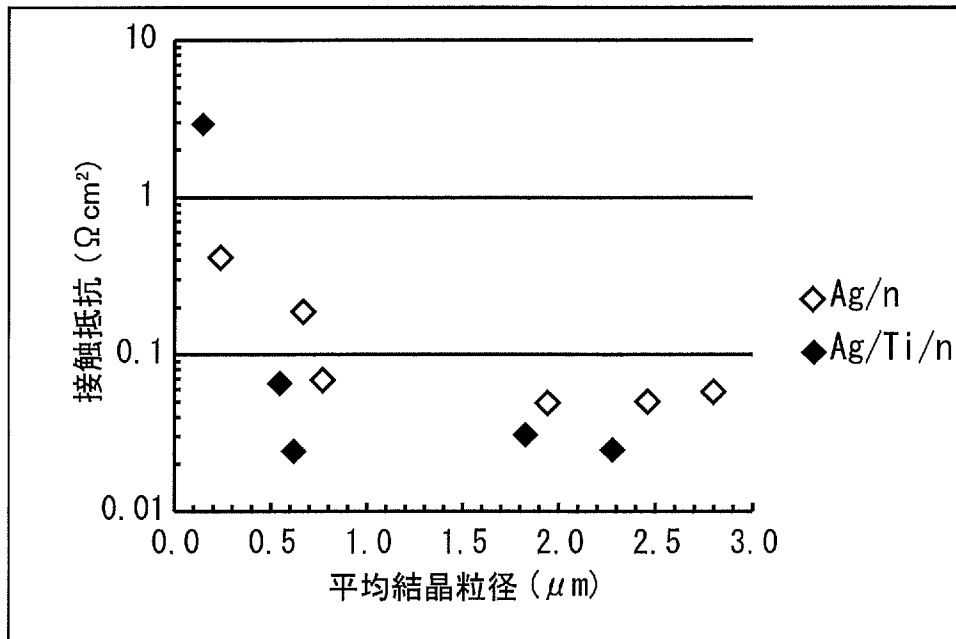
[図8]



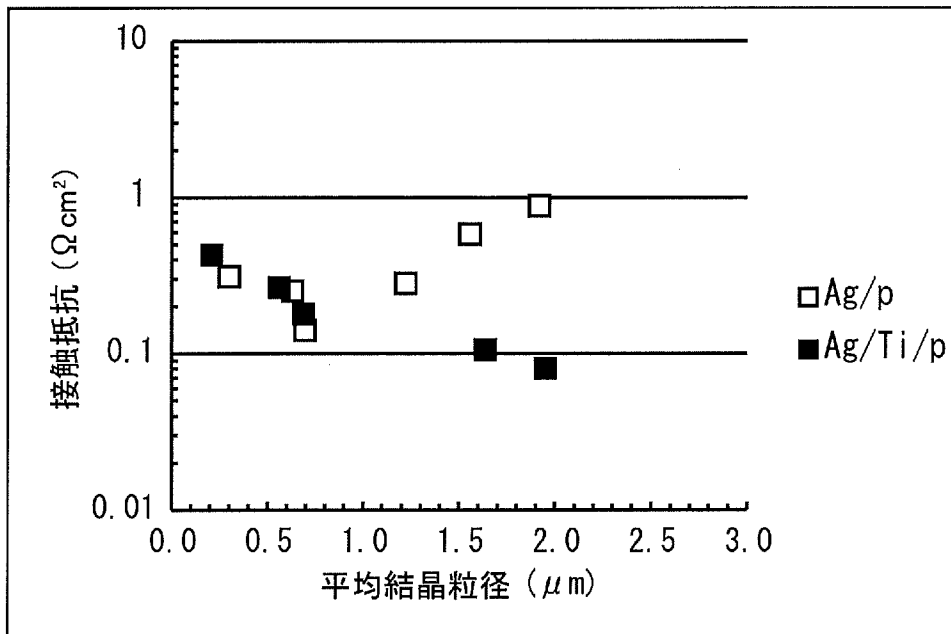
[図9A]



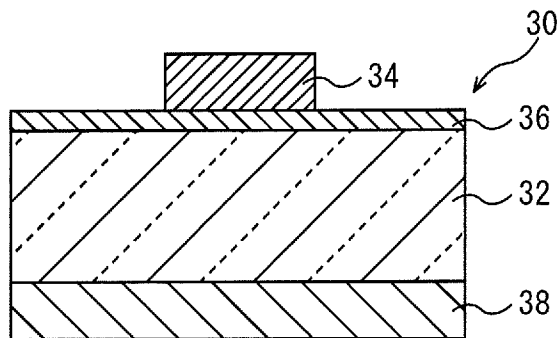
[図9B]



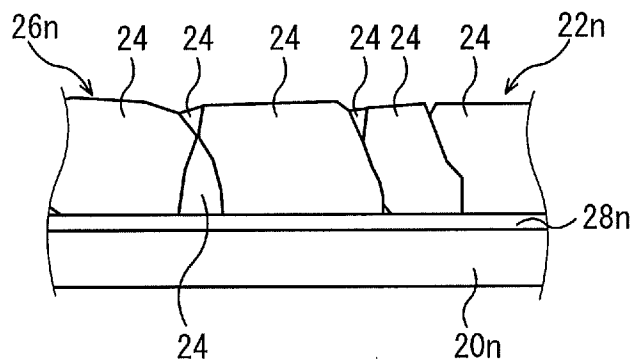
[図9C]



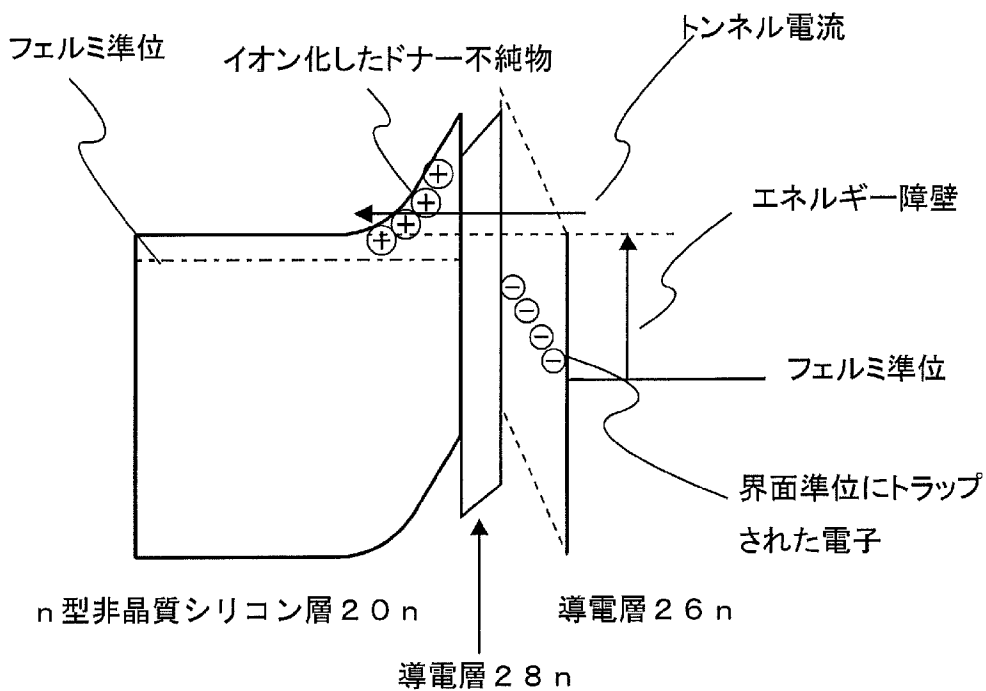
[図10]



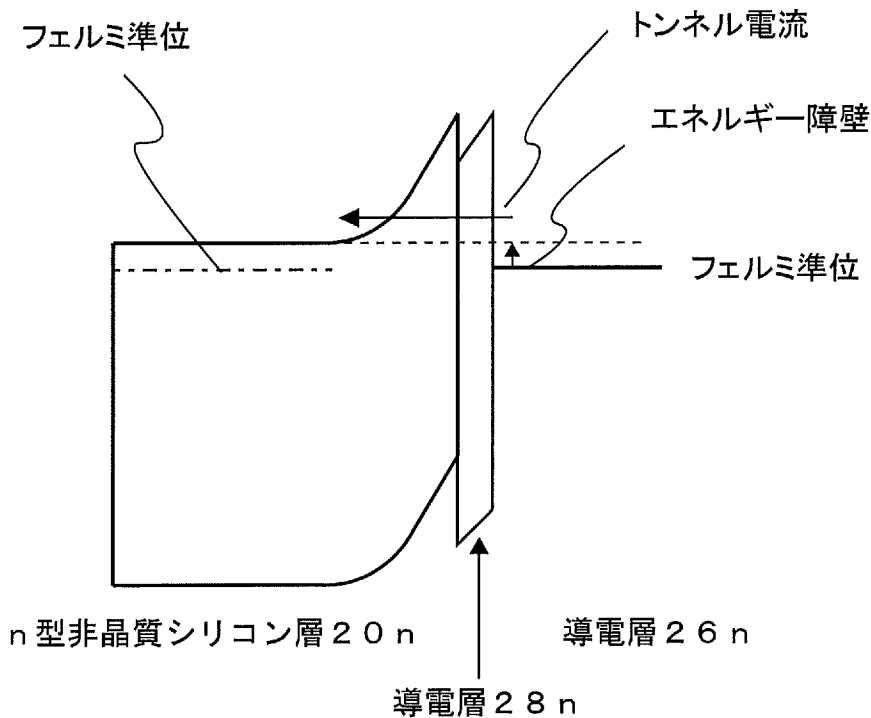
[図11]



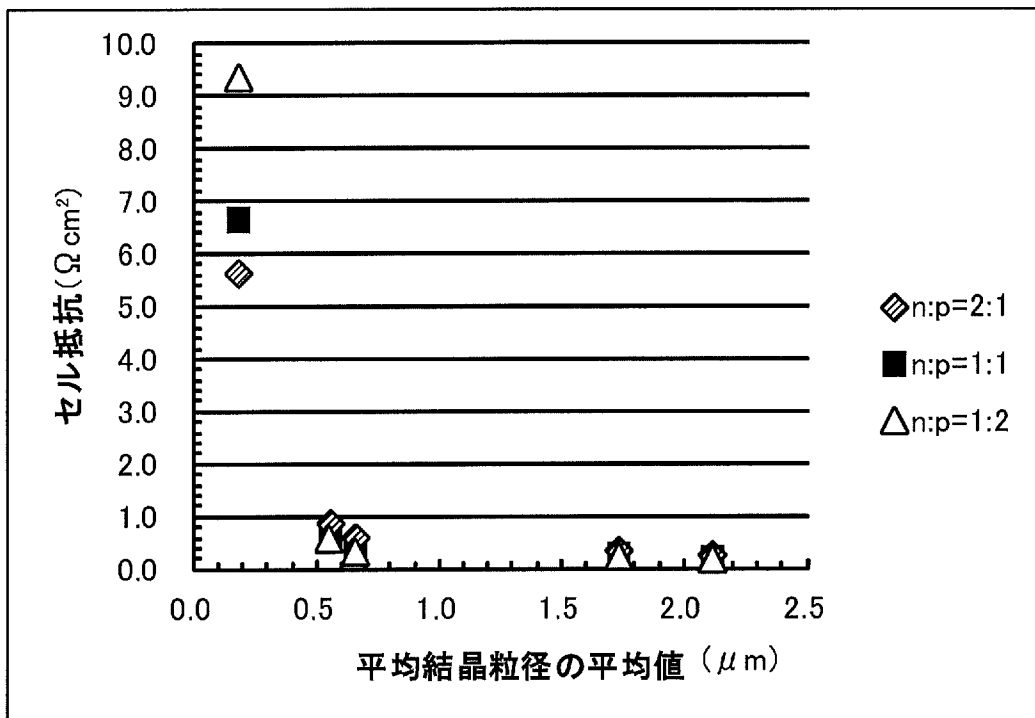
[図12]



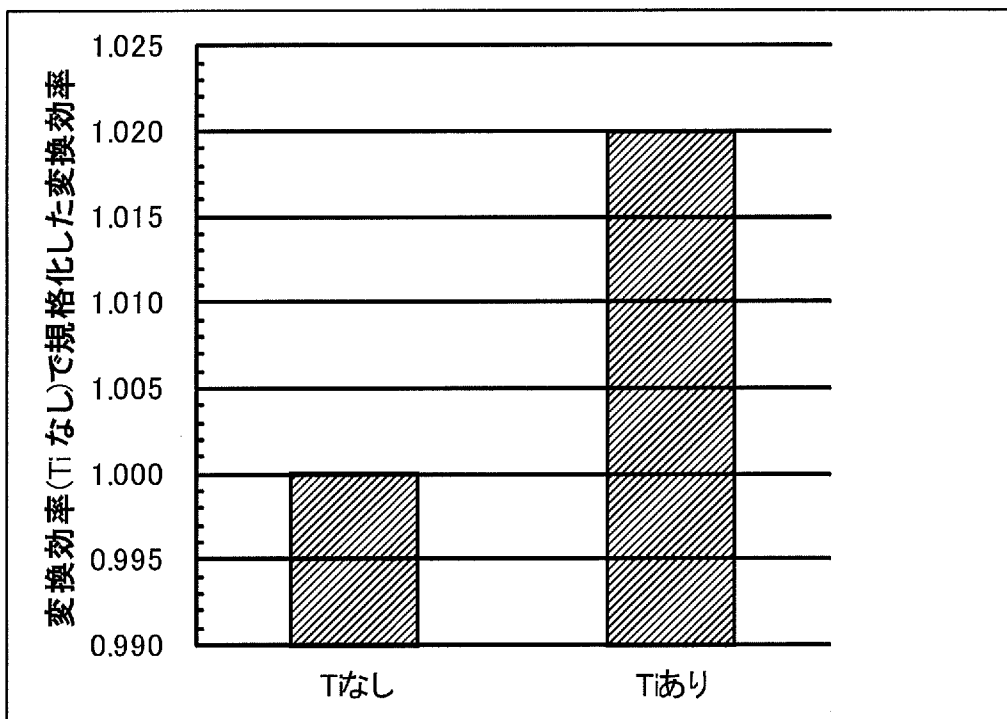
[図13]



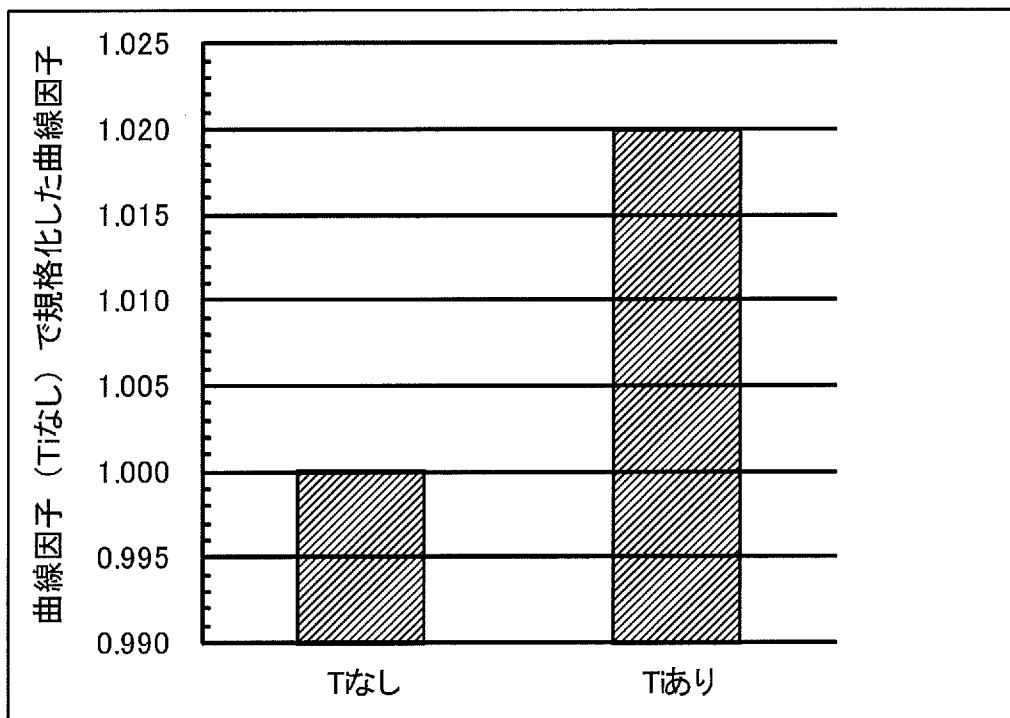
[図14]



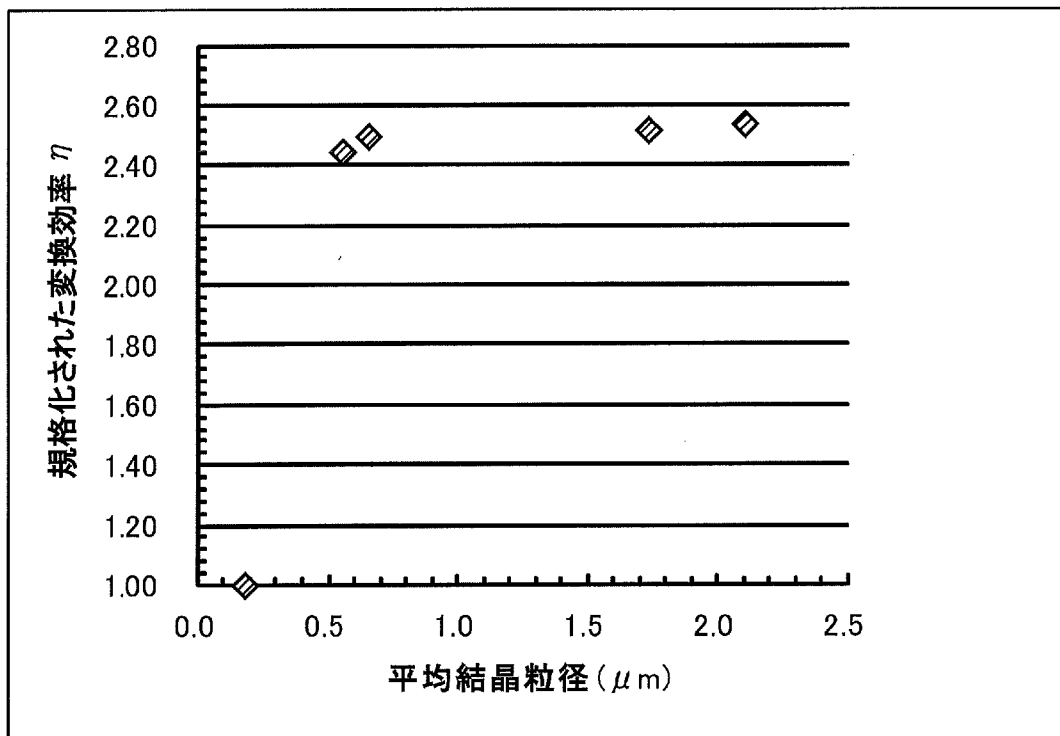
[図15]



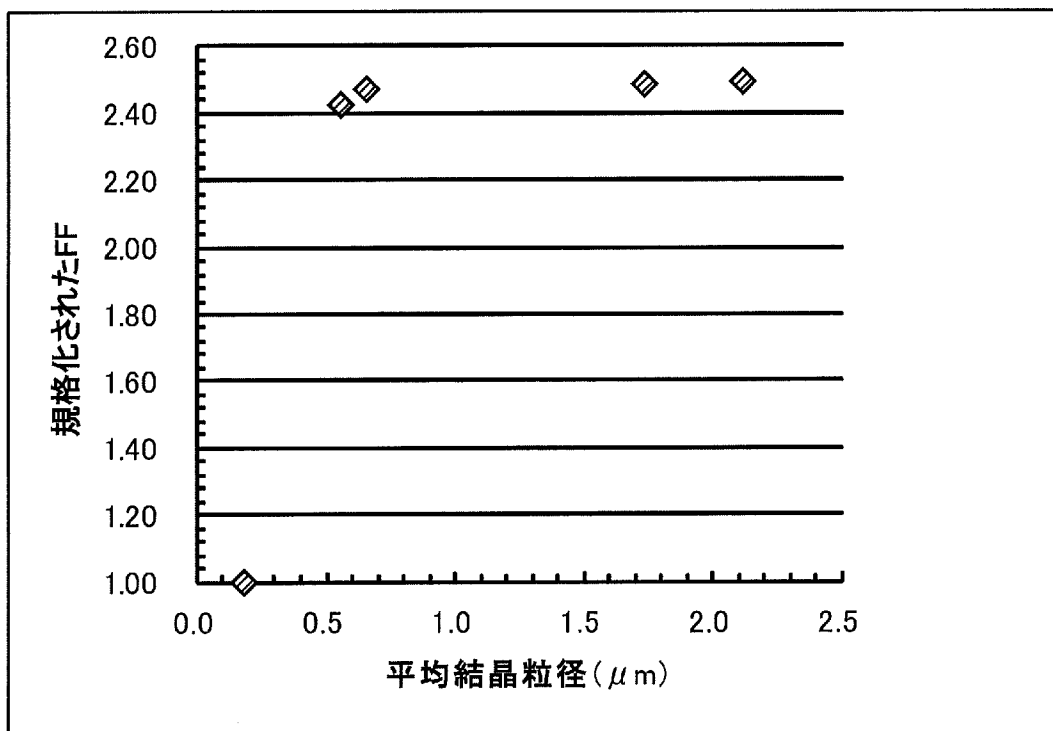
[図16]



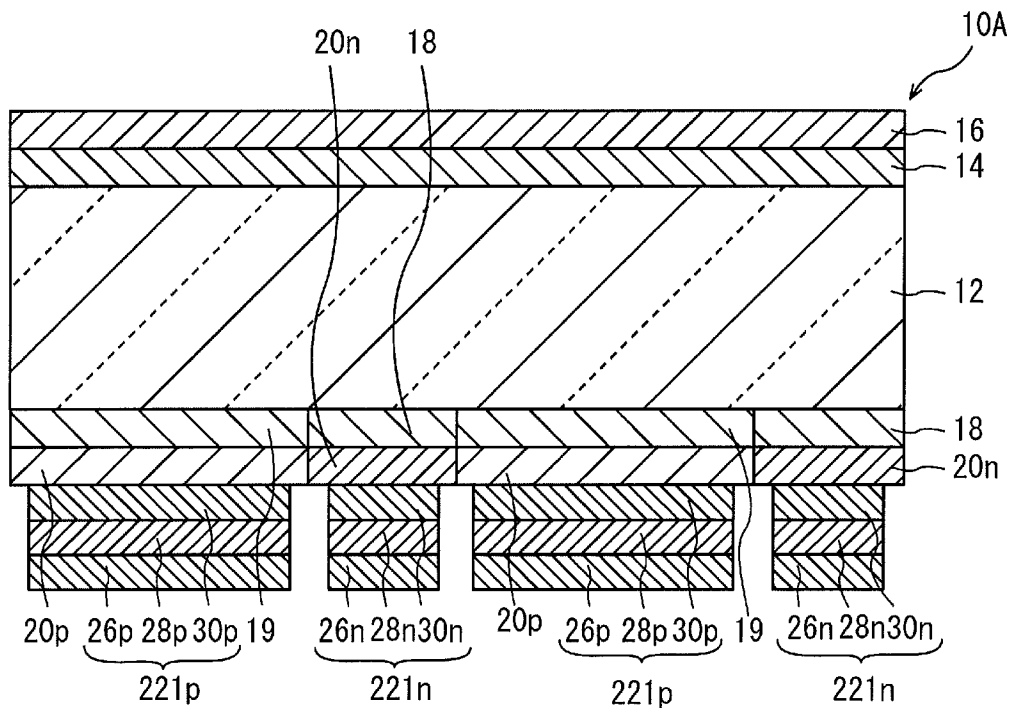
[図17]



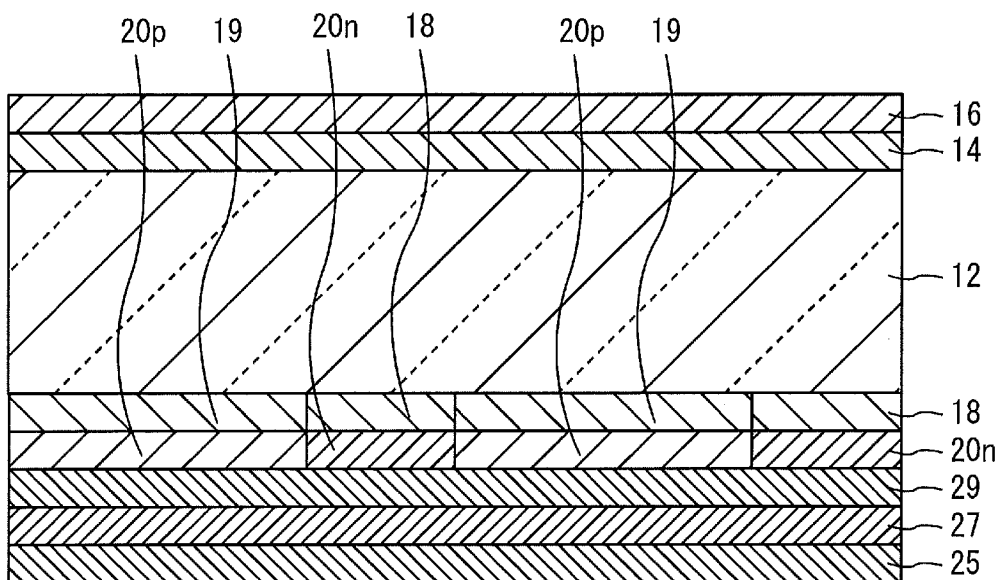
[図18]



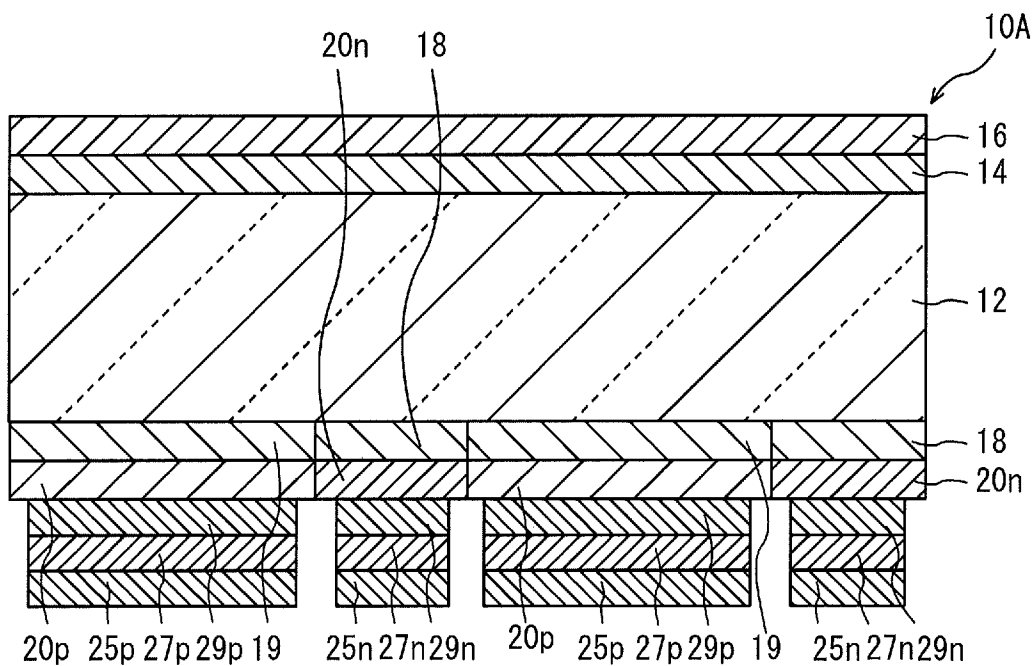
[図19]



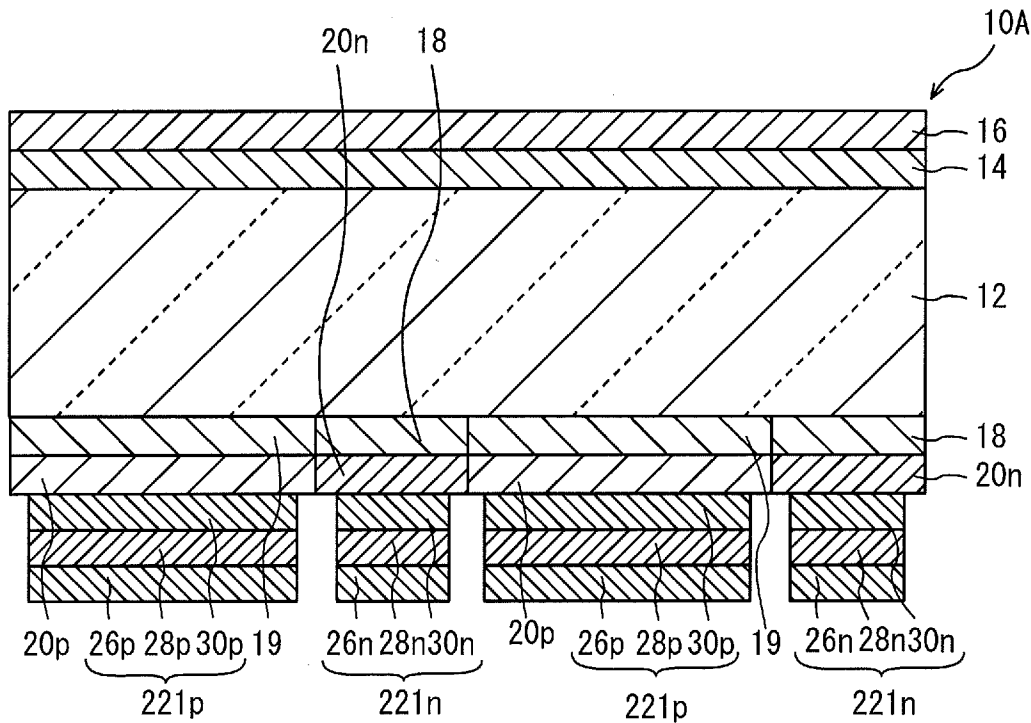
[図20A]



[図20B]



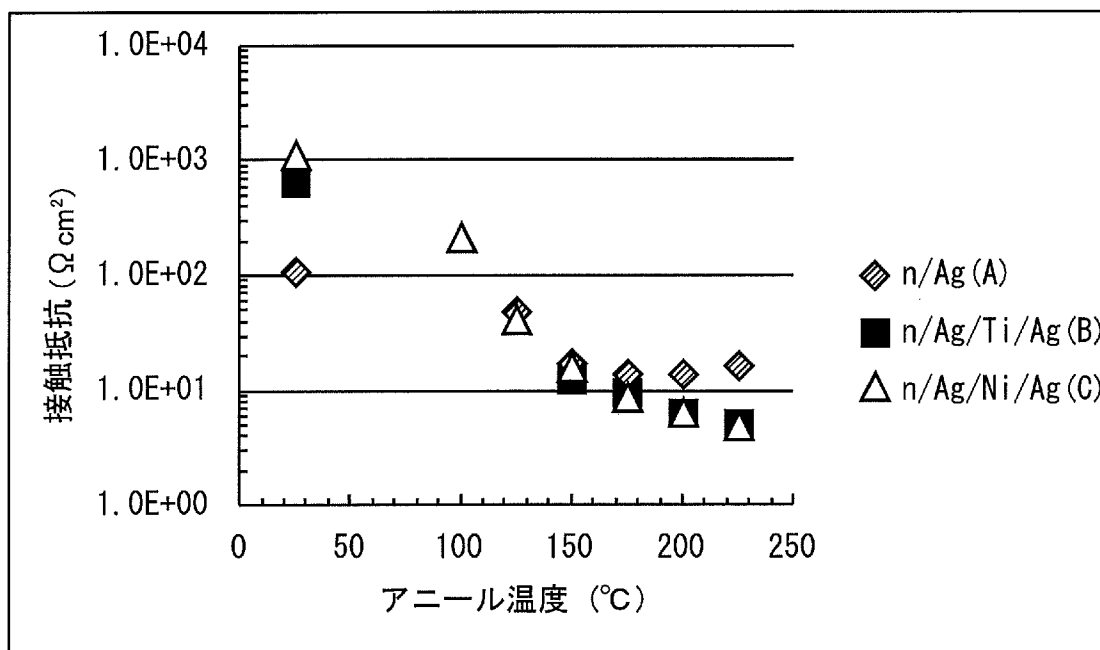
[図20C]



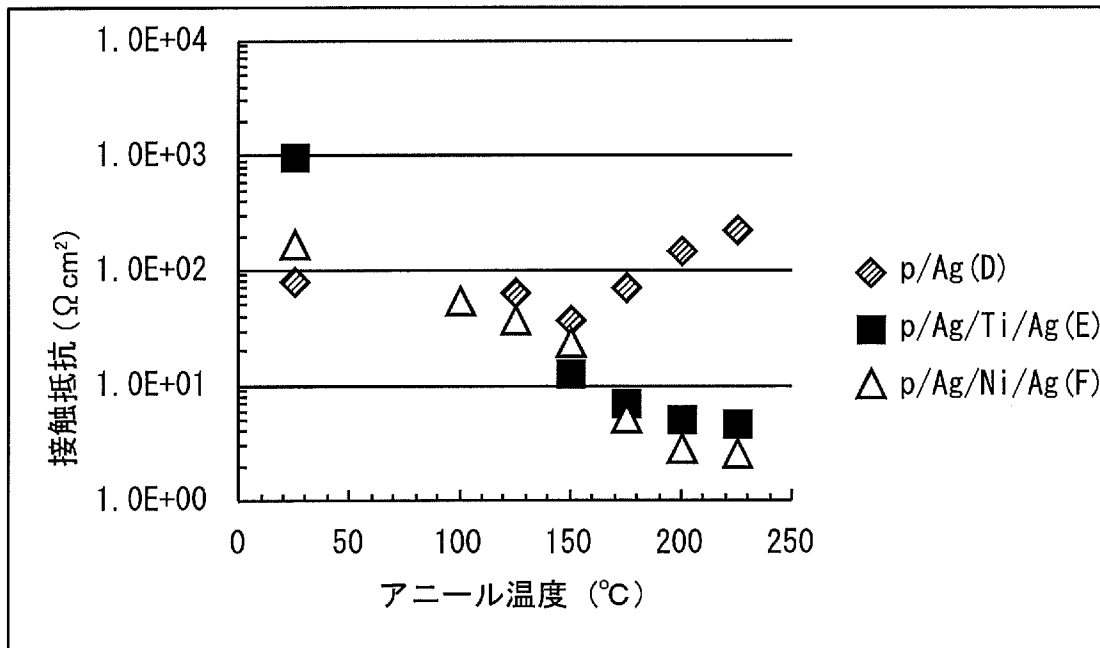
[図21]

	シリコン基板 3 2 の導電型	非晶質シリコン 層 3 6 の導電型	電極 3 2 の構造
サンプルA	n	n	Ag
サンプルB	n	n	Ag/Ti/Ag
サンプルC	n	n	Ag/Ni/Ag
サンプルD	p	p	Ag
サンプルE	p	p	Ag/Ti/Ag
サンプルF	p	p	Ag/Ni/Ag

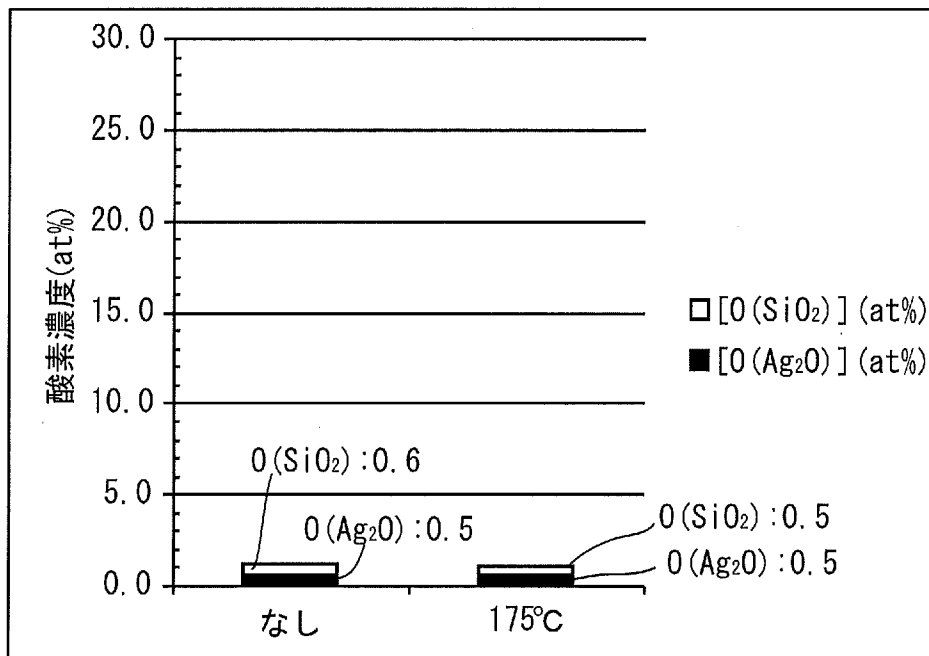
[図22A]



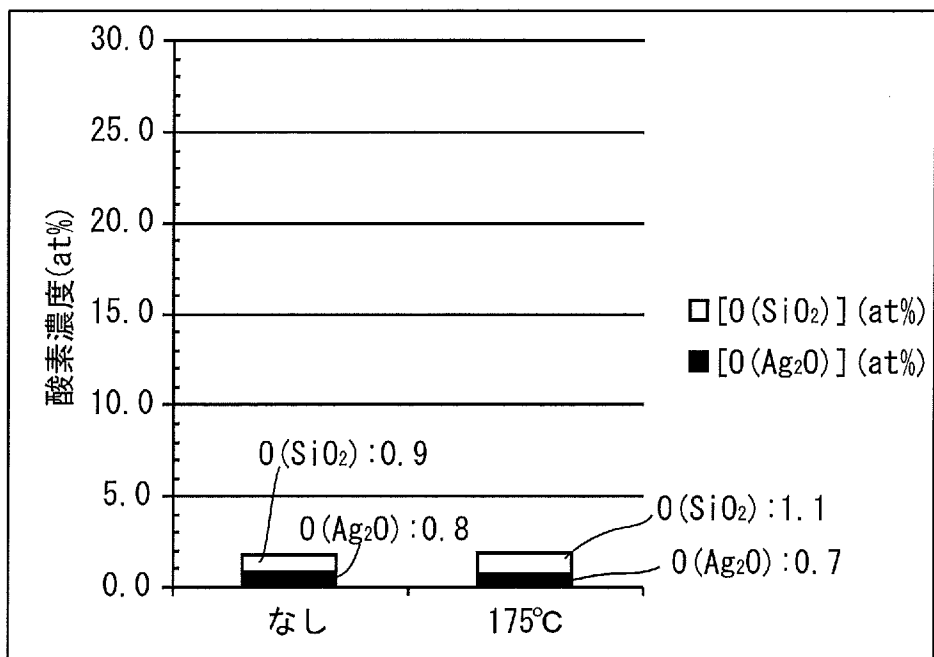
[図22B]



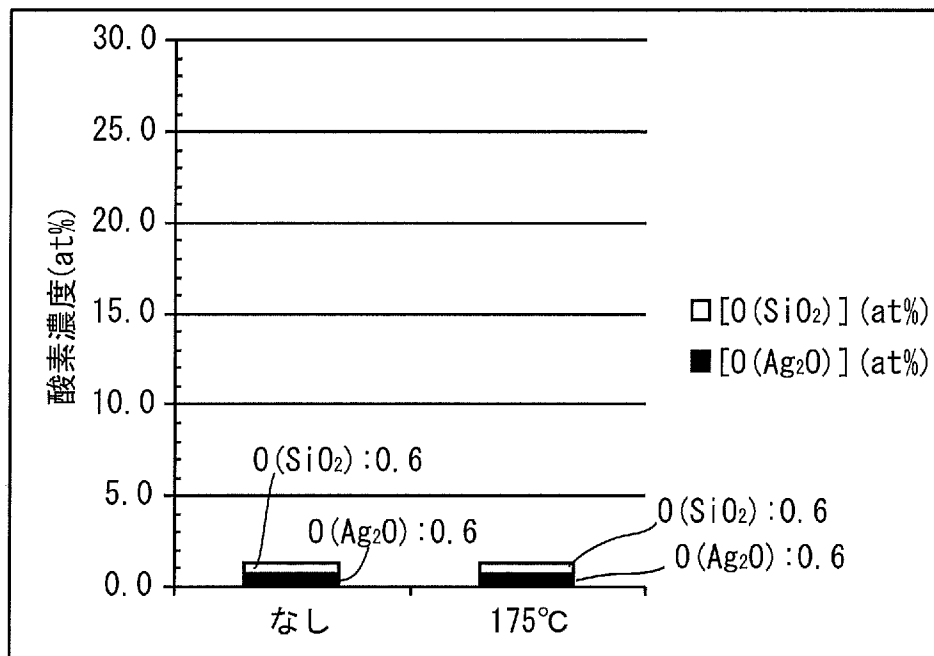
[図23A]



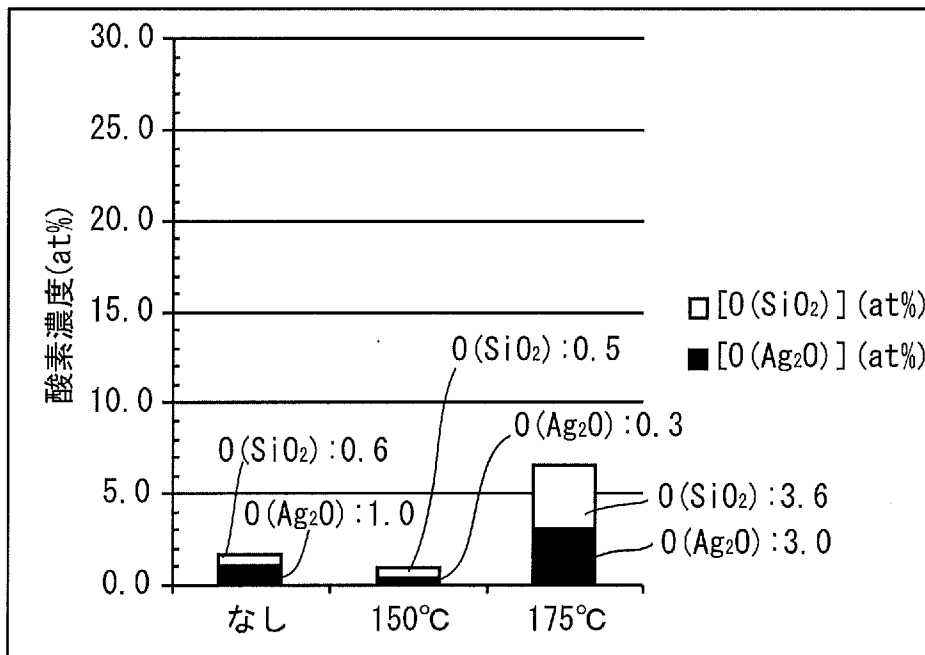
[図23B]



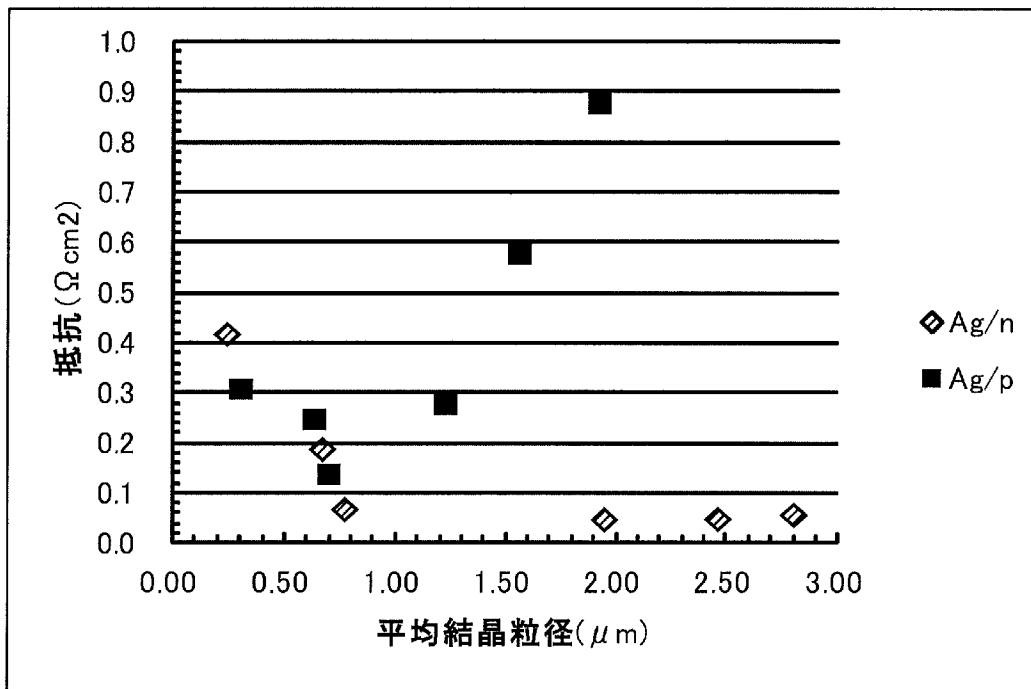
[図23C]



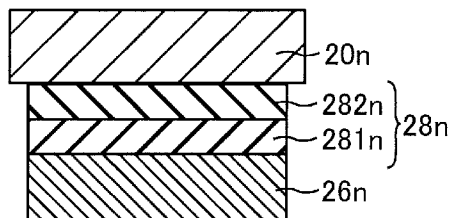
[図23D]



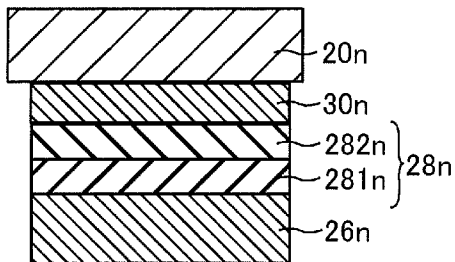
[図24]



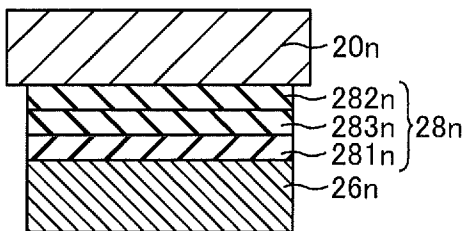
[図25A]



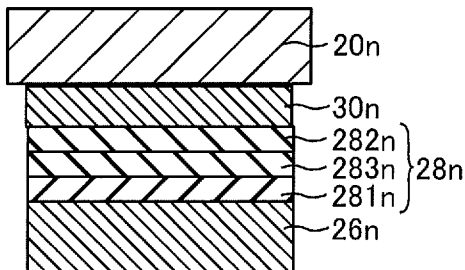
[図25B]



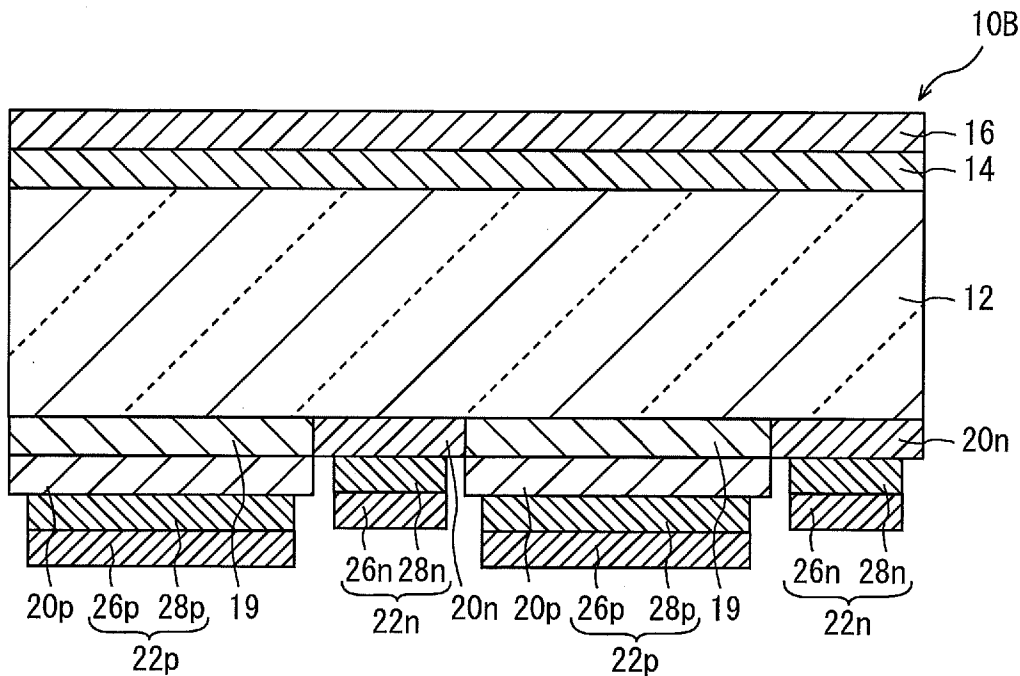
[図26A]



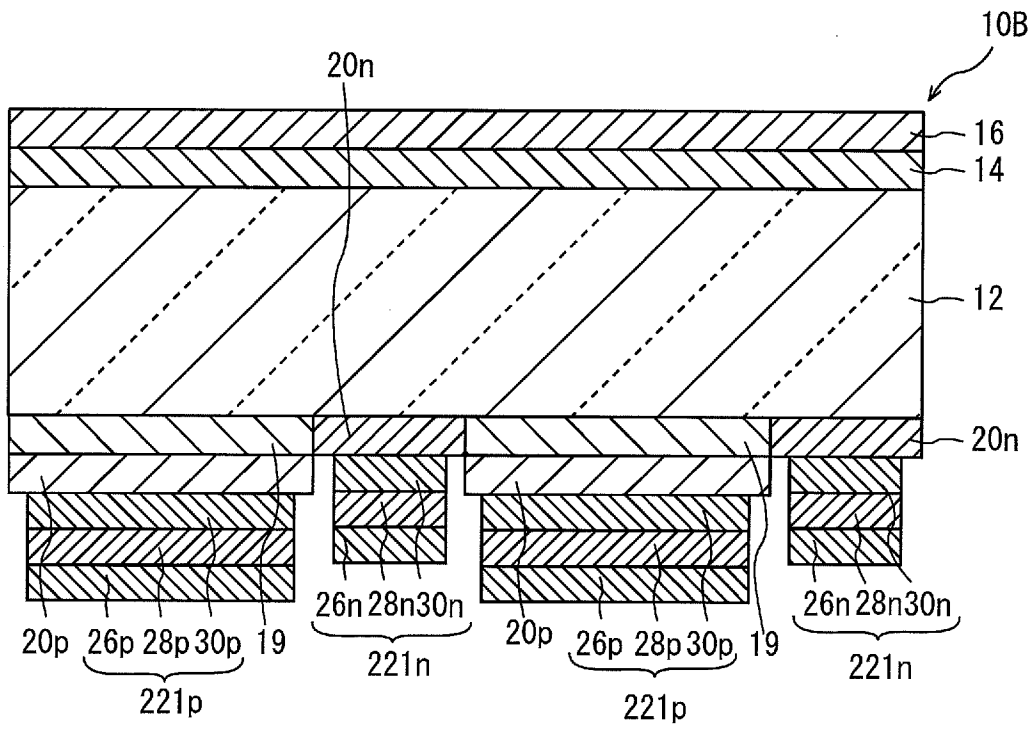
[図26B]



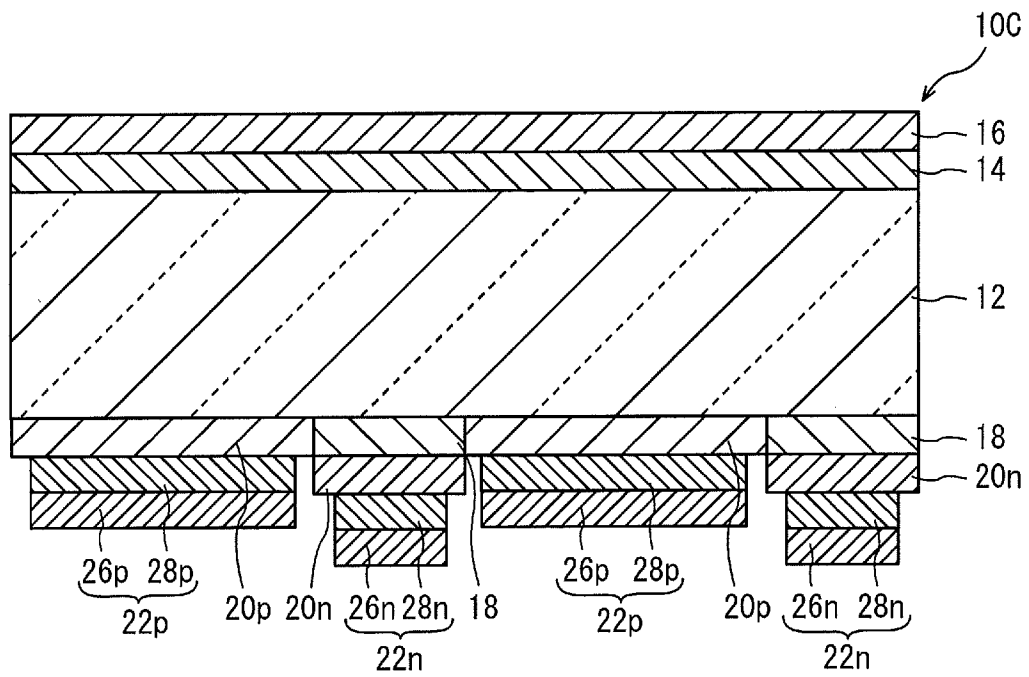
[図27A]



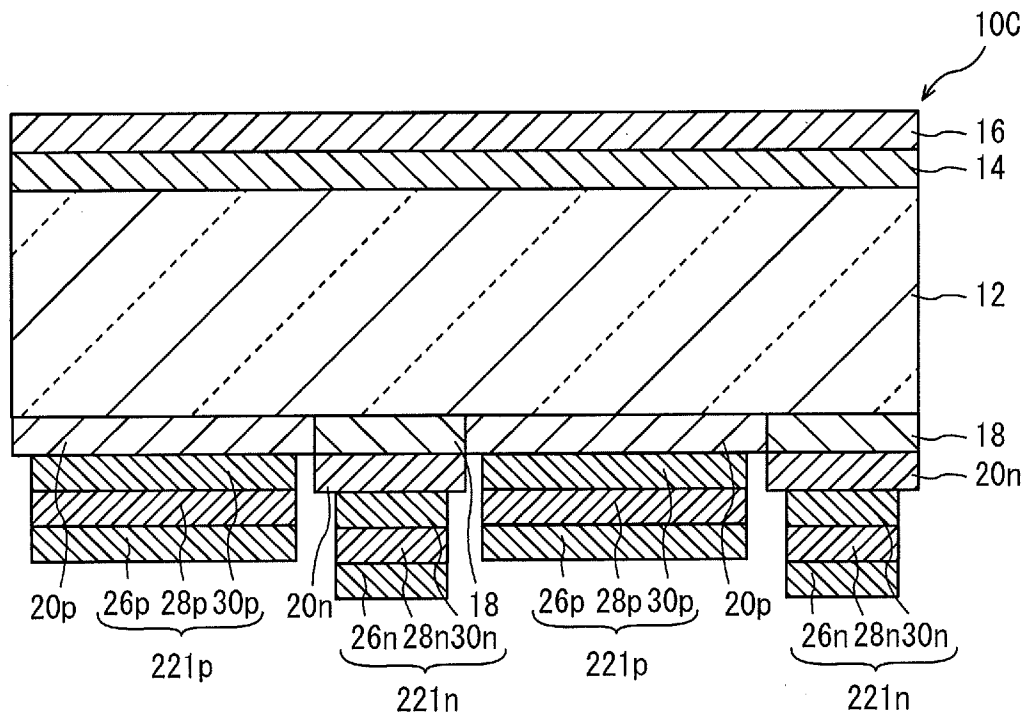
[図27B]



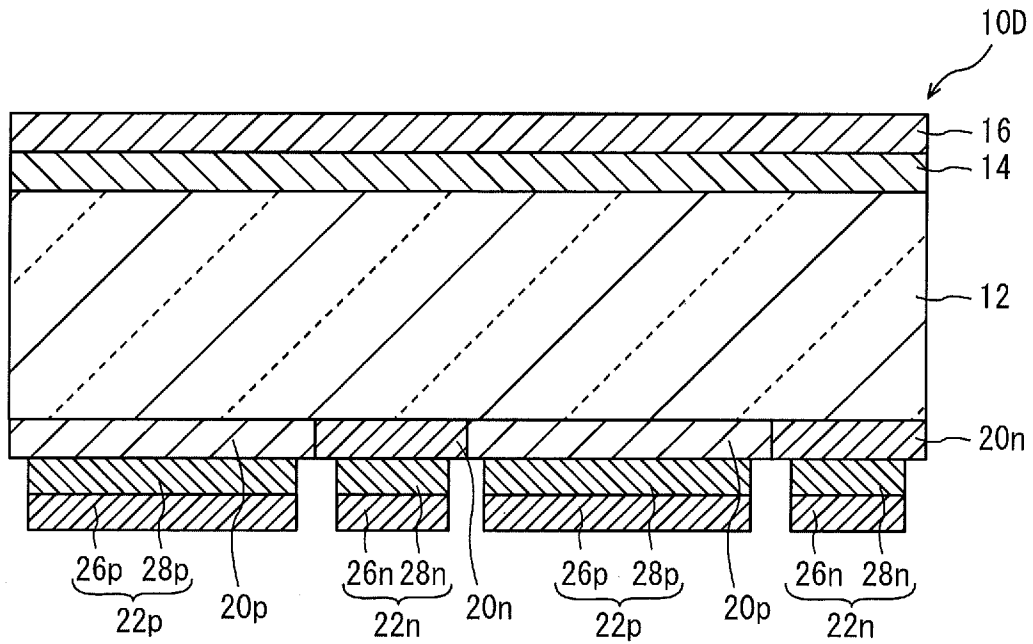
[図28A]



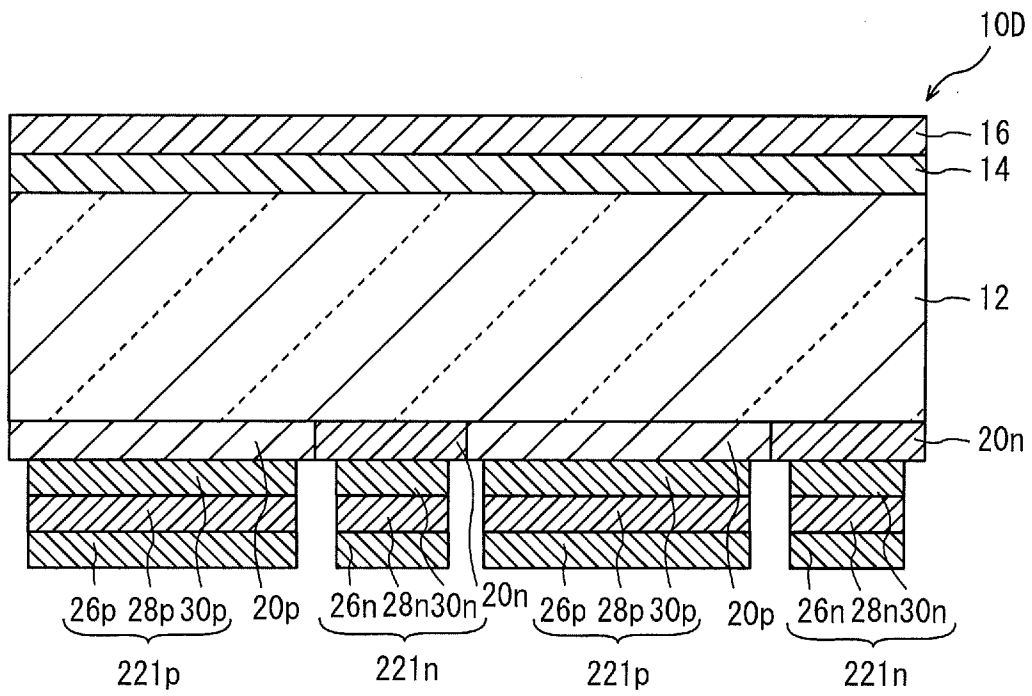
[図28B]



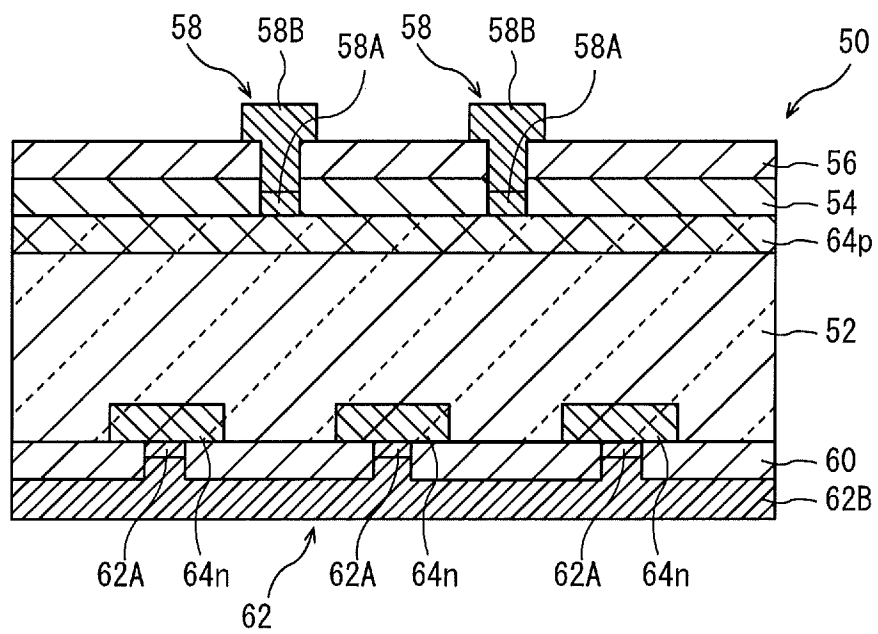
[図29A]



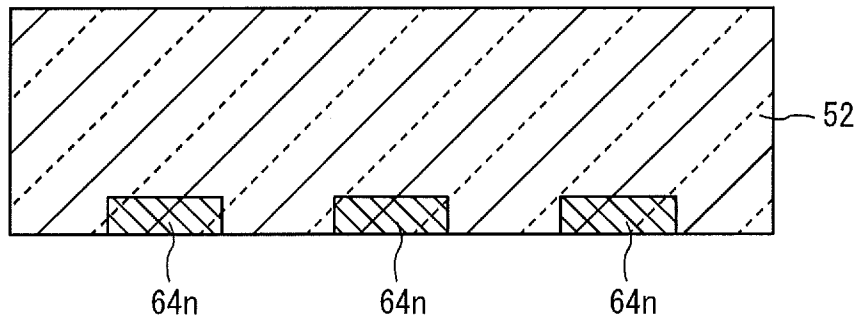
[図29B]



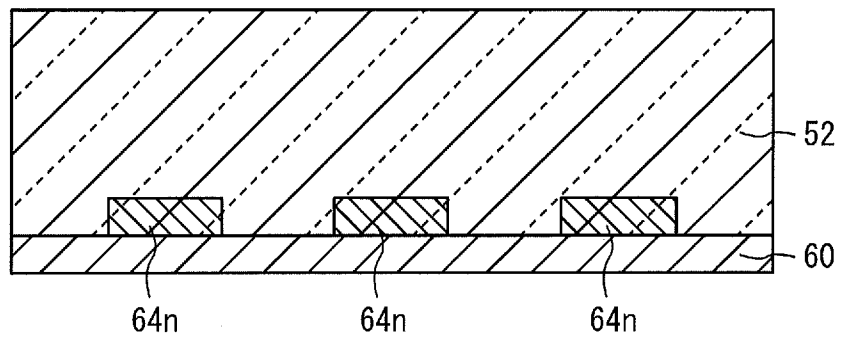
[図30]



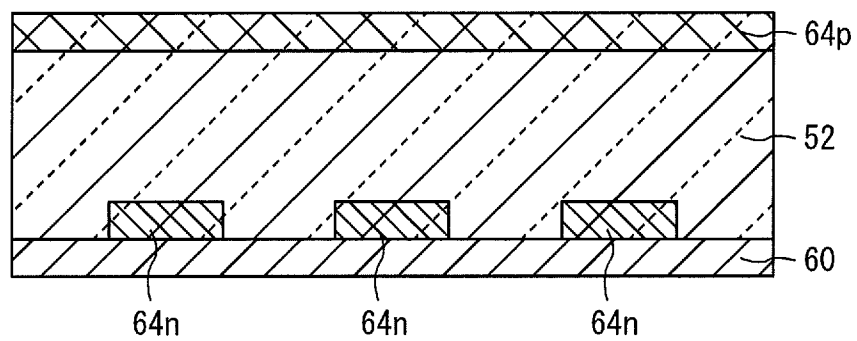
[図31A]



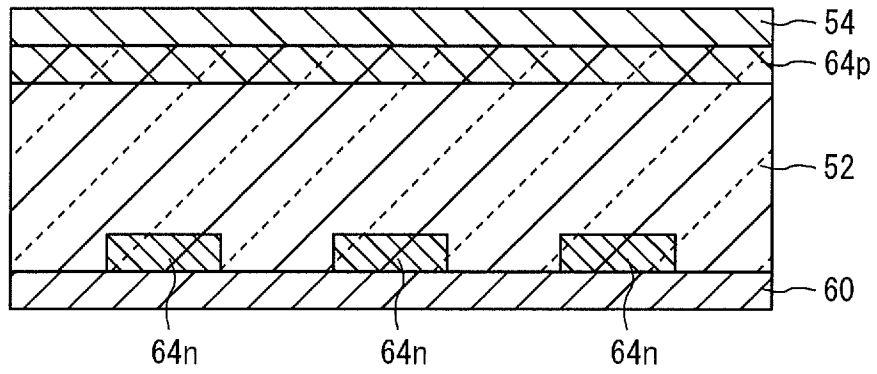
[図31B]



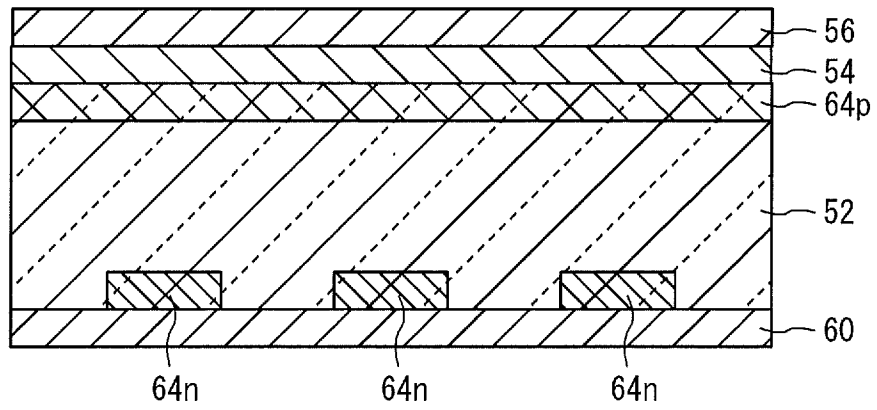
[図31C]



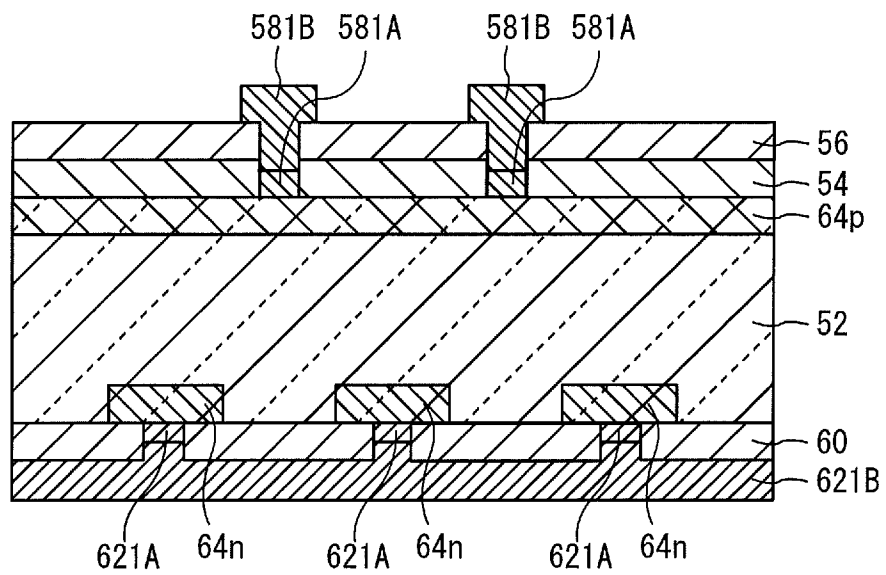
[図31D]



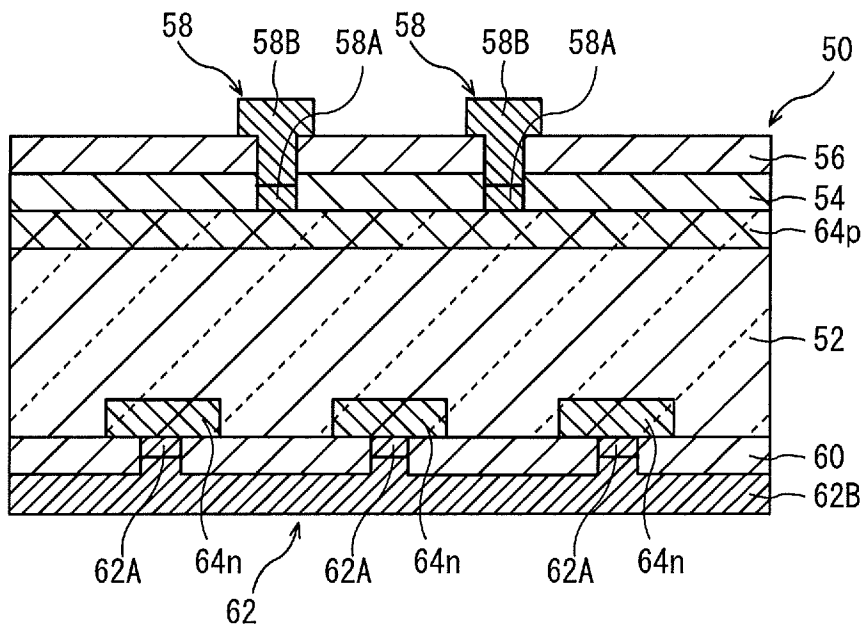
[図31E]



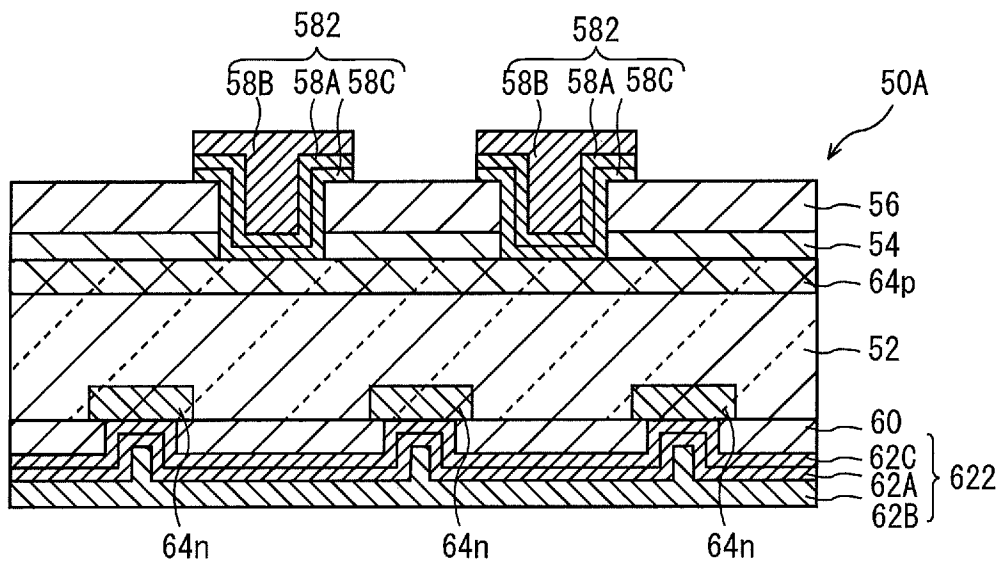
[図31F]



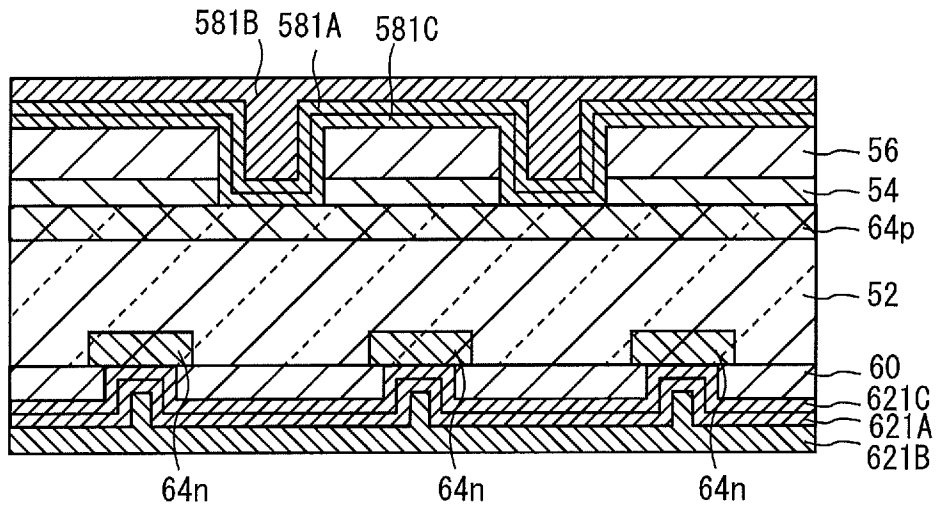
[図31G]



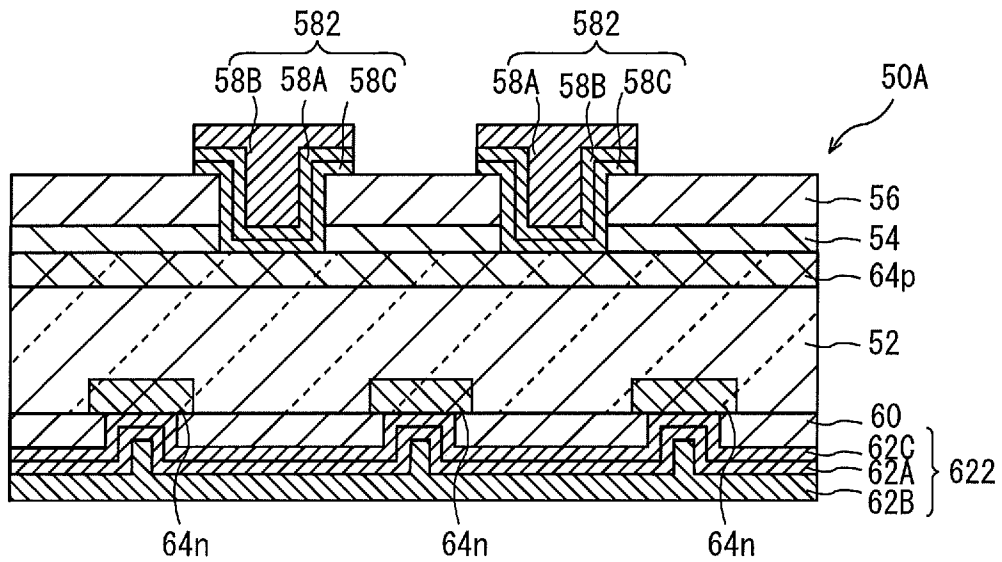
[図32]



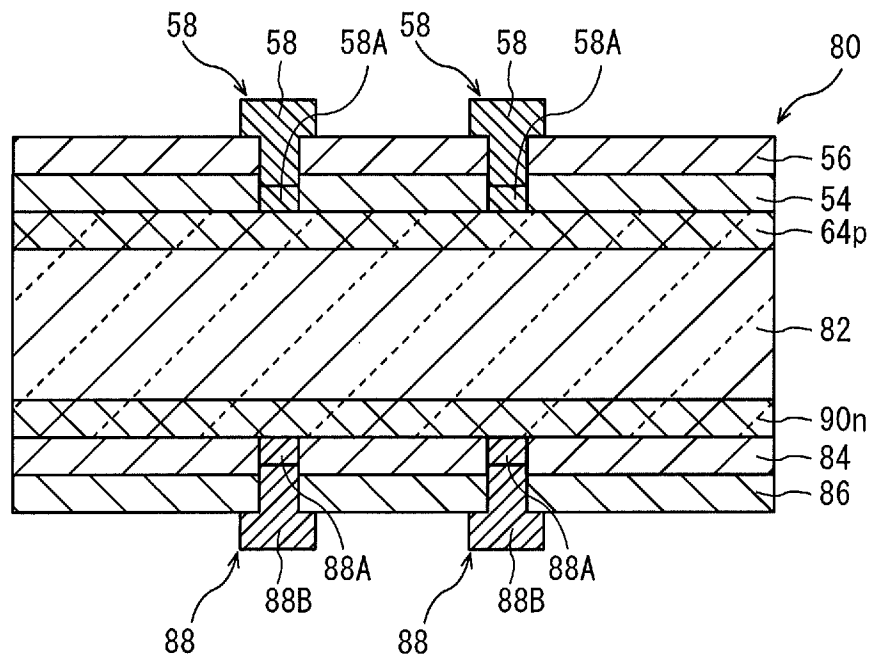
[図33A]



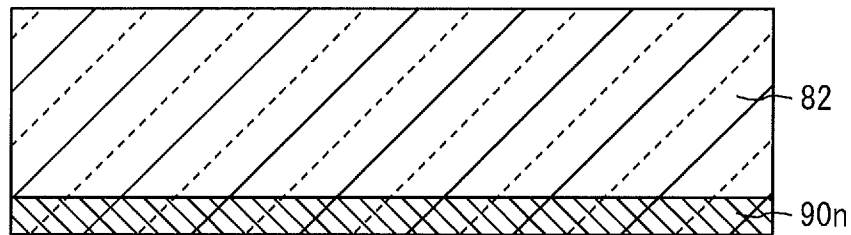
[図33B]



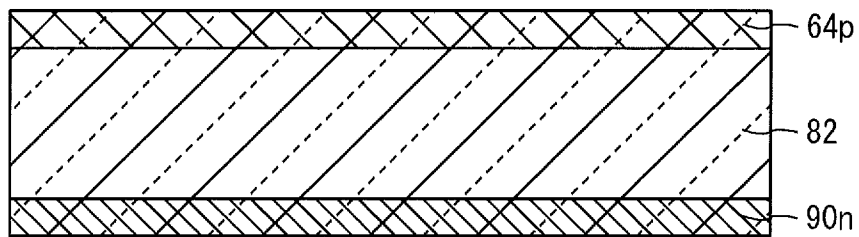
[図35]



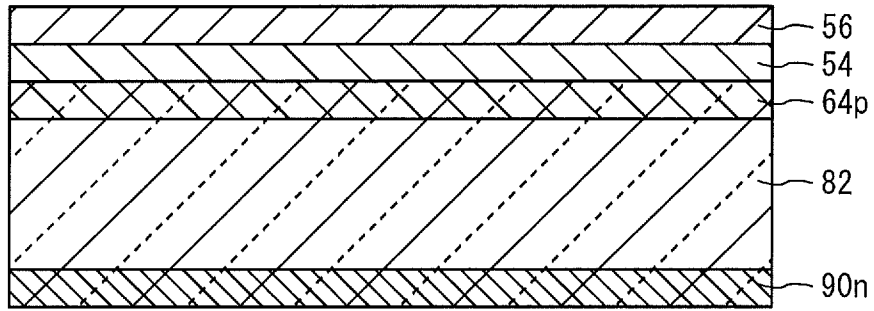
[図36A]



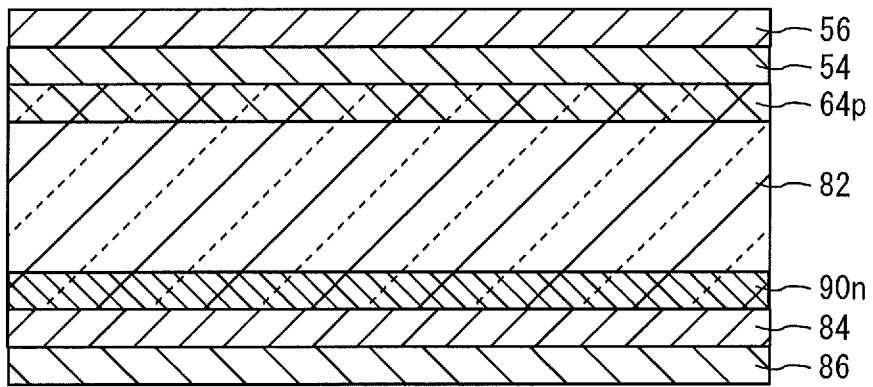
[図36B]



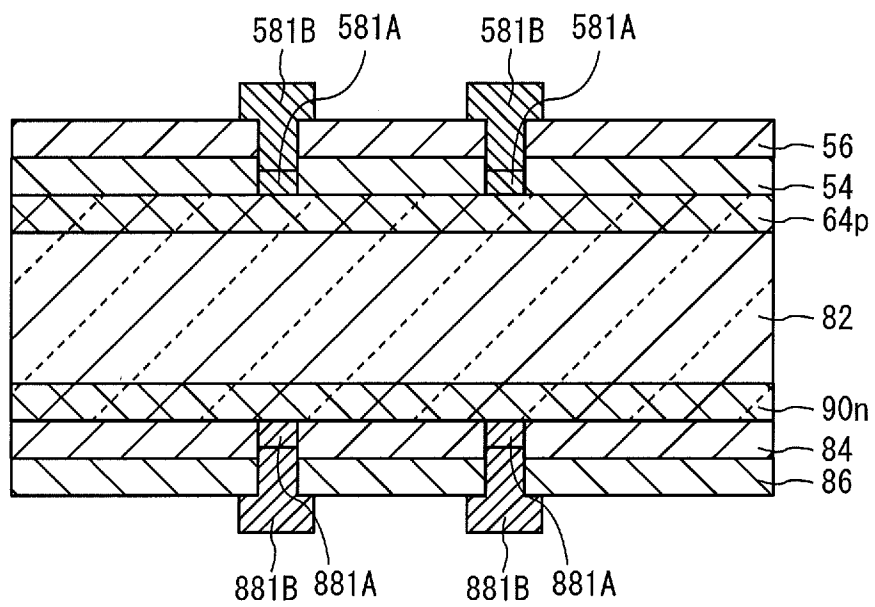
[図36C]



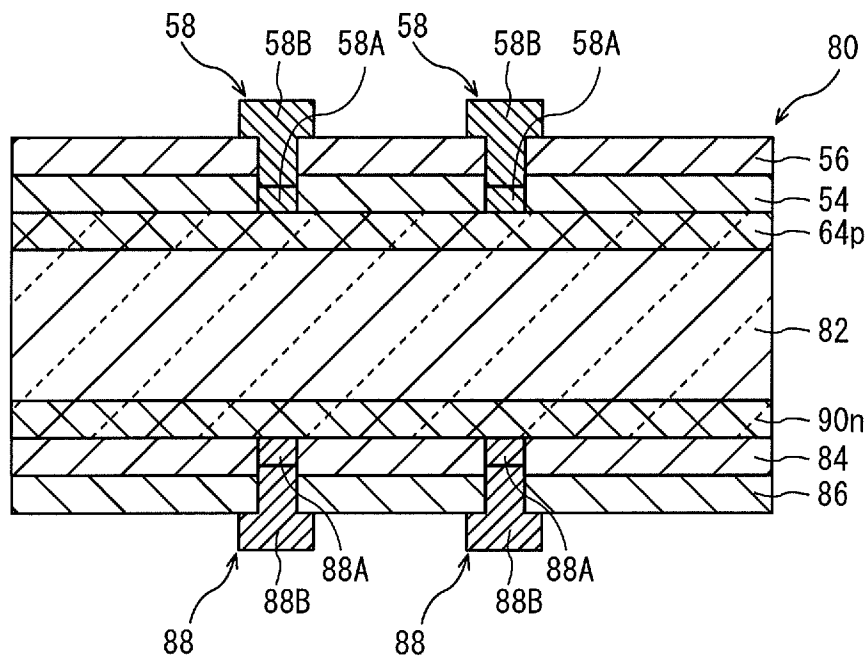
[図36D]



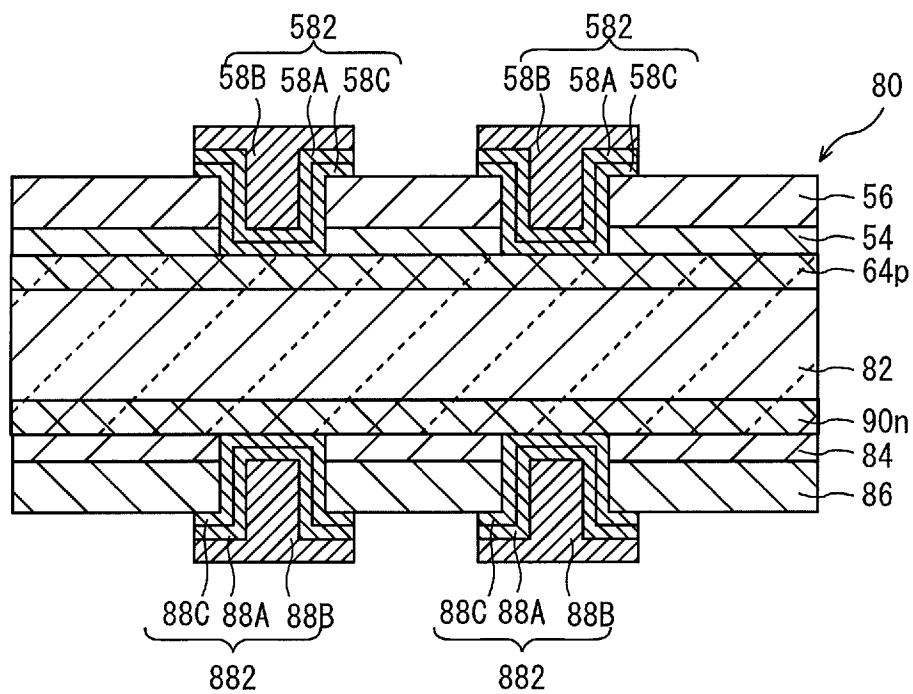
[図36E]



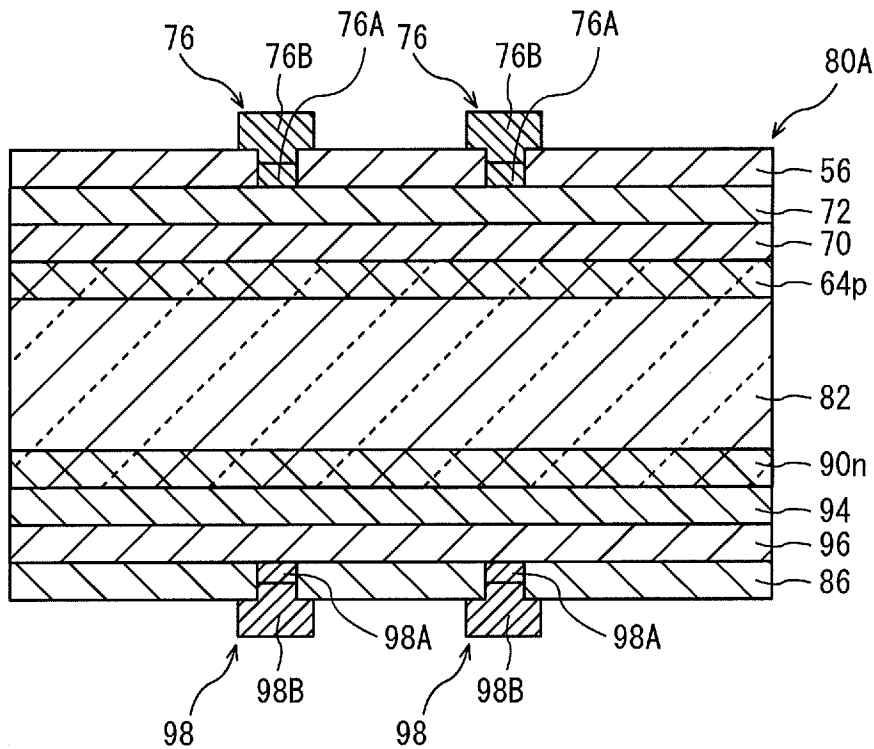
[図36F]



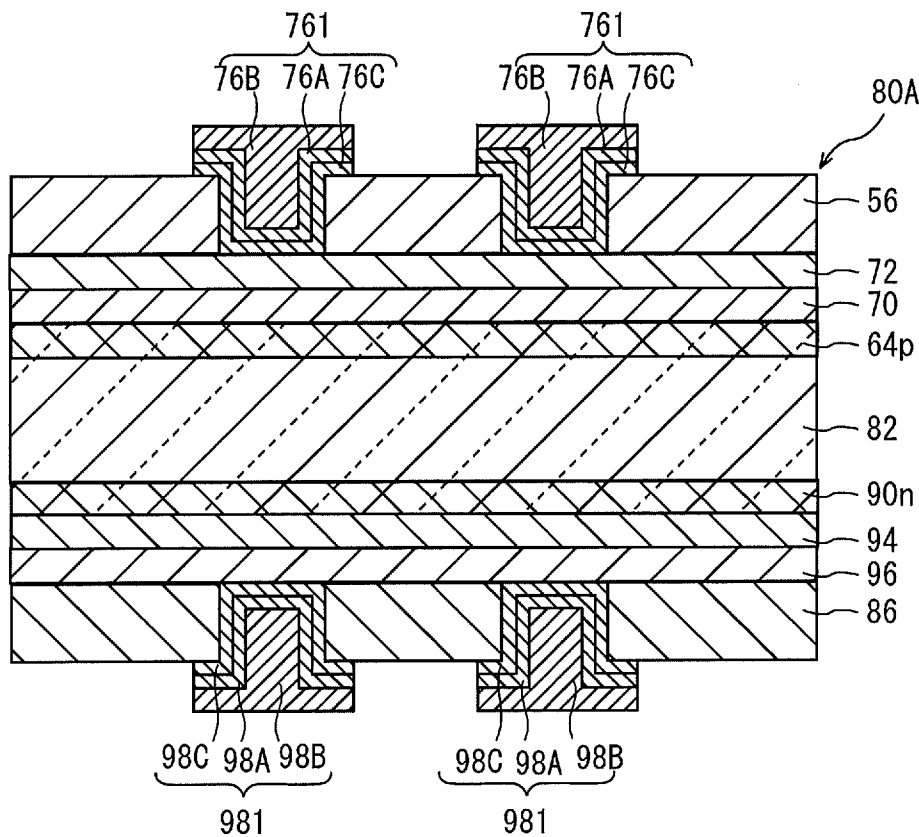
[図37]



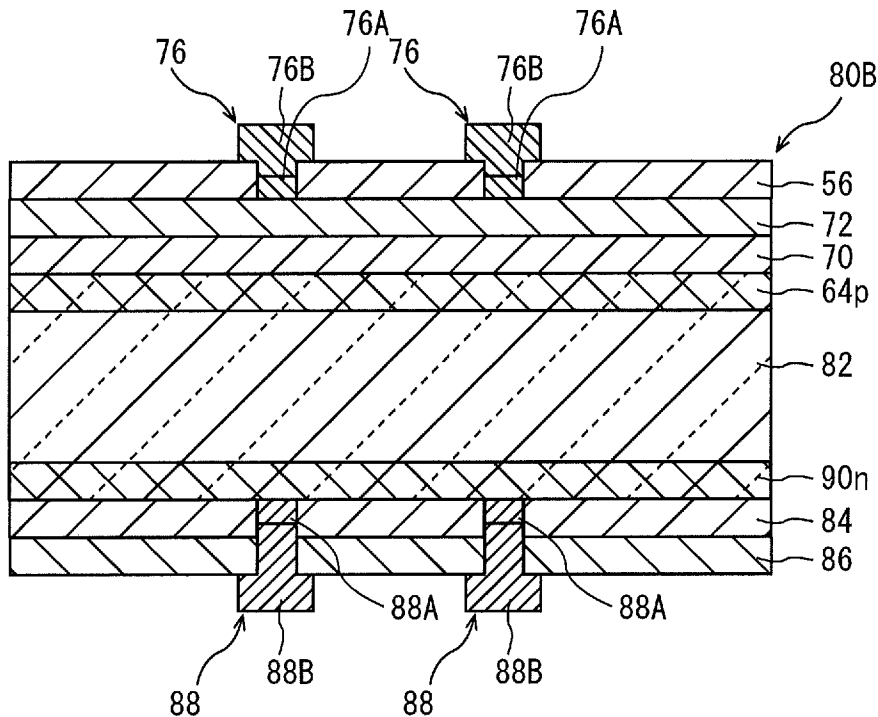
[図38A]



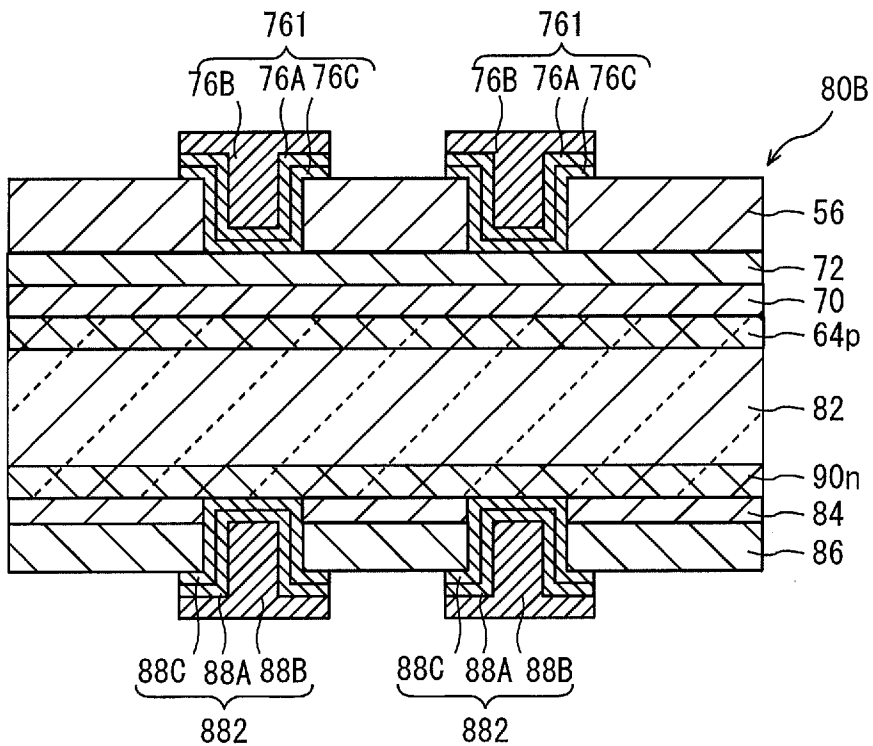
[図38B]



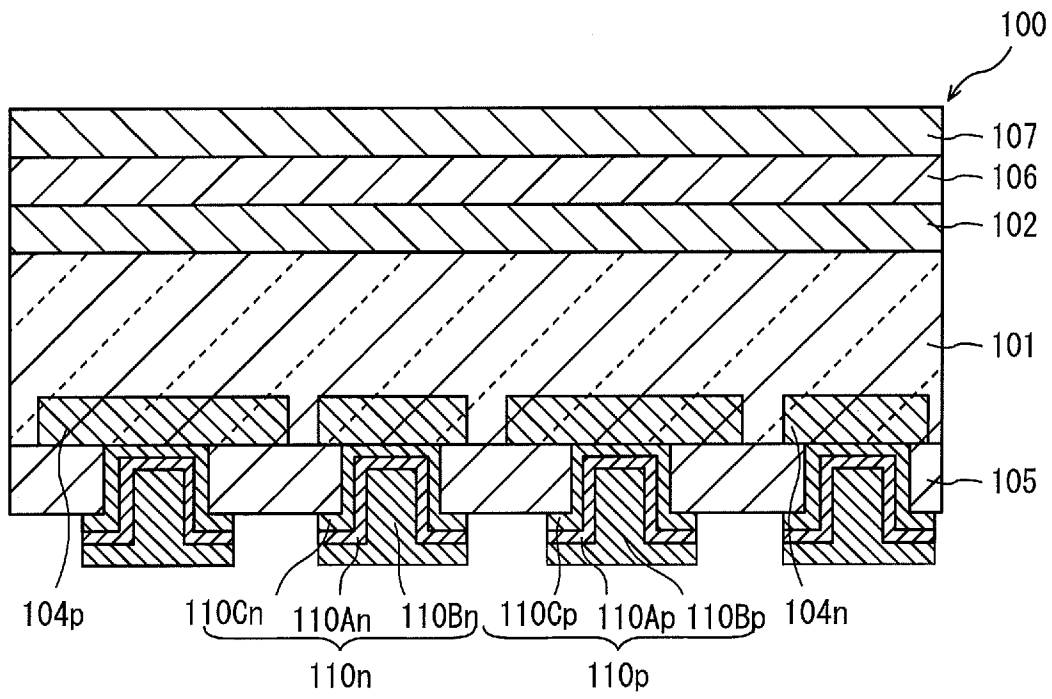
[図39A]



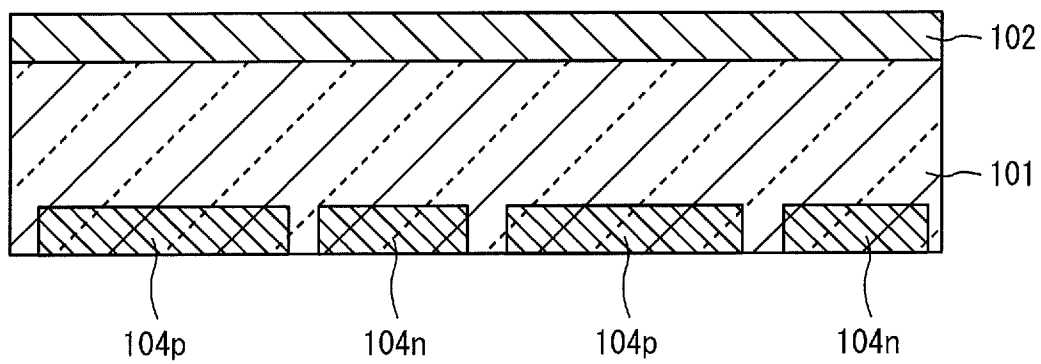
[図39B]



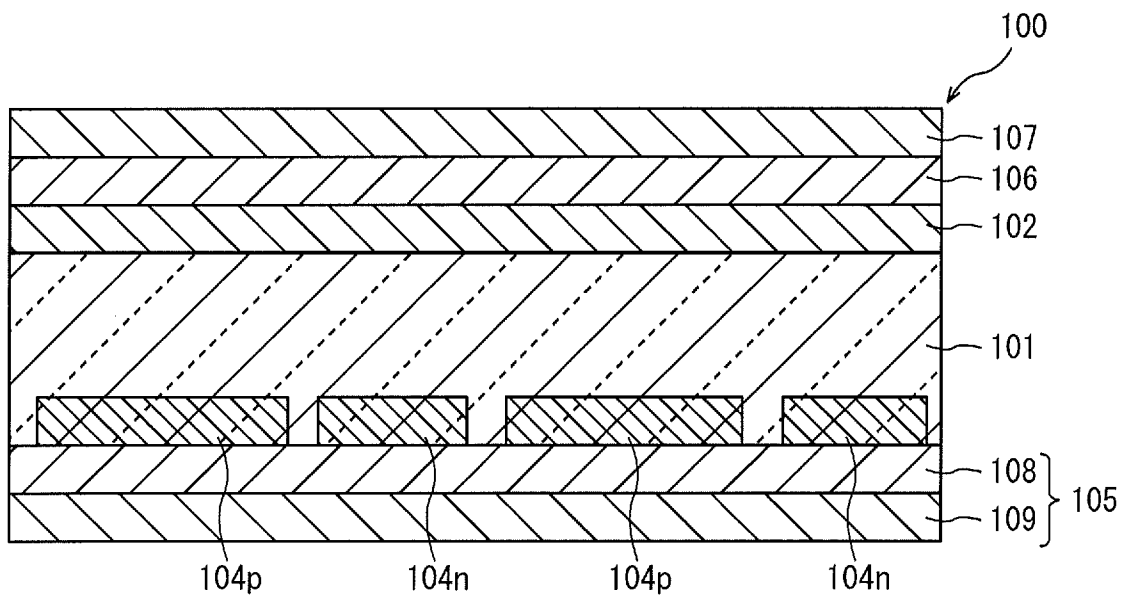
[図40]



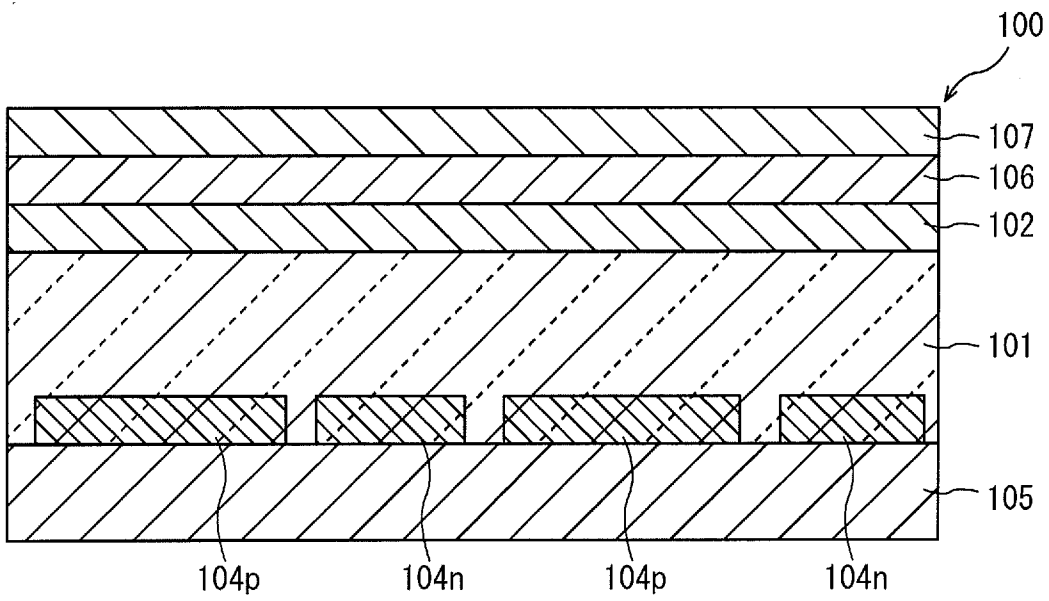
[図41A]



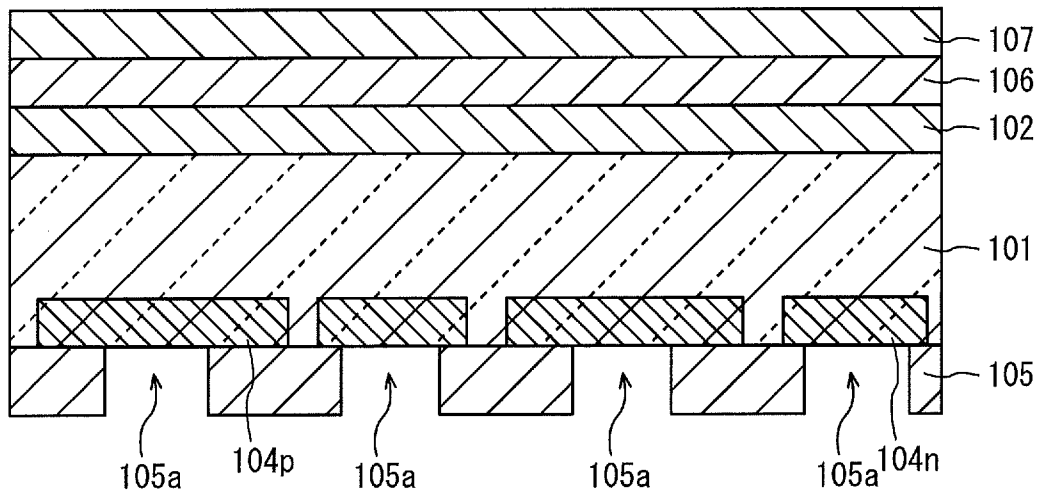
[図41B]



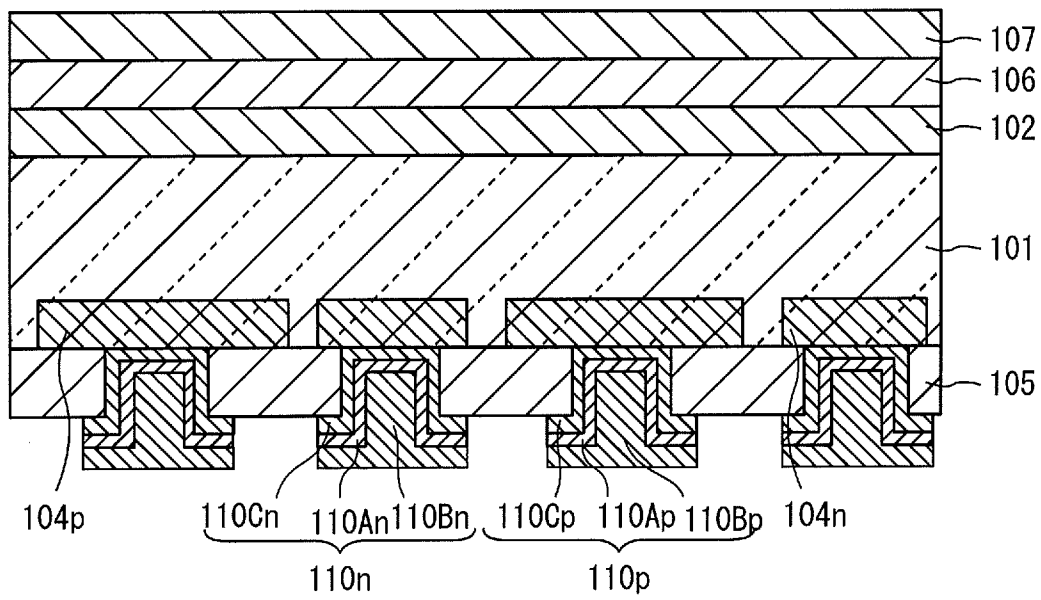
[図41C]



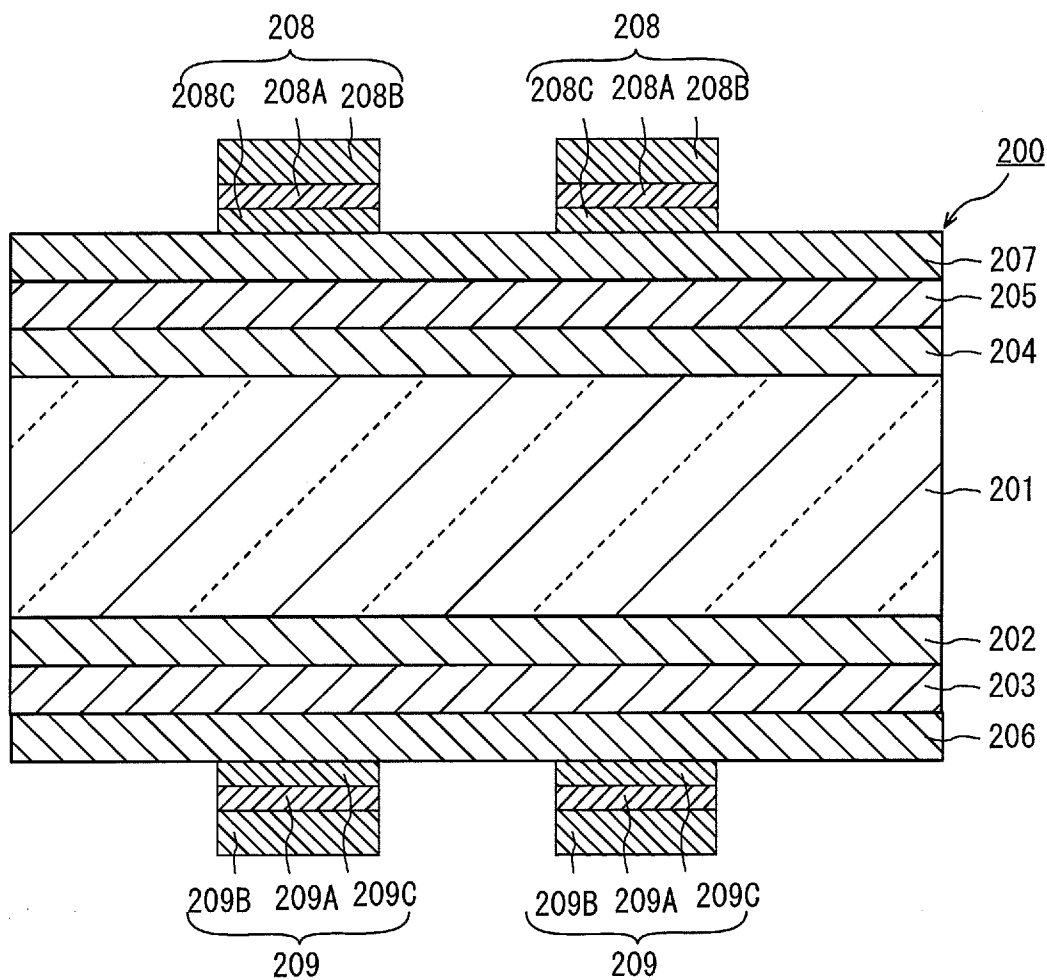
[図41D]



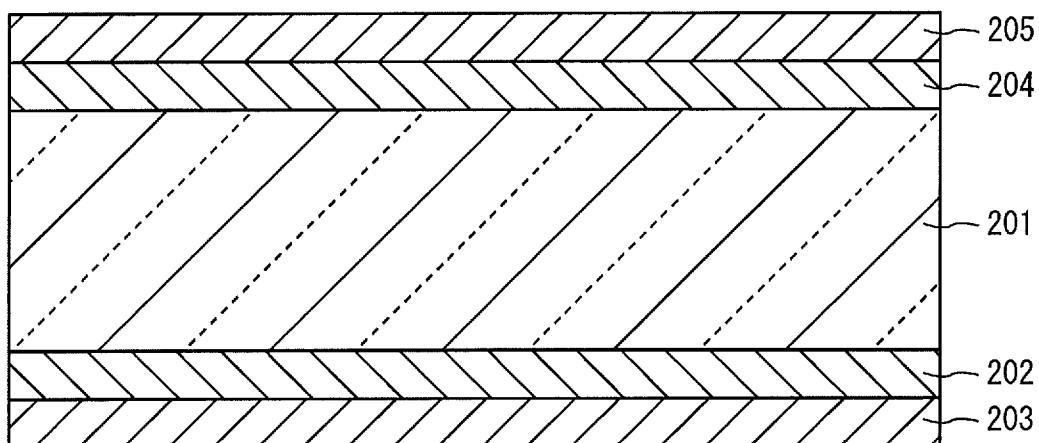
[図41E]



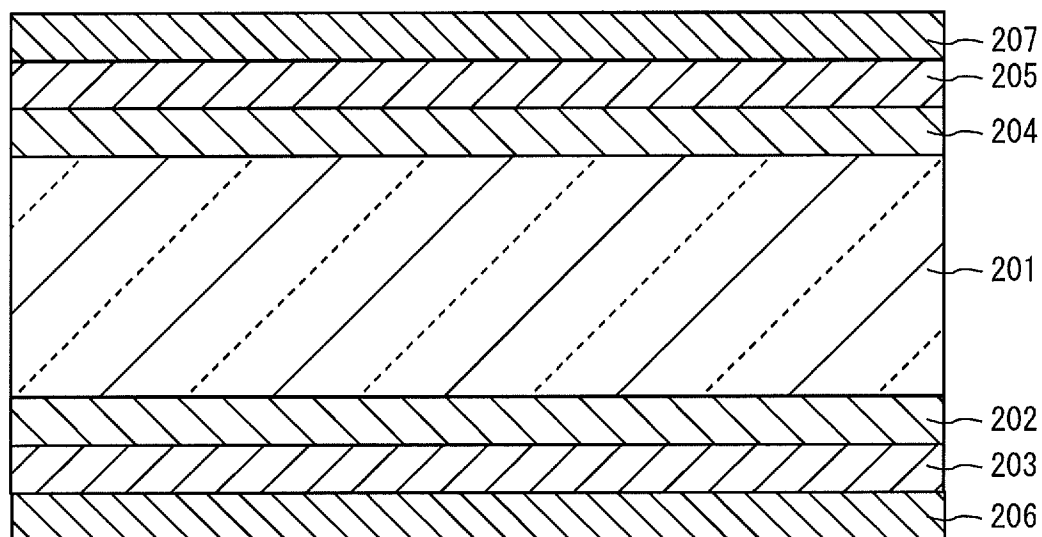
[図42]



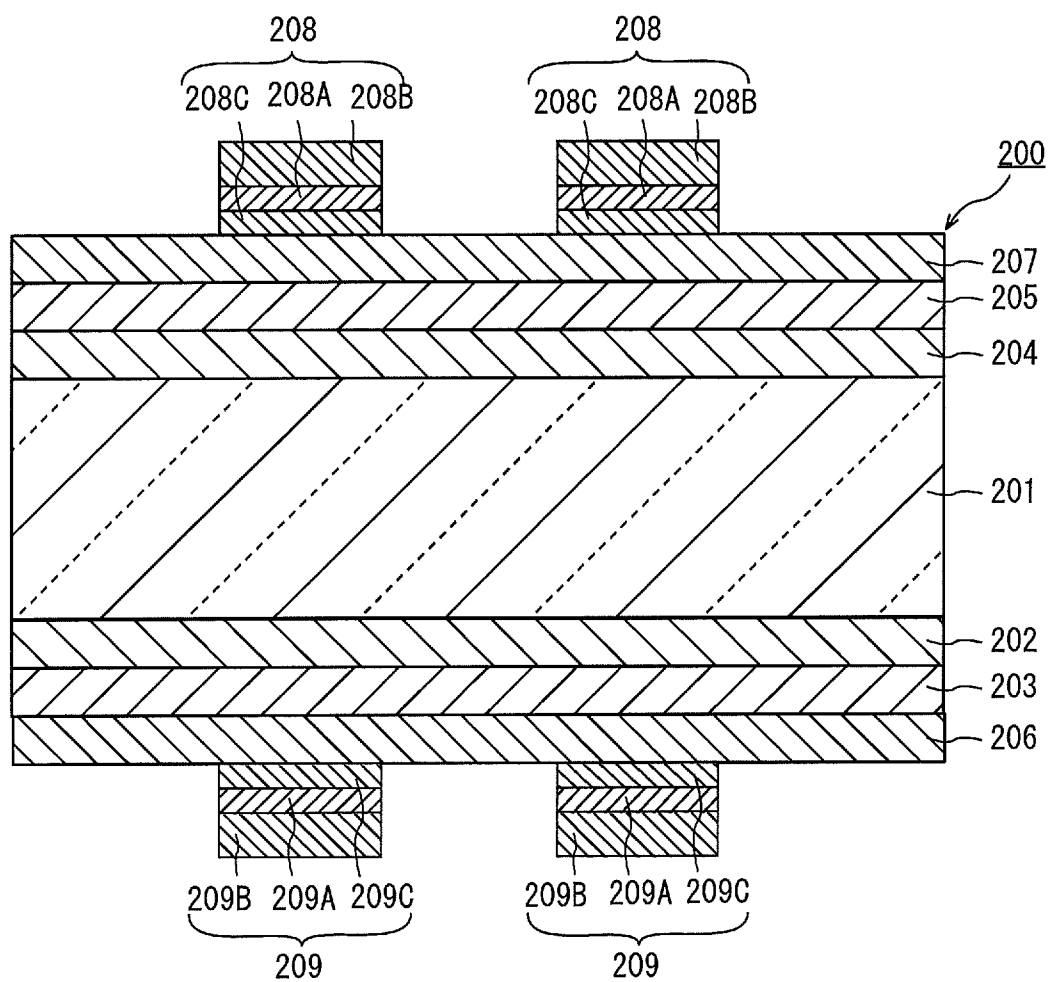
[図43A]



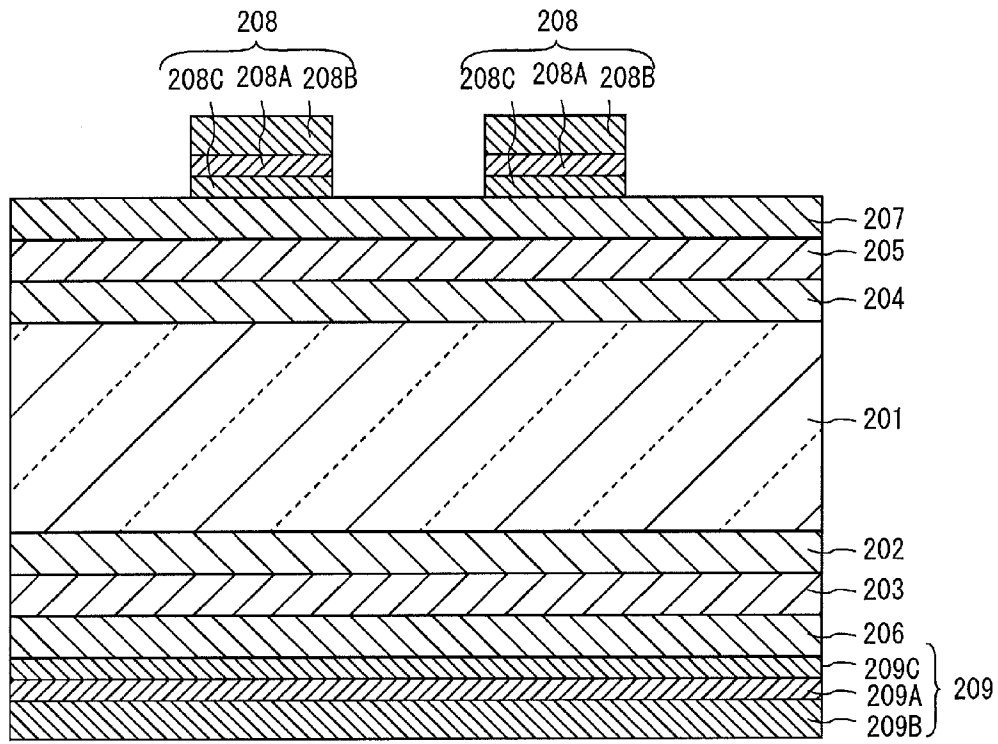
[図43B]



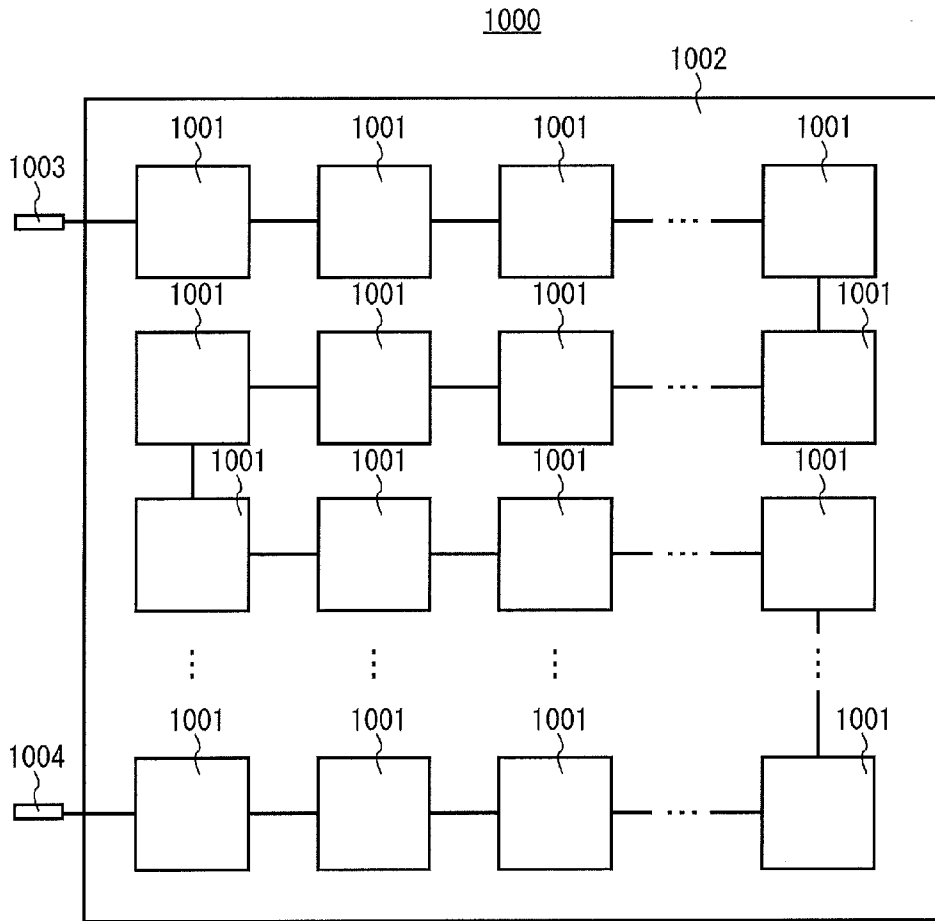
[図43C]



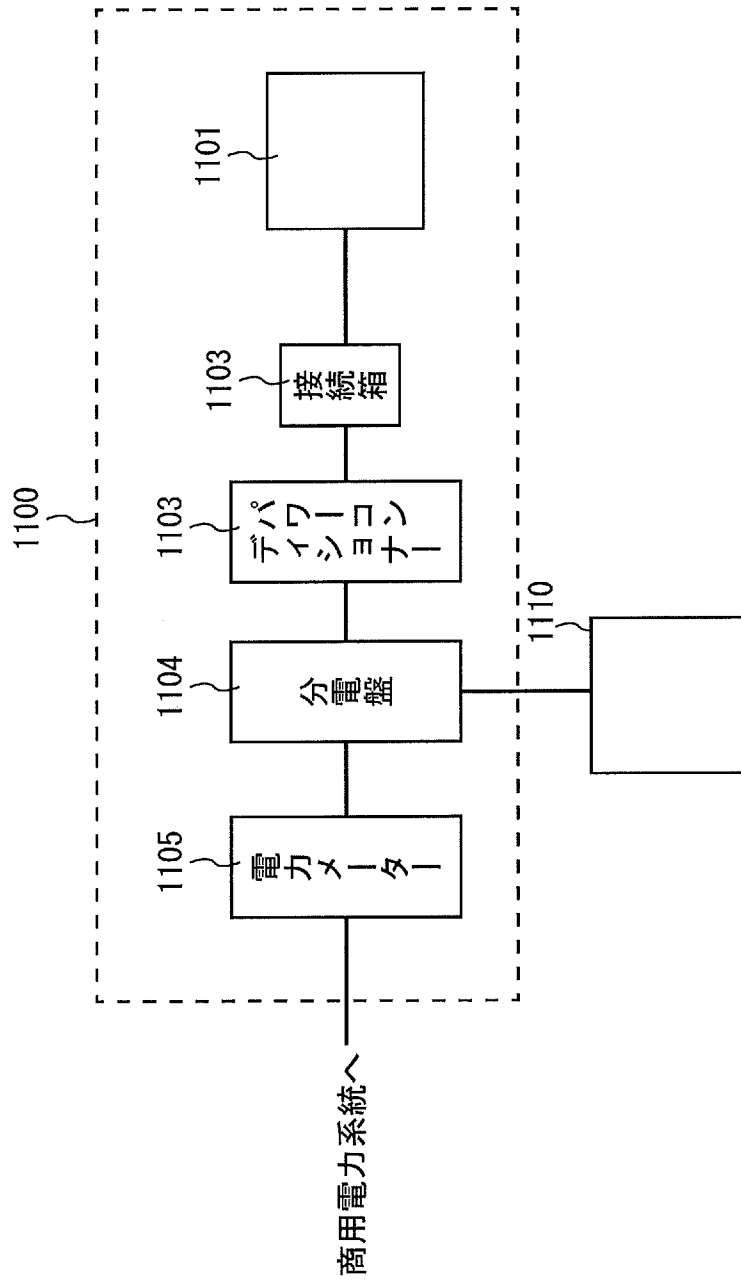
[図44]



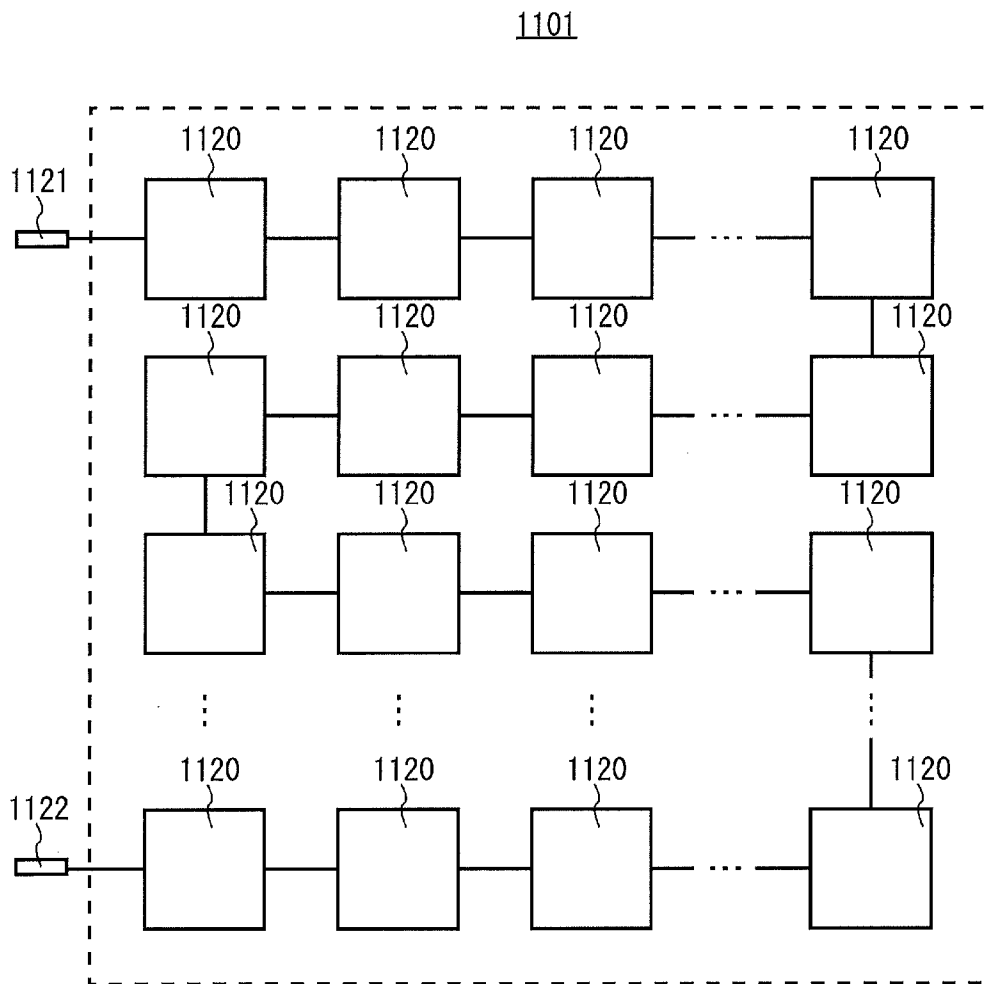
[図45]



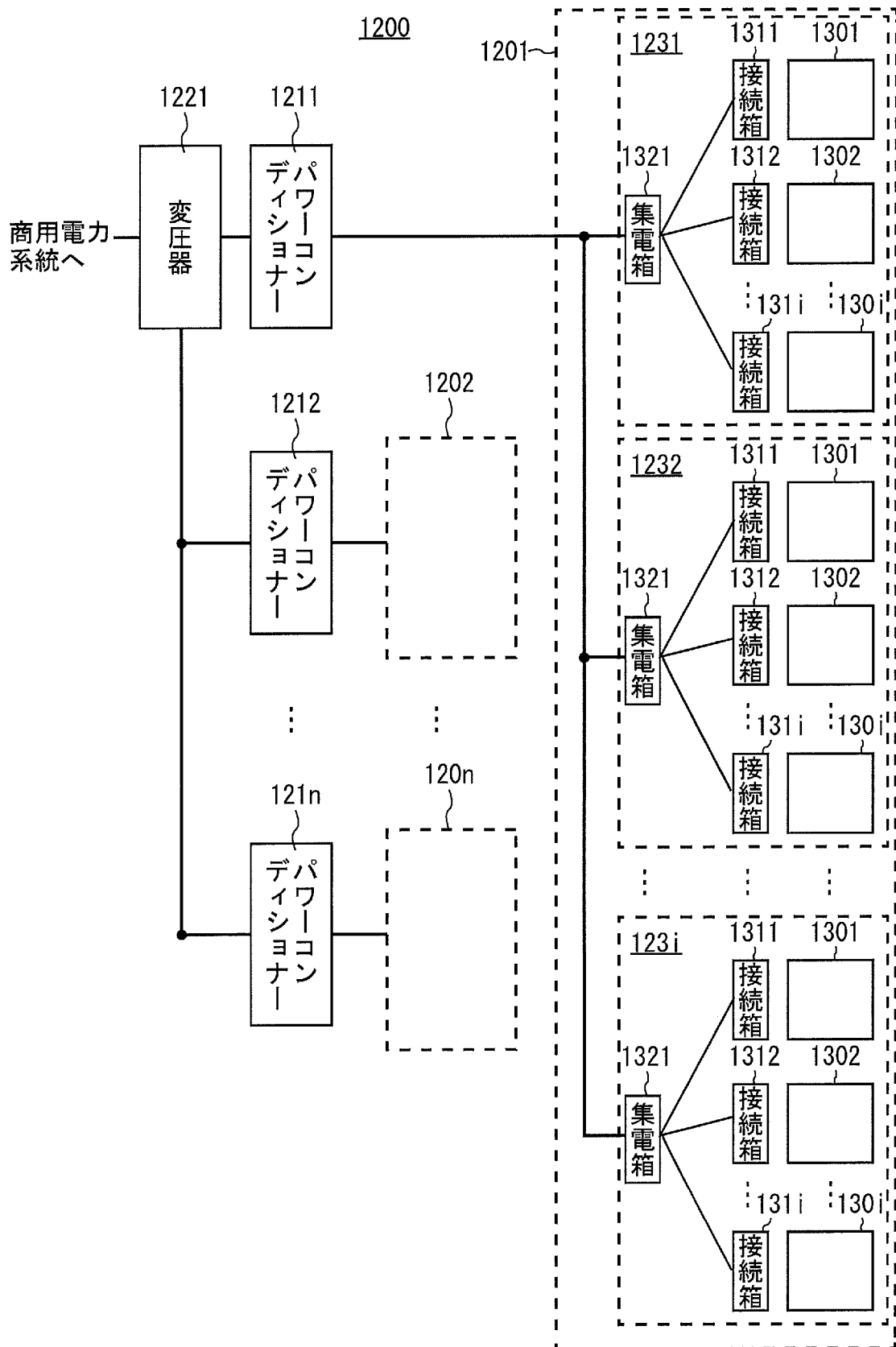
[図46]



[図47]



[図48]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/078369

A. CLASSIFICATION OF SUBJECT MATTER
H01L31/0224(2006.01)i, H01L21/28(2006.01)i, H01L31/0747(2012.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L31/02-31/078, H01L21/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2013-513966 A (Hyundai Heavy Industries Co., Ltd.), 22 April 2013 (22.04.2013), paragraphs [0006] to [0023]; fig. 1 & US 2012/0279562 A1 & WO 2011/078521 A1 & DE 112010004921 T5 & KR 10-2011-0071375 A & CN 102770973 A	1, 2, 10, 11 3-9, 12-18
X A	JP 2010-123859 A (Kyocera Corp.), 03 June 2010 (03.06.2010), paragraphs [0024], [0094] to [0109] (Family: none)	1, 2, 10, 11 3-9, 12-18
X A	WO 2011/077963 A1 (Mitsubishi Electric Corp.), 30 June 2011 (30.06.2011), paragraphs [0071] to [0112]; fig. 3 & JP 5425224 B2	1, 8, 10 3-7, 9, 11-18

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 December 2014 (24.12.14)	Date of mailing of the international search report 13 January 2015 (13.01.15)
--	--

Name and mailing address of the ISA/ Japan Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/078369

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-012606 A (Sanyo Electric Co., Ltd.), 17 January 2013 (17.01.2013), paragraphs [0012] to [0051]; fig. 1, 5 & WO 2013/001861 A1	1-18
A	JP 3-110870 A (Kaneka Corp.), 10 May 1991 (10.05.1991), page 2, upper right column, line 2 to page 3, lower right column, line 1 (Family: none)	1-18

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H01L31/0224(2006.01)i, H01L21/28(2006.01)i, H01L31/0747(2012.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H01L31/02-31/078, H01L21/28		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2013-513966 A（ヒュンダイ ヘビー インダストリーズ カンパニー リミテッド） 2013.04.22, 【0006】 - 【0023】, 【図1】 & US 2012/0279562 A1 & WO 2011/078521 A1 & DE 112010004921 T5 & KR 10-2011-0071375 A & CN 102770973 A	1, 2, 10, 11 3-9, 12-18
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献		
国際調査を完了した日 24.12.2014	国際調査報告の発送日 13.01.2015	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 清水 靖記 電話番号 03-3581-1101 内線 3255	2K 3605

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2010-123859 A (京セラ株式会社) 2010.06.03, 【0024】 , 【0094】 - 【0109】 (ファミリーなし)	1, 2, 10, 11 3-9, 12-18
X A	WO 2011/077963 A1 (三菱電機株式会社) 2011.06.30, [0071]-[0112], [図3] & JP 5425224 B2	1, 8, 10 3-7, 9, 11-18
A	JP 2013-012606 A (三洋電機株式会社) 2013.01.17, 【0012】 - 【0051】 , 【図1】 , 【図5】 & WO 2013/001861 A1	1-18
A	JP 3-110870 A (鐘淵化学工業株式会社) 1991.05.10, 第2頁右上欄第2行~第3頁右下欄第1行 (ファミリーなし)	1-18