

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4636106号
(P4636106)

(45) 発行日 平成23年2月23日(2011.2.23)

(24) 登録日 平成22年12月3日(2010.12.3)

(51) Int.Cl. F I
H03L 7/093 (2006.01) H03L 7/08 E

請求項の数 6 (全 24 頁)

<p>(21) 出願番号 特願2008-89371 (P2008-89371) (22) 出願日 平成20年3月31日 (2008.3.31) (65) 公開番号 特開2009-246605 (P2009-246605A) (43) 公開日 平成21年10月22日 (2009.10.22) 審査請求日 平成21年4月6日 (2009.4.6)</p>	<p>(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号 (74) 代理人 100094053 弁理士 佐藤 隆久 (72) 発明者 三浦 清志 東京都港区港南1丁目7番1号 ソニー株 式会社内 審査官 上田 智志</p>
----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 PLL回路およびそのIC

(57) 【特許請求の範囲】

【請求項1】

第1入力端子に印加された第1入力信号と第2入力端子に印加された第2入力信号との位相を比較して位相差信号を出力する位相比較回路と、

上記位相比較回路から出力された上記位相差信号に基づいてチャージポンプ信号を出力するチャージポンプ回路と、

上記チャージポンプ回路に接続され、上記チャージポンプ回路の出力信号を出力または非出力するためオン・オフ動作する第1のスイッチ回路と、

入力された信号の直流分を取り出すループフィルタと、

上記ループフィルタの出力電圧に応じた発振周波数の信号を生成する電圧制御型発振回路と、

上記電圧制御型発振回路の発振出力信号を所定の分周比で分周し、当該分周した信号を上記位相比較回路の上記第2入力端子に印加する分周回路と、

制御手段と、

上記電圧制御型発振回路の上記発振出力信号の発振周波数を検出する周波数検出手段と、

出力電圧を変化させることが可能な基準電圧発生手段と、

上記基準電圧発生手段に接続され、上記基準電圧発生手段からの出力電圧を出力または非出力するためオン・オフ動作する第2のスイッチ回路と、

上記電圧制御型発振回路に印加される制御電圧の大きさを測定する電圧測定回路と、

10

20

を有するPLL回路であって、

上記ループフィルタは、入力端子が上記第1のスイッチ回路および上記第2のスイッチ回路に接続されており、出力端子が上記電圧制御型発振回路の入力端子に接続されており

上記制御手段は、

当該PLL回路の特性を測定するとき、

上記第1のスイッチ回路をオフ動作させ、

上記第2のスイッチ回路をオン動作させて当該第2のスイッチ回路を介して上記基準電圧発生手段から上記ループフィルタに基準の電圧値を変化させた制御信号を印加し、

上記基準の電圧値を変化させたことに対応して変化する上記電圧制御型発振回路の発振出力信号を上記周波数検出手段が検出した信号を入力する処理を上記基準の制御信号の電圧値を変化させて複数回行い、

上記周波数検出手段が検出した上記複数の信号の相互の差分を対応する上記基準の電圧値の制御信号の制御感度としてメモリに記憶し、

当該PLL回路の動作のとき、

上記第2のスイッチ回路をオフ状態にし、

上記第1のスイッチ回路をオン状態にして当該第1のスイッチ回路を介して上記チャージポンプ回路から上記ループフィルタに上記チャージポンプ回路の出力信号を印加させ、

上記電圧測定回路で測定した電圧に対応する、上記メモリに記憶された上記電圧制御型発振回路に印加される電圧信号に対応した前記制御感度に上記分周回路の上記分周比を乗じた値として規定される上記チャージポンプ回路のチャージポンプの制御電流を上記チャージポンプ回路に印加して上記チャージポンプ回路から出力されるチャージポンプ出力信号を制御する、

PLL回路。

【請求項2】

請求項1に記載のPLL回路において、

上記基準電圧発生手段が、

D/Aコンバータ回路と、

このD/Aコンバータ回路に、上記測定時の基準の制御電圧にD/A変換されるデジタルデータを供給する上記制御手段と

により構成され、

上記電圧測定回路が、上記PLL回路の動作のときの制御電圧をA/D変換して上記制御手段に供給するA/Dコンバータ回路により構成された、

PLL回路。

【請求項3】

請求項1あるいは請求項2に記載のPLL回路において、

上記電圧制御型発振回路の発振信号を、 $1/m$ (m は正の整数)の周波数に分周し、その分周信号を上記周波数測定手段にその測定入力として供給するカウンタを有し、

上記周波数測定手段は、1MHzのパルスをもつ周波数に分周した分周信号により、周波数測定のスタートおよびストップが制御される

ようにした、PLL回路。

【請求項4】

請求項1、請求項2あるいは請求項3に記載のPLL回路において、

上記分周回路が、パルス・スワロー型に構成された、

PLL回路。

【請求項5】

請求項1～請求項4のいずれかの請求項に記載のPLL回路において、

上記電圧制御型発振回路の発振信号から周波数変換用の局部発振信号を形成する、

PLL回路。

【請求項 6】

第 1 入力端子に印加された第 1 入力信号と第 2 入力端子に印加された第 2 入力信号との位相を比較して位相差信号を出力する位相比較回路と、上記位相比較回路から出力された上記位相差信号に基づいてチャージポンプ信号を出力するチャージポンプ回路と、上記チャージポンプ回路に接続され、上記チャージポンプ回路の出力信号を出力または非出力するためオン・オフ動作する第 1 のスイッチ回路と、入力された信号の直流分を取り出すループフィルタと、上記ループフィルタの出力電圧に応じた発振周波数の信号を生成する電圧制御型発振回路と、上記電圧制御型発振回路の発振出力信号を所定の分周比で分周し、当該分周した信号を上記位相比較回路の上記第 2 入力端子に印加する分周回路と、制御回路と、上記電圧制御型発振回路の上記発振出力信号の発振周波数を検出する周波数検出回路と、出力電圧を変化させることが可能な基準電圧発生回路と、上記基準電圧発生回路に接続され、上記基準電圧発生回路からの出力電圧を出力または非出力するためオン・オフ動作する第 2 のスイッチ回路と、上記電圧制御型発振回路に印加される制御電圧の大きさを測定する電圧測定回路とを有し、上記ループフィルタは、入力端子が上記第 1 のスイッチ回路および上記第 2 のスイッチ回路に接続されており、出力端子が上記電圧制御型発振回路の入力端子に接続されている、PLL 回路を 1 チップに構成された PLL 用 IC であって、

前記制御回路は、

当該 PLL 回路の特性を測定するとき、

上記第 1 のスイッチ回路をオフ動作させ、

上記第 2 のスイッチ回路をオン動作させて当該第 2 のスイッチ回路を介して上記基準電圧発生回路から上記ループフィルタに基準の電圧値を変化させた制御信号を印加し、

上記基準の電圧値を変化させたことに対応して変化する上記電圧制御型発振回路の発振出力信号を上記周波数検出回路が検出した信号を入力する処理を上記基準の制御信号の電圧値を変化させて複数回行い、

上記周波数検出回路が検出した上記複数の信号の相互の差分を対応する上記基準の電圧値の制御信号の制御感度としてメモリに記憶し、

当該 PLL 回路の動作のとき、

上記第 2 のスイッチ回路をオフ状態にし、

上記第 1 のスイッチ回路をオン状態にして当該第 1 のスイッチ回路を介して上記チャージポンプ回路から上記ループフィルタに上記チャージポンプ回路の出力信号を印加させ、

上記電圧測定回路で測定した電圧に対応する、上記メモリに記憶された上記電圧制御型発振回路に印加される電圧信号に対応した前記制御感度に上記分周回路の上記分周比を乗じた値として規定される上記チャージポンプ回路のチャージポンプの制御電流を上記チャージポンプ回路に印加して上記チャージポンプ回路から出力されるチャージポンプ出力信号を制御する、

PLL 用 IC。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、シンセサイザ方式の受信機に使用して好適な PLL 回路およびその IC に関する。

【背景技術】

【0002】

スーパーヘテロダイン方式の受信機をシンセサイザ方式に構成した場合、一般にその局部発振信号は PLL 回路により形成される。図 12 において、符号 30 はそのような PLL 回路の一例を示すもので、VCO31 の発振信号 SVCO が可変分周回路 32 に供給されて $1/N$ (N は正の整数) の周波数の信号に分周され、この分周信号が位相比較回路 33 に供給される。また、基準周波数 f_{REF} の交番信号 SREF が位相比較回路 33 に供給される

10

20

30

40

50

【 0 0 0 3 】

そして、位相比較回路 3 3 の比較出力が、チャージポンプ回路 3 4 を通じてループフィルタ 3 5 に供給され、可変分周回路 3 2 の出力信号の周波数と、基準周波数 f_{REF} との位相差に対応してレベルの変化する直流電圧 V_C が取り出され、この直流電圧 V_C が V_{CO31} に発振周波数 f_{VCO} の制御電圧として供給される。

【 0 0 0 4 】

したがって、定常状態では、 V_{CO31} の発振周波数 f_{VCO} は、

$$f_{VCO} = N \cdot f_{REF}$$

となり、分周比 N を変更すれば、 V_{CO31} の発振周波数 f_{VCO} を変更することができる。したがって、 V_{CO31} の発振信号 S_{VCO} (あるいはその分周信号) を局部発振信号として使用して受信信号の周波数変換を行うとともに、分周比 N を変更すれば、受信周波数を変更することができる。すなわち、シンセサイザ方式の受信を行うことができる。

【 0 0 0 5 】

ところで、 PLL 回路 3 0 は、設定が同じ場合、発振周波数 f_{VCO} が最高周波数のときと最低周波数ときとで、ループ特性が大きく変わってしまう。そして、ループ特性が変化すると、フィードバックループ自体の安定度が変化するのはもちろんのこと、位相ノイズも変化してしまう。

【 0 0 0 6 】

この位相ノイズは、 V_{CO31} の発振周波数 f_{VCO} が、理想的には図 1 3 に太線で示すように、値 f_{VCO} で一定であるべきであるのに、細線で示すように、変動してしまうものである。そして、この位相ノイズは、デジタル放送の受信時の重要な項目であり、放送波信号の受信に影響を与える。したがって、発振周波数 f_{VCO} が変化してもループ特性が変化しないようにする必要がある。

【 0 0 0 7 】

一方、 PLL 回路 3 0 のループ特性は、その PLL 回路 3 0 がオープンループのときの伝達関数 $G(s)$ で決まる。すなわち、図 1 2 において、可変分周回路 3 2 から位相比較回路 3 3 に至る信号ラインを X 点でカットして PLL 回路 3 0 をオープンループとし、位相比較回路 1 3 に入力端 (基準信号 S_{REF} の入力端) から可変分周回路 3 2 の出力端 (分周信号の出力端) までの伝達関数 $G(s)$ を求めると、図 1 1 に示す (1) 式となる。

【 0 0 0 8 】

したがって、発振周波数 f_{VCO} を変更するために、分周比 N を変更すると、伝達関数 $G(s)$ が変化し、その結果、 PLL 回路 3 0 の安定度や位相ノイズが変化してしまう。しかも、テレビ受像機において、フロントエンド回路を IC 化するとともに、1 つの IC で、各国のテレビ放送に対応できるようにした場合、そのオンチップ化した PLL 回路の発振周波数 f_{VCO} の変化範囲はかなり広くなり、分周比 N の変化範囲がかなり広くなる。このため、 PLL 回路 3 0 の安定度や位相ノイズがより悪化しやすくなる。

【 0 0 0 9 】

そこで、第 1 の補償方法として、分周比 N を参照し、(1) 式において、その参照した分周比 N に比例してチャージポンプ回路 3 4 のチャージポンプ電流 I_{CP} を変更し、伝達関数 $G(s)$ の変化を抑えることが考えられている (例えば、特許文献 1 および 2)。

【 0 0 1 0 】

また、第 2 の補償方法として、 V_{CO31} の発振周波数 f_{VCO} が、ループフィルタ 3 5 の出力電圧 V_C 、すなわち、 V_{CO31} の制御電圧 V_C に依存するので、その制御電圧 V_C をモニタし、この制御電圧 V_C にしたがって、チャージポンプ電流 I_{CP} を制御する方法もある (例えば、特許文献 3)。

【 0 0 1 1 】

さらに、第 3 の補償方法として、チャージポンプ電流 I_{CP} の算出時、 PLL 回路 3 0 をいったんオープンループとし、制御電圧 V_C に対する V_{CO31} の発振周波数 f_{VCO} を周波数カウンタにより計測して制御感度 K_{VCO} を実測し、この実測結果の制御感度 K_{VCO} からチ

10

20

30

40

50

チャージポンプ電流 I_{CP} を求める方法も考えられている（例えば、非参考文献 1）。

【0012】

これらの方法によれば、(1)式において、分周比 N あるいは $VCO31$ の発振周波数 f_{VCO} に対応してチャージポンプ電流 I_{CP} が変更されるので、伝達関数 $G(s)$ を安定化することができ、その結果、PLL回路30のループ特性を安定化することができる。

【0013】

なお、先行技術文献として例えば以下のものがある。

【特許文献1】特許第2842847号明細書

【特許文献2】特開2001-156629号公報

【特許文献3】特開平11-308101号公報

【非特許文献1】"A Fully Integrated 0.13-um CMOS Digital Low-IF DBS Satellite Tuner Using a Ring Oscillator-Based Frequency Synthesizer", IEEE JSSC, pp.967-982, Vol.42, No.5, MAY 2007

【発明の開示】

【発明が解決しようとする課題】

【0014】

上記の補償方法によれば、(1)式において、分周比 N あるいは $VCO31$ の発振周波数 f_{VCO} に対応してチャージポンプ電流 I_{CP} が変更されるので、伝達関数 $G(s)$ が安定化され、その結果、PLL回路30のループ特性が安定化されるはずである。

【0015】

しかし、上記の第1および第2の補償方法においては、(1)式からも明らかのように、PLL回路30のループ特性を決定する要素のうち、分周比 N 、つまり、 $VCO31$ の発振周波数 f_{VCO} と、チャージポンプ電流 I_{CP} にのみ着目したものであり、ループ特性を決める他の要素である $VCO31$ の制御感度 K_{VCO} およびループフィルタ35のインピーダンス Z_P は一定と仮定している。

【0016】

このため、 $VCO31$ やループフィルタ35の構成素子のばらつき、温度変化、経年変化などにより、実際には、PLL回路30のループ特性が変化してしまう。

【0017】

また、最近のように、 $VCO31$ をICにオンチップ化する場合には、 $VCO31$ の可変容量ダイオード（いわゆるバリキャップ）もIC化することが求められる。そして、テレビ受信用のフロントエンド回路などにおいては、可変容量ダイオードとして、容量（静電容量）の制御範囲の狭いPN接合型ではなく、制御範囲の広いMOS型が用いられることが多い。

【0018】

しかし、MOS型可変容量ダイオードは、制御電圧と容量との関係が非線形なので、制御電圧によって制御感度 K_{VCO} が大きく変化してしまう。特に制御電圧を広い範囲で使用する場合には、その非線形性はループ特性に大きな影響を与えてしまう。つまり、このような場合には、従来の制御方法ではもはやループ特性を一定に保つことができない。

【0019】

また、 $VCO31$ をオンチップ化した場合、MOS型可変容量ダイオードを使用しても、必要な発振周波数範囲をカバーできないときには、キャパシタバンクの構成とする方法がある。すなわち、例えば図14に示すように、本来の可変容量ダイオードCDに対して、コンデンサ $C_0 \sim C_n$ およびスイッチ回路 $S_0 \sim S_n$ の直列回路を並列接続して総合容量 C を構成する。そして、スイッチ回路 $S_0 \sim S_n$ を選択的にオンオフ制御して総合容量 C を変更するとともに、可変容量ダイオードCDの容量を変更して発振周波数 f_{VCO} を変更するものである。

【0020】

この場合には、コンデンサ $C_0 \sim C_n$ の容量が可変容量ダイオードCDの制御電圧 V_C に関係しないので、コンデンサ $C_0 \sim C_n$ の組み合わせにより制御感度 K_{VCO} が異なってしまう

10

20

30

40

50

、この結果、制御感度 K_{VCO} を考慮することなくループ特性を一定に保つことは、より難しくなる。また、 $VCO31$ の制御電圧 V_C (可変容量ダイオード C_D の制御電圧) をモニタしても発振周波数 f_{VCO} を検出できないので、例え制御感度 K_{VCO} が一定であっても制御電圧 V_C だけではチャージポンプ電流 I_{CP} の制御はできない。

【0021】

その点、第3の補償方法の場合には、制御感度 K_{VCO} を実測してチャージポンプ電流 I_{CP} を設定するので、チャージポンプ電流 I_{CP} を適切に設定することができる。しかし、この方法の場合にも、周囲温度による $VCO31$ の制御感度 K_{VCO} の変化に対応できない。また、制御感度 K_{VCO} を測定する場合には、 PLL 回路30をいったんオープンループにする必要があり、このとき、 PLL 回路30を使用できなくなるので、放送を連続して受信するフロントエンド回路や受信機などには、この第3の方法は許されない。

10

【0022】

この発明は、以上のような問題点を解決しようとするものである。

【課題を解決するための手段】

【0023】

本発明によれば、第1入力端子に印加された第1入力信号と第2入力端子に印加された第2入力信号との位相を比較して位相差信号を出力する位相比較回路と、上記位相比較回路から出力された上記位相差信号に基づいてチャージポンプ信号を出力するチャージポンプ回路と、上記チャージポンプ回路に接続され、上記チャージポンプ回路の出力信号を出力または非出力するためオン・オフ動作する第1のスイッチ回路と、入力された信号の直
流分を取り出すループフィルタと、上記ループフィルタの出力電圧に応じた発振周波数の
信号を生成する電圧制御型発振回路と、上記電圧制御型発振回路の発振出力信号を所定の
分周比で分周し、当該分周した信号を上記位相比較回路の上記第2入力端子に印加する分
周回路と、制御手段と、上記電圧制御型発振回路の上記発振出力信号の発振周波数を検出
する周波数検出手段と、出力電圧を変化させることが可能な基準電圧発生手段と、上記基
準電圧発生手段に接続され、上記基準電圧発生手段からの出力電圧を出力または非出力す
るためオン・オフ動作する第2のスイッチ回路と、上記電圧制御型発振回路に印加される
制御電圧の大きさを測定する電圧測定回路と、を有する PLL 回路であって、

20

上記ループフィルタは、入力端子が上記第1のスイッチ回路および上記第2のスイッチ
回路に接続されており、出力端子が上記電圧制御型発振回路の入力端子に接続されており

30

上記制御手段は、

当該 PLL 回路の特性を測定するとき、

上記第1のスイッチ回路をオフ動作させ、

上記第2のスイッチ回路をオン動作させて当該第2のスイッチ回路を介して上記基準電圧発生手段から上記ループフィルタに基準の電圧値を変化させた制御信号を印加し、

上記基準の電圧値を変化させたことに対応して変化する上記電圧制御型発振回路の
発振出力信号を上記周波数検出手段が検出した信号を入力する処理を上記基準の制御信号
の電圧値を変化させて複数回行い、

上記周波数検出手段が検出した上記複数の信号の相互の差分を対応する上記基準の電圧値の制御信号の制御感度としてメモリに記憶し、

40

当該 PLL 回路の動作のとき、

上記第2のスイッチ回路をオフ状態にし、

上記第1のスイッチ回路をオン状態にして当該第1のスイッチ回路を介して上記チ
ャージポンプ回路から上記ループフィルタに上記チャージポンプ回路の出力信号を印加さ
せ、

上記電圧測定回路で測定した電圧に対応する、上記メモリに記憶された上記電圧制御型発振回路に印加される電圧信号に対応した前記制御感度に上記分周回路の上記分周比を乗じた値として規定される上記チャージポンプ回路のチャージポンプの制御電流を上記チャージポンプ回路に印加して上記チャージポンプ回路から出力されるチャージポンプ出

50

力信号を制御する、

PLL回路が提供される。

【発明の効果】

【0024】

この発明によれば、VCOの制御感度が製造プロセスによりばらついていても、目的とするPLL特性を保持することができるとともに、そのとき、トリミングなどを行う必要がない。また、周囲温度が変化してもPLL回路の動作を停止させずにPLL回路のループ特性を規定値に制御・保持することができる。

【0025】

さらに、定常動作をしているPLL回路に対して、外部から測定電圧などを印加しなくても、VCOの発振周波数や制御感度などを測定することができる。

【発明を実施するための最良の形態】

【0026】

〔1〕 テレビ受像機の回路例

まず、この発明を適用できるテレビ受像機の一例について説明する。この例におけるテレビ受像機は、各国のテレビ放送を、その放送形式にかかわらず受信できるようにした場合であり、フロントエンド回路と、ベースバンド回路とから構成されている。

【0027】

そして、そのフロントエンド回路は、この例においては、それぞれの国のテレビ放送で使用されている周波数を、

(A) 46~147MHz (VLバンド)

(B) 147~401MHz (VHバンド)

(C) 401~887MHz (Uバンド)

の3バンドに分割し、それぞれの受信バンドにおいて、周波数を目的とするチャンネルに対応して変更できるようにした場合である。

【0028】

〔1-1〕 フロントエンド回路の例

図1において、鎖線で囲った部分10が、そのフロントエンド回路を示し、これは1チップICにIC化されている。また、このIC(フロントエンド回路)10は、外部接続用の端子ピンT11~T18を有する。

【0029】

そして、テレビ放送の放送波信号がアンテナANTにより受信され、その受信信号が、端子ピンT11からスイッチ回路11を通じてアンテナ同調回路12A~12Cに選択的に供給される。この場合、アンテナ同調回路12A~12Cは、上記(A)~(C)項の受信バンドにそれぞれ対応するものであり、複数の同調用コンデンサをデジタルデータにしたがって選択的に接続して同調周波数を変更し、この結果、目的とする周波数(チャンネル)の受信信号に同調するように構成されている。

【0030】

そして、これら同調回路12A~12Cから出力される受信信号が、高周波アンプ13A~13Cを通じ、さらに、段間同調回路14A~14Cを通じてスイッチ回路15に供給される。この場合、同調回路14A~14Cも同調回路12A~12Cと同様に構成されているものであるが、同調回路12A~12C、14A~14Cの同調用コンデンサはIC10に内蔵され、同調用コイルはIC10に外付けとされている。さらに、スイッチ回路15は、スイッチ回路11と連動して切り換えられるものであり、したがって、スイッチ回路15からは目的とする受信バンドの受信信号SRXが取り出される。そして、この取り出された受信信号SRXがミキサ回路12I、12Qに供給される。

【0031】

また、外部から端子ピンT15を通じて信号形成回路36に安定した周波数のクロック(周波数は1~2MHz程度)が供給されて基準周波数 f_{REF} の信号SREFが形成され、この信号SREFがPLL回路30に基準信号として供給される。

10

20

30

40

50

【 0 0 3 2 】

このPLL回路30の詳細は後述するが、定常時には図12により説明したように動作するものである。そして、上記(A)~(C)項に示した広い範囲の受信周波数に対応するため、VCO31およびその周辺回路が例えば図3に示すように構成されている。

【 0 0 3 3 】

すなわち、VCO31として、発振周波数帯域が互いに異なるVCO31A~31Cが設けられ、ループフィルタ35の出力電圧VCがVCO31A~31Cにそれらの発振周波数の制御電圧として供給される。そして、VCO31A~31Cの発振信号がスイッチ回路31Sにより受信周波数に対応して選択的に取り出され、この取り出された発振信号が、VCO31の発振信号SVCOとして可変分周回路32に供給される。

10

【 0 0 3 4 】

したがって、スイッチ回路31SによりVCO31A~31Cが選択的に有効になるので、VCO31としての見掛けの発振周波数範囲が拡大されたことになり、上記(A)~(C)項に示した受信周波数に対応することができる。

【 0 0 3 5 】

なお、以後の説明においては、簡単のため、特に断らない限り、VCO31A~31Cおよびスイッチ回路31SをVCO31で代表して示す。

【 0 0 3 6 】

そして、この場合、VCO31の発振周波数 f_{VCO} は、上述のように、

$$f_{VCO} = N \cdot f_{REF} \quad \dots (11)$$

20

となるので、システム制御用のマイクロコンピュータ(図示せず)により分周比 N を制御すれば、VCO31の発振周波数 f_{VCO} を変更することができる。例えば、発振周波数 f_{VCO} は、受信バンドおよび受信周波数(受信チャンネル)に対応して1.8~3.6GHzとされる。

【 0 0 3 7 】

そこで、スイッチ回路31Sから取り出された信号SVCOが可変分周回路37に供給されて $1/M$ (例えば、 $M=2, 4, 8, 16, 32$)の周波数に分周され、この分周信号が分周回路38に供給されて $1/2$ の周波数で、かつ、位相が互いに直交する分周信号SLO1、SLOQに分周され、これら信号SLO1、SLOQがミキサ回路21I、21Qに局部発振信号として供給される。

30

【 0 0 3 8 】

ここで、

f_{LO} : 局部発振信号SLO1、SLOQの周波数

とすれば、

$$\begin{aligned} f_{LO} &= f_{VCO} / (2M) \\ &= N \cdot f_{REF} / (2M) \\ &= f_{REF} \cdot N / (2M) \quad \dots (12) \end{aligned}$$

となる。したがって、分周比 M 、 N を変更することにより、局部発振周波数 f_{LO} を、所定の周波数ステップで広い範囲にわたって変更することができる。例えば、上記(A)~(C)項に対応して、 $f_{LO}=28.125\sim 900\text{MH}$ とされる。

40

【 0 0 3 9 】

また、

S RX : 受信を希望する受信信号

S UD : イメージ妨害信号

とし、簡単のため、

$$S_{RX} = E_{RX} \cdot \sin \quad R X t$$

E_{RX} : 受信信号S RXの振幅

$$R X = 2 \quad f_{R X}$$

$f_{R X}$: 受信信号S RXの中心周波数

$$S_{UD} = E_{UD} \cdot \sin \quad U D t$$

50

E UD : イメージ妨害信号 S UDの振幅

$$UD = 2 \quad f UD$$

f UD : イメージ妨害信号 S UDの中心周波数

とする。

【 0 0 4 0 】

さらに、局部発振信号 S LOI、S LOQについて、

$$S LOI = E LO \cdot \sin \quad LO t$$

$$S LOQ = E LO \cdot \cos \quad LO t$$

E LO : 信号 S LOI、S LOQの振幅

$$LO = 2 \quad f LO$$

10

とする。

【 0 0 4 1 】

ただし、このとき、

$$IF = 2 \quad f IF$$

f IF : 中間周波数。例えば、4 ~ 5.5 MHz (放送方式により変更する)

とすれば、アッパーヘテロダイン方式の場合には、

$$f RX = f LO - f IF$$

$$f UD = f LO + f IF$$

である。

【 0 0 4 2 】

20

したがって、ミキサ回路 2 1 I、2 1 Qからは、次のような信号 S IFI、S IFQが出力される。すなわち、

$$\begin{aligned} S IFI &= (S RX + S UD) \times S LOI \\ &= ERX \cdot \sin \quad RX t \times E LO \cdot \sin \quad LO t \\ &\quad + E UD \cdot \sin \quad UD t \times E LO \cdot \sin \quad LO t \\ &= \{ \cos (\quad RX - \quad LO) t - \cos (\quad RX + \quad LO) t \} \\ &\quad + \{ \cos (\quad UD - \quad LO) t - \cos (\quad UD + \quad LO) t \} \end{aligned}$$

$$\begin{aligned} S IFQ &= (S RX + S UD) \times S LOQ \\ &= ERX \cdot \sin \quad RX t \times E LO \cdot \cos \quad LO t \\ &\quad + E UD \cdot \sin \quad UD t \times E LO \cdot \cos \quad LO t \\ &= \{ \sin (\quad RX + \quad LO) t + \sin (\quad RX - \quad LO) t \} \\ &\quad + \{ \sin (\quad UD + \quad LO) t + \sin (\quad UD - \quad LO) t \} \\ &= ERX \cdot E LO / 2 \\ &= E UD \cdot E LO / 2 \end{aligned}$$

30

の信号 S IFI、S IFQが取り出される。

【 0 0 4 3 】

そして、これら信号 S IFI、S IFQが、映像中間周波信号および音声中間周波信号の占有帯域幅 (例えば、6 ~ 8 MHz) に比べて広帯域のローパスフィルタ 2 2 に供給され、この結果、ローパスフィルタ 2 2 において、和の角周波数 (\quad RX + \quad LO)、(\quad UD + \quad LO) の信号成分 (および局部発振信号 S LOI、S LOQ) が除去され、ローパスフィルタ 2 2 からは

40

$$\begin{aligned} S IFI &= \quad \cdot \cos (\quad RX - \quad LO) t + \quad \cdot \cos (\quad UD - \quad LO) t \\ &= \quad \cdot \cos \quad IF t + \quad \cdot \cos \quad IF t \quad \cdot \cdot \cdot (13) \end{aligned}$$

$$\begin{aligned} S IFQ &= \quad \cdot \sin (\quad RX - \quad LO) t + \quad \cdot \sin (\quad UD - \quad LO) t \\ &= - \quad \cdot \sin \quad IF t + \quad \cdot \sin \quad IF t \quad \cdot \cdot \cdot (14) \end{aligned}$$

が取り出される。

【 0 0 4 4 】

そして、これら信号 S IFI、S IFQが、後述する振幅位相補正回路 2 3 を通じて複素バンドパスフィルタ (ポリフェイズ・バンドパスフィルタ) 2 4 に供給される。この複素バンドパスフィルタ 2 4 は、

50

(a) バンドパスフィルタの周波数特性を有する。

(b) 信号 S IFI と信号 S IFQ との間に、90° の位相差を与える。

(c) 周波数軸上において、零周波数に対して対称の周波数 f_0 と周波数 $-f_0$ とを中心周波数とする 2 つのバンドパス特性を有するものであり、入力信号の相対位相によりこれを選択することができる。

の特性を有するものである。

【 0 0 4 5 】

したがって、複素バンドパスフィルタ 2 4 において、上記 (b)、(c) 項により信号 S IFQ が信号 S IFI に対して 90° 遅相され、

$$S IFI = \dots \cdot \cos IFt + \dots \cdot \cos IFt \dots \dots (15) \quad 10$$

$$S IFQ = - \dots \cdot \sin (IFt - 90^\circ) + \dots \cdot \sin (IFt - 90^\circ) \\ = \dots \cdot \cos IFt - \dots \cdot \cos IFt \dots \dots (16)$$

とされる。つまり、信号 S IFI と、信号 S IFQ との間では、信号成分 $\dots \cdot \cos IFt$ は互いに同相であり、信号成分 $\dots \cdot \cos IFt$ は互いに逆相である。

【 0 0 4 6 】

そして、この信号 S IFI、S IFQ がレベル補正用のアンプ 2 5 に供給されて信号 S IFI と信号 S IFQ とが加算され、レベル補正アンプ 2 5 からは以下のような信号 S IF が取り出される。

【 0 0 4 7 】

すなわち、

$$S IF = S IFI + S IFQ \\ = 2 \dots \cdot \cos IFt \\ = ERX \cdot ELO \cdot \cos IFt \dots \dots (17) \quad 20$$

が取り出される。

【 0 0 4 8 】

この取り出された信号 S IF は、信号 S RX をアップーヘテロダイン方式で受信したときの中間周波信号にほかならない。そして、この中間周波信号 S IF には、イメージ妨害信号 S UD は含まれていない。なお、振幅位相補正回路 2 3 は、この (17) 式が十分に成立するように、すなわち、イメージ妨害信号 S UD が最小となるように、信号 S IFI、S IFQ の振幅および位相を補正するためのものである。

30

【 0 0 4 9 】

さらに、このとき、レベル補正用のアンプ 2 5 において、放送方式の違いにより信号 S IFI、S IFQ のレベルが異なっても、後述する A G C 特性 (特に、A G C の開始レベル) などが変化しないように、信号 S IF のレベルが補正される。

【 0 0 5 0 】

そして、この中間周波信号 S IF が、A G C 用の可変利得アンプ 2 6 を通じ、さらに、直流分のカット用およびエリアジング用のバンドパスフィルタ 2 7 を通じて端子ピン T 12 に出力される。

【 0 0 5 1 】

したがって、分周比 M、N を変更すれば、(12) 式にしたがって目的とする周波数 (チャンネル) を選択することができ、端子ピン T 12 に出力された中間周波信号 S IF を放送方式に対応して復調すれば、目的とする放送を視聴することができることになる。

40

【 0 0 5 2 】

こうして、このフロントエンド回路 1 0 のよれば、(A) ~ (C) 項における 46 ~ 887 MHz という広い周波数範囲に対して、1 チップ IC で対応できる。また、広い周波数範囲に対して妨害特性を低下させることなく、より少ない部品点数で、フロントエンド回路 1 0 を実現できる。さらに、デジタル放送およびアナログ放送の放送方式の違いや、世界的な地域による放送方式の違いに対して、1 つのフロントエンド回路 1 0 で対応することができる。

【 0 0 5 3 】

50

また、クロック信号の高調波などによる受信妨害が少なくなり、結果として受信感度が上昇する。さらに、PLL回路30は、ループフィルタ35の素子C11、C12、R11を除き、すべてのオンチップ化ができるので、外乱に強く、妨害発生の少ないPLL回路とすることができる。また、高周波アンプ13A～13Cには、同調回路14A～14Cがそれぞれ接続されるだけなので、負荷が軽く、高周波アンプ13A～13Cを低歪みとすることができる。

【0054】

〔1-1-1〕 AGCの例

図2に示すベースバンド処理回路(詳細は後述する)において、AGC電圧VAGCが形成され、このAGC電圧VAGCが端子ピンT14を通じてAGC用の可変利得アンプ26にその利得の制御信号として供給される。したがって、これにより中間周波段のAGCが行われる。

10

【0055】

また、例えば、目的とする受信信号SRXのレベルが大きすぎたり、受信信号SRXに大きなレベルの妨害波信号が混在している場合には、上記の中間周波段のAGCでは対応しきれなくなる。そこで、ローパスフィルタ22から出力される信号SIFI、SIFQがレベル検出回路41に供給され、AGC用の可変利得アンプ26においてAGCを行う以前の信号SIFI、SIFQのレベルが所定値を越えたか否かが検出される。

【0056】

そして、この検出信号と、端子ピンT14のAGC電圧VAGCとが加算回路42に供給され、その加算出力が形成回路43に供給されて遅延AGC電圧VDAGCが形成され、この遅延AGC電圧VDAGCが高周波アンプ13A～13Cに利得の制御信号として供給され、遅延AGCが行われる。

20

【0057】

したがって、希望する受信信号の強さと、受信を希望しない多くの信号の強さとのD/Uから最適なAGC動作ができるので、デジタル放送とアナログ放送、あるいはそれらが混在していても、希望する放送を良好に受信することができる。

【0058】

〔1-1-2〕 テスト用・調整用電圧の例

ローパスフィルタ22から出力される信号SIFI、SIFQがリニア検波回路44に供給され、検波および平滑されることにより信号SIFI、SIFQのレベルを示す直流電圧V44とされ、この電圧V44が端子ピンT13に出力される。

30

【0059】

この端子ピンT13に出力された直流電圧V44は、フロントエンド回路10のテスト時や調整時などに使用される。例えば、入力信号(受信信号)のレベルを広い周波数範囲にわたってチェックするときを使用することができ、すなわち、狭帯域の中間周波フィルタを通した出力と違い、アンテナ端子ピンT11からミキサ回路21I、21Qまでの信号ラインについて広帯域の減衰特性を直接チェックすることができる。

【0060】

また、アンテナ同調回路12A～12Cおよび段間同調回路14A～14Cを調整する場合には、入力テスト信号をアンテナ端子ピンT11に加え、端子ピンT14に供給されるAGC電圧VAGCを所定値に固定すれば、直流電圧V44の変化からトラッキング調整を行うことができる。さらに、フロントエンド回路10の各機能の調整や特性の測定を行うためのデータは、端子ピンT16を通じて不揮発性メモリ51に保存しておき、必要なときにそれぞれの回路に供給することができる。

40

【0061】

〔1-1-3〕 初期設定

上述の複素バンドパスフィルタ24の中心周波数および通過帯域幅、振幅位相補正回路23の補正量、レベル補正用アンプ25の利得は、受信するテレビ放送の放送方式に対応する必要があるため、可変とされるとともに、外部から設定できるようにされている。例

50

えば、複素バンドパスフィルタ 2 4 の中心周波数は3.8~5.5MHz、通過帯域は5.7~8 MHzの範囲で可変とされている。

【 0 0 6 2 】

そして、組み立て時や工場出荷時などに、これら回路 2 3 ~ 2 5 の設定値が、端子ピン T16から不揮発性メモリ 5 1 に書き込まれる。また、同調回路 1 2 A ~ 1 2 C、1 4 A ~ 1 4 C のトラッキング用のデータ（同調周波数を微調整するデータ）や定電圧回路 5 3 の出力電圧を微調整するデータも、同様に端子ピン T16から不揮発性メモリ 5 1 に書き込まれる。したがって、それぞれの回路の特性を、受信するテレビ放送の放送方式に対応したものに設定することができる。

【 0 0 6 3 】

なお、分周回路 3 8 からミキサ回路 2 1 I、2 1 Q に供給される信号 S L0I、S L0Q を上述とは逆にすると、(17)式は

$$\begin{aligned} S IF &= S IFI + S IFQ \\ &= -2 \cdot \cos IFt \\ &= EUD \cdot ELO \cdot \cos IFt \end{aligned}$$

となるので、端子ピン T13にはイメージ妨害信号 SUD が取り出されることになる。したがって、このときのイメージ妨害信号 SUD が最小となるように、振幅位相補正回路 2 3 を調整し、その調整データを不揮発性メモリ 5 1 に書き込んでおくことになる。

【 0 0 6 4 】

〔 1 - 1 - 4 〕 使用時の動作

この IC 1 0 を使用した受信機の電源が投入されたときも、不揮発性メモリ 5 1 の設定値がバッファメモリ 5 2 にコピーされ、このコピーされた設定値が回路 1 2 A ~ 1 2 C、1 4 A ~ 1 4 C、2 3 ~ 2 5、5 3 のそれぞれにデフォルト値として供給される。

【 0 0 6 5 】

そして、ユーザがチャンネルを選択したときには、そのためのデータが、システム制御用のマイクロコンピュータ（図示せず）から端子ピン T17を通じてバッファメモリ 5 2 に供給されていったん保存され、この保存されたデータがスイッチ回路 1 1、1 5、同調回路 1 2 A ~ 1 2 C、1 4 A ~ 1 4 C、PLL 回路 3 0 に供給され、目的とするチャンネル（周波数）を含む受信バンドが選択されるとともに、その選択された受信バンドにおいて、目的とするチャンネルが選択される。

【 0 0 6 6 】

〔 1 - 1 - 5 〕 まとめ

図 1 に示すフロントエンド回路 1 0 によれば、(A) ~ (C) 項に示すように、46 ~ 887 MHz の周波数帯におけるテレビ放送を受信することができる。そして、そのとき、複素バンドパスフィルタ 2 4 の中心周波数および通過帯域幅が可変とされているの、国内の地上デジタルテレビ放送や地上アナログテレビ放送だけでなく、国外のデジタルテレビ放送やアナログテレビ放送にも対応できる。

【 0 0 6 7 】

〔 1 - 2 〕 ベースバンド処理回路の例

図 2 は、ベースバンド処理回路の一例を示し、これはフロントエンド回路 1 0 から出力される中間周波信号 S IF を処理してカラー映像信号および音声信号を出力するものである。すなわち、図 2 において、鎖線で囲った部分 6 0 が、そのベースバンド処理回路を示し、これは 1 チップ IC に IC 化されている。また、この IC（ベースバンド処理回路）6 0 は、外部接続用の端子ピン T61 ~ T67 を有する。

【 0 0 6 8 】

そして、フロントエンド回路 1 0 の端子ピン T12から出力された中間周波信号 S IF が、端子ピン T61を通じて A / D コンバータ回路 6 1 に供給されてデジタル中間周波信号に A / D 変換され、このデジタル中間周波信号 S IF がフィルタ 6 2 に供給されて不要な周波数成分を除去される。

【 0 0 6 9 】

10

20

30

40

50

そして、デジタルテレビ放送の受信時には、フィルタ 6 2 からのデジタル中間周波信号 SIF が復調回路 6 3 に供給されてベースバンドのデジタル信号が復調されて取り出され、この復調出力がエラー訂正回路 6 4 に供給されてエラー訂正されたデータストリームとされ、このデータストリームが端子ピン T62 に出力される。したがって、この端子ピン T62 の信号を、その放送方式にしたがってデコードすれば、もとのカラー映像信号および音声信号を得ることができる。

【 0 0 7 0 】

また、アナログテレビ放送の受信時には、フィルタ 6 2 からのデジタル中間周波信号 SIF が映像中間周波フィルタ 7 1 に供給されてデジタル映像中間周波信号が取り出され、この信号がゴースト除去回路 7 2 においてゴースト成分が除去されてから復調回路 7 3 に供給されてデジタルカラー映像信号が復調される。そして、このデジタル信号が D/A コンバータ回路 7 4 に供給されてアナログカラー映像信号に D/A 変換され、このカラー映像信号が端子ピン T63 に出力される。

【 0 0 7 1 】

さらに、アナログテレビ放送の受信時には、フィルタ 6 2 からのデジタル中間周波信号 SIF が音声中間周波フィルタ 8 1 に供給されてデジタル音声中間周波信号が取り出され、この信号が復調回路 8 2 に供給されてデジタル音声信号が復調される。そして、このデジタル音声信号が D/A コンバータ回路 8 4 に供給されて左および右チャンネルの音声信号に D/A 変換され、これら音声信号が端子ピン T64、T65 に出力される。

【 0 0 7 2 】

また、AGC 電圧形成回路 9 1 において AGC 電圧 VAGC が形成され、この AGC 電圧 VAGC が端子ピン T67 に出力されてフロントエンド回路 1 0 の端子ピン T14 に供給され、上記のように中間周波段の AGC および高周波段の遅延 AGC が行われる。

【 0 0 7 3 】

さらに、クロック形成回路 9 2 において、所定の周波数のクロックが形成され、このクロックがベースバンド処理回路 6 0 の各部に供給されるとともに、端子ピン T66 を通じて、さらに、フロントエンド回路 1 0 の端子ピン T15 を通じて信号形成回路 3 4 に供給される。

【 0 0 7 4 】

したがって、クロックの高調波などによる受信妨害が少なくなり、結果として受信感度が上昇する。

【 0 0 7 5 】

〔 2 〕 この発明に使用できる VCO 3 1 について

〔 2 - 1 〕 VCO 3 1 の発振周波数 f_{VCO} および制御感度 K_{VCO} の温度特性について

図 4 A は、VCO 3 1 の制御電圧 VC と発振周波数 f_{VCO} との特性の測定結果の一例を示し、図 4 B は、制御電圧 VC と制御感度 K_{VCO} ($= f_{VCO} / VC$) との特性の測定結果の一例を示す。なお、どちらも、周囲温度 T をパラメータとし、太線が $T = 25$ のときの特性、細線が $T = 90$ のときの特性である。

【 0 0 7 6 】

そして、図 4 A において、 $T = 25$ の場合に、 $f_{VCO} = 3200$ MHz にロックさせたとき、VC 1.06 V である。そして、周囲温度が $T = 90$ に上昇すると、VC 1.15 V に変化する。しかし、図 4 B によれば、周囲温度 T に変化があっても、制御感度 K_{VCO} はあまり変化することがなく、極大値付近でも、VC = 1.06 V のとき $K_{VCO} = 206$ MHz/V、VC = 1.15 V のとき $K_{VCO} = 220$ MHz/V である。

【 0 0 7 7 】

つまり、周囲温度 T に対する制御感度 K_{VCO} を補正するとき、その周囲温度 T にかかわらず、制御感度 K_{VCO} の補正特性は同一のもので代用しても、その補正誤差は十分に小さく、実用上問題ない。したがって、例えば $T = 25$ における制御感度 K_{VCO} の特性を取得して保持しておき、周囲温度 T が変化したとき、その保持しておいた制御感度 K_{VCO} から制御感度 K_{VCO} の補正をすればよいことになる。

10

20

30

40

50

【 0 0 7 8 】

ただし、図 4 B によれば、制御感度 K_{VCO} は制御電圧 V_C に依存して大きく変化し、 $V_C = 1.0 \sim 1.5 \text{ V}$ において、制御感度 K_{VCO} が極大となっている。したがって、例えば、 $V_C = 1.0 \sim 1.5 \text{ V}$ のときの制御感度 K_{VCO} を想定し、この制御感度 K_{VCO} からチャージポンプ電流 I_{CP} を設定すると、 $V_C = 1.0 \sim 1.5 \text{ V}$ 以外においては、制御感度 K_{VCO} が低く、ループゲインが減少してしまい、所望の特性を得ることができなくなる。

【 0 0 7 9 】

以上のことから、周囲温度 T に変化があった場合には、制御電圧 V_C を測定して制御感度 K_{VCO} に変換し、この制御感度 K_{VCO} からチャージポンプ電流 I_{CP} を計算して再設定すれば、ループ特性を一定に保つことができることになる。

10

【 0 0 8 0 】

つまり、制御電圧 V_C を変数とする制御感度 K_{VCO} のデータテーブル、すなわち、図 4 B と相補の特性のデータテーブルを用意しておき、このデータテーブルを参照して周囲温度 T の変化に対応してチャージポンプ電流 I_{CP} を補正すればよいことになる。このようにすれば、PLL 回路 30 の動作を停止させなくても、チャージポンプ電流 I_{CP} を補正して周囲温度 T に対する制御感度 K_{VCO} を補正することができる。

【 0 0 8 1 】

このとき、PLL 回路 30 の動作を停止させる必要がないので、放送を連続して受信することができる。また、周囲温度 T の変化を検出する機能がない場合には、定期的に制御電圧 V_C を測定してチャージポンプ電流 I_{CP} を計算・設定すればよい。

20

【 0 0 8 2 】

なお、 $V_{CO} 31$ に可変容量ダイオード（いわゆるバリキャップ）に代えて MOS 型可変容量ダイオードを使用した場合も発振周波数 f_{VCO} は同様に変化するので、同様の補正方法とすることができる。

【 0 0 8 3 】

〔 2 - 2 〕 制御感度 K_{VCO} の温度変化の小さいことについての考察

ここでは、図 4 B に示すように、制御感度 K_{VCO} の温度変化が小さいことについて考察する。LC 型発振回路における発振周波数 f_{VCO} は、周知のように、

$$f_{VCO} = 1 / (2 \pi \sqrt{LC})$$

L : 共振回路のインダクタンス

C : 共振回路の静電容量

30

で示される。

【 0 0 8 4 】

したがって、 $V_{CO} 31$ を広帯域の LC 型発振回路により構成した場合、その共振用の静電容量は、図 1 4 における総合容量 C となる。

【 0 0 8 5 】

そして、発振周波数 f_{VCO} の温度依存性は、主に容量 C の変化によるものと考えられる。さらに、容量 C は、可変容量ダイオード C_D およびコンデンサ $C_0 \sim C_n$ (図 1 4) と、配線などの寄生容量とを含むが、静電容量 C の温度変化は、可変容量ダイオード C_D およびコンデンサ $C_0 \sim C_n$ の寄生容量 (PN 接合容量) の変化が主であると考えられる。

40

【 0 0 8 6 】

しかし、可変容量ダイオード C_D およびコンデンサ $C_0 \sim C_n$ の寄生容量は、もともと制御電圧 V_C に対して感度を持たない。したがって、図 4 B に示すように、制御感度 K_{VCO} の特性も周囲温度 T によってあまり変化することがない。

【 0 0 8 7 】

以上は、LC 型発振回路について説明したが、同様なことはリングオシレータについても言える。したがって、 $V_{CO} 31$ は LC 型に制約されないことになる。

【 0 0 8 8 】

〔 2 - 3 〕 $V_{CO} 31$ の構成例

上述を考慮して、 $V_{CO} 31$ ($V_{CO} 31 A \sim 31 C$) は、例えば図 4 に示すように L

50

C型に構成されるとともに、その共振回路の共振容量Cは、図14と同様、可変容量ダイオードCDと、4つの($n=3$)コンデンサC0~C3およびスイッチ回路S0~S3の直列回路とが並列接続されて構成される。なお、このとき、

$$\begin{aligned} C_0 &= \text{基準値} \\ C_1 &= 2 \cdot C_0 \\ C_2 &= 4 \cdot C_0 \\ C_3 &= 8 \cdot C_0 \end{aligned}$$

とされる。

【0089】

したがって、スイッチ回路S0~S3のオンオフの組み合わせにより、共振容量Cは、

$$\begin{aligned} C &= CD \text{ (最小値)} \\ C &= CD + C_0 \\ C &= CD + 2 \cdot C_0 \\ &\dots \end{aligned}$$

$$C = CD + 15 \cdot C_0 \text{ (最大値)}$$

のように、最小値から最大値まで、容量C0を変化単位として16ステップに変化することになる。また、それぞれのステップにおいて、可変容量ダイオードCDの容量CDを制御電圧VCにより制御できることになる。

【0090】

この結果、スイッチ回路S0~S3のオンオフの組み合わせと、制御電圧VCの変更とにより、VCO31A~31Cのそれぞれにおいて、必要な発振周波数fVCOを得ることができることになる。

【0091】

図8は、制御電圧VCと、発振周波数fVCOとの関係の測定例を示し、コンデンサC0~C3の接続の組み合わせ(スイッチ回路S0~S3のオンオフ)をパラメータとした場合である。また、この場合、上方の16本の曲線(実線図示)がVCO31Aの特性を示し、中方の16本の曲線(破線図示)がVCO31Bの特性を示し、下方の16本の曲線(実線図示)がVCO31Cの特性を示す。

【0092】

この図8からも明らかのように、VCO31A~31Cの切り換えと、コンデンサC0~C3の組み合わせおよび可変容量ダイオードCDの容量制御とにより、VCO31として必要な発振周波数fVCO(=1800~3600MHz)を得ることができるのがわかる。

【0093】

また、制御電圧VCに対する発振周波数fVCOは、図4Aにおける特性と同様の傾向を持つことも分かる。つまり、図8の特性曲線の傾きは制御感度KVCOを示すが、どの特性曲線においても、制御感度KVCOは、図4Bと同様、制御電圧VCの中央で極大となる。

【0094】

〔3-1〕 PLL回路30の構成(その1)

図7は、この発明によるPLL回路30の一例を示す。このPLL回路30は、上述の〔2-1〕~〔2-3〕に基づくものであり、VCO31がVCO31A~31Cから構成されるとともに、 $n=3$ の場合である。

【0095】

そして、バッファメモリ52から可変分周回路32に、その分周比Nが供給されて設定される。また、制御回路300が設けられ、バッファメモリ52から制御回路300に、上記(A)~(C)の受信バンドを設定するバンド信号SBと、分周比Nが供給される。そして、制御回路300からVCO31に、(A)~(C)項の受信バンドに対応してVCO31A~31Cを切り換える制御信号が供給される。

【0096】

また、制御回路300からチャージポンプ回路34に、制御感度KVCOを制御する制御信号が供給され、チャージポンプ回路34のチャージポンプ電流ICPが後述のように制御

10

20

30

40

50

される。また、制御回路 300 には、例えば図 4 B に示す制御感度 K_{VCO} の特性のデータを保存するメモリ 301 が接続される。

【0097】

なお、符号 302 は D/A コンバータ回路、符号 303 は、VCO 31 の発振周波数 f_{VCO} を検出 (カウント) する周波数カウンタ、符号 304 は A/D コンバータ回路である。また、スイッチ回路 311、312 が制御回路 300 により制御される。

【0098】

このような構成において、例えば、受信機の電源をオンにしたとき、VCO 31 の制御感度 K_{VCO} が測定される。すなわち、制御回路 300 によりスイッチ回路 311 がオフとされるとともに、スイッチ回路 312 がオンとされる。また、制御回路 300 により、VCO 31 は、例えば VCO 31 A が選択される。

10

【0099】

次に、制御回路 300 から D/A コンバータ回路 302 に所定の制御データが供給されるとともに、その D/A 変換出力がループフィルタ 35 に供給され、ループフィルタ 35 からは制御電圧 V_C が出力される。この制御電圧 V_C は、図 4 B の制御感度特性を得るためのものであり、その最低電圧から最高電圧まで変化する。図 4 B の場合であれば、その横軸に示すように、制御電圧 V_C は、0 V から 2.5 V まで変化する。

【0100】

そして、この制御電圧 V_C の変化につれて VCO 31 の発振周波数 f_{VCO} が変化するので、その発振周波数 f_{VCO} が周波数カウンタ 303 により測定され、その測定された発振周波数 f_{VCO} を示すデータが制御回路 300 に供給される。

20

【0101】

こうして、制御回路 300 により、制御電圧 V_C と、VCO 31 の発振周波数 f_{VCO} との関係を示す特性 (例えば図 4 A の特性) を得ることができるが、これから制御電圧 V_C と制御感度 K_{VCO} との関係を示す特性 (例えば、図 4 B の特性) が算出され、この特性を示すデータがメモリ 301 に保存される。

【0102】

具体的には、制御電圧 V_C として、第 i 番目 ($i = 1 \sim \max$) の制御電圧 $V_C(i)$ を VCO 31 に供給するとともに、この制御電圧 $V_C(i)$ における VCO 31 の発振周波数 $f_{VCO}(i)$ を測定する。次に、第 ($i + 1$) 番目の制御電圧 $V_C(i+1)$ を VCO 31 に供給するとともに、この制御電圧 $V_C(i+1)$ における VCO 31 の発振周波数 $f_{VCO}(i+1)$ を測定する。

30

【0103】

ただし、

$$\begin{aligned} V_C &= V_C(i+1) - V_C(i) && \dots (31) \\ V_C(i+1) &> V_C(i) \end{aligned}$$

とする。

【0104】

以下同様の測定を繰り返すとともに、その測定ごとに

$$K_{VCO}(i) = f_{VCO}(i) - f_{VCO}(i+1)$$

で示される差分 $K_{VCO}(i)$ を求める。このようにすれば、その差分 $K_{VCO}(i)$ を制御電圧 $V_C(i)$ における制御感度 K_{VCO} とすることができる。

40

【0105】

したがって、この制御電圧 $V_C(i)$ と制御感度 $K_{VCO}(i)$ との 1 組をメモリ 301 にデータテーブルとして記憶しておけば、VCO 31 について、任意の制御電圧 V_C に対する制御感度 K_{VCO} を知ることができる。なお、この場合、そのデータテーブルに該当する制御電圧 V_C がないときには、最も近い前後の 2 点の制御感度 $K_{VCO}(i)$ 、 $K_{VCO}(i+1)$ から内挿により制御感度 K_{VCO} を求めることができる。

【0106】

そして、以上の処理は、VCO 31 A ~ VCO 31 C のうち、実際の受信地 (仕向地) で使用される局部発振周波数を形成するための VCO について実行される。なお、受信地

50

が変更になったなどの理由により、使用される局部発振周波数を他のVCOにより形成する必要を生じた場合には、そのVCOについて、同様の処理が再度実行される。

【0107】

したがって、VCO31A～31Cのうち、放送の受信に必要なVCOについて、制御電圧VCと、制御感度KVCOとの関係を示す特性のデータが得られ、それらのデータがメモリ301にそれぞれ保存されることになる。

【0108】

そして、制御感度KVCOの測定が終わると、スイッチ回路311がオンとされ、スイッチ回路312がオフとされて通常のPLL回路30の構成とされ、PLL動作が開始される。そして、PLL回路30がロックすると、A/Dコンバータ回路304により、このときの制御電圧VCの大きさが測定され、これがメモリ301に作成されている上述のデータテーブルにより制御感度KVCOに変換される。

10

【0109】

そして、この変換結果の制御感度KVCOと、このときの発振周波数 f_{VCO} に対応する分周比Nとから、

$$I_{CP} \cdot KVCO / N = \dots (32)$$

：所定の一定値

となるように、チャージポンプ電流 I_{CP} が制御される。

【0110】

この値はPLL回路30のループの帯域幅を決める定数であり、そのループの設計時あるいは事前の評価で決められているものであるが、不揮発性メモリ51(図1)にデフォルト値として保持しておき、必要に応じて変更できるようにしておくこともできる。

20

【0111】

したがって、PLL回路30の伝達関数 $G(s)$ が分周比Nにかかわらず一定となるので、VCO31の発振周波数 f_{VCO} 、言い換えれば、受信周波数にかかわらずPLL回路30のループ特性が安定化される。

【0112】

さらに、この受信時、周囲温度Tが変化すると、VCO31の発振周波数 f_{VCO} が変化するが、このとき、例えば図4Aの $T=25$ や $T=90$ の特性曲線から明らかなように、その周波数変化をキャンセルするようにVCO31の制御電圧VCが変化する。すると、その結果、例えば図4Bに示すように、制御感度KVCOが変化し、PLL回路30のループ特性が不安定になる。

30

【0113】

しかし、図7のPLL回路30においては、制御回路300により、メモリ301に保存されている制御感度KVCOを示すデータ(例えば図4B)のうち、このときの制御電圧VCに対応するデータが取り出され、このデータがチャージポンプ回路34にチャージポンプ電流 I_{CP} の制御信号として供給され、(1)式に示すオープンループの伝達関数 $G(s)$ が制御感度KVCOにかかわらず一定となるように、(32)式にしたがって、チャージポンプ電流 I_{CP} の大きさが制御される。

【0114】

したがって、PLL回路30の伝達関数 $G(s)$ が周囲温度Tにかかわらず一定となるので、周囲温度TにかかわらずPLL回路30のループ特性が安定になる。

40

【0115】

こうして、図7に示すPLL回路30によれば、受信周波数を変更するためにVCO31の発振周波数 f_{VCO} を変更しても、すなわち、可変分周回路32の分周比Nが変化しても、あるいはVCO31の制御電圧VCが変化しても、チャージポンプ電流 I_{CP} が、(32)式にしたがって変化するので、PLL回路30がオープンループのときの伝達関数 $G(s)$ は一定のままとなり、したがって、PLL回路30の安定度が変化することがない。

【0116】

また、周囲温度Tが変化したときには、VCO31の発振周波数 f_{VCO} が変化するが、

50

このときのVCO31の制御電圧VCに対応して制御感度KVCOが変化し、この変化に対応してチャージポンプ電流ICPが(32)式にしたがって変化するので、結果として、PLL回路30の安定度が変化することがない。

【0117】

図8は、図7に示すPLL回路30の位相ノイズの分布特性の測定結果を示し、図8Aは、VCO31の発振周波数 f_{VCO} だけに基づいてチャージポンプ電流ICPを変化させた場合、図8Bは、この発明によりVCO31の制御感度KVCOも考慮してチャージポンプ電流ICPを変化させた場合である。

【0118】

これらの図によれば、VCO31の制御感度KVCOも考慮してチャージポンプ電流ICPを変化させた場合(図8B)には、制御感度KVCOを考慮しない場合(図8A)よりも、高域(破線で囲った部分)における位相ノイズが減少していることがわかる。すなわち、位相ノイズ特性が改善されている。したがって、これらの周波数領域も使用できることになる。

10

【0119】

〔3-2〕 PLL回路30の構成(その2)

図9に示す例においては、PLL回路30が、基本的には図8のPLL回路30と同様に構成される。そして、VCO31の発振信号SVCOが分周回路305に供給されて $1/m$ (m は正の整数)の周波数に分周され、この分周信号が周波数カウンタ303にカウント入力として供給される。また、図示はしないが、カウンタ303は、1MHzのパルスを $1/m$ の周波数に分周した分周信号により、カウントのスタートおよびストップが制御される。つまり、カウンタ303は、周波数が1MHzのパルスの1サイクル期間におけるVCO31の発振信号SVCOのサイクル数をカウントすることになる。

20

【0120】

したがって、この場合には、カウンタ303のカウント値は、VCO31の発振周波数 f_{VCO} を、MHzを単位としてカウントした周波数となるので、カウンタ303のカウント値を周波数に変換する処理あるいは回路が不要となる。また、カウンタ303として高速のものを使用する必要もなくなる。

【0121】

〔3-3〕 PLL回路30の構成(その3)

図10に示す例においては、PLL回路30の可変分周回路32として、マルチ・モジュラス型分周回路、例えばデュアル・モジュラス・プリスケアラを用いてパルス・スワロー型に構成した場合である。

30

【0122】

すなわち、VCO31の発振信号SVCOが、プリスケアラ321に供給されて周波数が $1/Q$ あるいは $1/(1+Q)$ の信号に分周され、その分周信号が分周比Pのパルスカウンタ322および分周比Sのスワローカウンタ323に供給される。ただし、値Q、P、Sは正の整数で、 $S < P$ である。

【0123】

そして、スワローカウンタ323の出力が、スイッチ回路313を通じてプリスケアラに、その分周比Q、 $(1+Q)$ の切り換え信号(モジュラス制御信号)として供給され、カウンタ323の出力が“0”のときには分周比は値Q、“1”のときには分周比は値 $(1+Q)$ とされる。

40

【0124】

また、パルスカウンタ322の出力が位相比較回路33に比較入力として供給されるとともに、スワローカウンタ323にリセット信号として供給される。さらに、スイッチ回路313およびカウンタ303が制御回路300により制御される。

【0125】

このような構成において、定常時には、スワローカウンタ323の出力がスイッチ回路313を通じてプリスケアラ321に供給されているとする。また、スワローカウンタ3

50

23の出力は、あらかじめ設定された値Sまで入力をカウントしている期間は、“1”であり、値Sまでカウントすると、“0”となるとともに、カウント動作を停止する。そして、スワローカウンタ323は、パルスカウンタ322の出力によりリセットされるまで、その出力が“0”の状態を継続し、リセットされると、カウントを再開する。

【0126】

そして、パルスカウンタ322はあらかじめ設定された値Pまでカウントすると、上記のリセットパルスを出力するとともに、自身にリセットをかけ、再び最初からカウントを始める。

【0127】

また、 $S < P$ であるから、結果として、パルスカウンタ322は、スワローカウンタ323がカウント中のときは、プリスケアラ321の $(1 + Q)$ 分周出力をカウントし、スワローカウンタ323がカウント停止中のときは、プリスケアラ321のQ分周出力をカウントすることになる。

10

【0128】

そして、定常時には、パルスカウンタ322から出力されるリセットパルスが可変分周回路32としての分周出力(分周比N)となるので、定常時におけるトータルの分周比Nは、

$$N = (Q + 1)S + Q(P - S) \\ = QP + S$$

となる。したがって、値P、Sを選択することにより、分周比Nを「1」ずつ変更することができる。

20

【0129】

図10に示す例においては、プリスケアラ321に供給される分周比の制御信号が、スイッチ回路313により“0”とされ、プリスケアラ321の分周比は値Qとされている。したがって、周波数カウント中はパルススワローカウンタ32の動作に関係なく、プリスケアラ321からは、振信号SVCOが $1/Q$ に分周された信号が出力され、この分周信号がパルスカウンタ322に入力される。

【0130】

このように、可変分周回路32をパルス・スワロー型に構成した場合には、周波数カウント用のQ分周回路を別個に必要とせず、プリスケアラ321の分周比を周波数測定時には固定値Qとして使用することにより兼用することができる。このように兼用することにより、VCO31の出力負荷が増加しない効果があり、回路規模の増加を抑えることもできる。なお、必要であれば、さらに固定の分周回路を後段に追加すればよい。

30

【0131】

〔4〕 まとめ

上述のPLL回路30によれば、VCO31の制御感度KVCOが、IC10の製造プロセスによりばらついていても、目的とするPLL特性を保持することができるとともに、そのとき、トリミングなどを行う必要がない。

【0132】

また、周囲温度Tが変化してもVCO31の発振周波数fVCOが変化しないように、その制御電圧VCが変化し、その結果、制御感度KVCOが変化しても、PLL回路30の動作を停止させずにPLL回路30のループ特性を規定値に制御・保持することができる。

40

【0133】

さらに、定常動作をしているPLL回路30に対して、外部から測定電圧などを印加しなくても、VCO31の発振周波数fVCO、制御電圧VCおよび制御感度KVCOを測定できるので、PLL回路30に不具合を生じたとき、その解析が容易となる。

【0134】

〔5〕 その他

上述において、VCO31の制御電圧VCと制御感度KVCOとのデータテーブルを作成する場合、D/Aコンバータ回路302およびA/Dコンバータ回路304の分解能や信号

50

レベル（アナログ値）を等しくすれば、上記データテーブルの作成を容易化できる。例えば、A/Dコンバータ回路304を、D/Aコンバータ回路302により基準電圧を発生させてA/D変換を行う順次比較型A/Dコンバータ回路とすることができる。

【0135】

また、制御感度KVCOの測定は、VCO31におけるコンデンサC0~C3（図5の場合の組み合わせを変更することに行うこともできる。さらに、制御回路300は、システム制御回路を構成するマイクロコンピュータなどが実行するソフトウェアにより実現することもできる。

【0136】

さらに、制御電圧VCに対する制御感度KVCOのデータテーブルの作成時、スイッチ回路311をオフにする代わりに、チャージポンプ回路34の出力インピーダンスを高インピーダンスとすることもできる。

10

【0137】

〔略語の一覧〕

A/D : Analog to Digital

A/GC : Automatic Gain Control

D/A : Digital to Analog

D/U : Desire to Undesire ratio

IC : Integrated Circuit

MOS : Metal Oxide Semiconductor

PLL : Phase Locked Loop

PN : Positive-Negative

VCO : Voltage Controlled Oscillator

20

【図面の簡単な説明】

【0138】

【図1】この発明を適用できるフロントエンド回路の一形態を示す系統図である。

【図2】ベースバンド処理回路の一形態を示す系統図である。

【図3】図1の回路の一部を説明するための系統図である。

【図4】VCOの特性の測定例を示す特性図である。

【図5】図1の回路の一部を説明するための接続図である。

30

【図6】図1の回路の一部を説明するための特性図である。

【図7】この発明の一形態を示す系統図である。

【図8】図7の回路の特性の測定例を示す特性図である。

【図9】この発明の他の形態を示す系統図である。

【図10】この発明の他の形態を示す系統図である。

【図11】PLLの特性を説明するための数式を示す図である。

【図12】PLLを説明するための系統図である。

【図13】PLLの特性を説明するための周波数スペクトル図である。

【図14】PLLの特性を説明するための周波数スペクトル図である。

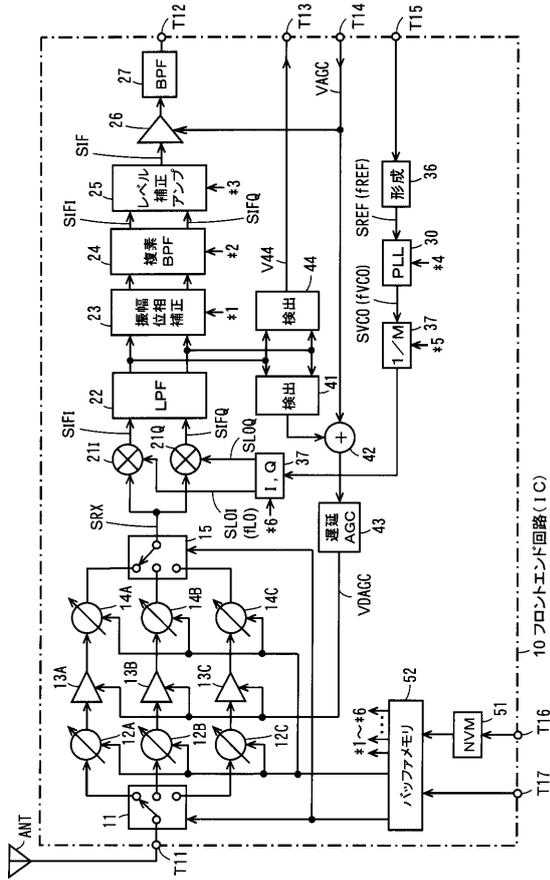
【符号の説明】

40

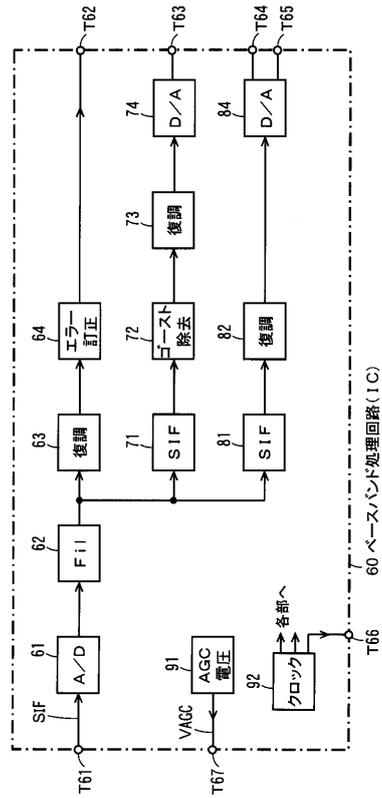
【0139】

10...フロントエンド回路(IC)、12A~12C...アンテナ同調回路、14A~14C...段間同調回路、21Aおよび21B...ミキサ回路、22...ローパスフィルタ、23...振幅位相補正回路、24...複素バンドパスフィルタ、25...レベル補正アンプ、26...可変利得アンプ、27...バンドパスフィルタ、30...PLL、31...VCO、32...可変分周回路、33...位相比較回路、34...チャージポンプ回路、35...ループフィルタ、60...ベースバンド処理回路(IC)、300...制御回路、301...メモリ、302...D/Aコンバータ回路、303...周波数カウンタ、304...A/Dコンバータ回路

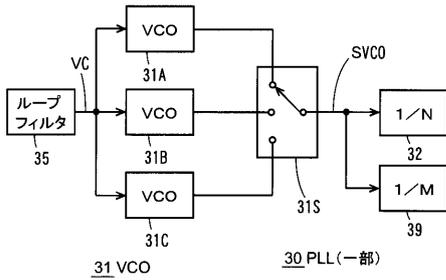
【図1】



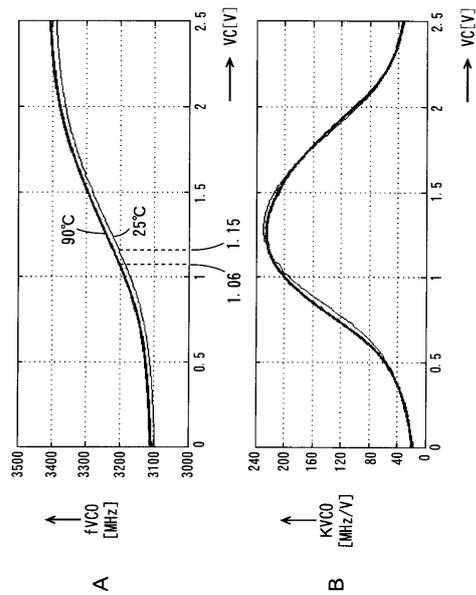
【図2】



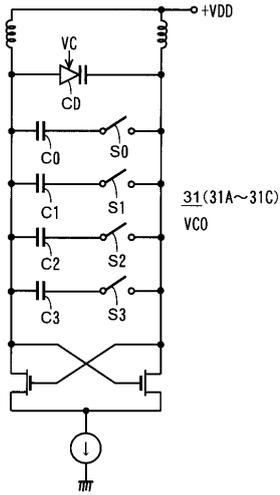
【図3】



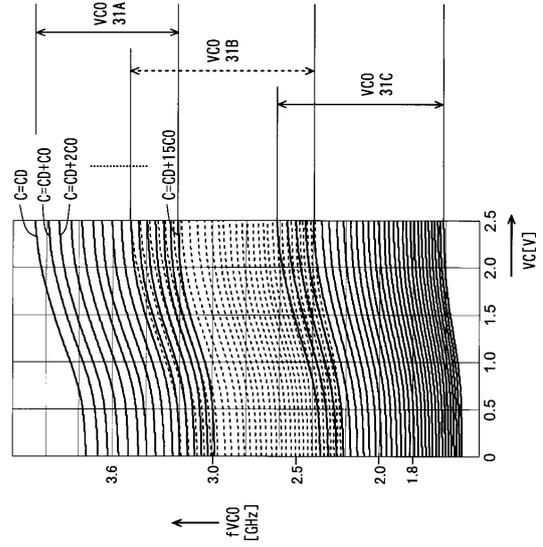
【図4】



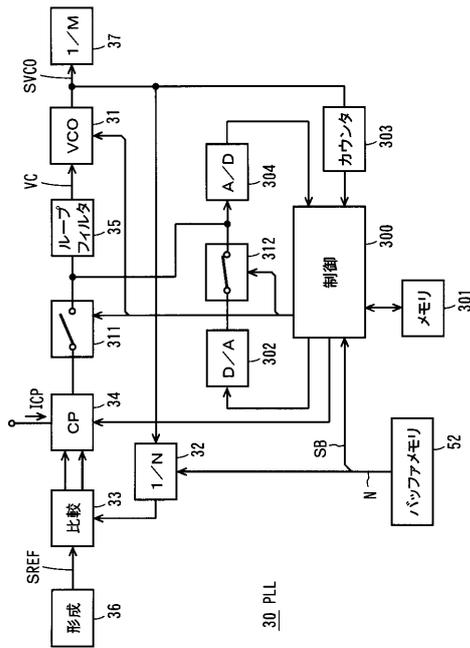
【 図 5 】



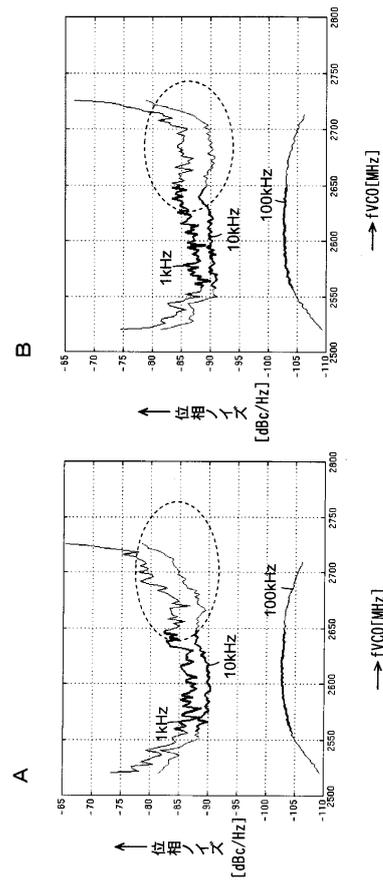
【 図 6 】



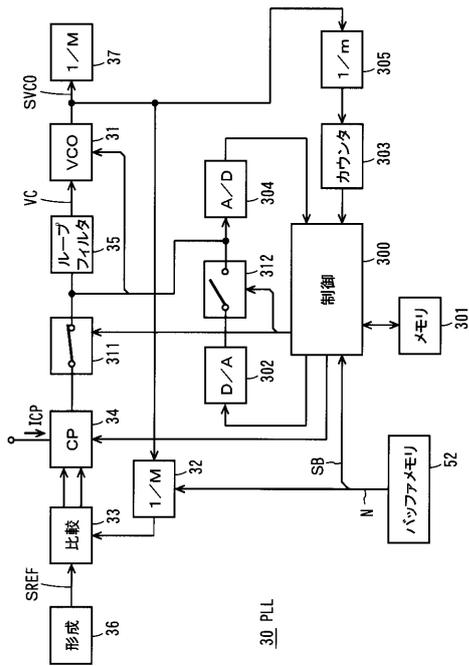
【 図 7 】



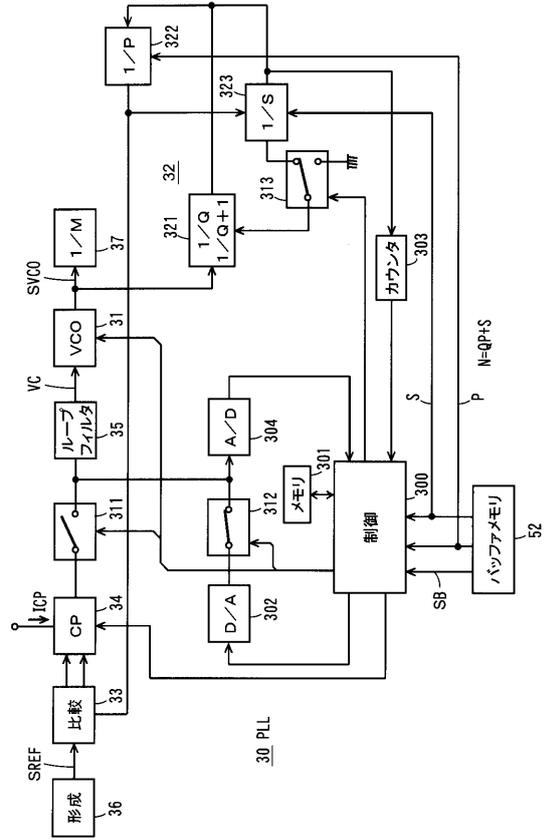
【 図 8 】



【図 9】



【図 10】

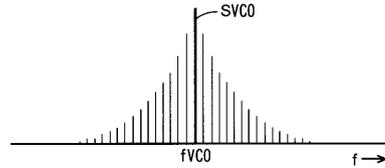


【図 11】

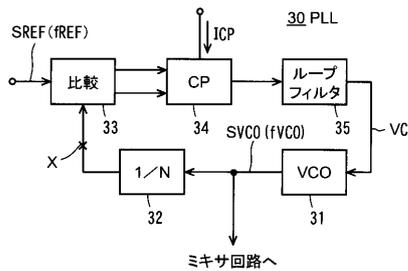
$$G(s) = \frac{ICP}{2\pi} \cdot \frac{ZP(s) \cdot KVC0}{sN} \quad \dots\dots(1)$$

ICP: チャージポンプ回路34のチャージポンプ電流
 ZP(S): ループフィルタ35のインピーダンス
 KVC0: VCO31の制御感度
 $KVC0 = \Delta fVCO / \Delta VC$
 N: 分周回路32の分周比

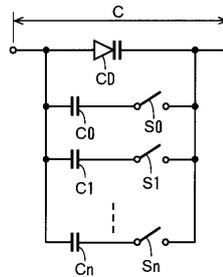
【図 13】



【図 12】



【図 14】



フロントページの続き

- (56)参考文献 特開2005-311945(JP,A)
特表2007-507985(JP,A)
特開平10-154934(JP,A)
特開2008-072166(JP,A)
特開2008-028765(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03L 7/06 - 7/23