



(12) 发明专利申请

(10) 申请公布号 CN 104659000 A

(43) 申请公布日 2015. 05. 27

(21) 申请号 201410226778. 4

(22) 申请日 2014. 05. 26

(30) 优先权数据

10-2013-0144115 2013. 11. 25 KR

(71) 申请人 爱思开海力士有限公司

地址 韩国京畿道

(72) 发明人 柳宗雨 郑冠镐

(74) 专利代理机构 北京弘权知识产权代理事务

所(普通合伙) 11363

代理人 俞波 许伟群

(51) Int. Cl.

H01L 23/488(2006. 01)

H01L 21/60(2006. 01)

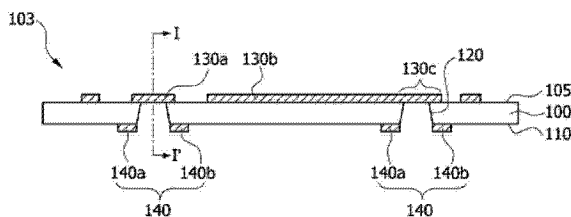
权利要求书1页 说明书10页 附图6页

(54) 发明名称

具有球焊盘的基板、半导体封装体以及制造方法

(57) 摘要

一种封装体基板包括:核心层,具有彼此相对的第一表面和第二表面;球焊盘焊垫,被设置在核心层的第一表面上;开口,穿过核心层以暴露出球焊盘焊垫;虚设球焊盘,被设置在核心层的第二表面上以包围开口,虚设球焊盘包括至少一个子图案和至少一个排气孔。还提供了相关的半导体封装体和相关的方法。



1. 一种基板,包括:  
核心层,具有彼此相对的第一表面和第二表面;  
球焊盘焊垫,被设置在所述核心层的所述第一表面上;  
开口,穿过所述核心层以暴露出所述球焊盘焊垫;以及  
虚设球焊盘,被设置在所述核心层的所述第二表面上以包围所述开口,所述虚设球焊盘包括至少一个子图案和至少一个排气孔。
2. 如权利要求1所述的基板,其中,所述至少一个子图案沿着包围所述开口的圆形线来设置。
3. 如权利要求1所述的基板,其中,所述至少一个子图案具有包围所述开口的C形状的结构。
4. 如权利要求1所述的基板,其中,所述虚设球焊盘是第一虚设球焊盘,还包括:第二虚设球焊盘,所述第二虚设球焊盘被设置在所述核心层的所述第二表面上以包围所述第一虚设球焊盘且与所述第一虚设球焊盘分隔开,  
其中,所述第二虚设球焊盘包括彼此分开的多个子图案。
5. 如权利要求4所述的基板,其中,所述第二虚设球焊盘中的多个子图案之间的空间对应于排气孔。
6. 如权利要求1所述的基板,其中,所述虚设球焊盘中的多个子图案包括用于焊料球的湿润材料。
7. 一种半导体封装体,包括:  
基板,包括:  
核心层,具有彼此相对的第一表面和第二表面;  
球焊盘焊垫,被设置在所述核心层的所述第一表面上;  
开口,穿过所述核心层以暴露出所述球焊盘焊垫;以及  
虚设球焊盘,被设置在所述核心层的所述第二表面上以包围所述开口,所述虚设球焊盘包括至少一个子图案和至少一个排气孔;  
焊接掩模图案,被设置在所述核心层的所述第二表面上以暴露出所述开口;以及  
半导体芯片,与所述基板附接且与所述球焊盘焊垫电耦接。
8. 如权利要求7所述的半导体封装体,还包括外部端子,与所述球焊盘和所述虚设球焊盘接合,同时填充所述开口和所述至少一个排气孔。
9. 如权利要求7所述的半导体封装体,其中,所述至少一个子图案沿着包围所述开口的圆形线来设置。
10. 一种制造半导体封装体的方法,所述方法包括以下步骤:  
提供基板,所述基板包括:核心层,具有彼此相对的第一表面和第二表面,球焊盘焊垫,被设置在所述核心层的所述第一表面上,开口,穿过所述核心层以暴露出所述球焊盘焊垫;以及虚设球焊盘,被设置在所述第二表面上以包围所述开口,所述虚设球焊盘包括至少一个子图案和至少一个排气孔;  
在所述核心层的所述第二表面上形成焊接掩模图案以暴露出所述开口;  
将半导体芯片附接至所述基板上,使得所述基板与所述半导体芯片电耦接;以及  
在所述虚设球焊盘上形成外部端子以填充所述开口。

## 具有球焊盘的基板、半导体封装体以及制造方法

[0001] 相关申请的交叉引用

[0002] 本申请要求 2013 年 11 月 25 日提交的申请号为 10-2013-0144115 的韩国专利申请的优先权,其全部内容通过引用合并于此,如同全文阐述。

### 技术领域

[0003] 本公开的实施例涉及一种半导体封装体,且更具体而言,涉及一种具有球焊盘的基板、包括所述基板的半导体封装体以及用于制造包括所述基板的半导体封装体的方法。

### 背景技术

[0004] 在电子系统中采用的电子器件可以包括各种有源电路元件和各种无源电路元件。有源电路元件和无源电路元件可以集成在半导体基板中和 / 或上,以构成电子器件(也被称作半导体芯片或半导体裸片)。由集成电路组成的电子器件可以附接至或安装在包括互连的封装体基板上,且可以被封装以提供半导体封装体。半导体封装体可以安装在印刷电路板(PCB)上,以制作诸如计算机、移动系统或数据储存媒介的电子系统。

[0005] 当半导体芯片与封装体基板电耦接,或半导体芯片与另一个半导体芯片电耦接时,焊料球或焊料凸块可以被实施成互连结构。

### 发明内容

[0006] 各种实施例涉及具有球焊盘的基板、包括所述基板的半导体封装体以及制造包括所述基板的半导体封装体的方法。

[0007] 在一个实施例中,一种基板包括:核心层,具有彼此相对的第一表面和第二表面;球焊盘焊垫,在核心层的第一表面上;开口,穿过核心层以暴露出球焊盘焊垫;以及第一虚设球焊盘,被设置在核心层的第二表面上以包围开口,且包括至少一个子图案、和沿着与核心层的第二表面平行的水平方向穿过至少一个子图案的至少一个第一排气孔。

[0008] 在一个实施例中,一种半导体封装体包括:核心层,具有彼此相对的第一表面和第二表面;球焊盘焊垫,在核心层的第一表面上;开口,穿过核心层以暴露出球焊盘焊垫;以及第一虚设球焊盘,被设置在核心层的第二表面上以包围开口,且包括至少一个子图案、和沿着与核心层的第二表面平行的水平方向穿过至少一个子图案的至少一个第一排气孔;焊接掩模图案,在核心层上以暴露出开口;以及半导体芯片,附接至焊接掩模图案上且与球焊盘焊垫电连接。核心层、球焊盘焊垫和第一虚设球焊盘构成基板。

[0009] 在一个实施例中,一种制造半导体封装体的方法包括提供基板。所述基板包括:核心层,具有彼此相对的第一表面和第二表面;球焊盘焊垫,在核心层的第一表面上;开口,穿过核心层以暴露出球焊盘焊垫;第一虚设球焊盘,被设置在第二表面上以包围开口,且包括至少一个子图案、和侧向与至少一个子图案的部分交叉的至少一个第一排气孔。焊接掩模图案形成在基板上以暴露出开口。半导体芯片被附接至基板上。半导体芯片与基板电连接。外部端子形成在第一虚设球焊盘上以填充开口。

[0010] 在一个实施例中,一种半导体封装体包括基板、焊接掩模图案和半导体芯片。所述基板包括:核心层,具有彼此相对的第一表面和第二表面;球焊盘焊垫,在核心层的第一表面上;开口,穿通核心层以暴露出球焊盘焊垫;虚设球焊盘,被设置在第二表面上以包围开口,且包括至少一个子图案、和侧向与至少一个子图案的部分交叉的至少一个第一排气孔。焊接掩模图案被设置在核心层的第二表面上以暴露出开口和至少一个子图案。半导体芯片被附接至基板且与基板电连接。

#### 附图说明

- [0011] 结合附图和所附详细描述,实施例将变得更加显然。
- [0012] 图 1A 是说明根据一个实施例的基板的截面图。
- [0013] 图 1B 是沿着图 1A 的线 I-I' 截取的侧截面图。
- [0014] 图 1C 是说明根据一个实施例的适用于图 1A 的基板的虚设球焊盘的平面图。
- [0015] 图 1D 是说明根据另一个实施例的适用于图 1A 的基板的虚设球焊盘的平面图。
- [0016] 图 2A 是说明根据另一个实施例的基板的截面图。
- [0017] 图 2B 是说明根据一个实施例的图 2A 的虚设球焊盘的平面图。
- [0018] 图 3 至 13C 是说明根据一个实施例的制造半导体封装体的方法的示意图。
- [0019] 图 14 是说明根据一个实施例的半导体封装体的截面图。
- [0020] 图 15 是说明图 14 中的虚设球焊盘和焊料球的平面图。

#### 具体实施方式

[0021] 参见图 1A、1B 和 1C,根据一个实施例的基板 103 包括:核心层 100,具有彼此相对的第一表面 105 和第二表面 110;第一球焊盘焊垫 130a,被设置在核心层 100 的第一表面 105 上;第一电路互连图案 130b,被设置在核心层 100 的第一表面 105 上;第二球焊盘焊垫 130c,被设置在核心层 100 的第一表面 105 上;以及开口 120,穿通核心层 100 以暴露出第一球焊盘焊垫 130a 和第二球焊盘焊垫 130c。第二球焊盘焊垫 130c 可以对应于从第一电路互连图案 130b 的端部延伸的部分。

[0022] 基板 103 可以是安装有半导体芯片(未示出)的封装体基板。第一电路互连图案 130b 可以用于将基板 103 与安装在基板 103 上的半导体芯片电耦接。第一电路互连图案 130b 可以包括例如铜材料的导电材料。在一些实施例中,穿通核心层 100 的每个开口 120 可以具有倾斜侧壁,使得每个开口 120 的水平截面面积从核心层 100 的第二表面 110 朝向核心层 100 的第一表面 105 逐渐减少。在另一个实施例中,尽管在附图中未示出,但是穿通核心层 100 的每个开口 120 可以具有垂直侧壁,使得每个开口 120 的水平截面面积是恒定的或是一致的,而与开口 120 的水平截面的层级无关。开口 120 暴露出第一球焊盘焊垫 130a 的表面和第二球焊盘焊垫 130c 的表面,第一球焊盘焊垫 130a 和第二球焊盘焊垫 130c 的表面邻接在核心层 100 的第一表面 105 上。

[0023] 虚设球焊盘 140 可以被设置在核心层 100 的第二表面 110 上,与第一球焊盘焊垫 130a 和第二球焊盘焊垫 130c 中的每个相对。在一些实施例中,虚设球焊盘 140 中的每个包括多个子图案 140a、140b、140c 和 140d,多个子图案被设置成在平面图中包围开口 120 中的相应的一个开口。即,如图 1C 中所示,子图案 140a、140b、140c 和 140d 可以对应于包围相

应开口 120 的环形的四个单独的部分。

[0024] 排气孔 142 可以被设置在子图案 140a、140b、140c 和 140d 之间。即，子图案 140a、140b、140c 和 140d 通过排气孔 142 彼此分开。排气孔 142 沿着与核心层 100 的第二表面 110 平行的水平方向穿过至少一个子图案。在一个实施例中，在从平面图观察时，第一子图案 140a 可以被设置成具有关于第四子图案 140d 的点对称结构，而第二子图案 140b 可以被设置成具有关于第三子图案 140c 的点对称结构，以在焊料球（未示出）安装在球焊盘上时将焊料球连接应力最小化。

[0025] 然而，第一子图案至第四子图案 140a、140b、140c 和 140d 的排列不限于上述结构。

[0026] 尽管图 1C 说明如下的实施例：在第一子图案至第四子图案 140a、140b、140c 和 140d 之间的排气孔 142 具有大体相同的宽度，但是实施例不限于此。在另一个实施例中，在第一子图案至第四子图案 140a、140b、140c 和 140d 之间的排气孔 142 的宽度可以彼此不同。

[0027] 第一球焊盘焊垫 130a 和第二球焊盘焊垫 130c 可以包括导电材料，例如铜材料、镍材料或金材料。构成每个虚设球焊盘 140 的子图案 140a、140b、140c 和 140d 可以包括用于焊料球的湿润材料。子图案 140a、140b、140c 和 140d 可以包括铜材料、镍材料或金材料。

[0028] 尽管图 1C 说明如下的实施例：构成每个虚设球焊盘 140 的子图案 140a、140b、140c 和 140d 的数目是四，但是实施例不限于此。即，在一些实施例中，每个虚设球焊盘 140 可以包括两个、三个、五个或更多个子图案。在任何情况下，每个虚设球焊盘 140 中的子图案可以通过诸如排气孔 142 的排气孔而彼此分开。

[0029] 在另一个实施例中，每个虚设球焊盘 140 可以具有单个子图案 140e，如图 1D 中所示。在这种情况下，单个子图案 140e 在平面图中可以具有包围开口 120 的“C”形状结构。如果每个虚设球焊盘焊垫 140 具有单个子图案 140e，则单个排气孔 142 可以设置在单个子图案 140e 的一个端部和单个子图案 140e 的另一个端部之间。

[0030] 根据以上实施例，焊料球（未示出）可以安装在开口 120 中的相应的一个上，且焊料球可以被回流以完全填充开口 120。结果，焊料球可以与第一球焊盘焊垫 130a 和第二球焊盘焊垫 130c 以及虚设球焊盘 140 接合。在焊料球被回流以填充开口 120 时，在焊料球中可以产生空隙。然而，在焊料球中产生的空隙可以通过排气孔 142 被容易地去除。即，排气孔 142 可以防止在焊料球中产生的空隙被捕获在焊料球中。因为排气孔 142 抑制焊料球中空隙的产生，所以可以提高半导体封装体的可靠性。

[0031] 参见图 2A 和 2B，根据另一个实施例的基板 203 包括：核心层，具有彼此相对的第一表面 205 和第二表面 210；第一球焊盘焊垫 230a，被设置在核心层 200 的第一表面 205 上；第一电路互连图案 230b，被设置在核心层 200 的第一表面 205 上；第二球焊盘焊垫 230c，被设置在核心层 200 的第一表面 205 上；以及开口 220，穿过核心层 200 以暴露出第一球焊盘焊垫 230a 和第二球焊盘焊垫 230c。第一电路互连图案 230b 可以用于将基板 203 与安装在基板 203 上的半导体芯片（未示出）电耦接。第二球焊盘焊垫 230c 可以对应于从第一电路互连图案 230b 的端部延伸的部分。

[0032] 虚设球焊盘可以被设置在核心层 200 的第二表面 210 上，与第一球焊盘焊垫 230a 和第二球焊盘焊垫 230c 中的每个相对。当从平面图观察时，虚设球焊盘可以被设置成包围每个开口 220。每个虚设球焊盘可以包括包围开口 220 中的一个的第一虚设球焊盘 240

和包围第一虚设球焊盘 240 的第二虚设球焊盘 241。第二虚设球焊盘 241 可以被设置成与第一虚设球焊盘 240 间隔开预定的距离。第一虚设球焊盘 240 可以包括多个子图案 240a、240b、240c 和 240d，第二虚设球焊盘 241 还可以包括多个子图案 241a、241b、241c 和 241d。

[0033] 如图 2B 中所示，第一虚设球焊盘 240 中的子图案 240a、240b、240c 和 240d 可以对应于构成包围每个开口 220 的环形的四个单独的部分。第一排气孔 242a 可以被设置在第一虚设球焊盘 240 中的子图案 240a、240b、240c 和 240d 之间。类似地，第二排气孔 242b 可以被设置在第二虚设球焊盘 241 中的子图案 241a、241b、241c 和 241d 之间。第一虚设球焊盘 240 中的子图案 240a、240b、240c 和 240d 可以被设置在内圆形线上，第二虚设球焊盘 241 的子图案 241a、241b、241c 和 241d 可以被设置在外圆形线上。第一虚设球焊盘 240 的子图案 240a、240b、240c 和 240d 中的每个和第二虚设球焊盘 241 的子图案 241a、241b、241c 和 241d 中的每个可以设置成具有径向形式。第一排气孔 242a 或第二排气孔 242b 沿着与核心层 200 的第二表面 210 平行的水平方向穿过至少一个子图案。

[0034] 尽管图 2B 说明了如下的实施例：排气孔 242a 和 242b 具有大体相同的宽度，但是实施例不限于此。即，在一些实施例中，排气孔 242a 的宽度可以与排气孔 242b 的宽度不同。第一虚设球焊盘 240 和第二虚设球焊盘 241 之间的空间可以暴露出核心层 200 中由绝缘层形成的部分。结果，即使焊料球（未示出）安装在开口 220 上且焊料球被回流以填充开口 220，焊料球也可以不与第一虚设球焊盘 240 和第二虚设球焊盘 241 之间的核心层 200 以冶金方式接合。

[0035] 图 3 至 13C 是说明根据一个实施例的制造半导体封装体的方法的示意图。

[0036] 参见图 3，提供基板 1003。基板 1003 可以通过将第一导电层 1005 和第二导电层 1010 分别与核心层 1000 的第一表面 1015 和第二表面 1020 接合来形成。核心层 1000 可以包括一个或更多个绝缘层。第一导电层 1005 和第二导电层 1010 可以包括铜材料。可以通过在预定温度下向第一导电层 1005 和第二导电层 1010 施加压力，来将第一导电层 1005 和第二导电层 1010 与核心层 1000 接合。

[0037] 图 4A 示出在将第一导电层 1005 和第二导电层 1010 图案化之后的基板 1003。图 4B 是说明图 4A 中的虚设球焊盘的平面图。参见图 4A 和 4B，将第一导电层 1005 图案化，以在核心层 1000 的第一表面 1015 上形成第一球焊盘焊垫 1030a、第一电路互连图案 1030b 和第二球焊盘焊垫 1030c。第二球焊盘焊垫 1030c 可以被形成从第一电路互连图案 1030b 的端部延伸。

[0038] 将第二导电层 1010 图案化以在核心层 1000 的第二表面 1020 上形成虚设球焊盘 1040。参见图 4B，每个虚设球焊盘 1040 被形成为包括多个子图案 1040a、1040b、1040c 和 1040d。虚设球焊盘 1040 中的子图案 1040a、1040b、1040c 和 1040d 可以被形成为包围可在后续工艺中形成的每个开口。子图案 1040a、1040b、1040c 和 1040d 之间的空间可以用作排气孔 1042。

[0039] 参见图 5，基板 1003 的核心层 1000 被图案化以形成分别暴露出第一球焊盘焊垫 1030a 和第二球焊盘焊垫 1030c 的第一开口 1060a 和第二开口 1060b。通过使用机械钻孔工艺或激光钻孔工艺将核心层 1000 图案化可以形成第一开口 1060a 和第二开口 1060b。当使用激光钻孔工艺来形成第一开口 1060a 和第二开口 1060b 时，可以使用二氧化碳 (CO<sub>2</sub>) 激光器来执行激光钻孔工艺。当使用激光钻孔工艺来形成第一开口 1060a 和第二开口 1060b

时,激光束可以照射到核心层 1000 的第二表面 1020 被虚设球焊盘 1040 包围的部分上,以刻蚀核心层 1000 直到暴露出第一球焊盘焊垫 1030a 和第二球焊盘焊垫 1030c。在使用二氧化碳 (CO<sub>2</sub>) 激光器来将核心层 1000 图案化以形成第一开口 1060a 和第二开口 1060b 时,虚设球焊盘 1040 可以用作类似于刻蚀停止层的阻挡层。

[0040] 穿过核心层 1000 的第一开口 1060a 和第二开口 1060b 中的每个可以被形成为具有倾斜侧壁,使得每个开口 1060a 或 1060b 的水平截面面积从核心层 1000 的第二表面 1020 朝向核心层 1000 的第一表面 1015 逐渐减小。在另一个实施例中,尽管在附图中未示出,但是穿过核心层 1000 的第一开口 1060a 和第二开口 1060b 中的每个可以被形成为具有垂直侧壁,使得每个开口 1060a 或 1060b 的水平截面面积是恒定的或是一致的,而与开口 1060a 或 1060b 的水平截面的层级无关。

[0041] 由于形成开口 1060a 和 1060b 的结果,虚设球焊盘 1040 中的每个可以被设置成包围第一开口 1060a 或第二开口 1060b。每个虚设球焊盘 1040 中的子图案 1040a、1040b、1040c 和 1040d 可以彼此分开形成。即,每个虚设球焊盘 1040 中的子图案 1040a、1040b、1040c 和 1040d 被形成为在它们之间具有空间,所述空间对应于图 4B 中所示的排气孔 1042。随后将更全面地描述排气孔 1042。

[0042] 图 6 示出具有形成于其上的第一焊接掩模图案 1070a 和第二焊接掩模图案 1070b 的基板 1003。图 7 是沿着图 6 中的线 I-I' 截取的侧截面图,以及图 8 是说明图 6 中的开口和虚设球焊盘的平面图。

[0043] 参见图 6、7 和 8,焊接掩模图案 1070a 和 1070b 形成在包括第一开口 1060a 和第二开口 1060b 的基板 1003 上。具体来说,阻焊层可以形成在基板 1003 上。可以使用例如旋涂涂覆,通过利用具有流动性的阻焊油墨来涂覆基板 1003 而形成阻焊层。阻焊层可以包括绝缘材料且可以保护基板 1003 免受化学溶液和 / 或物理作用力。阻焊层可以包括包含聚合物材料的有机材料或无机材料。可以将曝光工艺和显影工艺,例如光刻工艺应用于阻焊层来形成第一焊接掩模图案 1070a 和第二焊接掩模图案 1070b。第一焊接掩模图案 1070a 形成在核心层 1000 的第一表面 1015 上,且第一电路互连图案 1030b 的部分被第一焊接掩模图案 1070a 暴露出,以形成接合焊盘 1031。第二焊接掩模图案 1070b 形成在核心层 1000 的第二表面 1020 上,以暴露出第一开口 1060a 和第二开口 1060b 以及虚设球焊盘 1040。

[0044] 第一焊接掩模图案 1070a 和第二焊接掩模图案 1070b 可以被形成为具有焊接掩模限定 (solder mask defined, SMD) 型结构。SMD 型结构意味着:实际的球焊盘部分,即球焊盘可以与焊料球接合的部分通过焊接掩模图案来限定,因为焊接掩模图案被形成为覆盖球焊盘焊垫的边缘。在一个实施例中,第二焊接掩模图案 1070b 可以被形成为暴露出所有的第一开口 1060a 和第二开口 1060b,而第二焊接掩模图案 1070b 可以被形成为覆盖虚设球焊盘 1040 的边缘 (见图 6、7 和 8 的部分“A”)。因而,虚设球焊盘 1040 暴露出的部分可以通过第二焊接掩模图案 1070b 来限定。

[0045] 尽管在图 6 至图 8 中未示出,但是在一些实施例中,第一焊接掩模图案 1070a 和第二焊接掩模图案 1070b 可以被形成为具有非焊接掩模限定 (non-solder mask defined, NSMD) 型结构。NSMD 型结构意味着:当形成焊接掩模图案时暴露出球焊盘的整个表面。即,当第二焊接掩模图案 1070b 被形成为具有 NSMD 型结构时,暴露出虚设球焊盘 1040 的整个表面。

[0046] 再次参见图 7 和 8, 每个虚设球焊盘 1040 中的子图案 1040a、1040b、1040c 和 1040d 可以被形成对应于构成环形的四个单独的部分。在一个实施例中, 在从平面图观察时, 第一子图案 1040a 可以被设置成具有关于第四子图案 1040d 的点对称结构, 以便最小化焊料球 (未示出) 上的应力, 且第二子图案 1040b 可以被设置成具有关于第三子图案 1040c 的点对称结构, 以便最小化焊料球 (未示出) 上的应力。子图案 1040a、1040b、1040c 和 1040d 之间的空间可以用作暴露核心层 1000 的第二表面 1020 的部分的排气孔 1042。在一个实施例中, 第二焊接掩模图案 1070b 可以被形成具有 SMD 型结构, 如图 6、7、8 中所示。因而, 第二焊接掩模图案 1070b 可以被形成覆盖子图案 1040a、1040b、1040c 和 1040d 的边缘。

[0047] 参见图 9, 半导体芯片 1080 被附接至包括焊接掩模图案 1070a 和 1070b 的基板 1003 上。半导体芯片 1080 可以被形成包括诸如晶体管的有源元件。除了有源元件之外, 半导体芯片 1080 还可以被形成包括诸如电容器和 / 或电阻器的无源元件。半导体芯片 1080 可以包括设置在其两个相对端部上的电极焊盘 (未示出)。

[0048] 半导体芯片 1080 包括连接焊盘 1084, 连接焊盘 1084 设置在半导体芯片 1080 的主体上以将半导体芯片与基板 1003 电耦接。连接焊盘 1084 可以被形成包括导电材料, 例如铝材料或铜材料。使用形成在连接焊盘 1084 上的连接端子 1085 作为连接介质, 将半导体芯片 1080 附接至基板 1003 上。连接端子 1085 可以是凸块, 且可以与基板 1003 的相应接合焊盘 1031 附接。

[0049] 尽管在附图中未示出, 但是在一些实施例中, 可以使用粘合层将半导体芯片 1080 附接至基板 1003 上, 或者导线可以被形成将半导体芯片 1080 与基板 1003 电耦接。可以使用导线接合工艺来形成导线。在这种情况下, 导线的第一端部可以与形成在半导体芯片 1080 的顶表面上的电极焊盘接合, 而导线的第二端部可以与基板 1003 的第一电路互连图案 1030b 接合。

[0050] 图 10 示出基板 1003, 在基板 1003 上形成有模制树脂层 1090 和焊料球 1095。图 11 是沿着图 10 中的线 I-I' 截取的侧截面图, 且图 12 是说明焊料球以及图 10 中的球焊盘结构的平面图。

[0051] 参见图 10、11 和 12, 使用模制工艺将模制树脂层 1090 形成在基板 1003 上, 以密封半导体芯片 1080。模制树脂层 1090 可以包括环氧材料。模制树脂层 1090 可以被形成覆盖半导体芯片 1080 和基板 1003。

[0052] 随后, 形成填充第一开口 1060a 和第二开口 1060b 的焊料球 1095。焊料球 1095 可以对应于外部端子, 以便将半导体芯片 1080 与外部器件电耦接。焊料球 1095 可以通过以下方式形成: 将球状焊料球提供在暴露出球焊盘 1030a 和 1030c 的开口 1060a 和 1060b 中的每个上, 以及将球状焊料球回流。在另一个实施例中, 可以通过将焊料柱回流来形成焊料球 1095。可以使用电镀工艺或模版印刷工艺来形成焊料柱。

[0053] 参见图 11 和 12, 焊料球 1095 被形成填充每个虚设球焊盘 1040 的子图案 1040a、1040b、1040c 和 1040d 之间的排气孔 1042。即, 焊料球 1095 可以被形成填充排气孔 1042 和开口 1060a 和 1060b, 且被形成与子图案 1040a、1040b、1040c 和 1040d 粘合。因而, 可以提高焊料球 1095 和球焊盘焊垫 1030a 和 1030b 以及虚设球焊盘 1040 之间的粘合强度。另外, 在用于形成焊料球 1095 的回流工艺期间, 在排气孔 1042 最终被焊料球 1095 填充之前, 在焊料球 1095 中产生的空隙可以通过排气孔 1042 被排出。因而, 由于存在排气孔 1042, 所



以可以抑制在焊料球 1095 中产生空隙。因此,可以改善焊料球 1095 的接触可靠性。

[0054] 如果虚设球焊盘 1040 在没有排气孔 1042 的情况下形成,即使在回流工艺之后在焊料球 1095 中产生的空气仍可被捕获在焊料球 1095 中。这些空隙可以造成焊料球 1095 和虚设球焊盘 1040 (或者第一球焊盘焊垫 1030a 和第二球焊盘焊垫 1030c) 之间的接触故障,且可以降低半导体封装体的可靠性。然而,根据实施例,焊料球 1095 可以被形成为填充排气孔 1042 以及开口 1060a 和 1060b,并且与子图案 1040a、1040b、1040c 和 1040d 粘合。因而,可以提高焊料球 1095、球焊盘 1030a 和 1030b 以及虚设球焊盘 1040 之间的粘合强度。另外,在形成焊料球 1095 的回流工艺期间,在焊料球 1095 中产生的空隙可以容易地通过排气孔 1042 被排出,且排气孔 1042 可以完全被焊料球 1095 填充。因而,排气孔 1042 抑制焊料球 1095 中空隙的产生,使得提高焊料球 1095 的接触可靠性。在一些实施例中,在用于形成焊料球 1095 的回流工艺期间,在焊料球 1095 中产生的空隙可以通过排气孔 1042 容易地排出,且排气孔 1042 可以被焊料球 1095 大体填充。

[0055] 在一些实施例中,虚设球焊盘中的每个可以被形成为具有多环结构。图 13A 是说明具有多环结构的虚设球焊盘的平面图。图 13B 是说明图 10、11 和 12 中的第二焊接掩模图案 1070b 以及具有多环结构的虚设球焊盘的平面图。图 13C 是说明焊料球 1095 以及具有多环结构的虚设球焊盘的截面图。

[0056] 参见图 13A、13B 和 13C,第一虚设球焊盘 1040' 和第二虚设球焊盘 1041 形成在核心层 1000 的第二表面 1020 上。第一虚设球焊盘 1040' 和第二虚设球焊盘 1041 可以构成虚设球焊盘。第一虚设球焊盘 1040' 被形成为包围开口 1060a 或 1060b,而第二虚设球焊盘 1041 被形成为包围第一虚设球焊盘 1040'。第一虚设球焊盘 1040' 被形成为包括多个子图案 1040a、1040b、1040c 和 1040d,而第二虚设球焊盘 1041 被形成为包括多个子图案 1041a、1041b、1041c 和 1041d。子图案 1040a、1040b、1040c 和 1040d 之间的空间对应于第一排气孔 1042a,而子图案 1041a、1041b、1041c 和 1041d 之间的空间对应于第二排气孔 1042b。

[0057] 当焊料球 1095 与包括第一虚设球焊盘 1040' 和第二虚设球焊盘 1041 的基板 1003 接合时,焊料球 1095 可以被形成为填充第一排气孔 1042a 和第二排气孔 1042b、以及第一虚设球焊盘 1040' 和第二虚设球焊盘 1041 之间的空间,如图 13C 中所示。此外,焊料球 1095 可以被形成为填充第一开口 1060a 和第二开口 1060b 以及被形成为与第一虚设球焊盘 1040' 和第二虚设球焊盘 1041 中的子图案 1040a、1040b、1040c、1040d、1041a、1041b、1041c 和 1041d 粘合。因而,可以提高焊料球 1095 和球焊盘焊垫 1030a 和 1030b 以及虚设球焊盘 1040' 和 1041 之间的粘合强度。

[0058] 尽管本公开描述了以下实施例:第二焊接掩模图案 1070b 被形成为具有 SMD 型结构,在 SMD 型结构中,第二焊接掩模图案 1070b 覆盖虚设球焊盘中的子图案的边缘,例如,第二虚设球焊盘 1041 中的子图案 1041a、1041b、1041c 和 1041d,如图 13B 中所示,但是实施例不限于此。即,在一些实施例中,第二焊接掩模图案 1070b 可以被形成为具有 NSMD 型结构。

[0059] 图 14 是说明根据一个实施例的包括具有 NSMD 型结构的第二焊接掩模图案 2070b 的半导体封装体的截面图,且图 15 是说明图 14 中的虚设球焊盘和焊料球的平面图。在图 14 和 15 中,在图 3 至 13C 中描述的同元件用相同的附图标记或相同的附图标号来表示。因而,为了避免重复解释,在本实施例中省略或简单提及在之前实施例中陈列的相同部件的描述。

[0060] 参见图 14 和 15, 基板 1003 包括: 核心层 1000, 具有彼此相对的第一表面 1015 和第二表面 1020; 第一球焊盘焊垫 1030a, 被设置在核心层 1000 的第一表面 1015 上; 第一电路互连图案 1030b, 被设置在核心层 1000 的第一表面 1015 上; 第二球焊盘焊垫 1030c, 被设置在核心层 1000 的第一表面 1015 上; 以及第一开口 1060a 和第二开口 1060b, 穿过核心层 1000 以暴露第一球焊盘焊垫 1030a 和第二球焊盘焊垫 1030c。穿过核心层 1000 的开口 1060a 和 1060b 中的每个具有倾斜侧壁, 使得每个开口 1060a 和 1060b 的水平截面面积从核心层 1000 的第二表面 1020 朝向核心层 1000 的第一表面 1015 逐渐减小。在另一个实施例中, 尽管在附图中未示出, 但是穿过核心层 1000 的开口 1060a 和 1060b 中的每个可以具有垂直侧壁, 使得每个开口 1060a 或 1060b 的水平截面面积是恒定的或是一致的, 而与开口 1060a 或 1060b 的水平截面的层级无关。

[0061] 虚设球焊盘 1040 可以被设置在核心层 1000 的第二表面 1020 上, 与第一球焊盘焊垫 1030a 和第二球焊盘焊垫 1030c 中的每个相对。虚设球焊盘 1040 中的每个包括多个子图案 1040a、1040b、1040c 和 1040d, 在平面图中多个子图案被设置成包围开口 1060a 或 1060b 中相应的一个。排气孔 1042 被设置在子图案 1040a、1040b、1040c 和 1040d 之间。

[0062] 第一焊接掩模图案 2070a 被设置在核心层 1000 的第一表面 1015 之上, 第二焊接掩模图案 2070b 被设置在核心层 1000 的第二表面 1020 之上。第一焊接掩模图案 2070a 被设置在核心层 1000 的第一表面 1015 之上以暴露出第一电路互连图案 1030b 的部分。第一电路互连图案 1030b 被第一焊接掩模图案 1070a 暴露出的部分包括接合焊盘 1031。第二焊接掩模图案 2070b 被设置在核心层 1000 的第二表面 1020 之上以完全暴露出第一开口 1060a 和第二开口 1060b 以及虚设球焊盘 1040。

[0063] 焊料球 1095 被形成为完全覆盖被第二焊接掩模图案 2070b 完全暴露出的每个虚设球焊盘 1040。焊料球 1095 被形成为填充开口 1060a 和 1060b 以及子图案 1040a、1040b、1040c 和 1040d 之间的排气孔 1042。即, 焊料球 1095 被形成为填充排气孔 1042 和开口 1060a 和 1060b 以及被形成为与子图案 1040a、1040b、1040c 和 1040d 附接。因而, 可以提高焊料球 1095 和球焊盘焊垫 1030a 和 1030b 以及虚设球焊盘 1040 之间的粘合强度。

[0064] 半导体芯片 1080 被附接至基板 1003 上。半导体芯片 1080 包括连接端子, 诸如凸块。半导体芯片 1080 的连接端子 1085 被附接至基板 1003 的接合焊盘 1031。模制树脂层 1090 被设置在基板 1003 上以覆盖半导体芯片 1080。

[0065] 以上出于说明目的公开了实施例。本领域技术人员将理解的是, 在不离开所附权利要求公开的本发明构思的精神和范围的情况下, 各种修改、增加和替换是可以的。

[0066] 通过以上实施例可以看出, 本申请提供了以下的技术方案。

[0067] 技术方案 1. 一种基板, 包括:

[0068] 核心层, 具有彼此相对的第一表面和第二表面;

[0069] 球焊盘焊垫, 被设置在所述核心层的所述第一表面上;

[0070] 开口, 穿过所述核心层以暴露出所述球焊盘焊垫; 以及

[0071] 虚设球焊盘, 被设置在所述核心层的所述第二表面上以包围所述开口, 所述虚设球焊盘包括至少一个子图案和至少一个排气孔。

[0072] 技术方案 2. 如技术方案 1 所述的基板, 其中, 所述至少一个子图案沿着包围所述开口的圆形线来设置。

[0073] 技术方案 3. 如技术方案 1 所述的基板,其中,所述至少一个子图案具有包围所述开口的 C 形状的结构。

[0074] 技术方案 4. 如技术方案 1 所述的基板,其中,所述虚设球焊盘是第一虚设球焊盘,还包括:第二虚设球焊盘,所述第二虚设球焊盘被设置在所述核心层的所述第二表面上以包围所述第一虚设球焊盘且与所述第一虚设球焊盘分隔开,

[0075] 其中,所述第二虚设球焊盘包括彼此分开的多个子图案。

[0076] 技术方案 5. 如技术方案 4 所述的基板,其中,所述第二虚设球焊盘中的多个子图案之间的空间对应于排气孔。

[0077] 技术方案 6. 如技术方案 1 所述的基板,其中,所述虚设球焊盘中的多个子图案包括用于焊料球的湿润材料。

[0078] 技术方案 7. 一种半导体封装体,包括:

[0079] 基板,包括:

[0080] 核心层,具有彼此相对的第一表面和第二表面;

[0081] 球焊盘焊垫,被设置在所述核心层的所述第一表面上;

[0082] 开口,穿过所述核心层以暴露出所述球焊盘焊垫;以及

[0083] 虚设球焊盘,被设置在所述核心层的所述第二表面上以包围所述开口,所述虚设球焊盘包括至少一个子图案和至少一个排气孔;

[0084] 焊接掩模图案,被设置在所述核心层的所述第二表面上以暴露出所述开口;以及

[0085] 半导体芯片,与所述基板附接且与所述球焊盘焊垫电耦接。

[0086] 技术方案 8. 如技术方案 7 所述的半导体封装体,还包括外部端子,与所述球焊盘和所述虚设球焊盘接合,同时填充所述开口和所述至少一个排气孔。

[0087] 技术方案 9. 如技术方案 7 所述的半导体封装体,其中,所述至少一个子图案沿着包围所述开口的圆形线来设置。

[0088] 技术方案 10. 如技术方案 7 所述的半导体封装体,

[0089] 其中,所述虚设球焊盘是第一虚设球焊盘,且所述至少一个排气孔是至少一个第一排气孔,

[0090] 其中,所述基板还包括:第二虚设球焊盘,被设置在所述核心层的所述第二表面上以包围所述第一虚设球焊盘;以及

[0091] 其中,所述第二虚设球焊盘包括至少一个第二排气孔。

[0092] 技术方案 11. 如技术方案 10 所述的半导体封装体,其中,所述第二虚设球焊盘包括多个子图案,且所述第二虚设球焊盘的多个子图案之间的空间对应于第二排气孔。

[0093] 技术方案 12. 如技术方案 10 所述的半导体封装体,其中,所述基板还包括设置在所述第一虚设球焊盘和所述第二虚设球焊盘上的外部端子,以大体填充所述至少一个第一排气孔和所述至少一个第二排气孔。

[0094] 技术方案 13. 如技术方案 6 所述的半导体封装体,其中,所述排气孔沿着与所述核心层的所述第二表面平行的水平方向穿过所述至少一个子图案。

[0095] 技术方案 14. 如技术方案 6 所述的半导体封装体,其中,所述焊接掩模图案覆盖所述第一虚设球焊盘的所述至少一个子图案的外边缘部分。

[0096] 技术方案 15. 一种制造半导体封装体的方法,所述方法包括以下步骤:

[0097] 提供基板,所述基板包括:核心层,具有彼此相对的第一表面和第二表面,球焊盘焊垫,被设置在所述核心层的所述第一表面上,开口,穿过所述核心层以暴露出所述球焊盘焊垫;以及虚设球焊盘,被设置在所述第二表面上以包围所述开口,所述虚设球焊盘包括至少一个子图案和至少一个排气孔;

[0098] 在所述核心层的所述第二表面上形成焊接掩模图案以暴露出所述开口;

[0099] 将半导体芯片附接至所述基板上,使得所述基板与所述半导体芯片电耦接;以及

[0100] 在所述虚设球焊盘上形成外部端子以填充所述开口。

[0101] 技术方案 16. 如技术方案 15 的方法,其中,所述外部端子被形成为除了所述开口之外还大体填充所述虚设球焊盘的所述至少一个排气孔。

[0102] 技术方案 17. 如技术方案 15 的方法,其中,所述焊接掩模图案被形成为覆盖所述虚设球焊盘的所述至少一个子图案的外边缘部分。

[0103] 技术方案 18. 如技术方案 15 的方法,其中,提供所述基板的步骤包括以下步骤:

[0104] 在所述核心层的所述第一表面和所述第二表面上分别形成第一导电层和第二导电层;

[0105] 将所述第一导电层图案化以形成所述球焊盘焊垫和电路互连图案;

[0106] 将所述第二导电层图案化以形成所述虚设球焊盘;以及

[0107] 形成穿过所述核心层的所述开口以暴露出所述球焊盘焊垫。

[0108] 技术方案 19. 如技术方案 18 的方法,其中,所述球焊盘焊垫被形成为从所述电路互连图案的端部延伸的部分。

[0109] 技术方案 20. 如技术方案 18 的方法,还包括形成附加虚设球焊盘以包围所述虚设球焊盘且与所述虚设球焊盘分隔开的步骤,

[0110] 其中,所述附加虚设球焊盘被形成包括彼此分开的多个子图案。

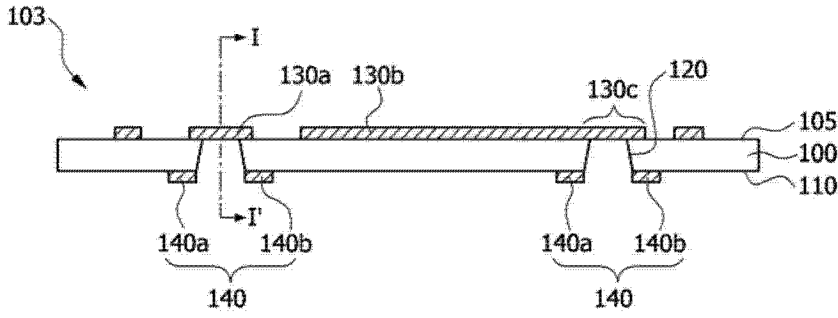


图 1A

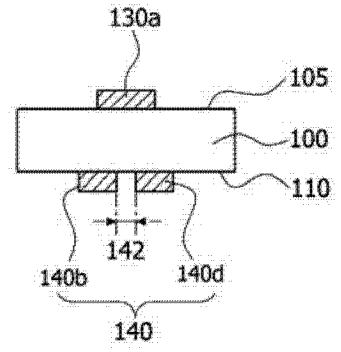


图 1B

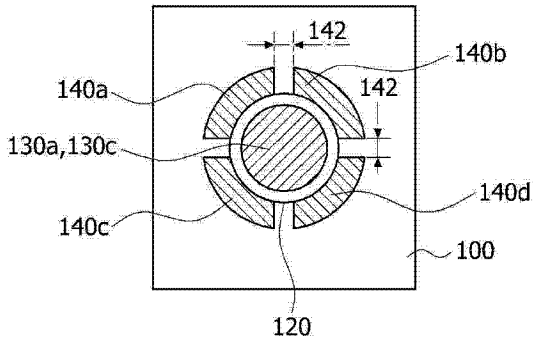


图 1C

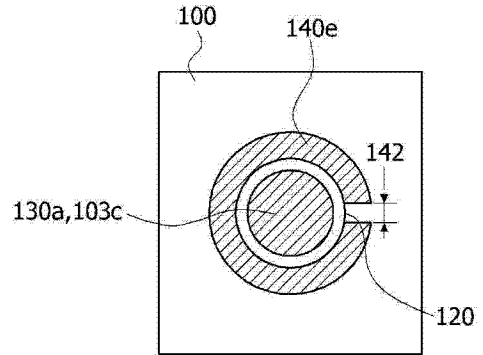


图 1D

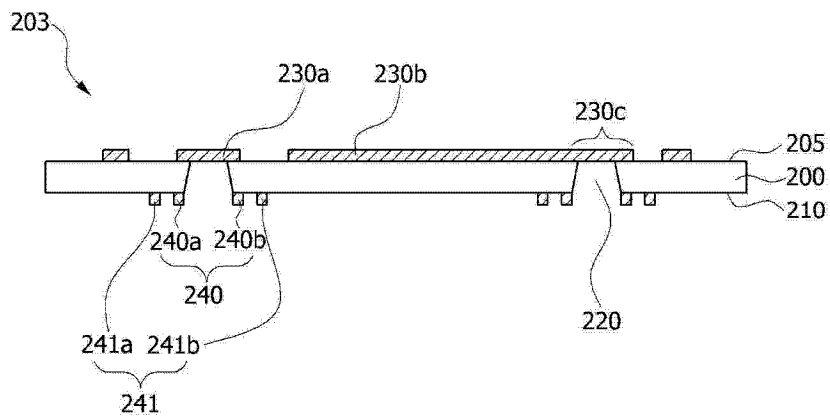


图 2A

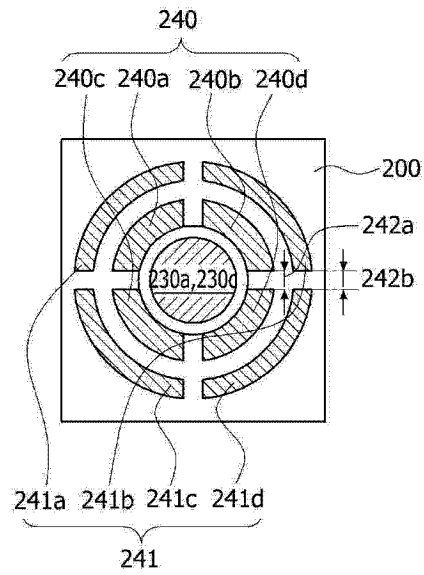


图 2B

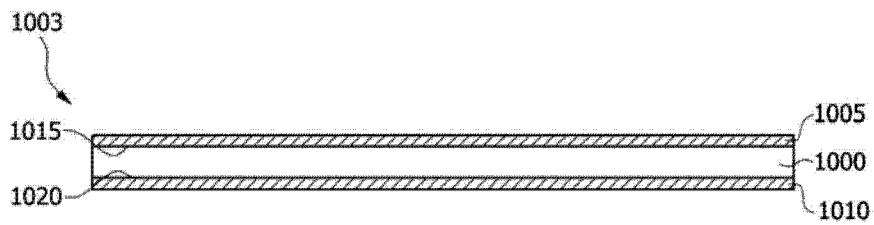


图 3

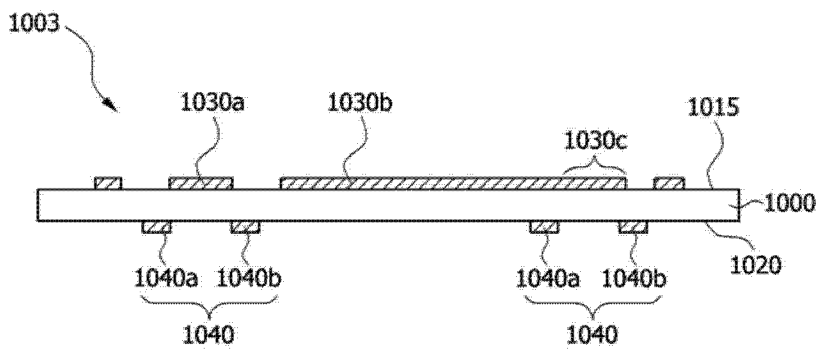


图 4A

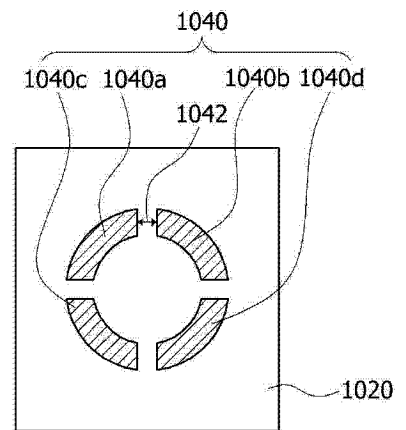


图 4B

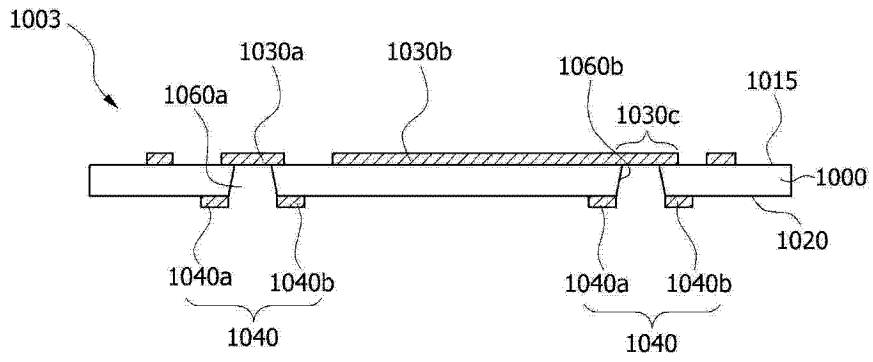


图 5

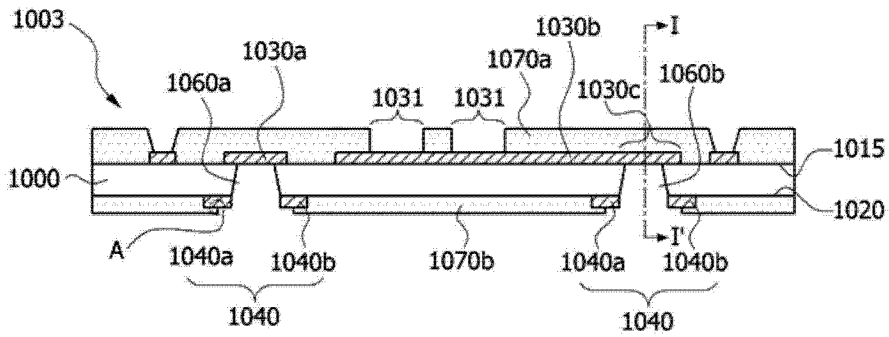


图 6

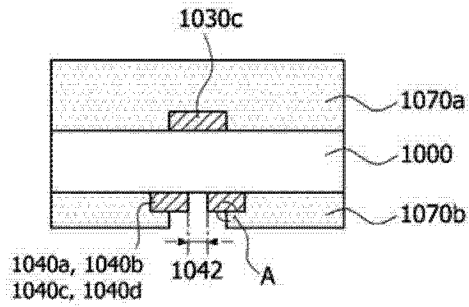


图 7

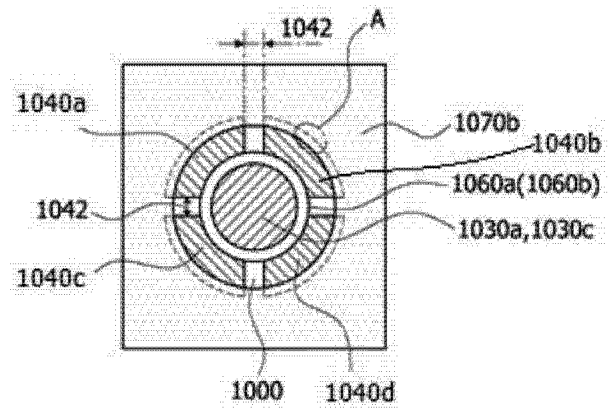


图 8

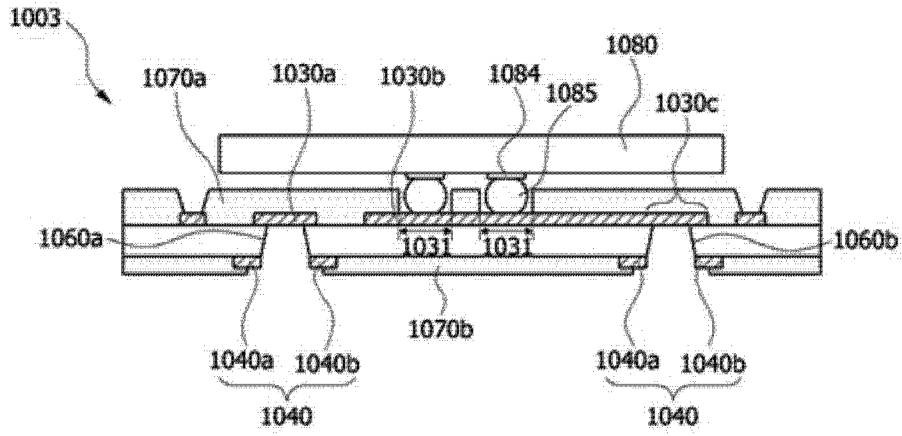


图 9

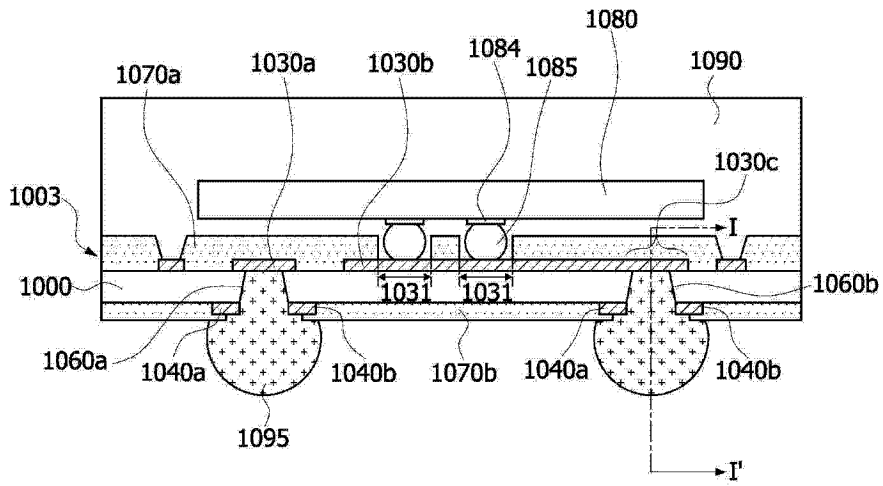


图 10

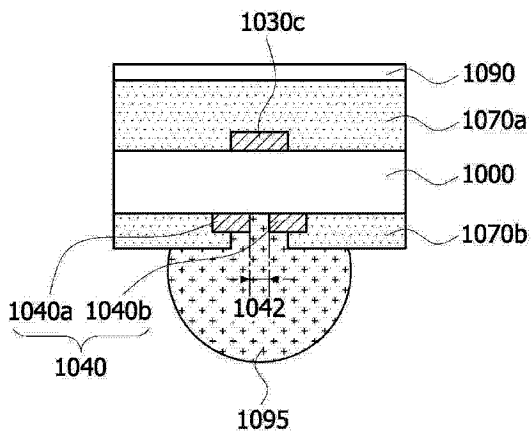


图 11

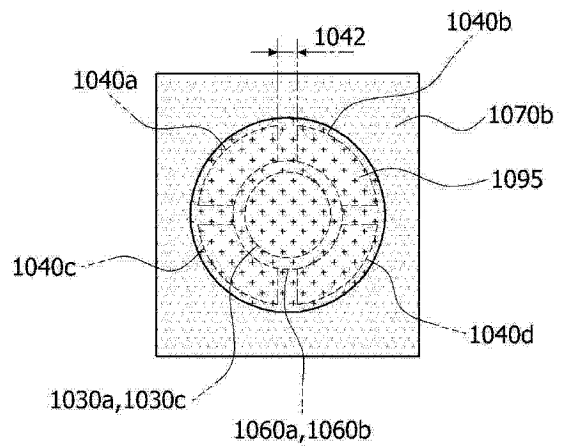


图 12



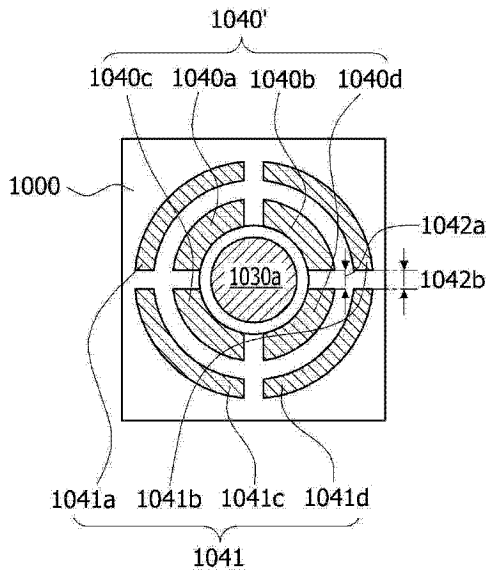


图 13A

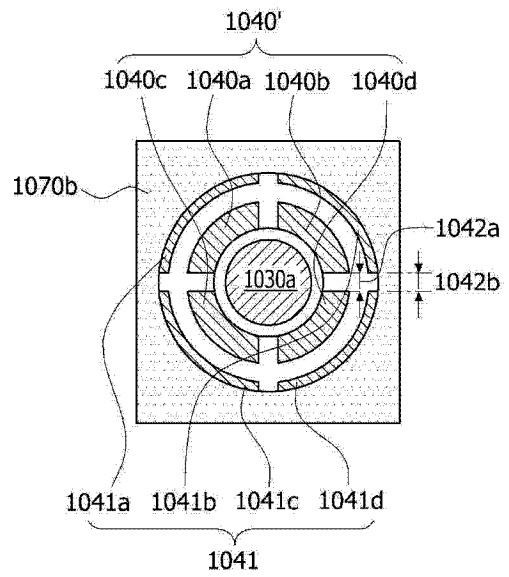


图 13B

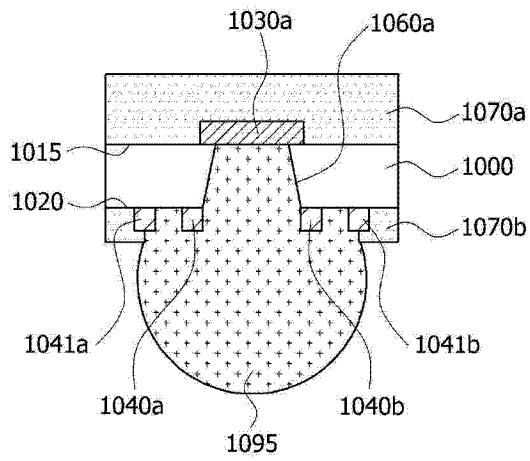


图 13C

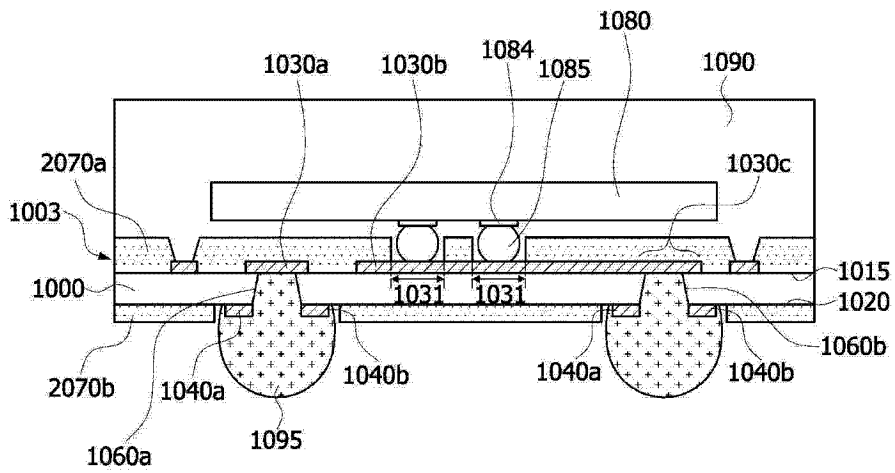


图 14

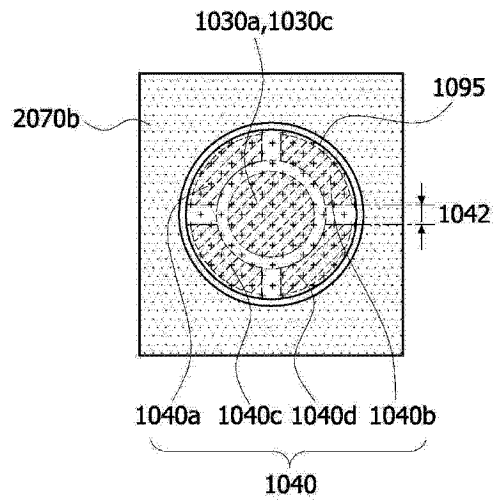


图 15