

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-197399

(P2018-197399A)

(43) 公開日 平成30年12月13日(2018.12.13)

(51) Int.Cl.			F I			テーマコード (参考)		
C23C	14/08	(2006.01)	C23C	14/08		K	4K029	
H01L	21/363	(2006.01)	H01L	21/363			5F103	
H01L	29/786	(2006.01)	H01L	29/78	618B		5F110	

審査請求 有 請求項の数 2 O L (全 29 頁)

(21) 出願番号	特願2018-156015 (P2018-156015)	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成30年8月23日 (2018.8.23)	(72) 発明者	高橋 正弘 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(62) 分割の表示	特願2017-160954 (P2017-160954) の分割	(72) 発明者	廣橋 拓也 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
原出願日	平成25年3月8日 (2013.3.8)	(72) 発明者	津吹 将志 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
		(72) 発明者	太田 将志 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内

最終頁に続く

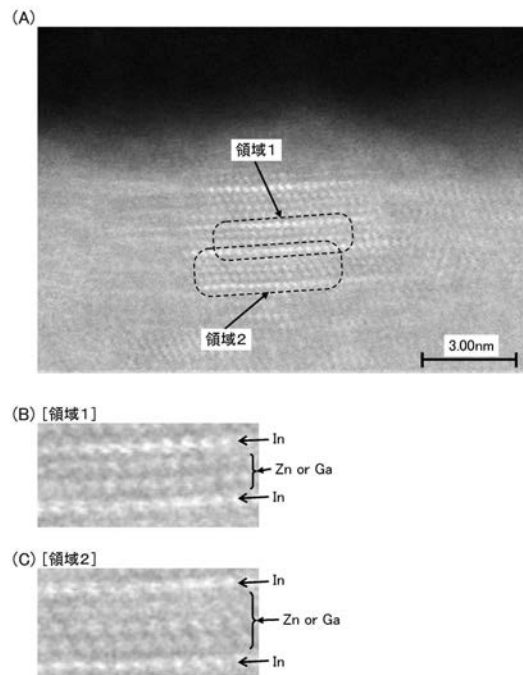
(54) 【発明の名称】 金属酸化物膜及び半導体装置

(57) 【要約】

【課題】 新規な構造を有する金属酸化物膜を提供する。または、物性の安定性の高い金属酸化物膜を提供する。または、上述の金属酸化物を適用した信頼性の高い半導体装置を提供する。

【解決手段】 In、Ga、Znを含み、断面観察像において、In原子が周期的に配列する第1の層と、Ga原子またはZn原子が周期的に配列する第2の層と、が複数観察され、一対の第1の層の間に、第2の層をn (nは自然数) 層有する第1の領域と、他の一対の第1の層の間に、第2の層をm (mはn以外の自然数) 層有する第2の領域と、を有する金属酸化物膜とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

金属酸化物膜の H A A D F - S T E M 像において、

前記酸化物半導体膜は、第 1 の結晶領域と、第 2 の結晶領域と、を有し、

前記第 1 の結晶領域は、第 1 の層と、第 2 の層と、前記第 1 の層と前記第 2 の層の間の第 1 の領域を有し、

前記第 2 の結晶領域は、第 3 の層と、第 4 の層と、前記第 3 の層と前記第 4 の層の間の第 2 の領域を有し、

前記第 1 の領域は、 n (n は 2 以上の自然数) 層の原子の配列を有し、

前記第 2 の領域は、 m (m は 2 以上の自然数であり、かつ n 以外の自然数) 層の原子の配列を有し、

前記 H A A D F - S T E M 像において、前記第 1 の層が含む原子の輝度及び前記第 2 の層が含む原子の輝度と比べて、前記第 1 の領域が含む原子の輝度が小さく、

前記 H A A D F - S T E M 像において、前記第 3 の層が含む原子の輝度及び前記第 4 の層が含む原子の輝度と比べて、前記第 2 の領域が含む原子の輝度が小さい、ことを特徴とする金属酸化物膜。

【請求項 2】

請求項 1 において、

前記酸化物半導体膜と、前記酸化物半導体膜と重畳するゲート電極と、を有する半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の一態様は、金属酸化物膜に関する。また、当該金属酸化物膜を用いた半導体装置に関する。

【0002】

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、トランジスタ、半導体回路、記憶装置、撮像装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は半導体装置ともいえる。

【背景技術】**【0003】**

絶縁表面を有する基板上に形成された半導体膜を用いてトランジスタを構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（単に表示装置とも表記する）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体膜としてシリコン系半導体材料が広く知られているが、その他の材料として半導体特性を示す金属酸化物（酸化物半導体）が注目されている。

【0004】

例えば、酸化物半導体として、In、Zn、Ga、Snなどを含む非晶質酸化物を用いてトランジスタを作製する技術が特許文献 1 で開示されている。

【先行技術文献】**【特許文献】****【0005】**

【特許文献 1】特開 2006 - 165529 号公報

【発明の概要】**【発明が解決しようとする課題】****【0006】**

本発明の一態様は、新規な構造を有する金属酸化物膜を提供することを課題の一とする。

【0007】

10

20

30

40

50

または、本発明の一態様は、物性の安定性の高い金属酸化物膜を提供することを課題の一とする。

【0008】

または、本発明の一態様は、上述の金属酸化物を適用した信頼性の高い半導体装置を提供することを課題の一とする。

【0009】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

10

【課題を解決するための手段】

【0010】

本発明の一態様は、In、Ga、Znを含み、断面観察像において、In原子が周期的に配列する第1の層と、Ga原子またはZn原子が周期的に配列する第2の層と、が複数観察され、一对の第1の層の間に、第2の層を n (n は自然数)層有する第1の領域と、他の一对の第1の層の間に、第2の層を m (m は n 以外の自然数)層有する第2の領域と、を有する、金属酸化物膜である。

【0011】

また、上記金属酸化物膜において、第1の領域と第2の領域とが、第1の層に平行な面に対して垂直方向に隣接し、第1の領域と第2の領域との境界において、1つの前記第1の層を共有することが好ましい。

20

【0012】

または、第1の領域と第2の領域とは、第1の層に平行な面に対して平行な方向に隣接し、第1の領域と第2の領域との境界において、1つの第1の層が連続することが好ましい。

【0013】

また、上記金属酸化物膜における第1の領域または第2の領域において、第1の層は被形成面に対して平行であることが好ましい。

【0014】

また、上記金属酸化物膜における第1の領域と、第2の領域との間に粒界が観測されないことが好ましい。

30

【0015】

また、本発明の一態様は、上記いずれかの金属酸化物膜と、ゲート電極と、金属酸化物膜とゲート電極との間にゲート絶縁層と、金属酸化物膜と電氣的に接続するソース電極及びドレイン電極と、を有し、金属酸化物膜中にチャンネルが形成される、半導体装置である。

【0016】

なお、本明細書等において、A面がB面に平行とはA面の法線とB面の法線がなす角度が -20° 以上 20° 以下の状態を指すものとする。また、本明細書等において、C面がB面と垂直とは、C面の法線とB面の法線がなす角度が 70° 以上 110° 以下の状態を指すものとする。また、本明細書等において、C線がB面に概略垂直とはC線とB面の法線がなす角度が -20° 以上 20° 以下の状態を指すものとする。

40

【発明の効果】

【0017】

本発明によれば、新規な構造を有する金属酸化物膜を提供できる。または、物性の安定性の高い金属酸化物膜を提供できる。または、上述の金属酸化物を適用した信頼性の高い半導体装置を提供できる。

【図面の簡単な説明】

【0018】

【図1】実施の形態に係る、金属酸化物膜を説明する図。

50

- 【図 2】実施の形態に係る、金属酸化物膜を説明する図。
 【図 3】実施の形態に係る、金属酸化物の結晶構造を説明する図。
 【図 4】実施の形態に係る、金属酸化物膜に含まれる結晶構造を説明する図。
 【図 5】実施の形態に係る、トランジスタの構成例を説明する図。
 【図 6】実施の形態に係る、トランジスタの作製方法例を説明する図。
 【図 7】実施の形態に係る、トランジスタの構成例を説明する図。
 【図 8】実施の形態に係る、表示パネルの構成を説明する図。
 【図 9】実施の形態に係る、電子機器のブロック図を説明する図。
 【図 10】実施の形態に係る、電子機器の外観図を説明する図。
 【発明を実施するための形態】

10

【0019】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0020】

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

【0021】

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

20

【0022】

(実施の形態 1)

本実施の形態では、本発明の一態様の金属酸化物膜について、図面を参照して説明する。

【0023】

[金属酸化物膜の結晶構造]

本発明の一態様の金属酸化物膜は、2以上の異なる金属元素を含む金属酸化物を有する。また、当該金属酸化物として、その結晶構造が層状構造を取りうる酸化物であり、且つ、異なる周期構造が組成の違いにより発現しうる酸化物を用いることができる。

30

【0024】

組成の違いにより発現する様々な周期構造はホモロガス相とも呼ばれる。例えばある結晶構造が金属 A を含む A 層と、金属 B を含む B 層とが層状に配列した層状構造を取る場合において、一对の A 層の間に挟持される B 層の数が、組成によって連続的に変化する。その結果、組成の違いにより異なる周期構造が実現される。本明細書等において、このように組成の違いにより異なる周期構造を取りうる構造をホモロガス構造と呼ぶこととする。

【0025】

例えば、In-Ga-Zn系酸化物は、 $\text{InGaO}_{\frac{1}{3}}(\text{ZnO})_m$ (mは自然数)で表記されるホモロガス構造を取りうる。図3にIn-Ga-Zn系酸化物の結晶構造の例を示す。図3(A)に示す結晶構造は、 $\text{InGaO}_{\frac{1}{3}}(\text{ZnO})_m$ (m=1)で表記される結晶構造である。また、図3(B)に示す結晶構造は、 $\text{InGaO}_{\frac{1}{3}}(\text{ZnO})_m$ (m=2)で表記される結晶構造である。また、図3(C)に示す結晶構造は、 $\text{InGaO}_{\frac{1}{3}}(\text{ZnO})_m$ (m=3)で表記される結晶構造である。

40

【0026】

本発明の一態様の金属酸化物膜は、その膜中に異なる結晶構造(周期構造)を有する領域が混在することを特徴とする。

【0027】

例えば金属酸化物として、In-Ga-Zn系酸化物を用いた場合には、 InO_2 から

50

なる層 (InO_2 層とも表記する) と、Ga 及び Zn の酸化物からなる層 ($(\text{Ga}, \text{Zn})\text{O}$ 層とも表記する) の 2 つの層が層状に配列した層状構造をとる。

【0028】

さらに、一对の InO_2 層の間に挟持される $(\text{Ga}, \text{Zn})\text{O}$ 層の数は、様々な値をとりうる。例えば、図 4 (A) に示す構造は、一对の InO_2 層の間に 1 層の $(\text{Ga}, \text{Zn})\text{O}$ 層を有する。また、図 4 (B) に示す構造は、一对の InO_2 層の間に 2 層の $(\text{Ga}, \text{Zn})\text{O}$ 層 ($(\text{Ga}, \text{Zn})_2\text{O}_2$ 層ともいう) を有する。また、図 4 (C) に示す構造は、一对の InO_2 層の間に 3 層の $(\text{Ga}, \text{Zn})\text{O}$ 層 ($(\text{Ga}, \text{Zn})_3\text{O}_3$ 層ともいう) を有する。

【0029】

このように、本発明の一態様の金属酸化物膜として $\text{In}-\text{Ga}-\text{Zn}$ 系酸化物を用いた場合には、金属酸化物膜中に、一对の InO_2 層の間に存在する $(\text{Ga}, \text{Zn})\text{O}$ 層の数が異なる結晶領域を 2 以上含む。

【0030】

金属酸化物中に含まれる結晶領域は、例えば透過電子顕微鏡 (TEM: Transmission Electron Microscopy) などにより観察することができる。また、TEM によって観察された結晶領域に対して、さらに電子線回折などの手法を用いて解析することにより、その結晶構造を特定することもできる。

【0031】

ここで、金属酸化物膜の断面観察として、例えば走査型透過電子顕微鏡 (STEM: Scanning Transmission Electron Microscopy) により、高解像度の観察を行った場合には、軽元素である酸素原子を観測することは難しく、金属原子の配列のみを確認することができる。

【0032】

続いて、図 1 に本発明の一態様の金属酸化物膜の断面観察像を示す。

【0033】

ここでは、金属酸化物膜の一例として、 $\text{In}-\text{Ga}-\text{Zn}$ 系酸化物膜を石英ガラス基板上に厚さ約 50 nm 成膜した試料を用いた。図 1 に示す金属酸化物膜の成膜条件は、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ (原子数比) である酸化物ターゲットを用いたスパッタリング法により、酸素雰囲気下 (流量 45 sccm)、圧力 0.4 Pa、直流 (DC) 電源電力 0.5 kW、成膜時の基板温度を室温とした。さらに、窒素雰囲気下で温度 650、1 時間の加熱処理を行った。さらに、加熱処理後の金属酸化物膜に対してイオンミリング法による薄片化を行い、断面観察用の試料を作製した。

【0034】

断面観察は、透過電子顕微鏡 (日立ハイテクノロジーズ製: HD-2700) で加速電圧 200 kV、倍率 1200 万倍として、HAADF-STEM (High-Angle Annular Dark-Field Scanning Transmission Electron Microscopy) 像を観察した。

【0035】

図 1 に示すように、金属酸化物膜中には、輝度が高く観測される原子 (具体的には電子) が周期的に配列した層と、輝度が低く観測される原子が周期的に配列した層が複数観測される。ここで、輝度が高く観測される原子は In 原子であり、輝度が低く観測される原子は Ga 原子または Zn 原子である。

【0036】

図 1 (A) 中の破線で囲った領域 1 を拡大した図を図 1 (B) に示す。一对の In 原子が周期的に配列した層の間に、Ga 原子または Zn 原子が周期的に配列した層が、2 層存在することが確認できる。

【0037】

ここで、上述のように断面観察像では金属酸化物を構成する O 原子を直接観測することが困難であるため、O 原子の組成や、O 原子と金属原子との結合状態を断面観察像から知

10

20

30

40

50

ることが困難である。したがって以下では、断面観察像で得られる、周期的に配列した原子（具体的には電子）の層を、実際の結晶構造における InO_2 層や $(\text{Ga}, \text{Zn})\text{O}$ 層といった層とは区別して表記することとする。

【0038】

具体的に以下では、断面観察像において、一对の In 原子が周期的に配列した1つの層を、 In 層、または第1の層と表記する。また断面観察像において、 Ga 原子または Zn 原子が周期的に配列した1つの層を、 (Ga, Zn) 層、または第2の層と表記する。

【0039】

また、 $\text{In}-\text{Ga}-\text{Zn}$ 系酸化物以外の金属酸化物を用いた場合では、断面観察像において観測される周期的に配列した複数の層のうち、最も輝度の高い原子（輝度が同等である場合には最も原子番号の大きな原子）を含むものから順に、第1の層、第2の層、第3の層などと表記するものとする。

【0040】

続いて、図1(A)中の破線で囲った領域2を拡大した図を図1(C)に示す。一对の In 層の間に、 (Ga, Zn) 層が3層存在していることが確認できる。

【0041】

このように、本発明の一態様の金属酸化物膜は、その断面観察像において、一对の第1の層の間に第2の層を n (n は自然数) 層有する第1の領域と、他の一对の第1の層の間に第2の層を m (m は n 以外の自然数) 層有する第2の領域とが混在していることを特徴とする。

【0042】

なお、金属酸化物膜に含まれる結晶領域内の結晶構造の種類は、2種類に限定されることなく、異なる種類の結晶構造を有する結晶領域が3以上含まれていてもよい。

【0043】

また図1(A)では、領域1と領域2が In 層に平行な方向に対して垂直な方向に積層していることが確認できる。さらに、領域1と領域2との境界に着目すると、1つの In 層を共有していることが確認できる。

【0044】

このように異なる結晶構造を有する領域が積層され、且つそのうち1つの In 層を共有するように2つの領域が設けられることにより、これらの領域間で粒界が生じず、高い構造安定性が実現されている。さらに粒界の存在に起因する金属酸化物膜中の欠陥を低減することができる。

【0045】

さらに、図1に示すように、領域1の上層には領域2と同じように、一对の In 層の間に (Ga, Zn) 層が3層存在している領域が存在し、且つ、これらの間でも1つの In 層を共有していることが確認できる。

【0046】

このように、異なる結晶構造を有する複数の領域が、それぞれ In 層を共有しながら積層されていてもよい。その結果、金属酸化物膜中の広範囲に渡って構造安定性が得られ、欠陥が低減された金属酸化物膜を実現できる。

【0047】

図2は、上記試料の別の部分における断面観察像である。

【0048】

図2に示す断面観察像では、一对の In 層の間に (Ga, Zn) 層が2層存在している領域3と、他の一对の In 層の間に (Ga, Zn) 層が3層存在している領域4とが混在している。また領域3と領域4は In 層に平行な面に対して平行な方向に隣接して存在している。

【0049】

さらに図2では、領域3を構成する1つの In 層が領域4にまで延在し、領域4内の In 層の一部を構成している。すなわち、領域3と領域4とで1つの In 層が連続して存在

10

20

30

40

50

している。

【0050】

このように、異なる結晶構造を有し、且つ隣接した領域間で、In層が連続して存在していることにより、これらの領域間で粒界が生じず、高い構造安定性が実現されている。さらに粒界の存在に起因する金属酸化物膜中の欠陥を低減することができる。

【0051】

本発明の一態様の金属酸化物膜は、高い構造安定性が実現された金属酸化物膜である。このような金属酸化物膜を、トランジスタのチャネルが形成される半導体層に適用することにより、高い信頼性のトランジスタを実現することができる。

【0052】

さらに、本発明の一態様の金属酸化物膜は、結晶領域間が連続して存在し、且つその領域間に粒界が存在しないため、膜中の欠陥が低減された金属酸化物膜である。このような金属酸化物膜をトランジスタの半導体層に適用することにより、欠陥によるキャリアのトラップが抑制され、高い電界効果移動度を実現でき、且つ電気特性の変動が抑制されたトランジスタを実現することができる。

【0053】

なお、本発明の一態様の金属酸化物膜を適用したトランジスタの構成例については、後の実施の形態で説明する。

【0054】

[金属酸化物膜の形成方法]

本実施の形態の金属酸化物膜の形成方法について以下に説明する。

【0055】

本実施の形態の金属酸化物膜は、酸素を含む雰囲気下にてスパッタリング法により成膜し、その後加熱処理を施すことにより形成することができる。成膜雰囲気を酸素を含む雰囲気とすることで、金属酸化物膜中における酸素欠損を低減し、後の加熱処理により結晶領域を含む膜とすることができる。

【0056】

本実施の形態の金属酸化物膜において、酸素欠損を低減することで、物性の安定した膜とすることができる。特に、本実施の形態の金属酸化物膜として、半導体特性を示す金属酸化物膜（酸化物半導体膜）を適用して半導体装置を作製する場合、酸化物半導体膜における酸素欠損は、半導体装置の電気的特性の変動要因となる。よって酸素欠損が低減された酸化物半導体膜を用いて半導体装置を作製することで、信頼性の高い半導体装置とすることができる。

【0057】

なお、本実施の形態の金属酸化物膜において、成膜雰囲気の酸素分圧を高めると、酸素欠損がより低減されうるため好ましい。より具体的には、成膜雰囲気における酸素分圧を33%以上とすることが好ましい。

【0058】

スパッタリング法に用いるターゲットとしては、In-Ga-Zn系酸化物に限られず、ホモロガス構造を取りうる多元系金属酸化物を用いることができる。例えば、In-M-Zn系酸化物（MはAl、Ti、Ga、Y、Zr、La、Ce、NdまたはHf等）を用いることができる。

【0059】

また、スパッタリング法に用いるターゲットに含まれる金属酸化物の組成は、ホモロガス構造を取りうる組成であれば特に限定されない。例えばIn-Ga-Zn系酸化物の場合、ZnよりもGaの組成が大きいと、層状構造ではなくスピネル構造を取りやすくなるため、GaよりもZnの含有量を多くすることが好ましい。また、Znはスパッタリング法による成膜中に昇華し、成膜された金属酸化物膜中のZnの組成が低下してしまう場合があるため、所望の金属酸化物膜の組成よりもZnの組成の高いターゲットを用いることが好ましい。

10

20

30

40

50

【 0 0 6 0 】

また、スパッタリング法により金属酸化物膜を成膜する際、被成膜面を加熱することなく室温で成膜してもよいし、加熱してもよい。加熱する場合は、例えば150 以上、300 以上、または450 以上などとすればよい。

【 0 0 6 1 】

金属酸化物膜を成膜後、加熱処理を行う。加熱処理によって膜中の原子が再配列することで、金属酸化物膜中に結晶領域が形成される。

【 0 0 6 2 】

このとき、膜表面近傍では比較的動的自由度が高いため、初期の段階ではまず膜表面近傍の原子の再配列が起こり、膜表面近傍に膜表面に対して該略平行な層が形成される。その後、膜表面から深さ方向に向かって結晶化が進行する過程で、膜表面に略平行な層が複数積層された積層構造を有する結晶領域が形成される。すなわち、結晶領域に含まれる第1の層及び第2の層が、膜表面に対して平行な方向に配列する。

10

【 0 0 6 3 】

ここで、加熱処理前の金属酸化物膜では、金属元素濃度に分布が生じている。そして、加熱処理中の原子の再配列の際に、膜中のIn原子の濃度が比較的高い領域では、一对のIn層間に存在する(Ga、Zn)層の数が少ない領域が形成されると考えられる。一方、膜中のIn原子の濃度が比較的低い領域では、一对のIn層間に存在する(Ga、Zn)層の数が多量な領域が形成される。その結果、膜中に異なる結晶構造を有する領域を有する金属酸化物膜を形成することができる。なお、このような形成過程はIn-Ga-Zn系酸化物以外のホモガス構造を取りうる多元系金属酸化物であっても同様である。

20

【 0 0 6 4 】

例えば、成膜時に被形成面を加熱することなく、室温または室温以下の温度で成膜することなどにより、金属元素の濃度の異なる領域を有する金属酸化物膜を成膜することができる。

【 0 0 6 5 】

加熱処理は、550 以上、好ましくは600 以上、より好ましくは650 以上で行う。例えば650 、1時間の加熱処理を行えばよい。加熱処理の温度が高いほど、また時間が長いほど、金属酸化物膜中に含まれる結晶領域の割合を大きくすることができる。

30

【 0 0 6 6 】

加熱処理は、例えば窒素雰囲気下、又は減圧雰囲気下で行うことができる。このような雰囲気下で加熱処理を行うことにより、金属酸化物膜中の水素を効果的に脱離させることができる。また、上記加熱処理の際に金属酸化物膜中の酸素も脱離することがあるため、続いて酸素雰囲気下でさらに加熱処理を行い、膜中の酸素欠損を低減させることが好ましい。

【 0 0 6 7 】

以上のようにして、本発明の一態様の金属酸化物膜を形成することができる。

【 0 0 6 8 】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

40

【 0 0 6 9 】

(実施の形態2)

本実施の形態では、本発明の一態様の金属酸化物膜であって、半導体特性を示す金属酸化物膜(酸化物半導体膜)を適用した半導体装置について、図面を参照して説明する。ここでは、半導体装置の一例として、トランジスタの構成例について説明する。

【 0 0 7 0 】

[トランジスタの構成例]

図5(A)に、以下で例示するトランジスタ100の断面概略図を示す。本構成例で例示するトランジスタ100はボトムゲート型のトランジスタである。

50

【0071】

トランジスタ100は、基板101上に設けられるゲート電極102と、基板101及びゲート電極102上に設けられる絶縁層103と、絶縁層103上にゲート電極102と重なるように設けられる酸化物半導体層104と、酸化物半導体層104の上面に接する一对の電極105a、105bとを有する、また、絶縁層103、酸化物半導体層104、一对の電極105a、105bを覆う絶縁層106と、絶縁層106上に絶縁層107が設けられている。

【0072】

トランジスタ100の酸化物半導体層104に、本発明の一態様の酸化物半導体膜を適用することができる。

【0073】

〔基板101〕

基板101の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有する材料を用いる。例えば、ガラス基板、セラミック基板、石英基板、サファイヤ基板、YSZ（イットリア安定化ジルコニア）基板等を、基板101として用いてもよい。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板等を適用することも可能である。

【0074】

また、半導体基板やSOI基板上に半導体素子が設けられたものを、基板101として用いてもよい。その場合、基板101上に層間絶縁層を介してトランジスタ100を形成する。このとき、層間絶縁層に埋め込まれた接続電極により、トランジスタ100のゲート電極102、電極105a及び電極105bの少なくとも一つが、上記半導体素子と電気的に接続する構成とすればよい。半導体素子上に層間絶縁層を介してトランジスタ100を設けることにより、トランジスタ100を付加することによる面積の増大を抑制することができる。

【0075】

また、基板101として、プラスチックなどの可撓性基板を用い、該可撓性基板上に直接、トランジスタ100を形成してもよい。または、基板101とトランジスタ100の間に剥離層を設けてもよい。剥離層は、その上層にトランジスタの一部あるいは全部を形成した後、基板101より分離し、他の基板に転載するのに用いることができる。その結果、トランジスタ100は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0076】

〔ゲート電極102〕

ゲート電極102は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属、または上述した金属を成分とする合金か、上述した金属を組み合わせた合金等を用いて形成することができる。また、マンガ、ジルコニウムのいずれか一または複数から選択された金属を用いてもよい。また、ゲート電極102は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の金属を組み合わせた合金膜、もしくはこれらの窒化膜を用いてもよい。

【0077】

また、ゲート電極102は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添

10

20

30

40

50

加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属の積層構造とすることもできる。

【0078】

また、ゲート電極102と絶縁層103との間に、In-Ga-Zn系酸窒化物半導体膜、In-Sn系酸窒化物半導体膜、In-Ga系酸窒化物半導体膜、In-Zn系酸窒化物半導体膜、Sn系酸窒化物半導体膜、In系酸窒化物半導体膜、金属窒化膜(InN、ZnN等)等を設けてもよい。これらの膜は5eV、好ましくは5.5eV以上の仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、酸化物半導体を用いたトランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーマリーオフ特性のスイッチング素子を実現できる。例えば、In-Ga-Zn系酸窒化物半導体膜を用いる場合、少なくとも酸化物半導体層104より高い窒素濃度、具体的には7原子%以上のIn-Ga-Zn系酸窒化物半導体膜を用いる。

10

【0079】

〔絶縁層103〕

絶縁層103は、ゲート絶縁膜として機能する。

【0080】

絶縁層103は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn系金属酸化物、窒化シリコンなどを用いればよく、積層または単層で設ける。

20

【0081】

また、絶縁層103として、ハフニウムシリケート(HfSiO_x)、窒素が添加されたハフニウムシリケート(HfSi_xO_yN_z)、窒素が添加されたハフニウムアルミネート(HfAl_xO_yN_z)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでトランジスタのゲートリークを低減できる。

【0082】

〔一对の電極105a、105b〕

一对の電極105a及び105bは、トランジスタのソース電極またはドレイン電極として機能する。

【0083】

一对の電極105a、105bは、導電材料として、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いることができる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

30

40

【0084】

〔絶縁層106、107〕

絶縁層106は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いることが好ましい。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により一部の酸素が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、昇温脱離ガス分光法(TDS: Thermal Desorption Ion Spectroscopy)分析にて、酸素原子に換算しての酸素の脱離量が 1.0×10^{18} atoms/cm³以上、好ましくは 3.0×10^{20} atoms/cm³以上である酸化物絶縁膜である。

50

【0085】

例えば、絶縁層106としては、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0086】

なお、絶縁層106は、後に形成する絶縁層107を形成する際の、酸化物半導体層104へのダメージ緩和膜としても機能する。

【0087】

また、絶縁層106と酸化物半導体層104の間に、酸素を透過する酸化物膜を設けてもよい。

【0088】

酸素を透過する酸化物膜としては、酸化シリコン、酸化窒化シリコン等を用いることができる。なお、本明細書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【0089】

絶縁層107は、酸素、水素、水等のブロッキング効果を有する絶縁膜を用いることができる。絶縁層106上に絶縁層107を設けることで、酸化物半導体層104からの酸素の外部への拡散と、外部から酸化物半導体層104への水素、水等の侵入を防ぐことができる。酸素、水素、水等のブロッキング効果を有する絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

【0090】

[トランジスタの作製方法例]

続いて、図5(A)に例示するトランジスタ100の作製方法の一例について説明する。

【0091】

まず、図6(A)に示すように、基板101上にゲート電極102を形成し、ゲート電極102上に絶縁層103を形成する。

【0092】

ここでは、基板101としてガラス基板を用いる。

【0093】

[ゲート電極の形成]

ゲート電極102の形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等により導電膜を形成し、導電膜上に第1のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、ゲート電極102を形成する。その後、レジストマスクを除去する。

【0094】

なお、ゲート電極102は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0095】

[ゲート絶縁層の形成]

絶縁層103は、スパッタリング法、CVD法、蒸着法等で形成する。

【0096】

絶縁層103として酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

10

20

30

40

50

【 0 0 9 7 】

また、絶縁層 1 0 3 として窒化シリコン膜を形成する場合、2 段階の形成方法を用いることが好ましい。はじめに、シラン、窒素、及びアンモニアの混合ガスを原料ガスとして用いたプラズマ CVD 法により、欠陥の少ない第 1 の窒化シリコン膜を形成する。次に、原料ガスを、シラン及び窒素の混合ガスに切り替えて、水素濃度が少なく、且つ水素をブロッキングすることが可能な第 2 の窒化シリコン膜を成膜する。このような形成方法により、絶縁層 1 0 3 として、欠陥が少なく、且つ水素ブロッキング性を有する窒化シリコン膜を形成することができる。

【 0 0 9 8 】

また、絶縁層 1 0 3 として酸化ガリウム膜を形成する場合、MOCVD (Metal Organic Chemical Vapor Deposition) 法を用いて形成することができる。

10

【 0 0 9 9 】

〔酸化物半導体層の形成〕

次に、図 6 (B) に示すように、絶縁層 1 0 3 上に酸化物半導体層 1 0 4 を形成する。

【 0 1 0 0 】

酸化物半導体層 1 0 4 の形成方法を以下に示す。はじめに、実施の形態 1 で例示した方法により、酸化物半導体膜を形成する。続いて、酸化物半導体膜上に第 2 のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて酸化物半導体膜の一部をエッチングして、酸化物半導体層 1 0 4 を形成する。その後、レジストマスクを除去する。

20

【 0 1 0 1 】

なお、実施の形態 1 で例示した加熱処理は、酸化物半導体膜を成膜した直後に行ってもよいし、酸化物半導体膜の一部をエッチングした後に行ってもよい。

【 0 1 0 2 】

ここで、酸化物半導体は、エネルギーギャップが 3 . 0 e V 以上と大きく、酸化物半導体を適切な条件で加工し、そのキャリア密度を十分に低減して得られた酸化物半導体膜が適用されたトランジスタにおいては、オフ状態でのソースとドレイン間のリーク電流 (オフ電流) を、従来のシリコンを用いたトランジスタと比較して極めて低いものとしてすることができる。

30

【 0 1 0 3 】

酸化物半導体膜に水素が多量に含まれると、酸化物半導体と結合することによって、水素の一部がドナーとなり、キャリアである電子を生じてしまう。これにより、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そのため、酸化物半導体膜の形成後において、脱水化処理 (脱水素化処理) を行い酸化物半導体膜から、水素、又は水分を除去して不純物が極力含まれないように高純度化することが好ましい。

【 0 1 0 4 】

なお、酸化物半導体膜への脱水化処理 (脱水素化処理) によって、酸化物半導体膜から酸素も同時に減少してしまうことがある。よって、酸化物半導体膜への脱水化処理 (脱水素化処理) によって同時に減少してしまった酸素を酸化物半導体に加える、または酸素を供給し酸化物半導体膜の酸素欠損を補填することが好ましい。本明細書等において、酸化物半導体膜に酸素を供給する場合を、加酸素化処理と記す場合がある。

40

【 0 1 0 5 】

このように、酸化物半導体膜は、脱水化処理 (脱水素化処理) により、水素または水分が除去され、加酸素化処理により酸素欠損を補填することによって、i 型 (真性) 化または i 型に限りなく近く実質的に i 型 (真性) である酸化物半導体膜とすることができる。なお、実質的に真性とは、酸化物半導体膜中にドナーに由来するキャリアが極めて少なく (ゼロに近く)、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、 $1 \times 10^{16} / \text{cm}^3$ 以下、 $1 \times 10^{15} / \text{cm}^3$ 以下、 $1 \times 10^{14} / \text{cm}^3$ 以下、 $1 \times 10^{13} / \text{cm}^3$ 以下であることをいう。

50

【0106】

またこのように、i型又は実質的にi型である酸化物半導体膜を備えるトランジスタは、極めて優れたオフ電流特性を実現できる。例えば、酸化物半導体膜を用いたトランジスタがオフ状態のときのチャンネル幅 $1\mu\text{m}$ あたりのドレイン電流を、室温(25程度)にて $1 \times 10^{-18}\text{A}$ 以下、好ましくは $1 \times 10^{-21}\text{A}$ 以下、さらに好ましくは $1 \times 10^{-24}\text{A}$ 以下、または85にて $1 \times 10^{-15}\text{A}$ 以下、好ましくは $1 \times 10^{-18}\text{A}$ 以下、さらに好ましくは $1 \times 10^{-21}\text{A}$ 以下とすることができる。なお、トランジスタがオフ状態とは、nチャンネル型のトランジスタの場合、ゲート電圧がしきい値電圧よりも十分小さい状態をいう。具体的には、ゲート電圧がしきい値電圧よりも1V以上、2V以上または3V以上小さければ、トランジスタはオフ状態となる。

10

【0107】

〔一対の電極の形成〕

次に、図6(C)に示すように、一対の電極105a、105bを形成する。

【0108】

一対の電極105a、105bの形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等で導電膜を形成する。次に、該導電膜上に第3のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、一対の電極105a、105bを形成する。その後、レジストマスクを除去する。

20

【0109】

なお、図6(C)に示すように、導電膜のエッチングの際に酸化物半導体層104の上部の一部がエッチングされ、薄膜化することがある。そのため、酸化物半導体層104の形成時、酸化物半導体膜の厚さを予め厚く設定しておくことが好ましい。

【0110】

〔絶縁層の形成〕

次に、図6(D)に示すように、酸化物半導体層104及び一対の電極105a、105b上に、絶縁層106を形成し、続いて絶縁層106上に絶縁層107を形成する。

【0111】

絶縁層106として酸化シリコン膜または酸化窒化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

30

【0112】

例えば、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上260以下、さらに好ましくは200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に $0.17\text{W}/\text{cm}^2$ 以上 $0.5\text{W}/\text{cm}^2$ 以下、さらに好ましくは $0.25\text{W}/\text{cm}^2$ 以上 $0.35\text{W}/\text{cm}^2$ 以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

40

【0113】

成膜条件として、上記圧力の反応室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜中における酸素含有量が化学量論比よりも多くなる。しかしながら、基板温度が、上記温度であると、シリコンと酸素の結合力が弱いため、加熱により酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。

【0114】

また、酸化物半導体層104と絶縁層106の間に酸化物絶縁膜を設ける場合には、絶縁層106の形成工程において、該酸化物絶縁膜が酸化物半導体層104の保護膜となる

50

。この結果、酸化物半導体層 104 へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて絶縁層 106 を形成することができる。

【0115】

例えば、プラズマ CVD 装置の真空排気された処理室内に載置された基板を 180 以上 400 以下、さらに好ましくは 200 以上 370 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を 20 Pa 以上 250 Pa 以下、さらに好ましくは 100 Pa 以上 250 Pa 以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜として酸化シリコン膜または酸化窒化シリコン膜を形成することができる。また、処理室の圧力を 100 Pa 以上 250 Pa 以下とすることで、該酸化物絶縁層を成膜する際に、酸化物半導体層 104 へのダメージを低減することが可能である。

10

【0116】

酸化物絶縁膜の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0117】

絶縁層 107 は、スパッタリング法、CVD 法等で形成することができる。

【0118】

絶縁層 107 として窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体、酸化性気体、及び窒素を含む気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。窒素を含む気体としては、窒素、アンモニア等がある。

20

【0119】

絶縁層 106 及び絶縁層 107 の形成後、加熱処理を行うことが好ましい。加熱処理により絶縁層 106 が放出した酸素が酸化物半導体層 104 に供給され、酸化物半導体層 104 中の酸素欠損を低減することができる。

【0120】

以上の工程により、トランジスタ 100 を形成することができる。

30

【0121】

〔トランジスタ 100 の変形例〕

以下では、トランジスタ 100 と一部が異なるトランジスタの構成例について説明する。

【0122】

〔変形例 1〕

図 5 (B) に、以下で例示するトランジスタ 110 の断面概略図を示す。トランジスタ 110 は、酸化物半導体層の構成が異なる点で、トランジスタ 100 と相違している。

【0123】

トランジスタ 110 の備える酸化物半導体層 114 は、酸化物半導体層 114 a と酸化物半導体層 114 b とが積層されて構成される。

40

【0124】

なお、酸化物半導体層 114 a と酸化物半導体層 114 b の境界は不明瞭である場合があるため、図 5 (B) 等の図中には、これらの境界を破線で示している。

【0125】

酸化物半導体層 114 a 及び酸化物半導体層 114 b のうち、いずれか一方または両方に、本発明の一態様の酸化物半導体膜を適用することができる。

【0126】

例えば、酸化物半導体層 114 a は、代表的には In - Ga 酸化物、In - Zn 酸化物、In - M - Zn 酸化物 (M は Al、Ti、Ga、Y、Zr、La、Ce、Nd、または

50

Hf)を用いる。また、酸化物半導体層114aがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが50atomic%未満、Mが50atomic%以上、さらに好ましくは、Inが25atomic%未満、Mが75atomic%以上とする。また例えば、酸化物半導体層114aは、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である材料を用いる。

【0127】

例えば、酸化物半導体層114bはIn若しくはGaを含み、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)であり、且つ酸化物半導体層114aよりも伝導帯の下端のエネルギーが真空準位に近く、代表的には、酸化物半導体層114bの伝導帯の下端のエネルギーと、酸化物半導体層114aの伝導帯の下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下とすることが好ましい。

10

【0128】

また例えば、酸化物半導体層114bがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが25atomic%以上、Mが75atomic%未満、さらに好ましくは、Inが34atomic%以上、Mが66atomic%未満とする。

【0129】

酸化物半導体層114aとして、例えばIn:Ga:Zn=1:1:1または3:1:2の原子数比のIn-Ga-Zn酸化物を用いることができる。また、酸化物半導体層114bとして、例えばIn:Ga:Zn=1:3:4、1:3:6、1:6:8、または1:6:10の原子数比のIn-Ga-Zn酸化物を用いることができる。なお、酸化物半導体層114a、及び酸化物半導体層114bの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

20

【0130】

上層に設けられる酸化物半導体層114bに、酸化物半導体層114aに比べてスタビライザとして機能するGaの含有量の多い酸化物を用いることにより、酸化物半導体層114a、及び酸化物半導体層114bからの酸素の放出を抑制することができる。

【0131】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧、ばらつき等)に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体層114a、酸化物半導体層114bのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

30

【0132】

なお、上記では酸化物半導体層114として、2つの酸化物半導体層が積層された構成を例示したが、3つ以上の酸化物半導体層を積層する構成としてもよい。

【0133】

〔変形例2〕

図5(C)に、以下で例示するトランジスタ120の断面概略図を示す。トランジスタ120は、酸化物半導体層の構成が異なる点で、トランジスタ100及びトランジスタ110と相違している。

40

【0134】

トランジスタ120の備える酸化物半導体層124は、酸化物半導体層124a、酸化物半導体層124b、酸化物半導体層124cが順に積層されて構成される。

【0135】

酸化物半導体層124a及び酸化物半導体層124bは、絶縁層103上に積層して設けられる。また酸化物半導体層124cは、酸化物半導体層124bの上面、並びに一对の電極105a、105bの上面及び側面に接して設けられる。

50

【 0 1 3 6 】

酸化物半導体層 1 2 4 a、酸化物半導体層 1 2 4 b、酸化物半導体層 1 2 4 c のうち、いずれか一、またはいずれか二、または全部に、本発明の一態様の酸化物半導体膜を適用することができる。

【 0 1 3 7 】

例えば、酸化物半導体層 1 2 4 b として、上記変形例 1 で例示した酸化物半導体層 1 1 4 a と同様の構成を用いることができる。また例えば、酸化物半導体層 1 2 4 a、1 2 4 c として、上記変形例 1 で例示した酸化物半導体層 1 1 4 b と同様の構成を用いることができる。

【 0 1 3 8 】

例えば、酸化物半導体層 1 2 4 b の下層に設けられる酸化物半導体層 1 2 4 a、及び上層に設けられる酸化物半導体層 1 2 4 c に、スタビライザとして機能する G a の含有量の多い酸化物を用いることにより、酸化物半導体層 1 2 4 a、酸化物半導体層 1 2 4 b、及び酸化物半導体層 1 2 4 c からの酸素の放出を抑制することができる。

10

【 0 1 3 9 】

また、例えば酸化物半導体層 1 2 4 b に主としてチャンネルが形成される場合に、酸化物半導体層 1 2 4 b に I n の含有量の多い酸化物を用い、酸化物半導体層 1 2 4 b と接して一对の電極 1 0 5 a、1 0 5 b を設けることにより、トランジスタ 1 2 0 のオン電流を増大させることができる。

【 0 1 4 0 】

[トランジスタの他の構成例]

以下では、本発明の一態様の酸化物半導体膜を適用可能な、トップゲート型のトランジスタの構成例について説明する。

20

【 0 1 4 1 】

なお、以下では、上記と同様の構成、または同様の機能を備える構成要素においては、同一の符号を付し、重複する内容を省略する。

【 0 1 4 2 】

[構成例]

図 7 (A) に以下で例示するトップゲート型のトランジスタ 1 5 0 の断面概略図を示す。

30

【 0 1 4 3 】

トランジスタ 1 5 0 は、絶縁層 1 5 1 が設けられた基板 1 0 1 上に酸化物半導体層 1 0 4 と、酸化物半導体層 1 0 4 の上面に接する一对の電極 1 0 5 a、1 0 5 b と、酸化物半導体層 1 0 4、一对の電極 1 0 5 a、1 0 5 b 上に設けられる絶縁層 1 0 3 と、絶縁層 1 0 3 上に酸化物半導体層 1 0 4 と重なるゲート電極 1 0 2 とを有する。また、絶縁層 1 0 3 及びゲート電極 1 0 2 を覆って絶縁層 1 5 2 が設けられる。

【 0 1 4 4 】

酸化物半導体層 1 0 4 に、実施の形態 1 で例示した酸化物半導体膜を適用できる。

【 0 1 4 5 】

絶縁層 1 5 1 は、基板 1 0 1 から酸化物半導体層 1 0 4 への不純物の拡散を抑制する機能を有する。また、加熱により酸化物半導体層 1 0 4 へ酸素を供給する機能を有していてもよい。例えば、上記絶縁層 1 0 6 または絶縁層 1 0 7 と同様の構成、または、これらの積層構造とすることができる。

40

【 0 1 4 6 】

絶縁層 1 5 2 は、加熱により酸素が脱離する絶縁層であり、酸化物半導体層 1 0 4 へ酸素を供給する機能を有する。例えば、上記絶縁層 1 0 6 と同様の構成とすることができる。

【 0 1 4 7 】

また絶縁層 1 5 3 は、酸素、水素、水等のプロッキング効果を有する絶縁層である。例えば、上記絶縁層 1 0 7 と同様の構成とすることができる。

50

【0148】

なお、絶縁層152として酸素、水素、水等のブロッキング効果を有する絶縁層を用いてもよい。その場合には、絶縁層153を設けない構成としてもよい。

【0149】

〔変形例3〕

以下では、トランジスタ150とは一部が異なるトランジスタの構成例について説明する。

【0150】

図7(B)に、以下で例示するトランジスタ160の断面概略図を示す。トランジスタ160は、酸化物半導体層の構成が異なる点で、トランジスタ150と相違している。

10

【0151】

トランジスタ160の備える酸化物半導体層164は、酸化物半導体層164a、酸化物半導体層164b、酸化物半導体層164cが順に積層されて構成されている。

【0152】

酸化物半導体層164a、酸化物半導体層164b、酸化物半導体層164cのうち、いずれか一、またはいずれか二、または全部に、実施の形態1で例示した酸化物半導体膜を適用できる。

【0153】

例えば、酸化物半導体層164bとして、上記変形例1で例示した酸化物半導体層114aと同様の構成を用いることができる。また例えば、酸化物半導体層164a、酸化物半導体層164cとして、上記変形例1で例示した酸化物半導体層114bと同様の構成を用いることができる。

20

【0154】

例えば、酸化物半導体層164bの下層に設けられる酸化物半導体層164a、及び上層に設けられる酸化物半導体層164cに、スタビライザとして機能するGaの含有量の多い酸化物を用いることにより、酸化物半導体層164a、酸化物半導体層164b、酸化物半導体層164cからの酸素の放出を抑制することができる。

【0155】

〔変形例4〕

以下では、トランジスタ150及びトランジスタ160とは一部が異なるトランジスタの構成例について説明する。

30

【0156】

図7(C)に示すトランジスタ170は、酸化物半導体層、ゲート絶縁層などの構成が異なる点で、トランジスタ150、トランジスタ160と相違している。

【0157】

トランジスタ170の備える酸化物半導体層164のうち、酸化物半導体層164cが、酸化物半導体層164b並びに、電極105a及び電極105bの端部を覆って設けられている。

【0158】

また、酸化物半導体層164c及び絶縁層103の端部が、ゲート電極102の端部と略一致するように、同一のフォトマスクを用いて加工されている。

40

【0159】

また、絶縁層152は、絶縁層103及び酸化物半導体層164cの側面に接して設けられている。

【0160】

本実施の形態で例示したトランジスタは、チャンネルが形成される半導体層に実施の形態1で例示した金属酸化物膜が適用されている。したがって、欠陥によるキャリアのトラップが抑制され、高い電界効果移動度を実現でき、且つ電気特性の変動が抑制された信頼性の高いトランジスタである。

【0161】

50

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0162】

(実施の形態3)

本実施の形態では、本発明の一態様の表示パネルの構成例について説明する。

【0163】

[構成例]

図8(A)は、本発明の一態様の表示パネルの上面図であり、図8(B)は、本発明の一態様の表示パネルの画素に液晶素子を適用する場合に用いることができる画素回路を説明するための回路図である。また、図8(C)は、本発明の一態様の表示パネルの画素に有機EL素子を適用する場合に用いることができる画素回路を説明するための回路図である。

10

【0164】

画素部に配置するトランジスタは、実施の形態2に従って形成することができる。また、当該トランジスタはnチャンネル型とすることが容易なので、駆動回路のうち、nチャンネル型トランジスタで構成することができる駆動回路の一部を画素部のトランジスタと同一基板上に形成する。このように、画素部や駆動回路に実施の形態2に示すトランジスタを用いることにより、信頼性の高い表示装置を提供することができる。

【0165】

アクティブマトリクス型表示装置のブロック図の一例を図8(A)に示す。表示装置の基板500上には、画素部501、第1の走査線駆動回路502、第2の走査線駆動回路503、信号線駆動回路504を有する。画素部501には、複数の信号線が信号線駆動回路504から延伸して配置され、複数の走査線が第1の走査線駆動回路502、及び第2の走査線駆動回路503から延伸して配置されている。なお走査線と信号線との交差領域には、各々、表示素子を有する画素がマトリクス状に設けられている。また、表示装置の基板500はFPC(Flexible Printed Circuit)等の接続部を介して、タイミング制御回路(コントローラ、制御ICともいう)に接続されている。

20

【0166】

図8(A)では、第1の走査線駆動回路502、第2の走査線駆動回路503、信号線駆動回路504は、画素部501と同じ基板500上に形成される。そのため、外部に設ける駆動回路等の部品の数が減るので、コストの低減を図ることができる。また、基板500外部に駆動回路を設けた場合、配線を延伸させる必要が生じ、配線間の接続数が増える。同じ基板500上に駆動回路を設けた場合、その配線間の接続数を減らすことができ、信頼性の向上、又は歩留まりの向上を図ることができる。

30

【0167】

[液晶パネル]

また、画素の回路構成の一例を図8(B)に示す。ここでは、VA型液晶表示パネルの画素に適用することができる画素回路を示す。

【0168】

この画素回路は、一つの画素に複数の画素電極層を有する構成に適用できる。それぞれの画素電極層は異なるトランジスタに接続され、各トランジスタは異なるゲート信号で駆動できるように構成されている。これにより、マルチドメイン設計された画素の個々の画素電極層に印加する信号を、独立して制御できる。

40

【0169】

トランジスタ516のゲート配線512と、トランジスタ517のゲート配線513には、異なるゲート信号を与えることができるように分離されている。一方、データ線として機能するソース電極層又はドレイン電極層514は、トランジスタ516とトランジスタ517で共通に用いられている。トランジスタ516とトランジスタ517は実施の形態2で説明するトランジスタを適宜用いることができる。これにより、信頼性の高い液晶

50

表示パネルを提供することができる。

【0170】

トランジスタ516と電氣的に接続する第1の画素電極層と、トランジスタ517と電氣的に接続する第2の画素電極層の形状について説明する。第1の画素電極層と第2の画素電極層の形状は、スリットによって分離されている。第1の画素電極層はV字型に広がる形状を有し、第2の画素電極層は第1の画素電極層の外側を囲むように形成される。

【0171】

トランジスタ516のゲート電極はゲート配線512と接続され、トランジスタ517のゲート電極はゲート配線513と接続されている。ゲート配線512とゲート配線513に異なるゲート信号を与えてトランジスタ516とトランジスタ517の動作タイミングを異ならせ、液晶の配向を制御できる。

10

【0172】

また、容量配線510と、誘電体として機能するゲート絶縁膜と、第1の画素電極層または第2の画素電極層と電氣的に接続する容量電極とで保持容量を形成してもよい。

【0173】

マルチドメイン構造は、一画素に第1の液晶素子518と第2の液晶素子519を備える。第1の液晶素子518は第1の画素電極層と対向電極層とその間の液晶層とで構成され、第2の液晶素子519は第2の画素電極層と対向電極層とその間の液晶層とで構成される。

【0174】

なお、図8(B)に示す画素回路は、これに限定されない。例えば、図8(B)に示す画素に新たにスイッチ、抵抗素子、容量素子、トランジスタ、センサ、又は論理回路などを追加してもよい。

20

【0175】

〔有機ELパネル〕

画素の回路構成の他の一例を図8(C)に示す。ここでは、有機EL素子を用いた表示パネルの画素構造を示す。

【0176】

有機EL素子は、発光素子に電圧を印加することにより、一对の電極の一方から電子が、他方から正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、電子および正孔が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

30

【0177】

図8(C)は、適用可能な画素回路の一例を示す図である。ここではnチャネル型のトランジスタを1つの画素に2つ用いる例を示す。なお、本発明の一態様の金属酸化物膜は、nチャネル型のトランジスタのチャネル形成領域に用いることができる。また、当該画素回路は、デジタル時間階調駆動を適用することができる。

【0178】

適用可能な画素回路の構成及びデジタル時間階調駆動を適用した場合の画素の動作について説明する。

40

【0179】

画素520は、スイッチング用トランジスタ521、駆動用トランジスタ522、発光素子524及び容量素子523を有している。スイッチング用トランジスタ521は、ゲート電極層が走査線526に接続され、第1電極(ソース電極層及びドレイン電極層の一方)が信号線525に接続され、第2電極(ソース電極層及びドレイン電極層の他方)が駆動用トランジスタ522のゲート電極層に接続されている。駆動用トランジスタ522は、ゲート電極層が容量素子523を介して電源線527に接続され、第1電極が電源線527に接続され、第2電極が発光素子524の第1電極(画素電極)に接続されている。発光素子524の第2電極は共通電極528に相当する。共通電極528は、同一基板

50

上に形成される共通電位線と電氣的に接続される。

【0180】

スイッチング用トランジスタ521および駆動用トランジスタ522は実施の形態2で説明するトランジスタを適宜用いることができる。これにより、信頼性の高い有機EL表示パネルを提供することができる。

【0181】

発光素子524の第2電極(共通電極528)の電位は低電源電位に設定する。なお、低電源電位とは、電源線527に設定される高電源電位より低い電位であり、例えばGND、0Vなどを低電源電位として設定することができる。発光素子524の順方向のしきい値電圧以上となるように高電源電位と低電源電位を設定し、その電位差を発光素子524に印加することにより、発光素子524に電流を流して発光させる。なお、発光素子524の順方向電圧とは、所望の輝度とする場合の電圧を指しており、少なくとも順方向しきい値電圧を含む。

10

【0182】

なお、容量素子523は駆動用トランジスタ522のゲート容量を代用することにより省略できる。駆動用トランジスタ522のゲート容量については、チャンネル形成領域とゲート電極層との間で容量が形成されていてもよい。

【0183】

次に、駆動用トランジスタ522に入力する信号について説明する。電圧入力電圧駆動方式の場合、駆動用トランジスタ522が十分にオンするか、オフするかとの二つの状態となるようなビデオ信号を、駆動用トランジスタ522に入力する。なお、駆動用トランジスタ522を線形領域で動作させるために、電源線527の電圧よりも高い電圧を駆動用トランジスタ522のゲート電極層にかける。また、信号線525には、電源線電圧に駆動用トランジスタ522の閾値電圧 V_{th} を加えた値以上の電圧をかける。

20

【0184】

アナログ階調駆動を行う場合、駆動用トランジスタ522のゲート電極層に発光素子524の順方向電圧に駆動用トランジスタ522の閾値電圧 V_{th} を加えた値以上の電圧をかける。なお、駆動用トランジスタ522が飽和領域で動作するようにビデオ信号を入力し、発光素子524に電流を流す。また、駆動用トランジスタ522を飽和領域で動作させるために、電源線527の電位を、駆動用トランジスタ522のゲート電位より高くする。ビデオ信号をアナログとすることで、発光素子524にビデオ信号に応じた電流を流し、アナログ階調駆動を行うことができる。

30

【0185】

なお、画素回路の構成は、図8(C)に示す画素構成に限定されない。例えば、図8(C)に示す画素回路にスイッチ、抵抗素子、容量素子、センサ、トランジスタ又は論理回路などを追加してもよい。

【0186】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0187】

(実施の形態4)

本実施の形態では、本発明の一態様の金属酸化物膜を用いた半導体装置及び電子機器の構成例について説明する。

40

【0188】

図9は、本発明の一態様の金属酸化物膜を適用した半導体装置を含む電子機器のブロック図である。

【0189】

図10は、本発明の一態様の金属酸化物膜を適用した半導体装置を含む電子機器の外観図である。

【0190】

50

図 9 に示す電子機器は R F 回路 9 0 1、アナログベースバンド回路 9 0 2、デジタルベースバンド回路 9 0 3、バッテリー 9 0 4、電源回路 9 0 5、アプリケーションプロセッサ 9 0 6、フラッシュメモリ 9 1 0、ディスプレイコントローラ 9 1 1、メモリ回路 9 1 2、ディスプレイ 9 1 3、タッチセンサ 9 1 9、音声回路 9 1 7、キーボード 9 1 8 などより構成されている。

【 0 1 9 1 】

アプリケーションプロセッサ 9 0 6 は C P U 9 0 7、D S P 9 0 8、インターフェイス (I F) 9 0 9 を有している。また、メモリ回路 9 1 2 は S R A M または D R A M で構成することができる。

【 0 1 9 2 】

実施の形態 2 で説明するトランジスタを、メモリ回路 9 1 2 に適用することにより、情報の書き込みおよび読み出しが可能な信頼性の高い電子機器を提供することができる。

【 0 1 9 3 】

また、実施の形態 2 で説明するトランジスタを、C P U 9 0 7 または D S P 9 0 8 に含まれるレジスタ等に適用することにより、情報の書き込みおよび読み出しが可能な信頼性の高い電子機器を提供することができる。

【 0 1 9 4 】

なお、実施の形態 2 で説明するトランジスタのオフリーク電流が極めて小さい場合は、長期間の記憶保持が可能で長期間の記憶保持が可能で、且つ消費電力が十分に低減されたメモリ回路 9 1 2 を提供できる。また、パワーゲーティングされている期間に、パワーゲーティング前の状態をレジスタ等に記憶することができる C P U 9 0 7 または D S P 9 0 8 を提供することができる。

【 0 1 9 5 】

また、ディスプレイ 9 1 3 は表示部 9 1 4、ソースドライバ 9 1 5、ゲートドライバ 9 1 6 によって構成されている。

【 0 1 9 6 】

表示部 9 1 4 はマトリクス状に配置された複数の画素を有する。画素は画素回路を備え、画素回路はゲートドライバ 9 1 6 と電気的に接続されている。

【 0 1 9 7 】

実施の形態 2 で説明するトランジスタを、画素回路またはゲートドライバ 9 1 6 に適宜用いることができる。これにより、信頼性の高いディスプレイを提供することができる。

【 0 1 9 8 】

電子機器としては、例えば、テレビジョン装置 (テレビ、またはテレビジョン受信機ともいう)、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機 (携帯電話、携帯電話装置ともいう)、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【 0 1 9 9 】

図 1 0 (A) は、携帯型の情報端末であり、本体 1 0 0 1、筐体 1 0 0 2、表示部 1 0 0 3 a、1 0 0 3 b などによって構成されている。表示部 1 0 0 3 b はタッチパネルとなっており、表示部 1 0 0 3 b に表示されるキーボードボタン 1 0 0 4 を触れることで画面操作や、文字入力を行うことができる。勿論、表示部 1 0 0 3 a をタッチパネルとして構成してもよい。実施の形態 2 で示したトランジスタをスイッチング素子として液晶パネルや有機発光パネルを作製して表示部 1 0 0 3 a、1 0 0 3 b に適用することにより、信頼性の高い携帯型の情報端末とすることができる。

【 0 2 0 0 】

図 1 0 (A) に示す携帯型の情報端末は、様々な情報 (静止画、動画、テキスト画像など) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、等を有することができる。また、筐体の裏面や側面に、外部接続用端子

10

20

30

40

50

(イヤホン端子、USB端子など)、記録媒体挿入部などを備える構成としてもよい。

【0201】

また、図10(A)に示す携帯型の情報端末は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0202】

図10(B)は、携帯音楽プレイヤーであり、本体1021には表示部1023と、耳に装着するための固定部1022と、スピーカー、操作ボタン1024、外部メモリスロット1025等が設けられている。実施の形態2で示したトランジスタをスイッチング素子として液晶パネルや有機発光パネルを作製して表示部1023に適用することにより、より信頼性の高い携帯音楽プレイヤーとすることができる。

10

【0203】

さらに、図10(B)に示す携帯音楽プレイヤーにアンテナやマイク機能や無線機能を持たせ、携帯電話と連携させれば、乗用車などを運転しながらワイヤレスによるハンズフリーでの会話も可能である。

【0204】

図10(C)は、携帯電話であり、筐体1030及び筐体1031の二つの筐体で構成されている。筐体1031には、表示パネル1032、スピーカー1033、マイクロフォン1034、ポインティングデバイス1036、カメラ用レンズ1037、外部接続端子1038などを備えている。また、筐体1030には、携帯電話の充電を行う太陽電池セル1040、外部メモリスロット1041などを備えている。また、アンテナは筐体1031内部に内蔵されている。実施の形態2で説明するトランジスタを表示パネル1032に適用することにより、信頼性の高い携帯電話とすることができる。

20

【0205】

また、表示パネル1032はタッチパネルを備えており、図10(C)には映像表示されている複数の操作キー1035を点線で示している。なお、太陽電池セル1040で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

【0206】

例えば、昇圧回路などの電源回路に用いられるパワートランジスタも実施の形態2で説明するトランジスタの金属酸化物膜の膜厚を2 μ m以上50 μ m以下とすることで形成することができる。

30

【0207】

表示パネル1032は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル1032と同一面上にカメラ用レンズ1037を備えているため、テレビ電話が可能である。スピーカー1033及びマイクロフォン1034は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体1030と筐体1031は、スライドし、図10(C)のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

【0208】

外部接続端子1038はACアダプタ及びUSBケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット1041に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

40

【0209】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

【0210】

図10(D)は、テレビジョン装置の一例を示している。テレビジョン装置1050は、筐体1051に表示部1053が組み込まれている。表示部1053により、映像を表示することが可能である。また、筐体1051を支持するスタンド1055にCPUが内

50

蔵されている。実施の形態 2 で説明するトランジスタを表示部 1053 および CPU に適用することにより、信頼性の高いテレビジョン装置 1050 とすることができる。

【0211】

テレビジョン装置 1050 の操作は、筐体 1051 が備える操作スイッチや、別体のリモコン操作機により行うことができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

【0212】

なお、テレビジョン装置 1050 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

10

【0213】

また、テレビジョン装置 1050 は、外部接続端子 1054 や、記憶媒体再生録画部 1052、外部メモリスロットを備えている。外部接続端子 1054 は、USB ケーブルなどの各種ケーブルと接続可能であり、パーソナルコンピュータなどとのデータ通信が可能である。記憶媒体再生録画部 1052 では、ディスク状の記録媒体を挿入し、記録媒体に記憶されているデータの読み出し、記録媒体への書き込みが可能である。また、外部メモリスロットに差し込まれた外部メモリ 1056 にデータ保存されている画像や映像などを表示部 1053 に映し出すことも可能である。

20

【0214】

また、実施の形態 2 で説明するトランジスタのオフリーク電流が極めて小さい場合は、当該トランジスタを外部メモリ 1056 や CPU に適用することにより、消費電力が十分に低減された信頼性の高いテレビジョン装置 1050 とすることができる。

【符号の説明】

【0215】

100	トランジスタ	
101	基板	
102	ゲート電極	
103	絶縁層	30
104	酸化物半導体層	
105 a	電極	
105 b	電極	
106	絶縁層	
107	絶縁層	
110	トランジスタ	
114	酸化物半導体層	
114 a	酸化物半導体層	
114 b	酸化物半導体層	
120	トランジスタ	40
124	酸化物半導体層	
124 a	酸化物半導体層	
124 b	酸化物半導体層	
124 c	酸化物半導体層	
150	トランジスタ	
151	絶縁層	
152	絶縁層	
153	絶縁層	
160	トランジスタ	
164	酸化物半導体層	50

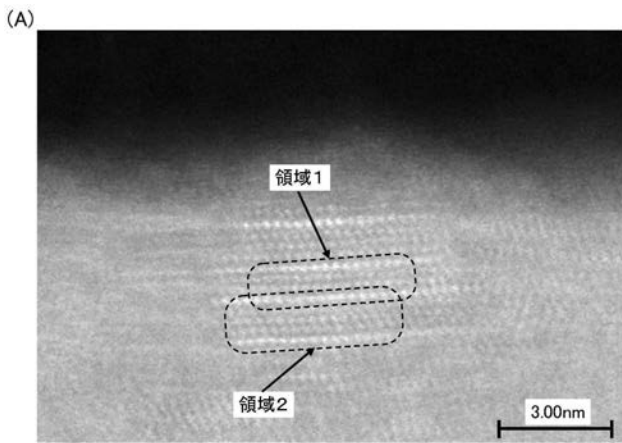
1 6 4 a	酸化物半導体層	
1 6 4 b	酸化物半導体層	
1 6 4 c	酸化物半導体層	
1 7 0	トランジスタ	
5 0 0	基板	
5 0 1	画素部	
5 0 2	走査線駆動回路	
5 0 3	走査線駆動回路	
5 0 4	信号線駆動回路	
5 1 0	容量配線	10
5 1 2	ゲート配線	
5 1 3	ゲート配線	
5 1 4	ドレイン電極層	
5 1 6	トランジスタ	
5 1 7	トランジスタ	
5 1 8	液晶素子	
5 1 9	液晶素子	
5 2 0	画素	
5 2 1	スイッチング用トランジスタ	
5 2 2	駆動用トランジスタ	20
5 2 3	容量素子	
5 2 4	発光素子	
5 2 5	信号線	
5 2 6	走査線	
5 2 7	電源線	
5 2 8	共通電極	
9 0 1	R F 回路	
9 0 2	アナログベースバンド回路	
9 0 3	デジタルベースバンド回路	
9 0 4	バッテリー	30
9 0 5	電源回路	
9 0 6	アプリケーションプロセッサ	
9 0 7	C P U	
9 0 8	D S P	
9 1 0	フラッシュメモリ	
9 1 1	ディスプレイコントローラ	
9 1 2	メモリ回路	
9 1 3	ディスプレイ	
9 1 4	表示部	
9 1 5	ソースドライバ	40
9 1 6	ゲートドライバ	
9 1 7	音声回路	
9 1 8	キーボード	
9 1 9	タッチセンサ	
1 0 0 1	本体	
1 0 0 2	筐体	
1 0 0 3 a	表示部	
1 0 0 3 b	表示部	
1 0 0 4	キーボードボタン	
1 0 2 1	本体	50

- 1 0 2 2 固定部
- 1 0 2 3 表示部
- 1 0 2 4 操作ボタン
- 1 0 2 5 外部メモリスロット
- 1 0 3 0 筐体
- 1 0 3 1 筐体
- 1 0 3 2 表示パネル
- 1 0 3 3 スピーカー
- 1 0 3 4 マイクロフォン
- 1 0 3 5 操作キー
- 1 0 3 6 ポインティングデバイス
- 1 0 3 7 カメラ用レンズ
- 1 0 3 8 外部接続端子
- 1 0 4 0 太陽電池セル
- 1 0 4 1 外部メモリスロット
- 1 0 5 0 テレビジョン装置
- 1 0 5 1 筐体
- 1 0 5 2 記憶媒体再生録画部
- 1 0 5 3 表示部
- 1 0 5 4 外部接続端子
- 1 0 5 5 スタンド
- 1 0 5 6 外部メモリ

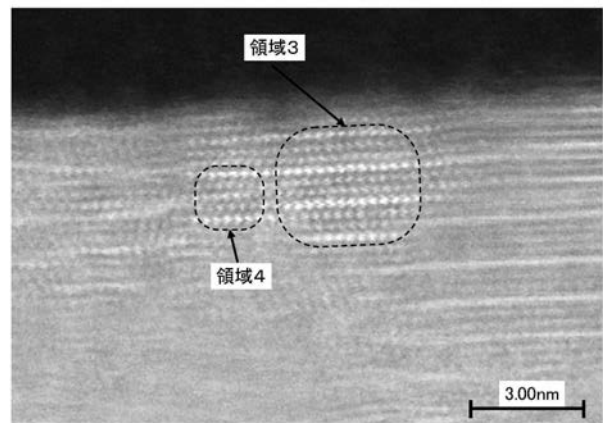
10

20

【 図 1 】



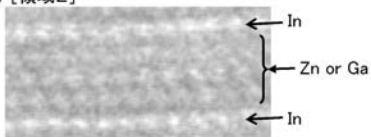
【 図 2 】



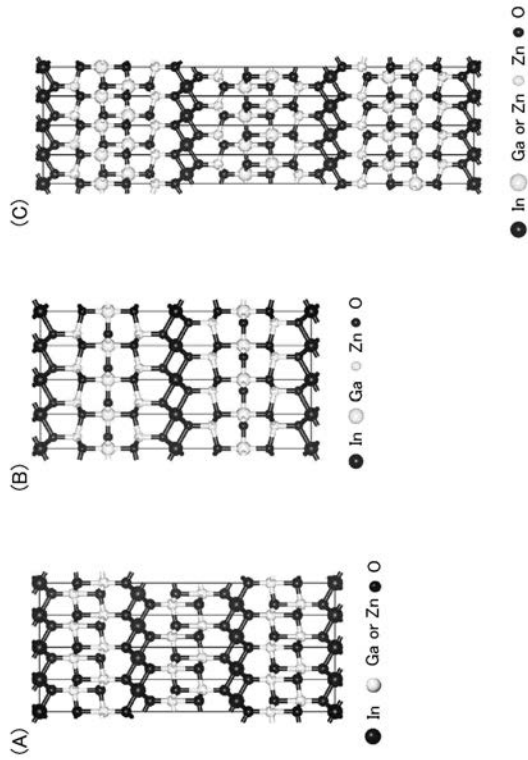
(B) [領域1]



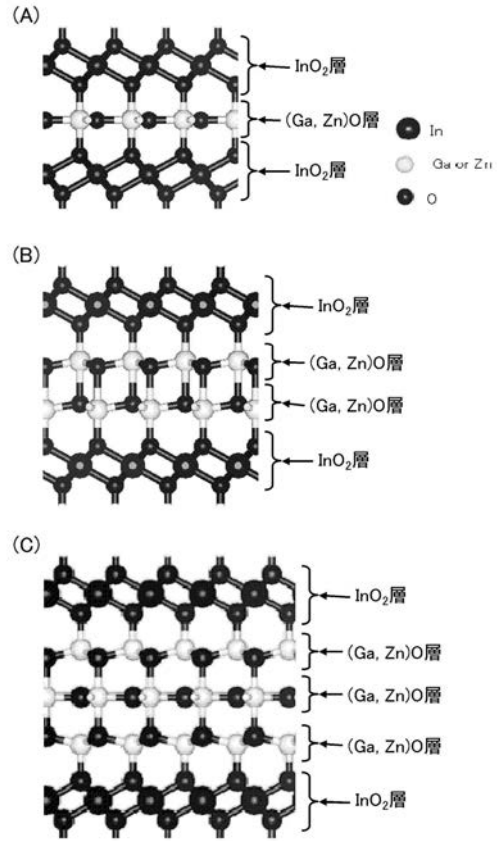
(C) [領域2]



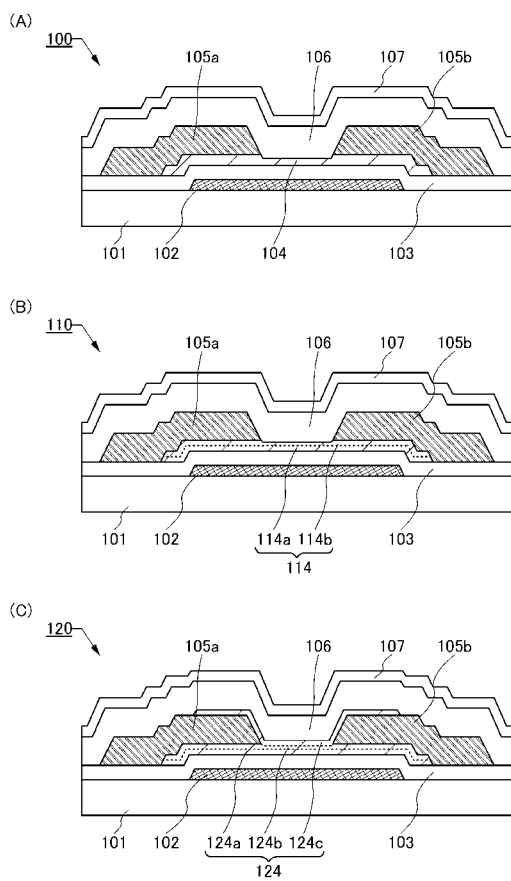
【 図 3 】



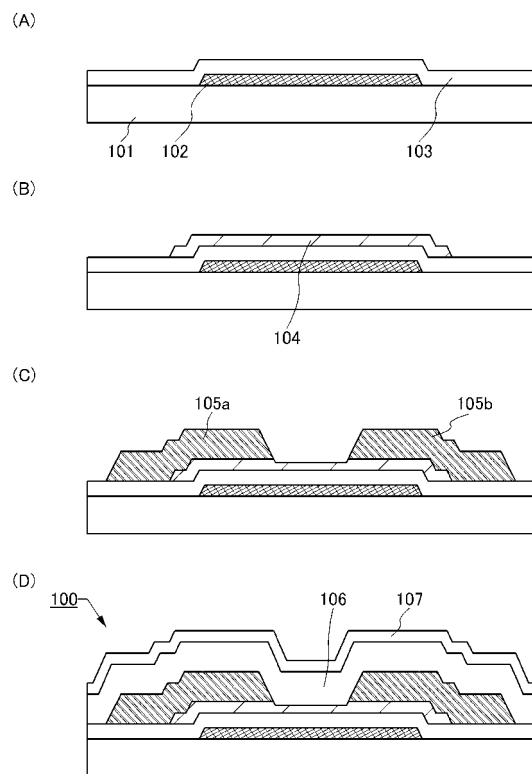
【 図 4 】



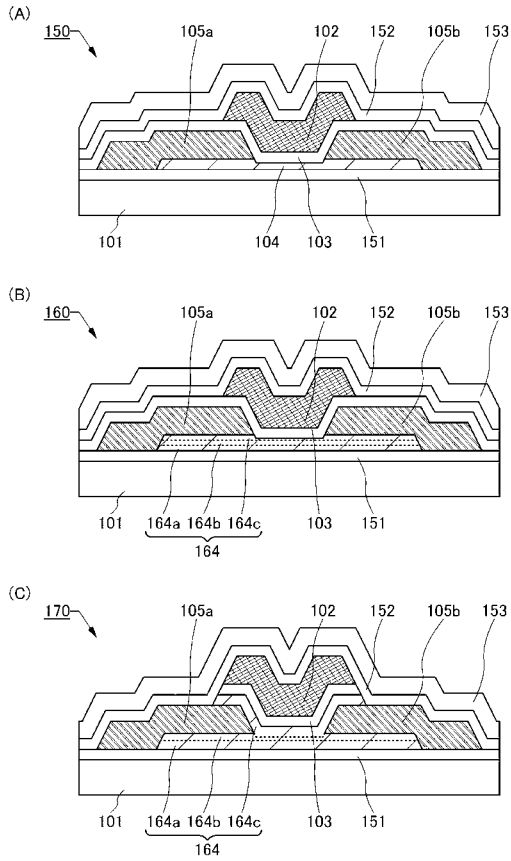
【 図 5 】



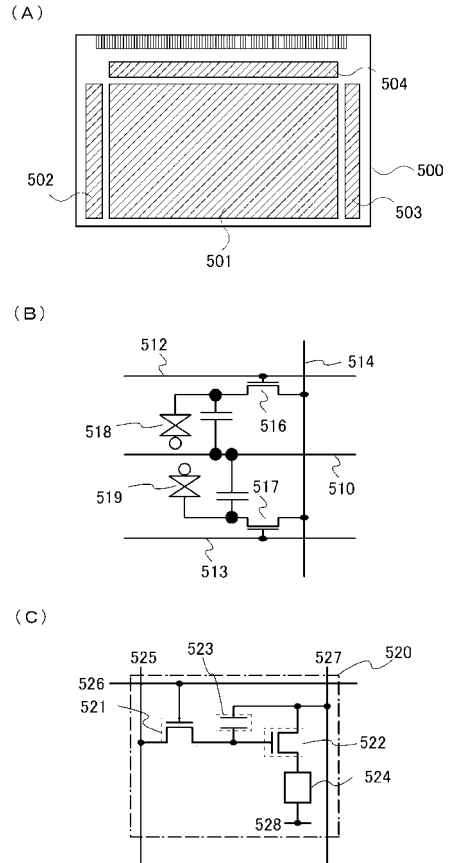
【 図 6 】



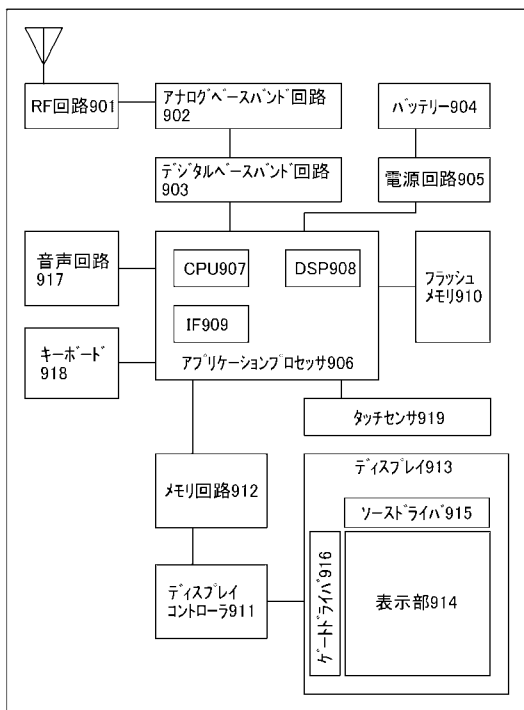
【図7】



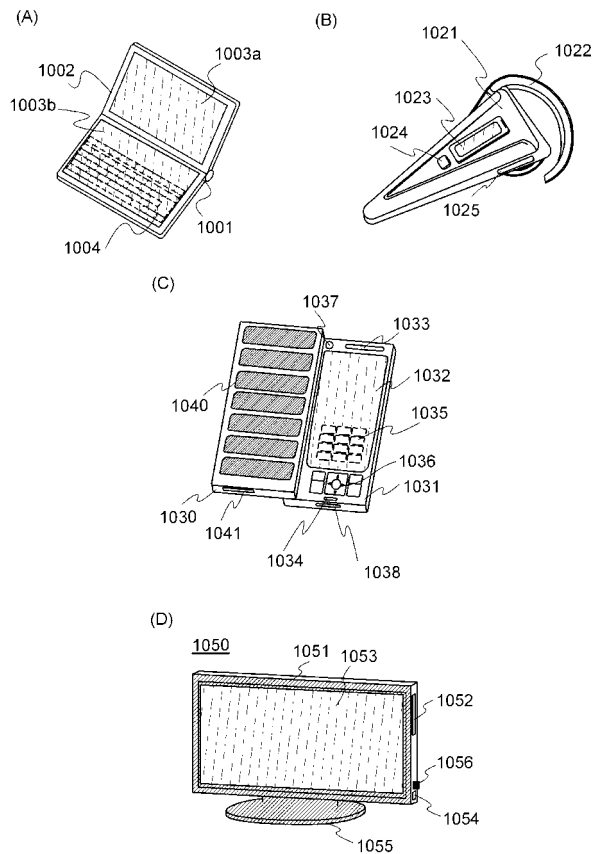
【図8】



【図9】



【図10】



【手続補正書】

【提出日】平成30年9月20日(2018.9.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の結晶領域と、第2の結晶領域と、を有する金属酸化物膜であって、
前記金属酸化物膜のH A A D F - S T E M像において、

前記第1の結晶領域は、第1の層と、第2の層と、前記第1の層と前記第2の層の間の第1の領域を有し、

前記第2の結晶領域は、第3の層と、第4の層と、前記第3の層と前記第4の層の間の第2の領域を有し、

前記第1の領域は、 n (n は2以上の自然数)層の原子の配列を有し、

前記第2の領域は、 m (m は2以上の自然数であり、かつ n 以外の自然数)層の原子の配列を有し、

前記第1の層が含む原子の輝度及び前記第2の層が含む原子の輝度は、前記第1の領域が含む原子の輝度より大きく、

前記第3の層が含む原子の輝度及び前記第4の層が含む原子の輝度は、前記第2の領域が含む原子の輝度より大きい、ことを特徴とする金属酸化物膜。

【請求項2】

請求項1において、

前記金属酸化物膜と、前記金属酸化物膜と重畳するゲート電極と、を有する半導体装置

。

フロントページの続き

Fターム(参考) 4K029 AA09 AA11 AA24 AA25 BA50 BB08 BD01 CA06 DC05 DC09
DC34
5F103 AA08 BB22 DD30 LL13 NN01
5F110 BB02 CC01 CC07 DD01 DD02 DD03 DD04 DD05 EE01 EE02
EE03 EE04 EE06 EE07 EE08 EE11 EE14 EE15 EE42 EE43
EE44 EE45 FF01 FF02 FF03 FF04 FF09 FF27 FF28 FF29
GG01 GG06 GG07 GG19 GG22 GG35 GG43 GG58 HK01 HK02
HK03 HK04 HK06 HK07 HK21 HK22 HK32 HK33 HK34 NN03
NN22 NN23 NN24 NN28 NN34 NN35 NN40