



(21)申請案號：102135513

(22)申請日：中華民國 102 (2013) 年 10 月 01 日

(51)Int. Cl. : G02F1/1333 (2006.01)

H01L29/786 (2006.01)

H01L21/28 (2006.01)

G09F9/30 (2006.01)

(30)優先權：2012/10/12 日本

2012-227335

(71)申請人：日商半導體能源研究所股份有限公司(日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；平形吉晴 HIRAKATA, YOSHIHARU (JP)；久保田大介 KUBOTA, DAISUKE (JP)；山下晃央 YAMASHITA, AKIO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200841100A

TW 201143051A

TW 201234244A

CN 101750821A

JP 2009103797A

US 2010/0073615A1

US 2011/0300770A1

審查人員：陳穎慧

申請專利範圍項數：17 項 圖式數：31 共 98 頁

(54)名稱

液晶顯示裝置、觸控面板及液晶顯示裝置的製造方法

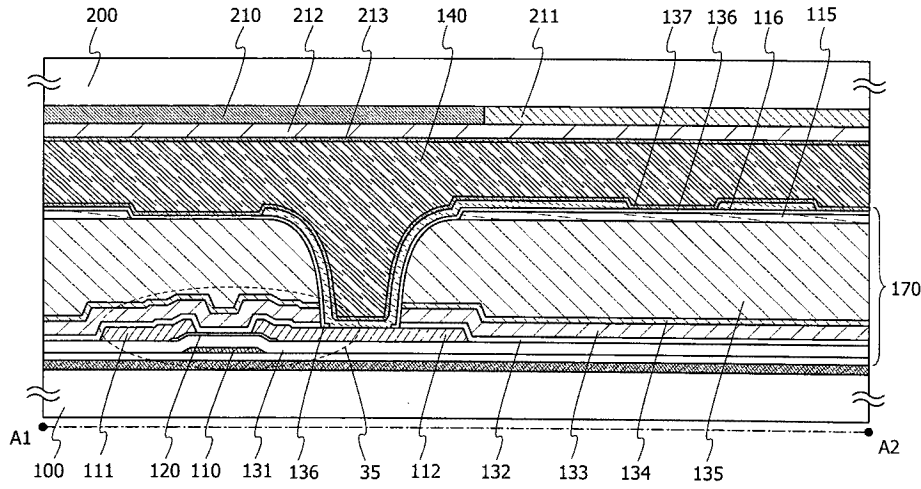
(57)摘要

本發明的一實施例提供一種使用具有可撓性的基板且底板由結晶性氧化物半導體膜製造的高可靠性的液晶顯示裝置。該裝置包括具有可撓性的第一基板、與第一基板對置的具有可撓性的第二基板以及被密封構件密封在基板之間的液晶層。在第一基板上設置有層，該層包括電晶體；電晶體上的有機樹脂膜；有機樹脂膜上的像素電極及共用電極，其中像素電極與共用電極夾著絕緣膜彼此部分地重疊；以及像素電極及共用電極上的配向膜。電晶體包括結晶氧化物半導體膜作為形成有通道的半導體層。在將液晶層密封在基板之間之前對所述層進行乾燥處理，並且從乾燥處理至密封液晶層的步驟以不暴露於大氣的方式進行。

To provide a highly reliable liquid crystal display device including flexible substrates and a crystalline oxide semiconductor film for a backplane. The device includes a flexible first substrate, a flexible second substrate facing the first substrate, and a liquid crystal layer sealed between the substrates with a sealing member. The first substrate is provided with a layer including a transistor, an organic resin film over the transistor, a pixel electrode and a common electrode over the organic resin film, which partly overlap with each other with an insulating film provided therebetween, and an alignment film thereover. The transistor includes a crystalline oxide semiconductor film as a semiconductor layer where a channel is formed. Drying treatment is performed on the layer before the liquid crystal layer is sealed between the substrates, and steps from the drying treatment to sealing of the liquid crystal layer are performed without exposure to the air.

指定代表圖：

圖 4



符號簡單說明：

- 35 . . . 電晶體
- 100 . . . 基板
- 110 . . . 掃描線
- 111 . . . 資料線
- 112 . . . 電極
- 115 . . . 共用電極
- 116 . . . 像素電極
- 120 . . . 半導體層
- 131 . . . 絕緣膜
- 132 . . . 絕緣膜
- 133 . . . 絕緣膜
- 134 . . . 絕緣膜
- 135 . . . 有機樹脂膜
- 136 . . . 絕緣膜
- 137 . . . 配向膜
- 140 . . . 液晶層
- 170 . . . 元件層
- 200 . . . 基板
- 210 . . . 黑矩陣
- 211 . . . 彩色濾光片
- 212 . . . 保護層
- 213 . . . 配向膜

機、可攜式設備等顯示裝置採用於各種螢幕尺寸的液晶顯示裝置。

[0012] 水平電場模式的液晶顯示裝置在夾著液晶層配置的一對基板中的形成有電晶體的基板一側設置有像素電極及共用電極，實質上水平方向的電場施加到液晶分子。作為水平電場模式，以 IPS (In-Plane-Switching：平面內轉換) 模式、FFS (Fringe Field Switching：邊緣電場轉換) 模式為代表。

[0013] 因此，藉由採用水平電場模式的顯示模式與由結晶氧化物半導體膜形成的電晶體的組合，可以實現液晶顯示裝置的高畫質、低耗電量化，並可以實現高性能的觸控面板。

[0014] 另一方面，大量生產包含氧化物半導體電晶體的液晶面板用於底板時，提高可靠性是重大議題。

[0015] 此外，具有可撓性的基板有如下優點：與玻璃基板相比抗振動、衝擊的機械強度優良，可以容易抑制厚度，並且形狀的自由度高。由此，預期使用該具有可撓性的基板的半導體裝置具有各種用途。

【發明內容】

[0016] 由上所述，本發明的一實施例的課題之一是提供使用具有可撓性的基板，且使用結晶氧化物半導體膜製造底板的可靠性高的液晶顯示裝置。

[0017] 從本發明人的研究可知氧化物半導體電晶體

的電子特性變動的重要原因之一是水侵入氧化物半導體膜。因水侵入氧化物半導體膜而使載子密度增加，由此使電晶體的電子特性變動。

[0018] 由此，藉由儘可能使用不包含水的材料以及儘可能不使水侵入的結構及製造方法製造液晶顯示裝置可以解決可靠性降低的問題。

[0019] 但是，材料的限制產生如下新的問題：降低液晶顯示裝置的顯示品質；不能使用液晶顯示裝置的製造工廠的習知的設備，這阻礙包含氧化物半導體的液晶顯示裝置的早日實際應用。

[0020] 例如，爲了抑制液晶分子的配向不良，較佳的是，作爲像素電極的基底膜較佳爲形成平坦化膜。平坦化膜由於需要形成得厚以消除電晶體的凹凸，所以作爲平坦化膜一般使用有機樹脂膜。但是，有機樹脂膜由於與無機絕緣膜相比吸濕性高，所以其與氧化物半導體電晶體的組合有問題。

[0021] 於是，在本發明的一實施例的液晶顯示裝置中，在具有耐熱性的基板上形成元件層，元件層包括氧化物半導體電晶體；氧化物半導體電晶體上的有機樹脂膜；有機樹脂膜上的像素電極及共用電極以及像素電極及共用電極上的配向膜，然後將上述元件層轉置到具有可撓性的第一基板上，在將液晶層封入在上述第一基板與具有可撓性的第二基板之間之前進行乾燥處理，從乾燥處理至封入液晶層的製程以不暴露於大氣的方式進行。

[0022] 此外，本發明的其它實施例是在顯示部中具備根據上述實施例的液晶顯示裝置的觸控面板。

[0023] 藉由本說明書所公開的技術可以提供使用具有可撓性的基板且包含氧化物半導體電晶體的底板的具有實用水準程度的高可靠性的液晶顯示裝置。

【圖式簡單說明】

[0024] 在圖式中：

圖 1 是顯示液晶面板的結構例子的平面圖；

圖 2 是顯示液晶面板的結構例子的剖面圖，是沿著圖 1 的 B1-B2 線的剖面圖；

圖 3 是顯示像素的結構例子的平面圖；

圖 4 是沿著圖 3 的線 A1-A2 的像素的剖面圖；

圖 5 是沿著圖 3 的線 A3-A4 的像素的剖面圖；

圖 6 是顯示共用電極與端子部的連接結構的一個例子的剖面圖；

圖 7 是顯示液晶面板的導線（電極）的連接結構的一個例子的剖面圖；

圖 8A 至圖 8D 是顯示電晶體的製造方法的一個例子的剖面圖；

圖 9A 至圖 9C 是顯示圖 8D 之後的步驟的一個例子的剖面圖；

圖 10 是顯示圖 1 中的包含液晶面板的觸控面板的結構例子的剖面圖；

圖 11 是顯示圖 10 的觸控面板的觸控感測器的結構例子的平面圖；

圖 12A 是沿著圖 11 的線 C1-C2 的觸控面板的剖面圖，圖 12B 是圖 11 的區域 240 的平面圖；

圖 13 是顯示圖 1 中的包含液晶面板的液晶顯示裝置的結構例子的塊狀圖；

圖 14 是顯示像素的結構例子的電路圖；

圖 15 是說明圖 13 的液晶顯示裝置的驅動方法的一個例子的時序圖；

圖 16A 至圖 16E 各顯示電子裝置；

圖 17 是顯示藉由 TDS 從液晶面板的電路基板（各包括有機樹脂膜）分離的具有荷質比（ m/z ）為 18 的氣體分子的強度的圖表；

圖 18 是顯示藉由 TDS 從液晶面板的電路基板（不包括有機樹脂膜）釋放的具有荷質比（ m/z ）18 的氣體分子的強度的圖表；

圖 19 是顯示掃描線驅動電路（進行加熱處理）的相對於工作時間的工作裕寬的變化的圖表；

圖 20 是顯示掃描線驅動電路（不進行加熱處理）的相對於工作時間的工作裕寬的變化的圖表；

圖 21A 至圖 21C 是顯示液晶顯示裝置的製程的剖面圖；

圖 22 是顯示液晶顯示裝置的製程的剖面圖；

圖 23 是顯示包含液晶面板的液晶顯示裝置的結構例

子的塊狀圖；

圖 24 是觸控感測器的透視圖；

圖 25 是觸控感測器的平面圖；

圖 26 是觸控感測器的剖面圖；

圖 27 是觸控感測器的電路圖；

圖 28 是觸控感測器的遮罩圖案；

圖 29 是顯示液晶面板的規格的一個例子的圖；

圖 30 顯示電子裝置；

圖 31 顯示電子裝置。

【實施方式】

[實施例]

[0025] 以下參照圖式對本發明的實施例進行詳細說明。請注意，本發明不侷限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本發明在不脫離其精神及其範圍的條件下，其實施例及詳細內容可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定於以下所示的實施例的記載內容中。

[0026] 請注意，在用來說明發明的實施例的圖式中，使用相同的元件符號來表示相同的部分或具有相同功能的部分，有時省略其重複說明。

[0027] 請注意，在本說明書中液晶顯示裝置的範疇內包括：在各像素中形成有液晶元件的液晶面板；以及在該液晶面板上安裝有包括驅動電路或控制器的 IC 等、背

光或前燈等光源的模組。

[0028]

實施例 1

<液晶面板的結構>

參照圖 23、圖 14、圖 1 至圖 5 說明本實施例的液晶面板。圖 1 是顯示液晶面板 10 的結構的一個例子的平面圖。圖 2 是顯示液晶面板 10 的結構例子的剖面圖，並對應於沿著圖 1 的 B1-B2 線的剖面圖。

[0029] 圖 23 是顯示液晶面板 10 的結構的一個例子的塊狀圖。液晶面板 10 包括顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42 及資料線驅動電路 43。顯示部 30 包括連接於掃描線 110 及資料線 111 的多個像素 31。圖 14 是顯示像素 31 的結構例子的電路圖。

[0030] 像素 31 包括電晶體 35、液晶元件 36。電晶體 35 是控制液晶元件 36 與資料線 111 電連接的切換元件。根據藉由掃描線 110 輸入到電晶體 35 的閘極的掃描信號使電晶體 35 的導通或關閉。

[0031] 圖 3 是顯示像素 31 的結構例子的平面圖。圖 4 是顯示像素 31 的結構的一個例子的剖面圖，是沿著圖 3 的線 A1-A2 的剖面圖。圖 5 是顯示像素 31 的結構的一個例子的剖面圖，是沿著圖 3 的線 A3-A4 的剖面圖。這裡，對液晶面板 10 應用 FFS 模式的像素 31，但也可以應用 IPS 模式的像素 31。

[0032] 在顯示部 30、掃描線驅動電路 41、掃描線驅

動電路 42、資料線驅動電路 43 中各包含包括氧化物半導體的電晶體。圖 2 顯示資料線驅動電路 43 的電晶體 45，圖 4 顯示像素 31 的電晶體 35。在顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 中，形成具有相同結構的電晶體。這裡，利用作為顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 的電晶體，包括半導體層由氧化物半導體膜的底閘極電晶體。

[0033] 在掃描線驅動電路 41 和掃描線驅動電路 42 中的一方連接於奇數行的掃描線 110，另一方連接於偶數行的掃描線 110。資料線驅動電路 43 連接於資料線 111。像素 31 的電晶體 35 連接於掃描線 110 及資料線 111。

[0034] 在液晶面板 10 中，在基板 100 與基板 200 之間設置由密封構件 215 密封的液晶層 140。液晶面板 10 的單元間隙由形成在基板 200 上的間隔物 141 維持（參照圖 5）。如圖 3 及圖 5 中所示，間隔物 141 形成在掃描線 110 與資料線 111 重疊的區域。這樣的區域是液晶材料的配向無序的區域而無助於顯示。藉由在該區域形成間隔物 141，可以提高像素 31 的開口率，且可以將該開口率設定為 50%以上。

[0035] 在基板 100 中在密封構件 215 的外側形成有連接於 FPC61 的端子部 60。在端子部 60 的上層形成有使用與共用電極 115 相同的透明導電膜形成的電極 162，藉由各向異性導電膜電連接 FPC61 與電極 162。電極 162 與

顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 電連接，由形成資料線 111 的導電膜形成。此外，連接電極 162 與顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 的導線 161 可以使用與掃描線 110 相同的導電膜形成。

[0036] 基板 100 及基板 200 具有可撓性，可以使用如塑膠等的樹脂的基板。作為塑膠基板的一例，可以包含聚對苯二甲酸乙二醇酯（PET）為代表的聚酯、聚醚砜（PES）、聚萘二甲酸乙二醇酯（PEN）、聚碳酸酯（PC）、聚醯胺類合成纖維、聚醚醚酮（PEEK）、聚砜（PSF）、聚醚醯亞胺（PEI）、聚芳酯（PAR）、聚對苯二甲酸丁二醇酯（PBT）、聚醯亞胺、丙烯酸-丁二烯-苯乙烯樹脂、聚氯乙烯、聚丙烯、聚醋酸乙烯、丙烯酸樹脂等。

[0037] 此外，在基板 100 或基板 200 中，一對平面的一者或兩者具有絕緣性，且也可以由對可見光具有透光性的陶瓷層覆蓋。使用樹脂而形成的基板與玻璃基板等相比有對產生損傷的物理衝擊的耐性低的傾向，但是由具有上述特性的陶瓷層覆蓋的基板 100 或基板 200 不但保持對可見光具有透光性而且表面不容易被損傷。陶瓷層較佳為使用如下材料：金屬氧化物、金屬氮化物、金屬碳化物、金屬砷化物、金屬硫化物、矽氧化物或矽碳化物，對可見光具有透光性，並具有絕緣性。特別是，陶瓷層可以使用氧化鈦、氧化鋁、氧化鉻、氧化鎂、氧化鎳、氧化鋯、氮

化矽、氮化鋁、氧氮化鈦、碳化矽、氧氮化矽等。

[0038] 陶瓷層可以藉由使用溶膠-凝膠法、蒸鍍法、CVD 法、濺鍍法等形成。此外，也可以在耐熱性高的基板上使用上述中的任一個方法形成陶瓷層之後，從耐熱性高的基板剝離陶瓷層，將其轉置到基板 100 或基板 200，而在基板上形成陶瓷層。或者，也可以藉由將陶瓷的粒子與氣體一起高速地噴出到基板，而在基板上形成陶瓷層。

[0039]

<像素>

在像素 31 中，在有機樹脂膜 135 上共用電極 115 與像素電極 116 相互面對且夾著絕緣膜 136。共用電極 115 形成為在顯示部 30 中的一個電極，在各像素 31 中，在像素電極 116 與電晶體 35 的連接部形成有開口。像素電極 116 分別形成在每個像素 31 中，各像素 31 中包含的像素電極 116 具有條紋狀的區域。圖 3 顯示在像素電極 116 中設置有狹縫狀的開口部的情況。像素 31 中的液晶元件 36（參照圖 14）包含共用電極 115、像素電極 116 及液晶層 140。因共用電極 115 與像素電極 116 之間產生的電場的作用而改變液晶層 140 的液晶材料的配向。

[0040] 請注意，在共用電極 115 中，也可以在與像素電極 116 重疊的部分形成狹縫狀的開口。

[0041] 此外，像素電極 116 與共用電極 115 隔著絕緣膜 136 重疊的區域形成電容器 C1（參照圖 14）。由此，不需要由在像素 31 中另行形成被稱為輔助電容線的

導線來形成的電容器 C2。換言之，作為液晶元件 36 的儲存電容器，其中設置包含像素電極 116、共用電極 115 及絕緣膜 136 的電容器 C1 ($>0\text{fF}$)，不設置以輔助電容線為電極的電容器 C2。換言之，電容器 C1 的電容值超過 0[fF] ，可以將電容值設定為幾百 $[\text{fF}]$ 左右。另一方面，電容器 C2 的電容值為 0[fF] 。

[0042] 因此，由於不在像素 31 中形成降低開口率的輔助電容線，以與液晶元件 36 並聯的方式附加電容器 C1，所以可以提高開口率。因此，可以實現 50% 以上的開口率，甚至可以實現 60% 以上的開口率。

[0043] 在基板 200 上形成有黑矩陣 210、彩色濾光片 211、保護層 212、配向膜 213。彩色濾光片 211 形成在重疊於像素電極 116 的區域，黑矩陣 210 以覆蓋形成有掃描線 110 及資料線 111 等的無助於顯示的區域。

[0044] 如圖 6 中所示，共用電極 115 電連接於絕緣膜 131 上的導線 117。導線 117 形成在顯示部 30 的外側，導線 117 與圖 2 的導線 161 同樣地電連接於端子部 60 的電極 162。藉由採用這種結構，可以對共用電極 115 從液晶面板 10 的外部施加電位。

[0045] FFS 模式的液晶面板與 IPS 模式的液晶面板相比可以獲得廣視角、高對比，此外，與 IPS 模式相比可以實現低電壓驅動，由此對攜帶式電子裝置的高畫質顯示裝置來說，應用包含氧化物半導體的電晶體是極合適的。此外，FFS 模式的液晶面板由於藉由使像素電極與共用電極

重疊，可以在像素中附加儲存電容器而無需設置儲存電容導線，所以可以提高開口率。

[0046]

<電晶體的製造方法>

以下揭示圖 1 中所示的液晶面板 10 的電路基板的製造方法。

[0047] 首先，參照圖 8A 至圖 8D 及圖 9A 至圖 9C 說明顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 的電晶體的製造方法。圖 8A 至圖 9C 是顯示顯示部 30 的電晶體 35 的製造方法的一個例子的剖面圖，掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 的電晶體都具有相同的結構並同時形成在基板 180 上。

[0048] 如圖 8A 中所示，在基板 180 上形成分離層 174、分離層 174 上的絕緣膜 175、絕緣膜 175 上的形成第一層的導線及電極的導電膜 301。

[0049] 作為基板 180，較佳為使用具有能夠耐受後面的製程的高耐熱性的基板，例如，使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等。

[0050] 分離層 174 可以使用金屬膜、金屬氧化膜或層疊金屬膜和金屬氧化膜而形成的膜。金屬膜和金屬氧化膜既可以是單層，又可以是多個層的疊層結構。此外，除了金屬膜或金屬氧化膜以外，還可以使用金屬氮化物或金屬氧氮化物。分離層 174 可以藉由濺鍍法或電漿 CVD 法

等各種 CVD 法等來形成。

[0051] 作為用於分離層 174 的金屬包含鎢 (W)、鉬 (Mo)、鈦 (Ti)、鉭 (Ta)、鈮 (Nb)、鎳 (Ni)、鈷 (Co)、鋯 (Zr)、鋅 (Zn)、鈳 (Ru)、銠 (Rh)、鈀 (Pd)、銱 (Os)、銱 (Ir) 等。作為分離層 174，除了由上述金屬形成的膜以外，還可以使用含有以上述金屬為主要成分的合金形成的膜、或使用含有上述金屬的化合物來形成的膜。

[0052] 具有金屬膜和金屬氧化膜的層疊的分離層 174 可以藉由在形成基體金屬膜之後使該金屬膜的表面氧化或氮化來形成。特別是，在氧氛圍中或 N_2O 氛圍中對基體金屬膜進行電漿處理或者在氧氛圍中或 N_2O 氛圍中對基體金屬膜進行加熱處理即可。另外，也可以藉由在基體金屬膜上接觸形成氧化矽膜或氧氮化矽膜來進行金屬膜的氧化。另外，可以藉由在基體金屬膜上接觸形成氮氧化矽膜或氮化矽膜來進行氮化。

[0053] 作為進行金屬膜的氧化或氮化的電漿處理，也可以進行如下高密度電漿處理，即電漿密度為 $1 \times 10^{11} \text{cm}^{-3}$ 以上，較佳為 $1 \times 10^{11} \text{cm}^{-3}$ 至 $9 \times 10^{15} \text{cm}^{-3}$ ，並且使用微波（例如，頻率為 2.45GHz）等的高頻。

[0054] 另外，可以藉由使基體金屬膜的表面氧化來形成層疊有金屬膜和金屬氧化膜的分離層 174，但是也可以在形成金屬膜之後另行形成金屬氧化膜。例如，在作為金屬使用鎢的情況下，在藉由濺鍍法或 CVD 法等形成鎢

膜作為基體金屬膜之後，對該鎢膜進行電漿處理。藉由該製程，可以形成相當於金屬膜的鎢膜、以及與該金屬膜接觸且由鎢的氧化物形成的金屬氧化膜。

[0055] 絕緣膜 175 藉由 CVD 法或濺鍍法等使用氧化矽、氮化矽、氧氮化矽或氮氧化矽等絕緣材料形成。

[0056] 設置絕緣膜 175 是爲了防止含有在基板 180 中的 Na 等鹼金屬或鹼土金屬擴散到之後形成的半導體層 120 中而對電晶體等半導體元件的特性造成不良影響。另外，絕緣膜 175 還具有以下作用：防止包含在分離層 174 中的雜質元素擴散到半導體層 120 中，並且在之後的剝離元件層 170 的製程中保護元件層 170。再者，藉由設置絕緣膜 175，容易進行分離層 174 的剝離，或者可以在之後的剝離製程中防止半導體元件或導線破裂或損壞。

[0057] 絕緣膜 175 既可以是單個絕緣膜，或是多個絕緣膜的疊層。在本實施例中，按順序層疊 100nm 厚的氧氮化矽膜、50nm 厚的氮氧化矽膜、100nm 厚的氧氮化矽膜來形成絕緣膜 175，但是各膜的材質、膜厚度及疊層個數不侷限於此。

[0058] 此外，在本實施例中顯示在基板 180 上直接形成分離層 174 的例子，但是爲了提高基板 180 與分離層 174 之間的密接性，也可以在基板 180 與分離層 174 之間形成包含氧化矽、氮化矽、氧氮化矽、氮氧化矽等的絕緣膜。

[0059] 較佳的是，導電膜 301 包含鋁、鈦、鉻、

鈷、鎳、銅、鈮、銦、鋁、鈳、銀、鉍以及鎢中的一種以上的導電材料的膜以單層或兩層以上形成。例如，作為導電膜 301 可以使用在氮化鎢膜上層疊銅膜的膜或鎢單層膜。

[0060] 接著，藉由光微影製程及蝕刻製程形成也作為電晶體的閘極電極的掃描線 110。藉由使用第一光遮罩在導電膜 301 上形成由光阻形成的遮罩（以下稱為光阻遮罩）。對導電膜 301 進行蝕刻形成掃描線 110。然後，去除光阻遮罩（圖 8B）。

[0061] 此外，如圖 7 中所示，電極 171 也與掃描線 110 同時形成。圖 7 是顯示形成在顯示部 30 的外部的導線（電極）的連接結構的一個例子的剖面圖，第一層的電極 171 與第二層的電極 172 藉由電極 173 連接。這種連接結構適用於掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43、引線等。

[0062] 形成絕緣膜 131 覆蓋掃描線 110（第一層中的導線、電極），在絕緣膜 131 上形成三層結構的氧化物半導體膜 311 至 313（圖 8C）。

[0063] 絕緣膜 131 作為形成電晶體 35 的閘極絕緣膜。絕緣膜 131 可使用含有氧化鋁、氧化鎂、氧化矽、氮化矽、氮氧化矽、氮化矽、氧化鎵、氧化鍺、氧化鈮、氧化銦、氧化鋁、氧化釧、氧化鈳、氧化鉛及氧化鉍中的一種以上的絕緣膜以單層或疊層形成。

[0064] 例如，當採用兩層結構的絕緣膜 131 時，可

使用包含第一層為氮化矽膜，第二層為氧化矽膜的多層膜。第二層的氧化矽膜可以是氧氮化矽膜。此外，第一層的氮化矽膜也可以由氮氧化矽膜替代。

[0065] 氧化矽膜較佳為使用缺陷密度小的氧化矽膜。特別是，使用如下氧化矽膜：利用電子自旋共振法（ESR：Electron Spin Resonance）測量的信號中來源於 g 值為 2.001 的信號的自旋的自旋密度為 $3 \times 10^{17} \text{spins/cm}^3$ 以下，較佳為 $5 \times 10^{16} \text{spins/cm}^3$ 以下。氧化矽膜較佳為使用具有過剩氧的氧化矽膜。氮化矽膜使用氫及氨的釋放量少的氮化矽膜。氫及氨的釋放可藉由 TDS（Thermal Desorption Spectroscopy：熱脫附譜分析法）分析進行測量。

[0066] 請注意，氮氧化矽是指氮含量比氧多的絕緣材料，而氧氮化矽是指氧含量比氮多的絕緣材料。

[0067] 三層結構的氧化物半導體膜 311 至 313 形成電晶體中的半導體層 120。雖然，此處形成三層結構的氧化物半導體膜（311 至 313）（圖 8C），但是可以採用單層結構或其它層疊結構。

[0068] 接著，藉由光微影製程及蝕刻製程形成電晶體的半導體層 120。使用第二光遮罩將光阻遮罩形成在氧化物半導體膜 311 上，對氧化物半導體膜 311 至 313 進行蝕刻，來形成半導體層 120。然後，去除光阻遮罩（圖 8D）。

[0069] 作為用於電晶體的半導體層 120 的氧化物半

導體，例如有氧化銦、氧化錫、氧化鋅、In-Zn 類氧化物、Sn-Zn 類氧化物、Al-Zn 類氧化物、Zn-Mg 類氧化物、Sn-Mg 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物、In-Ga-Zn 類氧化物（也稱爲 IGZO）、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、Sn-Ga-Zn 類氧化物、Al-Ga-Zn 類氧化物、Sn-Al-Zn 類氧化物、In-Hf-Zn 類氧化物、In-Zr-Zn 類氧化物、In-Ti-Zn 類氧化物、In-Sc-Zn 類氧化物、In-Y-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物、In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物等。

[0070] 例如，可以使用其原子數比爲 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ 、 $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ 或 $\text{In}:\text{Ga}:\text{Zn}=2:1:3$ 的 In-Ga-Zn 類氧化物或其組成與前述組成接近的氧化物。

[0071] 當形成半導體層 120 的氧化物半導體膜包含多量的氫時，由於氫與氧化物半導體接合而氫的一部分成爲施體，並產生作爲載子的電子。由此，電晶體的臨界電壓向負方向漂移。因此，較佳的是，在形成氧化物半導體膜之後進行脫水處理（脫氫處理），從氧化物半導體膜去

除氫或水分來使氧化物半導體膜中儘量不含有雜質。

[0072] 請注意，有時因對氧化物半導體膜進行脫水處理（脫氫處理）而使氧化物半導體膜的氧減少。因此，較佳的是，爲了填補因對氧化物半導體膜進行脫水處理（脫氫處理）而增加的氧缺陷，進行對氧化物半導體膜添加氧的處理。在本說明書等中，有時將對氧化物半導體膜供應氧的處理稱爲加氧處理，或者，有時將使氧化物半導體膜所包含的氧多於化學計量組成的處理稱爲過氧化處理。

[0073] 像這樣，藉由進行脫水處理（脫氫處理）以從氧化物半導體膜去除氫或水分，並進行加氧處理以填補氧化物半導體膜的氧缺陷，可以得到 i 型（本質）的氧化物半導體膜或無限趨近於 i 型的實質上呈 i 型（本質）的氧化物半導體膜。此外，實質上呈本質是指氧化物半導體膜中的來源於施體的載子極少（近於零），載子密度爲 $1 \times 10^{17}/\text{cm}^3$ 以下、 $1 \times 10^{16}/\text{cm}^3$ 以下、 $1 \times 10^{15}/\text{cm}^3$ 以下、 $1 \times 10^{14}/\text{cm}^3$ 以下或 $1 \times 10^{13}/\text{cm}^3$ 以下。

[0074] 此外，如此，包含 i 型或實質上呈 i 型的氧化物半導體膜的電晶體可以具有極爲優良的關態電流特性。例如，可以使包含氧化物半導體膜的電晶體的處於關閉狀態時的汲極電流在室溫（ 25°C 左右）下爲 $1 \times 10^{-18}\text{A}$ 以下，較佳爲 $1 \times 10^{-21}\text{A}$ 以下，更佳爲 $1 \times 10^{-24}\text{A}$ 以下，或者，在 85°C 下爲 $1 \times 10^{-15}\text{A}$ 以下，較佳爲 $1 \times 10^{-18}\text{A}$ 以下，更佳爲 $1 \times 10^{-21}\text{A}$ 以下。請注意，“電晶體處於關閉狀態”是指：

在採用 n 通道型電晶體的情況下，閘極電壓充分低於臨界電壓的狀態。特別是，在閘極電壓比臨界電壓低 1V 以上、2V 以上或 3V 以上時，電晶體成爲關閉狀態。

[0075] 此外，在 FFS 模式的液晶顯示裝置的情況下，圖 14 中所示的電容器 C1 形成在像素電極 116 與共同電極 115 隔著絕緣膜 136 重疊的區域。由此，當絕緣膜 136 的厚度及相對介電常數不變時，在電容器 C1 中，上述區域的面積越大其電容值越大，而上述區域的面積越小其電容值越小。而且，在本發明的一實施例的液晶顯示裝置中，由於可以使電晶體 35 的關態電流顯著小，所以與將使用矽的電晶體應用於像素的切換元件的液晶顯示裝置相比，可以抑制從電容器 C1 洩露的電荷量。由此，在本發明的一實施例的液晶顯示裝置中，與將使用矽的電晶體應用於像素的切換元件的液晶顯示裝置的情況相比，可以抑制電容器 C1 的電容值，也可以抑制像素電極 116 與共用電極 115 隔著絕緣膜 136 重疊的區域的面積。因此，在本發明的一實施例的液晶顯示裝置中，可以提高像素 31 的穿透率，抑制液晶面板內部的光損失，從而可以減少液晶顯示裝置的耗電量。

[0076] 這裡，以使電晶體的通道主要形成在半導體層 120 中的氧化物半導體膜 312 中的方式設置有氧化物半導體膜 311 至 313。後面說明氧化物半導體膜 311 至 313 的詳細的製造方法。

[0077] 如圖 9A 中所示，在基板 180 整體形成形成第

二層的導線及電極的導電膜 302。導電膜 302 可以與導電膜 301 以相同方式形成。這裡，導電膜 302 為三層結構。第一層、第三層使用鈦膜形成，第二層使用鋁膜形成。鈦膜、鋁膜利用濺鍍法形成。

[0078] 接著，使用第三光遮罩將光阻遮罩形成於導電膜 302 及絕緣膜 131 上。使用該光阻遮罩，對導電膜 302 進行蝕刻，形成連接於半導體層 120 的資料線 111 及電極 112（圖 9B）。資料線 111、電極 112 作為電晶體的源極電極及汲極電極。

[0079] 此外，使用導電膜 302 形成第二層中的如圖 2 中所示的導線 161、如圖 6 中所示的導線 117 及如圖 7 中所示的電極 172 等。圖 6 的導線 117 是用來使共用電極 115 連接於端子部 60 的引線。

[0080] 接著，覆蓋基板 180 整體地形成無機絕緣膜。這裡，形成由的無機材料形成的絕緣膜 132 至 134 層疊（圖 9C）。尤其較佳的是絕緣膜 132 及 133 是氧化物膜，絕緣膜 134 是氮化物絕緣膜。藉由使用氮化物絕緣膜作為絕緣膜 134，可以抑制來自外部的氫及水等雜質進入到電晶體的半導體層。請注意，設置絕緣膜 132 不是必須的。

[0081] 此外，當絕緣膜 132 和絕緣膜 133 中的一者或兩者是氧化物膜時，較佳為含有比化學計量組成多的氧。由此，在防止從氧化物半導體膜 311 至 313 釋放氧的同時使包含在氧過剩區域中的該氧移動到氧化物半導體

膜，從而可以填補氧缺陷。

[0082] 例如，藉由使用利用熱脫附譜分析法（以下稱為 TDS（Thermal Desorption Spectroscopy）分析）測量的氧分子的釋放量為 1.0×10^{18} 分子/cm³ 以上的氧化絕緣膜，可以減少該氧化物半導體膜所包含的氧缺陷。此外，在絕緣膜 132 及絕緣膜 133 中的一者或兩者中，也可以部分地存在有含有超過化學計量組成的氧的區域（氧過剩區域），藉由至少使與包含氧化物半導體膜 311 至 313 的半導體層 120 重疊的區域存在有氧過剩區域，在防止從氧化物半導體膜 311 至 313 釋放氧的同時，將包含在氧過剩區域的氧移動到氧化物半導體膜 311 至 313，從而可以填補氧缺陷。

[0083] 當絕緣膜 133 是包含比化學計量組成多的氧的氧化物膜時，絕緣膜 132 較佳的是使氧透過的氧化物膜。從外部進入到絕緣膜 132 的氧的一部分殘留在絕緣膜 132 中。另外，有時原先包含在絕緣膜 132 中的氧從絕緣膜 132 釋放到外部。由此，絕緣膜 132 較佳的是具有較大氧擴散係數的氧化絕緣膜。

[0084] 可以將絕緣膜 132 的厚度設定為 5nm 以上且 150nm 以下，較佳為 5nm 以上且 50nm 以下，更佳為 10nm 以上且 30nm 以下。可以將絕緣膜 131 的厚度設定為 30nm 以上且 500nm 以下，較佳為 150nm 以上且 400nm 以下。

[0085] 當絕緣膜 134 為氮化物絕緣膜時，絕緣膜 132

和絕緣膜 133 中的一者或兩者較佳為對氮具有阻擋性的絕緣膜。例如，藉由形成為緻密的氧化物絕緣膜可以使其對氮具有阻擋性，明確地說，在以 25°C 使用 0.5wt% 的氫氟酸時的蝕刻速度較佳為 10nm/分以下。

[0086] 另外，當絕緣膜 132 及絕緣膜 133 中的一者或兩者是氮化矽或氮氧化矽等含有氮的氧化絕緣膜時，藉由 SIMS (Secondary Ion Mass Spectrometry: 二次離子質譜分析法) 測量出的氮濃度為 SIMS 偵測下限以上且小於 $3 \times 10^{20} \text{atoms/cm}^3$ ，較佳為 $1 \times 10^{18} \text{atoms/cm}^3$ 以上且 $1 \times 10^{20} \text{atoms/cm}^3$ 以下。由此，可以減少向電晶體 35 中包括的由氧化物半導體形成的半導體層 120 的氮的移動量。另外，這樣可以減少含有氮的氧化絕緣膜本身的缺陷量。

[0087] 絕緣膜 132 可以以如下條件下形成：將安置在 PE-CVD 設備的進行了真空排氣的處理室內的基板的溫度保持為 180°C 以上且 400°C 以下，較佳為 200°C 以上且 370°C 以下，將原料氣體的含有矽的沉積氣體及氧化氣體導入處理室並將處理室內的壓力設定為 20Pa 以上且 250Pa 以下，較佳為設定為 40Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應高頻功率。

[0088] 作為包含矽的沉積氣體的典型例子，包含矽烷、乙矽烷、丙矽烷及氟化矽烷等。作為氧化氣體，可以包含氧、臭氧、一氧化二氮及二氧化氮等。

[0089] 作為絕緣膜 134，可以設置氫含量少的氮化物絕緣膜。該氮化物絕緣膜例如是利用 TDS 分析測量出的

氫分子的釋放量小於 $5.0 \times 10^{21} \text{ molecules/cm}^3$ ，較佳為小於 $3.0 \times 10^{21} \text{ molecules/cm}^3$ ，更佳為小於 $1.0 \times 10^{21} \text{ molecules/cm}^3$ 的氮化物絕緣膜。

[0090] 絕緣膜 134 的厚度為具有抑制來自外部的氫及水等雜質侵入到電晶體的功能的厚度。例如，將絕緣膜 134 的厚度設定為 50nm 以上且 200nm 以下即可。此外，該厚度較佳為 50nm 以上且 150nm 以下，更佳為 50nm 以上且 100nm 以下。

[0091] 絕緣膜 132 至 134 可以利用 PE-CVD 法或濺鍍法等各種成膜方法形成。此外，絕緣膜 132 至 134 較佳的是在真空中連續地形成。由此，可以抑制雜質混入到絕緣膜 132、絕緣膜 133 及絕緣膜 134 的每一個的介面。當用於絕緣膜 132 及絕緣膜 133 的材料具有同種組成時，有時絕緣膜 132 與絕緣膜 133 的介面不明確。

[0092] 例如，當作為絕緣膜 132 利用 PE-CVD 法形成氧化矽膜或氧氮化矽膜時，可以以下述成膜條件形成：將基板的溫度保持為 180°C 以上且 400°C 以下，較佳為 200°C 以上且 370°C 以下，將原料氣體的含有矽的沉積氣體及氧化氣體導入處理室並將處理室內的壓力設定為 20Pa 以上且 250Pa 以下，較佳為設定為 40Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應高頻功率。

[0093] 作為包含矽的沉積氣體的例子，可包括矽烷、乙矽烷、丙矽烷、氟化矽烷等。作為氧化氣體的例子，可以包括氧、臭氧、一氧化二氮、二氧化氮等。

[0094] 另外，藉由將氧化氣體量設定為含有矽的沉積氣體的 100 倍以上，可以減少包含在絕緣膜 132 中的氫含量，並可以減少包含在絕緣膜 132 中的懸空鍵。由於有時從絕緣膜 133 移動出來的氧被絕緣膜 132 中的懸空鍵俘獲，當絕緣膜 132 中的懸空鍵減少時，可以使包含於絕緣膜 133 中的氧效率好地移動至半導體層 120 中，從而可以填補半導體層 120 中的氧缺陷。其結果是，可以減少混入半導體層 120 的氫量，並可以減少包含在氧化物半導體膜中的氧缺陷。

[0095] 當作爲絕緣膜 133 利用 PE-CVD 設備形成氧化矽膜或氧氮化矽膜時，藉由採用如下條件，可以提高絕緣膜 133 的氧濃度。絕緣膜 133 及絕緣膜 131 的原料氣體與絕緣膜 132 相似。

[0096] 將基板的溫度保持爲 180°C 以上且 260°C 以下，較佳爲 180°C 以上且 230°C 以下，將原料氣體導入處理室並將處理室內的壓力設定爲 100Pa 以上且 250Pa 以下，較佳爲 100Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應 $0.17\text{W}/\text{cm}^2$ 以上且 $0.5\text{W}/\text{cm}^2$ 以下，較佳爲 $0.25\text{W}/\text{cm}^2$ 以上且 $0.35\text{W}/\text{cm}^2$ 以下的高頻功率。

[0097] 由於當形成絕緣膜 133 時，供應具有上述功率密度的高頻功率，因此電漿中的原料氣體的分解效率提高，氧自由基增加，且原料氣體的氧化進展，所以絕緣膜 133 中的氧含量多於化學計量組成。然而，在基板溫度是上述溫度的情況下，由於矽與氧的接合力低，因此因加熱

而氧的一部分釋放。其結果是，可以形成包含比滿足化學計量組成的氧多的氧且藉由加熱氧的一部分釋放的氧化絕緣膜。此外，在半導體層 120 上設置有絕緣膜 132。由此，在形成絕緣膜 133 的製程中，絕緣膜 132 作為半導體層 120 的保護膜。其結果是，即使使用具有高功率密度的高頻功率形成絕緣膜 133，對半導體層 120 的損傷不顯著。

[0098] 絕緣膜 133 的厚度增加，加熱釋放大量的氧的量，所以絕緣膜 133 的厚度較佳的是比絕緣膜 132 的厚度厚。藉由設置絕緣膜 132，即使使絕緣膜 133 的厚度厚也可以獲得良好的覆蓋性。

[0099] 例如，絕緣膜 134 利用 PE-CVD 設備形成含氫量少的氮化矽膜時的情況，可以採用如下條件形成絕緣膜 134：將基板的溫度保持為 80°C 以上且 400°C 以下，較佳為 200°C 以上且 370°C 以下，將原料氣體導入處理室並將處理室內的壓力設定為 100Pa 以上且 250Pa 以下，較佳為設定為 100Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應高頻功率。

[0100] 作為絕緣膜 134 的原料氣體，較佳為使用含有矽的沉積氣體、氮及氫。作為包含矽的沉積氣體的典型例子，可以包括矽烷、乙矽烷、丙矽烷、氟化矽烷等。此外，氮的流量為氫的流量的 5 倍以上且 50 倍以下，較佳為 10 倍以上且 50 倍以下。此外，藉由作為原料氣體使用氫，可以促進含有矽的沉積氣體及氮的分解。這是因為如

下緣故：氮因電漿能或熱能而離解，離解時產生的能量有助於含有矽的沉積氣體分子的接合及氮分子的接合的分解。由此，可以形成含氫量少且能夠抑制來自外部的氫或水等雜質的侵入的氮化矽膜。

[0101] 較佳的是至少在形成絕緣膜 133 之後進行加熱處理，將包含在絕緣膜 132 或絕緣膜 133 中的過剩氧移動到半導體層 120，以填補半導體層 120 的氧缺陷。加熱處理兼用作半導體層 120 的脫水化或脫氫化的加熱處理。

[0102] 藉由上述製程，可以製造液晶面板的像素 31 及掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 的電晶體。

[0103]

<像素電極及共用電極的製造>

接著，參照圖 3、圖 4、圖 5 及圖 6 的元件層 170 說明在像素 31 中製造像素電極 116 及共用電極 115 的步驟。

[0104] 形成有機樹脂膜 135 以覆蓋電晶體。有機樹脂膜 135 是共用電極 115 及像素電極 116 的基底膜，形成為用來減少因電晶體、導線等而產生的凹凸的平坦化膜。有機樹脂膜 135 可以使用丙烯酸樹脂、聚醯亞胺樹脂等。

[0105] 使用第四光遮罩在有機樹脂膜 135 上形成光阻遮罩。藉由使用該光阻遮罩的蝕刻製程，形成穿過由無機材料形成的絕緣膜 131 至 134 及有機樹脂膜 135 的接觸孔。這裡所形成的接觸孔用來連接絕緣膜 131 上的第二層

的導線或電極與形成在有機樹脂膜 135 上的電極。例如，也形成用來連接共用電極 115 與絕緣膜 131 上的導線 117 的接觸孔等（參照圖 6）。

[0106] 此外，雖然需要增加一個光遮罩，但也可以分別準備用以在有機樹脂膜 135 中形成接觸孔的光遮罩及用以在絕緣膜 131 至 134 中形成接觸孔的光遮罩。

[0107] 接著，在有機樹脂膜 135 上形成透明導電膜。使用第五光遮罩在該透明導電膜上形成光阻遮罩。使用該光阻遮罩對透明導電膜進行蝕刻，以形成共用電極 115。再者，使用透明導電膜形成圖 2 中所示的端子部 60 中的電極 162、圖 7 中的電極 173 等。

[0108] 如圖 7 中所示，藉由第三層的電極 173，第一層的電極 171 與第二層的電極 172 相互連接。

[0109] 藉由如圖 7 中所示電極 171 與電極 172 由第三層的電極 173 相互連接的情況，與使電極 171 與電極 172 直接相互連接的連接部的情況相比，可以減少一個光遮罩。這是因為為了形成使電極 171 與電極 172 直接相互連接的連接部，在形成導電膜 302 之前，於在絕緣膜 131 中形成接觸孔而需使用的光遮罩。另一方面，在圖 7 中的連接部的製造中，不需要該光遮罩。

[0110] 形成絕緣膜 136 覆蓋基板 180 的整體區域以覆蓋共用電極 115。該絕緣膜 136 作為防止來自外部的水等雜質的侵入的鈍化膜形成。此外，絕緣膜 136 形成在共用電極 115 與像素電極 116 重疊的區域中的電容器的

電介質。絕緣膜 136 與絕緣膜 134 同樣地較佳為氮化物或氮氧化物絕緣膜，例如，可形成氮化矽膜、氮氧化矽膜。

[0111] 使用第六光遮罩在絕緣膜 136 上形成光阻遮罩。藉由使用該光阻遮罩的蝕刻，對絕緣膜 136 進行蝕刻，至少形成到達電極 112 的接觸孔。

[0112] 在絕緣膜 136 上形成透明導電膜。使用第七光遮罩在透明導電膜上形成光阻遮罩。使用該光阻遮罩對透明導電膜進行蝕刻，來形成像素電極 116。像素電極 116 連接於電極 112。

[0113] 作為形成共用電極 115 及像素電極 116 的透明導電膜，可以使用包括如下氧化物的膜：含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、添加有氧化矽的銦錫氧化物等。

[0114]

<彩色濾光片、黑矩陣的製造>

這裡，黑矩陣 210、彩色濾光片 211、保護層 212、間隔物 141 形成於基板 200 上。黑矩陣 210、彩色濾光片 211 可形成在基板 180 上。例如，在保護層 212 上塗敷感光硬化性樹脂劑，經過第八光遮罩曝光樹脂劑，進行顯影處理可形成間隔物 141。請注意，間隔物 141 也可以設置在基板 180 一側。

[0115]

<單元製程>

以下說明單元製程。將形成有顯示部 30、掃描線驅動電路 41、掃描線驅動電路 42、資料線驅動電路 43 及端子部 60 的元件層 170 轉置到基板 100（以下稱為電路基板 100），在封入液晶材料的狀態下將電路基板 100 與形成有彩色濾光片 211 等的基板 200（以下稱為彩色濾光片基板 200）貼合，來製造液晶面板 10。

[0116] 因水的侵入而使包含氧化物半導體的電晶體的例如臨界電壓變動等的可靠性降低。於是，如上所述，在電路基板 100 的製程中，較佳為進行連續成膜並移除氧化物半導體的雜質（高度純化處理），例如由熱處理脫氫。由此，在單元製程中，較佳的是不使雜質尤其是水分進入液晶面板內部。液晶面板由於液晶材料的存在，要如有機 EL 面板那樣將乾燥劑等配置在其內部是很困難的，由此較佳的是在單元製程中不使水分進入液晶面板內部。此外，有機樹脂膜由於與無機絕緣膜相比吸濕性更高，所以在有機樹脂膜 135 的形成至單元製程之間，水的濃度容易上升。若在電路基板 100 或彩色濾光片基板 200 含有很多水分的狀態下進行單元製程，則導致液晶面板的可靠性降低。

[0117] 如上所述，在單元製程中，進行從形成有元件層 170 的基板 180 或彩色濾光片基板 200 去除水分的乾燥處理，以在水分不再附著的環境下製造液晶面板。例如，單元製程在氣密性高的處理室中進行。此外，進行從電路基板 100 及彩色濾光片基板 200 去除水分的 100℃ 以

上的加熱處理。以下說明單元製程的詳細內容。

[0118]

<配向膜的形成>

在基板 180 及彩色濾光片基板 200 上分別製造配向膜 137 及配向膜 213。在對基板 180 進行洗滌之後，藉由印刷法等將用於形成配向膜 137 的聚醯亞胺樹脂塗敷在基板 180 表面上，並進行焙燒來形成配向膜 137。藉由摩擦或光照射對配向膜 137 進行配向處理。在彩色濾光片基板 200 上也同樣地形成配向膜 213。上述製程可以在大氣氛圍下進行，但是此後的製程在氣密性高的處理室內不暴露於大氣地進行。將各處理室的露點溫度設定為 -60°C 以下，較佳為 -75°C 以下。例如，露點設定為 -60°C 至 -80°C 左右。

[0119] 就是說，在基板 180 及基板 200 的內側形成所有構件之後，直到單元製程結束，基板 180 及彩色濾光片基板 200 始終置於露點溫度為 -60°C 的水分極少的氛圍下。此外，當基板的傳送時等不使處理室內處於減壓狀態時，使氛圍為氮或氬等惰性氛圍。

[0120]

<乾燥處理>

對基板 180 及彩色濾光片基板 200 進行乾燥處理。作為乾燥處理在減壓下進行熱處理。將加熱溫度設定為 100°C 以上，較佳為 150°C 以上。此外，減壓狀態較佳為 1Pa 以下，更佳為 10^{-4}Pa 以下。例如，將處理室的壓力設定為

$1 \times 10^{-5} \text{ Pa}$ 。

[0121] 請注意，在上述乾燥處理的加熱處理中，實施者可以考慮用於基板 180 的材料的耐熱性及減壓狀態下的氣壓適當地決定加熱溫度的上限。例如，基板 180 使用丙烯酸類有機樹脂時，較佳的是將加熱溫度的上限設定為 180°C 至 250°C 左右。此外，例如，基板 180 使用聚醯亞胺類有機樹脂時，較佳的是將加熱溫度的上限設定為 250°C 至 300°C 左右。

[0122]

<元件層的轉置>

接著，參照圖 21A 至圖 21C 及圖 22 說明將形成在基板 180 上的元件層 170 轉置到具有可撓性的基板 100 上的步驟。在本實施例中說明作為元件層 170 的轉置採用如下方法：在具有耐熱性的基板 180 與元件層 170 之間設置包括金屬氧化膜的分離層 174，由結晶使該金屬氧化膜晶化脆弱化，從而剝離元件層 170。請注意，除了上述方法以外，作為元件層 170 的轉置也可以採用各種方法，例如：在基板 180 與元件層 170 之間設置含有氫的非晶矽膜，藉由雷射的照射或蝕刻去除該非晶矽膜來剝離元件層 170 的方法；或是藉由機械性地去除基板 180，從基板 180 分開元件層 170 的方法。

[0123] 首先，如圖 21A 中所示，在元件層 170 的與基板 180 相反一側使用黏合劑 185 黏合支撐基板 181。作為支撐基板 181 可以使用玻璃基板、石英基板、藍寶石基

板、陶瓷基板、金屬基板等。此外，作為黏合劑 185 使用在後面的製程中能夠從元件層 170 剝離的材料。例如，作為黏合劑 185 可使用藉由紫外線等的照射能夠剝離的黏合劑。

[0124] 接著，如圖 21B 中所示，將元件層 170 及支撐基板 181 從基板 180 剝離。在本實施例中，使用物理力量從基板 180 剝離元件層 170 及支撐基板 181。可使部分的剝離層 174 殘留在元件層 170 上而不完全移除。作為上述剝離處理，例如可以採用使用人的手或鉗子來剝離的處理或使滾子轉動來進行分離的處理。

[0125] 接著，如圖 21C 中所示，在元件層 170 的因上述剝離而露出的表面使用黏合劑 183 黏合基板 100。

[0126] 基板 100 如上所述具有可撓性，可以使用例如塑膠等樹脂的基板。

[0127] 作為黏合劑 183 使用能夠貼合基板 100 與元件層 170 的材料。作為黏合劑 183，例如可以使用反應性固化黏合劑、熱固性黏合劑、紫外線硬化型黏合劑等光固化黏合劑以及厭氧黏合劑等各種固化黏合劑。

[0128] 接著，去除支撐基板 181 及黏合劑 185（圖 22）。

[0129]

<密封材料塗敷、液晶滴落>

接著，對用來密封液晶材料的彩色濾光片基板 200 塗敷密封材料。這裡，塗敷用於液晶滴落法（ODF）的紫外

線硬化型密封材料。接著，在由彩色濾光片基板 200 的密封材料圍繞的區域滴落液晶材料。上述步驟在氮氛圍下進行。

[0130]

<貼合製程>

接著，在用於貼合的處理室中傳送電路基板 100 及彩色濾光片基板 200。處理室內的氛圍為 0.1Pa 以上且 20kPa 以下，較佳為 1Pa 以上且 100Pa 以下的減壓狀態，將電路基板 100 與彩色濾光片基板 200 貼合。然後，將彼此貼合的電路基板 100 與彩色濾光片基板 200 移動到其它處理室，在此照射紫外線使密封材料固化，以完成密封構件 215。上述步驟在氮氛圍下進行。

[0131] 藉由上述單元製程，可以製造在電路基板 100 與彩色濾光片基板 200 之間密封有液晶層 140 的液晶面板。藉由進行電路基板 100 及彩色濾光片基板 200 的乾燥處理（加熱處理）以及用來維持這些基板的乾燥狀態的氛圍控制，可以抑制因水分發生的液晶面板的劣化。在例子 1 中說明該部分。

[0132] 因此，根據本實施例，可以降低對底板（電路基板 100）包含氧化物半導體的液晶顯示裝置的因水分發生的劣化。由此，可以提供高可靠性的包含氧化物半導體的液晶顯示裝置。

[0133] 此外，藉由組合 FFS 模式的像素結構與包含結晶氧化物半導體膜的電晶體，可以提供高可靠性、高畫

質、低耗電量的液晶顯示裝置。

[0134] 因此，可以提供像素的開口率為 50%以上（較佳為 60%以上）、解析度為 300dpi 以上的 FFS 模式的液晶顯示裝置。例如，圖 29 顯示使用氧化物半導體電晶體製造的液晶面板的規格的一個例子。

[0135] 本實施例可以與其它實施例適當地組合而實施。

[0136]

實施例 2

接著，詳細說明形成半導體層 120 的氧化物半導體膜。

[0137] 形成半導體層 120 的氧化物半導體膜大致分為單晶氧化物半導體膜和非單晶氧化物半導體膜。非單晶氧化物半導體膜包括非晶氧化物半導體膜、微晶氧化物半導體膜、多晶氧化物半導體膜及 CAAC-OS (C-Axis Aligned Crystalline Oxide Semiconductor: c 軸配向結晶氧化物半導體) 膜等。

[0138] 非晶氧化物半導體膜具有無序的原子排列並不具有結晶成分。其典型例子是在微小區域中也不具有結晶部而膜整體具有完全的非晶結構的氧化物半導體膜。

[0139] 微晶氧化物半導體膜例如包括 1nm 以上且小於 10nm 的尺寸的微晶（也稱為奈米晶體）。因此，微晶氧化物半導體膜的原子排列的有序度比非晶氧化物半導體膜高。因此，微晶氧化物半導體膜的缺陷態密度低於非晶

氧化物半導體膜。

[0140] CAAC-OS 膜是包含多個結晶部的氧化物半導體膜之一，大部分的結晶部的尺寸為能夠容納在一邊短於 100nm 的立方體內的尺寸。因此，有時包括在 CAAC-OS 膜中的結晶部的尺寸為能夠容納在一邊短於 10nm、短於 5nm 或短於 3nm 的立方體內的尺寸。CAAC-OS 膜的缺陷態密度低於微晶氧化物半導體膜。下面對 CAAC-OS 膜進行詳細的說明。

[0141] 在 CAAC-OS 膜的穿透式電子顯微鏡 (TEM: Transmission Electron Microscope) 影像中，觀察不到結晶部與結晶部之間的明確的邊界，即晶界 (grain boundary)。因此，在 CAAC-OS 膜中，不容易發生起因於晶界的電子遷移率的降低。

[0142] 根據從實質上平行於樣本面的方向觀察的 CAAC-OS 膜的 TEM 影像 (剖面 TEM 影像) 可知在結晶部中金屬原子排列為層狀。各金屬原子層具有反應形成 CAAC-OS 膜的面 (此後，形成 CAAC-OS 膜的面稱為形成面) 或 CAAC-OS 膜的頂面的凸凹的形狀並以平行於 CAAC-OS 膜的形成面或頂面的方式排列。

[0143] 在本說明書中，“平行”是指兩條直線形成的角度為 -10° 以上且 10° 以下，因此也包括角度為 -5° 以上且 5° 以下的情況。另外，“垂直”是指兩條直線形成的角度為 80° 以上且 100° 以下，因此也包括角度為 85° 以上且 95° 以下的情況。

[0144] 另一方面，根據從實質上垂直於樣本面的方向觀察的 CAAC-OS 膜的 TEM 影像（平面 TEM 影像）可知在結晶部中金屬原子排列為三角形狀或六角形狀。但是，在不同的結晶部之間金屬原子的排列沒有規律性。

[0145] 由剖面 TEM 影像及平面 TEM 影像可知，CAAC-OS 膜的結晶部具有配向性。

[0146] 使用 X 射線繞射（XRD：X-Ray Diffraction）裝置對 CAAC-OS 膜進行結構分析。例如，當利用 out-of-plane 法分析包括 InGaZnO_4 的結晶的 CAAC-OS 膜時，在繞射角（ 2θ ）為 31° 附近時常出現峰值。由於該峰值來源於 InGaZnO_4 結晶的（009）面，由此可知 CAAC-OS 膜中的結晶具有 c 軸配向性，並且 c 軸朝向實質上垂直於 CAAC-OS 膜的形成面或頂面的方向。

[0147] 另一方面，當利用從實質上垂直於 c 軸的方向使 X 線入射到樣本的 in-plane 法分析 CAAC-OS 膜時，在 2θ 為 56° 附近時常出現峰值。該峰值來源於 InGaZnO_4 結晶的（110）面。在此，將 2θ 固定為 56° 附近並在以樣本面的法線向量為軸（ ϕ 軸）旋轉樣本的條件下進行分析（ ϕ 掃描）。當該樣本是 InGaZnO_4 的單晶氧化物半導體膜時，出現六個峰值。該六個峰值來源於相等於（110）面的結晶面。另一方面，當該樣本是 CAAC-OS 膜時，即使在將 2θ 固定為 56° 附近的狀態下進行 ϕ 掃描也不能觀察到明確的峰值。

[0148] 由上述結果可知，在具有 c 軸配向的 CAAC-

OS 膜中，雖然 a 軸及 b 軸的方向在結晶部之間不同，但是 c 軸都朝向平行於形成面或頂面的法線向量的方向。因此，在上述剖面 TEM 影像中觀察到的排列為層狀的各金屬原子層相應於與結晶的 a-b 面平行的面。

[0149] 請注意，結晶部在形成 CAAC-OS 膜或進行加熱處理等晶化處理時形成。如上所述，結晶的 c 軸朝向平行於 CAAC-OS 膜的 formed 面或頂面的法線向量的方向。由此，例如，當 CAAC-OS 膜的形狀因蝕刻等而發生改變時，結晶的 c 軸不一定平行於 CAAC-OS 膜的 formed 面或頂面的法線向量。

[0150] 此外，CAAC-OS 膜中的晶化度不一定均勻。例如，當 CAAC-OS 膜的結晶部是由 CAAC-OS 膜的頂面附近的結晶成長而形成時，有時頂面附近的晶化度高於 formed 面附近的晶化度。另外，當對 CAAC-OS 膜添加雜質時，被添加了雜質的區域的晶化度改變，所以有時 CAAC-OS 膜中的晶化度依區域而不同。

[0151] 請注意，在藉由 out-of-plane 法分析包括 InGaZnO_4 結晶的 CAAC-OS 膜的情況下，除了 2θ 為 31° 附近的峰值之外，有時還在 2θ 為 36° 附近觀察到峰值。 2θ 為 36° 附近的峰值意味著不具有 c 軸配向的結晶包含在 CAAC-OS 膜的一部分中。較佳的是，在 CAAC-OS 膜中，在 2θ 為 31° 附近出現峰值並在 2θ 為 36° 附近不出現峰值。

[0152] 在使用 CAAC-OS 膜的電晶體中，起因於可見光或紫外光的照射的電子特性的變動小。因此，該電晶體

具有高可靠性。

[0153] 請注意，氧化物半導體膜例如可以是包括非晶氧化物半導體膜、微晶氧化物半導體膜和 CAAC-OS 膜中的兩種以上的疊層膜。

[0154] 另外，爲了形成 CAAC-OS 膜，較佳爲採用如下條件。

[0155] 藉由增高沉積時的基板溫度，當發生到達基板的平板狀的濺鍍粒子的遷移時，使濺鍍粒子的平坦的面附著到基板。此時，藉由使濺鍍粒子帶正電，使濺鍍粒子互相排斥地附著到基板，由此可以形成厚度均勻的 CAAC-OS 膜，而不使濺鍍粒子不均勻地重疊。特別是，較佳的是在將基板溫度設定爲 100℃ 以上且 740℃ 以下，較佳爲 200℃ 以上且 500℃ 以下的狀態下進行成膜。

[0156] 此外，藉由減少成膜時的雜質的混入，可以抑制雜質所導致的結晶態的損壞。例如，降低存在於成膜室內的雜質（氫、水、二氧化碳及氮等）的濃度即可。另外，可以降低成膜氣體中的雜質濃度。特別是，使用露點爲 -80℃ 以下，較佳爲 -100℃ 以下的成膜氣體。

[0157] 另外，較佳的是，藉由增高成膜氣體中的氧比例並對輸入功率進行最優化，以減輕成膜時的電漿損傷。將成膜氣體中的氧比例設定爲 30vol.% 以上，較佳爲 100vol.%。

[0158] 也可以在形成 CAAC-OS 膜之後進行加熱處理。將加熱處理的溫度設定爲 100℃ 以上且 740℃ 以下，

較佳為 200°C 以上且 500°C 以下。另外，將加熱處理的時間設定為 1 分鐘以上且 24 小時以下，較佳為 6 分鐘以上且 4 小時以下。加熱處理可以在惰性氛圍或氧化性氛圍中進行。較佳的是，先在惰性氛圍中進行加熱處理，然後在氧化性氛圍中進行加熱處理。藉由在惰性氛圍中進行加熱處理，可以在短時間內降低 CAAC-OS 膜的雜質濃度。另一方面，由於在惰性氛圍中進行加熱處理，有可能導致在 CAAC-OS 膜中形成氧缺陷。在此情況下，藉由在氧化性氛圍中進行加熱處理，可以減少該氧缺陷。另外，藉由進行加熱處理，可以進一步提高 CAAC-OS 膜的結晶性。另外，也可以在 1000Pa 以下、100Pa 以下、10Pa 以下或 1Pa 以下的減壓下進行加熱處理。藉由在減壓下進行加熱處理，可以在更短時間內降低 CAAC-OS 膜的雜質濃度。

[0159] 此外，氧化物半導體膜 311 含有氧化物半導體膜 312 含有的元素中的一種以上，並是傳導帶下端的能量為比氧化物半導體膜 312 近於真空能階 0.05eV 以上、0.07eV 以上、0.1eV 以上或 0.15eV 以上且 2eV 以下、1eV 以下、0.5eV 以下或 0.4eV 以下的氧化物膜。此外，當氧化物半導體膜 312 至少包含銦時載子遷移率變高，所以是較佳的。此時，當對電晶體的閘極電極（掃描線 110）施加電場時，在半導體層 120 中的傳導帶下端的能量小的氧化物半導體膜 312 中形成通道。即，藉由在氧化物半導體膜 312 與閘極絕緣膜（絕緣膜 131）之間具有氧化物半導體膜 311，可以將電晶體的通道形成在不接觸於絕緣膜

131 的氧化物半導體膜 312。此外，由於含有氧化物半導體膜 312 含有的元素中的一種以上的氧化物半導體膜 311，在氧化物半導體膜 312 與氧化物半導體膜 311 之間的介面不容易發生介面散射。因此，由於在該介面不阻礙載子的移動，所以電晶體的場效移動率提高。

[0160] 氧化物半導體膜 311 例如可使用含有鋁、矽、鈦、鎵、銻、鉍、鉛、錫、釧、銻或鉛高於氧化物半導體膜 312 的原子數比的氧化物膜。特別是，作為氧化物半導體膜 311，使用含有 1.5 倍以上，較佳為 2 倍以上，更佳為 3 倍以上的高於氧化物半導體膜 312 的上述元素的氧化物膜。由於上述元素與氧強固地接合，所以具有抑制氧缺陷產生在氧化物膜中的功能。即，氧化物半導體膜 311 是與氧化物半導體膜 312 相比不容易產生氧缺陷的氧化物膜。

[0161] 或者，當每個氧化物半導體膜 312 及氧化物半導體膜 311 是 In-M-Zn 氧化物時，氧化物半導體膜 311 含有的 In、M 及 Zn 的原子數比為 $\text{In} : \text{M} : \text{Zn} = x_1 : y_1 : z_1$ ，氧化物半導體膜 312 含有的 In、M 及 Zn 的原子數比為 $\text{In} : \text{M} : \text{Zn} = x_2 : y_2 : z_2$ ， y_1/x_1 必須比 y_2/x_2 大。此外，元素 M 是與 In 相比與氧的接合力強的金屬元素，例如可以提供 Al、Ti、Ga、Y、Zr、Sn、La、Ce、Nd 或 Hf 等。較佳為選擇 y_1/x_1 比 y_2/x_2 大 1.5 倍以上的氧化物半導體膜 311 及氧化物半導體膜 312。更佳地選擇 y_1/x_1 比 y_2/x_2 大 2 倍以上的氧化物半導體膜 311 及氧化物半導體膜 312。

進一步較佳為選擇 y_1/x_1 比 y_2/x_2 大 3 倍以上的氧化物半導體膜 311 及氧化物半導體膜 312。

[0162] 將氧化物半導體膜 311 的厚度設定為 3nm 以上且 100nm 以下，較佳為 3nm 以上且 50nm 以下。將氧化物半導體膜 312 的厚度設定為 3nm 以上且 200nm 以下，較佳為 3nm 以上且 100nm 以下，更佳為 3nm 以上且 50nm 以下。

[0163] 此外，氧化物半導體膜 313 是含有氧化物半導體膜 312 含有的元素中的一種以上的氧化物膜。氧化物半導體膜 313 的傳導帶下端的能量為比氧化物半導體膜 312 近於真空能階 0.05eV 以上、0.07eV 以上、0.1eV 以上或 0.15eV 以上且 2eV 以下、1eV 以下、0.5eV 以下或 0.4eV 以下。由於氧化物半導體膜 313 含有氧化物半導體膜 312 含有的元素中的一種以上，所以不容易在氧化物半導體膜 312 與氧化物半導體膜 313 之間的介面形成介面能階。當該介面具有介面能階時，有時形成以該介面為通道的臨界電壓不同的第二電晶體，電晶體的表現的臨界電壓變動。因此，藉由設置氧化物半導體膜 313，可以降低電晶體的臨界電壓等電子特性的不均勻。

[0164] 氧化物半導體膜 313 例如可使用含有鋁、矽、鈦、鎳、鎳、鎳、鎳、鎳、鎳、鎳、鎳、鎳或鎳的高於氧化物半導體膜 312 的原子數比的氧化物膜。特別是，作為氧化物半導體膜 313，使用含有 1.5 倍以上，較佳為 2 倍以上，更佳為 3 倍以上的高於氧化物半導體膜 312 的上述

元素的氧化物膜。由於上述元素與氧強固地接合，所以具有抑制氧缺陷產生在氧化物膜中的功能。即，氧化物半導體膜 313 是與氧化物半導體膜 312 相比不容易產生氧缺陷的氧化物膜。

[0165] 或者，當每個氧化物半導體膜 312 及氧化物半導體膜 313 是 In-M-Zn 氧化物時，氧化物半導體膜 312 含有的 In、M 及 Zn 的原子數比為 $\text{In} : \text{M} : \text{Zn} = x_2 : y_2 : z_2$ ，氧化物半導體膜 313 含有的 In、M 及 Zn 的原子數比為 $\text{In} : \text{M} : \text{Zn} = x_3 : y_3 : z_3$ ， y_3/x_3 必須比 y_2/x_2 大。此外，元素 M 是與 In 相比與氧的接合力強的金屬元素，例如，可以提供 Al、Ti、Ga、Y、Zr、Sn、La、Ce、Nd 或 Hf 等。較佳為選擇 y_3/x_3 比 y_2/x_2 大 1.5 倍以上的氧化物半導體膜 312 及氧化物半導體膜 313。更佳地選擇 y_3/x_3 比 y_2/x_2 大 2 倍以上的氧化物半導體膜 312 及氧化物半導體膜 313。進一步較佳為選擇 y_3/x_3 比 y_2/x_2 大 3 倍以上的氧化物半導體膜 312 及氧化物半導體膜 313。此外，在氧化物半導體膜 312 中，當 y_2 為 x_2 以上時可以對電晶體賦予穩定的電子特性，所以是較佳的。請注意，當 y_2 為 x_2 的 3 倍以上時，電晶體的場效移動率下降，所以較佳的是 y_2 為 x_2 以上且小於 x_2 的 3 倍。

[0166] 將氧化物半導體膜 313 的厚度設定為 3nm 以上且 100nm 以下，較佳為 3nm 以上且 50nm 以下。

[0167] 在三層結構的半導體層 120 中，氧化物半導體膜 311、氧化物半導體膜 312 及氧化物半導體膜 313 為

利用 TEM 確認不到明確的結晶部的結構或晶體。較佳的是，氧化物半導體膜 311 為利用 TEM 確認不到明確的結晶部的結構，氧化物半導體膜 312 為晶體，氧化物半導體膜 313 為利用 TEM 確認不到明確的結晶部的結構或晶體。由於形成通道的氧化物半導體膜 312 為晶體，所以可以對電晶體賦予穩定的電子特性。

[0168] 此外，通道形成區域是指在電晶體的半導體層中與閘極電極重疊且夾在源極電極與汲極電極之間的區域。此外，通道是指在通道形成區域中電流主要流過的區域。

[0169] 這裡，作為氧化物半導體膜 311 至 313 藉由濺鍍法形成 In-Ga-Zn 氧化物膜。

[0170] 在氧化物半導體膜 311 及氧化物半導體膜 313 的成膜中可以使用 In-Ga-Zn 氧化物（In：Ga：Zn=1：3：2[原子數比]）的濺鍍用靶材。成膜條件例如採用如下條件即可：作為成膜氣體使用 30sccm 的氫氣、15sccm 的氧氣；壓力為 0.4Pa；基板溫度為 200℃；且 DC 功率為 0.5kW。

[0171] 此外，作為氧化物半導體膜 312 使用 CAAC-OS 膜。由此，在成膜中，較佳為使用 In-Ga-Zn 氧化物（In：Ga：Zn=1：1：1[原子數比]），包含多晶 In-Ga-Zn 氧化物的濺鍍用靶材。成膜條件例如可以採用如下條件：作為成膜氣體使用 30sccm 的氫氣、15sccm 的氧氣；壓力為 0.4Pa；基板溫度為 300℃；DC 功率為 0.5kW。

[0172] 本實施例可以與其它實施例適當地組合而實施。

[0173]

實施例 3

藉由在圖 1 的液晶面板 10 中設置觸控感測器（接觸偵測裝置），可以將該面板用作觸控面板。

[0174] 在本實施例中參照圖 10 至圖 12B 說明觸控面板。

[0175] 圖 10 是顯示使用液晶面板 10 的觸控面板 400 的結構例子的剖面圖。觸控面板 400 作為觸控感測器包含電容式感測器。在基板 100 的外側設置有偏光板 411，在基板 200 的內側設置有偏光板 412。請注意，偏光板 412 也可以設置在基板 200 的外側。

[0176] 基板 100 的共用電極 421 形成像素的共用電極及觸控感測器的電容元件的電極。電極 422 設置在基板 200 的外側。當偏光板 412 設置在基板 200 的外側時，在基板 200 與偏光板 412 之間可設置電極 422。電極 422 形成觸控感測器的電容元件的電極。此外，液晶面板 10 為 FFS 模式的像素結構，所以不在基板 200 一側形成導電膜，由此電極 422 用作基板 200 的防靜電導體。

[0177] 參照圖 11 及圖 12A 和圖 12B 說明觸控面板 400 的觸控感測器。圖 11 是顯示觸控面板 400 的共用電極 421 及電極 422 的結構例子的平面圖，圖 12A 是沿著圖 11 的線 C1-C2 的剖面圖，圖 12B 是沿著圖 11 的區域 240

的平面圖。

[0178] 共用電極 421 及電極 422 具有條紋狀的形狀，在平面上共用電極 421 與電極 422 正交地配置。而且，在共用電極 421 與電極 422 交叉的區域 240 設置有多個像素 31。像素電極 116 設置在共用電極 421 與電極 422 之間，但也可以在像素電極 116 與電極 422 之間設置有共用電極 421。各共用電極 421 藉由引線 431 連接於 FPC461，各電極 422 藉由引線 432 連接於安裝在基板 200 上的 FPC462。

[0179] 在共用電極 421 與電極 422 交叉的區域形成觸控感測器的電容。在包含共用電極 421 及電極 422 為一對電極的電容元件中，共用電極 421 是用來對該電容元件供應電位的電極。另一方面，電極 422 是用來取出在電容元件中流過的電流的電極。

[0180] 觸控面板 400 的工作大致分為對像素 31 輸入影像信號的顯示工作以及偵測觸控動作的偵測工作。在顯示工作中，共用電極 421 的電位固定為低位準。在偵測期間，脈衝信號依次供應到各共用電極 421，該電位為高位準。此時，如果用指頭觸碰觸控面板 400，由指頭引起的電容施加到觸控感測器的電容元件，由此在電容元件中流過的電流發生變化而改變電極 422 的電位。藉由依次掃描電極 422 並偵測偵測電極 422 的電位變化，能夠偵測偵測指頭的觸碰位置。

[0181] 如上所述，藉由使用液晶面板 10 形成觸控面

板，作為形成觸控面板 400 的電容的電極中的一個可以使用本來設置在 FFS 模式的液晶面板 10 中的像素的共用電極，因此可以提供輕量、薄型且高顯示品質的觸控面板。

[0182] 雖然，在圖 10、圖 11、圖 12A 及圖 12B 中顯示液晶面板 10 的共用電極 421 作為觸控感測器的電極的的所謂 In-Cell 觸控面板 400 的一個例子，將共用電極 421 與觸控感測器的電極分別設置的 On-Cell 觸控面板也包括在本發明的一實施例的範疇內。

[0183] 圖 24 及圖 25 顯示包括在 On-Cell 觸控面板中的觸控感測器的結構的例子。圖 24 相應於多個電極 451 及多個電極 452 的透視圖，圖 25 相應於多個電極 451 及多個電極 452 的平面圖。圖 24 及圖 25 中所示的觸控感測器包括配置在 X 軸方向上的多個電極 451、配置在與 X 軸方向交叉的 Y 軸方向上的多個電極 452。

[0184] 多個電極 451 及多個電極 452 具有連接有多個矩形狀的導電膜的形狀。而且，在觸控感測器 450 中，多個電極 451 及多個電極 452 以導電膜的具有矩形狀的部分的位置彼此不一致的方式配置。在電極 451 與電極 452 交叉的部分在電極 451 與電極 452 之間設置有絕緣膜以不使電極 451 與電極 452 相互接觸。

[0185] 圖 26 顯示電極 451 與電極 452 交叉的部分的觸控感測器 450 的剖面圖的一個例子。在圖 26 中，電極 451 包括導電膜 451a 至導電膜 451d。此外，導電膜 451a、導電膜 451c、導電膜 451d 及電極 452 形成在同一

絕緣表面上，在導電膜 451a、導電膜 451c、導電膜 451d 及電極 452 上設置有絕緣膜 453。導電膜 451b 以跨越電極 452 的方式設置在絕緣膜 453 上，並且，導電膜 451b 在設置在絕緣膜 453 中的開口部連接於導電膜 451a 及導電膜 451c。藉由上述結構，可以以不接觸於電極 452 的方式使包括導電膜 451a 至導電膜 451d 的電極 451 與電極 452 交叉。

[0186] 電極 451 及電極 452 可以使用對可見光具有透光性的導電材料，例如，包含氧化矽的氧化銦錫（ITSO）、氧化銦錫（ITO）、氧化鋅（ZnO）、氧化銦鋅或添加有鎘的氧化鋅（GZO）等形成。請注意，當導電膜 451d 是用來引線時，導電膜 451d 並不需要使用對可見光具有透光性的導電材料形成。

[0187] 圖 27 顯示電極 451 與電極 452 交叉的部分的電路圖。如圖 27 中所示，在電極 451 與電極 452 交叉的部分形成有電容元件 454。

[0188] 圖 28 顯示實際設計的觸控感測器的遮罩圖。

[0189] 藉由將具有如上所述的結構的觸控感測器 450 附加在液晶面板中，可以形成觸控面板。

[0190]

實施例 4

在本實施例中，對降低液晶顯示裝置的耗電量的驅動方法進行說明。藉由採用本實施例的驅動方法，可以進一步降低在像素中包含氧化物半導體電晶體的液晶顯示裝置

的耗電量。下面，參照圖 13 至圖 15 對液晶顯示裝置的低耗電量化進行說明。

[0191] 圖 13 是顯示本實施例的液晶顯示裝置的結構例子的塊狀圖。如圖 13 中所示，液晶顯示裝置 500 包括液晶面板 501 及控制電路 510。液晶面板 501 對應於圖 1 的液晶面板 10。

[0192] 液晶顯示裝置 500 被輸入作為數位資料的影像信號 (Video) 及用來控制液晶面板 501 的螢幕的改寫的同步信號 (SYNC)。同步信號例如包括水平同步信號 (Hsync)、垂直同步訊號 (Vsync) 及參考時脈信號 (CLK) 等。

[0193] 液晶面板 501 包括顯示部 530、掃描線驅動電路 540 及資料線驅動電路 550。顯示部 530 包括多個像素 531。相同行中的像素 531 都藉由共同的掃描線 541 連接到掃描線驅動電路 540，相同列中的像素 531 都藉由共同的資料線 551 連接到資料線驅動電路 550。

[0194] 供應公共電壓 (Vcom) 與作為電源電壓的高電源電壓 (VDD) 及低電源電壓 (VSS) 至液晶面板 501。供應公共電壓 (以下稱為 Vcom) 至顯示部 530 中的每個像素 531。

[0195] 資料線驅動電路 550 對被輸入的影像信號進行處理，生成資料信號，並對資料線 551 輸出資料信號。掃描線驅動電路 540 對掃描線 541 輸出掃描信號，該掃描信號選擇被寫入資料信號的像素 531。

[0196] 像素 531 包括切換元件，該切換元件與資料線 551 之間的電連接由掃描信號控制。當切換元件處於導通狀態時，資料信號從資料線 551 寫入到像素 531。

[0197] 控制電路 510 為控制液晶顯示裝置 500 整體的電路，並產生包含於液晶顯示裝置 500 中的電路的控制信號的電路。

[0198] 控制電路 510 包括控制信號產生電路，該控制信號生成電路由同步信號 (SYNC) 生成掃描線驅動電路 540 及資料線驅動電路 550 的控制信號。掃描線驅動電路 540 的控制信號包括起始脈衝信號 (GSP)、時脈信號 (GCLK) 等，資料線驅動電路 550 的控制信號包括起始脈衝信號 (SSP)、時脈信號 (SCLK) 等。例如，控制電路 510 生成週期相同但相位偏移的多個時脈信號作為時脈信號 (GCLK、SCLK)。

[0199] 另外，控制電路 510 控制對資料線驅動電路 550 輸出從液晶顯示裝置 500 的外部輸入的影像信號 (Video)。

[0200] 資料線驅動電路 550 包括數位-類比轉換電路 552 (以下稱為 D-A 轉換電路 552)。D-A 轉換電路 552 將影像信號轉換為類比信號而生成資料信號。

[0201] 另外，在輸入到液晶顯示裝置 500 的影像信號為類比信號的情況下，在控制電路 510 中將影像信號轉換為數位信號而輸出到液晶面板 501。

[0202] 影像信號由每個圖框的影像資料形成。控制

電路 510 具有如下功能：對影像信號進行影像處理，並根據藉由該處理得到的資料來控制對資料線驅動電路 550 輸出影像信號的功能。因此，控制電路 510 包括運動偵測部 511，該運動偵測部 511 藉由對影像信號進行影像處理，來偵測出每個圖框的影像資料的運動。在運動偵測部 511 中，在偵測不到運動的情況下，控制電路 510 停止對資料線驅動電路 550 輸出影像信號，而在偵測出運動的情況下，再次開始輸出影像信號。

[0203] 對由運動偵測部 511 進行的用來偵測運動的影像處理沒有特別的限制。偵測運動的方法例如有得到連續的兩個圖框的影像資料之間的差分資料的方法。根據所得到的差分資料可以判斷運動的有無。另外，例如偵測運動向量的方法等。

[0204] 另外，液晶顯示裝置 500 可以設置有校正輸入的影像信號的影像信號校正電路。例如，藉由校正影像信號來將比對應於影像信號的灰階的電壓高的電壓施加到像素 531。藉由此校正，可以縮短液晶元件 536 的反應時間。這種藉由對影像信號進行校正處理來驅動控制電路 510 的方法被稱為過驅動。另外，在進行以影像信號的圖框頻率的整數倍驅動液晶顯示裝置 500 的倍速驅動的情況下，由控制電路 510 可產生補償兩個圖框之間的影像資料，或者產生用以在兩個圖框之間進行黑色顯示的影像資料。

[0205] 以下，參照圖 15 中所示的時序圖說明，顯示

運動的影像例如動態影像，及沒有運動的影像例如靜態影像的液晶顯示裝置 500 的運作。圖 15 顯示垂直同步訊號 (Vsync) 及從資料線驅動電路 550 輸出到資料線 551 的資料信號 (Vdata) 的信號波形。

[0206] 圖 15 為 3m 圖框期間的液晶顯示裝置 500 的時序圖。在此，最初的 k 圖框期間及最後的 j 圖框期間的影像資料有運動，而其它的圖框期間的影像資料沒有運動。請注意，k 和 j 都是 1 以上且 m-2 以下的整數。

[0207] 在最初的 k 圖框期間中，運動偵測部 511 偵測出各圖框的影像資料的運動。控制電路 510 根據運動偵測部 511 的偵測結果而將資料信號 (Vdata) 輸出到資料線 551。

[0208] 另外，在運動偵測部 511 中，進行用來偵測運動的影像處理，在偵測偵測到第 k+1 圖框的影像資料沒有運動的情況下，在控制電路 510 中，根據運動偵測部 511 的偵測結果而在第 k+1 圖框期間中停止對資料線驅動電路 550 輸出影像信號 (Video)。因此，從資料線驅動電路 550 向資料線 551 的資料信號 (Vdata) 的輸出停止。另外，為了停止顯示部 530 的改寫，停止對掃描線驅動電路 540 及資料線驅動電路 550 輸出控制信號 (例如，起始脈衝信號、時脈信號等)。控制電路 510 直到由運動偵測部 511 決定偵測影像資料有運動為止，停止對資料線驅動電路 550 輸出影像信號，並停止對掃描線驅動電路 540 及資料線驅動電路 550 輸出控制信號，來停止顯示部

530 的改寫。

[0209] 請注意，在本說明書中，“停止信號的輸出”是指對供應該信號的導線施加與用來驅動電路的指定的電壓不同的電壓，或者使該導線在電性上處於電浮置狀態。

[0210] 當停止對顯示部 530 進行改寫時，相同方向的電場持續施加到液晶元件 536，因此有可能導致液晶元件 536 的液晶的劣化。為了避免上述問題，較佳的是，無論運動偵測部 511 的偵測結果如何，在預定的時機從控制電路 510 對掃描線驅動電路 540 及資料線驅動電路 550 供應信號來對資料線 551 寫入使極性反轉的資料信號，由此使施加到液晶元件 536 的電場的方向反轉。

[0211] 另外，輸入到資料線 551 的資料信號的極性以 V_{com} 為標準而決定。在資料信號的電壓高於 V_{com} 的情況下，資料信號的極性為正極性，在資料信號的電壓低於 V_{com} 的情況下，資料信號的極性為負極性。

[0212] 特別是，如圖 15 中所示，在第 $m+1$ 圖框期間，控制電路 510 對掃描線驅動電路 540 及資料線驅動電路 550 輸出控制信號，對資料線驅動電路 550 輸出影像信號（Video）。資料線驅動電路 550 對資料線 551 輸出極性與在第 k 圖框期間輸出到資料線 551 的資料信號（Vdata）反轉的資料信號（Vdata）。因此，在偵測不到影像資料的運動的期間的第 $m+1$ 圖框期間及第 $2m+1$ 圖框期間，寫入極性反轉的資料信號（Vdata）到資料線 551。

在影像資料沒有變化的期間，顯示部 530 的改寫間歇地進行，因此可以在降低改寫所需的耗電量的同時，可以防止液晶元件 536 的劣化。

[0213] 另外，在運動偵測部 511 中，當偵測出第 $2m+1$ 圖框以後的影像資料的運動時，控制電路 510 控制掃描線驅動電路 540 及資料線驅動電路 550 來進行顯示部 530 的改寫。

[0214] 如上所述，當採用圖 15 中所示的驅動方法時，不管影像資料 (Video) 有沒有運動，資料信號 (Vdata) 的極性在每個 m 圖框期間反轉。另一方面，在顯示動態影像的期間，在每個圖框進行顯示部 530 的改寫，在顯示靜態影像的期間，在每 m 圖框進行顯示部 530 的改寫。因此，可以降低顯示部 530 的改寫所需的耗電量，從而，可以抑制由驅動頻率及像素數目的增加引起的耗電量的增加。

[0215] 如上所述，在液晶顯示裝置 500 中，根據顯示動態影像還是靜態影像而切換液晶顯示裝置的驅動方法，由此能夠提供在抑制液晶劣化且維持顯示品質的同時，耗電量低的液晶顯示裝置。

[0216] 請注意，為了防止液晶劣化，資料信號的極性反轉的間隔（在此， m 圖框期間）為 2 秒以下，較佳為 1 秒以下。

[0217] 雖然，影像資料的運動的偵測由控制電路 510 的運動偵測部 511 進行，但是運動的偵測不需僅執行於運

動偵測部 511 中。也可以從液晶顯示裝置 500 的外部對控制電路 510 輸入有無運動的資料。

[0218] 影像資料沒有運動的判斷不侷限於連續的兩個圖框的影像資料，而也可以根據液晶顯示裝置 500 的使用方式適當地決定該判斷時所需要的圖框的個數。例如，當偵測到連續的 m 圖框影像資料沒有運動時，可以停止顯示部 530 的改寫。

[0219] 當多次重寫同一影像來進行靜態影像的顯示時，當影像的轉換能夠被觀察得到時，人的眼睛有可能感到疲勞。由於本實施例的液晶顯示裝置降低了影像資料的重寫頻率，所以具有減少眼睛疲勞的效果。

[0220]

實施例 5

本發明的一實施例的液晶顯示裝置可以抑制耗電量。因此，在難以不斷地被供應電力的攜帶可攜式設備諸如可攜式資訊終端或可攜式遊戲機中，較佳的是使用本發明的一實施例的液晶顯示裝置，因為可以使連續使用時間變長。

[0221] 本發明的一實施例的液晶顯示裝置可以用於顯示裝置、個人電腦、具備儲存介質的影像再現裝置（典型地是，能夠再現儲存介質的內容，例如 DVD（Digital Versatile Disc：數位通用磁片）等並具有能夠顯示再現的影像的顯示器的裝置）。除此之外，作為包含本發明的一實施例的包含液晶顯示裝置的電子裝置，可以提供行動電

話、遊戲機（包括可攜式的遊戲機）、可攜式資訊終端、電子書閱讀器、數位相機及數位攝影機等影像拍攝裝置、眼鏡型顯示器（頭戴顯示裝置）、導航系統、音頻再生裝置（車載音響、數位聲訊播放機等）、影印機、傳真機、印表機、複合式印表機、自動存取款機（ATM）、自動售貨機等。圖 16A 至圖 16E 顯示這些電子裝置的具體例子。

[0222] 圖 16A 顯示可攜式遊戲機，其包括外殼 5001、外殼 5002、顯示部 5003、顯示部 5004、麥克風 5005、喇叭 5006、操作鍵 5007、觸控筆 5008 等。本發明的一實施例的液晶顯示裝置可以用於顯示部 5003 或顯示部 5004。另外，圖 16A 中所示的可攜式遊戲機具有顯示部 5003 及顯示部 5004 兩個顯示部，但是可攜式遊戲機中包含的顯示部的數目不侷限於此。

[0223] 圖 16B 顯示顯示裝置，其包括外殼 5201、顯示部 5202、支架 5203 等。本發明的一實施例的液晶顯示裝置可以用於顯示部 5202。請注意，顯示裝置意指例如用於個人電腦、TV 播放接收、廣告顯示等的所有資訊顯示用的顯示裝置。

[0224] 圖 16C 是筆記型電腦，其包括外殼 5401、顯示部 5402、鍵盤 5403 及指向裝置 5404 等。本發明的一實施例的液晶顯示裝置可以用於顯示部 5402。

[0225] 圖 16D 是可攜式資訊終端，其包括第一外殼 5601、第二外殼 5602、第一顯示部 5603、第二顯示部

5604、連接部 5605 以及操作鍵 5606 等。第一顯示部 5603 設置在第一外殼 5601 中，第二顯示部 5604 設置在第二外殼 5602 中。而且，第一外殼 5601 與第二外殼 5602 由連接部 5605 連接，由連接部 5605 可以改變第一外殼 5601 和 second 外殼 5602 之間的角度。第一顯示部 5603 中的影像也可以根據連接部 5605 所形成的第一外殼 5601 與第二外殼 5602 之間的角度進行切換。另外，也可以對第一顯示部 5603 和第二顯示部 5604 中的至少一個使用附加有位置輸入裝置的功能的液晶顯示裝置。請注意，可以藉由在液晶顯示裝置中設置觸控面板來附加位置輸入裝置的功能。或者，還可以藉由將被稱為光感測器的光電轉換元件設置在液晶顯示裝置的像素部中附加作為位置輸入裝置的功能。本發明的一實施例的液晶顯示裝置可以用於第一顯示部 5603 或第二顯示部 5604。

[0226] 圖 16E 是攝影機，其包括第一外殼 5801、第二外殼 5802、顯示部 5803、操作鍵 5804、透鏡 5805、連接部 5806 等。操作鍵 5804 及透鏡 5805 設置在第一外殼 5801 中，顯示部 5803 設置在第二外殼 5802 中。並且，第一外殼 5801 與第二外殼 5802 由連接部 5806 連接，由連接部 5806 可以改變第一外殼 5801 與第二外殼 5802 之間的角度。顯示部 5803 中的影像也可以根據連接部 5806 所形成的第一外殼 5801 與第二外殼 5802 之間的角度進行切換。本發明的一實施例的液晶顯示裝置可以用於顯示部 5803。

[0227] 圖 30 是行動電話，在外殼 6501 中設置有顯示部 6502、麥克風 6503、喇叭 6506、攝影機 6507、外部連接部 6504、操作用按鈕 6505a 及按鈕 6505b。本發明的一實施例的液晶顯示裝置或觸控面板可以用於顯示部 6502。本發明的一實施例的液晶顯示裝置或觸控面板由於設置在具有可撓性的基板上，所以也可以應用於如圖 30 中所示的具有曲面的顯示部 6502。

[0228] 圖 31 是行動電話，在外殼 6001 中設置有顯示部 6002、麥克風 6007、喇叭 6004、攝影機 6003、外部連接部 6006、操作用按鈕 6005。本發明的一實施例的液晶顯示裝置或觸控面板可以用於顯示部 6002。本發明的一實施例的液晶顯示裝置或觸控面板由於設置在具有可撓性的基板上，所以也可以應用於如圖 31 中所示的具有曲面的顯示部 6002。

[0229] 本實施例可以與其它實施例適當地組合而實施。

例子 1

[0230] 以下說明如實施例 1 所述那樣的單元製程中的乾燥處理及控制氛圍的效果。爲了確認效果，利用熱脫附譜分析法（TDS：Thermal Desorption Spectroscopy）測量用於液晶面板的電路基板的水分的釋放量，以下說明其結果。

[0231] 首先，說明用於 TDS 的七個電路基板 A 至

G。

[0232] 電路基板 A 至 D 是直到包含形成配向膜全都以相同製程製造的電路基板。而且，在電路基板 A 至 D 中在電晶體與像素電極之間形成有包含丙烯酸樹脂的厚度為 $3\mu\text{m}$ 的有機樹脂膜。並且，對電路基板 A 在形成配向膜之後不進行加熱處理。對電路基板 B 在形成配向膜之後，在大約 10^{-4}Pa 的真空氛圍下以 160°C 進行 1 小時的加熱處理。對電路基板 C 在形成配向膜之後在大氣氛圍下以 150°C 進行 6 小時的加熱處理。對電路基板 D 在形成配向膜之後在大約 10^{-4}Pa 的真空氛圍下以 160°C 進行 1 小時的加熱處理，接著將其暴露於大氣氛圍下 10 分鐘。

[0233] 電路基板 E 至 G 是直到包含形成配向膜全都以相同製程製造的電路基板。而且，在電路基板 E 至 G 中在電晶體與像素電極之間不設置包括丙烯酸樹脂的有機樹脂膜，在覆蓋電晶體的無機絕緣膜上設置有像素電極。並且，對電路基板 E 在形成配向膜之後不進行加熱處理。對電路基板 F 在形成配向膜之後在大約 10^{-4}Pa 的真空氛圍下以 160°C 進行 1 小時的加熱處理。對電路基板 G 在形成配向膜之後在大氣氛圍下以 150°C 進行 6 小時的加熱處理。

[0234] 在 TDS 中，從 60°C 上升至 230°C ，以每分鐘 20°C 的速率使基板溫度上升，對荷質比 (m/z) 為 18 的氣體分子的釋放量進行測量。此外，可估計荷質比 (m/z) 為 18 的氣體分子的大部分包含水。另外，在安裝有電路

基板的測量室中測量開始時的氣壓為 $1.2 \times 10^{-7} \text{Pa}$ 。

[0235] 圖 17 顯示藉由 TDS 獲得的從電路基板 A 至 D 分離的荷質比 (m/z) 為 18 的氣體分子的強度。

[0236] 在不進行加熱處理的電路基板 A 中觀察到在基板溫度為 90°C 附近顯示水的釋放具有較大的峰值。另一方面，在真空氛圍下進行加熱處理的電路基板 B 與電路基板 A 不同，在基板溫度為 90°C 附近不具有顯示水的釋放的峰值。

[0237] 將在真空氛圍下進行加熱處理的電路基板 B 與在大氣氛圍下進行加熱處理的電路基板 C 進行比較，在基板溫度為 160°C 以下的範圍內，電路基板 B 的顯示水的釋放的強度比電路基板 C 高。因此，可推測在真空氛圍下進行加熱處理的電路基板 B 與在大氣氛圍下進行加熱處理的電路基板 C 相比電路基板所包含的各膜所包含的水量更少。

[0238] 此外，在真空氛圍下進行加熱處理之後暴露於大氣氛圍下的電路基板 D 中觀察到在基板溫度為 80°C 附近顯示水的釋放的峰值。因此，當將在真空氛圍下進行加熱處理的電路基板 B 與在真空氛圍下進行加熱處理之後暴露於大氣氛圍下的電路基板 D 進行比較時，可推測電路基板 D 的電路基板所包含的各膜所包含的水量比電路基板 B 多。

[0239] 此外，圖 18 顯示藉由 TDS 獲得的從電路基板 E 至 G 釋放的具有荷質比 (m/z) 為 18 的氣體分子的強

度。

[0240] 當將圖 17 中所示的包含有機樹脂膜的電路基板 A 的強度與圖 18 中所示的未包含有機樹脂膜的電路基板 E 的強度進行比較時，可知在所有溫度範圍內電路基板 A 的強度比電路基板 E 高。因此，可認為在形成配向膜之後在不進行加熱處理的電路基板 A 及電路基板 E 中，包含有機樹脂膜的電路基板 A 的水釋放量比電路基板 E 多，該水釋放量的差異是有機樹脂膜所包含的水所引起的。

[0241] 此外，當將圖 17 中所示的包含有機樹脂膜的電路基板 C 的強度與圖 18 中所示的未包含有機樹脂膜的電路基板 G 的強度進行比較時，可知在所有溫度範圍內電路基板 C 的強度比電路基板 G 高。因此，可認為在形成配向膜之後在大氣氛圍下進行加熱處理的電路基板 C 及電路基板 G 中，包含有機樹脂膜的電路基板 C 的水釋放量比電路基板 G 多，該水釋放量的差異是有機樹脂膜所包含的水所引起的。

[0242] 此外，當將圖 17 中所示的包含有機樹脂膜的電路基板 B 的強度與圖 18 中所示的未包含有機樹脂膜的電路基板 F 的強度進行比較時，可知在 100°C 以下的溫度範圍內強度沒有顯著差異，當超過 100°C 時電路基板 B 的強度變高。因此，可認為在形成配向膜之後，在真空氛圍下進行加熱處理的電路基板 B 及電路基板 F 中，包含有機樹脂膜的電路基板 B 的水釋放量比電路基板 F 多，該水釋放

量的差異是有機樹脂膜所包含的水所引起的。請注意，在真空氛圍下進行加熱處理的電路基板 B 及電路基板 F 中，其水釋放量的差異與電路基板 A 及電路基板 E 的情況以及電路基板 C 及電路基板 G 的情況相比較小。因此，可認為有機樹脂膜所包含的水與不進行加熱處理的情況以及在大氣氛圍下進行加熱處理的情況相比，藉由進行真空氛圍下的加熱處理，可以效率更好地進行釋放。

[0243] 從上述 TDS 結果可知，本發明的一實施例的液晶面板中的有機樹脂膜所含有的水量較少，該液晶面板是在真空氛圍下以 160°C 進行加熱處理之後，以不暴露於大氣（例如，氛圍為氮氛圍）的方式將液晶層密封在基板間而得到的。

[0244] 接著，說明液晶面板所包含的掃描線驅動電路的工作裕寬的時間變化。測量工作裕寬的時間變化的液晶面板 H 及 I 與藉由 TDS 測量的電路基板 A 至 D 同樣，都是直到包含形成配向膜以相同製程步驟的液晶面板。而且，在液晶面板 H 及 I 中，將掃描線驅動電路與像素形成於同一基板上，在掃描線驅動電路所包含的電晶體上形成有包含丙烯酸樹脂的厚度為 3 μ m 的有機樹脂膜。

[0245] 對液晶面板 H 在形成配向膜之後，在大約 10^{-4} Pa 的真空氛圍下以 160°C 進行 1 小時的加熱處理。然後，在氮氛圍下將密封材料置於基板上，將液晶材料滴落在由密封材料圍繞的區域，接著，在真空氛圍下使基板彼此貼合，以製造液晶層密封在基板間的液晶面板 H。

[0246] 此外，對液晶面板 I 在形成配向膜之後，在大氣氛圍下以 150°C 進行 6 小時的加熱處理。然後，在大氣氛圍下將密封材料描畫於基板上，將液晶材料滴落在由密封材料圍繞的區域，接著在真空氛圍下使基板彼此貼合，來製造液晶層密封在基板間的液晶面板 I。

[0247] 上述液晶面板 H 及 I 各包含的掃描線驅動電路的工作裕寬 (V) 的測量藉由用示波器觀察如下信號波形來進行，也就是對掃描線驅動電路的移位暫存器所包含的 959 級的順序電路輸入起始脈衝信號及時脈信號，由此從最後級的順序電路輸出的信號波形。

[0248] 作為起始脈衝信號使用以 60Hz 的頻率連續出現 68.3 μ sec 寬度的脈衝的信號。此外，時脈信號及起始脈衝信號的低電壓 GVSS 為 -14V。而且，將最高電壓 GVDD 的 +14V 與發生工作故障的電壓 (工作故障電壓) 之間的差定義為工作裕寬，工作故障電壓是當時脈信號及起始脈衝信號的高電壓 GVDD 從 +14V 漸漸降低時，從最後級的順序電路輸出的信號的波形發生畸變的高電壓 GVDD 值。

[0249] 圖 19 顯示液晶面板 H 所包含的掃描線驅動電路的相對於工作時間 (hour) 的工作裕寬 (V) 的變化。此外，圖 20 顯示液晶面板 I 所包含的掃描線驅動電路的相對於工作時間 (hour) 的工作裕寬 (V) 的變化。

[0250] 從圖 19 及圖 20 可知工作開始時液晶面板 H 及 I 的工作裕寬都大約為 22V，但是 220 時間後液晶面板 H 的工作裕大約為 17V，液晶面板 I 的工作裕寬大約為

7V。因此，液晶面板 I 的工作裕寬與液晶面板 H 相比在短時間內變小，由此，可推測液晶面板 H 的掃描線驅動電路包含的電晶體的臨界電壓的漂移量比液晶面板 I 小。

【符號說明】

[0251]

10：液晶面板，30：顯示部，31：像素，35：電晶體，36：液晶元件，41：掃描線驅動電路，42：掃描線驅動電路，43：資料線驅動電路，45：電晶體，60：端子部，61：FPC，100：基板，110：掃描線，111：資料線，112：電極，115：共用電極，116：像素電極，117：導線，120：半導體層，131：絕緣膜，132：絕緣膜，133：絕緣膜，134：絕緣膜，135：有機樹脂膜，136：絕緣膜，137：配向膜，140：液晶層，141：間隔物，161：導線，162：電極，170：元件層，171：電極，172：電極，173：電極，174：分離層，175：絕緣膜，180：基板，181：支撐基板，183：黏合劑，185：黏合劑，200：基板，210：黑矩陣，211：彩色濾光片，212：保護層，213：配向膜，215：密封構件，301：導電膜，302：導電膜，311：氧化物半導體膜，312：氧化物半導體膜，313：氧化物半導體膜，400：觸控面板，411：偏光板，412：偏光板，421：共用電極，422：電極，431：導線，432：導線，450：觸控感測器，451：電極，451a：導電膜，451b：導電膜，451c：導電膜，451d：導電膜，

452：電極，453：絕緣膜，454：電容元件，461：FPC，
462：FPC，500：液晶顯示裝置，501：液晶面板，510：
控制電路，511：偵測部，530：顯示部，531：像素，
540：掃描線驅動電路，541：掃描線，550：資料線驅動
電路，551：資料線，552：D-A 轉換電路，5001：外殼，
5002：外殼，5003：顯示部，5004：顯示部，5005：麥克
風，5006：喇叭，5007：操作鍵，5008：觸控筆，5201：
外殼，5202：顯示部，5203：支架，5401：外殼，5402：
顯示部，5403：鍵盤，5404：指向裝置，5601：外殼，
5602：外殼，5603：顯示部，5604：顯示部，5605：連接
部，5606：操作鍵，5801：外殼，5802：外殼，5803：顯
示部，5804：操作鍵，5805：透鏡，5806：連接部，
6001：外殼，6002：顯示部，6003：攝影機，6004：喇
叭，6005：按鈕，6006：外部連接部，6007：麥克風，
6501：外殼，6502：顯示部，6503：麥克風，6504：外部
連接部，6505a：按鈕，6505b：按鈕，6506：喇叭，
6507：攝影機

【代表圖】

【本案指定代表圖】：第(4)圖。

【本代表圖之符號簡單說明】：

- 35：電晶體
- 100：基板
- 110：掃描線
- 111：資料線
- 112：電極
- 115：共用電極
- 116：像素電極
- 120：半導體層
- 131：絕緣膜
- 132：絕緣膜
- 133：絕緣膜
- 134：絕緣膜
- 135：有機樹脂膜
- 136：絕緣膜
- 137：配向膜
- 140：液晶層
- 170：元件層
- 200：基板
- 210：黑矩陣
- 211：彩色濾光片
- 212：保護層
- 213：配向膜

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

液晶顯示裝置、觸控面板及液晶顯示裝置的製造方法

Liquid crystal display device, touch panel and method for manufacturing liquid crystal display device

【技術領域】

[0001] 本發明係關於一種具有包含氧化物半導體膜的電晶體的液晶顯示裝置及包含上述液晶顯示裝置的觸控面板。

【先前技術】

[0002] 用於液晶顯示裝置或有機 EL 顯示裝置的電晶體的大部分利用非晶矽或多晶矽等矽半導體膜製造。

[0003] 將氧化物半導體膜用於電晶體代替上述矽半導體膜的技術引人注目。

[0004] 例如，公開了將使用作為氧化物半導體膜的 In-Ga-Zn 氧化物膜製造的電晶體用於像素的切換元件等的技術(參照專利文獻 1、2)。

[0005] 此外，本發明人研究開發出在玻璃基板上製造具有卓越的結晶結構的氧化物半導體膜的技術(參照非專利文獻 1)。

[0006]

[專利文獻 1] 日本專利申請公開第 2006-165528 號公報

[專利文獻 2] 日本專利申請公開第 2007-096055 號公報
[0007]

[非專利文獻 1] Yamazaki 等， “Research, Development, and Application of Crystalline Oxide Semiconductor” ，
SID 2012 DIGEST ， p.183-186

[0008] 氧化物半導體是帶隙比矽寬，且可以使本質載子密度比矽低的半導體材料。由此，包含氧化物半導體膜的電晶體（以下稱爲氧化物半導體電晶體）與包含非晶矽膜及多晶矽膜的電晶體相比可以顯著降低關態電流（off-state current）。因此，藉由使用氧化物半導體電晶體製造液晶顯示裝置或有機 EL 顯示裝置的底板（電路基板），可以實現顯示裝置的低耗電量化。

[0009] 並且，藉由包含結晶性的氧化物半導體膜的電晶體可以提高像素的密度，由此可以實現顯示裝置的高畫質（參照上述非專利文獻 1）。

[0010] 因化石燃料的枯竭、環境問題等而需要降低所有電子裝置的耗電量，液晶顯示裝置也不例外。已知液晶顯示裝置的耗電量根據對液晶層施加電場的方法（顯示模式）不同。與 TN（Twisted Nematic：扭曲向列）模式或 VA（Vertical Alignment：垂直定向）模式等垂直電場模式相比，水平電場模式的改變液晶材料的配向（重寫像素）時所需的耗電量更低。

[0011] 此外，水平電場模式的液晶顯示裝置由於與垂直電場方式相比可以獲得廣視角，所以近年來作爲電視

發明摘要

※申請案號：102135513

※申請日：102 年 10 月 01 日

※IPC 分類：

G02F 1/1333 (2006.01)

H01L 29/786 (2006.01)

H01L 21/28 (2006.01)

G09F 9/30 (2006.01)

【發明名稱】(中文/英文)

液晶顯示裝置、觸控面板及液晶顯示裝置的製造方法

Liquid crystal display device, touch panel and method for manufacturing

liquid crystal display device

【中文】

本發明的一實施例提供一種使用具有可撓性的基板且底板由結晶性氧化物半導體膜製造的高可靠性的液晶顯示裝置。該裝置包括具有可撓性的第一基板、與第一基板對置的具有可撓性的第二基板以及被密封構件密封在基板之間的液晶層。在第一基板上設置有層，該層包括電晶體；電晶體上的有機樹脂膜；有機樹脂膜上的像素電極及共用電極，其中像素電極與共用電極夾著絕緣膜彼此部分地重疊；以及像素電極及共用電極上的配向膜。電晶體包括結晶氧化物半導體膜作為形成有通道的半導體層。在將液晶層密封在基板之間之前對所述層進行乾燥處理，並且從乾燥處理至密封液晶層的步驟以不暴露於大氣的方式進行。

【 英文 】

To provide a highly reliable liquid crystal display device including flexible substrates and a crystalline oxide semiconductor film for a backplane. The device includes a flexible first substrate, a flexible second substrate facing the first substrate, and a liquid crystal layer sealed between the substrates with a sealing member. The first substrate is provided with a layer including a transistor, an organic resin film over the transistor, a pixel electrode and a common electrode over the organic resin film, which partly overlap with each other with an insulating film provided therebetween, and an alignment film thereover. The transistor includes a crystalline oxide semiconductor film as a semiconductor layer where a channel is formed. Drying treatment is performed on the layer before the liquid crystal layer is sealed between the substrates, and steps from the drying treatment to sealing of the liquid crystal layer are performed without exposure to the air.

申請專利範圍

1. 一種液晶顯示裝置，包括：
具有可撓性的第一基板，
該第一基板上的層，該層包括：
包括源極電極及汲極電極的電晶體；
該電晶體上的第一絕緣膜；
該第一絕緣膜上的有機樹脂膜；
該有機樹脂膜上的共用電極，且該共用電極與該有機樹脂膜接觸；
該共用電極上的第二絕緣膜；
該第二絕緣膜上的像素電極，且該像素電極經由該第一絕緣膜與該有機樹脂膜中的開口電連接至該源極電極及該汲極電極的一者；以及
該像素電極及該共用電極上的配向膜；
該層上的具有可撓性的第二基板；以及
被密封構件密封在該第一基板與該第二基板之間的液晶層，
其中，該電晶體的通道包括，包含結晶部的氧化物半導體膜，並且
其中，在該開口中該第二絕緣膜與該有機樹脂膜的一部分及該源極電極及該汲極電極的一者的上表面的一部分接觸。
2. 如申請專利範圍第 1 項之液晶顯示裝置，其中該氧化物半導體膜包含 In、Ga 及 Zn。

3. 如申請專利範圍第 1 項之液晶顯示裝置，還包括該第一基板與該層之間的黏合劑。

4. 如申請專利範圍第 1 項之液晶顯示裝置，其中該層還包括第三絕緣膜，其中該電晶體設置在該第三絕緣膜上。

5. 如申請專利範圍第 1 項之液晶顯示裝置，更包含電連接至該電晶體的掃描線及資料線。

6. 如申請專利範圍第 1 項之液晶顯示裝置，其中，該第一絕緣膜包含第一層、該第一層上的第二層、及該第二層上的第三層。

7. 如申請專利範圍第 1 項之液晶顯示裝置，其中，該第三層包含氮及矽。

8. 如申請專利範圍第 1 項之液晶顯示裝置，其中該共用電極包含透明導電膜。

9. 如申請專利範圍第 1 項之液晶顯示裝置，其中該像素電極包含透明導電膜。

10. 如申請專利範圍第 1 項之液晶顯示裝置，更包含該液晶層及該第二基板之間的彩色濾光片，其中該彩色濾光片與該像素電極重疊。

11. 一種觸控面板，包括：

如申請專利範圍第 1 項之液晶顯示裝置；以及該第二基板上的具有條紋狀的多個電極，

其中，該共用電極包括具有條紋狀的區域並與該多個電極交叉地配置，且在該多個電極與該共用電極之間形成

有電容，並且

其中，基於該多個電極的電位的變化可以偵測接觸。

12. 一種液晶顯示裝置的製造方法，包括：

形成包括源極電極及汲極電極的電晶體在第一基板上；

形成包括第一開口的第一絕緣膜在該電晶體上；

形成包括第二開口的有機樹脂膜在該第一絕緣膜上；

形成共用電極在該有機樹脂膜上，且該共用電極與該有機樹脂膜接觸；

形成第二絕緣膜在該共用電極上，且該第二絕緣膜在該第二開口中與該有機樹脂膜接觸和在該第一開口中與該源極電極及該汲極電極的一者的上表面接觸；

形成像素電極在該第二絕緣膜上，且該像素電極電連接至該源極電極及該汲極電極的一者；

在形成該像素電極之後加熱該第一基板及第二基板而進行乾燥處理；

在加熱該第二基板之後滴落液晶材料在該第二基板上；以及

以位於該第一基板及該第二基板之間的該液晶材料將該第一基板及該第二基板相互接合，

其中，該電晶體的通道包括氧化物半導體膜，並且

其中，加熱該第一基板及該第二基板及滴落該液晶材料的該步驟以不暴露於大氣的方式接續進行。

13. 如申請專利範圍第 12 項的液晶顯示裝置的製造

方法，其中，接合的該步驟在露點溫度為 -60°C 或低於 -60°C 的氛圍中進行。

14. 如申請專利範圍第 12 項之液晶顯示裝置的製造方法，其中該第一基板及該第二基板的其中之一由陶瓷層覆蓋。

15. 如申請專利範圍第 12 項之液晶顯示裝置的製造方法，其中該氧化物半導體膜包含 In、Ga 及 Zn。

16. 如申請專利範圍第 12 項之液晶顯示裝置的製造方法，其中該共用電極包含透明導電膜。

17. 如申請專利範圍第 12 項之液晶顯示裝置的製造方法，其中該像素電極包含透明導電膜。