

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6712405号
(P6712405)

(45) 発行日 令和2年6月24日(2020.6.24)

(24) 登録日 令和2年6月3日(2020.6.3)

(51) Int. Cl.		F I			
HO 1 L	21/02	(2006.01)	HO 1 L	21/02	B
HO 1 L	33/32	(2010.01)	HO 1 L	33/32	
HO 1 L	21/338	(2006.01)	HO 1 L	29/80	H
HO 1 L	29/778	(2006.01)	HO 1 L	21/205	
HO 1 L	29/812	(2006.01)			

請求項の数 12 (全 31 頁) 最終頁に続く

(21) 出願番号 特願2017-66405 (P2017-66405)
 (22) 出願日 平成29年3月29日 (2017. 3. 29)
 (65) 公開番号 特開2018-170391 (P2018-170391A)
 (43) 公開日 平成30年11月1日 (2018. 11. 1)
 審査請求日 平成31年4月26日 (2019. 4. 26)

(73) 特許権者 000241463
 豊田合成株式会社
 愛知県清須市春日長畑1番地
 (74) 代理人 100087723
 弁理士 藤谷 修
 (74) 代理人 100165962
 弁理士 一色 昭則
 (74) 代理人 100206357
 弁理士 角谷 智広
 (72) 発明者 奥野 浩司
 愛知県清須市春日長畑1番地 豊田合成株式会社内
 審査官 安田 雅彦

最終頁に続く

(54) 【発明の名称】 半導体素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板より上層に分解層を形成する分解層形成工程と、
 前記分解層の上に橋梁部を形成する橋梁部形成工程と、
 前記分解層を分解する分解工程と、
 前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
 ピットを有するピット層を形成するピット層形成工程と、
 前記ピット層の上に前記ピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、
 を有し、

前記分解層形成工程では、

前記保護層の上に前記分解層を形成し、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、

前記橋梁部形成工程では、

前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出するとともに前記橋梁部と前記保護層との間に挟まれている前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項2】

基板より上層に分解層を形成する分解層形成工程と、
前記分解層の上に橋梁部を形成する橋梁部形成工程と、
前記分解層を分解する分解工程と、
前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
保護層を形成する保護層形成工程と、
前記分解層に凹部を形成する凹部形成工程と、
を有し、

10

前記分解層形成工程では、

前記保護層の上に前記分解層を形成し、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、

前記凹部形成工程では、

側面部と底面部とを有する前記凹部を前記分解層に形成し、

前記橋梁部形成工程では、

前記凹部の形状に対応する形状を有する前記橋梁部を形成し、

前記複数の貫通転位を前記橋梁部の表面に表出させ、

20

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項3】

基板より上層に分解層を形成する分解層形成工程と、
前記分解層の上に橋梁部を形成する橋梁部形成工程と、
前記分解層を分解する分解工程と、
前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
ピットを有するピット層を形成するピット層形成工程と、
前記ピット層の上に前記ピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、
を有し、

30

前記分解層形成工程では、

前記保護層の上に表面の平坦な前記分解層を形成し、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、

40

前記橋梁部形成工程では、

前記分解層の上に平坦な前記橋梁部を形成し、

前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成すること

50

を特徴とする半導体素子の製造方法。

【請求項4】

基板より上層に分解層を形成する分解層形成工程と、
前記分解層の上に橋梁部を形成する橋梁部形成工程と、
前記分解層を分解する分解工程と、
前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
ピットを有するピット層を形成するピット層形成工程と、
前記ピット層の上に前記ピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、
を有し、

10

前記分解層形成工程では、

前記保護層の上に前記保護層の形状に対応する形状を有する前記分解層を形成し、
前記分解層を成長させるとともに複数の貫通転位を伸長させ、

前記橋梁部形成工程では、

前記分解層の上に前記分解層の形状に対応する形状を有する前記橋梁部を形成し、
前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

20

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項5】

基板より上層に分解層を形成する分解層形成工程と、
前記分解層の上に橋梁部を形成する橋梁部形成工程と、
前記分解層を分解する分解工程と、
前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
平坦な保護層を形成する保護層形成工程と、
を有し、

30

前記分解層形成工程では、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、
前記保護層の上にピットを有する前記分解層を形成し、

前記橋梁部形成工程では、

前記分解層の上に前記分解層の形状に対応する形状を有する前記橋梁部を形成し、
前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

40

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項6】

基板より上層に分解層を形成する分解層形成工程と、
前記分解層の上に橋梁部を形成する橋梁部形成工程と、
前記分解層を分解する分解工程と、
前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、

50

を有し、

前記分解層形成工程では、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、
ピットを有する前記分解層を形成し、

前記橋梁部形成工程では、

前記分解層の上に前記分解層の形状に対応する形状を有する前記橋梁部を形成し、
前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項7】

基板より上層に分解層を形成する分解層形成工程と、

前記分解層の上に橋梁部を形成する橋梁部形成工程と、

前記分解層を分解する分解工程と、

前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、

平坦な保護層を形成する保護層形成工程と、

前記分解層に凹部を形成する凹部形成工程と、

を有し、

前記分解層形成工程では、

前記保護層の上に前記分解層を形成し、

前記分解層を成長させるとともに複数の貫通転位を伸長させ、

前記凹部形成工程では、

側面部と底面部とを有する前記凹部を前記分解層に形成するとともに前記底面部に前記保護層を露出させず、

前記橋梁部形成工程では、

前記凹部に対応する形状を有する前記橋梁部を形成し、

前記複数の貫通転位を前記橋梁部の表面に表出させ、

前記分解工程では、

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項8】

基板より上層に分解層を形成する分解層形成工程と、

前記分解層の上に橋梁部を形成する橋梁部形成工程と、

前記分解層を分解する分解工程と、

前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、

平坦な保護層を形成する保護層形成工程と、

前記分解層に凹部を形成する凹部形成工程と、

を有し、

前記分解層形成工程では、

前記保護層の上に前記分解層を形成し、

10

20

30

40

50

前記分解層を成長させるとともに複数の貫通転位を伸長させ、
 前記凹部形成工程では、
 側面部と底面部とを有する前記凹部を前記分解層に形成するとともに前記底面部に前記保護層を露出させて、
 前記橋梁部形成工程では、
 前記凹部に対応する形状を有する前記橋梁部を形成し、
 前記複数の貫通転位を前記橋梁部の表面に表出させ、
 前記分解工程では、
 前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、
 前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、
 前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、
 前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

10

【請求項9】

基板より上層に分解層を形成する分解層形成工程と、
 前記分解層の上に橋梁部を形成する橋梁部形成工程と、
 前記分解層を分解する分解工程と、
 前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
 前記分解層に凹部を形成する凹部形成工程と、
 を有し、

20

前記分解層形成工程では、
 前記分解層を成長させるとともに複数の貫通転位を伸長させ、
 前記凹部形成工程では、
 側面部と底面部とを有する前記凹部を前記分解層に形成し、
 前記橋梁部形成工程では、
 前記凹部に対応する形状を有する前記橋梁部を形成し、
 前記複数の貫通転位を前記橋梁部の表面に表出させ、
 前記分解工程では、
 前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、
 前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、
 前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、
 前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

30

【請求項10】

基板より上層に分解層を形成する分解層形成工程と、
 前記分解層の上に橋梁部を形成する橋梁部形成工程と、
 前記分解層を分解する分解工程と、
 前記橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、
 側面部と底面部とを有する前記凹部を前記分解層に形成する凹部形成工程と、
 前記凹部の前記側面部に損傷を与える損傷付与工程と、
 を有し、

40

前記分解層形成工程では、
 前記分解層を成長させるとともに複数の貫通転位を伸長させ、
 前記橋梁部形成工程では、
 前記複数の貫通転位を前記橋梁部の表面に表出させ、
 前記分解工程では、

50

前記橋梁部の前記表面に表出している前記複数の貫通転位を広げることにより前記橋梁部を貫通する複数の貫通孔を形成し、

前記複数の貫通孔の内部に露出する前記分解層の少なくとも一部を分解し、

前記分解層を分解した後に生じる分解生成物を前記複数の貫通孔から前記橋梁部の外部に排出し、

前記分解層が存在していた領域の少なくとも一部に第1の空隙を形成することを特徴とする半導体素子の製造方法。

【請求項11】

請求項1から請求項10までのいずれか1項に記載の半導体素子の製造方法において、

前記分解層は、

GaN層またはInGaN層であり、

前記橋梁部は、

Alを含有するIII族窒化物半導体層であること

を特徴とする半導体素子の製造方法。

【請求項12】

請求項1から請求項11までのいずれか1項に記載の半導体素子の製造方法において、

前記半導体層から前記基板を分離する基板分離工程を有すること

を特徴とする半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書の技術分野は、半導体素子の製造方法に関する。

【背景技術】

【0002】

一般に、半導体素子を製造する際には、成長基板の上に半導体層を成長させる。成長基板の材料と半導体層の材料とが異なる場合には、成長基板と半導体層との界面には格子不整合に起因する歪や格子欠陥が発生する。歪が発生すると、半導体層の結晶性が悪くなるおそれがある。また、この歪は半導体層の内部応力の原因となる。半導体層の内部応力はピエゾ電界を発生させる。ピエゾ電界は、半導体素子の電子の振る舞いに影響を与える。したがって、半導体層の歪を緩和することが好ましい。

【0003】

そのため、半導体を成長させた後に成長基板を除去する技術が開発されてきている。例えば、特許文献1には、T字状断面を有する第1の窒化物半導体を形成する工程と、T字の柱部分の両側では保護膜を残しつつそれ以外の箇所では保護膜を除去する工程と、を有する半導体基板の製造方法が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2003-055097号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、半導体層と基板との間の結合部分の面積がより狭いことが好ましい。半導体層と基板とを剥離させることがより容易であるためである。また、剥離による衝撃が半導体層に加わることを抑制できるからである。

【0006】

本明細書の技術は、前述した従来の技術が有する問題点を解決するためになされたものである。本明細書の技術が解決しようとする課題は、半導体層から成長基板を容易に剥離することのできる半導体素子の製造方法を提供することである。

【課題を解決するための手段】

10

20

30

40

50

【 0 0 0 7 】

第1の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、ピットを有するピット層を形成するピット層形成工程と、ピット層の上にピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、を有する。分解層形成工程では、保護層の上に分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。橋梁部形成工程では、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出するとともに橋梁部と保護層との間に挟まれている分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

10

【 0 0 0 8 】

この半導体素子の製造方法においては、橋梁部における分解されやすい貫通転位の箇所を広げることにより、複数の貫通孔を形成する。そして、複数の貫通孔の奥に露出する分解層を分解する。そのため、橋梁部は除去されることなく、分解層の少なくとも一部が除去される。これにより第1の空隙が生じるため、橋梁部と基板とを容易に分離することができる。なお、基板にわずかな半導体層が形成されていても問題ない。ここで、基板とは、テンプレート基板ではなく、単一組成の基板をいう。また、分解生成物とは、GaガスもしくはGaの液滴、またはGaNのガスもしくはその副生成物のガスを含む。

20

【 0 0 0 9 】

第2の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、保護層を形成する保護層形成工程と、分解層に凹部を形成する凹部形成工程と、を有する。分解層形成工程では、保護層の上に分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。凹部形成工程では、側面部と底面部とを有する凹部を分解層に形成する。橋梁部形成工程では、凹部の形状に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

30

【 0 0 1 0 】

第3の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、ピットを有するピット層を形成するピット層形成工程と、ピット層の上にピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、を有する。分解層形成工程では、保護層の上に表面の平坦な分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。橋梁部形成工程では、分解層の上に平坦な橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

40

【 0 0 1 1 】

第4の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工

50

程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、ピットを有するピット層を形成するピット層形成工程と、ピット層の上にピットの形状に対応する形状を有する保護層を形成する保護層形成工程と、を有する。分解層形成工程では、保護層の上に保護層の形状に対応する形状を有する分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。橋梁部形成工程では、分解層の上に分解層の形状に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

10

【0012】

第5の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、平坦な保護層を形成する保護層形成工程と、を有する。分解層形成工程では、分解層を成長させるとともに複数の貫通転位を伸長させ、保護層の上にピットを有する分解層を形成する。橋梁部形成工程では、分解層の上に分解層の形状に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

20

【0013】

第6の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、を有する。分解層形成工程では、分解層を成長させるとともに複数の貫通転位を伸長させ、ピットを有する分解層を形成する。橋梁部形成工程では、分解層の上に分解層の形状に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

30

【0014】

第7の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、平坦な保護層を形成する保護層形成工程と、分解層に凹部を形成する凹部形成工程と、を有する。分解層形成工程では、保護層の上に分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。凹部形成工程では、側面部と底面部とを有する凹部を分解層に形成するとともに底面部に保護層を露出させない。橋梁部形成工程では、凹部に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

40

【0015】

第8の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、平坦な保護層を形

50

成する保護層形成工程と、分解層に凹部を形成する凹部形成工程と、を有する。分解層形成工程では、保護層の上に分解層を形成し、分解層を成長させるとともに複数の貫通転位を伸長させる。凹部形成工程では、側面部と底面部とを有する凹部を分解層に形成するとともに底面部に保護層を露出させる。橋梁部形成工程では、凹部に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

【0016】

10

第9の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、分解層に凹部を形成する凹部形成工程と、を有する。分解層形成工程では、分解層を成長させるとともに複数の貫通転位を伸長させる。凹部形成工程では、側面部と底面部とを有する凹部を分解層に形成する。橋梁部形成工程では、凹部に対応する形状を有する橋梁部を形成し、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

20

【0017】

第10の態様における半導体素子の製造方法は、基板より上層に分解層を形成する分解層形成工程と、分解層の上に橋梁部を形成する橋梁部形成工程と、分解層を分解する分解工程と、橋梁部の上に1以上の半導体層を形成する半導体層形成工程と、側面部と底面部とを有する凹部を分解層に形成する凹部形成工程と、凹部の側面部に損傷を与える損傷付与工程と、を有する。分解層形成工程では、分解層を成長させるとともに複数の貫通転位を伸長させる。橋梁部形成工程では、複数の貫通転位を橋梁部の表面に表出させる。分解工程では、橋梁部の表面に表出している複数の貫通転位を広げることにより橋梁部を貫通する複数の貫通孔を形成し、複数の貫通孔の内部に露出する分解層の少なくとも一部を分解し、分解層を分解した後に生じる分解生成物を複数の貫通孔から橋梁部の外部に排出し、分解層が存在していた領域の少なくとも一部に第1の空隙を形成する。

30

【0018】

第11の態様における半導体素子の製造方法においては、分解層は、GaN層またはInGaN層である。橋梁部は、Alを含有するIII族窒化物半導体層である。

【0019】

第12の態様における半導体素子の製造方法は、半導体層から基板を分離する基板分離工程を有する。

【0020】

【0021】

40

【0022】

【0023】

【0024】

【発明の効果】

【0025】

本明細書では、半導体層から成長基板を容易に剥離することのできる半導体素子の製造方法が提供されている。

【図面の簡単な説明】

【0026】

【図1】第1の実施形態における第1の半導体素子（発光素子）の概略構成を示す図であ

50

る。

【図2】第1の実施形態における第2の半導体素子（HEMT）の概略構成を示す図である。

【図3】第1の実施形態の半導体素子の製造方法を説明するための図（その1）である。

【図4】第1の実施形態の半導体素子の製造方法を説明するための図（その2）である。

【図5】第1の実施形態の半導体素子の製造方法を説明するための図（その3）である。

【図6】第1の実施形態の半導体素子の製造方法を説明するための図（その4）である。

【図7】第1の実施形態の半導体素子の製造方法を説明するための図（その5）である。

【図8】第1の実施形態の半導体素子の製造方法を説明するための図（その6）である。

【図9】第1の実施形態の半導体素子の製造方法を説明するための図（その7）である。

【図10】第1の実施形態の半導体素子の製造方法を説明するための図（その8）である。

【図11】第1の実施形態の変形例における半導体素子の製造方法を説明するための図（その1）である。

【図12】第1の実施形態の変形例における半導体素子の製造方法を説明するための図（その2）である。

【図13】第2の実施形態の半導体素子の製造方法を説明するための図（その1）である。

【図14】第2の実施形態の半導体素子の製造方法を説明するための図（その2）である。

【図15】第2の実施形態の半導体素子の製造方法を説明するための図（その3）である。

【図16】第2の実施形態の半導体素子の製造方法を説明するための図（その4）である。

【図17】第2の実施形態の半導体素子の製造方法を説明するための図（その5）である。

【図18】第2の実施形態の変形例における半導体素子の製造方法を説明するための図（その1）である。

【図19】第2の実施形態の変形例における半導体素子の製造方法を説明するための図（その2）である。

【図20】第2の実施形態の変形例における半導体素子の製造方法を説明するための図（その3）である。

【図21】第3の実施形態の半導体素子の製造方法を説明するための図（その1）である。

【図22】第3の実施形態の半導体素子の製造方法を説明するための図（その2）である。

【図23】第3の実施形態の半導体素子の製造方法を説明するための図（その3）である。

【図24】第3の実施形態の半導体素子の製造方法を説明するための図（その4）である。

【図25】第3の実施形態の半導体素子の製造方法を説明するための図（その5）である。

【図26】第3の実施形態の半導体素子の製造方法を説明するための図（その6）である。

【図27】第3の実施形態の変形例における半導体素子の製造方法を説明するための図（その1）である。

【図28】第3の実施形態の変形例における半導体素子の製造方法を説明するための図（その2）である。

【図29】第3の実施形態の変形例における半導体素子の製造方法を説明するための図（その3）である。

10

20

30

40

50

【図30】第3の実施形態の変形例における半導体素子の製造方法を説明するための図(その4)である。

【図31】第3の実施形態の変形例における半導体素子の製造方法を説明するための図(その5)である。

【図32】実験A-Cで用いる凹凸加工したサファイア基板の表面を示す走査型顕微鏡写真である。

【図33】図32のXXXIII-XXXIII断面に相当する断面を示す断面図である。

【図34】実験Aにおいてサファイア基板にパフ層と分解層と橋梁部とを形成したものの表面を示す走査型顕微鏡写真である。

【図35】図34のXXXV-XXXV断面に相当する断面を示す断面図である。

【図36】実験Aにおいて分解層の分解をした後の橋梁部等の表面を示す走査型顕微鏡写真である。

【図37】図36のXXXVII-XXXVII断面に相当する断面を示す断面図である。

【図38】実験Bにおいて橋梁部としてAlGaN層を形成した場合の断面を示す走査型顕微鏡写真である。

【図39】実験Cにおいて橋梁部として低温AlN層を形成した場合の断面を示す走査型顕微鏡写真である。

【発明を実施するための形態】

【0027】

以下、具体的な実施形態について、半導体素子の製造方法を例に挙げて図を参照しつつ説明する。しかし、本明細書の技術はこれらの実施形態に限定されるものではない。また、後述する半導体素子の各層の積層構造および電極構造は、例示である。実施形態とは異なる積層構造であってももちろん構わない。そして、それぞれの図における各層の厚みの比は、概念的に示したものであり、実際の厚みの比を示しているわけではない。

【0028】

(第1の実施形態)

1. 半導体素子

1-1. 第1の半導体素子(半導体発光素子)

図1は、第1の半導体素子の構造を示す概略構成図である。第1の半導体素子は、発光素子100である。発光素子100は、GaN基板110と、n型コンタクト層120と、n側静電耐圧層130と、n側超格子層140と、発光層150と、p側クラッド層160と、p型コンタクト層170と、透明電極TE1と、n電極N1と、p電極P1と、を有する。

【0029】

n型コンタクト層120と、n側静電耐圧層130と、n側超格子層140とは、n型半導体層である。n型半導体層は、ドナーをドーピングしていないud-GaN層等を有していてもよい。p側クラッド層160と、p型コンタクト層170とは、p型半導体層である。p型半導体層は、アクセプターをドーピングしていないud-GaN層等を有していてもよい。

【0030】

n型コンタクト層120は、n電極N1に直接接触する層である。n側静電耐圧層130は、各半導体層の静電破壊を防止するための静電耐圧層である。n側超格子層140は、発光層150に加わる応力を緩和するための歪緩和層である。発光層150は、電子と正孔とが再結合することにより発光する層である。p側クラッド層160は、キャリアを発光層150に閉じ込めるための層である。p型コンタクト層170は、透明電極TE1とオーミック接触するためのものである。透明電極TE1は、電流を発光面内に拡散するためのものである。

【0031】

10

20

30

40

50

n型コンタクト層120は、例えば、n型GaNである。n側静電耐圧層130は、例えば、ud-GaN層(unintentionally doped GaN)と、n型GaN層と、を有する。n側超格子層140は、例えば、InGaN層とGaN層とを繰り返し積層したものである。発光層150は、井戸層と障壁層とを有する。井戸層および障壁層として、InGaN、GaN、AlGaN等のAlInGaNを用いることができる。p側クラッド層160は、例えば、p型AlGaNとp型InGaNとを繰り返し積層したものである。p型コンタクト層170は、例えば、p型GaNである。透明電極TE1の材質は、例えば、ITO、IZO、ICO、ZnO、TiO₂、NbTiO₂、TaTiO₂、SnO₂のいずれかである。

【0032】

1-2. 第2の半導体素子(HEMT)

図2は、第2の半導体素子の構造を示す概略構成図である。第2の半導体素子は、HEMT200である。HEMT200は、GaN基板210と、下地層220と、キャリア走行層230と、キャリア供給層240と、ゲート電極GEと、ソース電極SEと、ドレイン電極DEと、を有する。ソース電極SEおよびドレイン電極DEは、キャリア供給層240の上に形成されている。

【0033】

下地層220は、例えば、GaN層である。キャリア走行層230は、例えば、GaNである。キャリア供給層240は、例えば、AlGaNである。

【0034】

1-3. その他の半導体素子

上記の第1の半導体素子および第2の半導体素子の積層構造および材質は例示である。そのため、半導体素子は上記以外の構成であってもよい。半導体素子は、例えば、フリップチップ型や上下導通型の発光素子であってもよい。また、半導体素子は、IGBT、MOSFET等その他の素子であってもよい。

【0035】

2. 半導体素子の製造方法

ここでは、第1の半導体素子(発光素子100)の製造方法について説明する。第2の半導体素子(HEMT200)の製造方法にも同様に適用することができる。半導体層の成膜方法として例えばMOCVD法を用いるとよい。また、HVPE法等その他の気相成長法を用いてもよい。また、半導体層によっては液相成長法を用いてもよい場合がある。また、後述する橋梁部D10等についてスパッタリングにより成膜してもよい。

【0036】

2-1. 基板準備工程

まず、図3に示すように、基板A10を準備する。基板A10は、テンプレート基板である。基板A10は、サファイア基板A11と低温バッファ層A12とGaN層A13とを有する。図3に示すように、GaN層A13では、転位Q2が適宜合流して消失している。そのため、GaN層A13では、サファイア基板A11から遠ざかるほど転位密度が低い。つまり、サファイア基板A11に近い側のGaN層A13は、高転位領域である。サファイア基板A11から遠い側のGaN層A13は、低転位領域である。そのため、GaN層A13における低転位領域では、半導体の結晶性はよい。

【0037】

2-2. 保護層形成工程

次に、図4に示すように、GaN層A13の上に保護層B10を形成する。保護層B10は、後述する分解層C10の下層に進行しないようにするための層である。保護層B10は、平坦な半導体層である。保護層B10は、例えば、AlGaN層である。AlGaN層の熱分解温度は、後述する分解層C10の熱分解温度よりも十分に高い。このとき、貫通転位Q1も保護層B10を貫通するように伸びる。

【0038】

2-3. 分解層形成工程

10

20

30

40

50

次に、図5に示すように、基板A10より上層の保護層B10の上に分解層C10を形成する。分解層C10は平坦である。分解層C10は、InGa_N層である。InGa_N層は、比較的低い温度で熱分解する。分解層C10は、一旦は成膜されるが、後述する分解工程により部分的に除去される半導体層である。このとき、貫通転位Q1も分解層C10を貫通するように伸びる。

【0039】

2-4. 橋梁部形成工程

次に、図6に示すように、分解層C10の上に橋梁部D10を形成する。橋梁部D10は平坦である。橋梁部D10は、AlGa_N層である。このとき、貫通転位Q1も橋梁部D10を貫通するように伸びる。そして、貫通転位Q1を橋梁部D10の表面に表出させる。

10

【0040】

橋梁部D10における最も厚い箇所の膜厚は、0.25nm以上100nm以下である。好ましくは、0.5nm以上60nm以下である。さらに好ましくは、1nm以上30nm以下である。橋梁部D10の膜厚は、後述する半導体層E10を支持できる程度の厚み以上であればよい。橋梁部D10の膜厚が厚いと、後述する分解工程の処理時間が長くなってしまふ。また、好ましい膜厚は、橋梁部D10の材質にも依存する場合がある。橋梁部D10がAlを含有する場合には、橋梁部D10と後述する分解層との間の格子不整合が大きいことがある。ここで、橋梁部D10の熱分解温度は、分解層C10の熱分解温度よりも高い。橋梁部D10の膜厚は、保護層B10の膜厚より薄いことが好ましい。橋梁部D10の膜厚が厚いと、後述する分解工程において貫通孔が形成されにくくなるからである。また、橋梁部D10のAl組成は、保護層B10のAl組成よりも小さいことが好ましい。橋梁部D10のAl組成が大きいと、後述する分解工程において貫通孔が形成されにくくなるからである。

20

【0041】

2-5. 分解工程

次に、図7に示すように、分解層C10を分解する。そのために、N₂ガスとNH₃ガスとの少なくとも一方と、H₂ガスとの混合ガスを供給する。また、基板温度を分解層C10の熱分解温度以上橋梁部D10の熱分解温度未満とする。貫通転位Q1は、原子間の結合が切れている格子欠陥である。そのため、貫通転位Q1を起点にして半導体が分解されやすい。そのため、熱分解温度が高い材料であっても貫通転位Q1の箇所から半導体が分解される。したがって、橋梁部D10の表面が貫通転位Q1の箇所を起点としてエッチングされる。そして、橋梁部D10には貫通孔D10hが形成される。混合ガスは、橋梁部D10の表面に表出している貫通転位Q1を広げることにより、橋梁部D10を貫通する貫通孔D10hを形成する。これにより、貫通孔D10hの内部に分解層C10が露出する。

30

【0042】

そして、図8に示すように、この混合ガスは、貫通孔D10hの内部に露出している分解層C10の少なくとも一部を分解する。分解層C10は、熱により熱分解されるとともにH₂ガスによりエッチングされる。分解層C10を分解した後に生じる分解生成物は、貫通孔D10hから橋梁部D10の外部に排出される。なお、分解層C10は、保護層B10の貫通転位Q1よりも分解されやすい。そのため、分解層C10は比較的速く分解されるが、保護層B10の貫通転位Q1はほとんど分解されない。このようにして、橋梁部D10と保護層B10との間に挟まれている分解層C10の少なくとも一部が分解される。

40

【0043】

そして、図9に示すように、分解層C10がさらにエッチングされる。一方、橋梁部D10は熱分解しない。そのため、橋梁部D10は、貫通孔D10hを形成されるのみで、橋梁部D10自体は残留する。これにより、分解層C10が存在していた領域の少なくとも一部に第1の空隙X1が形成される。第1の空隙X1は、分解されずに残留している分

50

解層C10と橋梁部D10とにより囲まれている。この段階では、分解層C10と橋梁部D10との間の連結部分の幅は十分に小さい。

【0044】

ここで、混合ガスのうち主に H_2 ガスが、分解層C10をエッチングする。そのため、 H_2 ガスの分圧が高いことが好ましい。ただし、 H_2 ガスのみを供給すると、Ga金属がドロップレットとして表出するおそれがある。そのため、 H_2 ガスに加えて N_2 ガスと NH_3 ガスとの少なくとも一方を供給することが好ましい。より好ましくは、 H_2 と NH_3 の混合ガスを供給する。全てのガスの流量に対する N_2 および NH_3 の合計の流量の比(体積比)は、0.1%以上10%以下であることが好ましい。好ましくは0.1%以上5.0%以下である。さらに好ましくは0.1%以上2.5%以下である。

10

【0045】

2-6. 半導体層形成工程

次に、図10に示すように、橋梁部D10の上に半導体層E10を成長させる。半導体層E10は、1以上の半導体層を有する。半導体層E10は、橋梁部D10の上面部D10aを起点として成長する。そのため、橋梁部D10の貫通孔D10hを好適に埋める。つまり、橋梁部D10に形成された貫通孔D10hを塞ぐ。そして、橋梁部D10の貫通孔D10hの箇所から新たな貫通転位Q3が発生する場合もある。また、橋梁部D10の貫通孔D10hの箇所から新たな貫通転位が発生しない場合もある。

【0046】

ここで、半導体層E10は、図1のGaN基板110に相当する。そのため、半導体層E10は、GaNから成っている。この後、半導体層E10の上に、n型コンタクト層120と、n側静電耐圧層130と、n側超格子層140と、発光層150と、p側クラッド層160と、p型コンタクト層170と、を形成する。

20

【0047】

2-7. 電極形成工程

次に、p型コンタクト層170の一部の上に透明電極TE1を形成する。そして、透明電極TE1を形成しないp型コンタクト層170の残部に凹部を形成する。この凹部の底にはn型コンタクト層120が露出している。そこで、n型コンタクト層120の上にn電極N1を形成する。また、透明電極TE1の上にp電極P1を形成する。

【0048】

2-8. 基板分離工程

次に、半導体層から基板A10を分離する。この工程を実施する前には、橋梁部D10は、分解層C10とわずかに接触している。そのため、橋梁部D10を分解層C10から分離することは容易である。作業者が手で剥離させることもできる。また、自然剥離も容易である。エッチング、テープリフトオフ、超音波を用いることにより剥離させてもよいが、これらの工程は必要ないことが多い。

30

【0049】

2-9. 研磨工程

この段階では、発光素子100におけるGaN基板110の裏には橋梁部D10が残留している。そのため、橋梁部D10を研磨する。以上により、発光素子100が得られる。

40

【0050】

3. 本実施形態の効果

半導体層から基板A10を容易に分離することができる。橋梁部D10と分解層C10との間の連結領域が非常に狭いからである。また、基板A10の結晶性はよい。そのため、その結晶性を引き継いだ発光素子100の結晶性もよい。また、基板分離工程で分離した基板A10については後で再利用することができる。つまり、一旦結晶性のよい基板A10が得られれば、その基板A10をもとに何度でも高品質な発光素子100を製造することができる。そして、基板A10については何度でも再利用することができる。

【0051】

50

4. 変形例

4-1. 基板剥離工程の不実施

図11に示すように、分解層C10がそれほど分解されていない段階で、橋梁部D10から半導体層E10を形成してもよい。その場合には、基板剥離工程を実施しなくてもよい。つまり、この発光素子には基板A10が残留している。そのため、この発光素子は第1の空隙X1を有する。発光層150から発せられる光は、第1の空隙X1で反射もしくは散乱される。半導体層と空気との間で屈折率に差があるためである。この反射または散乱により、この発光素子の光の取り出し効率が向上する。

【0052】

4-2. 基板剥離工程の順序

本実施形態では、GaN基板110の上に発光素子100を製造した後に発光素子100から基板A10を分離する。しかし、GaN基板110を基板A10から分離した後にGaN基板110の上に各半導体層を積層してもよい。

【0053】

4-3. 保護層

図12に示すように、保護層B10を形成しなくてもよい。この場合には、基板A10のGaN層A13が分解層を兼ねている。そのため、GaN層A13がやや深く分解される。この場合には、橋梁部形成工程では、分解層であるGaN層A13の上に平坦な橋梁部D11を形成する。また、基板A10から半導体層E10を分離することも容易である。しかし、基板A10のGaN層A13の表面近傍が抉られてしまうため、基板A10を再利用する場合には適さない。

【0054】

4-4. 橋梁部の材質

本実施形態の橋梁部D10は高温で成膜したAlGaN層である。橋梁部D10の熱分解温度は、分解層C10の熱分解温度よりも高い。橋梁部D10は、低温で形成したAlGaN層であってもよい。また、橋梁部D10は、AlN層またはAlGaInN層であってもよい。橋梁部D10は、Alを含有するIII族窒化物を有するとよい。例えば、橋梁部D10は、Alを含有するIII族窒化物半導体層である。また、分解層C10の材質との兼ね合いになるが、橋梁部D10の材質は、GaN、InGaNであってもよい。

【0055】

4-5. 複数層の橋梁部

本実施形態では、橋梁部D10は単一層である。橋梁部D10は、複数層を有していてもよい。また、橋梁部D10は、超格子構造であってもよい。例えば、AlGaN層とGaN層との超格子構造が挙げられる。ただし、橋梁部D10の全体の膜厚は、厚すぎないことが好ましい。

【0056】

4-6. 分解層の材質

本実施形態の分解層C10はGaN層である。分解層C10はInGaN層であってもよい。また、分解層C10は、SiやMgをドーピングされていてもよい。もちろん、分解層C10の熱分解温度は低いほうが好ましい。そのため、分解層C10は、Inを含有するとよい。なお、Alを含有すると、熱分解温度は上昇する傾向がある。分解層C10としてAlを含有する層を形成する際には、分解層C10のAl組成は、橋梁部D10のAl組成よりも小さいほうが好ましい。また、橋梁部D10の熱分解温度よりも低ければ、BN、TiN、またはSiNxのようなIII族窒化物以外の材料を用いてもよい。ただし、分解層C10は、後に形成する半導体層の組成に近いIII族窒化物半導体が好ましい。後に形成する半導体層への不純物の混入を防止できるからである。そのため、分解層C10はGaNまたはInGaNであるとよい。

【0057】

4-7. テンプレート基板

基板A10は、サファイア基板A11を有する。サファイアの他に、SiC、Si、Z

10

20

30

40

50

nO、GaN、AlN、MgAl₂O₄、Ga₂O₃などの材質を用いてもよい。また、ガラス等の非晶質基板を用いてもよい。また、サファイア基板A11の表面に凹凸形状を設けてもよい。また、GaN層A13の代わりに、InGaN層、AlGaN層、AlInGaN層、AlN層、を用いてもよい。また、GaN層A13にSi等をドーブしてもよい。

【0058】

4-8. 分解工程（エッチング工程）

分解工程では、N₂ガスとNH₃ガスとの少なくとも一方と、H₂ガスとの混合ガスを供給する。しかし、H₂ガスを供給しないこととしてもよい。この場合には、H₂ガスによる分解層C10のエッチングは生じない。分解層C10の熱分解のみが生じる。この場合であっても、橋梁部D10の膜厚が十分に薄ければ、分解層C10を除去することができる。全てのガスの流量に対するN₂およびNH₃の合計の流量の比（体積比）は、0.1%以上10%以下であることが好ましい。好ましくは0.1%以上5.0%以下である。さらに好ましくは0.1%以上2.5%以下である。

10

【0059】

4-9. 中間層

本実施形態においては、橋梁部D10の上に半導体層E10を形成する。この半導体層E10はGaN基板110である。しかし、この半導体層E10を中間層としてもよい。つまり、半導体層E10の上にGaN基板110を形成する。そして、研磨工程においては、橋梁部D10とともにこの中間層をも研磨する。

20

【0060】

4-10. 組み合わせ

上記の変形例を自由に組み合わせてもよい。

【0061】

5. 本実施形態のまとめ

以上詳細に説明したように、本実施形態の半導体素子の製造方法は、橋梁部D10と分解されずに残留している分解層C10とにより囲まれた第1の空隙X1を形成する。その際に、橋梁部D10の表面の表出している貫通転位Q1を広げることにより貫通孔D10hを形成する。そして、その貫通孔D10hの内部に露出している分解層C10を分解する。そして、分解層C10を分解した粒子を貫通孔D10hから排出する。このように第1の空隙X1が存在することにより、半導体素子と成長基板とを容易に剥離させることができる。また、製造された半導体素子は、半導体層と格子定数が大きく異なる異種基板を有さない。したがって、この半導体素子においては、応力が十分に緩和されている。

30

【0062】

（第2の実施形態）

第2の実施形態について説明する。

【0063】

1. 半導体素子の製造方法

1-1. 基板準備工程

図3に示すような基板A10を準備する。

40

【0064】

1-2. ピット層形成工程

次に、図13に示すように、GaN層A13の上にピット層F20を形成する。ピット層F20は、ピットF20aを有するGaN層である。ピット層F20を形成するために、基板温度を750以上950以下とする。基板温度が低いほど、ピットF20aは広がる。また、ピット層F20の膜厚が厚いほどピットF20aは広がる。そのため、基板温度およびピット層F20の膜厚を選択することにより、所望のピットF20aの形状が得られる。なお、ピットF20aは、貫通転位Q1を起点に広がる。そのため、貫通転位Q1は、ピット層F20における凹みの底部に表出している。

【0065】

50

1 - 3 . 保護層形成工程

次に、図 1 4 に示すように、ピット層 F 2 0 の上に保護層 B 2 0 を形成する。保護層 B 2 0 は、ピット層 F 2 0 のピット F 2 0 a の形状に対応する凹凸形状を有している。保護層 B 2 0 は、例えば、A l G a N 層である。A l G a N 層の熱分解温度は、後述する分解層 C 2 0 の熱分解温度よりも十分に高い。このとき、貫通転位 Q 1 も保護層 B 2 0 を貫通するように伸びる。

【 0 0 6 6 】

1 - 4 . 分解層形成工程

次に、図 1 4 に示すように、保護層 B 2 0 の上に分解層 C 2 0 を形成する。分解層 C 2 0 の表面は平坦である。分解層 C 2 0 は、I n G a N 層である。I n G a N 層は、比較的 10
低い温度で熱分解する。分解層 C 2 0 は、一旦は成膜されるが、後述する分解工程により部分的に除去される半導体層である。このとき、貫通転位 Q 1 も分解層 C 2 0 を貫通するように伸びる。

【 0 0 6 7 】

1 - 5 . 橋梁部形成工程

次に、図 1 4 に示すように、分解層 C 2 0 の上に橋梁部 D 2 0 を形成する。橋梁部 D 2 0 の表面は平坦である。橋梁部 D 2 0 は、A l G a N 層である。このとき、貫通転位 Q 1 も橋梁部 D 2 0 を貫通するように伸びる。そして、貫通転位 Q 1 を橋梁部 D 2 0 の表面に 20
表出させる。

【 0 0 6 8 】

1 - 6 . 分解工程

次に、図 1 5 に示すように、分解層 C 2 0 を分解する。そのために、N₂ ガスと NH₃ ガスとの少なくとも一方と、H₂ ガスとの混合ガスを供給する。また、基板温度を分解層 C 2 0 の熱分解温度以上橋梁部 D 2 0 の熱分解温度未満とする。貫通転位 Q 1 は、原子間の結合が切れている格子欠陥である。そのため、貫通転位 Q 1 を起点にして半導体が分解されやすい。そのため、熱分解温度が高い材料であっても貫通転位 Q 1 の箇所から半導体が分解される。したがって、橋梁部 D 2 0 の表面が貫通転位 Q 1 の箇所を起点としてエッチングされる。そして、橋梁部 D 2 0 には貫通孔 D 2 0 h が形成される。混合ガスは、橋梁部 D 2 0 の表面に表出している貫通転位 Q 1 を広げることにより、貫通孔 D 2 0 h を形成する。これにより、貫通孔 D 2 0 h の内部に分解層 C 2 0 が露出する。 30

【 0 0 6 9 】

そして、図 1 5 に示すように、この混合ガスは、貫通孔 D 2 0 h の内部に露出している分解層 C 2 0 の一部を分解する。分解層 C 2 0 は、熱により熱分解されるとともに H₂ ガスによりエッチングされる。分解層 C 2 0 を分解した後に生じる分解生成物は、貫通孔 D 2 0 h から橋梁部 D 2 0 の外部に排出される。

【 0 0 7 0 】

そして、図 1 6 に示すように、分解層 C 2 0 がさらにエッチングされる。一方、橋梁部 D 2 0 は熱分解しない。そのため、橋梁部 D 2 0 は、貫通孔 D 2 0 h を形成されるのみで、橋梁部 D 2 0 自体は残留する。これにより、分解層 C 2 0 が存在していた領域の一部に 40
第 1 の空隙 X 2 が形成される。第 1 の空隙 X 2 は、分解されずに残留している分解層 C 2 0 と橋梁部 D 2 0 とにより囲まれている。この段階では、分解層 C 2 0 と橋梁部 D 2 0 との間の連結部分の幅は十分に小さい。

【 0 0 7 1 】

ここで、混合ガスのうち主に H₂ ガスが、分解層 C 2 0 をエッチングする。そのため、H₂ ガスの分圧が高いことが好ましい。ただし、H₂ ガスのみを供給すると、G a 金属がドロップレットとして表出するおそれがある。そのため、H₂ ガスに加えて N₂ ガスと NH₃ ガスとの少なくとも一方を供給することが好ましい。より好ましくは、H₂ と NH₃ の混合ガスを供給する。全てのガスの流量に対する N₂ および NH₃ の合計の流量の比 (体積比) は、0 . 1 % 以上 1 0 % 以下であることが好ましい。好ましくは 0 . 1 % 以上 5 . 0 % 以下である。さらに好ましくは 0 . 1 % 以上 2 . 5 % 以下である。 50

【 0 0 7 2 】

1 - 7 . 半 導 体 層 形 成 工 程

次に、図 1 7 に示すように、橋梁部 D 2 0 の上に半導体層 E 2 0 を成長させる。半導体層 E 2 0 は、橋梁部 D 2 0 の上面部 D 2 0 a を起点として成長する。そのため、橋梁部 D 2 0 の貫通孔 D 2 0 h を好適に埋める。つまり、橋梁部 D 2 0 に形成された貫通孔 D 2 0 h を塞ぐ。そして、橋梁部 D 2 0 の貫通孔 D 2 0 h の箇所から新たな貫通転位 Q 3 が発生する場合もある。また、橋梁部 D 2 0 の貫通孔 D 2 0 h の箇所から新たな貫通転位が発生しない場合もある。

【 0 0 7 3 】

ここで、半導体層 E 2 0 は、図 1 の GaN 基板 1 1 0 に相当する。そのため、半導体層 E 2 0 は、GaN から成っている。この後、半導体層 E 2 0 の上に、n 型コンタクト層 1 2 0 と、n 側静電耐圧層 1 3 0 と、n 側超格子層 1 4 0 と、発光層 1 5 0 と、p 側クラッド層 1 6 0 と、p 型コンタクト層 1 7 0 と、を形成する。

10

【 0 0 7 4 】

1 - 8 . 電 極 形 成 工 程

次に、p 型コンタクト層 1 7 0 の一部の上に透明電極 T E 1 を形成する。そして、透明電極 T E 1 を形成しない p 型コンタクト層 1 7 0 の残部に凹部を形成する。この凹部の底には n 型コンタクト層 1 2 0 が露出している。そこで、n 型コンタクト層 1 2 0 の上に n 電極 N 1 を形成する。また、透明電極 T E 1 の上に p 電極 P 1 を形成する。

【 0 0 7 5 】

1 - 9 . 基 板 分 離 工 程

橋梁部 D 2 0 は、分解層 C 2 0 とわずかに接触している。そのため、橋梁部 D 2 0 を分解層 C 2 0 から分離することは容易である。作業者が手で剥離させることもできる。

20

【 0 0 7 6 】

1 - 1 0 . 研 磨 工 程

この段階では、発光素子 1 0 0 における GaN 基板 1 1 0 の裏には橋梁部 D 2 0 が残留している。そのため、橋梁部 D 2 0 を研磨する。以上により、発光素子 1 0 0 が得られる。

【 0 0 7 7 】

2 . 変 形 例

30

2 - 1 . 膜 厚 が 薄 い 分 解 層 を 形 成 す る 場 合

図 1 8 は、膜厚が薄い分解層を形成する場合を説明するための図である。図 1 8 に示すように、分解層 C 2 1 の膜厚が薄い場合には、分解層 C 2 1 および橋梁部 D 2 1 は、ピット F 2 1 a の形状に対応する形状を有する。分解層 C 2 1 は、平坦部 C 2 1 a と傾斜部 C 2 1 b とを有する。橋梁部 D 2 1 は、平坦部 D 2 1 a と傾斜部 D 2 1 b とを有する。ここで、貫通転位 Q 1 は、傾斜部 C 2 1 b の底部に表出している。

【 0 0 7 8 】

この製造方法は、ピット F 2 1 a を有するピット層 F 2 1 を形成するピット層形成工程と、ピット層 F 2 1 の上にピット F 2 1 a の形状に対応する形状を有する保護層 B 2 1 を形成する保護層形成工程と、を有する。分解層形成工程では、保護層 B 2 1 の上に保護層 B 2 1 の形状に対応する形状を有する分解層 C 2 1 を形成する。橋梁部形成工程では、分解層 C 2 1 の上に分解層 C 2 1 の形状に対応する形状を有する橋梁部 D 2 1 を形成する。

40

【 0 0 7 9 】

そして、分解工程において、橋梁部 D 2 1 の貫通転位 Q 1 を起点に分解が進行する。そして、保護層 B 2 1 は分解されない。そのため、保護層 B 2 1 と橋梁部 D 2 1 とで挟まれた領域に沿って分解層 C 2 1 が分解する。これにより、保護層 B 2 1 と橋梁部 D 2 1 との間に空隙ができる。また、橋梁部 D 2 1 は、分解されずにわずかに残留する分解層 C 2 1 により支持されている。

【 0 0 8 0 】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、

50

空隙を活かして発光素子を製造してもよい。

【0081】

2-2. 保護層の上部にピットを形成する場合

図19は、保護層の上部にピットを形成する場合を説明するための図である。この場合にはまず、平坦な保護層B22を形成する。そして、分解層C22としてピット層を形成する。そして、ピットがある分解層C22の上に橋梁部D22を形成する。橋梁部D22は、平坦部D22aと傾斜部D22bとを有する。ここで、貫通転位Q1は、傾斜部D22bの底部に表出している。

【0082】

この製造方法は、平坦な保護層B22を形成する保護層形成工程を有する。分解層形成工程では、保護層B22の上にピットF22aを有する分解層C22を形成する。橋梁部形成工程では、分解層C22の上に分解層C22の形状に対応する形状を有する橋梁部D22を形成する。

10

【0083】

そして、分解工程において、橋梁部D22の貫通転位Q1を起点に分解が進行する。そして、保護層B22は分解されない。そのため、平坦な保護層B22と凹凸がある橋梁部D22とで挟まれた領域に沿って分解層C22が分解する。これにより、保護層B22と橋梁部D22との間に空隙ができる。また、橋梁部D22は、分解されずにわずかに残留する分解層C22により支持されている。

【0084】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、空隙を活かして発光素子を製造してもよい。

20

【0085】

2-3. 保護層を形成せずにピットを形成する場合

図20は、保護層を形成せずにピットを形成する場合を説明するための図である。この場合にはまず、図3の基板A10の上にピットF23aを有する分解層C23を形成する。そして、分解層C23の上に橋梁部D23を形成する。橋梁部D23は、平坦部D23aと傾斜部D23bとを有する。ここで、貫通転位Q1は、傾斜部D23bの底部に表出している。

【0086】

この製造方法においては、分解層形成工程では、ピットF23aを有する分解層C23を形成する。橋梁部形成工程では、分解層C23の上に分解層C23の形状に対応する形状を有する橋梁部D23を形成する。

30

【0087】

そして、分解工程において、橋梁部D23の貫通転位Q1を起点に分解が進行する。この場合には保護層がないため、貫通転位Q1の周辺の分解層C23が分解される。橋梁部D23は、貫通転位Q1から離れた位置で分解されずにわずかに残留する分解層C23により支持されている。

【0088】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、空隙を活かして発光素子を製造してもよい。

40

【0089】

2-4. ピット層の材料

ピット層F20の材料は、GaNの他に、AlGaN、InGaN、AlInGaNであってもよい。また、Si等がドーブされていてもよい。

【0090】

2-5. 組み合わせ

第2の実施形態およびその変形例と第1の実施形態およびその変形例とを組み合わせてもよい。

【0091】

50

3. 本実施形態のまとめ

以上詳細に説明したように、本実施形態の半導体素子の製造方法は、ピット層F20を形成した後に保護層B20を形成する。保護層B20の形状は、ピット層F20の形状に対応する形状である。そして、保護層B20の上に分解層C20および橋梁部D20を形成する。そして、保護層B20と橋梁部D20との間の分解層C20の一部を分解する。これにより、空隙が形成される。このように空隙が存在することにより、半導体素子と成長基板とを容易に剥離させることができる。また、製造された半導体素子は、半導体層と格子定数が大きく異なる異種基板を有さない。したがって、この半導体素子においては、応力が十分に緩和されている。

【0092】

10

(第3の実施形態)

第3の実施形態について説明する。

【0093】

1. 半導体素子の製造方法

1-1. 基板準備工程

図3に示すような基板A10を準備する。

【0094】

1-2. 保護層形成工程

次に、Ga_{1-x}N層A13の上に保護層B30を形成する(図21参照)。保護層B30は平坦である。保護層B30は、例えば、AlGa_{1-x}N層である。AlGa_{1-x}N層の熱分解温度は、後述する分解層C30の熱分解温度よりも十分に高い。このとき、貫通転位Q1も保護層B30を貫通するように伸びる。

20

【0095】

1-3. 分解層形成工程

次に、図21に示すように、保護層B30の上に分解層C30を形成する。分解層C30は平坦である。分解層C30は、InGa_{1-x}N層である。InGa_{1-x}N層は、比較的低い温度で熱分解する。分解層C30は、一旦は成膜されるが、後述する分解工程により部分的に除去される半導体層である。このとき、貫通転位Q1も分解層C30を貫通するように伸びる。

【0096】

30

1-4. 凹部形成工程

次に、図22に示すように、分解層C30に凹部C30bを形成する。そのため、図22では、分解層C30の表面に平坦部C30aと凹部C30bとが露出している。つまり、側面部C30b1と底面部C30b2とを有する凹部C30bを分解層C30に形成するとともに底面部C30b2に保護層B30を露出させない。凹部C30bを周期的に形成するとよい。凹部C30bを形成するために、フォトリソグラフィ技術を用いてもよい。もしくは、エッチングやレーザーを用いることにより凹部C30bを形成してもよい。

【0097】

1-5. 橋梁部形成工程

40

次に、図23に示すように、分解層C30の上に橋梁部D30を形成する。橋梁部D30は、平坦部D30aと凹部D30bとを有する。つまり、橋梁部D30の形状は、分解層C30の凹部C30bに対応する形状を有する。凹部D30bは、側面部D30b1と底面部D30b2とを有する。橋梁部D30の側面部D30b1は、分解層C30の側面部C30b1の上に形成される。橋梁部D30の底面部D30b2は、分解層C30の底面部C30b2の上に形成される。橋梁部D30は、AlGa_{1-x}N層である。このとき、貫通転位Q1も橋梁部D30を貫通するように伸びる。そして、貫通転位Q1を橋梁部D30の表面に表出させる。

【0098】

1-6. 分解工程

50

次に、図 2 4 に示すように、分解層 C 3 0 を分解する。そのために、 N_2 ガスと NH_3 ガスとの少なくとも一方と、 H_2 ガスとの混合ガスを供給する。また、基板温度を分解層 C 3 0 の熱分解温度以上橋梁部 D 3 0 の熱分解温度未満とする。貫通転位 Q 1 は、原子間の結合が切れている格子欠陥である。そのため、貫通転位 Q 1 を起点にして半導体が分解されやすい。そのため、熱分解温度が高い材料であっても貫通転位 Q 1 の箇所から半導体が分解される。したがって、橋梁部 D 3 0 の表面が貫通転位 Q 1 の箇所を起点としてエッチングされる。そして、橋梁部 D 3 0 には貫通孔 D 3 0 h が形成される。混合ガスは、橋梁部 D 3 0 の表面に表出している貫通転位 Q 1 を広げることにより、貫通孔 D 3 0 h を形成する。これにより、貫通孔 D 3 0 h の内部に分解層 C 3 0 が露出する。

【 0 0 9 9 】

10

そして、図 2 4 に示すように、この混合ガスは、貫通孔 D 3 0 h の内部に露出している分解層 C 3 0 の一部を分解する。分解層 C 3 0 は、熱により熱分解されるとともに H_2 ガスによりエッチングされる。分解層 C 3 0 を分解した後に生じる分解生成物は、貫通孔 D 3 0 h から橋梁部 D 3 0 の外部に排出される。

【 0 1 0 0 】

そして、図 2 5 に示すように、分解層 C 3 0 がさらにエッチングされる。一方、橋梁部 D 3 0 は熱分解しない。そのため、橋梁部 D 3 0 は、貫通孔 D 3 0 h を形成されるのみで、橋梁部 D 3 0 自体は残留する。そして、保護層 B 3 0 と橋梁部 D 3 0 との間の分解層 C 3 0 がほぼ完全に分解される。この場合に、保護層 B 3 0 と橋梁部 D 3 0 の平坦部 D 3 0 a との間に第 1 の空隙 X 3 が生ずる。第 1 の空隙 X 3 は、保護層 B 3 0 と橋梁部 D 3 0 と

20

【 0 1 0 1 】

ここで、混合ガスのうち主に H_2 ガスが、分解層 C 3 0 をエッチングする。そのため、 H_2 ガスの分圧が高いことが好ましい。ただし、 H_2 ガスのみを供給すると、Ga 金属がドロップレットとして表出するおそれがある。そのため、 H_2 ガスに加えて N_2 ガスと NH_3 ガスとの少なくとも一方を供給することが好ましい。

【 0 1 0 2 】

1 - 7 . 半導体層形成工程

次に、図 2 6 に示すように、橋梁部 D 3 0 の上に半導体層 E 3 0 を成長させる。半導体層 E 3 0 は、橋梁部 D 3 0 の平坦部 D 3 0 a を起点として成長する。そのため、橋梁部 D 3 0 の貫通孔 D 3 0 h の少なくとも一部を好適に埋める。つまり、橋梁部 D 3 0 に形成された貫通孔 D 3 0 h の少なくとも一部を塞ぐ。そして、橋梁部 D 3 0 の貫通孔 D 3 0 h の箇所から新たな貫通転位 Q 3 が発生する場合もある。また、橋梁部 D 3 0 の貫通孔 D 3 0 h の箇所から新たな貫通転位が発生しない場合もある。

30

【 0 1 0 3 】

ここで、半導体層 E 3 0 は、図 1 の GaN 基板 1 1 0 に相当する。そのため、半導体層 E 3 0 は、GaN から成っている。この後、半導体層 E 3 0 の上に、n 型コンタクト層 1 2 0 と、n 側静電耐圧層 1 3 0 と、n 側超格子層 1 4 0 と、発光層 1 5 0 と、p 側クラッド層 1 6 0 と、p 型コンタクト層 1 7 0 と、を形成する。

【 0 1 0 4 】

40

1 - 8 . 電極形成工程

次に、p 型コンタクト層 1 7 0 の一部の上に透明電極 TE 1 を形成する。そして、透明電極 TE 1 を形成しない p 型コンタクト層 1 7 0 の残部に凹部を形成する。この凹部の底には n 型コンタクト層 1 2 0 が露出している。そこで、n 型コンタクト層 1 2 0 の上に n 電極 N 1 を形成する。また、透明電極 TE 1 の上に p 電極 P 1 を形成する。

【 0 1 0 5 】

1 - 9 . 基板分離工程

橋梁部 D 3 0 は、分解層 C 3 0 とほとんど分離している状態にある。作業者が手で分離させることもできる。

【 0 1 0 6 】

50

1 - 10 . 研磨工程

この段階では、発光素子 100 における GaN 基板 110 の裏には橋梁部 D30 が残留している。そのため、橋梁部 D30 を研磨する。以上により、発光素子 100 が得られる。

【0107】

2 . 変形例

2 - 1 . 保護膜が露出する凹部を形成する場合

図 27 は、保護膜が露出する凹部を形成する場合を説明するための図である。この場合には、橋梁部 D31 は、平坦部 D31a と凹部とを有する。凹部は、側面部 D31b と底面部 D31c とを有する。そして、凹部の箇所の橋梁部 D31 と保護膜 B31 とが接触している。そのため、橋梁部 D31 は、保護膜 B31 に好適に支持されている。

10

【0108】

この製造方法は、平坦な保護層 B31 を形成する保護層形成工程と、分解層 C31 に凹部 C31b を形成する凹部形成工程と、を有する。分解層形成工程では、保護層 B31 の上に分解層 C31 を形成する。凹部形成工程では、側面部 C31b1 と底面部 C31b2 とを有する凹部 C31b を分解層 C31 に形成するとともに底面部 C31b2 に保護層 B31 を露出させる。橋梁部形成工程では、凹部 C31b に対応する形状を有する橋梁部 D31 を形成する。

【0109】

そして、分解工程において、橋梁部 D31 の貫通転位 Q1 を起点に分解が進行する。そして、保護層 B31 は分解されない。そのため、保護層 B31 と橋梁部 D31 とで挟まれた領域に沿って分解層 C31 が分解する。これにより、保護層 B31 と橋梁部 D31 との間に空隙ができる。

20

【0110】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、空隙を活かして発光素子を製造してもよい。また、橋梁部 D31 は、保護膜 D31 に好適に支持されているため、橋梁部 D31 の平坦部 D31a は、非常に安定している。したがって、橋梁部 D31 より上層に成長させる半導体層の結晶性はよい。

【0111】

2 - 2 . 保護層を形成せずに凹部を形成する場合

図 28 は、保護層を形成せずに凹部を形成する場合を説明するための図である。この場合にはまず、図 3 の基板 A10 の上に凹部 A13b を形成する。GaN 層 A13 は、平坦部 A13a と凹部 A13b とを有する。そして、GaN 層 A13 の上に橋梁部 D32 を形成する。橋梁部 D32 は、平坦部 D32a と凹部 D32b とを有する。ここで、貫通転位 Q1 は、平坦部 D32a と凹部 D32b とに表出している。

30

【0112】

この製造方法は、分解層である GaN 層 A13 に凹部 A13b を形成する凹部形成工程を有する。凹部形成工程では、側面部 A13b1 と底面部 A13b2 とを有する凹部を分解層に形成する。橋梁部形成工程では、凹部 A13b に対応する形状を有する橋梁部 D32 を形成する。

40

【0113】

そして、分解工程において、橋梁部 D32 の貫通転位 Q1 を起点に分解が進行する。この場合には保護層がないため、貫通転位 Q1 の周辺の GaN 層 A13 が分解される。橋梁部 D32 は、貫通転位 Q1 から離れた位置で分解されずにわずかに残留する GaN 層 A13 により支持されている。

【0114】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、空隙を活かして発光素子を製造してもよい。

【0115】

2 - 3 . 凹部の側面

50

図29は、分解層の凹部の側面にダメージを与える場合を説明するための図である。この場合には、分解層C33は、上面部C33aと側面部C33b1と底面部C33b2とを有する。フォトリソグラフィ技術を用いる場合には、マスクで覆われている部分はダメージを受けず、マスクで覆われていない部分はダメージを受けやすい。そのため、予め定めた領域、マスクで覆われていないエッチングを受ける領域を狙ってダメージを導入することができる。また、分解層C33の側面部C33b1にダメージを与えるために、例えば、レーザーを側面部C33b1に照射する。または、側面部C33b1を形成後に反応性の高い溶液を側面部C33b1のみに供給すればよい。

【0116】

この製造方法は、側面部C33b1と底面部C33b2とを有する凹部C33bを分解層C33に形成する凹部形成工程と、凹部C33の側面部C33b1に損傷を与える損傷付与工程と、を有する。

10

【0117】

図30に示すように、分解工程において、橋梁部D33のダメージのある部分を起点に分解が進行する。そして、分解層C33のうち側面部C33b1が特に分解しやすい。そのため、側面部C33b1が優先的に分解する。これにより、所望の形状の空隙を形成しやすい。

【0118】

したがって、この後成長させる半導体層と基板とを分離することが容易である。また、空隙を活かして発光素子を製造してもよい。

20

【0119】

2-4. マイクロデバイス

図31は、マイクロデバイスを製造する場合を説明するための図である。図31に示すように、凹凸のある橋梁部D34は、平坦な保護層B34の上に配置されている。橋梁部D34は、上面部D34aと側面部D34bと底面部D34cとを有する。半導体層E34は、橋梁部D34の上面部D34aから成長している。つまり、半導体層形成工程では、橋梁部D34の各々の上面部D34aから各々の半導体層E34を成長させる。

【0120】

2-5. 組み合わせ

第3の実施形態およびその変形例とその他の実施形態およびその変形例とを組み合わせてもよい。

30

【0121】

3. 本実施形態のまとめ

以上詳細に説明したように、本実施形態の半導体素子の製造方法は、分解層C30に凹部C30bを形成する。これにより、分解層C30の上に形成する橋梁部D30を凹凸形状に形成することができる。そのため、保護層B30と橋梁部D30との間に空隙を形成することができる。このように空隙が存在することにより、半導体素子と成長基板とを容易に剥離させることができる。また、製造された半導体素子は、半導体層と格子定数が大きく異なる異種基板を有さない。したがって、この半導体素子においては、応力が十分に緩和されている。

40

【実施例】

【0122】

1. 実験A

1-1. 基板

図32は、凹凸加工したサファイア基板の表面を示す走査型顕微鏡写真である。図33は、図32のXXXIII-XXXIII断面に相当する断面を示す断面図である。図32および図33に示すように、円錐形状の複数の凸部が八二カム状に配置されている。

【0123】

1-2. 分解層

図34は、サファイア基板にバッファ層と分解層と橋梁部とを形成したものの表面を示

50

す走査型顕微鏡写真である。図35は、図34のXXXV-XXXV断面に相当する断面を示す断面図である。分解層としてGaNを形成した。橋梁部としてAlNをスパッタリングにより形成した。スパッタリングの時間は50秒であった。AlNからなる橋梁部の膜厚は14.3nmである。

【0124】

1-3. 分解層のエッチング

図36は、分解層のエッチングをした後の橋梁部等の表面を示す走査型顕微鏡写真である。図36に示すように、橋梁部D10の一部にクラックが入っている。クラックは、エッチング時もしくは降温時に生じる可能性がある。そのため、エッチング後に連続して成膜すると、クラックは発生しにくい。しかし、橋梁部D10は、全体として安定であり、橋梁部D10より上層の半導体層について問題なく成長させることができる。

10

【0125】

図37は、図36のXXXVII-XXXVII断面に相当する断面を示す断面図である。図37に示すように、左側には空隙が観測される。図37の右側には、GaNからなる分解層の残渣が観測される。

【0126】

2. 実験B

2-1. 分解層までの成膜

実験Bでは、実験Aと同じ凹凸基板を用いた。分解層としてGaN層をMOCVD法により形成した。橋梁部としてAlGaN層をMOCVD法により形成した。Alの組成は35%であった。AlGaN層の膜厚は25.8nmであった。

20

【0127】

2-1. 分解層のエッチング

図38は、橋梁部としてAlGaN層を形成した場合の断面を示す走査型顕微鏡写真である。このように、橋梁部としてAlGaN層を形成した場合であっても、空隙を形成することができる。なお、分解層としてGaN層を形成し、橋梁部としてAl組成が5%以上35%以下のAlGaN層を形成した場合には、橋梁部を形成することができた。

【0128】

ここで、橋梁部としてAlGaN層を形成する場合には、Al組成が小さいほど、橋梁部の組成と分解層の組成とが近い。つまり、橋梁部と分解層との間の格子定数差は小さい。そのため、クラックの発生を防止できる。しかしその代わりに、橋梁部の熱分解温度と分解層の熱分解温度とが近い。つまり、分解層を分解する際に橋梁部もダメージを受けるおそれがある。一方、Al組成が大きいほど、橋梁部の組成と分解層の組成とが離れている。そのため、熱分解による橋梁部へのダメージを抑制できる。その代わりに、クラックが生じやすい。

30

【0129】

3. 実験C

3-1. 分解層までの成膜

実験Cでは、実験Aと同じ凹凸基板を用いた。分解層としてGaN層をMOCVD法により形成した。橋梁部として300以上600以下の低温で低温AlN層をMOCVD法により形成した。低温AlN層の膜厚は25.8nmであった。

40

【0130】

3-2. 分解層のエッチング

図39は、橋梁部として低温AlN層を形成した場合の断面を示す走査型顕微鏡写真である。このように、橋梁部として低温AlN層を形成した場合であっても、空隙を形成することができる。

【0131】

4. 実験のまとめ

以上説明したように、橋梁部における貫通転位の箇所貫通孔を形成し、その内部の分解層を分解させることができる。したがって、本明細書における第1の実施形態から第3

50

の実施形態までとこれらの変形例に記載した技術は、実施可能である。

【符号の説明】

【 0 1 3 2 】

1 0 0 ... 発光素子

2 0 0 ... H E M T

A 1 0 ... 基板

A 1 1 ... サファイア基板

A 1 2 ... バッファ層

A 1 3 ... G a N 層

B 1 0 ... 保護層

C 1 0 ... 分解層

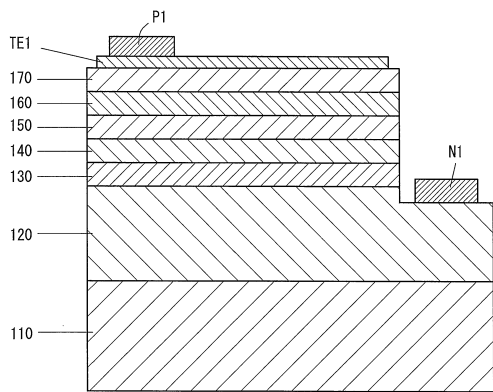
D 1 0 ... 橋梁部

D 1 0 h ... 貫通孔

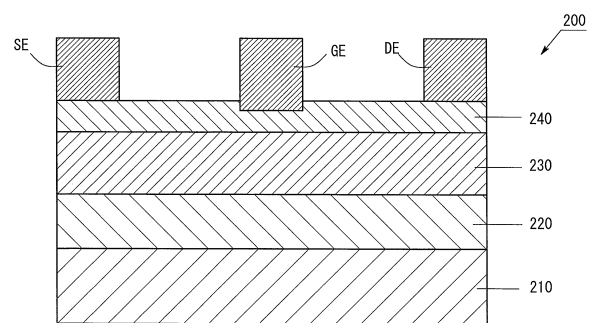
E 1 0 ... 半導体層

Q 1 ... 貫通転位

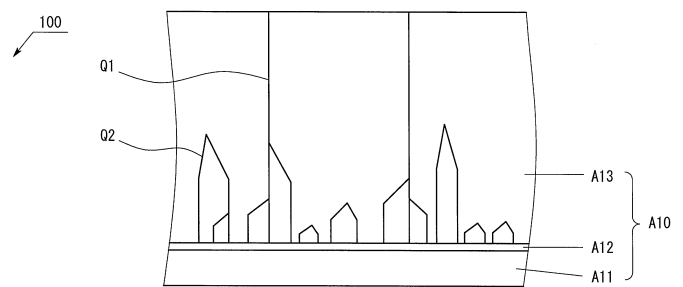
【図1】



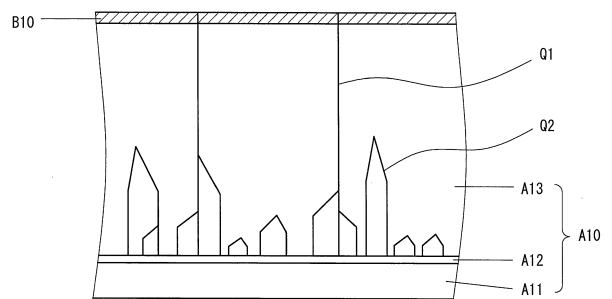
【図2】



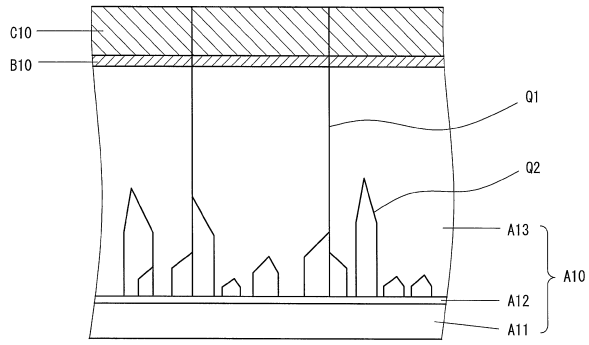
【図3】



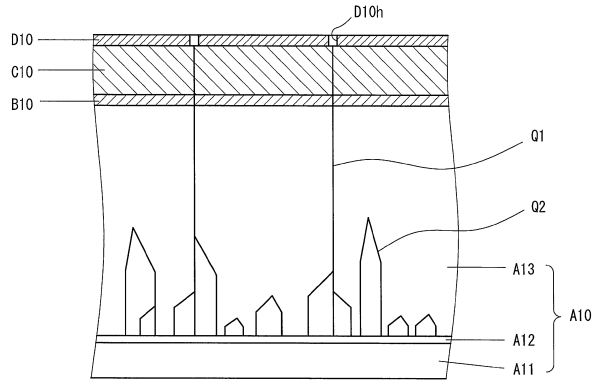
【図4】



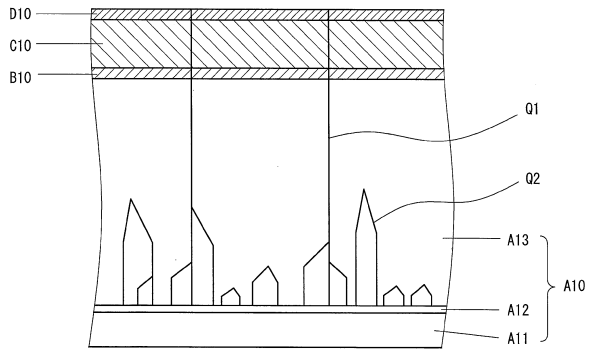
【図5】



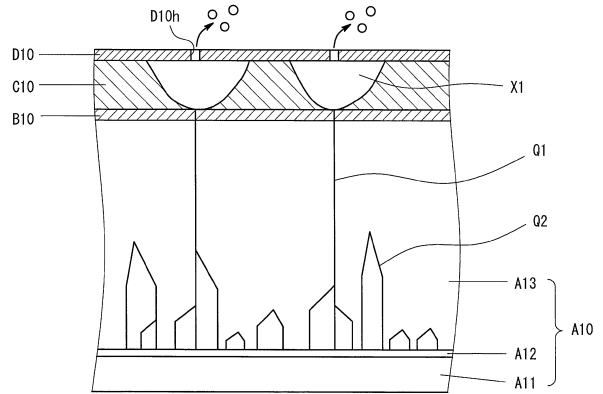
【図7】



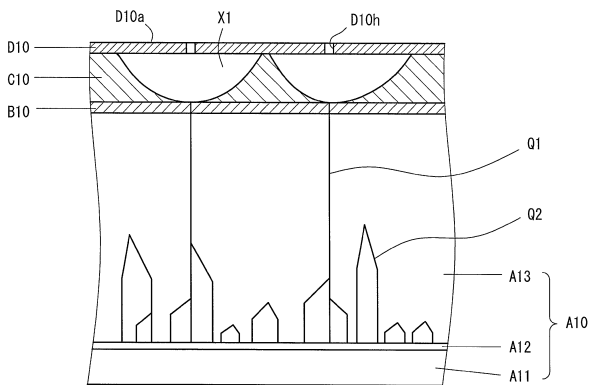
【図6】



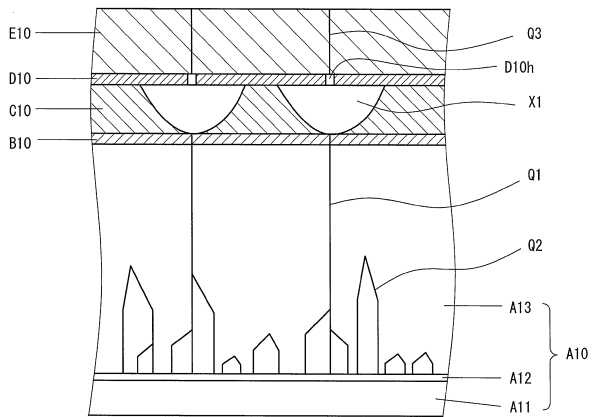
【図8】



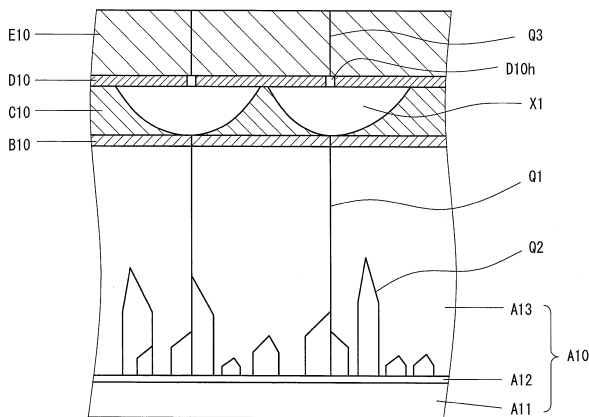
【図9】



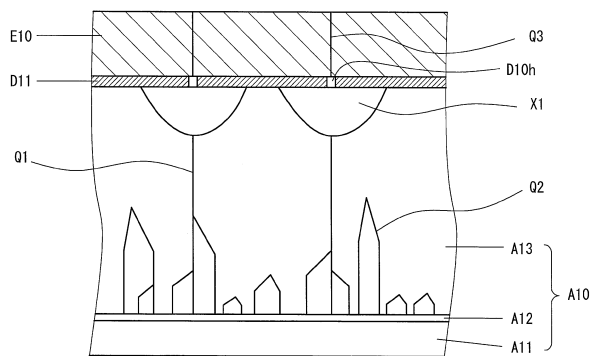
【図11】



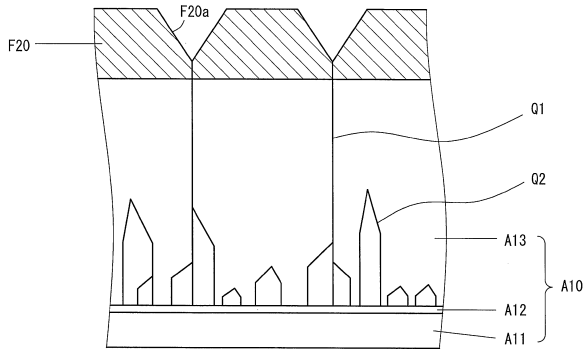
【図10】



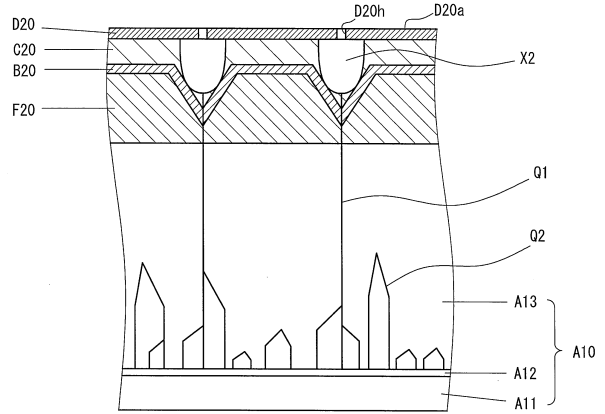
【図12】



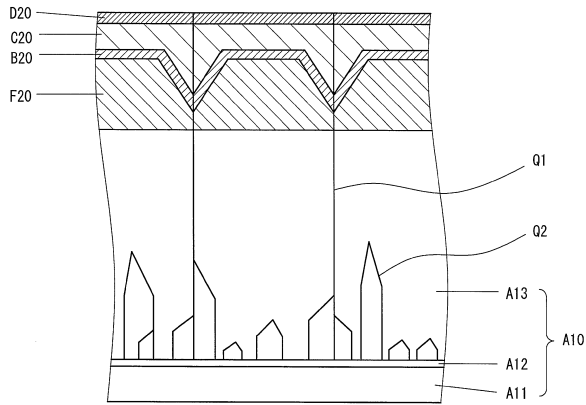
【図 13】



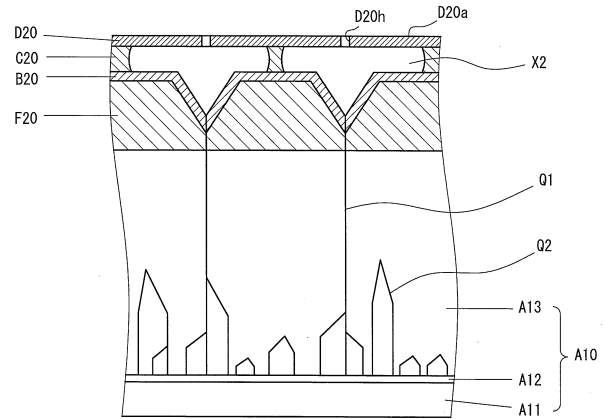
【図 15】



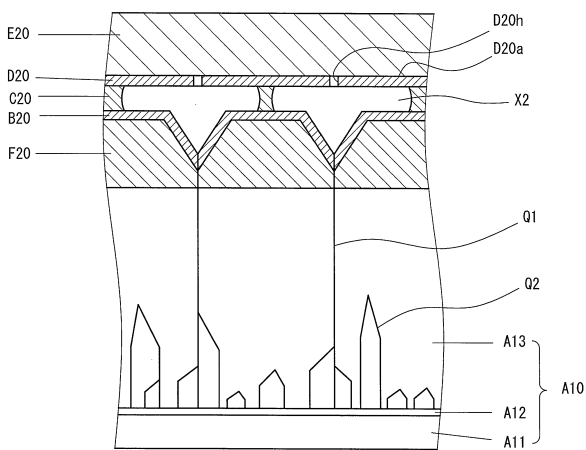
【図 14】



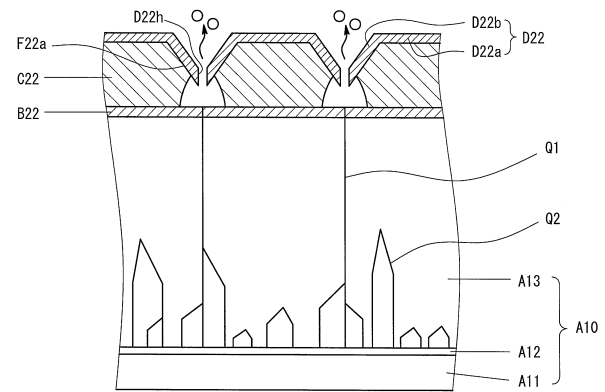
【図 16】



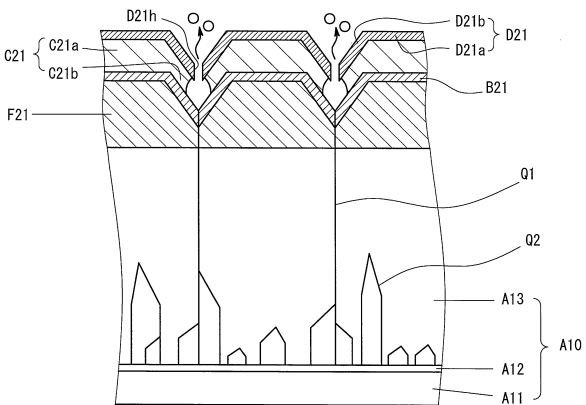
【図 17】



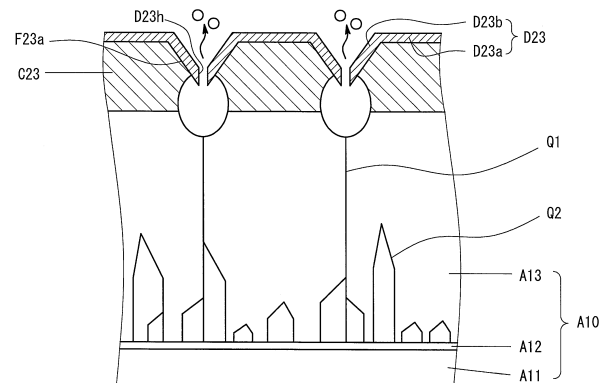
【図 19】



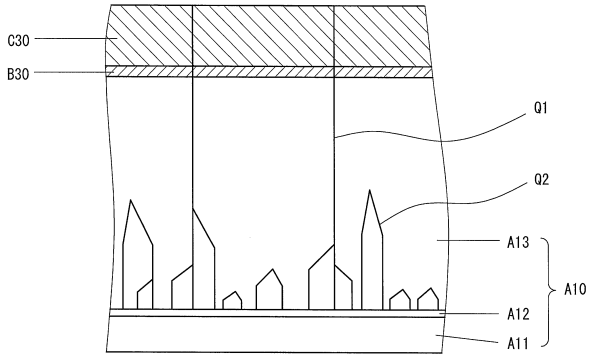
【図 18】



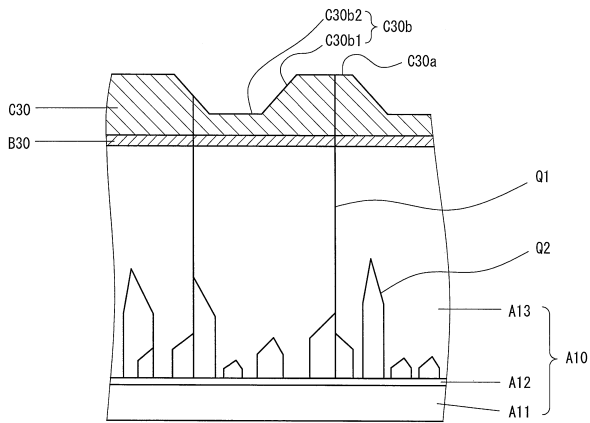
【図 20】



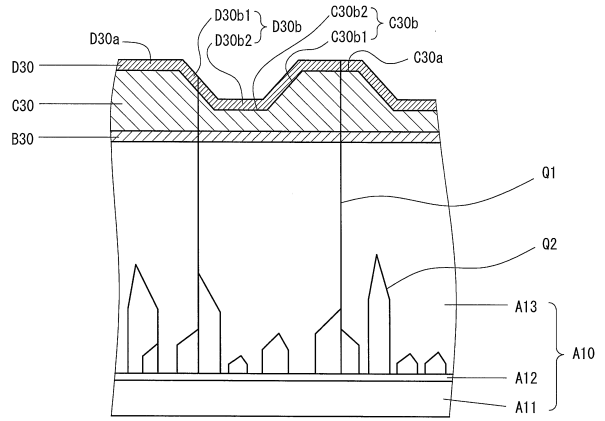
【図 2 1】



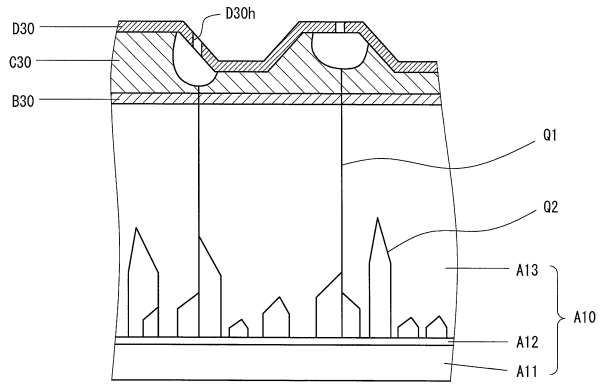
【図 2 2】



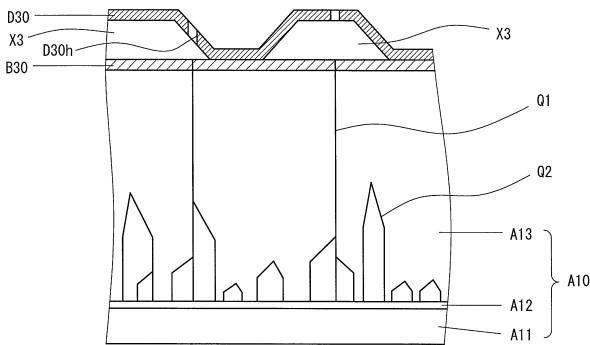
【図 2 3】



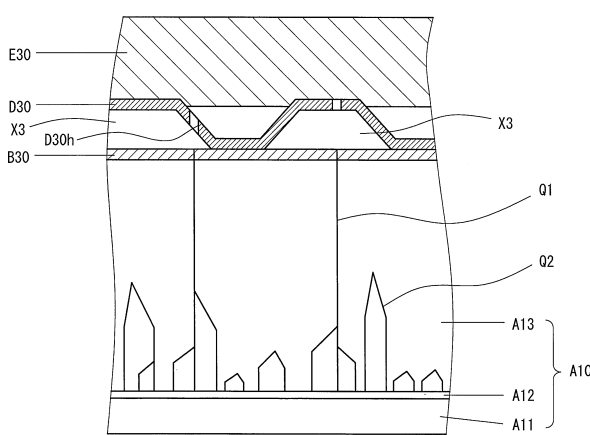
【図 2 4】



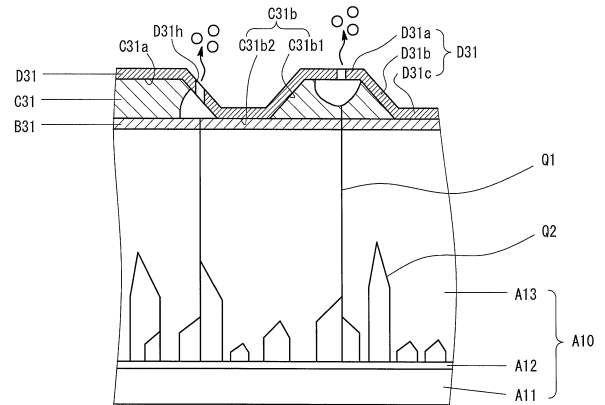
【図 2 5】



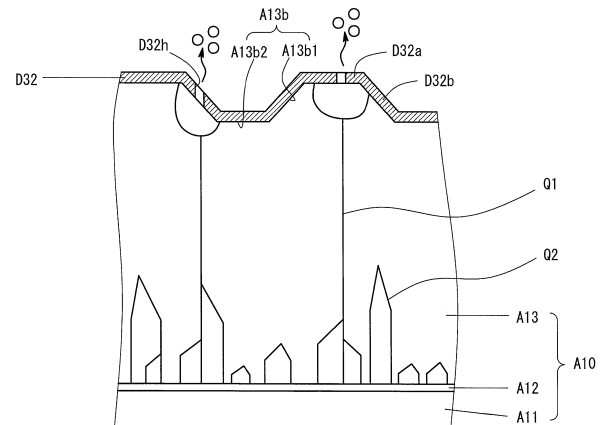
【図 2 6】



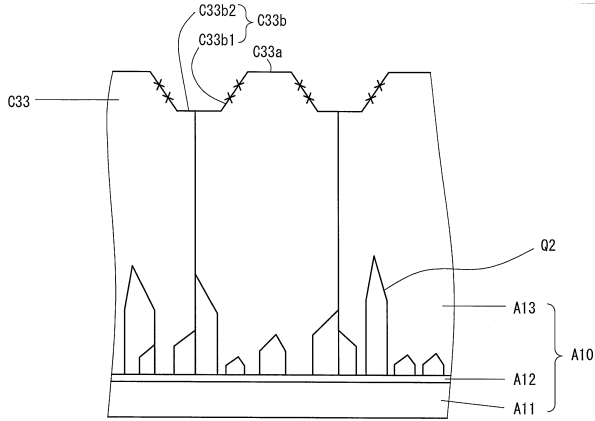
【図 2 7】



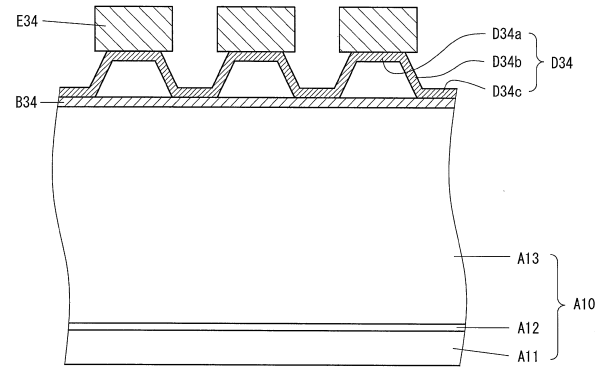
【図 2 8】



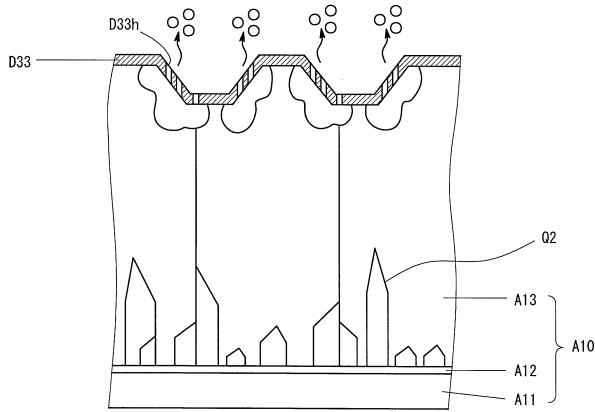
【 29 】



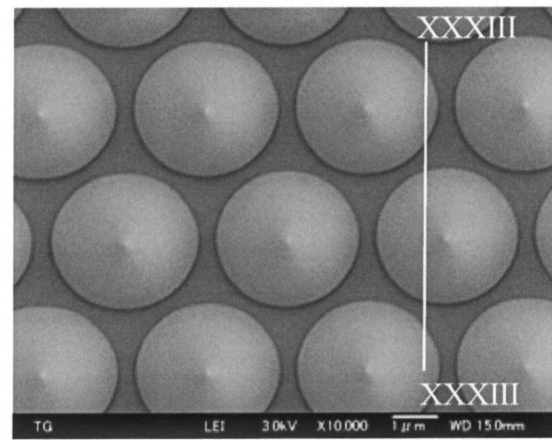
【 31 】



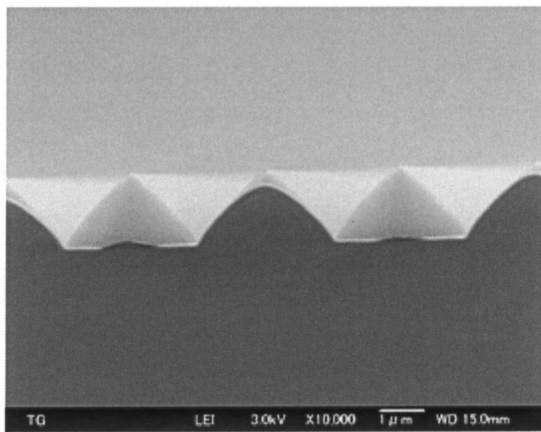
【 30 】



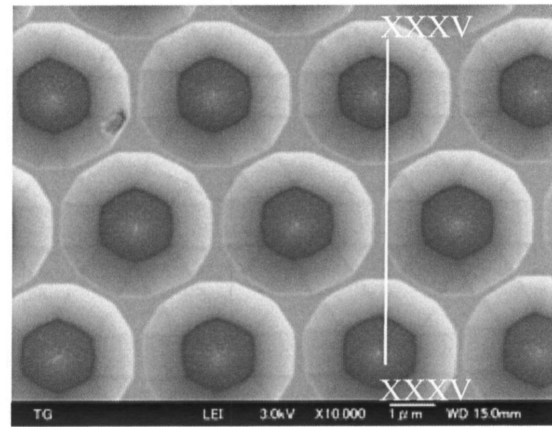
【 32 】



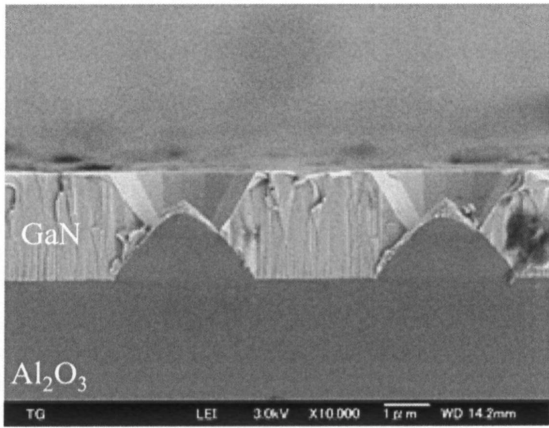
【 33 】



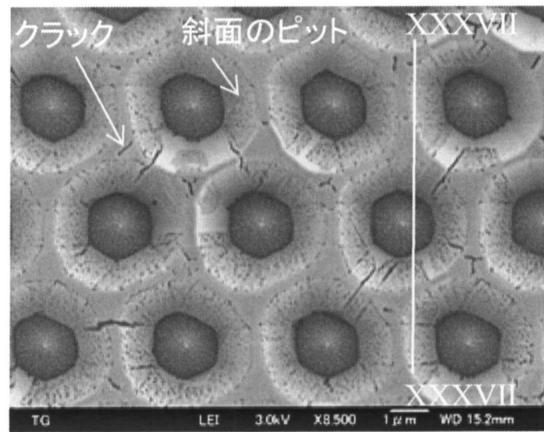
【 34 】



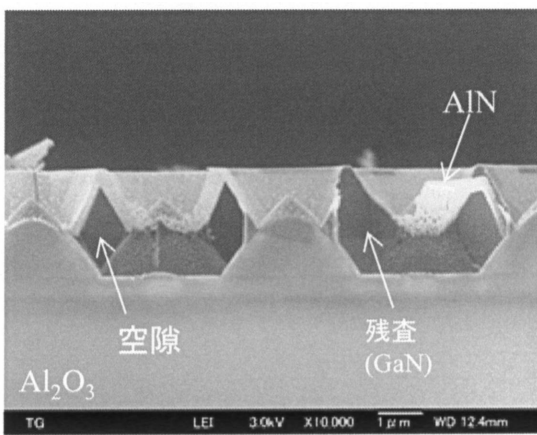
【図 3 5】



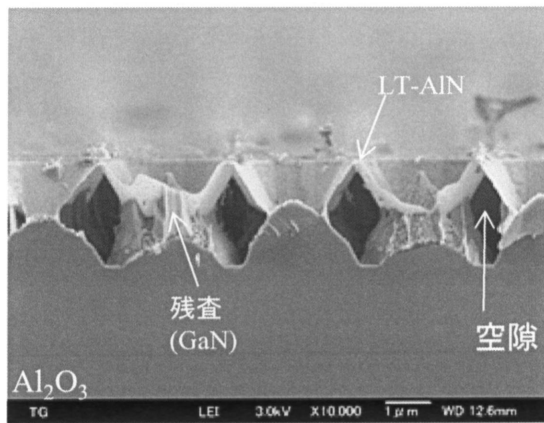
【図 3 6】



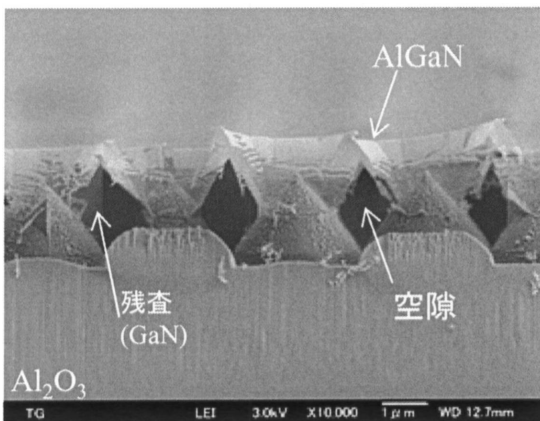
【図 3 7】



【図 3 9】



【図 3 8】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 21/205 (2006.01)

(56)参考文献 米国特許出願公開第2015/0364319(US,A1)

特開2001-342100(JP,A)

特開2004-304203(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H 0 1 L 21/02

H 0 1 L 21/20-205

H 0 1 L 33/32

H 0 1 L 29/778

H 0 1 L 29/80-812

H 0 1 L 21/337-338